

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 12 月 27 日(27.12.2013)



(10) 国際公開番号
WO 2013/190907 A1

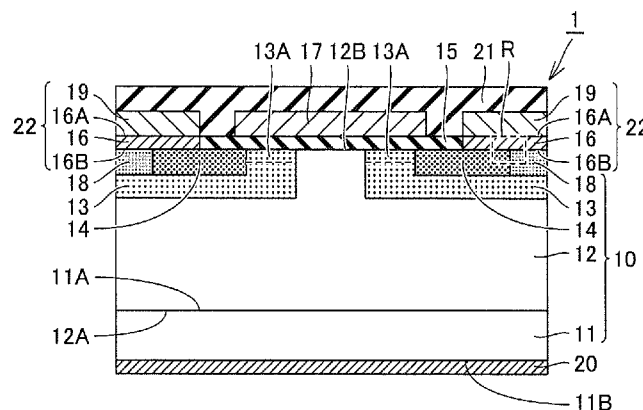
- (51) 国際特許分類:
H01L 29/41 (2006.01) H01L 29/12 (2006.01)
H01L 21/28 (2006.01) H01L 29/417 (2006.01)
H01L 21/336 (2006.01) H01L 29/78 (2006.01)
- (21) 国際出願番号: PCT/JP2013/062210
- (22) 国際出願日: 2013 年 4 月 25 日(25.04.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-139386 2012 年 6 月 21 日(21.06.2012) JP
- (71) 出願人: 住友電気工業株式会社 (SUMITOMO ELECTRIC INDUSTRIES, LTD.) [JP/JP]; 〒5410041 大阪府大阪市中央区北浜四丁目 5 番 3 3 号 Osaka (JP).
- (72) 発明者: 山田 俊介 (YAMADA, Shunsuke); 〒5540024 大阪府大阪市此花区島屋一丁目 1 番 3 号 住友電気工業株式会社 大阪製作所内 Osaka (JP). 玉祖 秀人 (TAMASO, Hideto); 〒5540024 大阪府大阪市此花区島屋一丁目 1 番 3 号 住友電気工業株式会社 大阪製作所内 Osaka (JP).
- (74) 代理人: 特許業務法人深見特許事務所 (FUKAMI PATENT OFFICE, P.C.); 〒5300005 大阪府大阪市北区中之島二丁目 2 番 7 号 中之島セントラルタワー Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: SILICON CARBIDE SEMICONDUCTOR DEVICE

(54) 発明の名称: 炭化珪素半導体装置

FIG.1



(57) Abstract: This silicon carbide semiconductor device (1) comprises a silicon carbide substrate (10) and a contact electrode (16). The silicon carbide substrate (10) includes an n-type region (14) and a p-type region (18) that is in contact with the n-type region (14). The contact electrode (16) is in contact with the silicon carbide substrate (10). The contact electrode (16) includes a first region (5) including TiSi, and a second region (3) including Al. The first region (5) includes an n contact region (5a) that is in contact with the n-type region (14), and a p contact region (5b) that is in contact with the p-type region (18). The second region (3) is formed so as to contact the p-type region (18) and the n-type region (14) and surround the p contact region (5b) and the n contact region (5a). Thus, it is possible to provide a silicon carbide semiconductor device having an electrode that is capable of making ohmic contact with both a p-type impurity region and an n-type impurity region formed in the silicon carbide substrate.

(57) 要約:

[続葉有]

WO 2013/190907 A1



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

炭化珪素半導体装置 (1) は、炭化珪素基板 (10) と、コンタクト電極 (16) とを有する。炭化珪素基板 (10) は、n 型領域 (14) および n 型領域 (14) と接する p 型領域 (18) を含む。コンタクト電極 (16) は、炭化珪素基板 (10) と接する。コンタクト電極 (16) は、TiSi を含む第 1 の領域 (5) と、Al を含む第 2 の領域 (3) とを有する。第 1 の領域 (5) は、n 型領域 (14) と接する n 接触領域 (5a) と、p 型領域 (18) と接する p 接触領域 (5b) とを有する。第 2 の領域 (3) は、p 型領域 (18) および n 型領域 (14) と接し、かつ p 接触領域 (5b) および n 接触領域 (5a) を囲むように形成されている。これにより、炭化珪素基板に形成された p 型不純物領域および n 型不純物領域の双方に対してオーミック接触可能な電極を有する炭化珪素半導体装置を提供することができる。

明 細 書

発明の名称：炭化珪素半導体装置

技術分野

[0001] 本発明は炭化珪素半導体装置に関し、より特定的には、炭化珪素基板と接するコンタクト電極を有する炭化珪素半導体装置に関する。

背景技術

[0002] 近年、半導体装置の製造用に炭化珪素基板が用いられ始めている。炭化珪素は珪素に比べて大きなバンドギャップを有する。そのため、炭化珪素基板を用いた半導体装置は、耐圧が高く、オン抵抗が低く、また高温環境下での特性の劣化が小さいといった利点を有する。

[0003] 炭化珪素に対してオーミック電極を形成する方法としては、たとえば、まず高濃度にドーピングされた不純物領域にNiやAlを含む金属材料が蒸着される。その後、当該金属材料を1000℃程度の温度で急速熱処理することで反応層を形成することにより、反応層と炭化珪素との間でオーミック接触が実現される（非特許文献1参照）。

先行技術文献

非特許文献

[0004] 非特許文献1：松波弘之、他3名、「半導体SiC技術と応用（第2版）」、日刊工業新聞社、2011年9月30日、p. 298-309

発明の概要

発明が解決しようとする課題

[0005] しかしながら、Niは、炭化珪素基板に形成されたn型の不純物領域に対してはオーミック接触が可能であるが、炭化珪素基板に形成されたp型の不純物領域に対して高い接触抵抗を示す。一方、Alは、炭化珪素基板に形成されたp型の不純物領域に対してはオーミック接触可能であるが、炭化珪素基板に形成されたn型の不純物領域に対して高い接触抵抗を示す。それゆえ、炭化珪素基板に形成されたp型不純物領域およびn型不純物領域の両方に

対してオーミック接触を実現することは非常に困難であった。

[0006] そこで本発明の目的は、炭化珪素基板に形成された p 型不純物領域および n 型不純物領域の双方に対してオーミック接触可能な電極を有する炭化珪素半導体装置を提供することである。

課題を解決するための手段

[0007] 本発明に係る炭化珪素半導体装置は、炭化珪素基板と、コンタクト電極とを有する。炭化珪素基板は、n 型領域および n 型領域と接する p 型領域を含む。コンタクト電極は、炭化珪素基板と接する。コンタクト電極は、TiSi を含む第 1 の領域と、Al を含む第 2 の領域とを有する。第 1 の領域は、n 型領域と接する n 接触領域と、p 型領域と接する p 接触領域とを有する。第 2 の領域は、p 型領域および n 型領域と接し、かつ p 接触領域および n 接触領域を囲むように形成されている。

[0008] ここで TiSi とは、Ti-Si 結合を有する化合物のことであり、Ti と Si との組成比が 1 : 1 以外の場合も含む。

[0009] 本発明に係る炭化珪素半導体装置によれば、TiSi を含む第 1 の領域と n 型領域とにおいてオーミック接触が可能であり、かつ Al を含む第 2 の領域と p 型領域とにおいてオーミック接触が可能である。結果として、n 型領域および p 型領域の双方に対してオーミック接触を実現することができる。

[0010] 上記の炭化珪素半導体装置において好ましくは、コンタクト電極は、炭素の原子数がシリコンの原子数よりも多い領域を含む。

[0011] これにより、炭素の原子数がシリコンの原子数よりも多い領域を含まないコンタクト電極と比較して、低い接触抵抗を実現することができる。

[0012] 上記の炭化珪素半導体装置において好ましくは、第 2 の領域は、p 接触領域と n 接触領域とを覆うように形成されている。これにより、保護電極に対向する第 2 の領域の面積が大きくなるため、保護電極との密着性を向上することができる。

[0013] 上記の炭化珪素半導体装置において好ましくは、コンタクト電極における、Ti の原子数を x、Al の原子数を y、Si の原子数を z としたとき、x

、 y および z のうち任意の 2 つの原子数の比は $1/3$ 以上 3 以下である。これにより、 n 型領域および p 型領域の双方に対して良好なオーミック接触を実現することができる。

[0014] 上記の炭化珪素半導体装置において好ましくは、 p 接触領域および n 接触領域の各々の炭化珪素基板の主面と平行な方向における幅は 500 nm 以下である。これにより、 n 型領域および p 型領域の双方に対して良好なオーミック接触を実現することができる。

[0015] 上記の炭化珪素半導体装置において好ましくは、コンタクト電極は、 TiC を含む第 3 の領域をさらに有する。ここで TiC とは、 $\text{Ti}-\text{C}$ 結合を有する化合物のことであり、 Ti と C との組成比が $1:1$ 以外の場合も含む。これにより、 n 型領域および p 型領域の双方に対して良好なオーミック接触を実現することができる。

発明の効果

[0016] 以上の説明から明らかなように、本発明によれば、炭化珪素基板に形成された p 型不純物領域および n 型不純物領域の双方に対してオーミック接触可能な電極を有する炭化珪素半導体装置を提供することができる。

図面の簡単な説明

[0017] [図1]本発明の一実施の形態に係る炭化珪素半導体装置の構成を示す概略断面図である。

[図2]図 1 における領域 R の拡大断面図である。

[図3]図 1 における領域 R の拡大平面図である。

[図4]図 1 における領域 R の拡大断面図である。

[図5]図 1 における領域 R の拡大断面図である。

[図6]本発明の一実施の形態に係る炭化珪素半導体装置の製造方法を概略的に示すフロー図である。

[図7]本発明の一実施の形態に係る炭化珪素半導体装置の製造方法の第 1 の工程を示す概略断面図である。

[図8]本発明の一実施の形態に係る炭化珪素半導体装置の製造方法の第 2 の工

程を示す概略断面図である。

[図9]本発明の一実施の形態に係る炭化珪素半導体装置の製造方法の第3の工程を示す概略断面図である。

[図10]本発明の一実施の形態に係る炭化珪素半導体装置の製造方法の第4の工程を示す概略断面図である。

[図11]本発明の一実施の形態に係る炭化珪素半導体装置の製造方法の第5の工程を示す概略断面図である。

[図12]本発明の一実施の形態に係る炭化珪素半導体装置のコンタクト電極における原子濃度を示す図である。

発明を実施するための形態

[0018] 以下、図面に基づいて本発明の一実施の形態を説明する。なお、以下の図面において同一または相当する部分には同一の参照番号を付し、その説明は繰返さない。

[0019] まず本発明の一実施の形態における炭化珪素半導体装置としてのMOSFET1 (Metal Oxide Semiconductor Field Effect Transistor) の構成について説明する。

[0020] 図1を参照して、MOSFET1は炭化珪素基板10を有する。炭化珪素基板10は、 n^+ 基板11と、 n^- SiC層12と、pボディ13と、 n^+ ソース領域14と、 p^+ 領域18とを有する。

[0021] n^+ 基板11は、炭化珪素 (SiC) からなる、導電型がn型の基板である。 n^+ 基板11は、高濃度のn型不純物 (導電型がn型である不純物)、たとえばN (窒素) を含んでいる。

[0022] n^- SiC層12は、SiCからなる、導電型がn型の半導体層である。 n^- SiC層12は、 n^+ 基板11の一方の主面11A上に、たとえば $10\mu\text{m}$ 程度の厚みで形成されている。 n^- SiC層12に含まれるn型不純物は、たとえばN (窒素) であり、 n^+ 基板11に含まれるn型不純物よりも低い濃度、たとえば $5 \times 10^{15} \text{ cm}^{-3}$ の濃度で含まれている。

[0023] 一对のpボディ13はp型の導電型を有する。一对のpボディ13は、 n^-

S i C 層 1 2 において、 n^+ 基板 1 1 側の主面である第 1 の主面 1 2 A とは反対側の主面である第 2 の主面 1 2 B（基板面）を含むように互いに分離して形成されている。p ボディ 1 3 に含まれる p 型不純物は、たとえば A l（アルミニウム）、B（ホウ素）などであり、 n^+ 基板 1 1 に含まれる n 型不純物よりも低い濃度、たとえば $1 \times 10^{17} \text{ cm}^{-3}$ の濃度で含まれている。

[0024] n^+ ソース領域 1 4 は n 型の導電性を有する n 型領域である。 n^+ ソース領域 1 4 は、第 2 の主面 1 2 B を含み、かつ p ボディ 1 3 に取り囲まれるように、一对の p ボディ 1 3 のそれぞれの内部に形成されている。 n^+ ソース領域 1 4 は、n 型不純物、たとえば P（リン）などを n^+ -S i C 層 1 2 に含まれる n 型不純物よりも高い濃度、たとえば $1 \times 10^{20} \text{ cm}^{-3}$ の濃度で含んでいる。

[0025] p^+ 領域 1 8 は p 型の導電性を有する p 型領域である。 p^+ 領域 1 8 は、一对の p ボディ 1 3 のうち一方の p ボディ 1 3 の内部に形成された n^+ ソース領域 1 4 から見て、他方の p ボディ 1 3 の内部に形成された n^+ ソース領域 1 4 とは反対側に、第 2 の主面 1 2 B を含むように形成されている。 p^+ 領域 1 8 は、p 型不純物、たとえば A l、B など p ボディ 1 3 に含まれる p 型不純物よりも高い濃度、たとえば $1 \times 10^{20} \text{ cm}^{-3}$ の濃度で含んでいる。

[0026] また M O S F E T 1 は、ゲート絶縁膜としてのゲート酸化膜 1 5（絶縁膜）と、ゲート電極 1 7 と、一对のコンタクト電極 1 6（ソースコンタクト電極）と、保護電極 1 9 と、ドレイン電極 2 0 と、パシベーション膜 2 1 とを備えている。

[0027] ゲート酸化膜 1 5 は、第 2 の主面 1 2 B に接触し、一方の n^+ ソース領域 1 4 の上部表面から他方の n^+ ソース領域 1 4 の上部表面にまで延在するように n^+ -S i C 層 1 2 の第 2 の主面 1 2 B 上に形成されている。ゲート酸化膜 1 5 は、好ましくは酸化珪素膜および窒化珪素膜の少なくともいずれかを含み、たとえば二酸化珪素（S i O₂）からなっている。

[0028] ゲート電極 1 7 は、一方の n^+ ソース領域 1 4 上から他方の n^+ ソース領域 1 4 上にまで延在するように、ゲート酸化膜 1 5 に接触して配置されている。また、ゲート電極 1 7 は、ポリシリコン、A l などの導電体からなっている。

。

[0029] コンタクト電極 16 は、一対の n^+ ソース領域 14 上のそれぞれから、ゲート酸化膜 15 から離れる向きに p^+ 領域 18 上にまで延在するとともに、第 2 の主面 12 B に接触して配置されている。コンタクト電極 16 の構成の詳細については後述する。

[0030] 保護電極 19 は、コンタクト電極 16 に接触して形成されており、Al などの導電体からなっている。そして、保護電極 19 は、コンタクト電極 16 を介して n^+ ソース領域 14 と電氣的に接続されている。この保護電極 19 とコンタクト電極 16 とは、ソース電極 22 を構成する。

[0031] ドレイン電極 20 は、 n^+ 基板 11 において n^+ -SiC 層 12 が形成される側の主面である一方の主面 11 A とは反対側の主面である他方の主面 11 B に接触して形成されている。このドレイン電極 20 は、たとえば上記コンタクト電極 16 と同様の構成を有していてもよいし、Ni（ニッケル）など、 n^+ 基板 11 とオーミックコンタクト可能な他の材料からなっているもよい。これにより、ドレイン電極 20 は n^+ 基板 11 と電氣的に接続されている。

[0032] パシベーション膜 21 は、一方の保護電極 19 上からゲート電極 17 上を通り、他方の保護電極 19 上にまで延在するように形成されている。このパシベーション膜 21 は、たとえば SiO_2 からなっており、保護電極 19 およびゲート電極 17 を外部と電氣的に絶縁するとともに、MOSFET 1 を保護する機能を有している。

[0033] 次に、図 2～図 5 を参照して、図 1 における MOSFET 1 の領域 R の構成の詳細について説明する。

[0034] 図 2 を参照して、領域 R は、 n^+ ソース領域 14 と、 p^+ 領域 18 と、コンタクト電極 16 とを含んでいる領域である。 p^+ 領域 18 は n^+ ソース領域 14 と接している。コンタクト電極 16 は、TiSi を含む第 1 の領域 5 と、Al を含む第 2 の領域 3 を有する。第 1 の領域 5 は、主面 14 A において n^+ ソース領域 14 と接する n 接触領域 5 a と、主面 18 A において p^+ 領域 18 と接する p 接触領域 5 b とを有している。また、第 2 の領域 3 は、 n^+ ソース領域

14 および p⁺領域 18 と接し、かつ p 接触領域 5b および n 接触領域 5a を囲むように形成されている。

[0035] なお、第2の領域3は、A1-O結合を有する化合物を含んでいても構わない。また、コンタクト電極16は炭素を含んでいてもよく、第1の領域5および第2の領域3も炭素を含んでいても構わない。

[0036] 図2に示すように、第2の領域3の厚みは第1の領域5の厚みよりも大きく、第2の領域3が第1の領域5を覆うように形成されていても構わない。p 接触領域 5b は、たとえば p⁺領域 18 の主面 18A 上に島状に配置されている。また、n 接触領域 5a は、たとえば n⁺ソース領域 14 の主面 14A 上に島状に配置されている。p 接触領域 5b および n 接触領域 5a の各々の幅 W（より詳細には、p 接触領域 5b および n 接触領域 5a の各々の炭化珪素基板 10 の第2の主面 12B と平行な方向における幅）は 500 nm 以下である。好ましくは、当該幅 W は 10 nm 以上 100 nm 以下であり、より好ましくは、当該幅 W は 30 nm 以上 60 nm 以下である。なお、n⁺ソース領域 14 および p⁺領域 18 の幅は、たとえばそれぞれ 3.2 μm 程度および 1.8 μm 程度である。また、コンタクト電極 16 の厚み T は、たとえば 100 nm 程度である。なお、図2は、図3の線分 I-I' における断面図である。

[0037] 図3は、図2に示した領域Rを紙面の上方（矢印Xの方向）から見た平面図である。図3に示すように、複数の n 接触領域 5a は n⁺ソース領域 14 の主面 14A 上にまだらに配置されている。また、複数の p 接触領域 5b は p⁺領域 18 の主面 18A 上にまだらに配置されている。n⁺ソース領域 14 は p⁺領域 18 と境界2において接している。第1の領域5は、境界2において n⁺ソース領域 14 および p⁺領域 18 の双方に接する第1の p-n 接触領域 5c を有していても構わない。また、コンタクト電極 16 は、TiC を含む第3の領域6を有していても構わない。p 接触領域 5b、n 接触領域 5a、第1の p-n 接触領域 5c および第3の領域6は、平面視においてたとえば略円形を有している。

[0038] 図4を参照して、第1の領域5の高さが第2の領域3の高さよりも大きくても構わない。この場合、第2の領域3の上部は第1の領域から突き出るように配置されている。なお、平面視において第2の領域3は、第1の領域5を囲むように形成されている。

[0039] 図5を参照して、複数の第1の領域5の高さが異なっても構わない。複数の第1の領域5のうち、一方の第1の領域5の高さは第2の領域3の高さよりも大きく、他方の第1の領域5の高さは第2の領域の高さよりも小さくても構わない。具体的には、複数のp接触領域5bは、第2の領域3よりも高いp接触領域5bおよび第2の領域3よりも低いp接触領域5bを有していても構わない。同様に、複数のn接触領域5aは、第2の領域3よりも高いn接触領域5aおよび第2の領域3よりも低いn接触領域5aを有していても構わない。なお、平面視において第2の領域3は、第1の領域5を囲むように形成されている。

[0040] 図12を参照して、コンタクト電極16における原子濃度の分布について説明する。図12において左側が保護電極19側（言い換えればコンタクト電極16の表面16A側）であり、右側が炭化珪素基板10側（言い換えればコンタクト電極の裏面16B側）である。たとえばオージェ電子分光法などによってコンタクト電極16を形成する原子の濃度を分析すると、コンタクト電極16の表面16A側においてはSi（シリコン）およびC（炭素）よりもAl（アルミニウム）およびO（酸素）が多く存在する。しかしながら、コンタクト電極16の裏面16B側においては、SiおよびCがAlおよびOよりも多く存在する。

[0041] 好ましくは、コンタクト電極16の裏面16B側において、C（炭素）の原子数が、Si（シリコン）の原子数よりも多い領域Sが存在する。C（炭素）の原子数が、Si（シリコン）の原子数よりも多い領域Sが存在するコンタクト電極16は、C（炭素）の原子数が、Si（シリコン）の原子数よりも多い領域Sが存在しないコンタクト電極16よりも低い接触抵抗を示す。

[0042] 好ましくは、コンタクト電極 16 における、Ti (チタン) の原子数を x 、Al (アルミニウム) の原子数を y 、Si (シリコン) の原子数を z としたとき、 x 、 y および z のうち任意の 2 つの原子数の比は $1/3$ 以上 3 以下である。つまり、原子の数が多き原子の数を原子の数が少き原子の数で除した値は 3 以下であり、原子の数が少き原子の数を原子の数が多き原子の数で除した値は $1/3$ 以上である。たとえば、Ti の原子数は Si の原子数の $1/3$ 倍以上 3 倍以下であり、Si の原子数は Al の原子数の $1/3$ 倍以上 3 倍以下であり、Al の原子数は Ti の原子数の $1/3$ 倍以上 3 倍以下である。

[0043] 次に MOSFET 1 の動作について説明する。ゲート電極 17 に閾値以下の電圧を与えた状態、すなわちオフ状態では、ゲート酸化膜 15 の直下に位置する p ボディ 13 と n⁻SiC 層 12 との間が逆バイアスとなり、非導通状態となる。一方、ゲート電極 17 に正の電圧を印加していくと、p ボディ 13 のゲート酸化膜 15 と接触する付近であるチャネル領域 13A において、反転層が形成される。その結果、n⁺ソース領域 14 と n⁻SiC 層 12 とが電氣的に接続され、ソース電極 22 とドレイン電極 20 との間に電流が流れる。

[0044] 次に、実施の形態 1 における炭化珪素半導体装置としての MOSFET 1 の製造方法について説明する。

[0045] 図 7 および図 8 を参照して、まず基板準備工程 S10 (図 6) によって炭化珪素基板 10 が準備される。

[0046] 具体的には、まず n⁺SiC 基板 11 上におけるエピタキシャル成長により、n⁺SiC 基板 11 の一方の主面 11A 上に n⁻SiC 層 12 が形成される。エピタキシャル成長は、たとえば原料ガスとして SiH₄ (シラン) と C₃H₈ (プロパン) との混合ガスを採用して実施することができる。このとき、n 型不純物として、たとえば N (窒素) を導入する。これにより、n⁺SiC 基板 11 に含まれる n 型不純物よりも低い濃度の n 型不純物を含む n⁻SiC 層 12 を形成することができる。

[0047] 次に第2の主面12B上に、たとえばCVD (Chemical Vapor Deposition; 化学蒸着法) により SiO_2 からなる酸化膜が形成される。そして、酸化膜の上にレジストが塗布された後、露光および現像が行なわれ、所望のpボディ13の形状に応じた領域に開口を有するレジスト膜が形成される。そして、当該レジスト膜をマスクとして用いて、たとえばRIE (Reactive Ion Etching; 反応性イオンエッチング) により酸化膜が部分的に除去されることによって、 $n\text{-SiC}$ 層12上に開口パターンを有する酸化膜からなるマスク層が形成される。その後、上記レジスト膜を除去した上で、このマスク層をマスクとして用いて、Alなどのp型不純物を $n\text{-SiC}$ 層12にイオン注入することにより、 $n\text{-SiC}$ 層12にpボディ13が形成される。

[0048] 次に、マスクとして使用された上記酸化膜が除去された上で、所望の n^+ ソース領域14の形状に応じた領域に開口を有するマスク層が形成される。そして、このマスク層をマスクとして用いて、P (リン) などのn型不純物が $n\text{-SiC}$ 層12にイオン注入により導入されることにより n^+ ソース領域14が形成される。次に、所望の p^+ 領域18の形状に応じた領域に開口を有するマスク層が形成され、これをマスクとして用いて、Al、Bなどのp型不純物が $n\text{-SiC}$ 層12にイオン注入により導入されることにより p^+ 領域18が形成される。

[0049] 次に、上記イオン注入によって導入された不純物を活性化させる熱処理が実施される。具体的には、イオン注入が実施された $n\text{-SiC}$ 層12が、たとえばAr (アルゴン) 雰囲気中において1700℃程度に加熱され、30分間程度保持される。以上により、第2の主面12Bを有する炭化珪素基板10 (図8) が準備される。

[0050] 図9を参照して、ゲート絶縁膜形成工程S20 (図6) によって、ゲート酸化膜15 (絶縁膜) が形成される。具体的には、まず、上記工程が実施されて所望のイオン注入領域を含む $n\text{-SiC}$ 層12が形成された n^+ 基板11が熱酸化される。熱酸化は、たとえば酸素雰囲気中で1300℃程度に加熱し

、40分間程度保持することにより実施することができる。これにより第2の主面12B上に、二酸化珪素(SiO_2)からなる熱酸化膜15A(たとえば厚み50nm程度)が形成される。

[0051] 次に、熱酸化膜15A上にレジストが塗布された後、露光および現像が行なわれ、コンタクト電極16(図1参照)を形成すべき領域に応じた開口を有するレジスト膜が形成される。そして、当該レジスト膜をマスクとして用いて、たとえばRIEにより熱酸化膜が部分的に除去される。これにより、第2の主面12Bの一部を覆うゲート酸化膜15が形成される。

[0052] 図10を参照して、コンタクト電極形成工程S30(図6)が行われる。

具体的には、たとえば、Ti部、Al部およびSi部が炭化珪素基板10上に順に積層された金属層54が n^+ ソース領域14および p^+ 領域18上に形成される。Ti部、Al部およびSi部の厚みは、たとえばそれぞれ250Å、200Åおよび300Åである。好ましくは、金属層54の厚みは1μm以下であり、より好ましくは500nm以下であり、さらに好ましくは100nm以下である。金属層54の厚みが薄い方が合金化が早く行われる。好ましくは、金属層54の形成はスパッタ法または蒸着法によって行なわれる。

[0053] また、当該金属層54は、Ti部、Al部およびSi部が炭化珪素基板10の第2の主面12Bと平行な方向に配列された並列構造であってもよいし、格子状に配列された構造であってもよい。また、金属層54はTi部、Al部およびSi部が混合されて形成された混合膜であってもよい。

[0054] 次にレジスト膜が除去されることにより、レジスト膜上の金属層54が除去(リフトオフ)されて、 n^+ ソース領域14および p^+ 領域18に接する金属層54が残される。

[0055] 図11を参照して、金属層54形成後、アニール工程において、金属層54を加熱することによって金属層54が合金化され、炭化珪素基板10とオーミック接触するコンタクト電極16が形成される。具体的には、Arなどの不活性ガス雰囲気中において、金属層54および炭化珪素基板10は、た

たとえば950℃以上1200℃以下の温度、たとえば1000℃に加熱され、たとえば30秒以上300秒以下の間保持される。これにより、金属層54に含まれていた、TiとSiとが凝集して島状となり、TiSiを含む第1の領域5となる。また、Alは第1の層を囲むよう広がり、Alを含む第2の領域3が形成される。このようにして、TiSiを含む第1の領域5と、Alを含む第2の領域3とがまだらに混在して形成されたコンタクト電極16となる。なお、上記のような構成を有するコンタクト電極16を形成するためには、アニール時間を長くすることが好ましい。たとえば、金属層54および炭化珪素基板10は、たとえば950℃以上1200℃以下の温度、たとえば1000℃に加熱され、たとえば120秒以上150秒以下の間保持される。

[0056] 次にドレイン電極形成工程S40（図6）によってドレイン電極20が炭化珪素基板10の第2の主面12Bとは反対側の面に形成される。たとえば、NiをスパッタリングしてNi層を当該反対側の面に形成し、当該Ni層をアニールすることによりドレイン電極20が形成される。なお、当該Ni層の代わりに上述した金属層54が用いられても構わない。

[0057] 再び図1を参照して、ゲート電極形成工程S50（図6）によってゲート電極17が形成される。この工程では、たとえば導電体であるポリシリコン、Alなどからなるゲート電極17が、一方のn⁺ソース領域14上から他方のn⁺ソース領域14上にまで延在するとともに、ゲート酸化膜15に接触するように形成される。ゲート電極の素材としてポリシリコンを採用する場合、当該ポリシリコンは、P（リン）が $1 \times 10^{20} \text{ cm}^{-3}$ を超える高い濃度で含まれるものとすることができる。

[0058] 次に保護電極形成工程S60（図6）によって保護電極19が形成される。この工程では、たとえば蒸着法により、導電体であるAlからなる保護電極19が、コンタクト電極16の表面16A上に形成される。これによりソース電極22が完成する。

[0059] 次にパシベーション膜形成工程S70（図6）によってパシベーション膜

21が形成される。この工程では、一方の保護電極19上からゲート電極17上を通り、他方の保護電極19上にまで延在するように、たとえば SiO_2 からなるこのパシベーション膜21が形成される。このパシベーション膜21は、たとえばCVD法により形成することができる。以上によりMOSFET1が完成する。

[0060] なお上記実施の形態におけるn型とp型とが入れ替えられた構成が用いられてもよい。また上記においては、本発明の炭化珪素半導体装置の一例として、プレーナ型のMOSFETについて説明したがこれに限られない。たとえば、炭化珪素半導体装置は、たとえばトレンチ型のMOSFETやIGBT (Insulated Gate Bipolar Transistor、絶縁ゲートバイポーラトランジスタ) などであっても構わない。

[0061] 次に、本実施の形態の作用効果について説明する。

本実施の形態に係るMOSFET1によれば、TiSiを含むn接触領域5aはn+ソース領域14に接触し、Alを含む第2の領域3はp+領域18に接触している。これにより、TiSiを含むn接触領域5aとn+ソース領域14とにおいてオーミック接触が可能であり、かつAlを含む第2の領域3とp+領域18とにおいてオーミック接触が可能である。結果として、n+ソース領域14およびp+領域18の双方に対してオーミック接触を実現することができる。

[0062] また本実施の形態に係るMOSFET1によれば、コンタクト電極16は、炭素の原子数がシリコンの原子数よりも多い領域を含む。これにより、炭素の原子数がシリコンの原子数よりも多い領域を含まないコンタクト電極16と比較して、低い接触抵抗を実現することができる。

[0063] さらに本実施の形態に係るMOSFET1によれば、第2の領域3は、p接触領域5bとn接触領域5aとを覆うように形成されている。これにより、保護電極19に対向する第2の領域3の面積が大きくなるため、保護電極19との密着性を向上することができる。

[0064] さらに本実施の形態に係るMOSFET1によれば、コンタクト電極16

における、 Ti の原子数を x 、 Al の原子数を y 、 Si の原子数を z としたとき、 x 、 y および z のうち任意の2つの原子数の比は $1/3$ 以上3以下である。これにより、 n 型領域および p 型領域の双方に対して良好なオーミック接触を実現することができる。

[0065] さらに本実施の形態に係るMOSFET 1によれば、 p 接触領域5bおよび n 接触領域5aの各々の炭化珪素基板10の第2の主面12Bと平行な方向における幅 W は500nm以下である。これにより、 n^+ ソース領域14および p^+ 領域18の双方に対して良好なオーミック接触を実現することができる。

[0066] さらに本実施の形態に係るMOSFET 1によれば、コンタクト電極16は、 TiC を含む第3の領域6をさらに有するので、 n^+ ソース領域14および p^+ 領域18の双方に対してより良好なオーミック接触を実現することができる。

[0067] 今回開示された実施の形態はすべての点で例示であって、制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味、および範囲内でのすべての変更が含まれることが意図される。

符号の説明

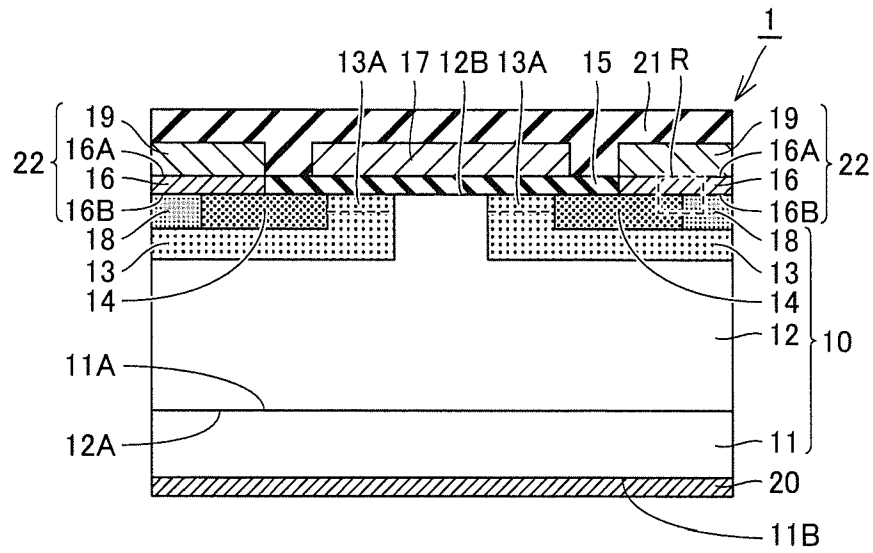
[0068] 1 MOSFET（炭化珪素半導体装置）、3 第2の領域、5 第1の領域、5a n 接触領域、5b p 接触領域、6 第3の領域、10 炭化珪素基板、11 n^+ 基板、12 n - SiC 層、12B 第2の主面、13 p ボディ、13A チャンネル領域、14 n^+ ソース領域、15 ゲート酸化膜（絶縁膜）、15A 熱酸化膜、16 コンタクト電極、17 ゲート電極、18 p^+ 領域、19 保護電極、20 ドレイン電極、21 パシベーション膜、22 ソース電極、54 金属層。

請求の範囲

- [請求項1] n型領域および前記n型領域と接するp型領域を含む炭化珪素基板と、
- 前記炭化珪素基板と接するコンタクト電極とを備え、
- 前記コンタクト電極は、TiSiを含む第1の領域と、Alを含む第2の領域とを有し、
- 前記第1の領域は、前記n型領域と接するn接触領域と、前記p型領域と接するp接触領域とを有し、
- 前記第2の領域は、前記p型領域および前記n型領域と接し、かつ前記p接触領域および前記n接触領域を囲むように形成されている、炭化珪素半導体装置。
- [請求項2] 前記コンタクト電極は、炭素の原子数がシリコンの原子数よりも多い領域を含む、請求項1に記載の炭化珪素半導体装置。
- [請求項3] 前記第2の領域は、前記p接触領域と前記n接触領域とを覆うように形成されている、請求項1または2に記載の炭化珪素半導体装置。
- [請求項4] 前記コンタクト電極における、Tiの原子数をx、Alの原子数をy、Siの原子数をzとしたとき、x、yおよびzのうち任意の2つの原子数の比は $1/3$ 以上3以下である、請求項1～3のいずれか1項に記載の炭化珪素半導体装置。
- [請求項5] 前記p接触領域および前記n接触領域の各々の前記炭化珪素基板の主面と平行な方向における幅は500nm以下である、請求項1～4のいずれか1項に記載の炭化珪素半導体装置。
- [請求項6] 前記コンタクト電極は、TiCを含む第3の領域をさらに有する、請求項1～5のいずれか1項に記載の炭化珪素半導体装置。

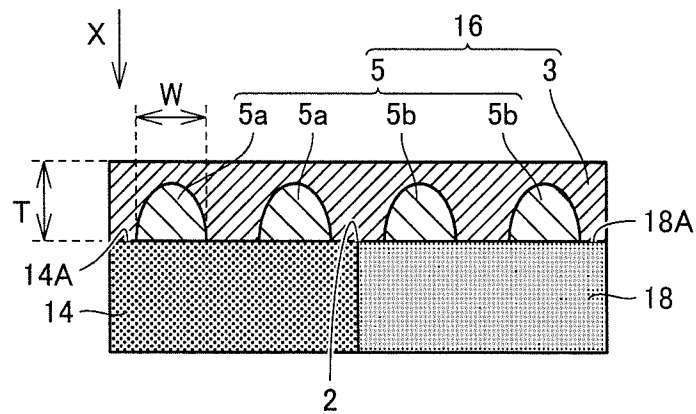
[図1]

FIG.1



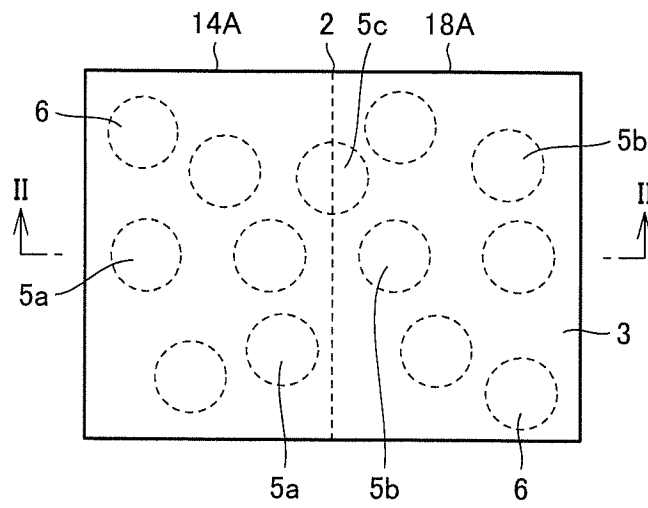
[図2]

FIG.2



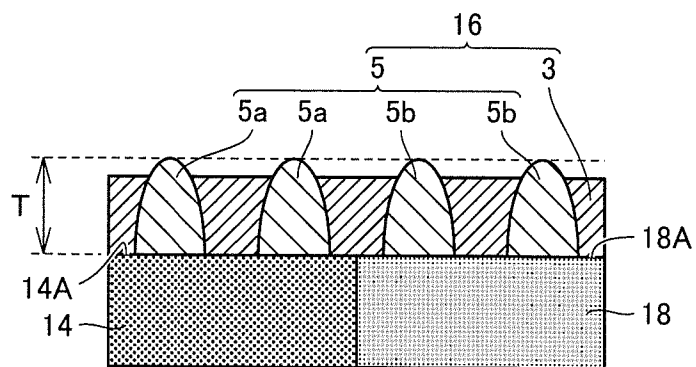
[図3]

FIG.3



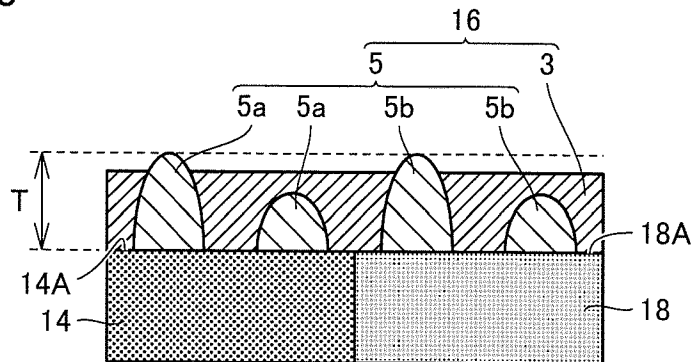
[図4]

FIG.4



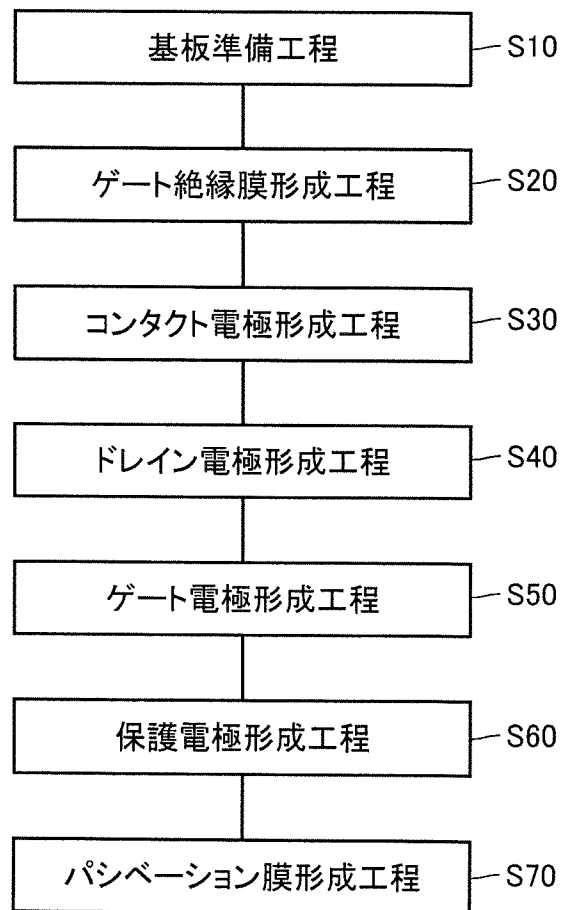
[図5]

FIG.5



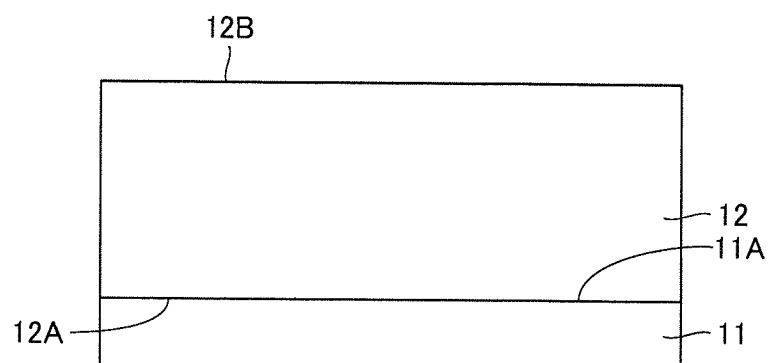
[図6]

FIG.6



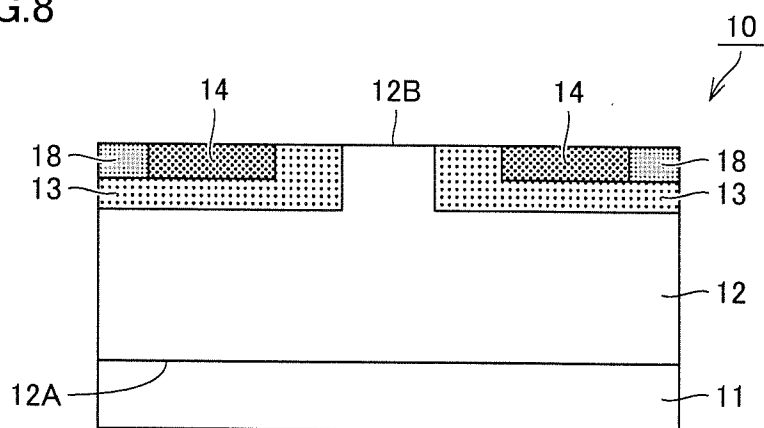
[図7]

FIG.7



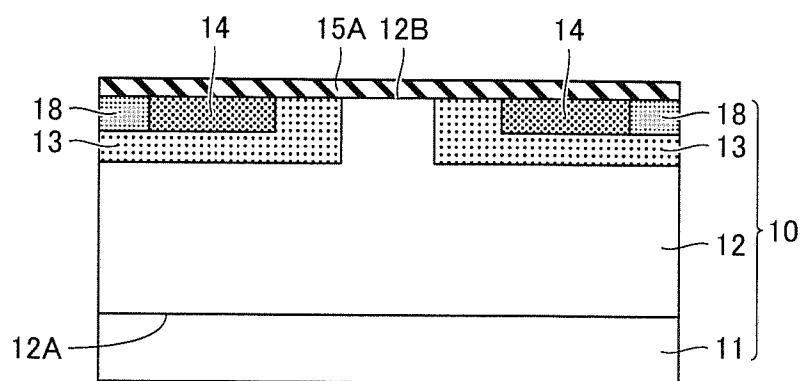
[図8]

FIG.8



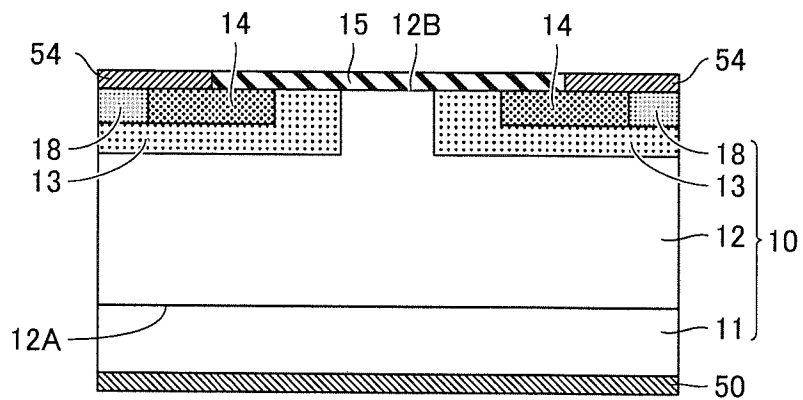
[図9]

FIG.9



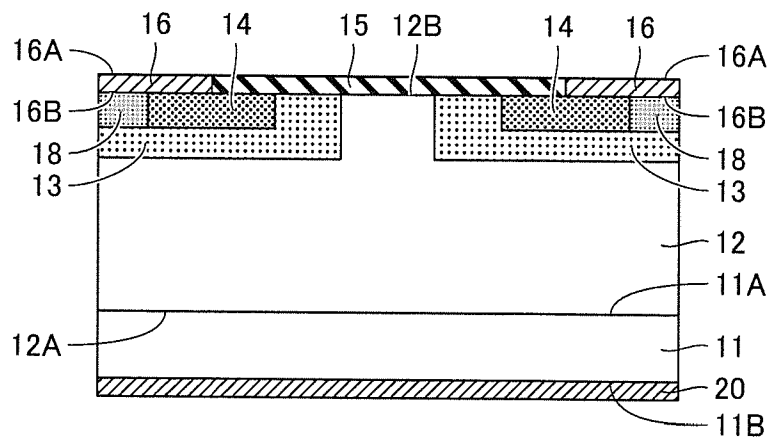
[図10]

FIG.10



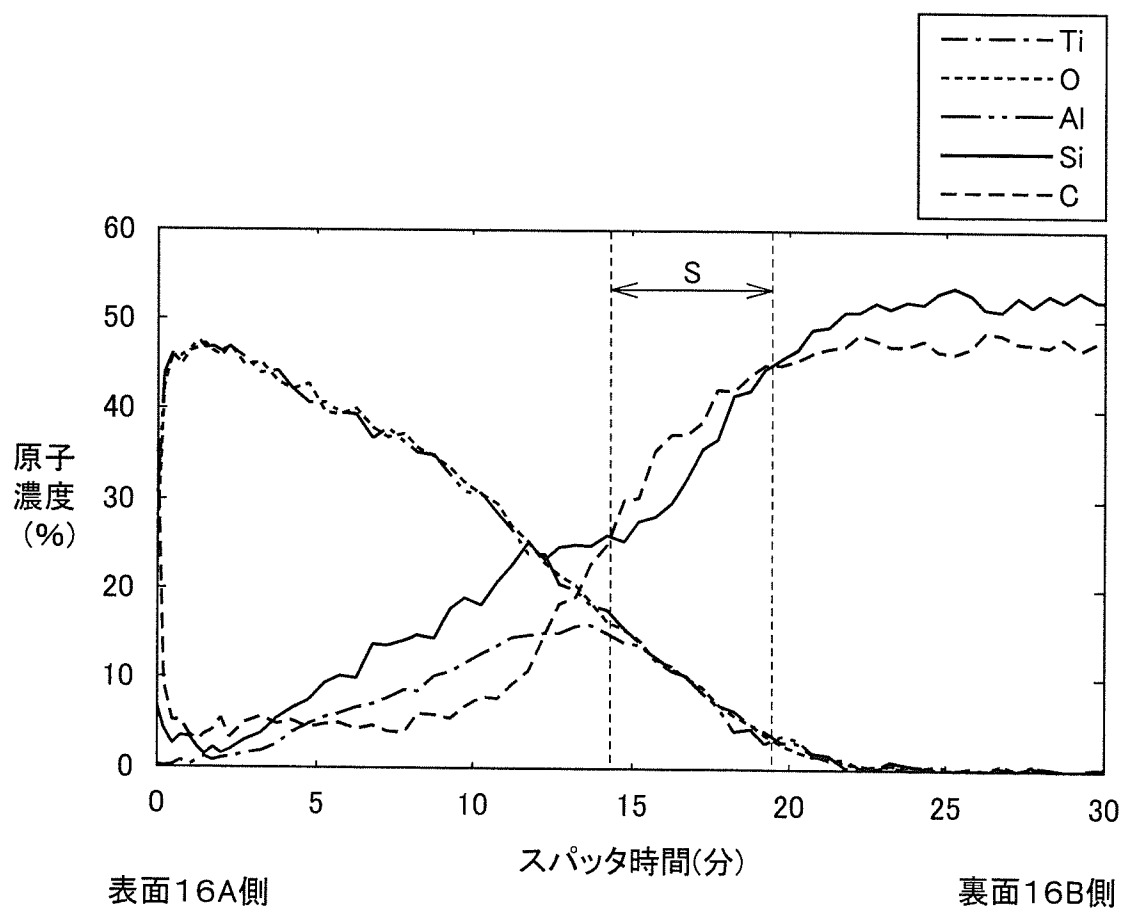
[図11]

FIG.11



[図12]

FIG.12



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/062210

A. CLASSIFICATION OF SUBJECT MATTER

H01L29/41(2006.01)i, H01L21/28(2006.01)i, H01L21/336(2006.01)i, H01L29/12(2006.01)i, H01L29/417(2006.01)i, H01L29/78(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/41, H01L21/28, H01L21/336, H01L21/768, H01L29/161, H01L29/417, H01L29/45, H01L29/78

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2009/128419 A1 (Sumitomo Electric Industries, Ltd.), 22 October 2009 (22.10.2009), paragraphs [0007] to [0008], [0026], [0029] to [0062], [0097] to [0107]; fig. 1 to 9, 18 to 19 & US 2011/0031506 A1 & US 2011/0031507 A1 & EP 2280416 A1 & EP 2280417 A1 & WO 2009/128382 A1 & CA 2721671 A & CN 102007596 A & CA 2721668 A & KR 10-2010-0134009 A & KR 10-2010-0134038 A & CN 102007595 A & TW 201007841 A & TW 201007842 A	1-6

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
26 July, 2013 (26.07.13)

Date of mailing of the international search report
06 August, 2013 (06.08.13)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/062210

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-235618 A (Toshiba Corp.), 02 October 2008 (02.10.2008), entire text; fig. 1 to 28 & US 2008/0230804 A1	1-6
A	JP 2006-332199 A (Shindengen Electric Mfg. Co., Ltd.), 07 December 2006 (07.12.2006), entire text; fig. 1 to 8 (Family: none)	1-6
A	JP 2004-304174 A (Matsushita Electric Industrial Co., Ltd.), 28 October 2004 (28.10.2004), entire text; fig. 1 to 9 & US 2004/0183080 A1 & EP 1460681 A2 & DE 602004024738 D & KR 10-2004-0082337 A & CN 1532943 A	1-6

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L29/41 (2006.01)i, H01L21/28 (2006.01)i, H01L21/336 (2006.01)i, H01L29/12 (2006.01)i,
H01L29/417 (2006.01)i, H01L29/78 (2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L29/41, H01L21/28, H01L21/336, H01L21/768, H01L29/161, H01L29/417, H01L29/45, H01L29/78

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 3 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 3 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 3 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2009/128419 A1（住友電気工業株式会社）2009.10.22, 段落[0007]－[0008], [0026], [0029]－[0062], [0097]－ [0107] 及び図1－9, 18－19 & US 2011/0031506 A1 & US 2011/0031507 A1 & EP 2280416 A1 & EP 2280417 A1 & WO 2009/128382 A1 & CA 2721671 A & CN 102007596 A & CA 2721668 A & KR 10-2010-0134009 A & KR 10-2010-0134038 A & CN 102007595 A & TW 201007841 A & TW 201007842 A	1－6

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 6 . 0 7 . 2 0 1 3

国際調査報告の発送日

0 6 . 0 8 . 2 0 1 3

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

安田 雅彦

電話番号 03-3581-1101 内線 3514

5 F

9 4 4 7

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-235618 A (株式会社東芝) 2008.10.02, 全文, 図1-28 & US 2008/0230804 A1	1-6
A	JP 2006-332199 A (新電元工業株式会社) 2006.12.07, 全文, 図1-8 (ファミリーなし)	1-6
A	JP 2004-304174 A (松下電器産業株式会社) 2004.10.28, 全文, 図1-9 & US 2004/0183080 A1 & EP 1460681 A2 & DE 602004024738 D & KR 10-2004-0082337 A & CN 1532943 A	1-6