

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-113414

(P2018-113414A)

(43) 公開日 平成30年7月19日(2018.7.19)

(51) Int.Cl.

H01L 23/12 (2006.01)

F I

H01L 23/12 501B

テーマコード (参考)

審査請求 未請求 請求項の数 10 O L (全 20 頁)

(21) 出願番号 特願2017-4445 (P2017-4445)  
 (22) 出願日 平成29年1月13日 (2017.1.13)

(71) 出願人 000190688  
 新光電気工業株式会社  
 長野県長野市小島田町80番地  
 (74) 代理人 100107766  
 弁理士 伊東 忠重  
 (74) 代理人 100070150  
 弁理士 伊東 忠彦  
 (72) 発明者 相澤 光浩  
 長野県長野市小島田町80番地 新光電気  
 工業株式会社内

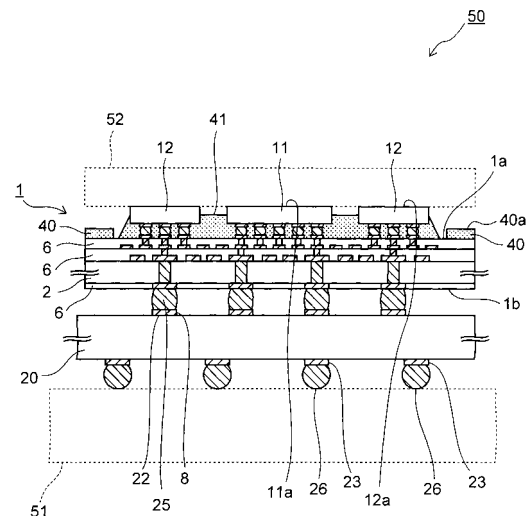
(54) 【発明の名称】 半導体装置とその製造方法

(57) 【要約】

【課題】回路基板の反りを抑制すること。

【解決手段】無機材料の基板2と、基板2の上に形成された樹脂絶縁層6とを備えた回路基板1と、回路基板1の主面1aにバンプ13を介して搭載された半導体素子11と、半導体素子11の横の主面1aに形成され、回路基板1の縁と対角線の少なくとも一方に沿って延び、かつ基板2よりも熱膨張率の大きな樹脂層40とを有する半導体装置による。

【選択図】図12



**【特許請求の範囲】****【請求項 1】**

無機材料の基板と、前記基板の上に形成された樹脂絶縁層とを備えた回路基板と、  
前記回路基板の主面にパンプを介して搭載された半導体素子と、  
前記半導体素子の横の前記主面に形成され、前記回路基板の縁と対角線の少なくとも一方に沿って延び、かつ前記基板よりも熱膨張率が大きな樹脂層と、  
を有することを特徴とする半導体装置。

**【請求項 2】**

前記樹脂層は、平面視において、前記回路基板の四辺の縁に沿って延びるリング状であることを特徴とする請求項 1 に記載の半導体装置。

10

**【請求項 3】**

前記樹脂層は、平面視において、前記回路基板の相対する二辺に沿って帯状に延びることを特徴とする請求項 1 に記載の半導体装置。

**【請求項 4】**

前記樹脂層の端部に、前記二辺とは異なる前記回路基板の残りの二辺に沿って延びる延長部を設けたことを特徴とする請求項 3 に記載の半導体装置。

**【請求項 5】**

前記樹脂層の上面の高さは、前記半導体素子の上面の高さよりも低いことを特徴とする請求項 1 に記載の半導体装置。

**【請求項 6】**

前記樹脂層は、前記樹脂絶縁層よりも厚いことを特徴とする請求項 1 に記載の半導体装置。

20

**【請求項 7】**

無機材料の基板と、前記基板の上に形成された樹脂絶縁層とを備えた回路基板の主面に、前記回路基板の縁と対角線の少なくとも一方に沿って延びる樹脂層を形成する工程と、  
前記回路基板の前記主面に、パンプを備えた半導体素子を搭載する工程と、  
前記樹脂層を形成する工程の後に、前記パンプを加熱して溶融することにより、前記パンプを介して前記回路基板と前記半導体素子とを接続する工程と、  
を有することを特徴とする半導体装置の製造方法。

**【請求項 8】**

前記樹脂層の材料として熱硬化性樹脂を採用すると共に、  
前記パンプを加熱する工程において前記樹脂層を熱硬化させることを特徴とする請求項 7 に記載の半導体装置の製造方法。

30

**【請求項 9】**

前記回路基板の前記主面と前記半導体素子との間にアンダーフィル樹脂を充填する工程を更に有し、

前記樹脂層を形成する工程において、前記アンダーフィル樹脂よりも粘度が高い樹脂を前記樹脂層の材料として使用することを特徴とする請求項 7 に記載の半導体装置の製造方法。

**【請求項 10】**

前記樹脂層の材料として熱硬化性樹脂を採用すると共に、  
前記回路基板の前記主面にアンダーフィル樹脂を塗布する工程を更に有し、  
前記回路基板の前記主面に前記半導体素子を搭載する工程において、前記主面と前記半導体素子との間に前記アンダーフィル樹脂を介在させ、  
前記パンプを加熱する工程において、前記樹脂層と前記アンダーフィル樹脂とを同時に熱硬化させることを特徴とする請求項 7 に記載の半導体装置の製造方法。

40

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、半導体装置とその製造方法に関する。

50

## 【背景技術】

## 【0002】

CPU(Central Processing Unit)やメモリ等の半導体素子の微細化に伴い、半導体素子の電極パッドのピッチも狭まりつつある。その半導体素子を配線基板に搭載しようとする、配線基板の電極パッドのピッチが半導体素子のそれよりも広いため、両者を接続するのが困難となる。

## 【0003】

そこで、配線基板と半導体素子との間にインターポーザと呼ばれる回路基板を配し、配線基板と半導体素子の各々の電極パッドのピッチの相違をインターポーザで吸収する技術が検討されている。

10

## 【先行技術文献】

## 【特許文献】

## 【0004】

【特許文献1】特開2004-071719号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0005】

しかしながら、インターポーザ等の回路基板には、反りを抑制するという点で改善の余地がある。

## 【0006】

20

一側面によれば、本発明は、回路基板の反りを抑制することを目的とする。

## 【課題を解決するための手段】

## 【0007】

一側面によれば、無機材料の基板と、前記基板の上に形成された樹脂絶縁層とを備えた回路基板と、前記回路基板の主面に bumps を介して搭載された半導体素子と、前記半導体素子の横の前記主面に形成され、前記回路基板の縁と対角線の少なくとも一方に沿って延び、かつ前記基板よりも熱膨張率が大きな樹脂層とを有する半導体装置が提供される。

## 【発明の効果】

## 【0008】

一側面によれば、回路基板と半導体素子が冷却する際に樹脂層が収縮し、その収縮力によって回路基板の反りが矯正されるため、回路基板の反りを抑制することが可能となる。

30

## 【図面の簡単な説明】

## 【0009】

【図1】図1(a)、(b)は、検討に使用した半導体装置の製造途中の断面図(その1)である。

【図2】図2(a)、(b)は、検討に使用した半導体装置の製造途中の断面図(その2)である。

【図3】図3(a)、(b)は、検討に使用した半導体装置の製造途中の断面図(その3)である。

【図4】図4は、検討に使用した半導体装置の製造途中の断面図(その4)である。

40

【図5】図5は、検討に使用した半導体装置の製造途中の断面図(その5)である。

【図6】図6(a)、(b)は、第1実施形態に係る半導体装置の製造途中の断面図(その1)である。

【図7】図7(a)、(b)は、第1実施形態に係る半導体装置の製造途中の断面図(その2)である。

【図8】図8(a)、(b)は、第1実施形態に係る半導体装置の製造途中の断面図(その3)である。

【図9】図9(a)、(b)は、第1実施形態に係る半導体装置の製造途中の断面図(その4)である。

【図10】図10は、第1実施形態に係る半導体装置の製造途中の断面図(その5)であ

50

る。

【図 1 1】図 1 1 は、第 1 実施形態に係る半導体装置の製造途中の断面図（その 6）である。

【図 1 2】図 1 2 は、第 1 実施形態に係る半導体装置の製造途中の断面図（その 7）である。

【図 1 3】図 1 3 は、第 1 実施形態の第 1 例に係る樹脂層の平面レイアウトについて示す平面図である。

【図 1 4】図 1 4 は、第 1 実施形態の第 2 例に係る樹脂層の平面レイアウトについて示す平面図である。

【図 1 5】図 1 5 は、第 1 実施形態の第 3 例に係る樹脂層の平面レイアウトについて示す平面図である。

10

【図 1 6】図 1 6 は、第 1 実施形態の第 4 例に係る樹脂層の平面レイアウトについて示す平面図である。

【図 1 7】図 1 7 は、本願発明者が行った調査について説明するための断面図である。

【図 1 8】図 1 8 は、反り量の計測結果を示すグラフである。

【図 1 9】図 1 9（a）、（b）は、第 2 実施形態に係る半導体装置の製造途中の断面図（その 1）である。

【図 2 0】図 2 0（a）、（b）は、第 2 実施形態に係る半導体装置の製造途中の断面図（その 2）である。

【図 2 1】図 2 1（a）、（b）は、第 2 実施形態に係る半導体装置の製造途中の断面図（その 3）である。

20

【図 2 2】図 2 2（a）、（b）は、第 3 実施形態に係る半導体装置の製造途中の断面図（その 1）である。

【図 2 3】図 2 3（a）、（b）は、第 3 実施形態に係る半導体装置の製造途中の断面図（その 2）である。

【図 2 4】図 2 4 は、第 3 実施形態に係る半導体装置の製造途中の断面図（その 3）である。

【発明を実施するための最良の形態】

【0010】

本実施形態の説明に先立ち、本願発明者が検討した事項について説明する。

30

【0011】

図 1～図 5 は、検討に使用した半導体装置の製造途中の断面図である。

【0012】

その半導体装置は、半導体素子と配線基板との間にインターポーザを備えており、以下のようにして作製される。

【0013】

まず、図 1（a）に示す回路基板 1 を用意する。その回路基板 1 は、インターポーザであって、基板 2 の上に多層配線層 3 を形成してなる。

【0014】

このうち、基板 2 は、微細加工が容易なシリコン基板やガラス基板であって、その厚さは  $50\text{ }\mu\text{m}$ ～ $300\text{ }\mu\text{m}$  程度である。その基板 2 には複数の貫通孔 2a が形成されており、各々の貫通孔 2a には貫通電極 4 が充填される。貫通電極 4 の材料は特に限定されないが、電導性に優れた銅を貫通電極 4 の材料として使用し得る。

40

【0015】

一方、多層配線層 3 は、複数の配線層 5 と樹脂絶縁層 6 とをこの順に形成してなる。

【0016】

配線層 5 は、厚さが  $1\text{ }\mu\text{m}$ ～ $3\text{ }\mu\text{m}$  程度の銅層をパターンニングすることにより形成され、銅等のピア導体 7 により上下に隣接する配線層 5 同士が電氣的に接続される。また、樹脂絶縁層 6 は、 $5\text{ }\mu\text{m}$ ～ $8\text{ }\mu\text{m}$  程度のエポキシ系の樹脂層である。なお、樹脂絶縁層 6 の材料としてポリイミド樹脂を用いてもよい。

50

## 【 0 0 1 7 】

その配線層 5 のうち、多層配線層 3 の最上層に形成されたものは、後述の半導体素子が搭載される第 1 の電極パッド 5 a として機能する。また、最上層の樹脂絶縁層 6 は、はんだが濡れ広がるのを防止するためのソルダレジスト層として機能する。

## 【 0 0 1 8 】

更に、基板 2 の裏面には、貫通電極 4 に接続された複数の第 2 の電極パッド 8 が形成される。第 1 の電極パッド 5 a と同様に、第 2 の電極パッド 8 も厚さが  $3\ \mu\text{m} \sim 5\ \mu\text{m}$  程度の銅層をパターンングすることにより形成され、その周囲には前述の樹脂絶縁層 6 がソルダレジスト層として形成される。

## 【 0 0 1 9 】

このような回路基板 1 によれば、一方の主面 1 a に第 1 の電極パッド 5 a が第 1 のピッチ P1 で形成され、他方の主面 1 b に第 2 の電極パッド 8 が第 2 のピッチ P2 で形成される。

## 【 0 0 2 0 】

この例では、第 1 のピッチ P1 を第 2 のピッチ P2 よりも狭くすることにより、第 1 の電極パッド 5 a に微細なはんだバンプを備えた半導体素子を接続できるようにしつつ、第 2 の電極パッド 8 に後述の配線基板を接続できるようにする。

## 【 0 0 2 1 】

特に、この例のように基板 2 の材料として微細加工が容易なガラスやシリコンを採用することにより、貫通孔 2 a や各配線層 5 の微細化を図ることが可能となるため、半導体素子の微細化に対応した回路基板 1 を得ることができる。

## 【 0 0 2 2 】

次に、図 1 ( b ) に示すように、回路基板 1 の上方に第 1 及び第 2 の半導体素子 1 1、1 2 を配し、これらの半導体素子 1 1、1 2 が備えるはんだバンプ 1 3 と第 1 の電極パッド 5 a との位置合わせを行う。

## 【 0 0 2 3 】

各半導体素子 1 1、1 2 の種類は特に限定されない。この例では、第 1 の半導体素子 1 1 として CPU を採用し、第 2 の半導体素子 1 2 として DRAM (Dynamic Random Access Memory) 等のメモリを採用する。

## 【 0 0 2 4 】

また、各半導体素子 1 1、1 2 はシリコン基板の表面にトランジスタや配線を形成してなり、その主材料はシリコンである。

## 【 0 0 2 5 】

続いて、図 2 ( a ) に示すように、第 1 の電極パッド 5 a にはんだバンプ 1 3 を当接させ、この状態ではんだバンプ 1 3 をリフローする。これにより、加熱によってはんだバンプ 1 3 が溶融し、はんだバンプ 1 3 を介して回路基板 1 と各半導体素子 1 1、1 2 とが接続されることになる。

## 【 0 0 2 6 】

また、そのリフローにおいては、はんだバンプ 1 3 を確実に溶融させるため、はんだバンプ 1 3 をその融点よりも高い  $220^\circ\text{C}$  以上の温度に加熱する。

## 【 0 0 2 7 】

その後、図 2 ( b ) に示すように、回路基板 1 と各半導体素子 1 1、1 2 を  $30^\circ\text{C}$  程度の温度にまで自然冷却させる。

## 【 0 0 2 8 】

このとき、基板 2 の材料であるシリコンやガラスの熱膨張率はそれぞれ  $3\ \text{ppm}$ 、 $3\ \text{ppm} \sim 9\ \text{ppm}$  と小さいものの、樹脂絶縁層 6 の材料であるエポキシ樹脂の熱膨張率は  $20\ \text{ppm} / ^\circ\text{C} \sim 80\ \text{ppm} / ^\circ\text{C}$  と大きい。よって、冷却時に樹脂絶縁層 6 が大きく収縮し、これにつられて回路基板 1 が全体として大きく収縮する。

## 【 0 0 2 9 】

一方、各半導体素子 1 1、1 2 の主材料は、熱膨張率が  $3\ \text{ppm} / ^\circ\text{C}$  と小さなシリコンであるため、各半導体素子 1 1、1 2 の収縮量 A は回路基板 1 の収縮量 B よりも小さくなる。

10

20

30

40

50

## 【 0 0 3 0 】

このような収縮量A、Bの相違に起因して、本工程では回路基板 1 が上側を凸にして反ってしまう。

## 【 0 0 3 1 】

特に、この例のように基板 2 の片面のみに多層配線層 3 が形成されている場合、基板 2 の両面における収縮力のバランスが崩れるため、回路基板 1 に反りが顕著に発生する。

## 【 0 0 3 2 】

次に、図 3 ( a ) に示すように、回路基板 1 と各半導体素子 1 1、1 2 との間にアンダーフィル樹脂 4 1 を充填することにより、回路基板 1 と各半導体素子 1 1、1 2 との接合強度を高める。

10

## 【 0 0 3 3 】

その後、図 3 ( b ) に示すように、回路基板 1 の第 2 の電極パッド 8 にはんだバンプ 1 5 を接合する。

## 【 0 0 3 4 】

続いて、図 4 に示すように、回路基板 1 の下方に配線基板 2 0 を配する。

## 【 0 0 3 5 】

配線基板 2 0 は、回路基板 1 や各半導体素子 1 1、1 2 と共に半導体装置を形成するパッケージ基板であって、一方の主面に第 3 の電極パッド 2 2 を備えると共に、他方の主面に第 4 の電極パッド 2 3 を備える。

## 【 0 0 3 6 】

各電極パッド 2 2、2 3 は銅層をパターニングすることにより形成され、第 3 の電極パッド 2 2 の上には予めはんだバンプ 2 4 が接合されている。

20

## 【 0 0 3 7 】

次に、図 5 に示すように、各はんだバンプ 1 5、2 4 の位置合わせを行った後にこれらを加熱して溶融することにより、各はんだバンプ 1 5、2 4 が溶融してなるはんだ 2 5 を介して回路基板 1 と配線基板 2 0 とを接続する。

## 【 0 0 3 8 】

このとき、前述のように回路基板 1 には反りが生じているため、その回路基板 1 の中央付近では各はんだバンプ 1 5、2 4 が当接せず、これらに接続不良が起きることがある。

## 【 0 0 3 9 】

その後、配線基板 2 0 の第 4 の電極パッド 2 3 に外部接続端子 2 6 としてはんだバンプを接合し、この例に係る半導体装置 3 0 の基本構造を完成させる。

30

## 【 0 0 4 0 】

以上説明した半導体装置 3 0 によれば、基板 2 の材料として微細加工が容易なシリコンやガラスを採用するため、微細な貫通孔 2 a や電極パッド 5 a を形成することができ、微細なはんだバンプ 1 3 を備えた各半導体素子 1 1、1 2 を回路基板 1 に搭載できる。

## 【 0 0 4 1 】

しかしながら、その基板 2 の上に熱膨張率が大きな樹脂絶縁層 6 を形成したため上記のように回路基板 1 が反ってしまい、回路基板 1 の中央付近の各はんだバンプ 1 5、2 4 に接続不良が発生してしまう。

40

## 【 0 0 4 2 】

また、仮にこれらのはんだバンプ 1 5、2 4 が接続されたとしても、実使用下において各半導体素子 1 1、1 2 が発熱を繰り返すことで回路基板 1 が繰り返して変形するようになり、はんだ 2 5 にクラックが生じて半導体装置 3 0 の信頼性が低下する。

## 【 0 0 4 3 】

以下に、このように回路基板が反るのを抑制することが可能な本実施形態について説明する。

## 【 0 0 4 4 】

( 第 1 実施形態 )

本実施形態に係る半導体装置について、その製造工程を追いながら説明する。

50

## 【0045】

図6～図12は、本実施形態に係る半導体装置の製造途中の断面図である。なお、図6～図12において、図1～図5で説明したのと同じ要素にはこれらの図におけるのと同じ符号を付し、以下ではその説明を省略する。

## 【0046】

まず、図6(a)に示すように、インターポーザとして図1に示した回路基板1を用意する。

## 【0047】

図1を参照して説明したように、その回路基板1は、微細加工が容易なシリコンやガラス等の無機材料で形成された基板2を備える。また、その基板2の上には、配線層5と樹脂絶縁層6とを交互に積層してなる多層配線層3を備える。

10

## 【0048】

次に、図6(b)に示すように、ディスペンサを用いて回路基板1の一方の主面1aの縁に樹脂層40として熱硬化性のエポキシ樹脂を0.1mm～0.7mm、例えば0.5mm程度の厚さに形成する。この段階では樹脂層40は熱硬化しておらず未硬化の状態にある。

## 【0049】

樹脂層40の材料は特に限定されないが、本実施形態では信越化学株式会社製のSNC-762Dを樹脂層40の材料として使用する。そのSNC-762Dは、シリカフィラーが混練されたエポキシ系の熱硬化性樹脂であって、その熱硬化温度は150 程度である。

## 【0050】

20

次に、図7(a)に示すように、回路基板1の上方に第1及び第2の半導体素子11、12を配し、これらの半導体素子11、12が備えるはんだバンプ13と第1の電極パッド5aとの位置合わせを行う。

## 【0051】

前述のように、第1の半導体素子11は例えばCPUであり、第2の半導体素子12は例えばメモリである。

## 【0052】

なお、このように複数の半導体素子を回路基板1に混載せずに、一つの第1の半導体素子11のみを回路基板1に搭載するようにしてもよい。

## 【0053】

30

次いで、図7(b)に示すように、第1の電極パッド5aに、はんだバンプ13を介して各半導体素子11、12を搭載する。そして、この状態ではんだバンプ13をリフローすることによりはんだバンプ13を加熱して溶融させ、はんだバンプ13を介して回路基板1と各半導体素子11、12とを接続する。

## 【0054】

このリフローの条件は特に限定されない。例えば、はんだバンプ13を220 以上の温度に維持する時間を45秒としつつ、はんだバンプ13のピーク温度を250 とする条件でこのリフローを行い得る。

## 【0055】

本実施形態ではそのリフローにより樹脂層40も加熱されて熱硬化するため、はんだバンプ13の溶融と樹脂層40の熱硬化とを同時に行うことができる。

40

## 【0056】

なお、この例では各半導体素子11、12にはんだバンプ13を設けたが、第1の電極パッド5aに予めはんだバンプ13を形成しておき、各半導体素子11、12の電極をそのはんだバンプ13に接続するようにしてもよい。

## 【0057】

更に、予め各半導体素子11、12の電極と第1の電極パッド5aの双方にはんだバンプを形成しておき、双方のはんだバンプを接続するようにしてもよい。

## 【0058】

その後、図8(a)に示すように、回路基板1と各半導体素子11、12を30 程

50

度の温度にまで自然冷却させる。

【0059】

このとき、回路基板1と各半導体素子11、12の各々の熱膨張率の差に起因して回路基板1が反ろうとするが、本実施形態ではその反りを矯正するように樹脂層40が収縮するため、回路基板1に反りが発生するのを抑制することができる。

【0060】

特に、この時点では樹脂層40が既に熱硬化しているため、樹脂層40の収縮力が樹脂層40の内部で減衰することなしに回路基板1に作用し、回路基板1の反りを効率的に矯正することができる。

【0061】

また、反りを矯正するような収縮力を樹脂層40から回路基板1に作用させるには、回路基板1の大部分を占める基板2の材料であるシリコンやガラスよりも熱膨張率が十分に大きな樹脂層40を形成するのが好ましい。そのような樹脂層40の材料としては、熱膨張率が20ppm~80ppmの前述のエポキシ樹脂の他に、熱膨張率が30ppm~190ppm程度のウレタン樹脂もある。

【0062】

次に、図8(b)に示すように、回路基板1と各半導体素子11、12との間に熱硬化性のアンダーフィル樹脂41を充填する。

【0063】

回路基板1と各半導体素子11、12との隙間にアンダーフィル樹脂41を充填し易いようにするため、アンダーフィル樹脂41としては熱硬化前の樹脂層40よりも粘度が低い樹脂を採用するのが好ましい。そのような樹脂としては、例えば、ナミックス株式会社製のU8410-302がある。U8410-302は、エポキシ系の熱硬化性樹脂であって、その熱硬化温度は165 程度である。

【0064】

一方、熱硬化前の樹脂層40の材料としてアンダーフィル樹脂41よりも粘度が高い樹脂を使用することで、熱硬化前の樹脂層40が図6(b)の工程で主面1aの上に濡れ広がるのを防止することもできる。

【0065】

なお、アンダーフィル樹脂41から第1の半導体素子11と第2の半導体素子12になるべく応力が作用しないようにするため、アンダーフィル樹脂41の組成を調整してその熱膨張率を樹脂絶縁層6や樹脂層40の熱膨張率よりも低くするのが好ましい。この点に鑑みて、本実施形態では、アンダーフィル樹脂41の熱膨張率を15ppm~25ppm程度とする。

【0066】

次に、図9(a)に示すように、アンダーフィル樹脂41を150 の温度で2時間加熱することにより熱硬化させる。このときの熱により、回路基板1の縁の樹脂層40は完全に熱硬化する。

【0067】

次いで、図9(b)に示すように、回路基板1の第2の電極パッド8にはんだバンプ15を接合する。

【0068】

続いて、図10に示すように、図4で説明した配線基板20を用意し、その配線基板20が備える第3の電極パッド22の上にはんだバンプ24を接合する。

【0069】

次に、図11に示すように、各はんだバンプ15、24の位置合わせを行った後にこれらを加熱して溶融することにより、各はんだバンプ15、24を溶融してなるはんだ25を介して回路基板1と配線基板20とを接続する。

【0070】

このとき、本実施形態では前述のように回路基板1の反りが抑制されているため、反り

10

20

30

40

50



に起因してはんだバンプ 15、24 が離れることがなく、はんだ 25 により回路基板 1 と配線基板 20 とを確実に接続することが可能となる。

【0071】

その後、図 12 に示すように、配線基板 20 の第 4 の電極パッド 23 に外部接続端子 26 としてはんだバンプを接合し、本実施形態に係る半導体装置 50 の基本構造を完成させる。

【0072】

その半導体装置 50 は BGA (Ball Grid Array) タイプの半導体パッケージであって、実使用下においてはマザーボード 51 に実装される。また、各半導体素子 11、12 の放熱を促すために、これらの半導体素子 11、12 の各上面 11a、12a に銅等の金属製のヒートシンク 52 を固着してもよい。

10

【0073】

更に、その回路基板 1 に、チップキャパシタやインダクタ等の電子部品を搭載してもよい。

【0074】

以上説明した本実施形態によれば、樹脂層 40 が回路基板 1 の反りを矯正するように作用するため回路基板 1 の平坦性を確保することができ、回路基板 1 と配線基板 20 を確実に接続することが可能となる。

【0075】

但し、樹脂層 40 が薄すぎると、回路基板 1 の反りを矯正するのに十分な収縮力が樹脂層 40 から回路基板 1 に作用しないおそれがある。これを防ぐために、回路基板 1 の樹脂絶縁層 6 の各々よりも厚く樹脂層 40 を形成し、樹脂層 40 に十分な収縮力が発生するようにするのが好ましい。

20

【0076】

更に回路基板 1 の反りを効果的に抑制するには、多層配線層 3 の全体の厚さよりも樹脂層 40 を厚く形成するのが好ましい。一例として、多層配線層 3 の全体の厚さの 4 倍～5 0 倍、例えば 5 倍以上の厚さに樹脂層 40 を形成するのが好ましい。

【0077】

なお、その樹脂層 40 が厚過ぎると、図 8 (a) の工程で回路基板 1 を冷却するときに樹脂 40 の収縮量が大きくなり過ぎ、他方の主面 1b を凸にして回路基板 1 が反るおそれがある。また、厚い樹脂層 40 が邪魔で各半導体素子 11、12 の上面にヒートシンク 52 を固着するのも困難となる。

30

【0078】

そのため、樹脂層 40 の上面 40a の高さが各半導体素子 11、12 の上面 11a、12a よりも低くなる程度の厚さに樹脂層 40 を形成するのが好ましい。

【0079】

また、回路基板 1 の反りは、前述のように基板 2 の片面のみに多層配線層 3 が形成されている場合に顕著に発生する。よって、基板 2 の片面のみに多層配線層 3 が形成されている場合に、樹脂層 40 で回路基板 1 の反りを抑制する実益が特に高い。

【0080】

40

次に、樹脂層 40 の平面レイアウトの様々な例について説明する。

【0081】

・第 1 例

図 13 は、第 1 例に係る樹脂層 40 の平面レイアウトについて示す平面図である。

【0082】

なお、図 13 においては、図が煩雑になるのを防ぐためにアンダーフィル樹脂 41 を省略してある。これについては後述の図 14～図 16 についても同様である。

【0083】

図 13 に示すように、樹脂層 40 は、各半導体素子 11、12 の横の回路基板 1 の空きスペースに形成される。

50

## 【 0 0 8 4 】

また、本例では、平面視したときに、矩形状の回路基板 1 の四辺 1 w、1 x、1 y、1 z の各々の縁に沿って延びるリング状に樹脂層 4 0 を形成する。

## 【 0 0 8 5 】

このようにリング状とすることで、図 8 ( a ) の工程で回路基板 1 を冷却する際に樹脂層 4 0 から各辺 1 w、1 x、1 y、1 z に均等に収縮力が作用するため、回路基板 1 の全体にわたって反りを均一に矯正することができる。

## 【 0 0 8 6 】

なお、樹脂層 4 0 の幅 W は特に限定されない。幅 W は、0 . 5 mm ~ 3 mm、例えば 2 mm 程度とする。これについては後述の第 2 ~ 第 4 例でも同様である。

10

## 【 0 0 8 7 】

## ・ 第 2 例

図 1 4 は、第 2 例に係る樹脂層 4 0 の平面レイアウトについて示す平面図である。

## 【 0 0 8 8 】

本例においても、各半導体素子 1 1、1 2 の横の回路基板 1 の空きスペースに樹脂層 4 0 が形成される。

## 【 0 0 8 9 】

また、本例では、平面視したときに、回路基板 1 の相対する二辺 1 x、1 z の各々の縁に沿って延びるように樹脂層 4 0 を帯状に形成する。

## 【 0 0 9 0 】

20

このようなレイアウトは、第 2 の半導体素子 1 2 が回路基板の各辺 1 w、1 y に近接しており、これらの辺 1 w、1 y の近傍に樹脂層 4 0 を形成するスペースがない場合に有効である。

## 【 0 0 9 1 】

その場合にこのように相対する二辺 1 x、1 z に沿って延びるように樹脂層 4 0 を形成することで、各辺 1 x、1 z のうちの一边のみに沿って樹脂層 4 0 を形成する場合よりも樹脂層 4 0 の収縮力が回路基板 1 にバランスよく作用し、回路基板 1 を平坦化し易くなる。

## 【 0 0 9 2 】

## ・ 第 3 例

図 1 5 は、第 3 例に係る樹脂層 4 0 の平面レイアウトについて示す平面図である。

30

## 【 0 0 9 3 】

本例では、第 2 例 ( 図 1 4 ) で示した帯状の各樹脂層 4 0 の端部に延長部 4 0 x を設け、その延長部 4 0 x を各辺 1 w、1 y に沿って延ばす。

## 【 0 0 9 4 】

その延長部 4 0 x によって各辺 1 w、1 y にも樹脂層 4 0 の収縮力が作用するため、樹脂層 4 0 から回路基板 1 に作用する収縮力のバランスが第 2 例よりも更に良好となり、回路基板 1 の平坦性が向上する。

## 【 0 0 9 5 】

## ・ 第 4 例

図 1 6 は、第 4 例に係る樹脂層 4 0 の平面レイアウトについて示す平面図である。

40

## 【 0 0 9 6 】

第 1 ~ 第 3 例と同様に、本例においても、各半導体素子 1 1、1 2 の横の回路基板 1 の空きスペースに樹脂層 4 0 が形成される。

## 【 0 0 9 7 】

但し、本例では、平面視したときに、矩形状の回路基板 1 の対角線 L に沿って樹脂層 4 0 を帯状に形成する。

## 【 0 0 9 8 】

これにより、図 8 ( a ) の工程で冷却する際に各々の樹脂層 4 0 から回路基板 1 に作用する収縮力が回路基板 1 の中心に関して対称となるため、その収縮力によって回路基板 1

50

の反りを均一に矯正することができる。

【0099】

次に、本願発明者が行った調査について説明する。

【0100】

その調査では、上記のように樹脂層40を形成することで実際に回路基板1の反りが抑制されるか否かが調べられた。

【0101】

図17は、その調査方法について説明するための断面図である。

【0102】

図17に示すように、この調査においては、ガラス製の透明基板60の上に治具61を設け、その治具61の上に回路基板1を載せた。

【0103】

そして、この状態で回路基板1の横から熱風62を供給して回路基板1を加熱しつつ、透明基板60を介して回路基板1の他方の主面1bにレーザ光63を照射した。レーザ光63は、レーザ距離計64から出力され、その反射光に基づいて回路基板1の反り量を計測した。

【0104】

なお、反り量は、回路基板1の主面1bの中心と透明基板60との間隔Dの変化量として定義される。

【0105】

また、樹脂層40のレイアウトとしては前述の第3例(図15)のレイアウトを採用した。調査に使用した回路基板1は、一辺の長さが35mmの正方形で厚さが0.3mmの基板を使用した。

【0106】

そして、第1の半導体素子11の形状は、長辺の長さが24mmで短辺の長さが20mmの長形状とし、その厚さは0.5mmとした。更に、第2の半導体素子12の形状は、長辺の長さが7.3mmで短辺の長さが5.5mmの長形状とし、その厚さは0.5mmとした。

【0107】

図18は、この場合の反り量の計測結果を示すグラフである。

【0108】

図18の横軸は回路基板1の温度を示し、縦軸は回路基板1の反り量を示す。

【0109】

また、この調査では、回路基板1から樹脂層40を省いた二つのサンプルを比較例として作製し、それらの比較例についても反り量を計測した。なお、本実施形態についても二つのサンプルを用意し、その各々の反り量を計測した。

【0110】

更に、本実施形態では、樹脂層40の材料としてエポキシ樹脂を用い、その幅を2mmとし、その厚さを0.5mmとした。なお、基板2の材料はガラスであり、各半導体素子11、12の材料はシリコンである。

【0111】

図18に示すように、比較例においては、温度が低くなるほど反り量が顕著に増大している。

【0112】

これに対し、本実施形態では、30程度の低温でも反り量は略0であり、低温における回路基板1の反りが矯正できることが明らかとなった。

【0113】

しかも、30から温度を上昇させた場合でも、本実施形態では反り量が殆ど変化していない。よって、実使用下で各半導体素子11、12の発熱温度が変動しても回路基板1の平坦性が保たれるようになるため、回路基板1の変形に起因してはんだ25(図25)にクラックが生じるのが抑制され、半導体装置50の信頼性を向上させることができる。

## 【 0 1 1 4 】

## ( 第 2 実施形態 )

第 1 実施形態では、図 7 ( b ) に示したように、リフローによりはんだバンプ 1 3 を溶融し、回路基板 1 と各半導体素子 1 1、1 2 とを接続した。

## 【 0 1 1 5 】

これに対し、本実施形態では、以下のようにしてTCB(Thermal Compression Bonding)法により回路基板 1 と各半導体素子 1 1、1 2 とを接続する。

## 【 0 1 1 6 】

図 1 9 ~ 図 2 1 は、本実施形態に係る半導体装置の製造途中の断面図である。

## 【 0 1 1 7 】

なお、図 1 9 ~ 図 2 1 において、第 1 実施形態で説明したのと同じ要素には第 1 実施形態におけるのと同じ符号を付し、以下ではその説明を省略する。

## 【 0 1 1 8 】

まず、第 1 実施形態の図 6 ( a )、( b ) の工程を行うことにより、図 1 9 ( a ) に示すように、回路基板 1 の一方の主面 1 a の縁に樹脂層 4 0 が形成された構造を得る。

## 【 0 1 1 9 】

前述のように、その樹脂層 4 0 は熱硬化性のエポキシ樹脂であり、この段階では未硬化の状態にある。

## 【 0 1 2 0 】

次に、図 1 9 ( b ) に示すように、100 程度の温度に加熱されたステージ 5 5 の上に回路基板 1 を載せ、ステージ 5 5 の熱で回路基板 1 に対して予備加熱を行う。

## 【 0 1 2 1 】

そして、加熱ヘッド 5 6 で第 1 の半導体素子 1 1 を吸引しながら、はんだバンプ 1 3 を介して第 1 の電極パッド 5 a に第 1 の半導体素子 1 1 を搭載する。

## 【 0 1 2 2 】

更に、加熱ヘッド 5 6 で半導体素子 1 1 を押圧しながら、加熱ヘッド 5 6 の温度を 300 程度に昇温させることによりはんだバンプ 1 3 を溶融させる。このときの加熱時間は特に限定されないが、本実施形態ではその加熱時間を 4 秒程度とする。

## 【 0 1 2 3 】

これにより、はんだバンプ 1 3 を介して回路基板 1 と第 1 の半導体素子 1 1 とが接続されることになる。

## 【 0 1 2 4 】

このように加熱ヘッド 5 6 を用いて回路基板 1 に第 1 の半導体素子 1 1 を搭載する方法はTCB法と呼ばれる。

## 【 0 1 2 5 】

そのTCB法においては、加熱ヘッド 5 6 の熱によって樹脂層 4 0 も加熱されて熱硬化するため、樹脂層 4 0 を熱硬化させるための工程が不要となる。

## 【 0 1 2 6 】

なお、第 2 の半導体素子 1 2 についてもTCB法で回路基板 1 に搭載する。

## 【 0 1 2 7 】

次に、図 2 0 ( a ) に示すように、回路基板 1 と各半導体素子 1 1、1 2 を 30 程度の温度にまで自然冷却させる。

## 【 0 1 2 8 】

このとき、回路基板 1 と各半導体素子 1 1、1 2 の各々の熱膨張率の差に起因して回路基板 1 が反ろうとするが、第 1 実施形態と同様にその反りを矯正するように冷却時に樹脂層 4 0 が収縮するため、回路基板 1 に反りが発生するのが抑制される。

## 【 0 1 2 9 】

次いで、図 2 0 ( b ) に示すように、回路基板 1 の主面 1 a と各半導体素子 1 1、1 2 との間に熱硬化性のアンダーフィル樹脂 4 1 を充填する。そのアンダーフィル樹脂 4 1 として、例えばナミックス株式会社製のU8410-302を採用する。

10

20

30

40

50

## 【0130】

続いて、図21(a)に示すように、アンダーフィル樹脂41を150の温度で2時間加熱することにより熱硬化させる。このときの熱により、回路基板1の縁の樹脂層40は完全に熱硬化する。

## 【0131】

この後は、第1実施形態で説明した図9(b)～図12の工程を行うことにより、図21(b)に示す本実施形態に係る半導体装置50の基本構造を完成させる。

## 【0132】

以上説明した本実施形態によれば、図19(b)の工程ではんだバンプ13を加熱して溶融するときに樹脂層40が熱硬化するため、樹脂層40を熱硬化させるための工程が不要となり、工程の簡略化を図ることが可能となる。

10

## 【0133】

(第3実施形態)

第2実施形態では、図19(b)～図20(b)に示したように、TCB法で回路基板1に各半導体素子11、12を搭載した後に、回路基板1と各半導体素子11、12との間にアンダーフィル樹脂41を充填した。

## 【0134】

これに対し、本実施形態では、以下のように回路基板1の上にアンダーフィル樹脂41を塗布した後に、回路基板1に各半導体素子11、12を搭載する。

## 【0135】

20

図22～図24は、本実施形態に係る半導体装置の製造途中の断面図である。

## 【0136】

なお、図22～図24において、第1実施形態や第2実施形態で説明したのと同じ要素にはこれらの実施形態におけるのと同じ符号を付し、以下ではその説明を省略する。

## 【0137】

まず、第1実施形態の図6(a)、(b)の工程を行うことにより、図22(a)に示すように、回路基板1の一方の主面1aの縁に樹脂層40が形成された構造を得る。

## 【0138】

第1実施形態と同様に樹脂層40は熱硬化性のエポキシ樹脂であり、この段階では樹脂層40は未硬化の状態にある。

30

## 【0139】

次に、図22(b)に示すように、樹脂層40が形成されていない部分の回路基板1の主面1aに、ディスペンサを用いて熱硬化性のアンダーフィル樹脂41を塗布する。アンダーフィル樹脂の材料は特に限定されず、第1実施形態と同様にナミックス株式会社製のU8410-302をアンダーフィル樹脂41として使用し得る。

## 【0140】

続いて、図23(a)に示すように、100程度の温度に加熱されたステージ55の上に回路基板1を載せ、ステージ55の熱で回路基板1に対して予備加熱を行う。

## 【0141】

そして、加熱ヘッド56で第1の半導体素子11を吸引しながら、回路基板1の主面1aと第1の半導体素子11との間にアンダーフィル樹脂41を介在させつつ、主面1aの上に第1の半導体素子11を搭載する。

40

## 【0142】

その後、加熱ヘッド56で半導体素子11を押圧することにより第1の電極パッド5aにはんだバンプ13を当接させ、更に加熱ヘッド56を300程度の温度に昇温させてはんだバンプ13を溶融させる。なお、加熱ヘッド56の加熱温度は例えば4秒程度である。

## 【0143】

これにより、TCB法によりはんだバンプ13を介して回路基板1と第1の半導体素子11とが接続されるのと共に、加熱ヘッド56の熱により樹脂層40とアンダーフィル樹脂

50

4 1 が同時に熱硬化する。

【0 1 4 4】

なお、第 2 の半導体素子 1 2 についても TCB 法で回路基板 1 に搭載する。

【0 1 4 5】

次いで、図 2 3 ( b ) に示すように、回路基板 1 と各半導体素子 1 1、1 2 を 3 0 程度の温度にまで自然冷却させる。

【0 1 4 6】

このとき、回路基板 1 と各半導体素子 1 1、1 2 の各々の熱膨張率の差に起因して回路基板 1 が反ろうとしても、その反りを矯正するように樹脂層 4 0 が収縮するため、回路基板 1 の平坦性は保たれる。

【0 1 4 7】

この後は、第 1 実施形態で説明した図 9 ( b ) ~ 図 1 2 の工程を行うことにより、図 2 4 に示す本実施形態に係る半導体装置 5 0 の基本構造を完成させる。

【0 1 4 8】

以上説明した本実施形態によれば、図 2 3 ( a ) の工程ではんだバンプ 1 3 を加熱して溶融する際、樹脂層 4 0 とアンダーフィル樹脂 4 1 とが同時に熱硬化するため、これらを熱硬化させるための工程が不要となり、工程の簡略化が図られる。

【符号の説明】

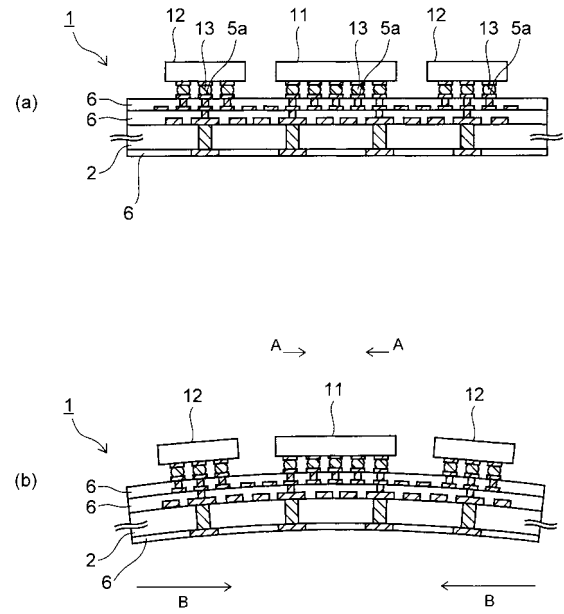
【0 1 4 9】

1 ... 回路基板、2 ... 基板、2 a ... 貫通孔、3 ... 多層配線層、4 ... 貫通電極、5 ... 配線層、5 a ... 第 1 の電極パッド、6 ... 樹脂絶縁層、7 ... ビア導体、8 ... 第 2 の電極パッド、1 1 ... 第 1 の半導体素子、1 2 ... 第 2 の半導体素子、1 3 ... はんだバンプ、1 5 ... はんだバンプ、2 0 ... 配線基板、2 2 ... 第 3 の電極パッド、2 3 ... 第 4 の電極パッド、2 4 ... はんだバンプ、2 5 ... はんだ、2 6 ... 外部接続端子、3 0 ... 半導体装置、4 0 ... 樹脂層、4 1 ... アンダーフィル樹脂、5 0 ... 半導体装置、5 1 ... マザーボード、5 2 ... ヒートシンク、5 5 ... ステージ、5 6 ... 加熱ヘッド、6 0 ... 透明基板、6 1 ... 治具、6 2 ... 熱風、6 3 ... レーザ光、6 4 ... レーザ距離計。

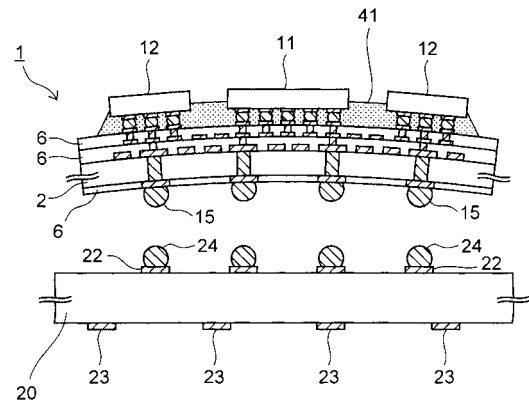
10

20

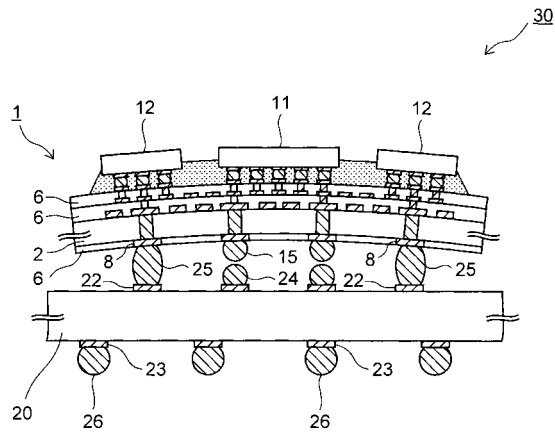
【 図 2 】



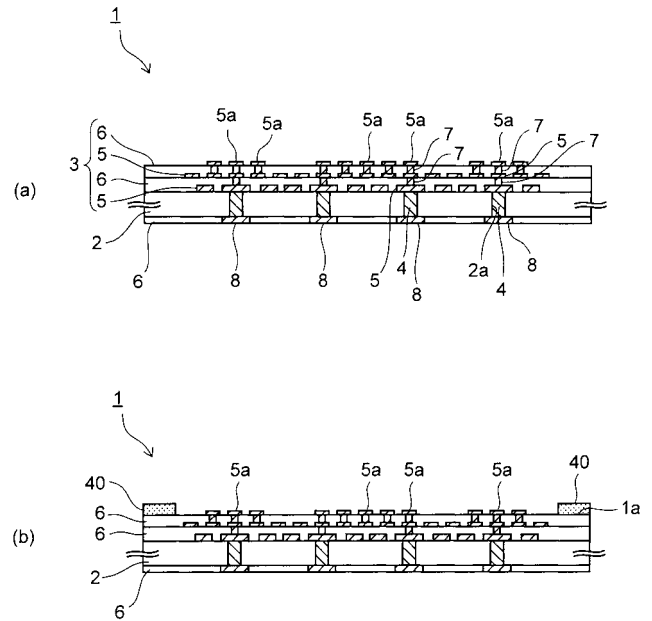
【 図 4 】



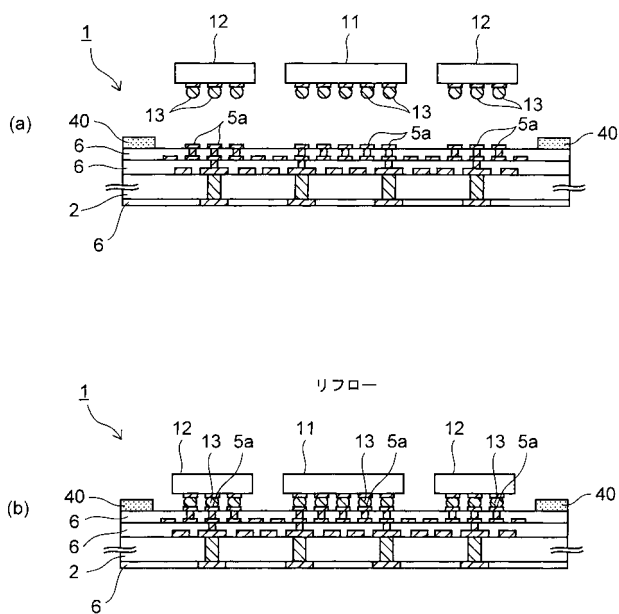
【図 5】



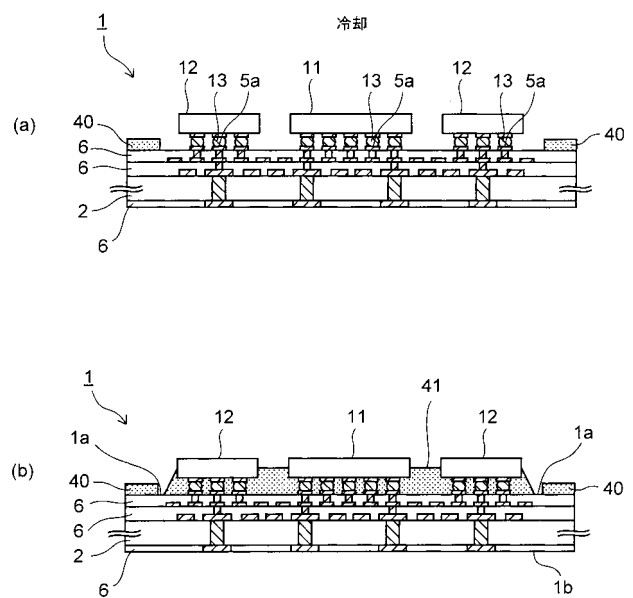
【図 6】



【図 7】

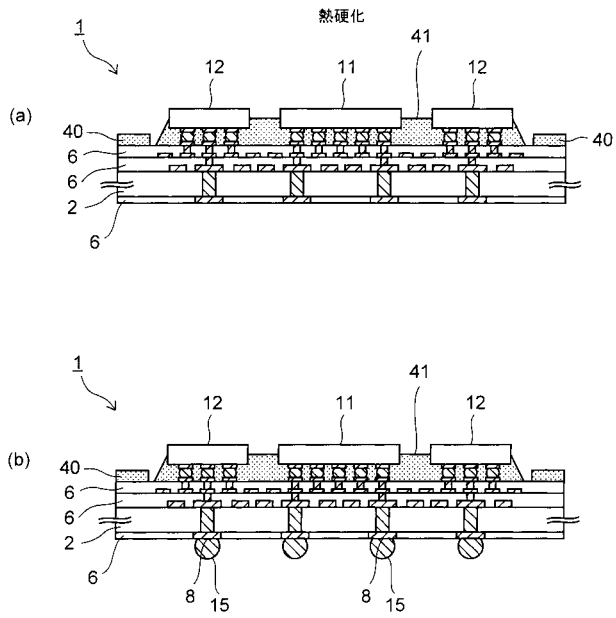


【図 8】

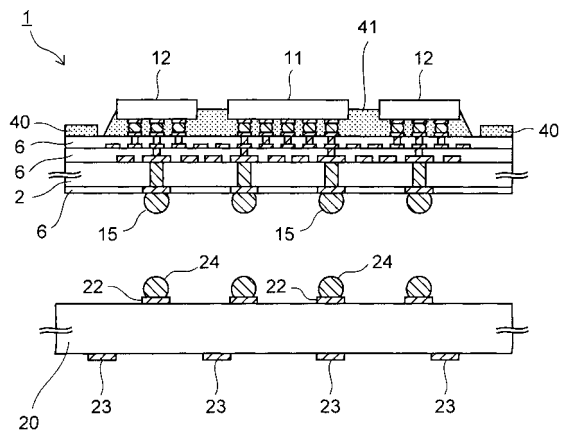




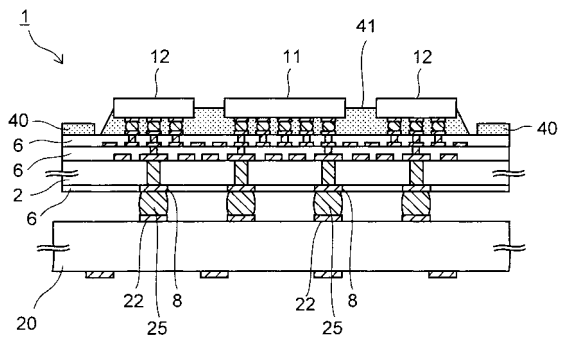
【図 9】



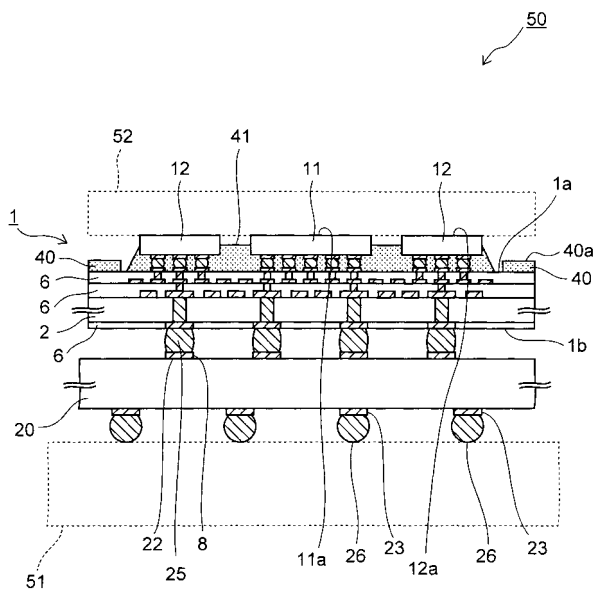
【図 10】



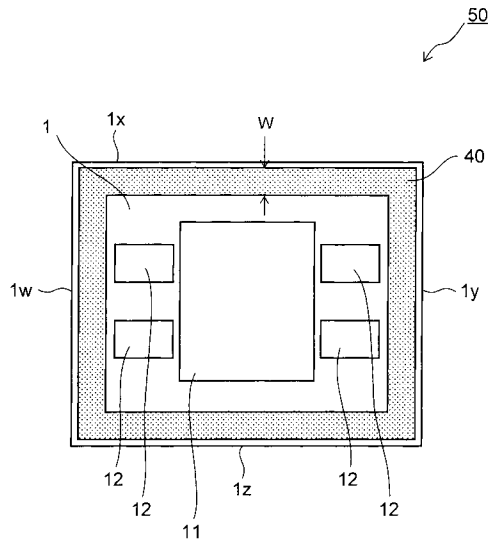
【図 11】



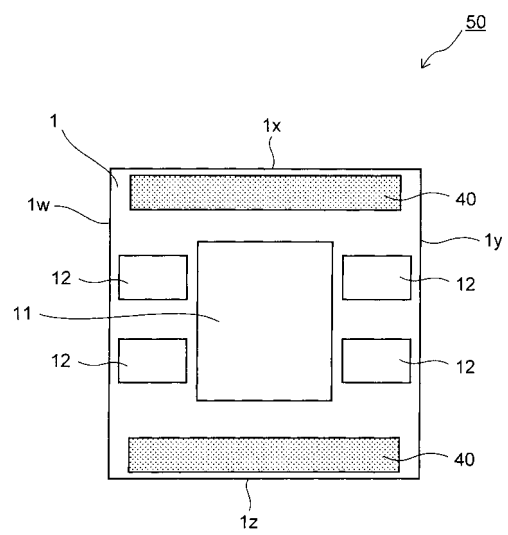
【図 12】



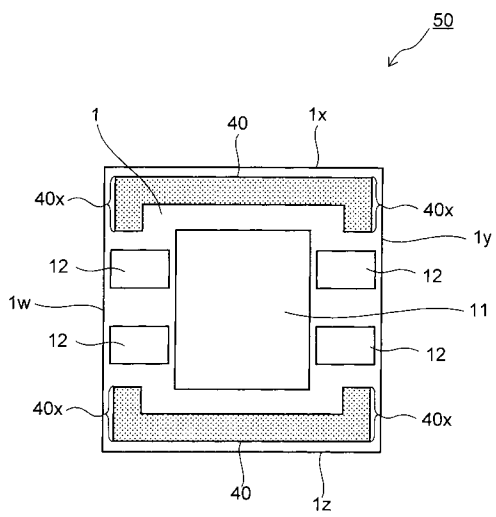
【図 1 3】



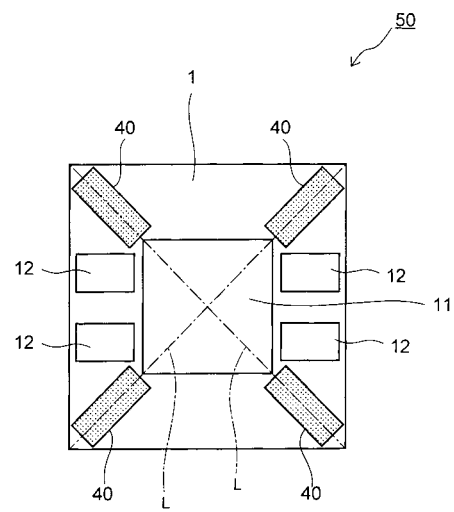
【図 1 4】



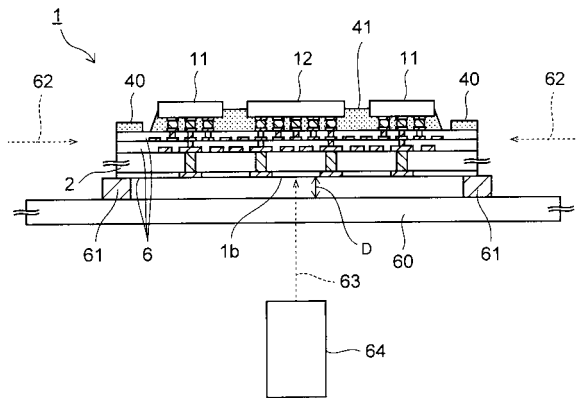
【図 1 5】



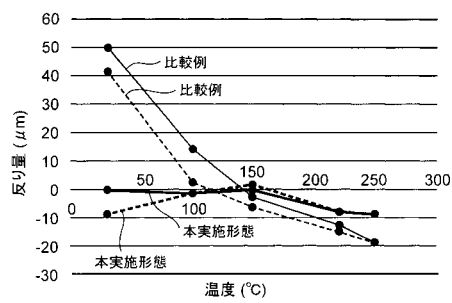
【図 1 6】



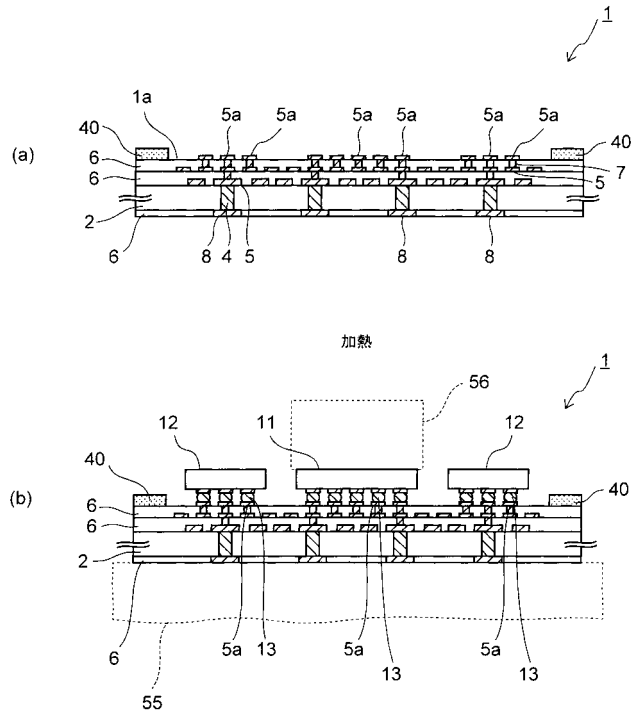
【 図 1 7 】



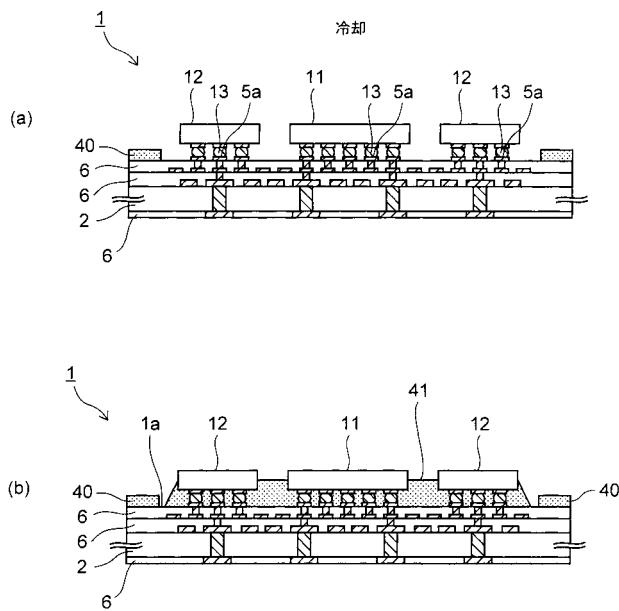
【 図 1 8 】



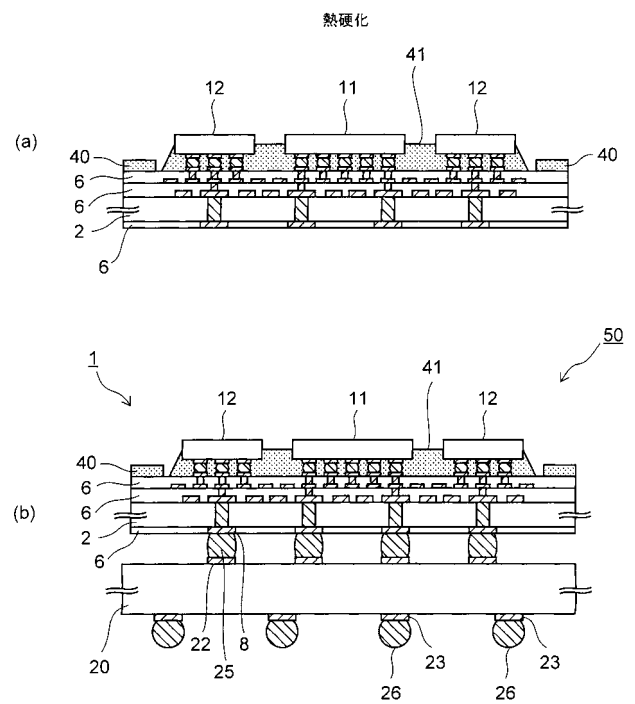
【 図 1 9 】



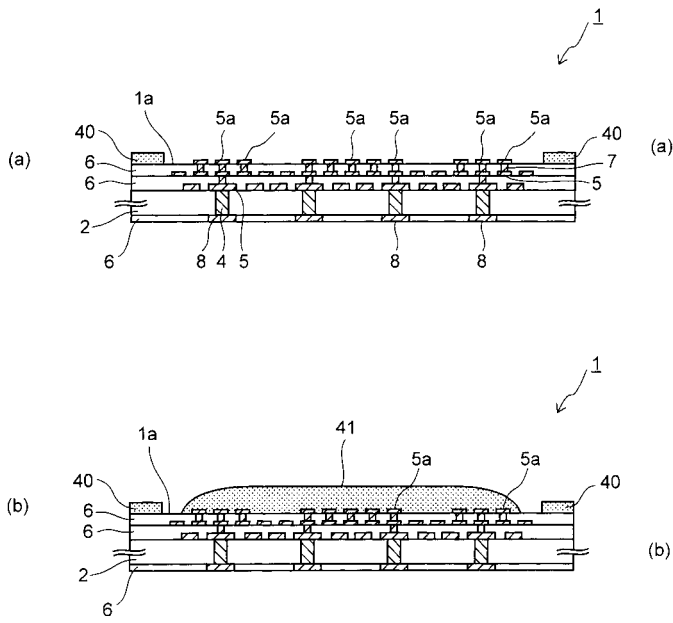
【 図 2 0 】



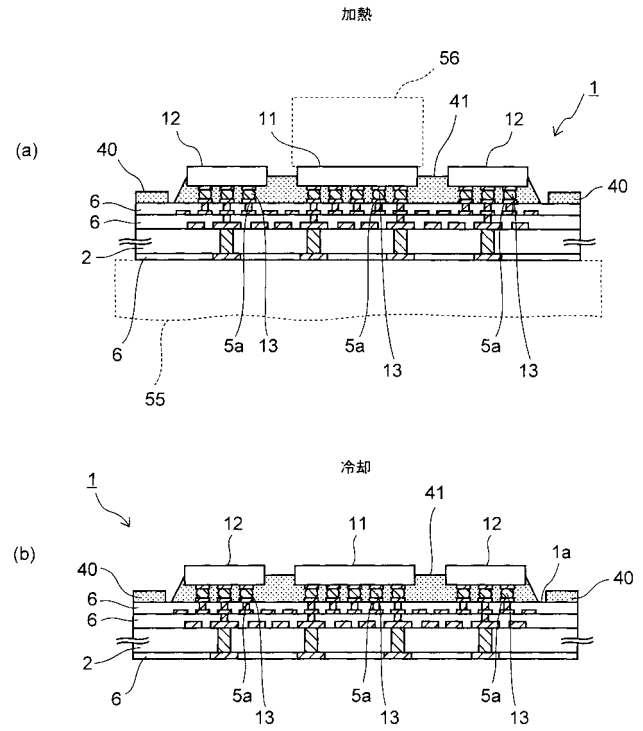
【 図 2 1 】



【図 2 2】



【図 2 3】



【図 2 4】

