

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-113414

(P2018-113414A)

(43) 公開日 平成30年7月19日(2018.7.19)

(51) Int.Cl.

H01L 23/12 (2006.01)

F 1

H01L 23/12

501B

テーマコード (参考)

審査請求 未請求 請求項の数 10 O L (全 20 頁)

(21) 出願番号

特願2017-4445 (P2017-4445)

(22) 出願日

平成29年1月13日 (2017.1.13)

(71) 出願人 000190688

新光電気工業株式会社

長野県長野市小島田町80番地

(74) 代理人 100107766

弁理士 伊東 忠重

(74) 代理人 100070150

弁理士 伊東 忠彦

(72) 発明者 相澤 光浩

長野県長野市小島田町80番地 新光電気
工業株式会社内

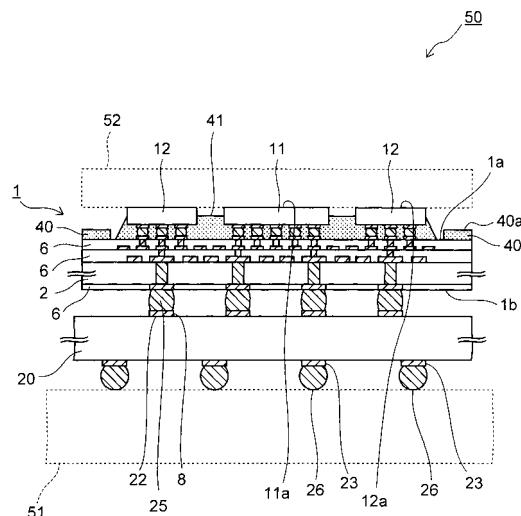
(54) 【発明の名称】半導体装置とその製造方法

(57) 【要約】

【課題】回路基板の反りを抑制すること。

【解決手段】無機材料の基板2と、基板2の上に形成された樹脂絶縁層6とを備えた回路基板1と、回路基板1の主面1aにパンプ13を介して搭載された半導体素子11と、半導体素子11の横の主面1aに形成され、回路基板1の縁と対角線の少なくとも一方に沿って延び、かつ基板2よりも熱膨張率が大きな樹脂層40とを有する半導体装置による。

【選択図】図12



【特許請求の範囲】**【請求項 1】**

無機材料の基板と、前記基板の上に形成された樹脂絶縁層とを備えた回路基板と、
前記回路基板の主面にバンプを介して搭載された半導体素子と、
前記半導体素子の横の前記主面に形成され、前記回路基板の縁と対角線の少なくとも一方に沿って伸び、かつ前記基板よりも熱膨張率が大きな樹脂層と、
を有することを特徴とする半導体装置。

【請求項 2】

前記樹脂層は、平面視において、前記回路基板の四辺の縁に沿って伸びるリング状であることを特徴とする請求項 1 に記載の半導体装置。 10

【請求項 3】

前記樹脂層は、平面視において、前記回路基板の相対する二辺に沿って帯状に伸びることを特徴とする請求項 1 に記載の半導体装置。

【請求項 4】

前記樹脂層の端部に、前記二辺とは異なる前記回路基板の残りの二辺に沿って伸びる延長部を設けたことを特徴とする請求項 3 に記載の半導体装置。

【請求項 5】

前記樹脂層の上面の高さは、前記半導体素子の上面の高さよりも低いことを特徴とする請求項 1 に記載の半導体装置。

【請求項 6】

前記樹脂層は、前記樹脂絶縁層よりも厚いことを特徴とする請求項 1 に記載の半導体装置。 20

【請求項 7】

無機材料の基板と、前記基板の上に形成された樹脂絶縁層とを備えた回路基板の主面に、前記回路基板の縁と対角線の少なくとも一方に沿って伸びる樹脂層を形成する工程と、前記回路基板の前記主面に、バンプを備えた半導体素子を搭載する工程と、前記樹脂層を形成する工程の後に、前記バンプを加熱して溶融することにより、前記バンプを介して前記回路基板と前記半導体素子とを接続する工程と、
を有することを特徴とする半導体装置の製造方法。

【請求項 8】

前記樹脂層の材料として熱硬化性樹脂を採用すると共に、
前記バンプを加熱する工程において前記樹脂層を熱硬化させることを特徴とする請求項 7 に記載の半導体装置の製造方法。 30

【請求項 9】

前記回路基板の前記主面と前記半導体素子との間にアンダーフィル樹脂を充填する工程を更に有し、

前記樹脂層を形成する工程において、前記アンダーフィル樹脂よりも粘度が高い樹脂を前記樹脂層の材料として使用することを特徴とする請求項 7 に記載の半導体装置の製造方法。

【請求項 10】

前記樹脂層の材料として熱硬化性樹脂を採用すると共に、
前記回路基板の前記主面にアンダーフィル樹脂を塗布する工程を更に有し、
前記回路基板の前記主面に前記半導体素子を搭載する工程において、前記主面と前記半導体素子との間に前記アンダーフィル樹脂を介在させ、
前記バンプを加熱する工程において、前記樹脂層と前記アンダーフィル樹脂とを同時に熱硬化させることを特徴とする請求項 7 に記載の半導体装置の製造方法。 40

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、半導体装置とその製造方法に関する。 50

【背景技術】**【0002】**

CPU(Central Processing Unit)やメモリ等の半導体素子の微細化に伴い、半導体素子の電極パッドのピッチも狭まりつつある。その半導体素子を配線基板に搭載しようとすると、配線基板の電極パッドのピッチが半導体素子のそれよりも広いため、両者を接続するのが困難となる。

【0003】

そこで、配線基板と半導体素子との間にインターポーザと呼ばれる回路基板を配し、配線基板と半導体素子の各々の電極パッドのピッチの相違をインターポーザで吸収する技術が検討されている。

10

【先行技術文献】**【特許文献】****【0004】****【特許文献1】特開2004-071719号公報****【発明の概要】****【発明が解決しようとする課題】****【0005】**

しかしながら、インターポーザ等の回路基板には、反りを抑制するという点で改善の余地がある。

【0006】

一側面によれば、本発明は、回路基板の反りを抑制することを目的とする。

20

【課題を解決するための手段】**【0007】**

一側面によれば、無機材料の基板と、前記基板の上に形成された樹脂絶縁層とを備えた回路基板と、前記回路基板の主面にバンプを介して搭載された半導体素子と、前記半導体素子の横の前記主面に形成され、前記回路基板の縁と対角線の少なくとも一方に沿って延び、かつ前記基板よりも熱膨張率が大きな樹脂層とを有する半導体装置が提供される。

【発明の効果】**【0008】**

一側面によれば、回路基板と半導体素子が冷却する際に樹脂層が収縮し、その収縮力によって回路基板の反りが矯正されるため、回路基板の反りを抑制することが可能となる。

30

【図面の簡単な説明】**【0009】**

【図1】図1(a)、(b)は、検討に使用した半導体装置の製造途中の断面図(その1)である。

【図2】図2(a)、(b)は、検討に使用した半導体装置の製造途中の断面図(その2)である。

【図3】図3(a)、(b)は、検討に使用した半導体装置の製造途中の断面図(その3)である。

40

【図4】図4は、検討に使用した半導体装置の製造途中の断面図(その4)である。

【図5】図5は、検討に使用した半導体装置の製造途中の断面図(その5)である。

【図6】図6(a)、(b)は、第1実施形態に係る半導体装置の製造途中の断面図(その1)である。

【図7】図7(a)、(b)は、第1実施形態に係る半導体装置の製造途中の断面図(その2)である。

【図8】図8(a)、(b)は、第1実施形態に係る半導体装置の製造途中の断面図(その3)である。

【図9】図9(a)、(b)は、第1実施形態に係る半導体装置の製造途中の断面図(その4)である。

【図10】図10は、第1実施形態に係る半導体装置の製造途中の断面図(その5)であ

50

る。

【図11】図11は、第1実施形態に係る半導体装置の製造途中の断面図（その6）である。

【図12】図12は、第1実施形態に係る半導体装置の製造途中の断面図（その7）である。

【図13】図13は、第1実施形態の第1例に係る樹脂層の平面レイアウトについて示す平面図である。

【図14】図14は、第1実施形態の第2例に係る樹脂層の平面レイアウトについて示す平面図である。

【図15】図15は、第1実施形態の第3例に係る樹脂層の平面レイアウトについて示す平面図である。 10

【図16】図16は、第1実施形態の第4例に係る樹脂層の平面レイアウトについて示す平面図である。

【図17】図17は、本願発明者が行った調査について説明するための断面図である。

【図18】図18は、反り量の計測結果を示すグラフである。

【図19】図19（a）、（b）は、第2実施形態に係る半導体装置の製造途中の断面図（その1）である。

【図20】図20（a）、（b）は、第2実施形態に係る半導体装置の製造途中の断面図（その2）である。 20

【図21】図21（a）、（b）は、第2実施形態に係る半導体装置の製造途中の断面図（その3）である。

【図22】図22（a）、（b）は、第3実施形態に係る半導体装置の製造途中の断面図（その1）である。

【図23】図23（a）、（b）は、第3実施形態に係る半導体装置の製造途中の断面図（その2）である。

【図24】図24は、第3実施形態に係る半導体装置の製造途中の断面図（その3）である。

【発明を実施するための最良の形態】

【0010】

本実施形態の説明に先立ち、本願発明者が検討した事項について説明する。 30

【0011】

図1～図5は、検討に使用した半導体装置の製造途中の断面図である。

【0012】

その半導体装置は、半導体素子と配線基板との間にインターポーヴを備えており、以下のようにして作製される。

【0013】

まず、図1（a）に示す回路基板1を用意する。その回路基板1は、インターポーヴであって、基板2の上に多層配線層3を形成してなる。

【0014】

このうち、基板2は、微細加工が容易なシリコン基板やガラス基板であって、その厚さは50μm～300μm程度である。その基板2には複数の貫通孔2aが形成されており、各々の貫通孔2aには貫通電極4が充填される。貫通電極4の材料は特に限定されないが、電導性に優れた銅を貫通電極4の材料として使用し得る。 40

【0015】

一方、多層配線層3は、複数の配線層5と樹脂絶縁層6とをこの順に形成してなる。

【0016】

配線層5は、厚さが1μm～3μm程度の銅層をパターニングすることにより形成され、銅等のビア導体7により上下に隣接する配線層5同士が電気的に接続される。また、樹脂絶縁層6は、5μm～8μm程度のエポキシ系の樹脂層である。なお、樹脂絶縁層6の材料としてポリイミド樹脂を用いてもよい。 50

【0017】

その配線層5のうち、多層配線層3の最上層に形成されたものは、後述の半導体素子が搭載される第1の電極パッド5aとして機能する。また、最上層の樹脂絶縁層6は、はんだが濡れ広がるのを防止するためのソルダレジスト層として機能する。

【0018】

更に、基板2の裏面には、貫通電極4に接続された複数の第2の電極パッド8が形成される。第1の電極パッド5aと同様に、第2の電極パッド8も厚さが3μm~5μm程度の銅層をパターニングすることにより形成され、その周囲には前述の樹脂絶縁層6がソルダレジスト層として形成される。

【0019】

このような回路基板1によれば、一方の主面1aに第1の電極パッド5aが第1のピッチP1で形成され、他方の主面1bに第2の電極パッド8が第2のピッチP2で形成される。

【0020】

この例では、第1のピッチP1を第2のピッチP2よりも狭くすることにより、第1の電極パッド5aに微細なはんだバンプを備えた半導体素子を接続できるようにしつつ、第2の電極パッド8に後述の配線基板を接続できるようにする。

【0021】

特に、この例のように基板2の材料として微細加工が容易なガラスやシリコンを採用することにより、貫通孔2aや各配線層5の微細化を図ることが可能となるため、半導体素子の微細化に対応した回路基板1を得ることができる。

10

【0022】

次に、図1(b)に示すように、回路基板1の上方に第1及び第2の半導体素子11、12を配し、これらの半導体素子11、12が備えるはんだバンプ13と第1の電極パッド5aとの位置合わせを行う。

20

【0023】

各半導体素子11、12の種類は特に限定されない。この例では、第1の半導体素子11としてCPUを採用し、第2の半導体素子12としてDRAM(Dynamic Random Access Memory)等のメモリを採用する。

【0024】

また、各半導体素子11、12はシリコン基板の表面にトランジスタや配線を形成してなり、その主材料はシリコンである。

30

【0025】

続いて、図2(a)に示すように、第1の電極パッド5aにはんだバンプ13を当接させ、この状態ではんだバンプ13をリフローする。これにより、加熱によってはんだバンプ13が溶融し、はんだバンプ13を介して回路基板1と各半導体素子11、12とが接続されることになる。

【0026】

また、そのリフローにおいては、はんだバンプ13を確実に溶融させるため、はんだバンプ13をその融点よりも高い220℃以上の温度に加熱する。

40

【0027】

その後に、図2(b)に示すように、回路基板1と各半導体素子11、12を30℃程度の温度にまで自然冷却させる。

【0028】

このとき、基板2の材料であるシリコンやガラスの熱膨張率はそれぞれ3ppm、3ppm~9ppmと小さいものの、樹脂絶縁層6の材料であるエポキシ樹脂の熱膨張率は20ppm/~80ppm/℃と大きい。よって、冷却時に樹脂絶縁層6が大きく収縮し、これにつられて回路基板1が全体として大きく収縮する。

【0029】

一方、各半導体素子11、12の主材料は、熱膨張率が3ppm/℃と小さなシリコンであるため、各半導体素子11、12の収縮量Aは回路基板1の収縮量Bよりも小さくなる。

50

【0030】

このような収縮量A、Bの相違に起因して、本工程では回路基板1が上側を凸にして反ってしまう。

【0031】

特に、この例のように基板2の片面のみに多層配線層3が形成されている場合、基板2の両面における収縮力のバランスが崩れるため、回路基板1に反りが顕著に発生する。

【0032】

次に、図3(a)に示すように、回路基板1と各半導体素子11、12との間にアンダーフィル樹脂41を充填することにより、回路基板1と各半導体素子11、12との接合強度を高める。

10

【0033】

その後に、図3(b)に示すように、回路基板1の第2の電極パッド8にはんだバンプ15を接合する。

【0034】

続いて、図4に示すように、回路基板1の下方に配線基板20を配する。

【0035】

配線基板20は、回路基板1や各半導体素子11、12と共に半導体装置を形成するパッケージ基板であって、一方の主面に第3の電極パッド22を備えると共に、他方の主面に第4の電極パッド23を備える。

20

【0036】

各電極パッド22、23は銅層をパターニングすることにより形成され、第3の電極パッド22の上には予めはんだバンプ24が接合されている。

【0037】

次に、図5に示すように、各はんだバンプ15、24の位置合わせを行った後にこれらを加熱して溶融することにより、各はんだバンプ15、24が溶融してなるはんだ25を介して回路基板1と配線基板20とを接続する。

【0038】

このとき、前述のように回路基板1には反りが生じているため、その回路基板1の中央付近では各はんだバンプ15、24が当接せず、これらに接続不良が起きることがある。

【0039】

その後に、配線基板20の第4の電極パッド23に外部接続端子26としてはんだバンプを接合し、この例に係る半導体装置30の基本構造を完成させる。

30

【0040】

以上説明した半導体装置30によれば、基板2の材料として微細加工が容易なシリコンやガラスを採用するため、微細な貫通孔2aや電極パッド5aを形成することができ、微細なはんだバンプ13を備えた各半導体素子11、12を回路基板1に搭載できる。

【0041】

しかしながら、その基板2の上に熱膨張率が大きな樹脂絶縁層6を形成したため上記のように回路基板1が反ってしまい、回路基板1の中央付近の各はんだバンプ15、24に接続不良が発生してしまう。

40

【0042】

また、仮にこれらのはんだバンプ15、24が接続されたとしても、実使用下において各半導体素子11、12が発熱を繰り返すことで回路基板1が繰り返して変形するようになり、はんだ25にクラックが生じて半導体装置30の信頼性が低下する。

【0043】

以下に、このように回路基板が反るのを抑制することが可能な本実施形態について説明する。

【0044】

(第1実施形態)

本実施形態に係る半導体装置について、その製造工程を追いながら説明する。

50

【0045】

図6～図12は、本実施形態に係る半導体装置の製造途中の断面図である。なお、図6～図12において、図1～図5で説明したのと同じ要素にはこれらの図におけるのと同じ符号を付し、以下ではその説明を省略する。

【0046】

まず、図6(a)に示すように、インターポーラとして図1に示した回路基板1を用意する。

【0047】

図1を参照して説明したように、その回路基板1は、微細加工が容易なシリコンやガラス等の無機材料で形成された基板2を備える。また、その基板2の上には、配線層5と樹脂絶縁層6とを交互に積層してなる多層配線層3を備える。10

【0048】

次に、図6(b)に示すように、ディスペンサを用いて回路基板1の一方の主面1aの縁に樹脂層40として熱硬化性のエボキシ樹脂を0.1mm～0.7mm、例えば0.5mm程度の厚さに形成する。この段階では樹脂層40は熱硬化しておらず未硬化の状態にある。

【0049】

樹脂層40の材料は特に限定されないが、本実施形態では信越化学株式会社製のSNC-762Dを樹脂層40の材料として使用する。そのSNC-762Dは、シリカフィラーが混練されたエボキシ系の熱硬化性樹脂であって、その熱硬化温度は150度である。20

【0050】

次に、図7(a)に示すように、回路基板1の上方に第1及び第2の半導体素子11、12を配し、これらの半導体素子11、12が備えるはんだバンプ13と第1の電極パッド5aとの位置合わせを行う。

【0051】

前述のように、第1の半導体素子11は例えばCPUであり、第2の半導体素子12は例えばメモリである。

【0052】

なお、このように複数の半導体素子を回路基板1に混載せずに、一つの第1の半導体素子11のみを回路基板1に搭載するようにしてもよい。

【0053】

次いで、図7(b)に示すように、第1の電極パッド5aに、はんだバンプ13を介して各半導体素子11、12を搭載する。そして、この状態でははんだバンプ13をリフローすることによりはんだバンプ13を加熱して溶融させ、はんだバンプ13を介して回路基板1と各半導体素子11、12とを接続する。30

【0054】

このリフローの条件は特に限定されない。例えば、はんだバンプ13を220度以上の温度に維持する時間を45秒としつつ、はんだバンプ13のピーク温度を250度とする条件でこのリフローを行い得る。

【0055】

本実施形態ではそのリフローにより樹脂層40も加熱されて熱硬化するため、はんだバンプ13の溶融と樹脂層40の熱硬化とを同時に行うことができる。40

【0056】

なお、この例では各半導体素子11、12にははんだバンプ13を設けたが、第1の電極パッド5aに予めはんだバンプ13を形成しておき、各半導体素子11、12の電極をそのはんだバンプ13に接続するようにしてもよい。

【0057】

更に、予め各半導体素子11、12の電極と第1の電極パッド5aの双方にははんだバンプを形成しておき、双方のはんだバンプを接続するようにしてもよい。

【0058】

その後に、図8(a)に示すように、回路基板1と各半導体素子11、12を30程

10

20

30

40

50

度の温度にまで自然冷却させる。

【0059】

このとき、回路基板1と各半導体素子11、12の各々の熱膨張率の差に起因して回路基板1が反ろうとするが、本実施形態ではその反りを矯正するように樹脂層40が収縮するため、回路基板1に反りが発生するのを抑制することができる。

【0060】

特に、この時点では樹脂層40が既に熱硬化しているため、樹脂層40の収縮力が樹脂層40の内部で減衰することなしに回路基板1に作用し、回路基板1の反りを効率的に矯正することができる。

【0061】

また、反りを矯正するような収縮力を樹脂層40から回路基板1に作用させるには、回路基板1の大部分を占める基板2の材料であるシリコンやガラスよりも熱膨張率が十分に大きな樹脂層40を形成するのが好ましい。そのような樹脂層40の材料としては、熱膨張率が20ppm～80ppmの前述のエポキシ樹脂の他に、熱膨張率が30ppm～190ppm程度のウレタン樹脂もある。

【0062】

次に、図8(b)に示すように、回路基板1と各半導体素子11、12との間に熱硬化性のアンダーフィル樹脂41を充填する。

【0063】

回路基板1と各半導体素子11、12との隙間にアンダーフィル樹脂41を充填し易いようにするため、アンダーフィル樹脂41としては熱硬化前の樹脂層40よりも粘度が低い樹脂を採用するのが好ましい。そのような樹脂としては、例えば、ナミックス株式会社製のU8410-302がある。U8410-302は、エポキシ系の熱硬化性樹脂であって、その熱硬化温度は165程度である。

【0064】

一方、熱硬化前の樹脂層40の材料としてアンダーフィル樹脂41よりも粘度が高い樹脂を使用することで、熱硬化前の樹脂層40が図6(b)の工程で主面1aの上に濡れ広がるのを防止することもできる。

【0065】

なお、アンダーフィル樹脂41から第1の半導体素子11と第2の半導体素子12になるべく応力が作用しないようにするために、アンダーフィル樹脂41の組成を調整してその熱膨張率を樹脂絶縁層6や樹脂層40の熱膨張率よりも低くするのが好ましい。この点に鑑みて、本実施形態では、アンダーフィル樹脂41の熱膨張率を15ppm～25ppm程度とする。

【0066】

次に、図9(a)に示すように、アンダーフィル樹脂41を150の温度で2時間加熱することにより熱硬化させる。このときの熱により、回路基板1の縁の樹脂層40は完全に熱硬化する。

【0067】

次いで、図9(b)に示すように、回路基板1の第2の電極パッド8にはんだバンプ15を接合する。

【0068】

続いて、図10に示すように、図4で説明した配線基板20を用意し、その配線基板20が備える第3の電極パッド22の上にはんだバンプ24を接合する。

【0069】

次に、図11に示すように、各はんだバンプ15、24の位置合わせを行った後にこれらを加熱して溶融することにより、各はんだバンプ15、24を溶融してなるはんだ25を介して回路基板1と配線基板20とを接続する。

【0070】

このとき、本実施形態では前述のように回路基板1の反りが抑制されているため、反り

10

20

30

40

50

に起因してはんだバンプ 15、24 が離れることがなく、はんだ 25 により回路基板 1 と配線基板 20 とを確実に接続することが可能となる。

【0071】

その後に、図 12 に示すように、配線基板 20 の第 4 の電極パッド 23 に外部接続端子 26 としてはんだバンプを接合し、本実施形態に係る半導体装置 50 の基本構造を完成させる。

【0072】

その半導体装置 50 はBGA(Ball Grid Array)タイプの半導体パッケージであって、実使用下においてはマザーボード 51 に実装される。また、各半導体素子 11、12 の放熱を促すために、これらの半導体素子 11、12 の各上面 11a、12a に銅等の金属製のヒートシンク 52 を固着してもよい。
10

【0073】

更に、その回路基板 1 に、チップキャパシタやインダクタ等の電子部品を搭載してもよい。

【0074】

以上説明した本実施形態によれば、樹脂層 40 が回路基板 1 の反りを矯正するように作用するため回路基板 1 の平坦性を確保することができ、回路基板 1 と配線基板 20 を確実に接続することが可能となる。

【0075】

但し、樹脂層 40 が薄すぎると、回路基板 1 の反りを矯正するのに十分な収縮力が樹脂層 40 から回路基板 1 に作用しないおそれがある。これを防ぐために、回路基板 1 の樹脂絶縁層 6 の各々よりも厚く樹脂層 40 を形成し、樹脂層 40 に十分な収縮力が発生するようになるのが好ましい。
20

【0076】

更に回路基板 1 の反りを効果的に抑制するには、多層配線層 3 の全体の厚さよりも樹脂層 40 を厚く形成するのが好ましい。一例として、多層配線層 3 の全体の厚さの 4 倍～50 倍、例えば 5 倍以上の厚さに樹脂層 40 を形成するのが好ましい。

【0077】

なお、その樹脂層 40 が厚過ぎると、図 8 (a) の工程で回路基板 1 を冷却するときに樹脂 40 の収縮量が大きくなり過ぎ、他方の主面 1b を凸にして回路基板 1 が反るおそれがある。また、厚い樹脂層 40 が邪魔で各半導体素子 11、12 の上面にヒートシンク 52 を固着するのも困難となる。
30

【0078】

そのため、樹脂層 40 の上面 40a の高さが各半導体素子 11、12 の上面 11a、12a よりも低くなる程度の厚さに樹脂層 40 を形成するのが好ましい。

【0079】

また、回路基板 1 の反りは、前述のように基板 2 の片面のみに多層配線層 3 が形成されている場合に顕著に発生する。よって、基板 2 の片面のみに多層配線層 3 が形成されている場合に、樹脂層 40 で回路基板 1 の反りを抑制する実益が特に高い。

【0080】

次に、樹脂層 40 の平面レイアウトの様々な例について説明する。
40

【0081】

・第 1 例

図 13 は、第 1 例に係る樹脂層 40 の平面レイアウトについて示す平面図である。

【0082】

なお、図 13 においては、図が煩雑になるのを防ぐためにアンダーフィル樹脂 41 を省略してある。これについては後述の図 14～図 16 についても同様である。

【0083】

図 13 に示すように、樹脂層 40 は、各半導体素子 11、12 の横の回路基板 1 の空きスペースに形成される。
50

【0084】

また、本例では、平面視したときに、矩形状の回路基板1の四辺1w、1x、1y、1zの各々の縁に沿って延びるリング状に樹脂層40を形成する。

【0085】

このようにリング状とすることで、図8(a)の工程で回路基板1を冷却する際に樹脂層40から各辺1w、1x、1y、1zに均等に収縮力が作用するため、回路基板1の全体にわたって反りを均一に矯正することができる。

【0086】

なお、樹脂層40の幅Wは特に限定されない。幅Wは、0.5mm~3mm、例えば2mm程度とする。これについては後述の第2~第4例でも同様である。

10

【0087】

・第2例

図14は、第2例に係る樹脂層40の平面レイアウトについて示す平面図である。

【0088】

本例においても、各半導体素子11、12の横の回路基板1の空きスペースに樹脂層40が形成される。

【0089】

また、本例では、平面視したときに、回路基板1の相対する二辺1x、1zの各々の縁に沿って延びるように樹脂層40を帯状に形成する。

20

【0090】

このようなレイアウトは、第2の半導体素子12が回路基板の各辺1w、1yに近接しており、これらの辺1w、1yの近傍に樹脂層40を形成するスペースがない場合に有効である。

【0091】

その場合にこのように相対する二辺1x、1zに沿って延びるように樹脂層40を形成することで、各辺1x、1zのうちの一辺のみに沿って樹脂層40を形成する場合よりも樹脂層40の収縮力が回路基板1にバランスよく作用し、回路基板1を平坦化し易くなる。

【0092】

・第3例

図15は、第3例に係る樹脂層40の平面レイアウトについて示す平面図である。

30

【0093】

本例では、第2例(図14)で示した帯状の各樹脂層40の端部に延長部40xを設け、その延長部40xを各辺1w、1yに沿って延ばす。

【0094】

その延長部40xによって各辺1w、1yにも樹脂層40の収縮力が作用するため、樹脂層40から回路基板1に作用する収縮力のバランスが第2例よりも更に良好となり、回路基板1の平坦性が向上する。

【0095】

・第4例

図16は、第4例に係る樹脂層40の平面レイアウトについて示す平面図である。

40

【0096】

第1~第3例と同様に、本例においても、各半導体素子11、12の横の回路基板1の空きスペースに樹脂層40が形成される。

【0097】

但し、本例では、平面視したときに、矩形状の回路基板1の対角線Lに沿って樹脂層40を帯状に形成する。

【0098】

これにより、図8(a)の工程で冷却する際に各々の樹脂層40から回路基板1に作用する収縮力が回路基板1の中心に関して対称となるため、その収縮力によって回路基板1

50

の反りを均一に矯正することができる。

【0099】

次に、本願発明者が行った調査について説明する。

【0100】

その調査では、上記のように樹脂層40を形成することで実際に回路基板1の反りが抑制されるか否かが調べられた。

【0101】

図17は、その調査方法について説明するための断面図である。

【0102】

図17に示すように、この調査においては、ガラス製の透明基板60の上に治具61を設け、その治具61の上に回路基板1を載せた。

【0103】

そして、この状態で回路基板1の横から熱風62を供給して回路基板1を加熱しつつ、透明基板60を介して回路基板1の他方の主面1bにレーザ光63を照射した。レーザ光63は、レーザ距離計64から出力され、その反射光に基づいて回路基板1の反り量を計測した。

【0104】

なお、反り量は、回路基板1の主面1bの中心と透明基板60との間隔Dの変化量として定義される。

【0105】

また、樹脂層40のレイアウトとしては前述の第3例(図15)のレイアウトを採用した。調査に使用した回路基板1は、一边の長さが35mmの正方形で厚さが0.3mmの基板を使用した。

【0106】

そして、第1の半導体素子11の形状は、長辺の長さが24mmで短辺の長さが20mmの長方形形状とし、その厚さは0.5mmとした。更に、第2の半導体素子12の形状は、長辺の長さが7.3mmで短辺の長さが5.5mmの長方形形状とし、その厚さは0.5mmとした。

【0107】

図18は、この場合の反り量の計測結果を示すグラフである。

【0108】

図18の横軸は回路基板1の温度を示し、縦軸は回路基板1の反り量を示す。

【0109】

また、この調査では、回路基板1から樹脂層40を省いた二つのサンプルを比較例として作製し、それらの比較例についても反り量を計測した。なお、本実施形態についても二つのサンプルを用意し、その各々の反り量を計測した。

【0110】

更に、本実施形態では、樹脂層40の材料としてエポキシ樹脂を用い、その幅を2mmとし、その厚さを0.5mmとした。なお、基板2の材料はガラスであり、各半導体素子11、12の材料はシリコンである。

【0111】

図18に示すように、比較例においては、温度が低くなるほど反り量が顕著に増大している。

【0112】

これに対し、本実施形態では、30程度の低温でも反り量は略0であり、低温における回路基板1の反りが矯正できることが明らかとなった。

【0113】

しかも、30から温度を上昇させた場合でも、本実施形態では反り量が殆ど変化していない。よって、実使用下で各半導体素子11、12の発熱温度が変動しても回路基板1の平坦性が保たれるようになるため、回路基板1の変形に起因してはんだ25(図25)にクラックが生じるのが抑制され、半導体装置50の信頼性を向上させることができる。

10

20

30

40

50

【0114】

(第2実施形態)

第1実施形態では、図7(b)に示したように、リフローによりはんだバンプ13を溶融し、回路基板1と各半導体素子11、12とを接続した。

【0115】

これに対し、本実施形態では、以下のようにしてTCB(Thermal Compression Bonding)法により回路基板1と各半導体素子11、12とを接続する。

【0116】

図19～図21は、本実施形態に係る半導体装置の製造途中の断面図である。

【0117】

なお、図19～図21において、第1実施形態で説明したのと同じ要素には第1実施形態におけるのと同じ符号を付し、以下ではその説明を省略する。

【0118】

まず、第1実施形態の図6(a)、(b)の工程を行うことにより、図19(a)に示すように、回路基板1の一方の主面1aの縁に樹脂層40が形成された構造を得る。

【0119】

前述のように、その樹脂層40は熱硬化性のエポキシ樹脂であり、この段階では未硬化の状態にある。

【0120】

次に、図19(b)に示すように、100程度の温度に加熱されたステージ55の上に回路基板1を載せ、ステージ55の熱で回路基板1に対して予備加熱を行う。

10

【0121】

そして、加熱ヘッド56で第1の半導体素子11を吸引しながら、はんだバンプ13を介して第1の電極パッド5aに第1の半導体素子11を搭載する。

【0122】

更に、加熱ヘッド56で半導体素子11を押圧しながら、加熱ヘッド56の温度を300程度に昇温させることによりはんだバンプ13を溶融させる。このときの加熱時間は特に限定されないが、本実施形態ではその加熱時間を4秒程度とする。

【0123】

これにより、はんだバンプ13を介して回路基板1と第1の半導体素子11とが接続されることになる。

30

【0124】

このように加熱ヘッド56を用いて回路基板1に第1の半導体素子11を搭載する方法はTCB法と呼ばれる。

【0125】

そのTCB法においては、加熱ヘッド56の熱によって樹脂層40も加熱されて熱硬化するため、樹脂層40を熱硬化させるための工程が不要となる。

【0126】

なお、第2の半導体素子12についてもTCB法で回路基板1に搭載する。

【0127】

次に、図20(a)に示すように、回路基板1と各半導体素子11、12を30程度の温度にまで自然冷却させる。

40

【0128】

このとき、回路基板1と各半導体素子11、12の各々の熱膨張率の差に起因して回路基板1が反ろうとするが、第1実施形態と同様にその反りを矯正するように冷却時に樹脂層40が収縮するため、回路基板1に反りが発生するのが抑制される。

【0129】

次いで、図20(b)に示すように、回路基板1の主面1aと各半導体素子11、12との間に熱硬化性のアンダーフィル樹脂41を充填する。そのアンダーフィル樹脂41として、例えばナミックス株式会社製のU8410-302を採用する。

50

【0130】

続いて、図21(a)に示すように、アンダーフィル樹脂41を150℃の温度で2時間加熱することにより熱硬化させる。このときの熱により、回路基板1の縁の樹脂層40は完全に熱硬化する。

【0131】

この後は、第1実施形態で説明した図9(b)～図12の工程を行うことにより、図21(b)に示す本実施形態に係る半導体装置50の基本構造を完成させる。

【0132】

以上説明した本実施形態によれば、図19(b)の工程ではんだバンプ13を加熱して溶融するときに樹脂層40が熱硬化するため、樹脂層40を熱硬化させるための工程が不要となり、工程の簡略化を図ることが可能となる。

10

【0133】

(第3実施形態)

第2実施形態では、図19(b)～図20(b)に示したように、TCB法で回路基板1に各半導体素子11、12を搭載した後に、回路基板1と各半導体素子11、12との間にアンダーフィル樹脂41を充填した。

【0134】

これに対し、本実施形態では、以下のように回路基板1の上にアンダーフィル樹脂41を塗布した後に、回路基板1に各半導体素子11、12を搭載する。

20

【0135】

図22～図24は、本実施形態に係る半導体装置の製造途中の断面図である。

【0136】

なお、図22～図24において、第1実施形態や第2実施形態で説明したのと同じ要素にはこれらの実施形態におけるのと同じ符号を付し、以下ではその説明を省略する。

【0137】

まず、第1実施形態の図6(a)、(b)の工程を行うことにより、図22(a)に示すように、回路基板1の一方の主面1aの縁に樹脂層40が形成された構造を得る。

30

【0138】

第1実施形態と同様に樹脂層40は熱硬化性のエポキシ樹脂であり、この段階では樹脂層40は未硬化の状態にある。

【0139】

次に、図22(b)に示すように、樹脂層40が形成されていない部分の回路基板1の主面1aに、ディスペンサを用いて熱硬化性のアンダーフィル樹脂41を塗布する。アンダーフィル樹脂の材料は特に限定されず、第1実施形態と同様にナミックス株式会社製のU8410-302をアンダーフィル樹脂41として使用し得る。

【0140】

続いて、図23(a)に示すように、100℃程度の温度に加熱されたステージ55の上に回路基板1を載せ、ステージ55の熱で回路基板1に対して予備加熱を行う。

40

【0141】

そして、加熱ヘッド56で第1の半導体素子11を吸引しながら、回路基板1の主面1aと第1の半導体素子11との間にアンダーフィル樹脂41を介在させつつ、主面1aの上に第1の半導体素子11を搭載する。

【0142】

その後、加熱ヘッド56で半導体素子11を押圧することにより第1の電極パッド5aにはんだバンプ13を当接させ、更に加熱ヘッド56を300℃程度の温度に昇温させてはんだバンプ13を溶融させる。なお、加熱ヘッド56の加熱温度は例えば4秒程度である。

【0143】

これにより、TCB法によりはんだバンプ13を介して回路基板1と第1の半導体素子11とが接続されるのと共に、加熱ヘッド56の熱により樹脂層40とアンダーフィル樹脂

50

4 1 が同時に熱硬化する。

【0 1 4 4】

なお、第2の半導体素子1 2についてもTCB法で回路基板1に搭載する。

【0 1 4 5】

次いで、図2 3 (b)に示すように、回路基板1と各半導体素子1 1、1 2を3 0 程度の温度にまで自然冷却させる。

【0 1 4 6】

このとき、回路基板1と各半導体素子1 1、1 2の各々の熱膨張率の差に起因して回路基板1が反ろうとしても、その反りを矯正するように樹脂層4 0が収縮するため、回路基板1の平坦性は保たれる。

10

【0 1 4 7】

この後は、第1実施形態で説明した図9 (b)～図1 2の工程を行うことにより、図2 4に示す本実施形態に係る半導体装置5 0の基本構造を完成させる。

【0 1 4 8】

以上説明した本実施形態によれば、図2 3 (a)の工程ではんだバンプ1 3を加熱して溶融する際、樹脂層4 0とアンダーフィル樹脂4 1とが同時に熱硬化するため、これらを熱硬化させるための工程が不要となり、工程の簡略化が図られる。

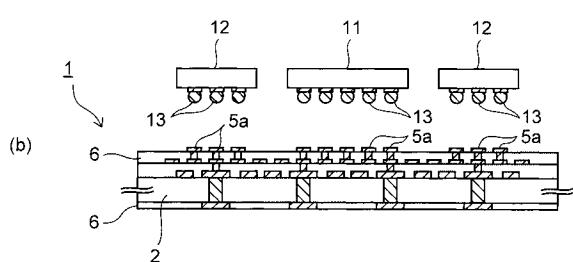
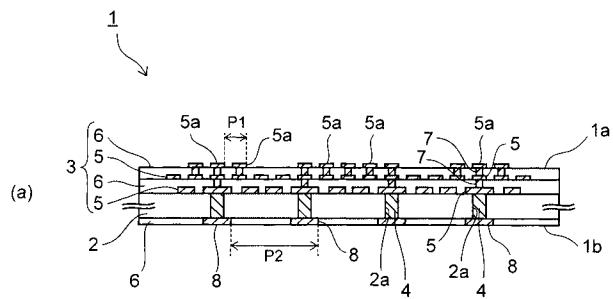
【符号の説明】

【0 1 4 9】

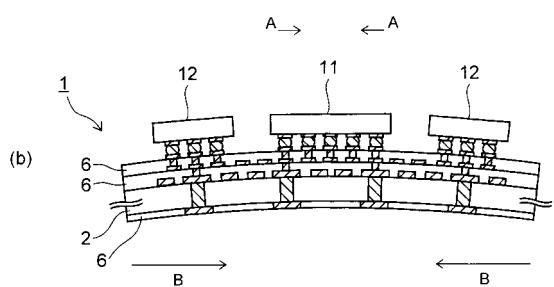
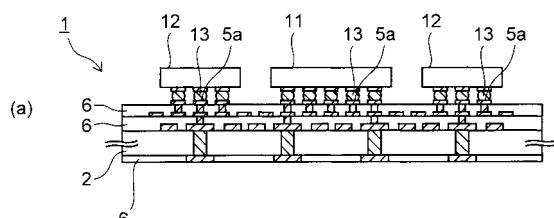
1 …回路基板、2 …基板、2 a …貫通孔、3 …多層配線層、4 …貫通電極、5 …配線層、
5 a …第1の電極パッド、6 …樹脂絶縁層、7 …ビア導体、8 …第2の電極パッド、1 1 …第1の半導体素子、1 2 …第2の半導体素子、1 3 …はんだバンプ、1 5 …はんだバンプ、2 0 …配線基板、2 2 …第3の電極パッド、2 3 …第4の電極パッド、2 4 …はんだバンプ、2 5 …はんだ、2 6 …外部接続端子、3 0 …半導体装置、4 0 …樹脂層、4 1 …アンダーフィル樹脂、5 0 …半導体装置、5 1 …マザーボード、5 2 …ヒートシンク、5 5 …ステージ、5 6 …加熱ヘッド、6 0 …透明基板、6 1 …治具、6 2 …熱風、6 3 …レーザ光、6 4 …レーザ距離計。

20

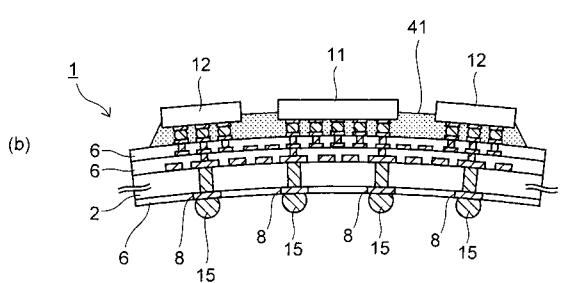
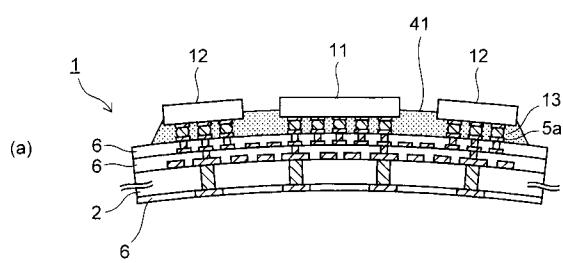
【図1】



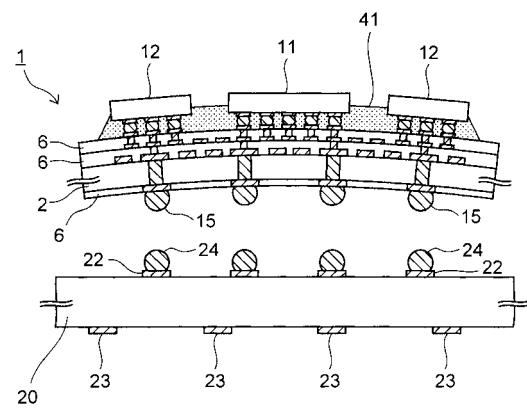
【図2】



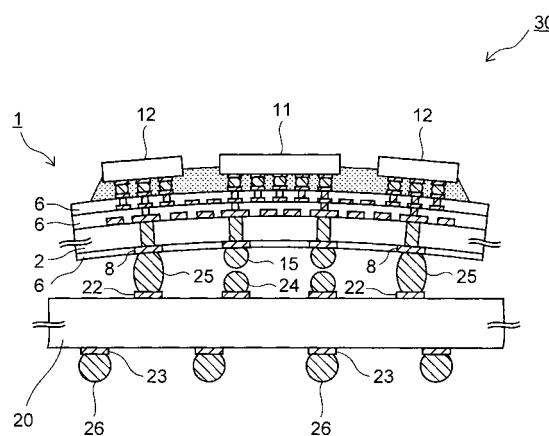
【図3】



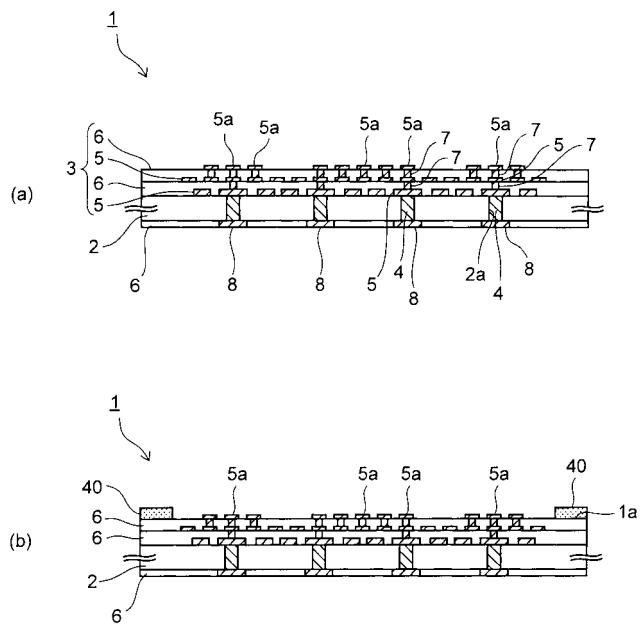
【図4】



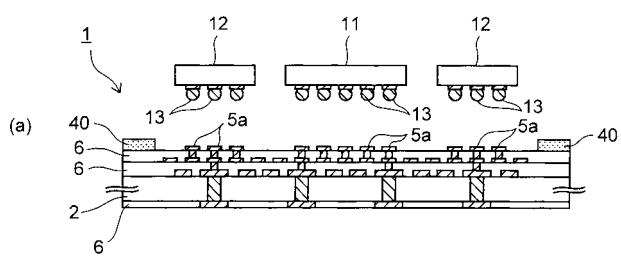
【図5】



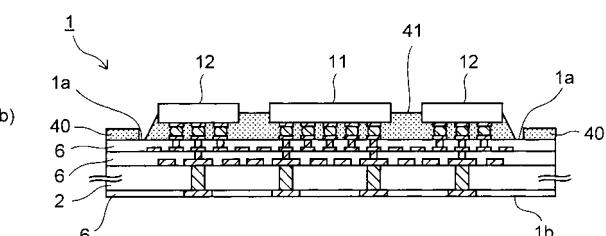
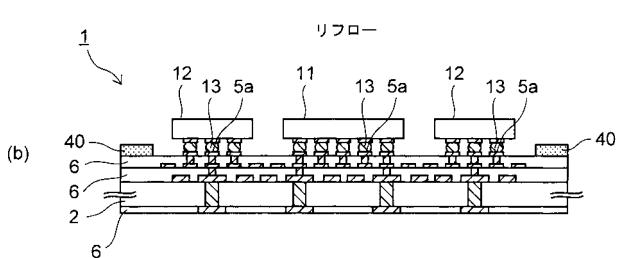
【図6】



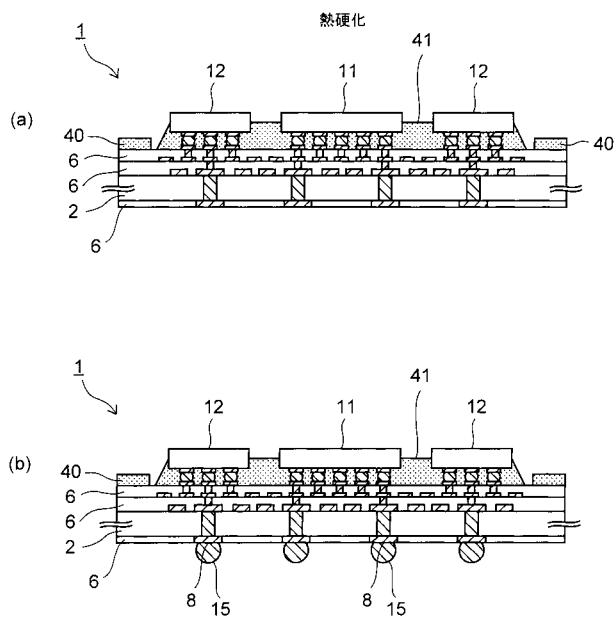
【図7】



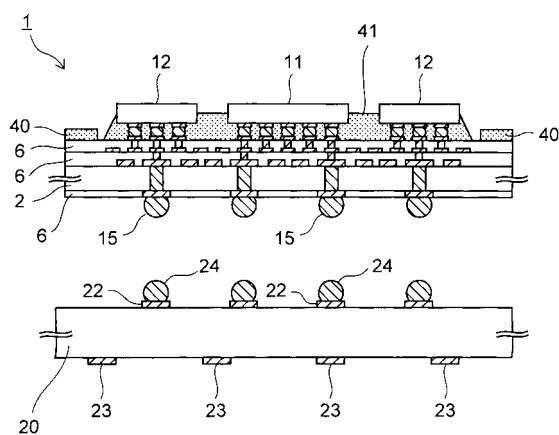
【図8】



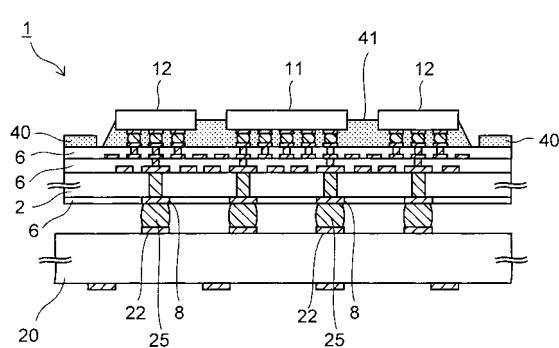
【図 9】



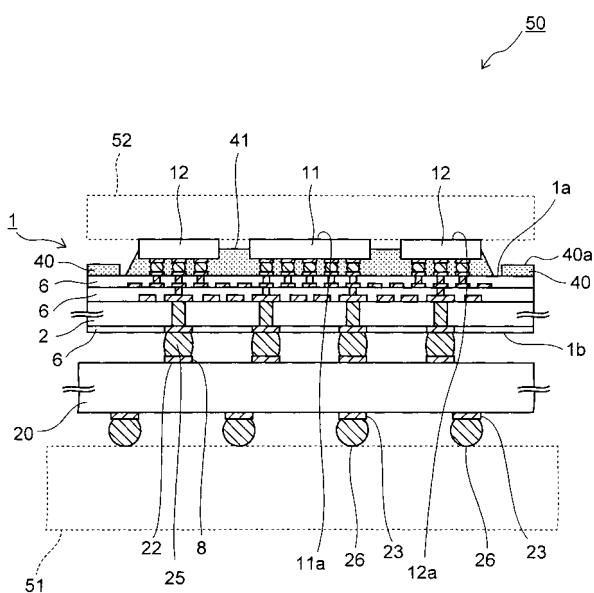
【図 10】



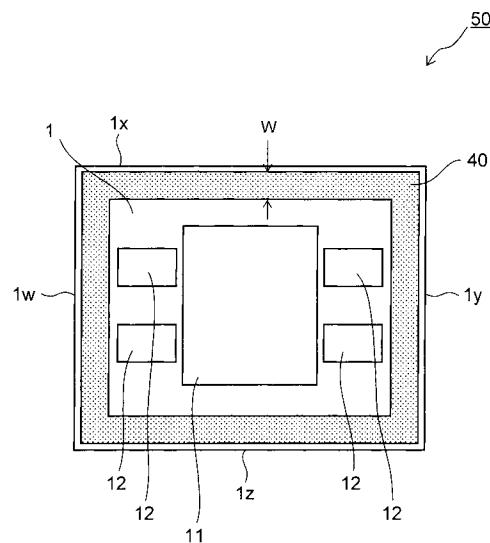
【図 11】



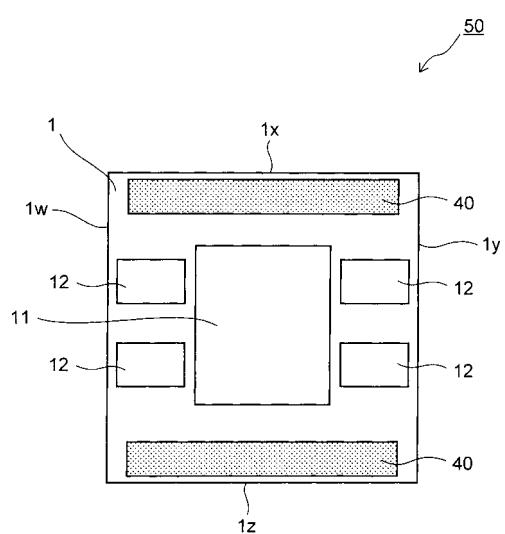
【図 12】



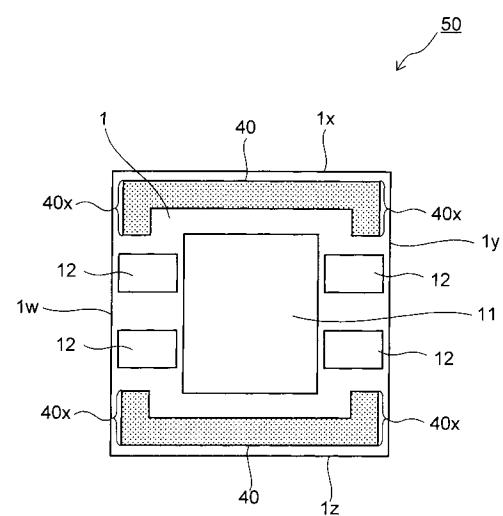
【図 1 3】



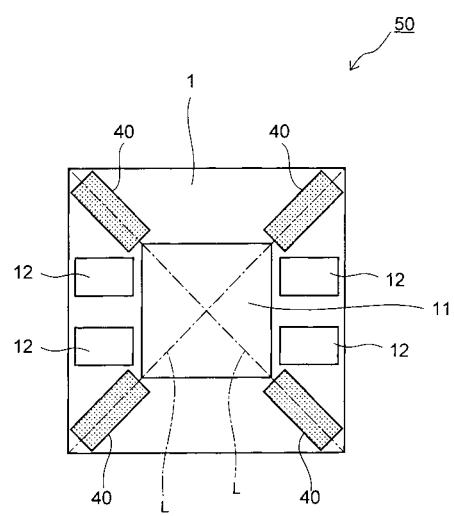
【図 1 4】



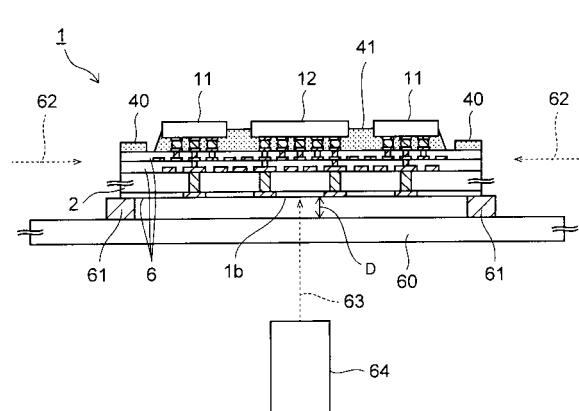
【図 1 5】



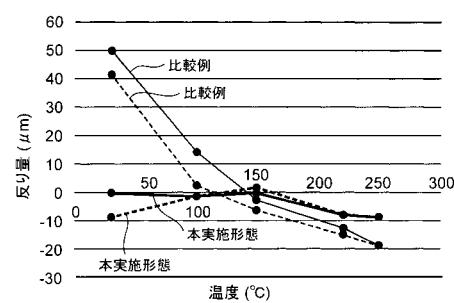
【図 1 6】



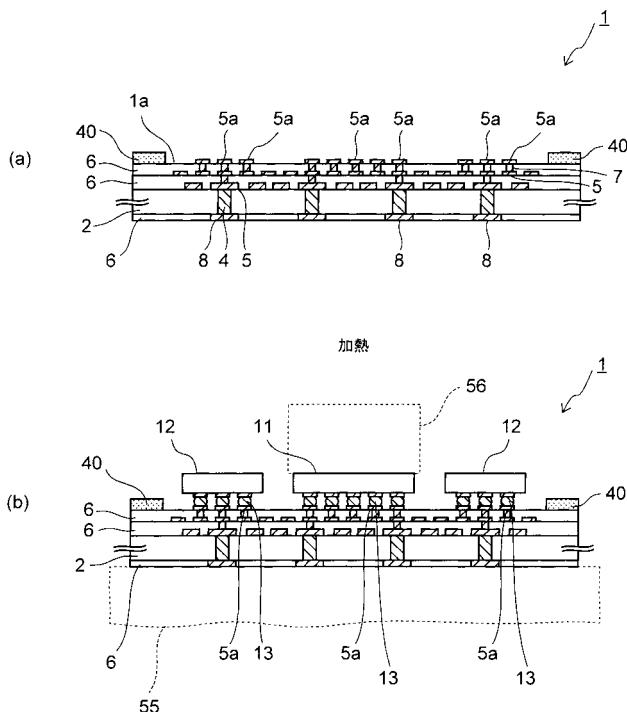
【図17】



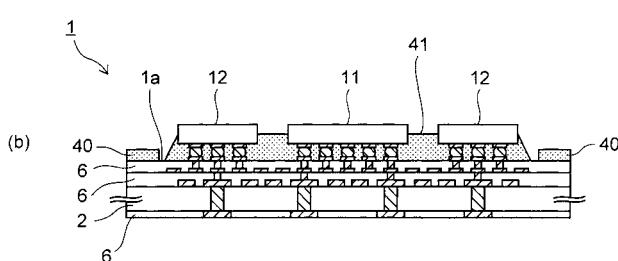
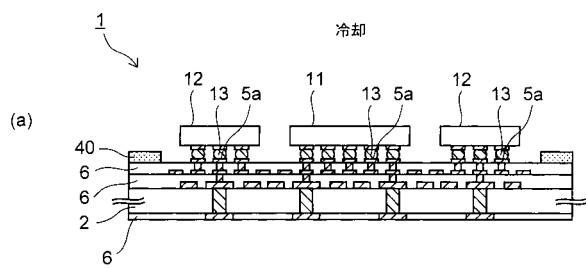
【図18】



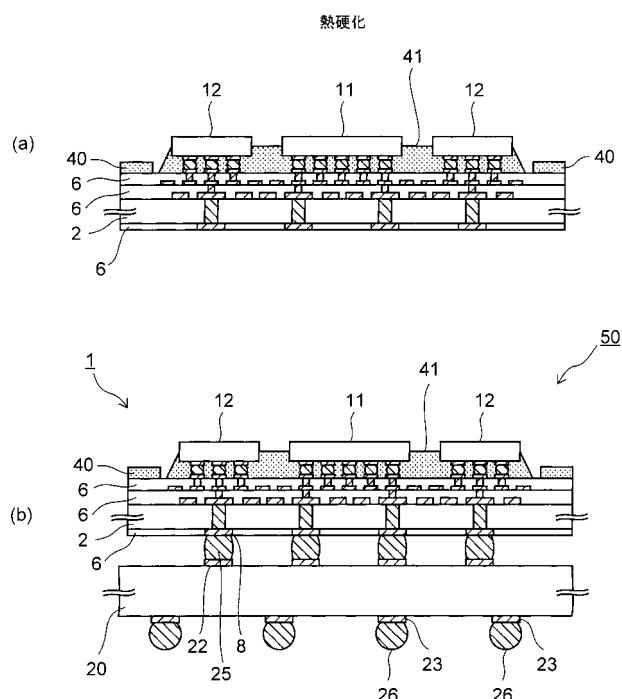
【図19】



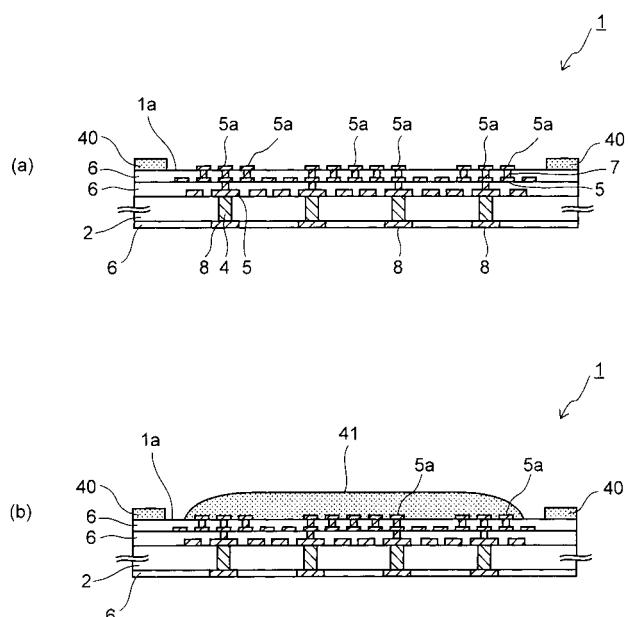
【図20】



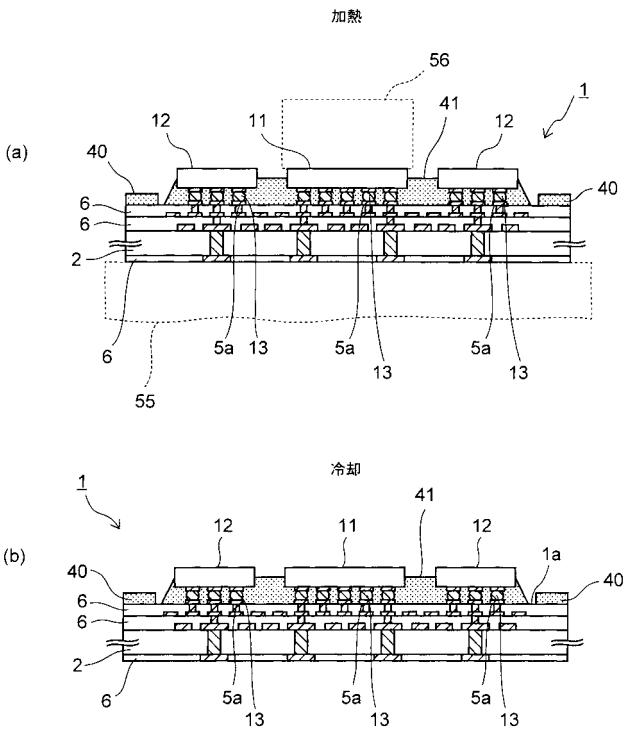
【図21】



【図2-2】



【図2-3】



【図2-4】

