

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 6 月 4 日 (04.06.2020)



(10) 国际公布号
WO 2020/107830 A1

- (51) 国际专利分类号:
G09G 3/3233 (2016.01)
- (21) 国际申请号: PCT/CN2019/088644
- (22) 国际申请日: 2019 年 5 月 27 日 (27.05.2019)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201811458459.0 2018 年 11 月 30 日 (30.11.2018) CN
- (71) 申请人: 昆山国显光电有限公司 (**KUNSHAN GO-VISIONOX OPTO-ELECTRONICS CO., LTD**) [CN/CN]; 中国江苏省昆山市开发区龙腾路 1 号 4 幢, Jiangsu 215300 (CN)。
- (72) 发明人: 赵国华 (**ZHAO, Guohua**); 中国江苏省昆山市高新区晨丰路 188 号, Jiangsu 215300 (CN)。

金炳文 (**JIN, Bingwen**); 中国江苏省昆山市高新区晨丰路 188 号, Jiangsu 215300 (CN)。 胡思明 (**HU, Siming**); 中国江苏省昆山市高新区晨丰路 188 号, Jiangsu 215300 (CN)。 韩珍珍 (**HAN, Zhenzhen**); 中国江苏省昆山市高新区晨丰路 188 号, Jiangsu 215300 (CN)。 朱晖 (**ZHU, Hui**); 中国江苏省昆山市高新区晨丰路 188 号, Jiangsu 215300 (CN)。

(74) 代理人: 北京同立钧成知识产权代理有限公司 (**LEADER PATENT & TRADEMARK FIRM**); 中国北京市海淀区西直门北大街 32 号枫蓝国际 A 座 8F-6, Beijing 100082 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS,

(54) **Title:** PIXEL CIRCUIT AND DISPLAY DEVICE

(54) 发明名称: 像素电路及显示装置

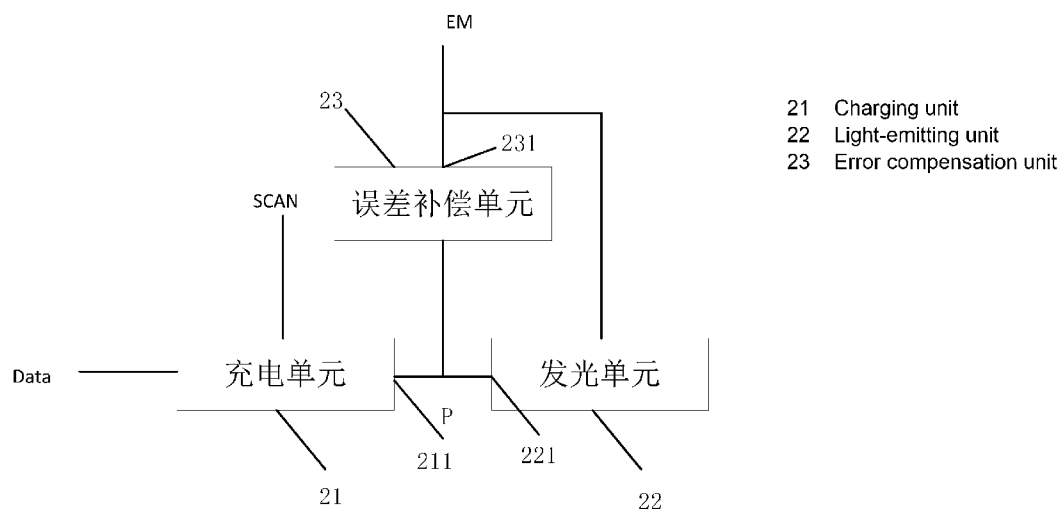


图 2

(57) **Abstract:** Provided by the present disclosure are a pixel circuit and a display device, the pixel circuit comprising: a charging unit, a light-emitting unit and an error compensation unit. A voltage storage end of the charging unit is connected to a voltage input end of the light-emitting unit. One end of the error compensation unit is connected to a voltage storage end of the charging unit. The voltage of the voltage storage end of the charging unit is used for determining the size of a current flowing through the light-emitting unit. A control end of the error compensation unit is used for receiving a light emission control signal, and the light emission control signal is used for controlling the light-emitting unit to emit light or to stop emitting light. The error compensation unit is used to reduce the voltage of the voltage storage end of the charging unit when the light emission control signal controls the light-emitting unit to emit light. By means of adding the error compensation unit in the pixel circuit, the voltage rise of the voltage input end of the light-emitting

JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

unit is reduced when a charging phase ends and a light-emitting phase starts, thereby increasing the brightness consistency of a display screen and improving display quality.

(57) 摘要: 本公开提供一种像素电路及显示装置, 该像素电路包括: 充电单元、发光单元和误差补偿单元; 其中, 充电单元的电压存储端和发光单元的电压输入端连接; 误差补偿单元的一端与充电单元的电压存储端连接, 充电单元的电压存储端的电压用于确定流经发光单元的电流的大小; 误差补偿单元的控制端用于接收发光控制信号, 发光控制信号用于控制发光单元发光或停止发光; 误差补偿单元, 用于在发光控制信号控制发光单元发光时, 降低充电单元的电压存储端的电压。通过在像素电路中增加误差补偿单元, 以降低充电阶段结束, 发光阶段起始时, 发光单元的电压输入端的电压上升, 从而可提高显示屏的亮度一致性, 提升显示质量。

像素电路及显示装置

技术领域

本公开涉及显示技术领域，尤其涉及一种像素电路及显示装置。

5

背景技术

有机发光二极管（Organic Light-Emitting Diode，简称 OLED）显示器件具有自发光、驱动电压低、轻薄、响应速度快以及对比度高的优点，广泛应用于显示领域。

10 OLED 显示器的制造过程中，由于工艺的原因，通常都存在晶体管器件参数阈值电压不均匀的问题，进而导致 OLED 显示屏显示亮度不均匀，显示质量下降。图 1 为现有像素电路的结构示意图。如图 1 所示的像素电路很好的解决了上述问题。

但是，如图 1 所示的像素电路中，充电回路中的晶体管器件 M3 在充电阶段结束、发光阶段起始时，M3 沟道电荷通过耦合注入节点 P，引入误差 ΔV_1 使 P 点电压 V_P 上升，进而影响了发光元件 OLED 在发光阶段的电流。而且由于显示屏中各像素电路中的 M3 不同，故误差 ΔV_1 也不相同，因此这一误差会导致 OLED 显示屏显示亮度不均匀，显示质量下降。

发明内容

为了解决背景技术中提到的至少一个问题，本公开提供一种像素电路及显示装置。

20 本公开实施例一方面提供一种像素电路，包括：充电单元和发光单元，所述充电单元的电压存储端和所述发光单元的电压输入端连接；还包括：误差补偿单元；其中，

所述误差补偿单元的一端与所述充电单元的电压存储端连接，所述充电单元的电压存储端的电压用于确定流经所述发光单元的电流的大小；

25 所述误差补偿单元的控制端用于接收发光控制信号，所述发光控制信号用于控制所述发光单元发光或停止发光；

所述误差补偿单元，用于在所述发光控制信号控制所述发光单元发光时，降低所述充电单元的电压存储端的电压。

在一种可行的实现方式中，像素电路还包括：电压缓冲单元；

所述电压缓冲单元的一端与所述充电单元的电压存储端连接，所述电压缓冲单元的另

一端与第一直流电源连接；所述第一直流电源提供负电压；

所述电压缓冲单元，用于在所述发光控制信号控制所述发光单元发光时，减缓所述充电单元的电压存储端的电压变化幅度。

在一种可行的实现方式中，所述发光单元包括：第一可控元件、第二可控元件、第三可控元件和发光元件；所述充电单元包括：第四可控元件、第五可控元件和充电元件；其中，

所述第一可控元件的第一端与第二直流电源连接，所述第一可控元件的第二端与所述第二可控元件的第一端连接，所述第二可控元件的第二端与所述第三可控元件的第一端连接，所述第三可控元件的第二端与所述发光元件的正极连接，所述发光元件的负极与第三直流电源连接；所述第三直流电源提供负电压；所述第一可控元件和所述第三可控元件的控制端用于接收所述发光控制信号；

所述第五可控元件的第一端用于接收像素电压信号，所述第五可控元件的第二端与所述第二可控元件的第二端连接，所述第二可控元件的第一端还与所述第四可控元件的第一端连接，所述第四可控元件的第二端分别与所述第二可控元件的控制端和所述充电元件的第一端连接，所述充电元件的第二端与所述第二直流电源连接，所述第四可控元件、所述第五可控元件的控制端用于接收充电控制信号；所述充电元件的第一端为所述电压存储端；

所述充电单元在所述充电控制信号指示充电时，将所述像素电压信号存储至所述电压存储端。

在一种可行的实现方式中，所述误差补偿单元包括 PMOS (positive channel Metal Oxide Semiconductor) 管，所述 PMOS 管的栅极用于接收发光控制信号，所述 PMOS 管的源极与所述充电单元的电压存储端连接，所述 PMOS 管的漏极悬空。

在一种可行的实现方式中，所述误差补偿单元包括第一电容，所述第一电容的一端用于接收发光控制信号，所述第一电容的另一端与所述充电单元的电压存储端连接。

在一种可行的实现方式中，所述误差补偿单元包括电阻，所述电阻的一端用于接收发光控制信号，所述电阻的另一端与所述充电单元的电压存储端连接。

在一种可行的实现方式中，所述电压缓冲单元包括第二电容；

所述第二电容的第一端与所述充电单元的电压存储端连接，所述第二电容的第二端与所述第一直流电源连接。

在一种可行的实现方式中，所述发光单元包括：第一可控元件、第二可控元件、第三可控元件和发光元件；所述充电单元包括：第四可控元件、第五可控元件和充电元件；其

中，

所述第一可控元件的第一端与第二直流电源连接，所述第一可控元件的第二端与所述第二可控元件的第一端连接，所述第二可控元件的第二端与所述第三可控元件的第一端连接，所述第三可控元件的第二端与所述发光元件的正极连接，所述发光元件的负极与第三直流电源连接；所述第三直流电源提供负电压；所述第一可控元件和所述第三可控元件的控制端用于接收所述发光控制信号；

所述第五可控元件的第一端用于接收像素电压信号，所述第五可控元件的第二端与所述第二可控元件的第一端连接，所述第二可控元件的第二端还与所述第四可控元件的第一端连接，所述第四可控元件的第二端分别与所述第二可控元件的控制端和所述充电元件的第一端连接，所述充电元件的第二端与所述第二直流电源连接，所述第四可控元件和所述第五可控元件的控制端用于接收充电控制信号；所述充电元件的第一端为所述电压存储端；

所述充电单元在所述充电控制信号指示充电时，将所述像素电压信号存储至所述电压存储端。

在一种可行的实现方式中，还包括：复位单元；

所述复位单元的一端与所述充电单元的电压存储端连接，所述复位单元的另一端与所述发光单元的发光元件的正极连接，所述复位单元的控制端用于接收复位控制信号，所述复位单元的接收端与第四直流电源连接，所述第四直流电源提供负电压；

所述复位单元用于，在所述复位控制信号控制所述复位单元复位时，根据所述第四直流电源调整所述充电单元的电压存储端的电压和所述发光元件的正极的电压。

本公开第二方面提供一种像素电路，包括：充电单元和发光单元，所述充电单元的电压存储端和所述发光单元的电压输入端连接；还包括：电压缓冲单元；

所述电压缓冲单元的一端与所述充电单元的电压存储端连接，所述充电单元的电压存储端的电压用于确定流经所述发光单元的电流的大小；

所述电压缓冲单元的另一端与第一直流电源连接；所述第一直流电源提供负电压；

所述电压缓冲单元，用于在所述发光控制信号控制所述发光单元发光时，减缓所述充电单元的电压存储端的电压变化幅度；所述发光控制信号用于控制所述发光单元发光或停止发光。

本公开第三方面提供一种像素电路，包括：充电单元和发光单元；

所述发光单元包括：第一可控元件、第二可控元件、第三可控元件和发光元件；所述充电单元包括：第四可控元件、第五可控元件和充电元件；其中

所述第一可控元件的第一端与第二直流电源连接，所述第一可控元件的第二端与所述第二可控元件的第一端连接，所述第二可控元件的第二端与所述第三可控元件的第一端连接，所述第三可控元件的第二端与所述发光元件的正极连接，所述发光元件的负极与第三直流电源连接；所述第三直流电源提供负电压；所述第一可控元件和所述第三可控元件的控制端用于接收所述发光控制信号；

所述第五可控元件的第一端用于接收像素电压信号，所述第五可控元件的第二端与所述第二可控元件的第二端连接，所述第二可控元件的第一端还与所述第四可控元件的第一端连接，所述第四可控元件的第二端分别与所述第二可控元件的控制端和所述充电元件的第一端连接，所述充电元件的第二端与所述第二直流电源连接，所述第四可控元件、所述第五可控元件的控制端用于接收充电控制信号；所述充电元件的第一端为所述电压存储端；

所述充电单元在所述充电控制信号指示充电时，将所述像素电压信号存储至所述电压存储端。

在一种可行的实现方式中，所述复位单元包括第六可控元件和第七可控元件，所述第六可控元件的第一端与所述充电单元的电压存储端连接，所述第六可控元件的第二端与所述第四直流电源连接，所述第七可控元件的第一端与所述发光元件的正极连接，所述第七可控元件的第二端与所述第四直流电源连接，所述第六可控元件和第七可控元件的控制端均用于接收所述复位控制信号。

在一种可行的实现方式中，所述第四直流电源为所述第一直流电源。

在一种可行的实现方式中，所述第五可控元件、所述第二可控元件、所述第四可控元件和所述充电元件构成充电回路；所述第一可控元件、所述第二可控元件、所述第三可控元件和所述发光元件构成发光回路。

本公开第四方面提供一种显示面板，包括 N 行显示电路，每行显示电路包括多个如上述第一方面至第三方面任一可行方式中的像素电路，所述多个像素电路呈阵列排布；其中， N 为大于 1 的正整数。

在所述显示面板中，第 i 行显示电路中的像素电路中的发光单元接收第 i 个发光控制信号；且

所述第 i 行显示电路中的像素电路中的误差补偿单元的控制端接收第 $i+1$ 个发光控制信号；

其中 i 为正整数， i 的取值不大于 N 。

本发明第五方面提供一种显示装置，包括所述的显示面板。

在本公开中，通过在像素电路中增加误差补偿单元，以降低充电阶段结束，发光阶段起始时，发光单元的电压输入端的电压上升，从而可提高显示屏的亮度一致性，提升显示质量。

本公开的构造以及它的其他发明目的及有益效果将会通过结合附图而对优选实施例
5 的描述而更加明显易懂。

附图说明

图 1 为像素电路的结构示意图；

图 2 为本公开实施例一提供的像素电路的结构示意图；

10 图 3 为本公开实施例二提供的像素电路的结构示意图；

图 4 为本公开实施例三提供的像素电路的结构示意图；

图 5 为本公开实施例四提供的像素电路的结构示意图；

图 6 为本公开实施例五提供的像素电路的结构示意图；

图 7 为本公开实施例提供的像素电路的控制信号的时序示意图；

15 图 8 为本公开实施例六提供的像素电路的结构示意图；

图 9 为本公开实施例七提供的像素电路的结构示意图；

图 10 为本公开实施例八提供的像素电路的结构示意图。

具体实施方式

20 为使本公开的目的、技术方案和优点更加清楚，下面将结合本公开的优选实施例中的附图，对本公开实施例中的技术方案进行更加详细的描述。在附图中，自始至终相同或类似的标号表示相同或类似的部件或具有相同或类似功能的部件。所描述的实施例是本公开的一部分实施例，而不是全部的实施例。下面通过参考附图描述的实施例是示例性的，旨在用于解释本公开，而不能理解为对本公开的限制。基于本公开中的实施例，本领域普通
25 技术人员在没有付出创造性劳动的前提下所获得的所有其他实施例，都属于本公开保护的范围。下面结合附图对本公开的实施例进行详细说明。

图 1 为像素电路的结构示意图，参照图 1 所示，像素电路中包括晶体管器件 M1、M2、M3、M4 和 M5、电容 Cst，以及 OLED。其中，M1、M2、M3 以及 Cst 构成充电回路，在充电控制信号（SCAN 信号）有效时，充电回路开始工作，用于将像素电压信号（Data
30 信号）存储至电容 Cst。M1、M4、M5 和 OLED 构成发光回路，当 SCAN 信号无效，而

发光控制信号（EM 信号）有效时，发光回路开始工作，OLED 根据电容 C_{st} 的与 M1 的连接处 P 点的电位发光。

但是，充电回路中的 M3 在充电阶段结束、发光阶段起始时，M3 沟道电荷通过耦合注入节点 P，引入误差 $\Delta V1$ 使 P 点电压 V_P 上升，进而影响了发光阶段 OLED 中的电流。

- 5 而且由于显示屏中各像素电路中的 M3 不同，故误差 $\Delta V1$ 也不相同，因此这一误差会导致 OLED 显示屏显示亮度不均匀，显示质量下降。

为解决上述问题，本公开实施例提供一种像素电路，下面结合具体实施例对本公开提供的像素电路进行详细说明。

实施例一

- 10 图 2 为本公开实施例一提供的像素电路的结构示意图。如图 2 所示，本公开实施例提供的像素电路包括：充电单元 21、发光单元 22 和误差补偿单元 23；其中，

充电单元 21 的电压存储端 211 和发光单元 22 的电压输入端 221 连接；

误差补偿单元 23 的一端与充电单元 21 的电压存储端 211 连接，充电单元 21 的电压存储端 211 的电压用于确定流经发光单元 22 的电流的大小；

- 15 误差补偿单元 23 的控制端 231 用于接收发光控制信号，发光控制信号用于控制发光单元 22 发光或停止发光；

误差补偿单元 23，用于在发光控制信号控制发光单元 22 发光时，降低充电单元 21 的电压存储端 211 的电压。

- 20 示例性的，如图 2 所示，本实施例提供的像素电路，在包括充电单元 21 和发光单元 22 的基础上，还包括误差补偿单元 23。

- 其中，充电单元 21 的电压存储端 211 和发光单元 22 的电压输入端 221 连接，连接点记为 P。充电单元 21 接收 SCAN 信号和 Data 信号，用于在 SCAN 信号有效时，将 Data 信号存储至 P 点，P 点电压受 Data 信号的大小影响。SCAN 信号用于控制充电单元 21 开始存储 Data 信号，Data 信号的大小指示了图像中像素点的取值。发光单元 22 接收 EM 信号，用于在 EM 信号有效时，根据 P 点的电压确定流经发光单元 22 的电流的大小。其中，
- 25 EM 信号用于控制发光单元 22 发光或停止发光。

本实施例中，误差补偿单元 23 的一端连接在 P 点，误差补偿单元 23 的控制端 231 接收 EM 信号，误差补偿单元 23 用于在 EM 信号控制发光单元 22 发光时，降低 P 点的电压。

- 30 通过增加误差补偿单元 23，使得在充电阶段结束、发光阶段起始时，在节点 P 引入误差 $\Delta V2$ 使 P 点电压 V_P 下降，从而减缓了误差 $\Delta V1$ 导致的 P 点电压 V_P 的上升，减缓了

OLED 显示屏显示亮度不均匀，显示质量下降的问题。

本公开实施例提供的像素电路，通过在像素电路中增加误差补偿单元，以降低充电阶段结束，发光阶段起始时，发光单元的电压输入端的电压上升，从而可提高显示屏的亮度一致性，提升显示质量。

5 实施例二

在图 2 所示实施例的基础上，本公开实施例还提供一种像素电路，图 3 为本公开实施例二提供的像素电路的结构示意图。如图 3 所示，像素电路还包括：电压缓冲单元 24；

电压缓冲单元 24 的一端与充电单元 21 的电压存储端 211 连接，电压缓冲单元 24 的另一端与第一直流电源连接；第一直流电源提供负电压；

10 电压缓冲单元 24，用于在充电单元 21 充电结束，发光控制信号控制发光单元 22 发光时，减缓充电单元 21 的电压存储端 211 的电压变化幅度。

示例性的，如图 3 所示，本实施例提供的像素电路，在图 2 所示实施例的基础上，还包括电压缓冲单元 24。电压缓冲单元 24 的一端与 P 点连接，另一端与第一直流电源 Vinit 连接。其中，Vinit 提供负电压。

15 示例性的，电压缓冲单元 24 用于稳定 P 点电压，具体用于在充电单元 21 充电结束，发光控制信号控制发光单元 22 发光时，减缓 P 点的电压变化幅度。

本公开实施例提供的像素电路，通过增加电压缓冲单元，可在充电单元充电结束，发光控制信号控制发光单元发光时，减缓 P 点的电压变化幅度，起到稳定 P 点电位的作用。

实施例三

20 在图 2 或图 3 所示实施例的基础上，本公开实施例还提供一种像素电路。图 4 为本公开实施例三提供的像素电路的结构示意图。参照图 4 所示，像素电路包括：发光单元 22、充电单元 21 和误差补偿单元 23；其中，

发光单元 22 包括：第一可控元件 31、第二可控元件 32、第三可控元件 33 和发光元件 34；充电单元 21 包括：第四可控元件 35、第五可控元件 36 和充电元件 37；

25 第一可控元件 31 的第一端与第二直流电源 VDD 连接，第一可控元件 31 的第二端与第二可控元件 32 的第一端连接，第二可控元件 32 的第二端与第三可控元件 33 的第一端连接，第三可控元件 33 的第二端与发光元件 34 的正极连接，发光元件 34 的负极与第三直流电源 Vss 连接；第三直流电源 Vss 提供负电压；第一可控元件 31 和第三可控元件 33 的控制端用于接收发光控制信号 EM；

30 第五可控元件 36 的第一端用于接收像素电压信号 Data，第五可控元件 36 的第二端与

第二可控元件 32 的第一端连接，第二可控元件 32 的第二端还与第四可控元件 35 的第一端连接，第四可控元件 35 的第二端分别与第二可控元件 32 的控制端和充电元件 37 的第一端连接，充电元件 37 的第二端与第二直流电源 VDD 连接，第四可控元件 35 和第五可控元件 36 的控制端用于接收充电控制信号 SCAN；充电元件 37 的第一端为电压存储端 211；

5 充电单元 21 在充电控制信号指示充电时，将像素电压信号存储至电压存储端 211。

示例性的，如图 4 所示，第五可控元件 36、第二可控元件 32、第四可控元件 35 和充电元件 37 构成充电回路。在 SCAN 信号有效时，充电回路工作，将 Data 信号写入 P 点。

第一可控元件 31、第二可控元件 32、第三可控元件 33 和发光元件 34 构成发光回路。在 EM 信号有效、SCAN 信号无效时，发光电路工作，发光元件 34 发光。发光元件 34 发光效果取决于发光元件 34 中流经的电流，发光元件 34 中流经的电流取决于电压存储端 211 的电压，也即充电回路工作，写入 P 点的 Data 信号。

本实施例提供的对像素电路的发光单元和充电单元，结构简单，成本较低。

实施例四

在图 2 或图 3 所示实施例的基础上，本公开实施例还提供一种像素电路。图 5 为本公开实施例四提供的像素电路的结构示意图。与图 4 所示实施例不同的是，本实施例提供的像素电路中的充电单元 21 的连接方式不同。参照图 5 所示，像素电路包括：发光单元 22、充电单元 21 和误差补偿单元 23；其中，

发光单元 22 包括：第一可控元件 31、第二可控元件 32、第三可控元件 33 和发光元件 34；充电单元 21 包括：第四可控元件 35、第五可控元件 36 和充电元件 37；

20 第一可控元件 31 的第一端与第二直流电源 VDD 连接，第一可控元件 31 的第二端与第二可控元件 32 的第一端连接，第二可控元件 32 的第二端与第三可控元件 33 的第一端连接，第三可控元件 33 的第二端与发光元件 34 的正极连接，发光元件 34 的负极与第三直流电源 Vss 连接；第三直流电源 Vss 提供负电压；第一可控元件 31 和第三可控元件 33 的控制端用于接收发光控制信号 EM；

25 第五可控元件 36 的第一端用于接收像素电压信号 Data，第五可控元件 36 的第二端与第二可控元件 32 的第二端连接，第二可控元件 32 的第一端与第四可控元件 35 的第一端连接，第四可控元件 35 的第二端分别与第二可控元件 32 的控制端和充电元件 37 的第一端连接，充电元件 37 的第二端与第二直流电源 VDD 连接，第四可控元件 35 和第五可控元件 36 的控制端用于接收充电控制信号 SCAN；充电元件 37 的第一端为电压存储端 211；

30 充电单元 21 在充电控制信号指示充电时，将像素电压信号存储至电压存储端 211。

示例性的，与图 4 所示实施例不同的是，本实施例中，第四可控元件 35 和第五可控元件 36 的位置发生调换。

示例性的，图 4 所示实施例中，在第四可控元件 35 关断时，第四可控元件 35 中仍可能存在电流，第四可控元件 35 的 T-aging 为通过第四可控元件 35 的栅极漏极之间的电位差，减少第四可控元件 35 中漏电流，避免 P 点电压下降。但是，第四可控元件 35 的 T-aging，可能会在第二可控元件 32 的栅极漏极之间生成一个类似轻掺杂漏 LDD 结构的效应，可能影响第二可控元件 32 的寿命。

本实施例提供的像素电路的驱动方法，通过调整充电单元 21 中第四可控元件 35 和第五可控元件 36 的位置，在第四可控元件 35 进行 T-aging 时，可避免在第二可控元件 32 上生成一个类似 LDD 结构的效应，从而提高了第二可控元件 32 的寿命。

实施例五

在上述任一实施例的基础上，本公开实施例还提供一种像素电路。图 6 为本公开实施例五提供的像素电路的结构示意图。参照图 6 所示，像素电路还包括：复位单元 25；

复位单元 25 的一端与充电单元 21 的电压存储端 211 连接，复位单元 25 的另一端与发光单元 22 的发光元件 34 的正极连接，复位单元 25 的控制端用于接收复位控制信号 Rst，复位单元 25 的接收端与第四直流电源连接，第四直流电源提供负电压；

复位单元 25 用于，在复位控制信号控制复位单元 25 复位时，根据第四直流电源调整充电单元 21 的电压存储端 211 的电压和发光元件 34 的正极的电压。

示例性的，如图 6 所示，像素电路还包括复位单元 25，当 Data 信号提供新的电压时，需将 P 点电位进行更新，以方便充电单元将新的 Data 信号写入 P 点。

示例性的，如图 6 所示，复位单元 25 包括第六可控元件 38 和第七可控元件 39。第六可控元件 38 的第一端与充电单元 21 的电压存储端 211 连接，第六可控元件 38 的第二端与第四直流电源连接，第七可控元件 39 的第一端与发光元件 34 的正极连接，第七可控元件 39 的第二端与第四直流电源连接，第六可控元件 38 和第七可控元件 39 的控制端均用于接收复位控制信号 Rst。

示例性的，当复位控制信号 Rst 有效时，第六可控元件 38 和第七可控元件 39 将第四直流电源提供负电压传递至充电单元 21 的电压存储端 211 和发光元件 34 的正极，方便充电单元存储的电压和发光单元中流经的电流随着 Data 信号的更新而变化。

示例性的，本实施例中的第四直流电源可以为上述实施例中的第一直流电源 Vinit。

示例性的，图 7 为本公开实施例提供的像素电路的控制信号的时序示意图。如图 7 所

示,对于每一帧图像,像素电路在工作时可简单划分为 T1、T2 和 T3 三个阶段,在 T1 阶段(复位阶段),Rst 信号有效,SCAN 和 EM 信号无效,此时,第六可控元件 38 和第七可控元件 39 将第四直流电源提供的负电压传递至充电单元 21 的电压存储端 211 和发光元件 34 的正极,使得像素电路中不存在上一帧图像的遗留电压信号。在 T2 阶段(充电阶段),

5 SCAN 信号有效,Rst 和 EM 信号无效,此时,第五可控元件 36、第二可控元件 32、第四可控元件 35 和充电元件 37 构成充电回路,充电回路工作,将新一帧的 Data 信号写入 P 点。在 T3 阶段(发光阶段),EM 信号有效,Rst 和 SCAN 信号无效,此时,第一可控元件 31、第二可控元件 32、第三可控元件 33 和发光元件 34 构成的发光回路发光,根据 T2 阶段电压存储端 211 的电压,确定发光元件 34 中流经的电流。

10 本公开实施例提供的像素电路,通过增加复位单元,使得像素电路中不存在上一帧图像的遗留电压信号。

在上述任一实施例的基础上,示例性的,在一种可行的实现方式中,如图 6 所示,误差补偿单元 23 包括 PMOS 管,PMOS 管的栅极用于接收发光控制信号,PMOS 管的源极与充电单元 21 的电压存储端 211 连接,PMOS 管的漏极悬空。

15 示例性的,在一种可行的实现方式中,图 8 为本公开实施例六提供的像素电路的结构示意图。如图 8 所示,误差补偿单元 23 包括第一电容 40,第一电容 40 的一端用于接收发光控制信号 EM,第一电容 40 的另一端与充电单元 21 的电压存储端 211 连接。

示例性的,在一种可行的实现方式中,误差补偿单元 23 包括电阻,电阻的一端用于接收发光控制信号,电阻的另一端与充电单元 21 的电压存储端 211 连接。

20 上述可行的实现方式中的误差补偿单元 23 结构简单,成本较低。

示例性的,在上述任一实施例的基础上,如图 8 所示,电压缓冲单元包括第二电容 41;

第二电容 41 的第一端与充电单元 21 的电压存储端 211 连接,第二电容 41 的第二端与第一直流电源 Vinit 连接。

25 示例性的,充电元件 37 可以为电容。发光元件 34 可以为 OLED。

本公开实施例另一方面还提供一种像素电路。图 9 为本公开实施例七提供的像素电路的结构示意图。如图 9 所示,像素电路包括:充电单元 21、发光单元 22 和电压缓冲单元 24,充电单元 21 的电压存储端和发光单元 22 的电压输入端连接;

电压缓冲单元 24 的一端与充电单元 21 的电压存储端 211 连接,充电单元 21 的电压

30 存储端 211 的电压用于确定流经发光单元的电流的大小;

电压缓冲单元 24 的另一端与第一直流电源 Vinit 连接；第一直流电源 Vinit 提供负电压；

电压缓冲单元 24，用于在发光控制信号控制发光单元 22 发光时，减缓充电单元 21 的电压存储端的电压变化幅度；发光控制信号用于控制发光单元 22 发光或停止发光。

5 示例性的，本实施例中的充电单元 21、发光单元 22 和电压缓冲单元 24，与上述实施例中的充电单元 21、发光单元 22 和电压缓冲单元 24 相同，具有相同结构和连接方式，本实施例对此不做限定。

本公开实施例提供的像素电路，通过增加电压缓冲单元，可在充电单元充电结束，发光控制信号控制发光单元发光时，减缓 P 点的电压变化幅度，起到稳定 P 点电位的作用。

10 本公开实施例再一方面还提供一种像素电路，图 10 为本公开实施例八提供的像素电路的结构示意图，如图 10 所示，包括：充电单元 21 和发光单元 22；

发光单元 22 包括：第一可控元件 31、第二可控元件 32、第三可控元件 33 和发光元件 34；充电单元 21 包括：第四可控元件 35、第五可控元件 36 和充电元件 37；

15 第一可控元件 31 的第一端与第二直流电源 VDD 连接，第一可控元件 31 的第二端与第二可控元件 32 的第一端连接，第二可控元件 32 的第二端与第三可控元件 33 的第一端连接，第三可控元件 33 的第二端与发光元件 34 的正极连接，发光元件 34 的负极与第三直流电源 Vss 连接；第三直流电源 Vss 提供负电压；第一可控元件 31 和第三可控元件 33 的控制端用于接收发光控制信号 EM；

20 第五可控元件 36 的第一端用于接收像素电压信号 Data，第五可控元件 36 的第二端与第二可控元件 32 的第一端连接，第二可控元件 32 的第二端与第四可控元件 35 的第一端连接，第四可控元件 35 的第二端分别与第二可控元件 32 的控制端和充电元件 37 的第一端连接，充电元件 37 的第二端与第二直流电源 VDD 连接，第四可控元件 35 和第五可控元件 36 的控制端用于接收充电控制信号 SCAN；充电元件 37 的第一端为电压存储端 211；

充电单元 21 在充电控制信号指示充电时，将像素电压信号存储至电压存储端 211。

25 示例性的，本实施例中的充电单元 21、发光单元 22 和电压缓冲单元 24，与上述实施例中的充电单元 21、发光单元 22 和电压缓冲单元 24 相同，具有相同结构和连接方式，本实施例对此不做限定。

本实施例提供的像素电路的驱动方法，通过调整充电单元 21 中第四可控元件 35 和第五可控元件 36 的位置，在第四可控元件 35 进行 T-aging 时，可避免在第二可控元件 32 上生成一个类似 LDD 结构的效应，从而提高了第二可控元件 32 的寿命。

30

本公开实施例又一方面还提供一种显示面板，包括 N 行显示电路，每行显示电路包括多个上述任一实施例中的像素电路，多个像素电路呈阵列排布；其中，N 为大于 1 的正整数。

在所述显示面板中，第 i 行显示电路中的像素电路中的发光单元接收第 i 个发光控制信号；且

第 i 行显示电路中的像素电路中的误差补偿单元的控制端接收第 i+1 个发光控制信号；其中 i 为正整数，i 的取值不大于 N。

本实施例中的像素电路的其他技术特征与上述任一实施例相同，并能达到相同的技术效果，在此不再一一赘述。

10 本公开实施例提供的显示面板中，误差补偿单元的控制端连接下一行显示电路的 EM，布局效果更好。

本发明实施例又一方面还提供一种显示装置，包括所述的显示面板。

本实施例提供的显示装置可以为包括上述像素电路的电视、数码相机、手机、平板电脑、智能手表、电子书、导航仪等任何具有显示功能的产品或者部件。

15 本实施例提供的显示装置中的像素电路的技术特征与上述任一实施例相同，并能达到相同的技术效果，在此不再一一赘述。

本申请的说明书和权利要求书及上述附图中的术语“第一”、“第二”、“第三”、“第四”等（如果存在）是用于区别类似的对象，而不必用于描述特定的顺序。应该理解这样使用的数据在适当情况下可以互换，以便这里描述的本申请的实施例能够以除了在这里图示或描述的这些以外的顺序实施。此外，术语“包括”和“具有”以及他们的任何变形，意图在于覆盖不排除他的包含，例如，包含了一系列步骤或单元的过程、方法、系统、产品或设备不必限于清楚地列出的那些步骤或单元，而是可包括没有清楚地列出的或对于这些过程、方法、系统、产品或设备固有的其它步骤或单元。

25 以上各实施例仅用以说明本公开的技术方案，而非对其限制；尽管参照前述各实施例对本公开进行了详细的说明，本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分或者全部技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本公开各实施例技术方案的范围。

权 利 要 求 书

1、一种像素电路，包括：

充电单元；

发光单元，所述充电单元的电压存储端和所述发光单元的电压输入端连接；及

5 误差补偿单元，所述误差补偿单元的一端与所述充电单元的电压存储端连接，所述充电单元的电压存储端的电压用于确定流经所述发光单元的电流的大小，所述误差补偿单元的控制端用于接收发光控制信号，所述发光控制信号用于控制所述发光单元发光或停止发光，所述误差补偿单元用于在所述发光控制信号控制所述发光单元发光时，降低所述充电单元的电压存储端的电压。

10 2、根据权利要求1所述的像素电路，还包括：电压缓冲单元；

所述电压缓冲单元的一端与所述充电单元的电压存储端连接，所述电压缓冲单元的另一端与第一直流电源连接；所述第一直流电源提供负电压；

所述电压缓冲单元，用于在所述发光控制信号控制所述发光单元发光时，减缓所述充电单元的电压存储端的电压变化幅度。

15 3、根据权利要求1所述的像素电路，其中，所述发光单元包括：第一可控元件、第二可控元件、第三可控元件和发光元件；所述充电单元包括：第四可控元件、第五可控元件和充电元件；其中，

所述第一可控元件的第一端与第二直流电源连接，所述第一可控元件的第二端与所述第二可控元件的第一端连接，所述第二可控元件的第二端与所述第三可控元件的第一端连接，所述第三可控元件的第二端与所述发光元件的正极连接，所述发光元件的负极与第三直流电源连接；所述第三直流电源提供负电压；所述第一可控元件和所述第三可控元件的控制端用于接收所述发光控制信号；

20 所述第五可控元件的第一端用于接收像素电压信号，所述第五可控元件的第二端与所述第二可控元件的第二端连接，所述第二可控元件的第一端还与所述第四可控元件的第一端连接，所述第四可控元件的第二端分别与所述第二可控元件的控制端和所述充电元件的第一端连接，所述充电元件的第二端与所述第二直流电源连接，所述第四可控元件、所述第五可控元件的控制端用于接收充电控制信号；所述充电元件的第一端为所述电压存储端；

所述充电单元在所述充电控制信号指示充电时，将所述像素电压信号存储至所述电压存储端。

30 4、根据权利要求1-3中任一项所述的像素电路，其中，所述误差补偿单元包括 PMOS

管, 所述 PMOS 管的栅极用于接收发光控制信号, 所述 PMOS 管的源极与所述充电单元的电压存储端连接, 所述 PMOS 管的漏极悬空。

5 5、根据权利要求 1-3 中任一项所述的像素电路, 其中, 所述误差补偿单元包括第一电容, 所述第一电容的一端用于接收发光控制信号, 所述第一电容的另一端与所述充电单元的电压存储端连接。

6、根据权利要求 1-3 中任一项所述的像素电路, 其中, 所述误差补偿单元包括电阻, 所述电阻的一端用于接收发光控制信号, 所述电阻的另一端与所述充电单元的电压存储端连接。

10 7、根据权利要求 2 所述的像素电路, 其中, 所述电压缓冲单元包括第二电容; 所述第二电容的第一端与所述充电单元的电压存储端连接, 所述第二电容的第二端与所述第一直流电源连接。

8、根据权利要求 1 所述的像素电路, 其中, 所述发光单元包括: 第一可控元件、第二可控元件、第三可控元件和发光元件; 所述充电单元包括: 第四可控元件、第五可控元件和充电元件; 其中,

15 所述第一可控元件的第一端与第二直流电源连接, 所述第一可控元件的第二端与所述第二可控元件的第一端连接, 所述第二可控元件的第二端与所述第三可控元件的第一端连接, 所述第三可控元件的第二端与所述发光元件的正极连接, 所述发光元件的负极与第三直流电源连接; 所述第三直流电源提供负电压; 所述第一可控元件和所述第三可控元件的控制端用于接收所述发光控制信号;

20 所述第五可控元件的第一端用于接收像素电压信号, 所述第五可控元件的第二端与所述第二可控元件的第一端连接, 所述第二可控元件的第二端与所述第四可控元件的第一端连接, 所述第四可控元件的第二端分别与所述第二可控元件的控制端和所述充电元件的第一端连接, 所述充电元件的第二端与所述第二直流电源连接, 所述第四可控元件和所述第五可控元件的控制端用于接收充电控制信号; 所述充电元件的第一端为所述电压存储端;

25 所述充电单元在所述充电控制信号指示充电时, 将所述像素电压信号存储至所述电压存储端。

9、根据权利要求 3 或 8 所述的像素电路, 还包括: 复位单元;

30 所述复位单元的一端与所述充电单元的电压存储端连接, 所述复位单元的另一端与所述发光单元的发光元件的正极连接, 所述复位单元的控制端用于接收复位控制信号, 所述复位单元的接收端与第四直流电源连接, 所述第四直流电源提供负电压;

所述复位单元用于，在所述复位控制信号控制所述复位单元复位时，根据所述第四直流电源调整所述充电单元的电压存储端的电压和所述发光元件的正极的电压。

10、根据权利要求 9 所述的像素电路，其中，所述复位单元包括第六可控元件和第七可控元件，所述第六可控元件的第一端与所述充电单元的电压存储端连接，所述第六可控元件的第二端与所述第四直流电源连接，所述第七可控元件的第一端与所述发光元件的正极连接，所述第七可控元件的第二端与所述第四直流电源连接，所述第六可控元件和第七可控元件的控制端均用于接收所述复位控制信号。

11、根据权利要求 9 所述的像素电路，其中，所述第四直流电源为所述第一直流电源。

12、根据权利要求 3 或 8 所述的像素电路，其中，所述第五可控元件、所述第二可控元件、所述第四可控元件和所述充电元件构成充电回路；所述第一可控元件、所述第二可控元件、所述第三可控元件和所述发光元件构成发光回路。

13、一种显示面板，包括 N 行显示电路，每行显示电路包括多个如权利要求 1-12 中任一项所述的像素电路，所述多个像素电路呈阵列排布；其中，N 为大于 1 的正整数。

14、根据权利要求 13 所述的显示面板，其中第 i 行显示电路中的像素电路中的发光单元接收第 i 个发光控制信号；且

第 i 行显示电路中的像素电路中的误差补偿单元的控制端接收第 i+1 个发光控制信号；其中 i 为正整数，i 的取值不大于 N。

15、一种显示装置，包括权利要求 13 或 14 所述的显示面板。

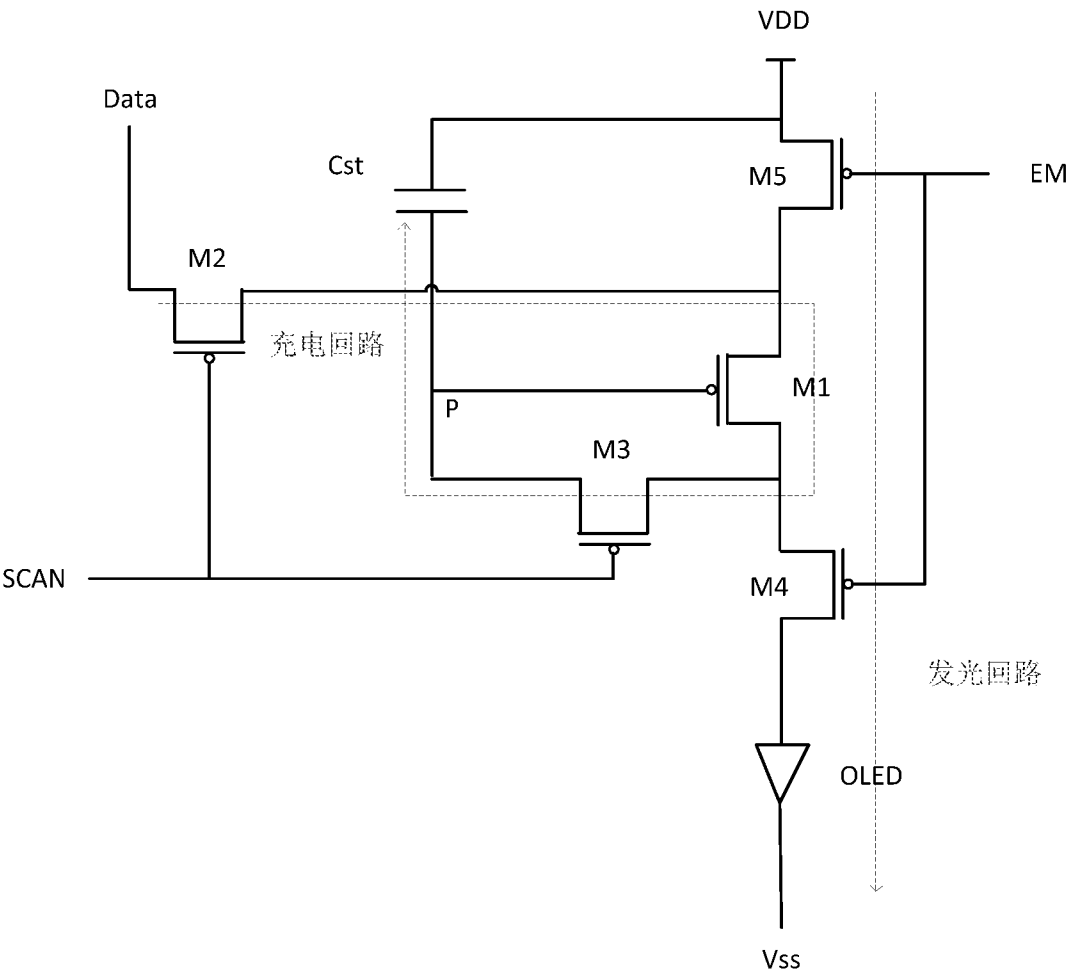


图 1

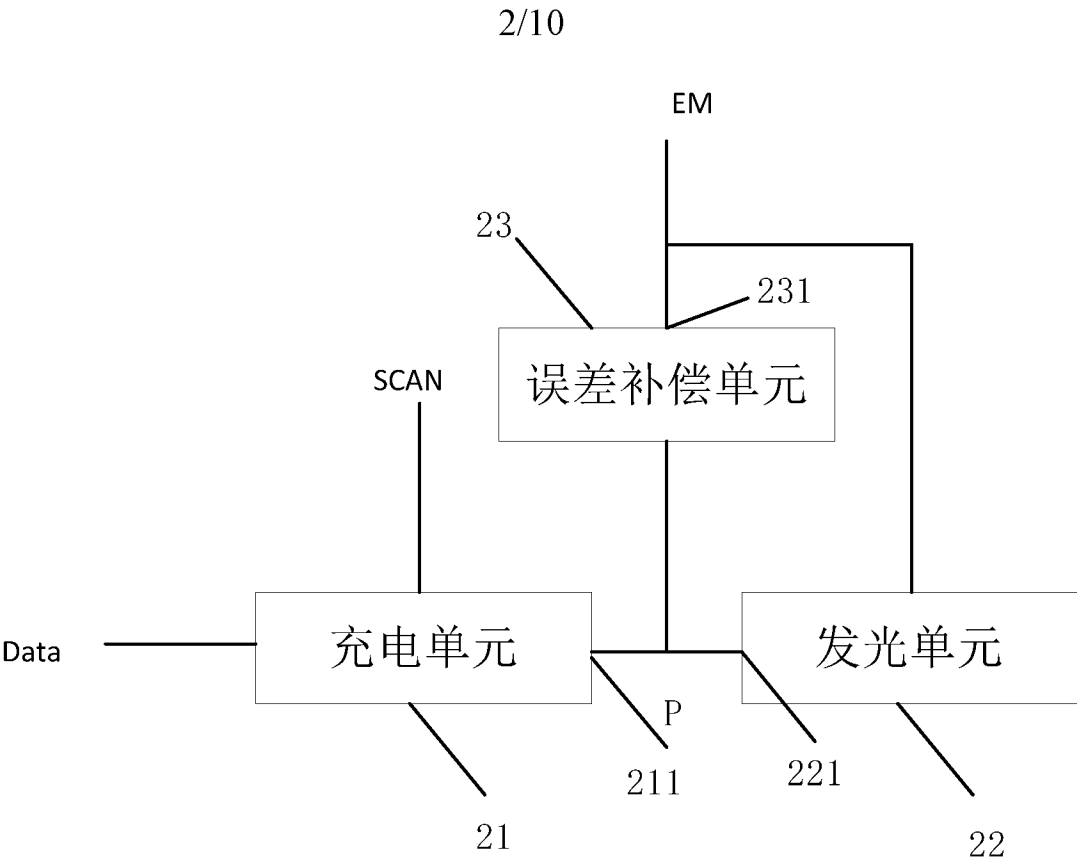


图 2

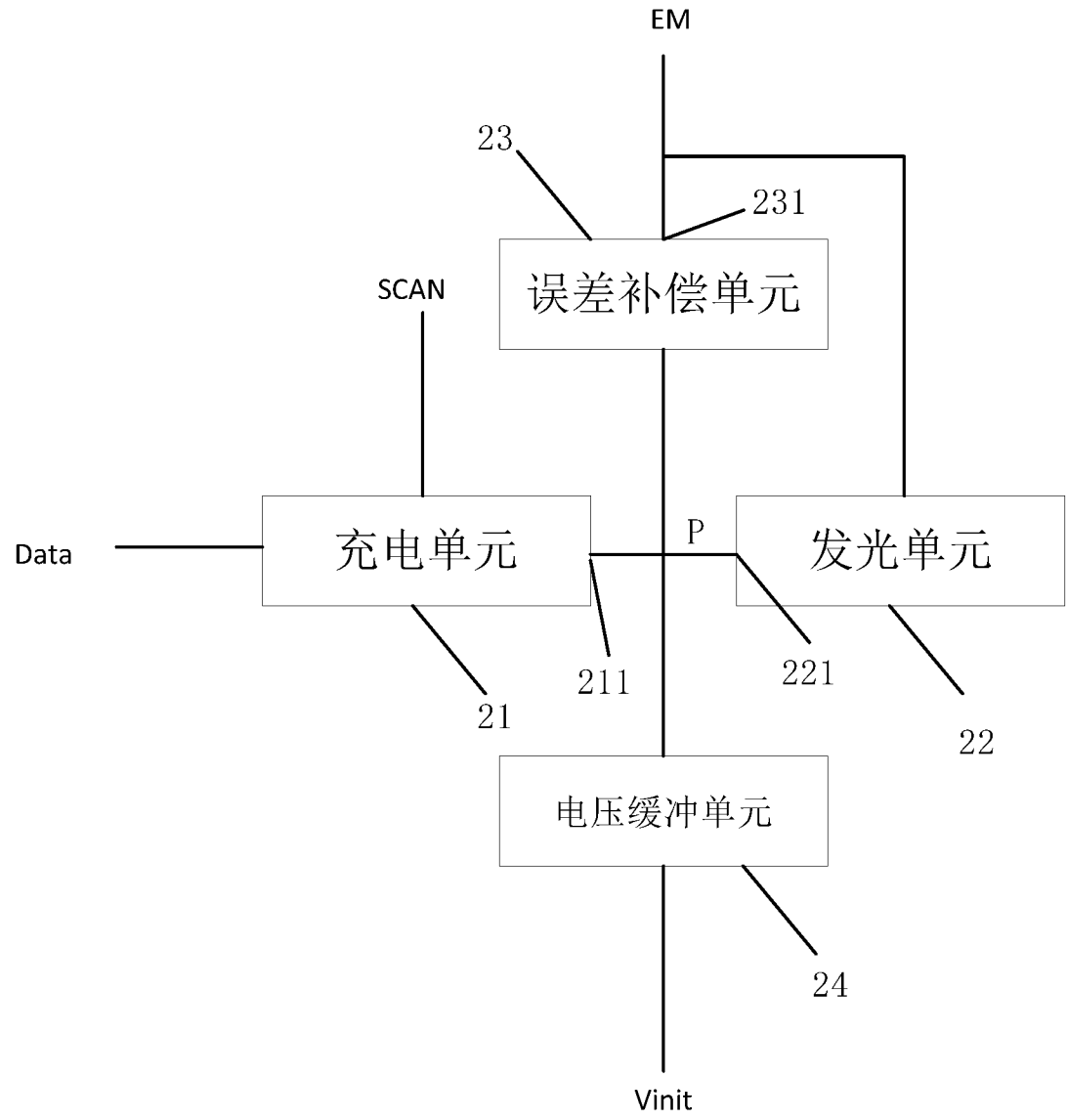


图 3

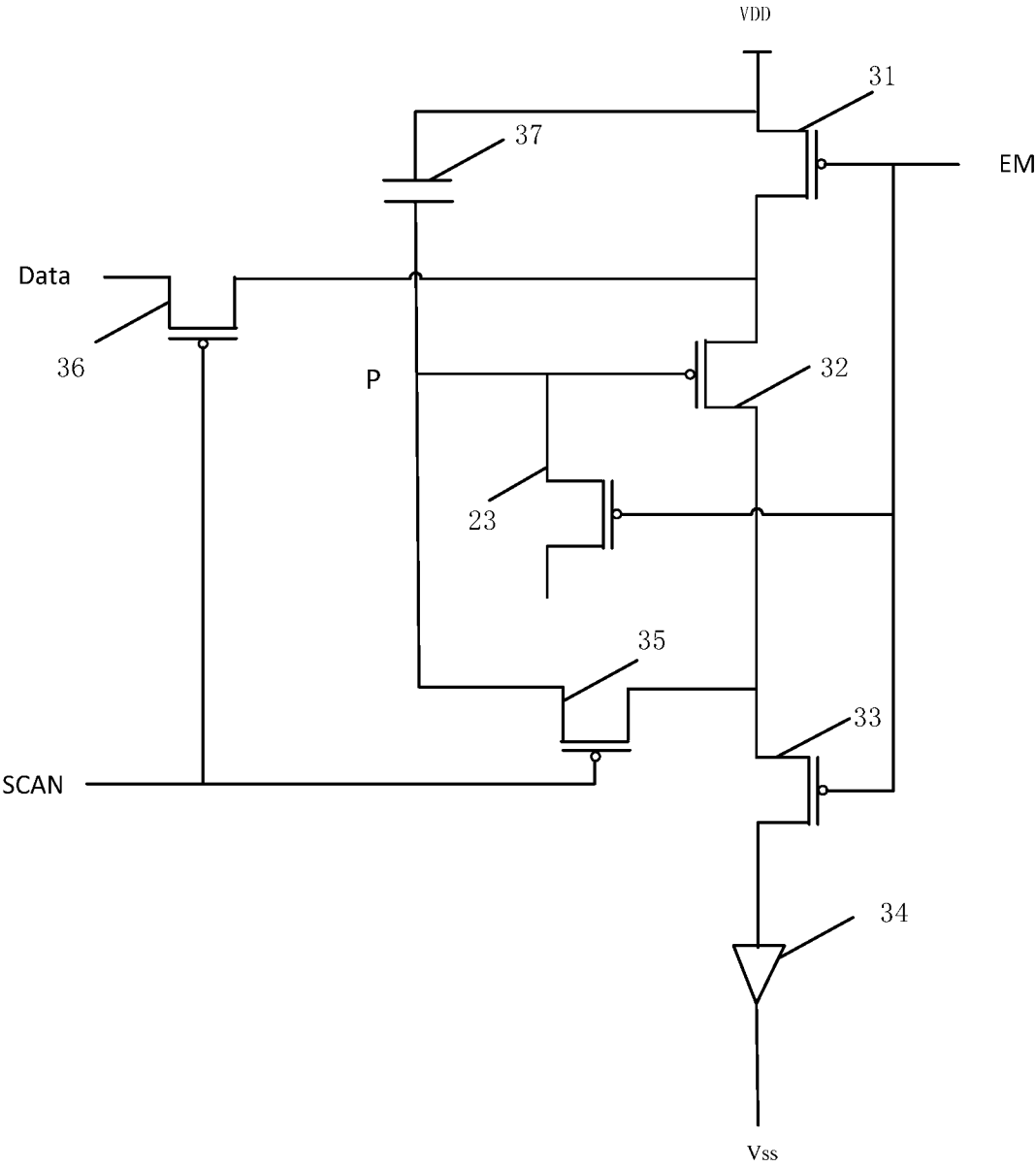


图 4

5/10

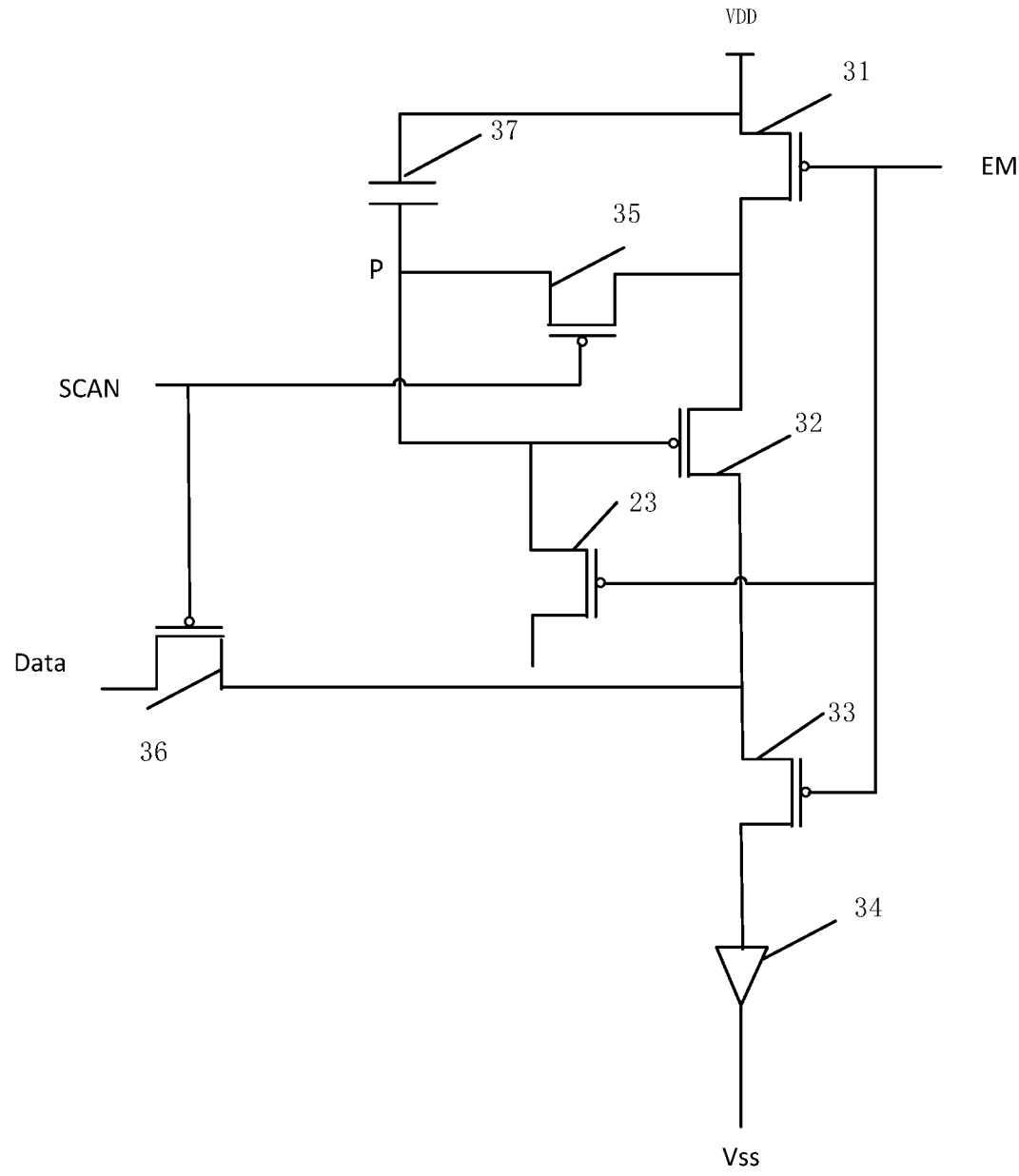


图 5

6/10

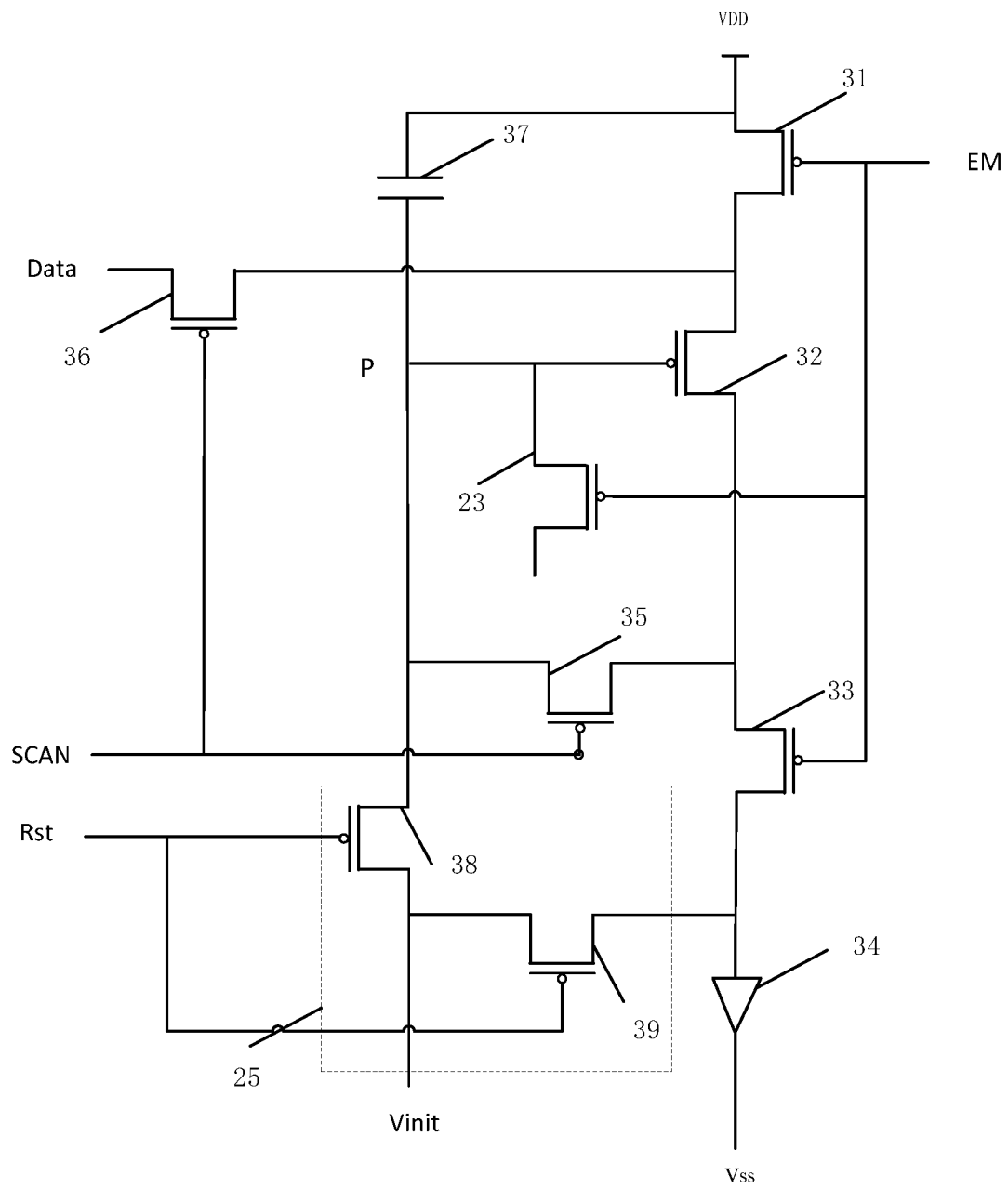


图 6

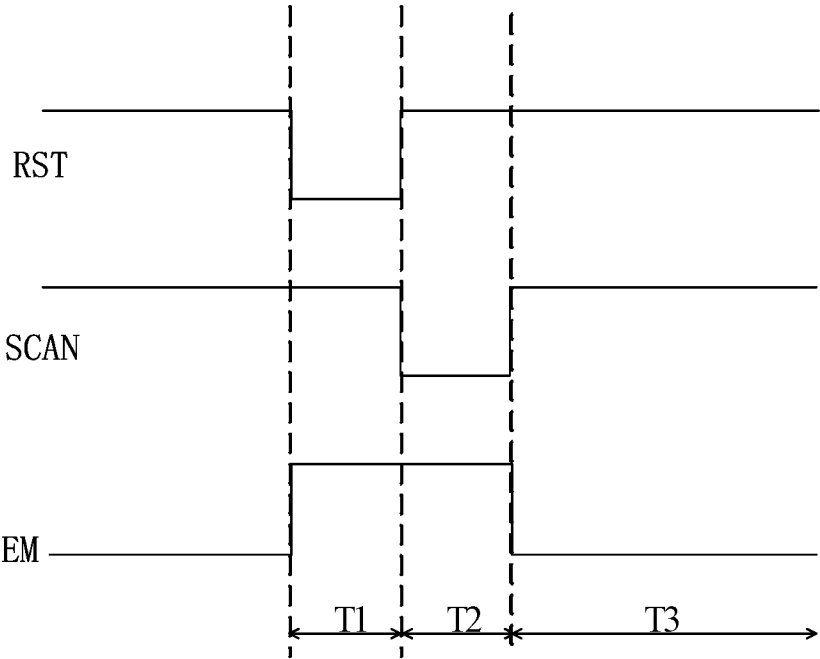


图 7

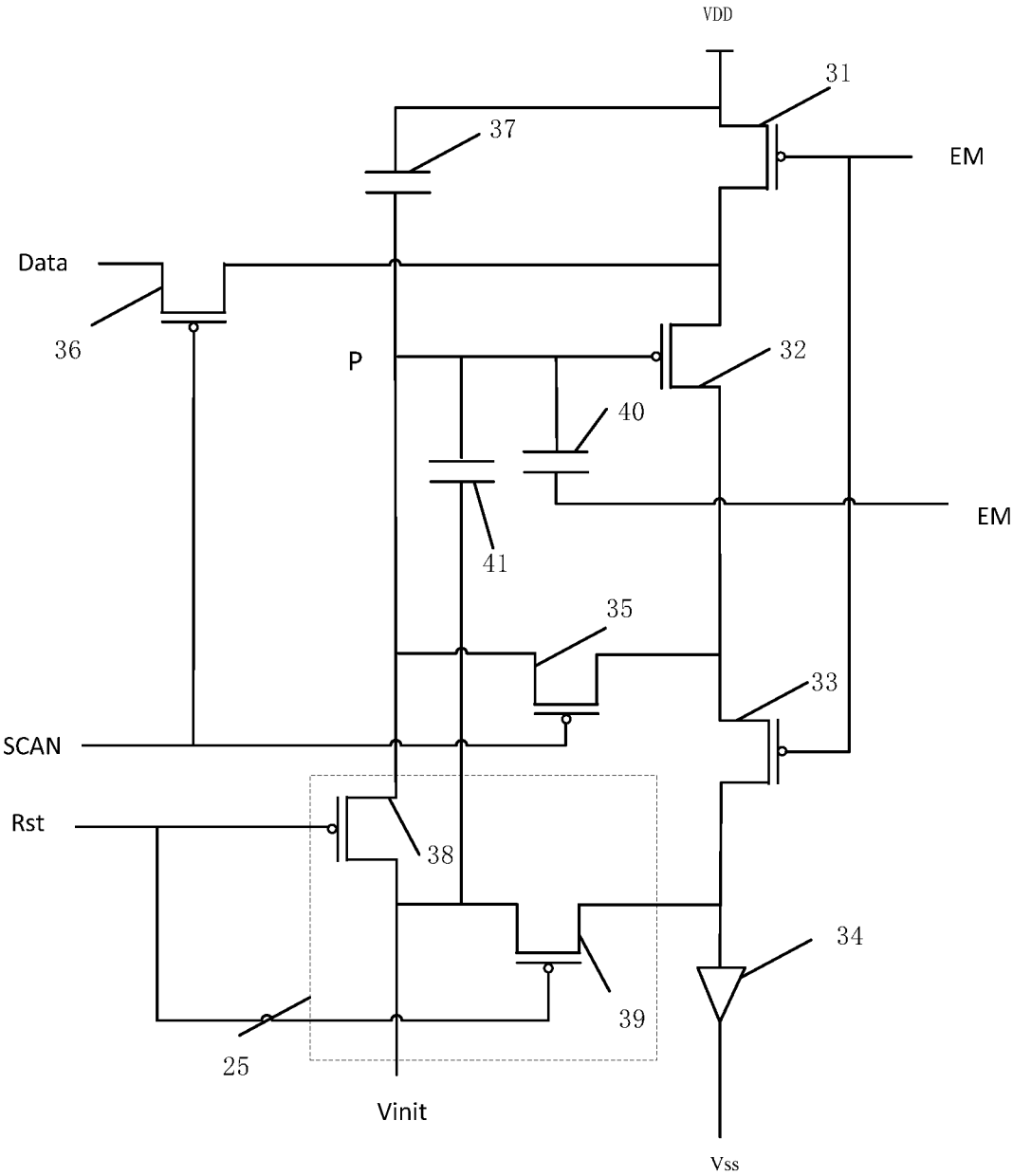


图 8

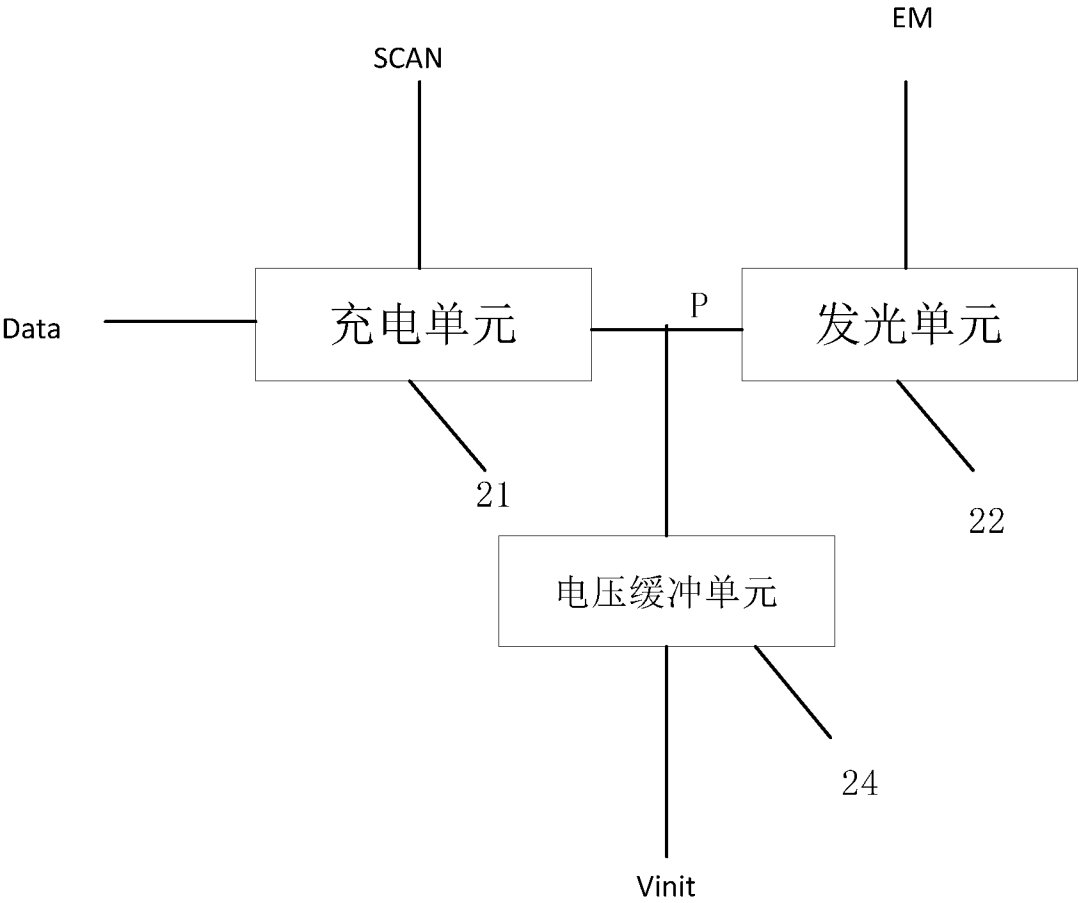


图 9

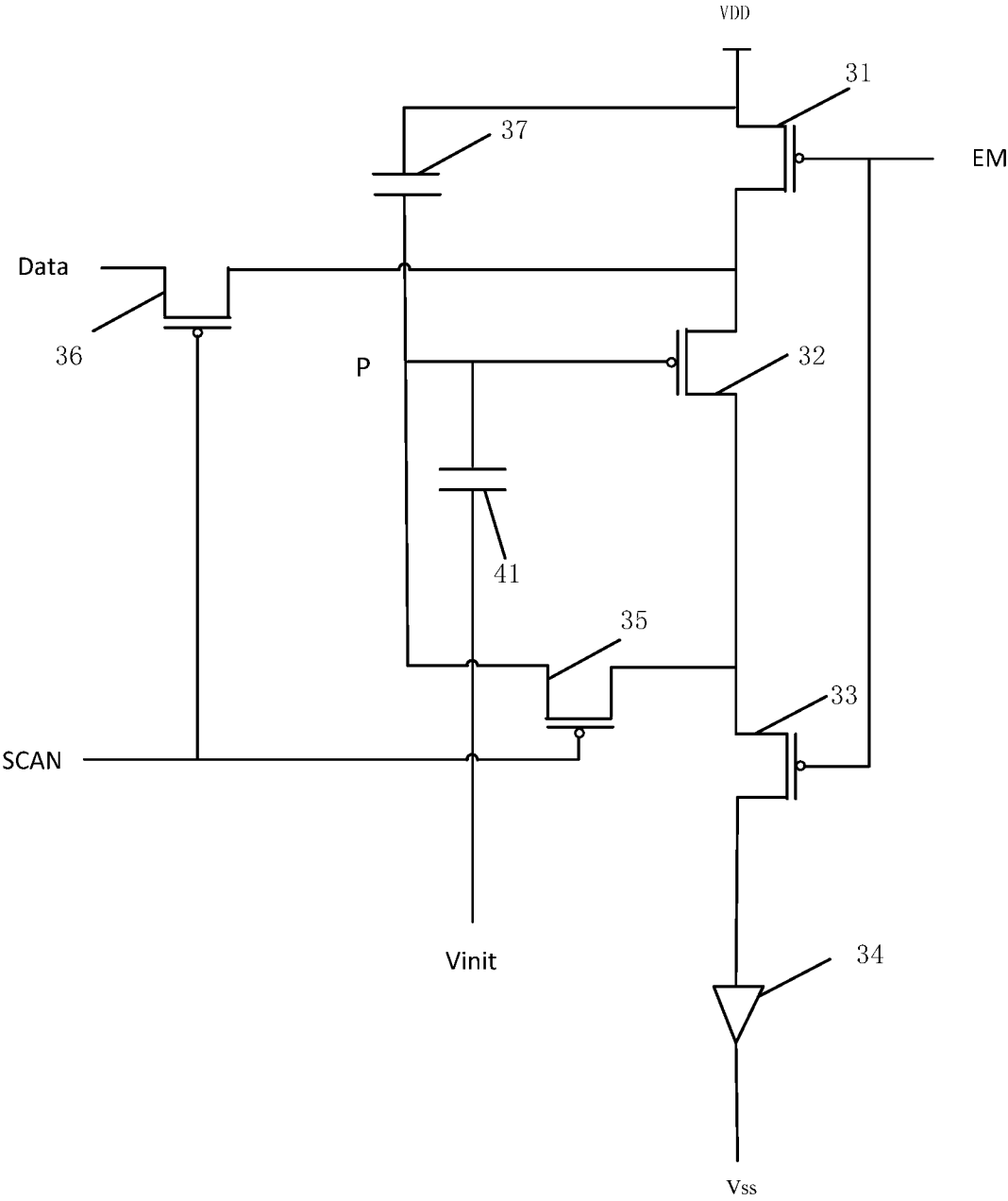


图 10

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/088644

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/3233(2016.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; CNKI; VEN; USTXT; WOTXT; EPTXT: 国显光电, 像素, 补偿, 电容, 充电, 误差, 存储, 电压, 电荷, 电量, 降低, pixel?, compensate, capacit+, reduce?, charge

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 109360529 A (KUNSHAN GOVISIONOX OPTOELECTRONICS CO., LTD.) 19 February 2019 (2019-02-19) description, paragraphs [0005]-[0163], and figures 1-10	1-15
Y	CN 107358920 A (BOE TECHNOLOGY GROUP CO., LTD.) 17 November 2017 (2017-11-17) description, paragraphs [0035]-[0058] and [0082] and figure 2	1, 3, 8-13, 15
Y	CN 104778917 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 15 July 2015 (2015-07-15) description, paragraphs [0043]-[0047], and figures 1 and 6	1, 3, 8-13, 15
A	US 2018277042 A1 (LG DISPLAY CO., LTD.) 27 September 2018 (2018-09-27) entire document	1-15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

28 July 2019

Date of mailing of the international search report

19 August 2019

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088

China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/088644

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	109360529	A	19 February 2019	None			
CN	107358920	A	17 November 2017	US	2019073955	A1	07 March 2019
CN	104778917	A	15 July 2015	US	2016372036	A1	22 December 2016
				CN	104778917	B	19 December 2017
				EP	3252747	A4	04 July 2018
				WO	2016119377	A1	04 August 2016
				EP	3252747	A1	06 December 2017
				US	10043445	B2	07 August 2018
US	2018277042	A1	27 September 2018	None			

国际检索报告

国际申请号

PCT/CN2019/088644

A. 主题的分类 G09G 3/3233(2016.01) i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																	
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G09G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS;CNTXT;CNKI;VEN;USTXT;WOTXT;EPTXT;国显光电, 像素, 补偿, 电容, 充电, 误差, 存储, 电压, 电荷, 电量, 降低, pixel?, compensate, capacit+, reduce?, charge																	
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>PX</td> <td>CN 109360529 A (昆山国显光电有限公司) 2019年 2月 19日 (2019 - 02 - 19) 说明书第[0005]-[0163]段, 图1-10</td> <td>1-15</td> </tr> <tr> <td>Y</td> <td>CN 107358920 A (京东方科技集团股份有限公司) 2017年 11月 17日 (2017 - 11 - 17) 说明书第[0035]-[0058]、[0082]段, 附图2</td> <td>1, 3, 8-13, 15</td> </tr> <tr> <td>Y</td> <td>CN 104778917 A (京东方科技集团股份有限公司 等) 2015年 7月 15日 (2015 - 07 - 15) 说明书第[0043]-[0047]段, 附图1、6</td> <td>1, 3, 8-13, 15</td> </tr> <tr> <td>A</td> <td>US 2018277042 A1 (LG DISPLAY CO LTD) 2018年 9月 27日 (2018 - 09 - 27) 全文</td> <td>1-15</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	PX	CN 109360529 A (昆山国显光电有限公司) 2019年 2月 19日 (2019 - 02 - 19) 说明书第[0005]-[0163]段, 图1-10	1-15	Y	CN 107358920 A (京东方科技集团股份有限公司) 2017年 11月 17日 (2017 - 11 - 17) 说明书第[0035]-[0058]、[0082]段, 附图2	1, 3, 8-13, 15	Y	CN 104778917 A (京东方科技集团股份有限公司 等) 2015年 7月 15日 (2015 - 07 - 15) 说明书第[0043]-[0047]段, 附图1、6	1, 3, 8-13, 15	A	US 2018277042 A1 (LG DISPLAY CO LTD) 2018年 9月 27日 (2018 - 09 - 27) 全文	1-15
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求															
PX	CN 109360529 A (昆山国显光电有限公司) 2019年 2月 19日 (2019 - 02 - 19) 说明书第[0005]-[0163]段, 图1-10	1-15															
Y	CN 107358920 A (京东方科技集团股份有限公司) 2017年 11月 17日 (2017 - 11 - 17) 说明书第[0035]-[0058]、[0082]段, 附图2	1, 3, 8-13, 15															
Y	CN 104778917 A (京东方科技集团股份有限公司 等) 2015年 7月 15日 (2015 - 07 - 15) 说明书第[0043]-[0047]段, 附图1、6	1, 3, 8-13, 15															
A	US 2018277042 A1 (LG DISPLAY CO LTD) 2018年 9月 27日 (2018 - 09 - 27) 全文	1-15															
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																	
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																	
国际检索实际完成的日期 2019年 7月 28日		国际检索报告邮寄日期 2019年 8月 19日															
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 李玮 电话号码 86-(0512)-88997313															

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/088644

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	109360529	A	2019年 2月 19日	无			
CN	107358920	A	2017年 11月 17日	US	2019073955	A1	2019年 3月 7日
CN	104778917	A	2015年 7月 15日	US	2016372036	A1	2016年 12月 22日
				CN	104778917	B	2017年 12月 19日
				EP	3252747	A4	2018年 7月 4日
				WO	2016119377	A1	2016年 8月 4日
				EP	3252747	A1	2017年 12月 6日
				US	10043445	B2	2018年 8月 7日
US	2018277042	A1	2018年 9月 27日	无			