

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5079371号
(P5079371)

(45) 発行日 平成24年11月21日(2012.11.21)

(24) 登録日 平成24年9月7日(2012.9.7)

(51) Int.Cl.		F I	
G09G	3/36	(2006.01)	G09G 3/36
G02F	1/13	(2006.01)	G02F 1/13 101
G09G	3/20	(2006.01)	G09G 3/20 670Q
G02F	1/1345	(2006.01)	G09G 3/20 641C
			G02F 1/1345

請求項の数 5 (全 14 頁)

(21) 出願番号	特願2007-100532 (P2007-100532)	(73) 特許権者	390019839
(22) 出願日	平成19年4月6日(2007.4.6)		三星電子株式会社
(65) 公開番号	特開2008-158480 (P2008-158480A)		Samsung Electronics
(43) 公開日	平成20年7月10日(2008.7.10)		Co., Ltd.
審査請求日	平成22年4月1日(2010.4.1)		大韓民国京畿道水原市靈通区三星路129
(31) 優先権主張番号	10-2006-0133053		129, Samsung-ro, Yeon
(32) 優先日	平成18年12月22日(2006.12.22)		gtong-gu, Suwon-si, G
(33) 優先権主張国	韓国 (KR)		yeonggi-do, Republic
			of Korea
		(74) 代理人	110000408
			特許業務法人高橋・林アンドパートナーズ
		(72) 発明者	南 ▲還▼ ▲祐▼
			大韓民国忠清南道牙山市湯井面鳴岩里クリ
			スタルキュービック棟 1504号

最終頁に続く

(54) 【発明の名称】 液晶表示装置、液晶表示装置のテスト用コネクタ、およびそのテスト方法

(57) 【特許請求の範囲】

【請求項1】

外部から映像信号が入力されるピンと、クロック信号が入力されるピンと、電源電圧が供給される入力ピンと、NC (No Connection) ピンと、グラウンド電圧が印加されるグラウンドピンとを含む内部コネクタと、

前記内部コネクタから電源電圧が供給されて液晶表示装置の動作に必要な駆動電圧を供給する電源供給装置とを含む液晶表示装置であって、

前記電源供給装置は、ブースト部とフィードバック電圧生成部とゲートオン電圧生成部とゲートオフ電圧生成部とを含み、

前記フィードバック電圧生成部は、前記ブースト部から出力される前記駆動電圧を電圧分配する第1抵抗および第2抵抗と、オプション抵抗とを含み、

前記第1抵抗の一端は前記駆動電圧を伝達する配線に接続され、前記第1抵抗の他端はフィードバック電圧を伝達する配線に接続され、前記第2抵抗の一端は前記フィードバック電圧を伝達する配線に接続され、前記第2抵抗の他端はグラウンドに接続され、前記オプション抵抗の一端は前記フィードバック電圧を伝達する配線に接続され、前記オプション抵抗の他端は前記NCピンに接続され、

前記NCピンと前記グラウンドピンとが電氣的に接続されると、前記フィードバック電圧は第1レベルのフィードバック電圧となり、

前記NCピンと前記グラウンドピンとが電氣的に絶縁されると、前記フィードバック電圧は第2レベルのフィードバック電圧となり、

10

20

前記ブースト部は、前記フィードバック電圧生成部より第1レベルのフィードバック電圧が入力されると第1レベルパルス信号を生成し、前記ゲートオン電圧生成部および前記ゲートオフ電圧生成部に供給し、前記第2レベルのフィードバック電圧が入力されると前記第1レベルパルス信号とは異なる電圧レベルの第2レベルパルス信号を前記ゲートオン電圧生成部および前記ゲートオフ電圧生成部に供給し、

前記ゲートオン電圧生成部および前記ゲートオフ電圧生成部は、前記第1レベルパルス信号または前記第2レベルパルス信号のいずれかが入力されると、入力されたパルス信号に応じて電圧の大きさが異なるゲートオン電圧またはゲートオフ電圧を生成することを特徴とする液晶表示装置。

【請求項2】

前記NCピンと前記グラウンドピンとは、前記液晶表示装置のテスト動作時に電氣的に接続されることを特徴とする請求項1に記載の液晶表示装置。

【請求項3】

前記液晶表示装置のテストのときに、前記NCピンと前記グラウンドピンとを電氣的に接続する接続部材をさらに含むことを特徴とする請求項1または2のいずれかに記載の液晶表示装置。

【請求項4】

前記第1レベルのフィードバック電圧は、前記第2レベルのフィードバック電圧よりも低く、

前記ゲートオン電圧生成部は前記第1レベルパルス信号が入力されると前記第2レベルパルス信号が入力される場合よりも高いゲートオン電圧を生成し、

前記ゲートオフ電圧生成部は前記第1レベルパルス信号が入力されると前記第2レベルパルス信号が入力される場合よりも低いゲートオフ電圧を生成する

ことを特徴とする請求項1、2および3のいずれかに記載の液晶表示装置。

【請求項5】

外部から供給される電源電圧と、グラウンド電圧と、テスト用映像信号とを受信して液晶表示装置に伝送する伝送部と、前記電源電圧、前記グラウンド電圧、および前記テスト用映像信号を受信する前記液晶表示装置の、内部コネクタのNCピンとグラウンドピンとを電氣的に接続する接続部とを含む液晶表示装置のテスト用コネクタと、

ブースト部とフィードバック電圧生成部とゲートオン電圧生成部とゲートオフ電圧生成部とを含む電源供給装置を含む液晶表示装置とからなる液晶表示装置のテストシステムであって、

前記フィードバック電圧生成部は、前記ブースト部から出力される前記駆動電圧を電圧分配する第1抵抗および第2抵抗と、オプション抵抗とを含み、

前記第1抵抗の一端は前記駆動電圧を伝達する配線に接続され、前記第1抵抗の他端はフィードバック電圧を伝達する配線に接続され、前記第2抵抗の一端は前記フィードバック電圧を伝達する配線に接続され、前記第2抵抗の他端はグラウンドに接続され、前記オプション抵抗の一端は前記フィードバック電圧を伝達する配線に接続され、前記オプション抵抗の他端は前記NCピンに接続され、

前記NCピンと前記グラウンドピンとが電氣的に接続されると、前記フィードバック電圧は第1レベルのフィードバック電圧となり、

前記NCピンと前記グラウンドピンとが電氣的に絶縁されると、前記フィードバック電圧は第2レベルのフィードバック電圧となり、

前記ブースト部は、前記フィードバック電圧生成部より第1レベルのフィードバック電圧が入力されると第1レベルパルス信号を生成し、前記ゲートオン電圧生成部および前記ゲートオフ電圧生成部に供給し、前記第2レベルのフィードバック電圧が入力されると前記第1レベルパルス信号とは異なる電圧レベルの第2レベルパルス信号を前記ゲートオン電圧生成部および前記ゲートオフ電圧生成部に供給し、

前記ゲートオン電圧生成部および前記ゲートオフ電圧生成部は、前記第1レベルパルス信号または前記第2レベルパルス信号のいずれかが入力されると、入力されたパルス信号

10

20

30

40

50

に応じて電圧の大きさが異なるゲートオン電圧またはゲートオフ電圧を生成することを特徴とする液晶表示装置のテストシステム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、タイミングコントローラおよびそれを含む液晶表示装置に関するものである。

【背景技術】

【0002】

液晶表示装置は、画素電極が備えられた第1表示板と、共通電極が備えられた第2表示板と、第1表示板と第2表示板との間に注入された誘電率異方性 (dielectric anisotropy) を有する液晶層と、複数のゲートラインを駆動するゲート駆動部と、データ信号を出力するデータ駆動部と、基本階調電圧とゲートターンオンおよびターンオフ電圧を発生して出力する駆動装置とを含む。

10

【0003】

このような液晶表示装置は、製造後、別途の検査装置を用いることによって不良であるか否かが判定される。このようなテストのうちの一つである高電圧ストレス (High Voltage Stress、以下「HVS」という) テストは、液晶表示装置に定格電圧レベルより高い電圧を印加して、液晶表示装置の動作をテストするテスト方法である。このようなHVSテストは、高電圧を供給する別途のHVS検査装置を備えて、HVSテスト装置と液晶表示装置とを電氣的に接続して検査を行う。

20

【0004】

このような従来技術によれば、高電圧を供給する別途のHVSテスト装置が必要となり、テスト過程も煩わしく、さらにHVSテスト装置は液晶表示装置の原価上昇の1つの要因にもなる。

【0005】

【特許文献1】大韓民国特開第2006-0131021号

【発明の開示】

【発明が解決しようとする課題】

【0006】

本発明が達成しようとする技術的課題は、それ自体でHVSテストが可能な液晶表示装置を提供することにその目的がある。

30

【0007】

本発明が達成しようとする他の技術的課題は、それ自体でHVSテストが可能な液晶表示装置に用いられる液晶表示装置のテスト用コネクタを提供することにその目的がある。

【0008】

本発明が達成しようとするまた他の技術的課題は、それ自体でHVSテストが可能な液晶表示装置のテスト方法を提供することにその目的がある。

【0009】

本発明の技術的課題は、以上で言及した技術的課題に制限されず、言及していないまた他の技術的課題は下記記載によって当業者が明確に理解できるものである。

40

【課題を解決するための手段】

【0010】

上記技術的課題を達成するための本発明の一態様に係る液晶表示装置は、外部から電源電圧が供給される入力ピンと、NC (No Connection) ピンと、グラウンドピンとを含む内部コネクタと、NCピンおよび入力ピンに接続された電源供給装置であって、電源電圧が供給されて、NCピンとグラウンドピンとの電氣的接続の有無に応じて電圧レベルが調節されるゲートオン電圧およびゲートオフ電圧を出力する電源供給装置と、ゲートオン電圧およびゲートオフ電圧が供給されて、ゲート信号を供給するゲート駆動部と、ゲート信号を受信してオン/オフにし、映像を表示する複数の画素を含む液晶パネルとを含む。

50

【 0 0 1 1 】

他の技術的課題を達成するための本発明の他の態様に係る液晶表示装置のテスト用コネクタは、外部から供給される電源電圧と、グラウンド電圧と、テスト用映像信号とを受信して液晶表示装置に伝送する伝送部と、電源電圧と、グラウンド電圧と、テスト用映像信号とを受信する液晶表示装置の、内部コネクタのNCピンとグラウンドピンとを電氣的に接続する接続部とを含む。

【 0 0 1 2 】

他の技術的課題を達成するための本発明のまた他の態様に係る液晶表示装置のテスト方法は、外部から電源電圧が供給される入力ピンと、NC(No Connection)ピンと、グラウンドピンとを含む内部コネクタと、NCピンおよび入力ピンに接続された電源供給装置であって、電源電圧が供給されて、NCピンとグラウンドピンとの電氣的接続の有無に応じて電圧レベルが調節されるゲートオン電圧およびゲートオフ電圧を出力する電源供給装置とを含む被テスト液晶表示装置を準備し、NCピンとグラウンドピンとを電氣的に接続することを特徴とする。

10

【 発明の効果 】

【 0 0 1 3 】

上述したような本発明に実施形態に係る液晶表示装置、液晶表示装置のテスト用コネクタ、およびそのテスト方法によれば次のような効果がある。

【 0 0 1 4 】

第1に、それ自体で液晶表示装置のHVSテストが可能である。第2に、液晶表示装置の検査過程がより簡単になる。第3に、高電圧を出力するHVS検査装置が不要になる。

20

【 発明を実施するための最良の形態 】

【 0 0 1 5 】

その他、実施形態の具体的な事項は、詳細な説明および図面に記載したとおりである。本発明の利点および特徴、そしてそれらを達成する方法は、添付する図面と共に詳細に後述する実施形態を参照すれば明確になる。しかし、本発明は以下にて開示する実施形態に限定されず、互いに異なる多様な形態によって実施され、単に本実施形態は本発明の開示が完全なものとなるようにし、本発明が属する技術分野で通常の知識を有する者に発明の範疇を完全に知らせるために提供されるものであって、本発明は請求項の記載に基づいてのみ定義されるものである。明細書の全体にわたり、同一参照符号は同一構成要素を示す。

30

【 0 0 1 6 】

以下にて添付する図面を参照して、本発明の一実施形態に係る液晶表示装置およびそのテスト方法について説明する。図1は本発明の一実施形態に係る液晶表示装置およびそのテスト方法を説明するためのブロック図であり、図2は図1の1つの画素に対する等価回路図であり、図3は図1のコネクタの一例を示す図であり、図4は図1の電源供給装置を説明するためのグラフである。普通の動作時とテスト動作時に電源供給装置が供給する電圧を区分するために、テスト動作時に電源供給装置が供給する電圧は括弧の中に示す。

【 0 0 1 7 】

図1に示すように、本発明の一実施形態に係る液晶表示装置10は、液晶パネルアセンブリ300、ゲート駆動部400、データ駆動部500、信号制御部600、電源供給装置700、階調電圧発生部800、および内部コネクタ750を含む。

40

【 0 0 1 8 】

液晶パネルアセンブリ300は、等価回路で見る時、複数の表示信号線 $G_1 \sim G_n$ 、 $D_1 \sim D_m$ と、それに接続されて行列状に配列された複数の画素PXとを含む。

【 0 0 1 9 】

表示信号線 $G_1 \sim G_n$ 、 $D_1 \sim D_m$ は、ゲート信号を伝送する複数のゲート線 $G_1 \sim G_n$ と、データ信号を伝送する複数のデータ線 $D_1 \sim D_m$ とを含む。ゲート線 $G_1 \sim G_n$ は、大体行方向に延びて互いに略平行であり、データ線 $D_1 \sim D_m$ は、大体列方向に延びて互いに略平行である。

50

【0020】

ここで、図2を参照すれば、液晶パネルアセンブリ300の1つの画素PXは、互いに向する第1表示板100、第2表示板200、および両者の間に備えられた液晶層150を含む。第1表示板100の画素電極PEに対向するように第2表示板200の共通電極CEの一部領域に色フィルタCFが形成され得る。各画素、例えばi番目($i = 1 \sim n$)ゲート線Giとj番目($j = 1 \sim m$)データ線Djとに接続された画素は、信号線Gi, Djに接続された第1スイッチング素子Q1と、それに接続された液晶キャパシタClcおよびストレージキャパシタCstを含む。ストレージキャパシタCstは、場合によって省略され得る。

【0021】

内部コネクタ750は、外部のグラフィックコントローラ(図示せず)に接続されて、グラフィックコントローラ(図示せず)から供給される複数の信号を受信して液晶表示装置10の内部に伝送する。例えば、R, G, B映像信号R, G, B、およびこれらの表示を制御する入力制御信号を受信して信号制御部600に伝送する。入力制御信号の例としては、垂直同期信号Vsyncと垂直同期信号Hsync、メインクロックMCLK、データネーブル信号DE等が挙げられる。また、外部から電源電圧Vddが供給されて電源供給装置700に供給する。内部コネクタ750は、上述したように電源電圧Vddおよび映像信号を受信して伝送する入力ピンと、グラウンド電圧が印加されるグラウンドピンと、ノーコネクション(No Connection、以下「NC」という)ピンを含む。このような内部コネクタの例が図3に示されている。

【0022】

図3に示すように、内部コネクタ750は、例えばPSWG(Panel Standardization Working Group)で標準化された30ピンのコネクタ750であってもよい。PSWGで標準化されたコネクタは、一般的に第1番ピンから第3番ピンまでは電源電圧VDDが入力されるピンであり、第4番ピン~第6番ピンはNCピンNCであり、第7番ピン、第14番ピン、第17番ピン、第24番ピンはグラウンド電圧に接続されるグラウンドピンGNDであり、その他のピンは映像信号またはクロック信号が入力されるピンである。図面に示すRXOまたはRXEの「RX」は「Receiver」を意味する略字であり、「O」は「Odd」、「E」は「Even」の略字であって、帯域幅を向上することが可能なデュアル方式でデータを受信するためにピンをRXOとRXEに分けて割り当てられることを意味する。本発明では、コネクタのNCピンNCが電源供給装置700に接続される。

【0023】

一方、図1のゲート駆動部400は、信号制御部600からゲート制御信号CONT1を受信して、ゲート信号をゲート線G₁~G_nに印加する。ここで、ゲート信号は、普通の動作時には電源供給装置700から供給されるゲートオン電圧Vonとゲートオフ電圧Voffとの組み合わせからなる。テスト時にはテスト用ゲートオン電圧TVonとテスト用ゲートオフ電圧TVoffとの組み合わせからなる。ここで、テスト用ゲートオン電圧TVonは普通の動作時のゲートオン電圧Vonより電圧レベルが高く、テスト用ゲートオフ電圧TVoffは普通の動作時のゲートオフ電圧Voffより電圧レベルが低い。

【0024】

ゲート制御信号CONT1は、ゲート駆動部400の動作を制御するための信号であって、ゲート駆動部400の動作を開始する垂直開始信号、ゲートオン電圧Vonの出力時期を決めるゲートクロック信号、およびゲートオン電圧Vonのパルス幅を決める出力ネーブル信号などを含むことができる。

【0025】

階調電圧発生部800は、普通の動作時には電源供給装置700から供給される駆動電圧AVDDを電圧分配して、複数の階調電圧GVをデータ駆動部500に供給し、テスト動作時にはテスト用駆動電圧TAVDDを電圧分解して、テスト用階調電圧TGVを供給する。

【 0 0 2 6 】

データ駆動部 5 0 0 は、信号制御部 6 0 0 からデータ制御信号 $C O N T 2$ を受信して動作し、階調電圧発生部 8 0 0 から供給される複数の階調電圧 $G V$ またはテスト用階調電圧 $T G V$ のうちの映像信号に対応する映像データ電圧を選択して、データ線 $D_1 \sim D_m$ に印加する。データ制御信号 $C O N T 2$ は、データ駆動部 5 0 0 の動作を制御する信号であって、データ駆動部 5 0 0 の動作を開始する水平開始信号、データ電圧の出力を指示する出力指示信号などを含む。

【 0 0 2 7 】

ゲート駆動部 4 0 0 またはデータ駆動部 5 0 0 は、複数の駆動集積回路チップの形態で液晶パネルアセンブリ 3 0 0 上に直接取り付けられたり、可撓性印刷回路フィルム (*flexible printed circuit film*) (図示せず) 上に取り付けられたりして、テープキャリアパッケージ (*tape carrier package*) の形態で液晶パネル 3 0 0 に取り付けられ得る。その一方、ゲート駆動部 4 0 0 またはデータ駆動部 5 0 0 は、表示信号線 $G_1 \sim G_n$, $D_1 \sim D_m$ とスイッチング素子 Q_1 などと共に液晶パネルアセンブリ 3 0 0 に集積されてもよい。

10

【 0 0 2 8 】

信号制御部 6 0 0 は、内部コネクタ 7 5 0 を介して伝送される R , G , B 映像信号およびこれらの表示を制御する入力制御信号を受信して、ゲート制御信号 $C O N T 1$ およびデータ制御信号 $C O N T 2$ を生成して、各々ゲート駆動部 4 0 0 およびデータ駆動部 5 0 0 に供給する。

20

【 0 0 2 9 】

電源供給装置 7 0 0 は、内部コネクタ 7 5 0 から電源電圧 V_{dd} が供給されて、液晶表示装置 1 0 の動作に必要な電圧を供給する。図 3 および図 4 を参照してより具体的に説明すれば、電源供給装置 7 0 0 は、普通の動作時には駆動電圧 $A V D D$ 、ゲートオン電圧 V_{on} 、およびゲートオフ電圧 V_{off} を供給する。一方、テスト動作時には普通の動作時の駆動電圧 $A V D D$ およびゲートオン電圧 V_{on} より各々電圧レベルの高いテスト用駆動電圧 $T A V D D$ およびテスト用ゲートオン電圧 $T V_{on}$ を供給し、普通の動作時のゲートオフ電圧 V_{off} より電圧レベルの低いテスト用ゲートオフ電圧 $T V_{off}$ を供給する。テスト動作時には内部コネクタ 7 5 0 の $N C$ ピン $N C$ とグラウンドピン $G N D$ とが電氣的に接続され、普通の動作時には内部コネクタ 7 5 0 の $N C$ ピン $N C$ とグラウンドピン $G N D$ とが電氣的に接続されない。すなわち、内部コネクタ 7 5 0 の $N C$ ピン $N C$ とグラウンドピン $G N D$ とが電氣的に接続されるか否かに応じて、電源供給装置 7 0 0 は、駆動電圧 $A V D D$ 、ゲートオン電圧 V_{on} 、およびゲートオフ電圧 V_{off} を供給し、あるいは駆動電圧 $A V D D$ およびゲートオン電圧 V_{on} より各々電圧レベルの高いテスト用駆動電圧 $T A V D D$ およびテスト用ゲートオン電圧 $T V_{on}$ を供給し、普通の動作時のゲートオフ電圧 V_{off} より電圧レベルの低いテスト用ゲートオフ電圧 $T V_{off}$ を供給する。これに関する詳細な説明は以下のとおりである。

30

【 0 0 3 0 】

図 5 は図 1 の電源供給装置を説明するためのブロック図であり、図 6 は図 5 のブースト部とフィードバック電圧生成部を説明するための回路図であり、図 7 は図 5 の $P W M$ 信号発生器を説明するためのブロック図であり、図 8 は図 5 のゲートオン電圧生成部およびゲートオフ電圧生成部を説明するための回路図である。

40

【 0 0 3 1 】

図 5 に示すように、電源供給装置 7 0 0 は、ブースト部 7 2 0、ゲートオン電圧生成部 7 3 0、ゲートオフ電圧生成部 7 4 0、およびフィードバック電圧生成部 7 1 0 を含む。

【 0 0 3 2 】

内部コネクタ 7 5 0 の電源電圧ピン V_{dd} はブースト部 7 2 0 に接続され、 $N C$ ピン $N C$ はフィードバック電圧生成部 7 1 0 に接続され、グラウンドピン $G N D$ はゲートオフ電圧生成部 7 4 0 に接続される。

【 0 0 3 3 】

50

まず、ブースト部720は電源電圧V_{dd}をブーストして、フィードバック電圧F_Bの電圧レベルに応じて電圧レベルが可変する駆動電圧A_{VDD}およびパルス信号PULSEを出力する。例えば、フィードバック電圧F_Bの電圧レベルが減少すれば、駆動電圧A_{VDD}およびパルス信号PULSEの電圧レベルは上昇し、フィードバック電圧F_Bの電圧レベルが上昇すれば、駆動電圧A_{VDD}およびパルス信号PULSEの電圧レベルは減少する。内部コネクタ750のNCピンNCとグラウンドピンGNDとが電氣的に接続されると、フィードバック電圧生成部710はフィードバック電圧F_Bの電圧レベルを減少させる。すなわち、NCピンNCとグラウンドピンGNDとが電氣的に接続されると、フィードバック電圧生成部710は、NCピンNCとグラウンドピンGNDとが電氣的に接続されない場合より低いレベルのフィードバック電圧F_Bをブースト部720に供給し、ブースト部720は、普通の動作時の駆動電圧A_{VDD}およびパルス信号PULSEより高いレベルのテスト用駆動電圧T_{AVDD}と、パルス信号PULSEとを出力する。このようなブースト部720およびフィードバック電圧生成部710については、図6および図7を参照して後述する。

10

【0034】

ゲートオン電圧生成部730は、普通の動作時には駆動電圧A_{VDD}をパルス信号PULSEの電圧レベルだけシフトしてゲートオン電圧V_{on}を出力し、テスト動作時には、すなわちNCピンNCとグラウンドピンGNDとが電氣的に接続されると、テスト用ゲートオン電圧T_{Von}を出力する。このようなゲートオン電圧生成部730については図8を参照して後述する。

20

【0035】

ゲートオフ電圧生成部740は、普通の動作時にはグラウンド電圧GNDをパルス信号PULSEの電圧レベルだけシフトしてゲートオフ電圧V_{off}を出力し、テスト動作時には、すなわちNCピンNCとグラウンドピンGNDとが電氣的に接続されると、テスト用ゲートオフ電圧T_{Voff}を出力する。このようなゲートオフ電圧生成部740については図8を参照して後述する。

【0036】

図6を参照して、ブースト部720とフィードバック電圧生成部710についてより詳細に説明する。まず、フィードバック電圧生成部710を説明すれば、フィードバック電圧生成部710は、駆動電圧A_{VDD}を電圧分配する第1抵抗R₁および第2抵抗R₂と、オプション抵抗R_{__OP}とを含む。第1抵抗R₁は駆動電圧A_{VDD}とフィードバック電圧F_Bとの間に接続され、第2抵抗R₂はフィードバック電圧F_Bとグラウンド電圧との間に接続される。オプション抵抗R_{__OP}の一端はフィードバック電圧F_Bに接続され、他端は内部コネクタ750のNCピンNCに接続される。

30

【0037】

NCピンNCとグラウンドピンGNDとが電氣的に接続されなければ、オプション抵抗R_{__OP}はフローティング状態になり、フィードバック電圧F_Bは、駆動電圧A_{VDD}が第1抵抗R₁と第2抵抗R₂によって電圧分配された電圧レベルになる。すなわち、NCピンNCとグラウンドピンGNDとが電氣的に接続されなければ、普通の動作としてブースト部720は駆動電圧A_{VDD}を出力する。

40

【0038】

テスト時には、NCピンNCとグラウンドピンGNDとが電氣的に接続され、オプション抵抗R_{__OP}の他端はグラウンド電圧に接続されて、第2抵抗R₂と並列に接続される。したがって、フィードバック電圧F_Bとグラウンド電圧との間の抵抗値は減少して、フィードバック電圧F_Bの電圧レベルは減少する。フィードバック電圧F_Bレベルが減少すれば、ブースト部720は、普通の動作時の駆動電圧A_{VDD}およびパルス信号PULSEより高いレベルのテスト用駆動電圧T_{AVDD}およびパルス信号PULSEを出力する。したがって、電源供給装置は、高い電圧レベルのテスト用駆動電圧T_{AVDD}、テスト用ゲートオン電圧V_{on}、およびテスト用ゲートオフ電圧V_{off}を供給するようになる。ここで、NCピンNCとグラウンドピンGNDとは、伝導性の接続部材CM、例えばケー

50

ブルなどによって電氣的に接続されてもよい。

【0039】

ブースト部720は、図6に示すように、ブーストコンバータであって、内部コネクタ750から供給された電源電圧V_{dd}が印加されるインダクタLと、インダクタLにアノードが接続され、駆動電圧AV_{DD}にカソードが接続される第1ダイオードD1と、第1ダイオードD1と接地との間に接続される第1キャパシタC1と、第1ダイオードD1のアノード端子に接続されるPWM(Pulse Width Modulation)信号発生器725を含む。ここで、ブーストコンバータは、ブースト部720の一例であって、他種のコンバータであり得る。ただし、図6に示すものとは異なり、電圧分圧器(ディバイダ、図示せず)を介して電源電圧V_{dd}より低い電圧がブースト部720に供給されてもよい。

10

【0040】

動作について説明すれば、PWM信号発生器725から出力されたPWM信号PWMがハイレベルである場合にスイッチング素子Q2がターンオンし、インダクタLの電流、電圧特性に応じてインダクタLの両端に印加される電源電圧V_{dd}に比例して、インダクタLを流れる電流I_Lが徐々に増加する。

【0041】

PWM信号PWMがローレベルであれば、スイッチング素子Q2がターンオフし、インダクタLを流れる電流I_Lは第1ダイオードD1を介して流れて、第1キャパシタC1の電流、電圧特性に応じて第1キャパシタC1に電圧が充電される。したがって、電源電圧V_{dd}が一定電圧に昇圧して、電源供給装置700に出力される。ここで、PWM信号PWMは、フィードバック電圧FBの電圧レベルに応じてデューティ比(duty ratio)が変わるが、PWM信号PWMのデューティ比によってインダクタLに流れる電流の量が変わるようになり、これに伴って駆動電圧AV_{DD}およびパルス信号PULSEが昇圧したりあるいは降圧したりする。

20

【0042】

図7を参照してPWM信号発生器725がフィードバック電圧FBの電圧レベルに応じてデューティ比が可変するPWM信号PWMを出力する動作について説明すれば、オシレータ726は一定の周波数の基準クロック信号RCLKを発生する。比較器727は、オシレータ726から生成された基準クロック信号RCLKとフィードバック電圧FBとを比較して、フィードバック電圧FBのレベルが基準クロック信号RCLKのレベルより大きい場合はハイレベルを出力し、小さい場合はローレベルを出力して、PWM信号PWMを生成する。ここで基準クロック信号RCLKの周波数は一定であるため、フィードバック電圧FBのレベルに応じてPWM信号PWMのデューティ比が変わる。ただし、PWM信号発生器725はこれに限定されず、フィードバック電圧FBに応じてデューティ比が変わるPWM信号PWMを発生する他種の回路であってもよい。

30

【0043】

すなわち、ブースト部720は、NCピンNCとグラウンドピンGNDとが電氣的に接続されると、普通の動作時より電圧レベルの高いパルス信号PULSEとテスト用駆動電圧TAV_{DD}とを出力する。

40

【0044】

図8を参照して、ゲートオン電圧生成部730およびゲートオフ電圧生成部740がチャージポンプ回路である場合を例に挙げて説明する。

【0045】

ゲートオン電圧生成部730は、第2および第3ダイオードD2, D3と第2および第3キャパシタC2, C3を含む。第2ダイオードD2のアノードに普通の動作時の駆動電圧またはテスト用駆動電圧TAV_{DD}が供給され、第2ダイオードD2のカソードは第1ノードN1に接続される。第2キャパシタC2は、第1ノードN1とパルス信号PULSEが印加される第2ノードN2との間に接続される。第3ダイオードD3のアノードは第1ノードN1に接続され、第3ダイオードD3のカソードは普通の動作時のゲートオン電

50

圧 V_{on} またはテスト用ゲートオン電圧 $T V_{on}$ を出力する。第3キャパシタ C_3 は、第2ダイオード D_2 のアノードと第3ダイオード D_3 のカソードとの間に接続される。ただし、これに限定されず、3つ以上のダイオードと3つ以上のキャパシタとの組み合わせであってもよい。

【0046】

動作について説明すれば、パルス信号 $PULSE$ が第2キャパシタ C_2 に供給されると、第1ノード N_1 は、普通の動作時には駆動電圧 $AVDD$ からパルス信号 $PULSE$ の電圧レベルだけ上昇したパルスを出し、テスト動作時にはテスト用駆動電圧 $TAVDD$ からパルス信号 $PULSE$ の電圧レベルだけ上昇したパルスを出し、第3ダイオード D_3 および第3キャパシタ C_3 は、第1ノード N_1 の電圧をクランプして、ゲートオン電圧 V_{on} またはテスト用ゲートオン電圧 $T V_{on}$ を出力する。すなわち、普通の動作時のゲートオン電圧 V_{on} は駆動電圧 $AVDD$ が略パルス信号 $PULSE$ の電圧レベルだけシフトしたDC電圧になり、テスト用ゲートオン電圧 $T V_{on}$ はテスト用駆動電圧 $TAVDD$ が略パルス信号 $PULSE$ の電圧レベルだけシフトしたDC電圧になる。

【0047】

ゲートオフ電圧生成部740は、第4および第5ダイオード D_4 , D_5 と第4および第5キャパシタ C_4 , C_5 とを含む。第4ダイオード D_4 のカソードにグラウンド電圧が供給され、第4ダイオード D_4 のアノードは第3ノード N_3 に接続される。第4キャパシタ C_4 は、第3ノード N_3 とパルス信号 $PULSE$ が印加される第2ノード N_2 との間に接続される。第5ダイオード D_5 のカソードは第3ノード N_3 に接続され、第5ダイオード D_5 のアノードはゲートオフ電圧 V_{off} またはテスト用ゲートオフ電圧 $T V_{off}$ を出力する。第5キャパシタ C_5 は、第4ダイオード D_4 のカソードと第5ダイオード D_5 のアノードとの間に接続される。ただし、ここに限定されず、3つ以上のダイオードと3つ以上のキャパシタの組み合わせであってもよい。

【0048】

動作について説明すれば、パルス信号 $PULSE$ が第4キャパシタ C_4 に供給されると、第3ノード N_3 はグラウンド電圧からパルス信号 $PULSE$ の電圧レベルだけ下降したパルスを出し、ここでパルス信号 $PULSE$ の電圧レベルは、上述したように、NCピン NC とグラウンドピン GND とが電氣的に接続されると、接続されない場合より上昇する。第5ダイオード D_5 および第5キャパシタ C_5 は、第3ノード N_3 の電圧をクランプして、ゲートオフ電圧 V_{off} またはテスト用ゲートオフ電圧 $T V_{off}$ を出力する。すなわち、ゲートオフ電圧 V_{off} またはテスト用ゲートオフ電圧 $T V_{off}$ は、略グラウンド電圧がパルス信号 $PULSE$ の電圧レベルだけシフトしたDC電圧になる。

【0049】

つまり、NCピン NC とグラウンドピン GND とが電氣的に接続されると、電源供給装置(図1の700)がテスト用駆動電圧 $TAVDD$ 、テスト用ゲートオン電圧 $T V_{on}$ 、およびテスト用ゲートオフ電圧 $T V_{off}$ を供給する。すなわち、高電圧をそれ自体で生成するため、別途の液晶表示装置のHVS検査装置が不要になる。

【0050】

図9を参照して、本発明の一実施形態に係る液晶表示装置のテスト用コネクタについて説明する。図9は、本発明の一実施形態に係る液晶表示装置のテスト用コネクタを説明するための液晶表示装置のテストシステムのブロック図である。図1に示す構成要素と同じ機能を有する構成要素に対しては同一の図面符号を用い、説明の便宜上、該当構成要素に関する詳細説明は省略する。

【0051】

図9に示すように、テストシステムは、テスト用信号 $R, G, B, DE, Hsync, Vsync, MCLK$ を供給する外部信号供給装置900と、外部信号供給装置900からテスト用信号 $R, G, B, DE, Hsync, Vsync, MCLK$ を液晶表示装置10に伝送する液晶表示装置のテスト用コネクタ760、および被テスト液晶表示装置10を含む。

10

20

30

40

50

【0052】

液晶表示装置10をテストするために、テスト用コネクタ760が液晶表示装置10の内部コネクタ750に接続され、テスト用コネクタ760が外部信号供給装置900に接続される。

【0053】

外部信号供給装置900は、テスト用映像信号R、G、Bと制御信号DE、Hsync、Vsync、MCLK、および電源電圧Vddおよびグラウンド電圧GNDを供給する。ここで、テスト用映像信号R、G、Bは液晶表示装置10の表示品質をテストするためにパターン化した信号であってもよい。

【0054】

テスト用コネクタ760は伝送部762、764と接続部766とを含む。伝送部762、764は、外部信号供給装置900からテスト用信号R、G、B、DE、Hsync、Vsync、MCLKが入力される入力端子762と、これらを液晶表示装置10に伝送する出力端子764とを含む。接続部766は、液晶表示装置の内部コネクタ750のNCピンNCに接続される第1接続端子P1とグラウンドピンGNDに接続される第2接続端子P2とを含む。ここで、第1接続端子P1と第2接続端子P2とは電氣的に接続されている。このようなテスト用コネクタ760は、テスト用信号R、G、B、DE、Hsync、Vsync、MCLKを液晶表示装置10の内部コネクタ750に供給する。また、テスト用コネクタ760は、外部信号供給装置900から電源電圧Vddと、グラウンド電圧GNDとが供給されて内部コネクタ750に供給することもでき、他の装置から供給され得るため、外部からの電源電圧Vddとグラウンド電圧GNDの入力は具体的に示していない。

【0055】

内部コネクタ750がテスト用コネクタ760に接続されると、NCピンNCとグラウンドピンGNDとが電氣的に接続されるため、電源供給装置700は、上述したように、テスト用駆動電圧TAVDD、テスト用ゲートオン電圧TVon、およびテスト用ゲートオフ電圧TVoffを供給する。

【0056】

信号制御部600はテスト用映像信号DATをデータ駆動部500に供給し、データ駆動部500はテスト用階調電圧TGのうちのテスト用映像信号DATに対応する映像データ電圧を液晶パネル300に供給する。

【0057】

つまり、テスト用コネクタ760によって、液晶表示装置10内部の電源供給装置700がそのもので高電圧のテスト用駆動電圧TAVDD、テスト用ゲートオン電圧TVon、およびテスト用ゲートオフ電圧TVoffを生成し、このようなテスト用電圧TAVDD、TVon、TVoffと、テスト用コネクタ760を介して外部から供給されるテスト用映像信号R、G、Bとを用いて液晶表示装置10をテストすることができる。

【0058】

以上、添付した図面を参照して本発明の実施形態を説明したが、本発明が属する技術分野で通常の知識を有する者であれば、本発明がその技術的思想や必須の特徴を変更せず、他の具体的な形態によって実施することができるということを理解できる。したがって、以上で記述した実施形態はすべての面で例示的なものであり、限定的なものではないことを理解しなければならない。

【産業上の利用可能性】

【0059】

本発明は、液晶表示装置、液晶表示装置のテスト用コネクタ、およびそのテスト方法に用いることができる。

【図面の簡単な説明】

【0060】

【図1】本発明の一実施形態に係る液晶表示装置およびそのテスト方法を説明するための

10

20

30

40

50

ブロック図である。

【図2】図1の1つの画素に対する等価回路図である。

【図3】図1のコネクタの1例を示す図である。

【図4】図1の電源供給装置を説明するためのグラフである。

【図5】図1の電源供給装置を説明するためのブロック図である。

【図6】図5のブースト部とフィードバック電圧生成部を説明するための回路図である。

【図7】図5のPWM信号発生器を説明するためのブロック図である。

【図8】図5のゲートオン電圧生成部およびゲートオフ電圧生成部を説明するための回路図である。

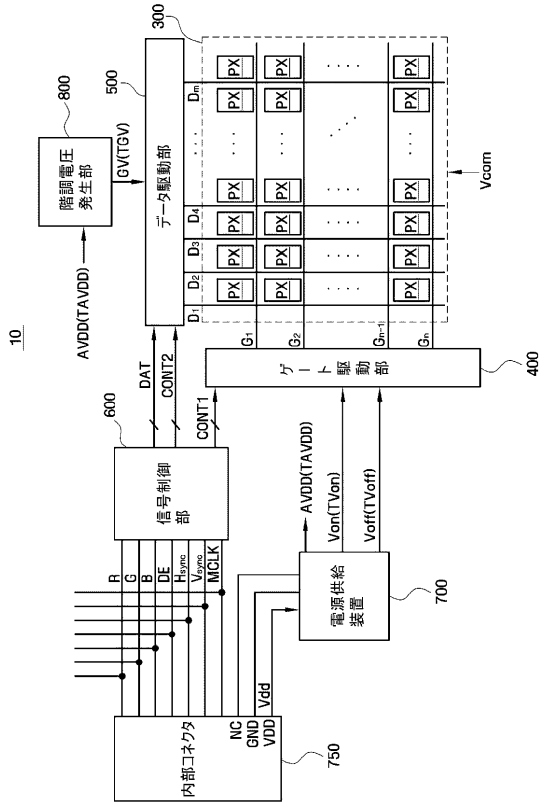
【図9】本発明の一実施形態に係る液晶表示装置のテスト用コネクタを説明するための液晶表示装置のテストシステムのブロック図である。 10

【符号の説明】

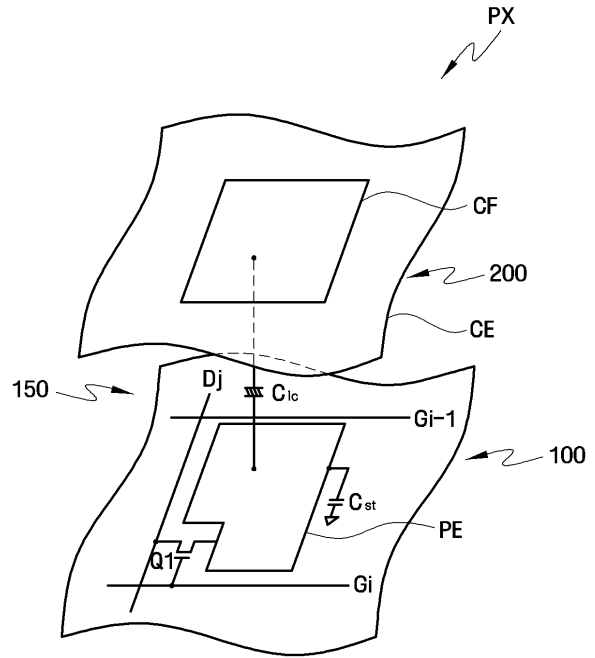
【0061】

10	液晶表示装置	
300	液晶パネル	
400	ゲート駆動部	
500	データ駆動部	
600	信号制御部	
700	電源供給装置	
710	フィードバック電圧生成部	20
720	ブースト部	
730	ゲートオン電圧生成部	
740	ゲートオフ電圧生成部	
750	内部コネクタ	
760	テスト用コネクタ	
800	階調電圧発生部	
900	外部信号供給装置	
NC	NCピン	
GND	グラウンドピン	

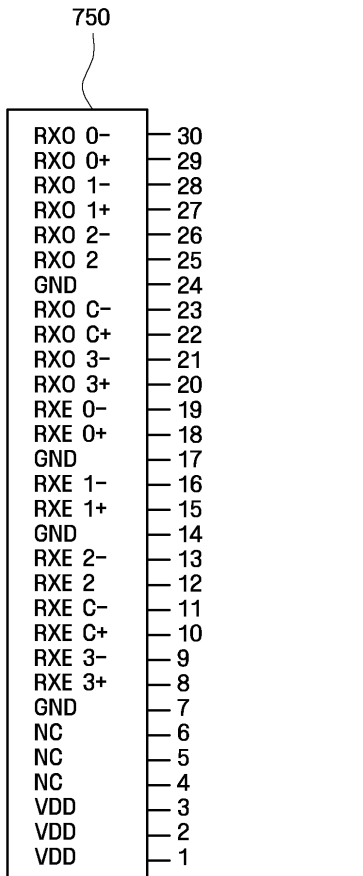
【図1】



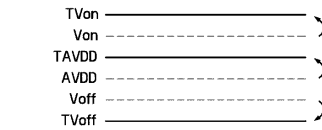
【図2】



【図3】

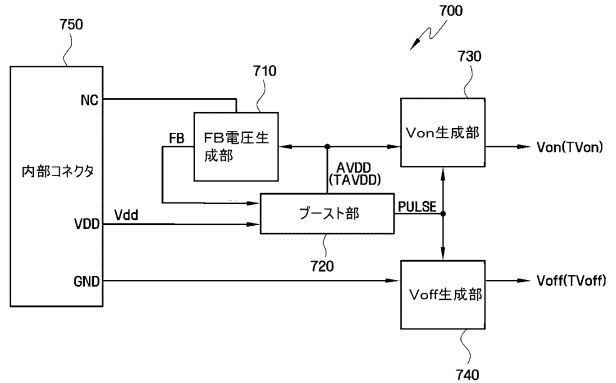


【図4】

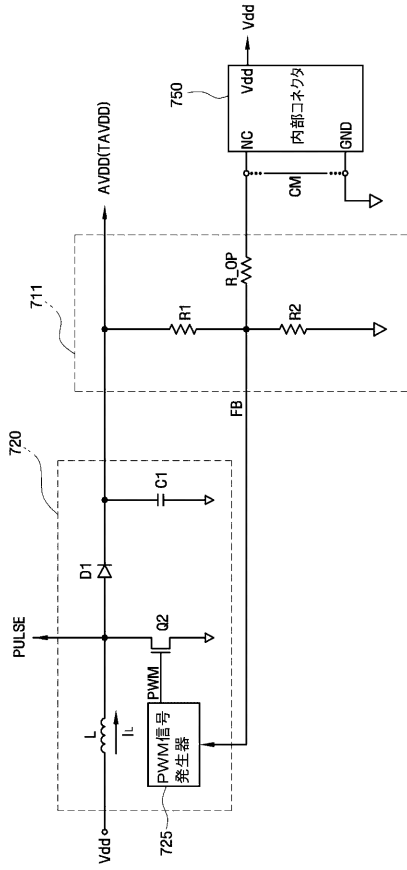


-----: 普通の動作時 (NCピンとグラウンドピンとが電氣的に接続されていない。)
 ————: テスト動作時 (NCピンとグラウンドピンとが電氣的に接続されている。)

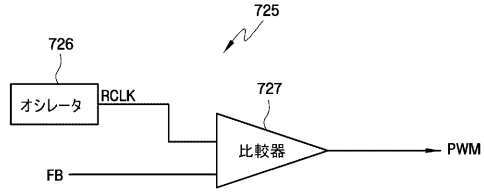
【図5】



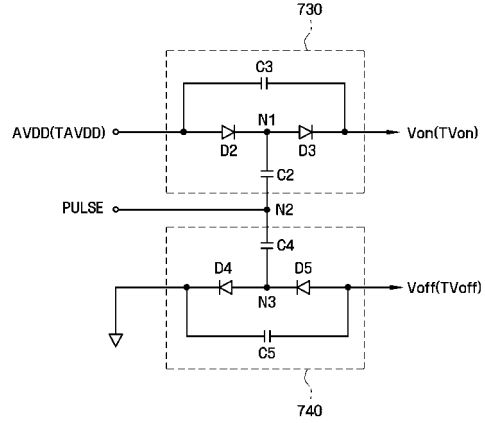
【図6】



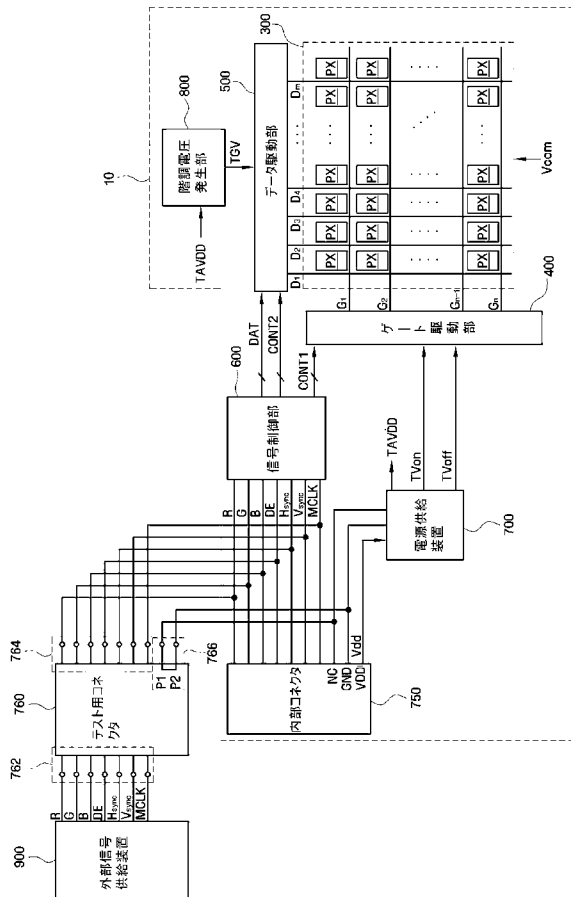
【図7】



【図8】



【図9】



フロントページの続き

審査官 中村 直行

- (56)参考文献 特開平08 - 202320 (JP, A)
特開2007 - 072285 (JP, A)
特開2007 - 155815 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G09G	3/00	-	3/38
G02F	1/13		
G02F	1/133		
G02F	1/1345		