

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2015年8月13日(13.08.2015)



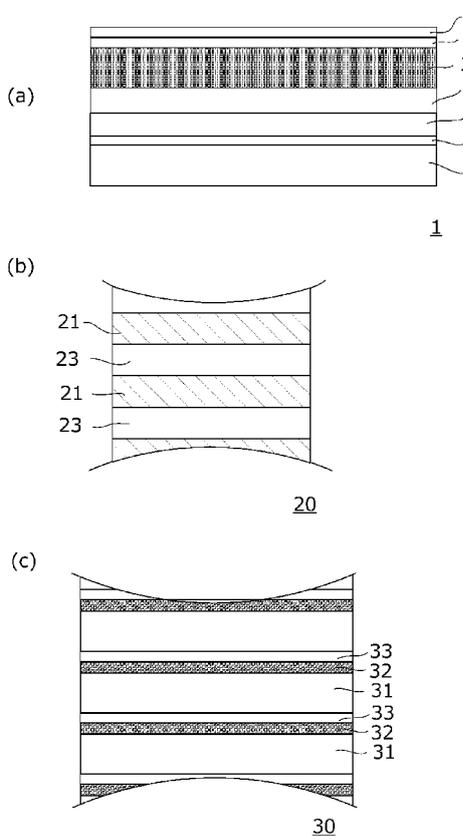
(10) 国際公開番号  
WO 2015/119066 A1

- (51) 国際特許分類:  
H01L 33/32 (2010.01) H01L 33/06 (2010.01)
- (21) 国際出願番号: PCT/JP2015/052791
- (22) 国際出願日: 2015年2月2日(02.02.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2014-020387 2014年2月5日(05.02.2014) JP
- (71) 出願人: ウシオ電機株式会社(USHIO DENKI KABUSHIKI KAISHA) [JP/JP]; 〒1008150 東京都千代田区大手町2丁目6番1号 Tokyo (JP).
- (72) 発明者: 三好 晃平(MIYOSHI, Kohhei); 〒6710224 兵庫県姫路市別所町佐土1194番地 ウシオ電機株式会社内 Hyogo (JP).
- (74) 代理人: 特許業務法人 ユニウス国際特許事務所 (UNIUS PATENT ATTORNEYS OFFICE); 〒5320011 大阪府大阪市淀川区西中島5丁目13-9 新大阪MTビル1号館 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,

[続葉有]

(54) Title: SEMICONDUCTOR LIGHT-EMITTING ELEMENT

(54) 発明の名称: 半導体発光素子



(57) Abstract: The purpose of the present invention is to provide a semiconductor light emitting element formed by growing an active layer in the c-axis direction and having a peak emission wavelength of at least 530nm, wherein the light emission efficiency is greater than the conventional art. In the present invention, a semiconductor light-emitting element has a peak emission wavelength of at least 530nm and includes: an n-type semiconductor layer; a super-lattice layer formed above the n-type semiconductor layer and composed of a laminated body of a plurality of nitride semiconductors having different band gaps; an active layer formed above the super-lattice layer; and a p-type semiconductor layer formed above the active layer. In the active layer, the following are layered: a first layer comprising  $In_{x1}Ga_{1-x1}N$  ( $0 \leq X1 \leq 0.01$ ); a second layer comprising  $In_{x2}Ga_{1-x2}N$  ( $0.2 < X2 < 1$ ); and a third layer comprising  $Al_{Y1}Ga_{1-Y1}N$  ( $0 < Y1 < 1$ ). At least the first layer and the second layer are cyclically formed.

(57) 要約: c軸方向に活性層を成長させて形成したピーク発光波長が530nm以上の半導体発光素子において、その発光効率を従来よりも高めることを目的とする。半導体発光素子は、ピーク発光波長が530nm以上であって、n型半導体層と、n型半導体層の上層に形成された異なるバンドギャップを持つ複数の窒化物半導体の積層体からなる超格子層と、超格子層の上層に形成された活性層と、活性層の上層に形成されたp型半導体層とを有する。活性層は、 $In_{x1}Ga_{1-x1}N$  ( $0 \leq X1 \leq 0.01$ ) で構成された第一層、 $In_{x2}Ga_{1-x2}N$  ( $0.2 < X2 < 1$ ) で構成された第二層、及び  $Al_{Y1}Ga_{1-Y1}N$  ( $0 < Y1 < 1$ ) で構成された第三層が積層され、少なくとも第一層及び第二層が周期的に形成されている。

WO 2015/119066 A1

MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, 添付公開書類:  
TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, — 國際調查報告 (條約第 21 條(3))  
KM, ML, MR, NE, SN, TD, TG).

## 明 細 書

発明の名称： 半導体発光素子

### 技術分野

[0001] 本発明は半導体発光素子に関し、特にピーク発光波長が530nm以上を示す半導体発光素子に関する。また、本発明はこのような半導体発光素子の製造方法に関する。

### 背景技術

[0002] 近年、可視光領域の発光波長を持つLEDを用いたプロジェクタや医療用検査装置の開発が進んでいる。可視光領域の発光波長を持つLEDとしては、従来GaP系の化合物半導体が主に用いられている。しかしGaP系の化合物半導体は、バンド構造が間接遷移型の半導体であり、遷移確率が低いことから発光効率の上昇は困難であった。そこで直接遷移型の半導体である窒化物半導体系の材料を用いた、可視光領域のLEDの開発が進められている。

[0003] 可視光領域の発光に関し、特に530nm以上の波長域は高効率化が難しく、発光効率が著しく低下することが知られている。図15は、ピーク発光波長と内部量子効率の関係を示すグラフであり、横軸がピーク発光波長に対応し、縦軸が内部量子効率（IQE）に対応する。図15によれば、ピーク発光波長が520nmを超えると内部量子効率が急激に低下していることが確認できる。このように内部量子効率が低下する波長領域は「グリーンギャップ領域」と呼ばれ、GaP系や窒化物半導体系に関わらず、かかる波長領域において効率が低下することが問題となっている。このため、このグリーンギャップ領域において、内部量子効率を高めて発光効率を高めることが要請されている。

[0004] 特に530nm以上の波長域において発光効率が低下する理由の一つに、ピエゾ電界に起因した活性層内での電子と正孔の再結合確率の低下が挙げられる。この点につき、窒化物半導体を例に挙げて説明する。

- [0005] GaNやAlGaNなどの窒化物半導体は、ウルツ鉱型結晶構造（六方晶構造）を有している。ウルツ鉱型結晶構造の面は、4指数表記（六方晶指数）にて、 $a_1$ 、 $a_2$ 、 $a_3$ 及び $c$ で示される基本ベクトルを用いて結晶面や方位が表される。基本ベクトル $c$ は、 $[0001]$ 方向に延びており、この方向は「 $c$ 軸」と呼ばれる。 $c$ 軸に垂直な面は「 $c$ 面」又は「 $(0001)$ 面」と呼ばれる。
- [0006] 従来、窒化物半導体を用いて半導体発光素子を作製する場合、窒化物半導体結晶を成長させる基板として、 $c$ 面基板を主面に有する基板が使用される。実際にはこの基板上に低温下でGaN層を成長させ、更にその上層に窒化物半導体層を成長させる。なお、発光に寄与する層を構成する活性層としては、GaNとInNの混晶であるInGaNが用いられるのが一般的である。
- [0007] ここで、GaNとInNには格子定数に差が存在する。具体的には、 $a$ 軸方向に関し、GaNの格子定数は $0.3189\text{ nm}$ である一方、InNの格子定数は $0.354\text{ nm}$ である。このため、GaN層より上層にGaNよりも格子定数の大きいInNを含むInGaN層を成長させると、InGaN層は成長面と垂直方向に圧縮歪みを受ける。このとき、正電荷を持つGa及びInと負電荷を持つNとの分極のバランスが崩れ、 $c$ 軸方向に沿った電界が発生する（ピエゾ電界）。ピエゾ電界が活性層に発生すると、この活性層のバンドが曲がって電子と正孔の波動関数の重なり度合いが小さくなり、活性層内での電子と正孔の再結合確率が低下する（いわゆる「量子閉じ込めシュタルク効果」）。これにより、内部量子効率が低下する。
- [0008] 発光波長を $530\text{ nm}$ 以上にするためには、当該波長に応じたバンドギャップエネルギーを実現するために活性層に含まれるIn組成を高める必要がある。しかし、In組成を高めると圧縮歪みが大きくなるため、ピエゾ電界が大きくなる。この結果、内部量子効率が更に低下する。
- [0009] このような課題を受け、非極性面、例えば $[10\bar{1}0]$ 方向に垂直な、 $m$ 面と呼ばれる $(10\bar{1}0)$ 面を表面に有する基板を使用して活性層を成

長ささせることで、活性層にピエゾ電界を生じさせないようにした発光素子が検討されている（例えば、特許文献1参照）。

## 先行技術文献

## 特許文献

[0010] 特許文献1：特開2013-230972号公報

## 発明の概要

### 発明が解決しようとする課題

[0011] しかし、例えば365nmといった他の波長域においては、c軸方向に活性層を成長させた場合の方が高い発光効率が示されており、ピエゾ電界の問題を緩和することができれば530nm以上の波長域においても同様の効果が期待される。本発明は、このような観点から、c軸方向に活性層を成長させて形成したピーク発光波長が530nm以上の半導体発光素子において、その発光効率を従来よりも高めることを目的とする。

### 課題を解決するための手段

[0012] 本発明は、ピーク発光波長が530nm以上の半導体発光素子であって、  
n型半導体層と、  
前記n型半導体層の上層に形成された、異なるバンドギャップを持つ複数の窒化物半導体の積層体からなる超格子層と、  
前記超格子層の上層に形成された活性層と、  
前記活性層の上層に形成されたp型半導体層とを有し、  
前記活性層は、 $In_{x1}Ga_{1-x1}N$  ( $0 \leq x1 \leq 0.01$ ) で構成された第一層、 $In_{x2}Ga_{1-x2}N$  ( $0.2 < x2 < 1$ ) で構成された第二層、及び $Al_{y1}Ga_{1-y1}N$  ( $0 < y1 < 1$ ) で構成された第三層が積層され、少なくとも前記第一層及び前記第二層が周期的に形成されていることを特徴とする。

[0013] なお、以下において、組成を特に明記する必要がない場合には、適宜「AlGa<sub>n</sub>N」、「InGa<sub>n</sub>N」等によって表記する。

[0014] 第三層を構成するAlGa<sub>n</sub>NはGa<sub>n</sub>NとAlNの混晶であり、結晶サイズ

の違いなどから正電荷を持つGa及びAlと負電荷を持つNとの分極のバランスが崩れ、c軸方向に沿った電界が発生する（自発分極）。AlGaInNの自発分極による電界がInGaInNとは反対方向に加わる結果、AlGaInN由来の電界は、InGaInN由来のピエゾ電界を打ち消す方向に発生する。つまり、活性層がAlGaInNで構成された第三層を有することで、活性層に対して生じるピエゾ電界が緩和され、従来よりも活性層のバンドの曲がり小さくすることができる。この結果、活性層における電子と正孔の再結合確率の低下が従来よりも緩和され、内部量子効率が向上する。

[0015] また、n型半導体層と活性層の間に、異なるバンドギャップを持つ複数の窒化物半導体の積層体からなる超格子層を設けている。これにより、結晶を歪ませることが可能となり、In組成の高いInGaInNで構成された第二層を含む活性層に対する格子歪みを緩和させる効果が得られる。

[0016] 530nm以上のピーク発光波長を実現するためには、活性層に含まれるInGaInNのIn組成を高める必要がある点については上述した。ところで、InGaInNにおいてIn組成を高めるためには、GaInを成長させる温度よりも低く設定する必要がある、これはIn組成を高くするほど顕著となる。なぜなら、InGaInNの蒸気圧が低いため、高い温度で成長させると、結晶中にInが取り込まれにくくなるからである。例えば、ピーク発光波長が450nm程度の青色光を発する活性層を形成する場合と比較して、ピーク発光波長が530nm以上の光を発する活性層を実現するためには、成長温度を50℃程度低くしなければならない。

[0017] ところで、従来の半導体発光素子においては、活性層とp型半導体層の間に電子ブロック層（EB層とも呼ばれる。）を設けるのが一般的である。これは、n型半導体層から活性層へ注入される電子が活性層を越えてp型半導体層内に入る（「オーバーフロー」とも呼ばれる。）ことで再結合確率が低下してしまうのを防止する目的で設けられる。活性層へのキャリア注入効率を高くするために活性層の障壁層にSiドーピングが行われる場合があるが、このときオーバーフロー現象が顕著に現れる。

- [0018] この理由は以下の通りである。活性層よりも先に成長させる n 型半導体層は活性化エネルギーが低いため、n 型不純物 (Si など) の高い活性化率が実現される。これに対し、上述したように、InGa<sub>N</sub>を含む活性層の形成後に成長させる p 型半導体層は、活性化エネルギーが高いことに加えて低温下で成長させる必要があるため、p 型不純物 (Mg など) の活性化率が低くなる。この結果、p 型不純物濃度よりも n 型不純物濃度が高くなり、正孔と再結合せずにオーバーフローする電子が増加してしまう。
- [0019] このような現象を防ぐ観点から、従来の構成において、活性層と p 型半導体層の間に電子ブロック層を設けるのは極めて有用である。
- [0020] 具体的には、電子ブロック層として、活性層や p 形半導体層などの他の層よりもエネルギーバンドギャップの大きい材料を用いることで、活性層から p 形半導体層へ流れる電子に対する障壁を構成する。これにより、n 型半導体層から注入される電子の p 型半導体層へのオーバーフローを防ぎ、電子を活性層内に閉じ込めることで、再結合確率の低下を防止させる狙いがある。
- [0021] 上述したように、530nm 以上のピーク発光波長を実現するためには、In 組成を高めるべく活性層の成長温度を低くしなければならないことから、電子ブロック層の成長温度もこの影響を受けて低くしなければならない。なぜなら、もし電子ブロック層の成長温度を高く設定すると、活性層を形成する InGa<sub>N</sub>が高温に耐えられず、結晶が破壊されてしまうおそれがあるからである。
- [0022] 従来の電子ブロック層は p-AI Ga<sub>N</sub>で構成される。しかしながら、低温下で AI Ga<sub>N</sub>を成長させると III 族と V 族との寄生反応によって AI が Ga<sub>N</sub>に十分に取り込まれず、高い AI 組成の AI Ga<sub>N</sub>が形成されなばかりか、異常成長によってピットが発生して膜質が低下する。この結果、素子抵抗が上昇してしまう。なお、電子ブロック層を p 型化するために Mg がドーピングされることがあるが、Mg をドーピングした電子ブロック層を低温下で成長させると、Mg の活性化率も低下するため、やはり素子抵抗は上昇してしまう。また、発生したピットが非発光中心を形成してしまい、同一電流を

供給したときの光出力が低下してしまう。

[0023] 本発明の構成によれば、活性層としてAlGaInNで構成された第三層を有する。GaInNのバンドギャップエネルギーが約3.4 eV、InNのバンドギャップエネルギーが約0.7 eV、AlInNのバンドギャップエネルギーが約6.2 eVである。このため、活性層において、GaInN又はIn比率の低いInGaInNで構成された第一層が障壁層を構成し、第一層よりもIn比率の高いInGaInNで構成された第二層が発光層を構成するのに対し、AlGaInNで構成された第三層は、第一層よりもエネルギーバンドギャップが高く、電子の移動を妨げる機能を実現させるための層として機能する。

[0024] つまり、第三層は、上述したようにInGaInNのピエゾ電界を緩和させる機能を有するのみならず、n型半導体層から活性層を越えてp型半導体層内へと電子がオーバーフローするのを抑制する機能も有する。この結果、従来のように電子ブロック層を別途備えなくとも、電子のオーバーフローに伴う電子と正孔の再結合確率の低下が緩和される。従って、第二層のIn組成を高くしてもその後の成長過程でInGaInNの結晶が破壊されることがなく、発光効率の高いピーク発光波長が530 nm以上の半導体発光素子の実現できる。

[0025] 上記構成において、前記第二層は、膜厚が2.4 nm以上2.8 nm以下の $\text{In}_{x_2}\text{Ga}_{1-x_2}\text{N}$  ( $0.28 \leq x_2 \leq 0.33$ )で構成することができる。

[0026] 一般に、半導体発光素子では、注入する電流密度を低くするほど外部量子効率が向上し、発光波長は長波長側にシフトすることが知られている。しかし、市場は素子の小型化を要求するため、高い電流密度を注入してもピーク発光波長が530 nm以上を示す半導体発光素子を実現する必要性は高い。

[0027] 第二層として上記数値範囲の条件で構成したところ、注入する電流密度を $50 \text{ A/cm}^2$ と高くした場合であっても、ピーク発光波長が530 nm以上、特にピーク発光波長が540 nm以上570 nm以下の高出力の発光素子の実現された。なお、注入する電流密度を $25 \text{ A/cm}^2$ とした場合において

も、やはり同様に高出力の発光素子が実現できた。

[0028] また、上記の構成において、前記第一層の膜厚を  $T_1$ 、前記第二層の膜厚を  $T_2$ 、前記第三層の膜厚を  $T_3$  としたときに、 $5 T_2 \leq T_1 \leq 10 T_2$ 、且つ、 $T_3 < T_2$  の関係を満たすように前記活性層を構成することができる。

[0029] 上述したように、 $In$  比率の高い  $InGaN$  で構成された第二層は、低い成長温度で成長させなければならない。活性層は、第一層、第二層及び第三層が積層され、少なくとも第一層及び第二層が周期的に積層されてなる構成であるため、必然的に第一層や第三層も、第二層の成長温度程度に低い温度で成長させる必要が生じる。

[0030] ここで、 $GaN$  又は  $In$  比率の低い  $InGaN$  からなる第一層を第二層と同等に低い成長温度で成長させると、結晶の品質が低下して光出力が低下する。しかし、ある程度の膜厚を積むと、結晶が二次元成長して良好なステップを形成することが可能となり、結晶品質が改善される。ところが、第一層をあまりに厚膜にし過ぎると、低温成長に起因した表面モフォロジーの悪化により光出力の低下を招く。よって、第一層の膜厚  $T_1$  を  $5 T_2 \leq T_1 \leq 10 T_2$  とすることで、高い光出力が実現できる。

[0031] 更に、電子のオーバーフローを防止する機能も有する第三層は、上述したように第一層や第二層よりもエネルギーバンドギャップが高いため、電子を当該第三層内でトンネルさせなければ  $p$  型半導体層側へと移動させることができない。このため、第三層の膜厚はある程度薄く形成する必要がある。第三層を、発光層を構成する第二層の膜厚よりも薄く構成することで、第三層内において電子を確実にトンネルさせることが可能となる。

[0032] ここで、上述したように、第二層の膜厚は  $2.4 \text{ nm}$  以上  $2.8 \text{ nm}$  以下で構成することができるので、これを踏まえると、第一層の膜厚は  $12 \text{ nm}$  以上  $28 \text{ nm}$  以下とすることができる。

[0033] また、前記活性層は、前記  $p$  型半導体層に近い位置において、前記第一層、前記第二層及び前記第三層が周期的に形成されてなり、前記  $n$  型半導体層

に近い位置において前記第一層及び前記第二層が周期的に形成されてなるものとしても構わない。

[0034] AlGaInによる第三層はバンドギャップエネルギーが大きく、第一層は第三層よりもバンドギャップエネルギーが小さい。そして、上述したようにAlGaInは自発分極による電界を有するため、エネルギーバンドに歪みが生じる。この結果、第三層と第一層の接合面近傍において、活性層の価電子帯のバンド図には溝が形成され、この溝に正孔が二次元的に蓄積される（「二次元正孔ガス」とも呼ばれる。）。この正孔は、二次元方向に高い移動度を有するため、p型半導体層側から活性層へと注入される正孔が活性層を越えるオーバーフロー現象が生じる可能性が考えられる。

[0035] 正孔のオーバーフロー現象が生じると、活性層とn型半導体層の間に形成されたGaIn/InGaInの超格子層のInGaIn領域に当該正孔が蓄積される。この結果、n型半導体層から注入された電子が、超格子層内において正孔と再結合し、所望以外の波長の光が生じる。この結果、活性層内で生じる光のピーク波長とは異なるピーク波長を示す光が生じることとなり好ましくない。特に、所望波長が530nm以上の場合、例えば青色光と比べて高い光出力が得られないため、異なるピーク波長の光（不所望光）が低出力で生じたとしても、所望波長の光に対する不所望光の出力比がある程度高い値を示してしまう。

[0036] 上記構成によれば、p型半導体層側には第三層が設けられているため、上述したようにInGaIn由来のピエゾ電界の緩和と電子のオーバーフロー抑制が実現され、n型半導体層側には第三層が設けられていないため、移動度の高い二次元正孔ガスが形成されず、正孔のオーバーフローが抑制される。

[0037] また、上記構成に加えて、前記超格子層と前記活性層の間に、窒化物半導体層で構成された正孔障壁層を有する構成とすることができる。これによれば、活性層をオーバーフローした正孔が超格子層内に流入することが抑制されるため、上述したようにGaIn/InGaInの超格子層内における不所望光の発生が抑制される。

- [0038] 正孔障壁層は、具体的にはSi濃度が $5 \times 10^{18} / \text{cm}^3$ 以上、 $5 \times 10^{19} / \text{cm}^3$ 以下の窒化物半導体層で構成することができる。これにより、超格子層と活性層間のエネルギーバンドギャップが十分に広げられるため、活性層をオーバーフローした正孔の超格子層側への移動が妨げられる。Si濃度を高くすればするほど、超格子層と活性層間のエネルギーバンドを平坦化することができる。これは、高濃度の不純物準位が形成されると、価電子帯は自由キャリアによってスクリーニングされることでエネルギーバンドが平坦化されるためである。この結果、エネルギーバンドギャップが広がり、正孔の超格子層側への移動を妨げる効果が高まる。ただし、Si濃度が $5 \times 10^{19} / \text{cm}^3$ を超えると、窒化物半導体層の表面が荒れるため、 $5 \times 10^{18} / \text{cm}^3$ 以上、 $5 \times 10^{19} / \text{cm}^3$ 以下のSi濃度とするのが好適である。なお、正孔障壁層としての $1 \times 10^{19} / \text{cm}^3$ 以上の極めて高いSi濃度を示す窒化物半導体層を、良好な表面状態で実現するためには、AlGaInを用いるのが好適である。
- [0039] 前記第三層は $\text{Al}_{Y1}\text{Ga}_{1-Y1}\text{N}$  ( $0.2 \leq Y1 \leq 0.5$ )で構成することができる。第三層のAl組成を20%より低くすると、活性層内において第二層のInGaIn由来のピエゾ電界を緩和する効果が十分に得られない。他方、第三層のAl組成を50%より高くすると、AlGaIn由来の自発分極による電界が強くなり過ぎてしまい、やはり好ましくない。
- [0040] 前記n型半導体層は、Si濃度が $3 \times 10^{19} \text{cm}^3$ 以上のAlGaInで構成することができる。
- [0041] n型半導体層としてGaInを用いた場合には、n型ドーパントとして注入されるSiの濃度を $1 \times 10^{19} / \text{cm}^3$ 以上にすると、原子結合の状態が悪化するなどの原因により、膜荒れが発生してしまうという現象が知られている。この膜荒れに起因した結晶状態の悪化により、極めて高濃度にSiをドーピングしても、比抵抗が十分に低下しないばかりか、表面が荒れ、白濁化する。
- [0042] これに対し、n型半導体層をAlGaInとした場合、Si濃度を $3 \times 10^{19} \text{cm}^3$ 以上、より詳細には $7 \times 10^{19} / \text{cm}^3$ 以上としても、膜荒れの問題が

生じないことが確認できた。この結果、 $n$ 型半導体層の抵抗値を低下させることが可能となるため、低い動作電圧によっても発光に必要な電流量を発光層に流すことができ、発光効率を向上させることが可能である。

- [0043] なお、上記構成において、  
前記超格子層が第四層と第五層の積層体で構成され、  
前記第五層は  $InGaN$  層であり、  
前記第四層は、 $GaN$  層、又は前記第五層より  $In$  組成の低い  $InGaN$  層であるものとしても構わない。

### 発明の効果

- [0044] 本発明によれば、 $c$  軸方向に活性層を成長させながらも、従来よりも発光効率の高い、ピーク発光波長が  $530\text{nm}$  以上の半導体発光素子の実現できる。

### 図面の簡単な説明

- [0045] [図1]半導体発光素子の第一実施形態の構造を模式的に示す断面図である。  
[図2]比較例の構造を模式的に示す断面図である。  
[図3A]  $Si$  濃度を  $1.5 \times 10^{19} / \text{cm}^3$  としたときの  $GaN$  の層表面の SEM 写真である。  
[図3B]  $Si$  濃度を  $7 \times 10^{19} / \text{cm}^3$  としたときの  $AlGaIn$  の層表面の AFM 写真である。  
[図4]室温下での  $AlGaIn$  の  $Si$  濃度と比抵抗の関係をプロットしたグラフである。  
[図5]実施例と比較例で半導体発光素子の  $I-V$  特性を比較したグラフである。  
。  
[図6]活性層を形成後、電子ブロック層を形成した場合としない場合とでの表面状態を比較した写真である。  
[図7]実施例と比較例で半導体発光素子の  $I-L$  特性を比較したグラフである。  
。  
[図8A]比較例に対応する半導体発光素子のエネルギーバンド図である。

[図8B]実施例に対応する半導体発光素子のエネルギーバンド図である。

[図9]第一層の膜厚と光出力の関係を示すグラフである。

[図10A]電流密度が $2.5 \text{ A/cm}^2$ の場合の第二層の膜厚と光出力の関係を示すグラフである。

[図10B]電流密度が $5.0 \text{ A/cm}^2$ の場合の第二層の膜厚と光出力の関係を示すグラフである。

[図11]アンドープの第一層を含む半導体発光素子と、Siドープされた第一層を含む半導体発光素子の光出力を比較したグラフである。

[図12]半導体発光素子の第二実施形態の構造を模式的に示す断面図である。

[図13]半導体発光素子の第二実施形態の構成におけるエネルギーバンド図である。

[図14]半導体発光素子の第三実施形態の構成におけるエネルギーバンド図である。

[図15]ピーク発光波長と内部量子効率の関係を示すグラフである。

### 発明を実施するための形態

[0046] 本発明の半導体発光素子及びその製造方法につき、図面を参照して説明する。

[0047] 以下の各図面において、図面の寸法比と実際の寸法比は必ずしも一致しない。以下の説明において、不純物濃度、膜厚、組成、及び多層構造体に係る周期数に関する数値はあくまで一例であり、これらの数値に限定されるものではない。また、「AlGa<sub>m</sub>N」という記述は、Al<sub>m</sub>Ga<sub>1-m</sub>N ( $0 < m < 1$ ) という記述と同義であり、AlとGaの組成比の記述を単に省略して記載したものであって、AlとGaの組成比が1:1である場合に限定する趣旨ではない。「InGa<sub>m</sub>N」という記述についても同様である。

[0048] また、本明細書では、主面に直交する方向につき、一方を「上方」、他方を「下方」と規定して説明するが、これは説明の便宜上の定義であり、上下を反転させてなる構成を排除する趣旨ではない。すなわち、素子に関する説明において、「ある層Aの上層に別の層Bが形成される」という記載は、こ

の素子の上下を反転させることで層Aの上層に層Bが位置する構成も含む趣旨である。

[0049] <第一実施形態>

本発明の半導体発光素子の第一実施形態につき、説明する。

[0050] [構造]

図1は、本発明の半導体発光素子の第一実施形態の構造を模式的に示す断面図である。図1において(a)は半導体発光素子1の構成を模式的に示した断面図である。半導体発光素子1は、n型半導体層15、n型半導体層15の上面に形成されたGa<sub>0.9</sub>In<sub>0.1</sub>Nの超格子層20、超格子層20の上面に形成された活性層30、及び活性層30の上層に形成されたp型半導体層43を有する(アンドープのGa<sub>0.9</sub>N層41については後述される。)。図1(b)は超格子層20の構成を模式的に示した断面図であり、図1(c)は活性層30の構成を模式的に示した断面図である。

[0051] 半導体発光素子1は基板11を有し、基板11の上面にアンドープのGa<sub>0.9</sub>N層13が形成され、アンドープのGa<sub>0.9</sub>N層13の上面に前記n型半導体層15が形成されている。基板11はサファイア基板又はGa<sub>0.9</sub>N基板で構成される。

[0052] アンドープのGa<sub>0.9</sub>N層13は、基板11のc面にエピタキシャル成長によって形成された層であり、例えば3000nmの膜厚で構成される。

[0053] n型半導体層15は、アンドープのGa<sub>0.9</sub>N層13の上面に形成されている。本実施形態では、n型半導体層15は、膜厚が2000nm、n型ドーパントとしてのSi濃度が $3 \times 10^{19} / \text{cm}^3$ 、Al組成が5%のAlGa<sub>0.9</sub>Nで構成される。

[0054] 超格子層20は、Ga<sub>0.9</sub>N/InGa<sub>0.1</sub>Nで構成され、n型半導体層15の上面に形成されている。本実施形態では、Ga<sub>0.9</sub>N層21とInGa<sub>0.1</sub>N層23が、いずれも膜厚が2.5nmで10周期積層されることで、超格子層20が形成されている。InGa<sub>0.1</sub>N層23のIn組成は7%であり、Ga<sub>0.9</sub>N層21及びInGa<sub>0.1</sub>N層23の双方にSi濃度が $1 \times 10^{18} / \text{cm}^3$ のドーピングが

施され、n型化されている。

[0055] 本実施形態では、活性層30は、 $\text{In}_{x_1}\text{Ga}_{1-x_1}\text{N}$  ( $0 \leq x_1 \leq 0.01$ ) で構成された第一層31、 $\text{In}_{x_2}\text{Ga}_{1-x_2}\text{N}$  ( $0.2 < x_2 < 1$ ) で構成された第二層32、及び $\text{Al}_{y_1}\text{Ga}_{1-y_1}\text{N}$  ( $0 < y_1 < 1$ ) で構成された第三層33が5周期積層されることで形成されている。具体的な一例としては、第一層31を膜厚20nmのアンダープGaNで形成し、第二層32を膜厚2.6nmでIn組成28%のアンダープInGaNで形成し、第三層33を膜厚1.5nmでAl組成45%のアンダープAlGaNで形成する。

[0056] GaNのバンドギャップエネルギーが約3.4eVであり、InNのバンドギャップエネルギーが約0.7eVであるため、GaN又はIn比率が1%以下のInGaNで構成された第一層31が障壁層を構成し、第一層31よりもIn比率の高いInGaNで構成された第二層32が発光層を構成する。また、AlNのバンドギャップエネルギーが約6.2eVであるため、AlGaNで構成された第三層33は、第一層31よりもエネルギーバンドギャップが高く、後述するように電子の移動を妨げる機能を発揮する。

[0057] 本実施形態では、活性層30の上面にアンダープのGaN層41が形成されている。これは最終障壁層を構成する。なお、このアンダープのGaN層41を活性層30に含めても構わない。アンダープのGaN層41は、活性層30における第一層31と同様、例えば膜厚20nmで形成される。

[0058] アンダープのGaN層41の上面にはp型半導体層43が形成されている。本実施形態では、p型半導体層43は、膜厚が100nm、p型ドーパントとしてのMg濃度が $3 \times 10^{19} / \text{cm}^3$ のp-GaNで構成される。なお、必要に応じてこのp-GaNの上層に高濃度p型のコンタクト層を設けることができる。

[0059] [検証]

上述した構成を示す半導体発光素子1による効果について検証する。なお、上述した数値条件で形成された半導体発光素子1を以下では「実施例」として説明する。

[0060] 図2は、実施例と対比するための比較例の構造を模式的に示す断面図である。なお、図1と同一の構成要素については、同一の符号を付している。図2において(a)は比較例の半導体発光素子60の構成を模式的に示した断面図である。比較例の半導体発光素子60は、基板11を有し、基板11の上層にアンドープのGaN層13を介してn型半導体層55が形成されている。実施例のn型半導体層15とは異なり、n型半導体層55はn-GaNで構成されている。

[0061] 比較例の半導体発光素子60は、n型半導体層55の上面にInGaN/GaNの超格子層20を有し、超格子層20の上面には活性層50を有する。この活性層50は、GaN層51とInGaN層52が周期的に積層された構成であり、ここでは実施例と同様に5周期としている。図2(b)は活性層50の構成を模式的に示した断面図である。なお、GaN層51の膜厚は実施例の第一層31と同様に20nmであり、InGaN層52の膜厚は実施例の第二層32と同様に2.5nmである。すなわち、比較例の半導体発光素子60は、実施例の半導体発光素子1と異なり、AlGaNで構成された第三層33に対応する層を備えていない。

[0062] 比較例の半導体発光素子60は、活性層50の上面にp-AlGaNで構成された電子ブロック層57を備え、この電子ブロック層57の上面にp-GaNで構成されたp型半導体層43を備える。

[0063] (I-V特性評価)

比較例の半導体発光素子60が備えるように、n型半導体層55としては従来GaNが用いられていた。GaNをn型化するためにSiを高濃度でドーピングする場合、Si濃度を $1 \times 10^{19} / \text{cm}^3$ 以上にすると、原子結合の状態が悪化するなどの原因により、膜荒れが発生してしまうという現象が知られている。図3Aは、Si濃度を $1.5 \times 10^{19} / \text{cm}^3$ としたときのGaNの層表面をSEM (Scanning Electron Microscope: 走査型電子顕微鏡) で撮影したものであるが、表面に荒れが生じていることが確認される。なお、不純物濃度を $1.3 \times 10^{19} / \text{cm}^3$ 、 $2.0 \times 10^{19} / \text{cm}^3$ としても同様に

表面の荒れが確認できた。

[0064] これに対し、 $n$ 型半導体層15としては、上述したようにAlGaInが用いられている。AlGaInの場合、ドーパされるSi濃度を $1 \times 10^{19} / \text{cm}^3$ より大きくしても膜荒れが発生しない。図3Bは、Si濃度を $7 \times 10^{19} / \text{cm}^3$ としたときのAlGaInの層表面をAFM (Atomic Force Microscopy: 原子間力顕微鏡) で撮影したものである。図3Bによれば、AlGaInの場合、Si濃度を $7 \times 10^{19} / \text{cm}^3$ としてもステップ状の表面 (原子ステップ) が確認されており、層表面に荒れが生じていないことが分かる。なお、Si濃度を $2 \times 10^{20} / \text{cm}^3$ としても、図3Bと同様の写真が得られた。また、構成材料としてAlとGaの組成を変化させて、上記のように高濃度でSiをドーパさせても同様に層表面に荒れが生じないことが確認された。

[0065] 図4は、室温下でAlGaInのSi濃度を変化させたときの、AlGaInのSi濃度と比抵抗の関係をプロットしたグラフである。比抵抗は、一般的に利用されるホール測定装置を用いて測定した。

[0066] 図4によれば、AlGaInにドーパするSi濃度を高めるほど、比抵抗が低下していることが分かる。膜荒れが生じている場合には、この荒れに起因して抵抗値が上昇するため、膜荒れが生じたSiドーパ濃度値を境に、比抵抗が増大することが想定される。つまり、この結果によれば、Si濃度を $2 \times 10^{20} / \text{cm}^3$ まで高めても、AlGaInに膜荒れが生じていないことが示唆される。

[0067] なお、GaNに対し、Siドーパ濃度を膜荒れが生じない上限値である $1 \times 10^{19} / \text{cm}^3$ のほぼ近傍の $9 \times 10^{18} / \text{cm}^3$ とした場合、その比抵抗は $5 \times 10^{-3} \Omega \cdot \text{cm}$ であった。つまり、GaNを用いた場合、比抵抗をこの値より大きく低下させることはできない。

[0068] この図4によれば、実施例の半導体発光素子1は、AlGaInで構成された $n$ 型半導体層15を備えるため、Si濃度を $3 \times 10^{19} \text{cm}^3$ 以上とすることができ、従来のGaNの比抵抗の下限値を大きく下回ることができる。この結果、素子抵抗を低下させることができ、必要な電圧を低下させることが

できる。

[0069] 図5は、実施例の半導体発光素子1と比較例の半導体発光素子60の電流電圧特性（I-V特性）を比較したグラフである。図5によれば、実施例の方が比較例よりも低い電圧で同一の電流値が実現されている。これにより、n型半導体層15をAlGaInで構成した半導体発光素子1によれば、低い電圧条件下でも十分な電流量が確保され、高い発光効率を実現できることが分かる。

[0070] (I-L特性評価)

比較例の半導体発光素子60は、電子ブロック層57を備えている。これは、「課題を解決するための手段」の項で上述したように、n型半導体層55から活性層50へ注入される電子が活性層50を越えてp型半導体層43内に入るのを防止する目的で設けられており、活性層50における再結合確率の低下を抑制する狙いがある。電子ブロック層57は、活性層50からp型半導体層43へ流れる電子に対する障壁を構成すべく、活性層50やp型半導体層43よりもエネルギーバンドギャップの高いAlGaInで構成される。

[0071] ここで、上述したように活性層50はInGaIn層52を有しており、活性層50で生成される光のピーク波長を530nm以上とするには、InGaIn層52のIn組成を例えば30%程度に高める必要がある。しかし、このためにはInGaIn層52の成長温度を一般的なGaInの成長温度よりは低温にする必要があり、これは、InGaIn層52を形成した後においても同様である。つまり、電子ブロック層57を形成するに際しては、InGaIn層52の結晶が破壊されない範囲内の低温下でAlGaInを成長させる必要がある。しかし、これに伴い、III族とV族との寄生反応に起因してAlがGaInに十分に取り込まれず、ピットが発生して膜質が低下する。

[0072] 図6は、InGaIn層52のIn組成を30%とした状態でInGaIn層52とGaIn層51の積層体である活性層50を形成後、電子ブロック層57を形成した場合と電子ブロック層57を形成しない場合とでの表面状態を

比較した写真である。図6(a)は、活性層50を形成した状態における表面状態の写真である。また、図6(b)は、活性層50を形成した後に、InGaIn層52の結晶状態を破壊しない範囲内の温度条件下（例えば880℃程度）で、AlGaInで構成された電子ブロック層57を形成した表面状態の写真である。いずれも、AFM（Atomic Force Microscopy：原子間力顕微鏡）によって撮影された写真である。

[0073] 図6(b)の写真は、図6(a)の写真よりも表面に黒い点の数が極めて多いことが見て取れる。この黒い点はピットに対応する。つまり、この写真から、電子ブロック層57としてのAlGaInを形成した際に極めて多数のピットが形成されていることが分かる。これは、上述したように、AlGaInを低温で成長させたことで寄生反応が生じていることを示唆するものである。

[0074] 図7は、実施例の半導体発光素子1と比較例の半導体発光素子60の電流発光出力特性（I-L特性）を比較したグラフである。図7によれば、同一電流を供給した状態の下で、実施例の方が比較例よりも高い光出力が実現できていることが分かる。

[0075] 上述したように、比較例の半導体発光素子60は、電子ブロック層57に多くのピット（欠陥）が形成されていると考えられる。このため、このピットが非発光中心となり、発光効率が低下しているものと推察される。

[0076] これに対し、実施例の半導体発光素子1は、比較例の半導体発光素子60よりも高い光出力が実現されている。これは、実施例の半導体発光素子1が備える活性層30が、AlGaInで構成された第三層33を備えることで、電子ブロック層57を設けなくても電子のオーバーフローが抑制されていることを示唆するものである。この理由につき、図8A及び図8Bのエネルギーバンド図を参照して説明する。

[0077] 図8Aは、活性層50にAlGaInで構成された第三層33を備えない素子（比較例に対応）のエネルギーバンド図であり、図8Bは、AlGaInで構成された第三層33を含む活性層20を備えた素子（実施例に対応）のエ

エネルギーバンド図である。いずれのエネルギーバンド図も、印加バイアスが 0 V の状態を示している。なお、図 8 A では、説明の都合上、電子ブロック層 5 7 を備えない構成のエネルギーバンド図を示している。

[0078] 図 8 A のエネルギーバンド図によれば、素子に電圧が印加されると、n 型半導体層 5 5 側から p 型半導体層 4 3 側に向けて電子が流入する。このとき、InGa<sub>0.5</sub>N<sub>0.5</sub>層 5 2 によって構成される井戸領域内に電子が蓄積されても、高い移動度を有する後続の電子に押し出されて高い確率で次々と InGa<sub>0.5</sub>N<sub>0.5</sub>層 5 2 の井戸領域を通過してしまう。これにより、井戸領域によって電子と正孔が再結合する確率が低下し、発光効率が低下する。このような現象が生じるため、比較例の半導体発光素子 6 0 は電子ブロック層 5 7 を備えていたが、電子ブロック層 5 7 を備えても光出力が低下することは上述した通りである。

[0079] これに対し、図 8 B のエネルギーバンド図によれば、活性層 3 0 が AlGa<sub>0.5</sub>N<sub>0.5</sub>で構成された第三層 3 3 を備えるため、活性層 3 0 の領域に第三層 3 3 に起因したエネルギー障壁が形成されている。素子に電圧が印加され、n 型半導体層 1 5 側から p 型半導体層 4 3 側に向けて流入した電子が InGa<sub>0.5</sub>N<sub>0.5</sub>によって構成される第二層 3 2 の井戸領域内に電子が取り込まれると、高い移動度を有する後続の電子が流入しても AlGa<sub>0.5</sub>N<sub>0.5</sub>で構成された第三層 3 3 の障壁に阻まれる。この結果、上層の GaN で構成される第一層 3 1 側に流出する確率を低下させることができる。つまり、活性層 3 0 と p 型半導体層 4 3 の間に電子ブロック層 5 7 を有しなくても、第三層 3 3 が電子ブロック層と同様の障壁機能を奏するため、高い再結合確率が実現される。なお、上述したように、第三層 3 3 の膜厚を 1 nm 程度と極めて薄い膜厚で構成しているため、再結合しなかった電子は第三層 3 3 をトンネリングでき、p 型半導体層 4 3 側に隣接する次の第二層 3 2 へと移動することができる。

[0080] 更に、図 8 A によれば、エネルギーバンドが傾いており、InGa<sub>0.5</sub>N<sub>0.5</sub>層 5 2 における伝導帯 6 2 と価電子帯 6 3 の重なりが低下している。これは、InGa<sub>0.5</sub>N<sub>0.5</sub>層 5 2 の In 組成が高いことから、ピエゾ電界に起因してエネルギ

ーバンドに曲がりが生じていることを表している。この結果、電子と正孔の波動関数の重なり度合いが小さくなり、InGa<sub>0.52</sub>N層52の井戸領域に電子が蓄積されていても、正孔との再結合確率が低下する。このことも光出力が低下する原因となる。

[0081] 例えば、図8Bの第一層31の領域と図8AのGa<sub>0.51</sub>N層51の領域とを対比すれば分かりやすいが、図8Bによれば図8Aと比べてエネルギーバンドの曲がり抑制されている。これは、第三層33を構成するAlGa<sub>0.51</sub>Nが、第二層32を構成するInGa<sub>0.51</sub>N由来のピエゾ電界を打ち消す方向の自発分極による電界を生じさせることによるものである。この結果、実施例の半導体発光素子1によれば、第二層32における伝導帯2と価電子帯3の重なり領域が十分に確保されるため、比較例の半導体発光素子60よりも電子と正孔の再結合確率を更に向上させることができる。

[0082] つまり、本発明の半導体発光素子1によれば、活性層30がAlGa<sub>0.51</sub>Nで構成された第三層33を備えることで、InGa<sub>0.51</sub>N由来のピエゾ電界を弱める機能と、電子のオーバーフローを抑制する機能を両立させることができる。これにより、活性層30とp型半導体層43の間に電子ブロック層を備えることなく電子と正孔の再結合確率が高められ、高い発光効率が実現される。

[0083] (第一層31の膜厚に関する考察)

図9は、第一層31の膜厚 $T_1$ を変化させて半導体発光素子1を複数作製し、各半導体発光素子1の光出力と膜厚 $T_1$ との関係をプロットしたグラフである。ここで、横軸は第一層31の膜厚 $T_1$ の、第二層32の膜厚 $T_2$ に対する相対値(すなわち、 $T_1/T_2$ )で規定している。なお、以下では、第一層31の膜厚 $T_1$ を単に「膜厚 $T_1$ 」と記載し、第二層32の膜厚 $T_2$ を単に「膜厚 $T_2$ 」と記載する。

[0084] 図9によれば、前記相対値が5以上10以下の範囲内においては、光出力が最も高く、前記相対値が10を超えた場合及び前記相対値が5を下回った場合に、光出力が低下していることが分かる。

[0085] 上述したように、InGa<sub>n</sub>Nで構成される第二層32は、高いIn組成を実現させるために一般的なGa<sub>n</sub>Nの成長温度よりも低温で成長させる必要があり、この結晶状態を破壊しないために、第一層31も低温で成長させる必要がある。このため、第一層31を形成する際には一般的なGa<sub>n</sub>Nの成長温度よりも低温でGa<sub>n</sub>Nを成長させなければならず、この結果Ga<sub>n</sub>N結晶の品質が低下してしまう。

[0086] しかし、第一層31をある程度以上の膜厚で形成すると、この結晶が二次元成長し良好なステップを形成することが可能となり、結晶品質が改善される。図9によれば、T<sub>1</sub>/T<sub>2</sub>を5以上とすることで、第一層31の結晶品質が改善され高い光出力が実現されたものと考えられる。一方で、第一層31をあまりに厚膜にし過ぎると、低温成長に起因した表面モフォロジーの悪化により光出力の低下を招く。図9によれば、T<sub>1</sub>/T<sub>2</sub>を15としたときに光出力が低下しており、この状態下では表面モフォロジーが悪化していることが示唆される。図9によれば、T<sub>1</sub>/T<sub>2</sub>を5以上10以下としたときは、光出力が大きく低下していないことから、少なくともT<sub>1</sub>/T<sub>2</sub>が10以下の範囲内においては表面モフォロジーが悪化していないものと推察される。

[0087] 上記の考察により、第一層31の膜厚T<sub>1</sub>を第二層32の膜厚T<sub>2</sub>に対して5倍以上10倍以下の値とするのが好ましいことが分かる。

[0088] (第二層32の膜厚に関する考察)

図10A及び図10Bは、第二層32の膜厚T<sub>2</sub>を変化させて半導体発光素子1を複数作製し、各半導体発光素子1の光出力と膜厚T<sub>2</sub>との関係をプロットしたグラフである。図10Aは、半導体発光素子1に対して供給する電流密度を25 A/cm<sup>2</sup>とした場合、図10Bは、半導体発光素子1に対して供給する電流密度を50 A/cm<sup>2</sup>とした場合にそれぞれ対応する。なお、プロットされた各点の近くに併記されている数値は、第二層32のIn組成の値を示している。

[0089] 上述したように、半導体発光素子1のピーク発光波長を530 nm以上の

長波長とするには、第二層32を構成するInGa<sub>n</sub>NのIn組成を高めることが要求される。ところで、図8Bのエネルギーバンド図に示されるように、第二層32の膜厚はエネルギーバンド図の井戸領域の幅を左右する。InGa<sub>n</sub>Nはピエゾ電界が強いため、図8Bに示されるように、実施例の半導体発光素子1においても第二層32によって形成される井戸領域のバンドが傾いている。このため、井戸領域の幅によって、第二層32におけるバンドギャップエネルギーが変化し、このことは半導体発光素子1のピーク発光波長に影響を及ぼす。つまり、半導体発光素子1のピーク発光波長は、InGa<sub>n</sub>NのIn組成と膜厚に影響を受ける。

[0090] 図10A及び図10Bは、第二層32の膜厚とIn組成を変化させてピーク発光波長を540nm以上570nm以下の範囲内となるように作製された半導体発光素子1において、各半導体発光素子1の光出力を第二層32の膜厚に応じて比較したものである。例えば、第二層32の膜厚が2nmの場合はIn組成を38%とし、第二層32の膜厚が2.4nmの場合はIn組成を33%とし、第二層32の膜厚が3nmの場合はIn組成を26%としているが、これは単に第二層32の膜厚のみを変化させると、540nm以上570nm以下のピーク発光波長が実現されないことから、膜厚に応じたIn組成を適宜選択したことを表している。

[0091] 図10A及び図10Bによれば、第二層32の膜厚を2nmとした場合に比べて、その膜厚を2.4nmとした場合に半導体発光素子1の光出力は大きく上昇している。そして、第二層32の膜厚を2.5nm、2.6nmと厚くしていくと、半導体発光素子1の光出力は緩やかに上昇し、更に第二層32の膜厚を2.7nm、2.8nmと厚くしていくと、半導体発光素子1の光出力は緩やかに低下している。そして、第二層32の膜厚を3nmとした場合は、第二層32の膜厚を2.8nmとした場合と比べて半導体発光素子1の光出力は大きく低下している。

[0092] よって、第二層32の膜厚を2.4nm以上2.8nm以下として半導体発光素子1を作製した場合に、高い光出力が実現されることが示唆される。

なお、第二層 3 2 の膜厚を 2.4 nm 以上 2.8 nm 以下とした場合において、半導体発光素子 1 のピーク発光波長を 540 nm 以上 570 nm 以下とするためには、第二層 3 2 の In 組成を 28% 以上 33% 以下とすればよい。

[0093] 一般に、半導体発光素子では、注入する電流密度を低くするほど外部量子効率が増加し、発光波長は長波長側にシフトすることが知られている。しかし、第二層 3 2 の膜厚及び In 組成を上記の範囲内として、半導体発光素子 1 を作製することにより、注入する電流密度を  $50 \text{ A/cm}^2$  と高くした場合であっても、高い光出力が実現される。

[0094] (活性層へのドーピングに関する考察)

「課題を解決するための手段」の項において上述したように、従来の半導体発光素子においては、活性層へのキャリア注入効率を高めるために、活性層の障壁層に Si ドーピングが行われる場合がある。ここでいう活性層の障壁層とは、半導体発光素子 1 においては第一層 3 1 に対応する。しかし、半導体発光素子 1 の場合、Si をドーピングして第一層 3 1 を形成した場合よりも、アンドープで第一層 3 1 を形成した場合の方が、光出力が増加することが分かった。

[0095] 図 11 は、(a) アンドープの第一層 3 1 を含む半導体発光素子と、(b) Si ドープされた第一層 3 1 を含む半導体発光素子 1 の光出力を比較したグラフである。図 11 によれば、(b) よりも (a) の方が同一電流供給下での光出力が高く、半導体発光素子 1 の構造では、活性層 3 0 の障壁層として機能する第一層 3 1 はアンドープで構成した方が光出力を高める観点からは好ましいと考えられる。この理由は定かではないが、一つの推察として、障壁層全体に Si ドープをした場合には逆に電子がオーバーフローしていることが考えられる。

[0096] なお、超格子層 2 0 は、異なるバンドギャップを持つ複数の窒化物半導体の積層体で実現することができる。上述の実施形態において、半導体発光素子 1 が備える超格子層 2 0 が、GaN/InGaN で構成されるものとした

が、これは異なるバンドギャップを持つ複数の窒化物半導体の積層体の一例である。なお、超格子層20が第四層21と第五層23の積層体で構成される場合において（図1（b）参照）、第五層23をInGa<sub>n</sub>N層とし、第四層21をGa<sub>n</sub>N層、又は第五層23よりIn組成の低いInGa<sub>n</sub>N層とすることも可能である。

[0097] [製造方法]

以下において、半導体発光素子1の製造方法につき説明する。なお、以下の製造条件や膜厚等の寸法はあくまで一例であって、これらの数値に限定されるものではない。

[0098] (ステップS1)

基板11の上層にアンドープのGa<sub>n</sub>N層13を成長させる。具体的な方法の一例は以下の通りである。

[0099] 基板11としてc面サファイア基板を準備し、これに対してクリーニングを行う。このクリーニングは、より具体的には、例えばMOCVD (Metal Organic Chemical Vapor Deposition: 有機金属化学気相蒸着) 装置の処理炉内に基板11 (c面サファイア基板) を配置し、処理炉内に流量が10slmの水素ガスを流しながら、炉内温度を例えば1150℃に昇温することにより行われる。

[0100] その後、基板11の表面に、Ga<sub>n</sub>Nよりなる低温バッファ層を形成し、更にその上層にGa<sub>n</sub>Nよりなる下地層を形成することで、アンドープのGa<sub>n</sub>N層13を形成する。より具体的なアンドープのGa<sub>n</sub>N層13の形成方法は以下の通りである。

[0101] まず、MOCVD装置の炉内圧力を100kPa、炉内温度を480℃とする。そして、処理炉内にキャリアガスとして流量がそれぞれ5slmの窒素ガス及び水素ガスを流しながら、原料ガスとして、流量が50μmol/minのトリメチルガリウム (TMG) 及び流量が250000μmol/minのアンモニアを処理炉内に68秒間供給する。これにより、基板11の表面に、厚みが20nmのGa<sub>n</sub>Nよりなる低温バッファ層を形成する。

[0102] 次に、MOCVD装置の炉内温度を1150℃に昇温する。そして、処理炉内にキャリアガスとして流量が20slmの窒素ガス及び流量が15slmの水素ガスを流しながら、原料ガスとして、流量が100 $\mu\text{mol}/\text{min}$ のTMG及び流量が250000 $\mu\text{mol}/\text{min}$ のアンモニアを処理炉内に60分間供給する。これにより、低温バッファ層の表面に、厚みが3 $\mu\text{m}$ のGaNよりなる下地層を形成する。これら低温バッファ層及び下地層によってアンドープのGaN層13が形成される。

[0103] なお、基板11としてはGaN基板を用いることも可能である。この場合もサファイア基板のときと同様に、MOCVD装置内において表面のクリーニングを実行後、MOCVD装置の炉内温度を1050℃として、処理炉内にキャリアガスとして流量が20slmの窒素ガス及び流量が15slmの水素ガスを流しながら、原料ガスとして、流量が100 $\mu\text{mol}/\text{min}$ のTMG及び流量が250000 $\mu\text{mol}/\text{min}$ のアンモニアを処理炉内に60分間供給する。これにより、GaN基板の表面に、厚みが3 $\mu\text{m}$ のアンドープのGaN層13が形成される。

[0104] (ステップS2)

次に、アンドープのGaN層13の上面にn型半導体層15を形成する。具体的な方法の一例は以下の通りである。

[0105] 引き続き炉内温度を1150℃とした状態で、MOCVD装置の炉内圧力を30kPaとする。そして、処理炉内にキャリアガスとして流量が20slmの窒素ガス及び流量が15slmの水素ガスを流しながら、原料ガスとして、流量が94 $\mu\text{mol}/\text{min}$ のTMG、流量が6 $\mu\text{mol}/\text{min}$ のトリメチルアルミニウム(TMA)、流量が250000 $\mu\text{mol}/\text{min}$ のアンモニア及び、n型不純物をドーピングするための、流量が0.025 $\mu\text{mol}/\text{min}$ のテトラエチルシランを処理炉内に60分間供給する。これにより、例えばAl組成5%のAlGaNで構成され、Si濃度が $3 \times 10^{19}/\text{cm}^3$ 、厚みが2 $\mu\text{m}$ のn型半導体層15がアンドープのGaN層13の上面に形成される。

[0106] なお、上記実施形態では、 $n$ 型半導体層15に含まれる $n$ 型不純物をSiとする場合について説明しているが、他の $n$ 型不純物としては、Ge、S、Se、Sn及びTeなどを用いることもできる。

[0107] (ステップS3)

次に、 $n$ 型半導体層15の上面にGa<sub>0.93</sub>N<sub>0.07</sub>/InGa<sub>0.93</sub>N<sub>0.07</sub>で構成された超格子層20を形成する。具体的な方法の一例は以下の通りである。

[0108] MOCVD装置の炉内圧力を100kPa、炉内温度を820℃とする。そして、処理炉内にキャリアガスとして流量が15slmの窒素ガス及び流量が1slmの水素ガスを流しながら、原料ガスとして、流量が15.2 $\mu$ mol/minのTMG、流量が27.2 $\mu$ mol/minのトリメチルインジウム(TMI)及び流量が375000 $\mu$ mol/minのアンモニアを処理炉内に54秒間供給するステップを行う。その後、流量が15.2 $\mu$ mol/minのTMG、及び流量が375000 $\mu$ mol/minのアンモニアを処理炉内に54秒間供給するステップを行う。以下、これらの2つのステップを繰り返すことにより、厚みが2.5nmのIn組成7%のInGa<sub>0.93</sub>N<sub>0.07</sub>層23及び厚みが2.5nmのGa<sub>0.93</sub>N<sub>0.07</sub>層21が10周期積層されてなる超格子層20が、 $n$ 型半導体層15の上面に形成される。

[0109] なお、上述したように、超格子層20は、低In組成のInGa<sub>0.93</sub>N<sub>0.07</sub>と、高In組成のInGa<sub>0.93</sub>N<sub>0.07</sub>の積層体として構成することも可能である。この場合は、本ステップS3として、流量が15slmの窒素ガス及び流量が1slmの水素ガスを流しながら、原料ガスとして、流量が15.2 $\mu$ mol/minのTMG、流量が27.2 $\mu$ mol/minのTMI及び流量が375000 $\mu$ mol/minのアンモニアを処理炉内に54秒間供給するステップと、流量が15.2 $\mu$ mol/minのTMG、流量が1 $\mu$ mol/minのTMI及び流量が375000 $\mu$ mol/minのアンモニアを処理炉内に54秒間供給するステップを行う。以下、これらの2つのステップを繰り返すことにより、厚みが2.5nmのIn組成7%のInGa<sub>0.93</sub>N<sub>0.07</sub>層23及び厚みが2.5nmのIn組成1%以下のInGa<sub>0.93</sub>N<sub>0.07</sub>層21が10周期積層

されてなる超格子層20が、n型半導体層15の上面に形成される。

[0110] (ステップS4)

次に、超格子層20の上面に、 $\text{In}_{x_1}\text{Ga}_{1-x_1}\text{N}$  ( $0 \leq x_1 \leq 0.01$ ) で構成された第一層31、 $\text{In}_{x_2}\text{Ga}_{1-x_2}\text{N}$  ( $0.2 < x_2 < 1$ ) で構成された第二層32、及び $\text{Al}_{y_1}\text{Ga}_{1-y_1}\text{N}$  ( $0 < y_1 < 1$ ) で構成された第三層33を形成する。

[0111] ステップS4は、第二層32を形成するステップS4a、第三層33を形成するステップS4b、及び第一層31を形成するステップS4cが複数回実行されることで構成される。なお、このステップS4の間にわたって、MOCVD装置の炉内圧力を100kPa、炉内温度を700℃~830℃とし、流量が15slmの窒素ガス、流量が1slmの水素ガス、及び流量が375000 $\mu\text{mol}/\text{min}$ のアンモニアが処理炉内に連続供給される。

[0112] (ステップS4a)

炉内温度を700℃として上述した流量で水素ガス、窒素ガス、及びアンモニアを連続供給した状態下で、流量が27.2 $\mu\text{mol}/\text{min}$ のTMI、及び流量が15.2 $\mu\text{mol}/\text{min}$ のTMGを54秒間供給する。これによりIn組成28%のアンドープInGaNで構成された、膜厚2.6nmの第二層32が形成される。

[0113] (ステップS4b)

引き続き、炉内温度を700℃として、上述した流量で水素ガス、窒素ガス、及びアンモニアを連続供給した状態下で、流量が15.2 $\mu\text{mol}/\text{min}$ のTMGと流量が17.3 $\mu\text{mol}/\text{min}$ のTMAを30秒間連続的に供給する。これにより、Al組成45%のアンドープAlGaNで構成された、膜厚1.5nmの第三層33が形成される。

[0114] (ステップS4c)

引き続き、炉内温度を700℃として、上述した流量で水素ガス、窒素ガス、及びアンモニアを連続供給した状態下で、流量が15.2 $\mu\text{mol}/\text{min}$ のTMGを60秒間連続的に供給し、膜厚3nmのGaN層を形成する

。次に炉内温度を830℃までに昇温させる。この昇温過程並びに当該温度に保持された状態で、同様のガス流量でTMGを340秒間連続的に供給し、膜厚17nmのGaN層を形成する。これによって、第一層31としての膜厚20nmのGaN層が形成される。

[0115] なお、第一層31を低In組成のInGaNで構成する場合には、上記に代えて以下の方法で形成される。すなわち、ステップS4bと同じ流量で水素ガス、窒素ガス、及びアンモニアを連続供給した状態下で、流量が $1\mu\text{mol}/\text{min}$ 及び流量が $15.2\mu\text{mol}/\text{min}$ のTMGを400秒間供給する。これによりIn組成1%以下のアンドープInGaNで構成された、膜厚20nmの第一層31が形成される。

[0116] 上記ステップS4a～S4cを5回繰り返し実行することで、第一層31、第二層32、及び第三層33がそれぞれ5周期積層された活性層30が形成される。

[0117] なお、InGaNを成長させる工程においては、ドロップレットをなるべく抑制し、マイグレーションを進行させる観点から、成長レートを3nm/分程度とするのが好適である。

[0118] (ステップS5)

活性層30の上面に、アンドープのGaN層41を例えば膜厚20nmで形成する。なお、このアンドープのGaN層41は、活性層30の第一層31をGaNで構成する場合には、ステップS4において活性層30を形成する際、最後にステップS4cを実行してステップS4を終了することで、このステップS4cで形成されるGaN層をアンドープのGaN層41とすることができる。また、第一層31を低In組成のInGaNで構成する場合には、最後にTMHの供給を停止させた状態でステップS4cを実行してステップS4を終了することで、このステップS4cで形成されるGaN層をアンドープのGaN層41とすることができる。

[0119] (ステップS6)

アンドープのGaN層41の上面にp型半導体層43を形成する。具体的

な方法は以下の通りである。

[0120] MOCVD装置の炉内圧力を100kPaに維持し、処理炉内にキャリアガスとして流量が15slmの窒素ガス及び流量が25slmの水素ガスを流しながら、炉内温度を930℃に昇温する。その後、原料ガスとして、流量が100 $\mu\text{mol}/\text{min}$ のTMG、流量が250000 $\mu\text{mol}/\text{min}$ のアンモニア、及びp型不純物をドーピングするための、流量が0.1 $\mu\text{mol}/\text{min}$ のビスシクロペンタジエニルマグネシウム(Cp<sub>2</sub>Mg)を処理炉内に360秒間供給する。これにより、アンドープのGaN層41の上面に、厚みが120nmのGaNで構成されたp型半導体層43が形成される。このp型半導体層43のp型不純物(Mg)濃度は、 $3 \times 10^{19}/\text{cm}^3$ 程度である。

[0121] 更に、引き続きCp<sub>2</sub>Mgの流量を0.3 $\mu\text{mol}/\text{min}$ に変更して原料ガスを20秒間供給することにより、厚みが5nmの高濃度p型GaN層からなるコンタクト層を形成してもよい。この場合は、p型半導体層43に当該コンタクト層も含まれる。なお、このコンタクト層のp型不純物(Mg)濃度は、 $1 \times 10^{20}/\text{cm}^3$ 程度である。

[0122] なお、上記実施形態では、p型半導体層43に含まれるp型不純物をMgとする場合について説明しているが、Mgの他、Be、Zn、及びCなどを用いることができる。

[0123] (後の工程)

その後のプロセスは、以下の通りである。

[0124] いわゆる「横型構造」の半導体発光素子1の場合には、ICPEッチングによりn型半導体層15の一部上面を露出させ、露出したn型半導体層15の上層にn側電極を、p型半導体層43の上層にp側電極をそれぞれ形成する。そして、各素子同士を例えばレーザダイシング装置によって分離し、電極に対してワイヤボンディングを行う。ここで、「横型構造」とは、n型半導体層15の上層に形成されるn側電極と、p型半導体層43の上層に形成されるp側電極とが、基板に対して同方向に形成されてなる構造を指す。

[0125] 一方、いわゆる「縦型構造」の半導体発光素子 1 の場合には、p 型半導体層 4 3 の上層に p 側電極となる金属電極（反射電極）、ハンダ拡散層、及びハンダ層を形成する。そして、ハンダ層を介して、導体又は半導体で構成された支持基板（例えば CuW 基板）を貼り合わせた後、上下を反転させて基板 1 1 をレーザ照射等の方法により剥離する。その後、n 型半導体層 1 5 の上層に n 側電極を形成する。以下、横型構造と同様に、素子分離及びワイヤボンディングを行う。ここで、「縦型構造」とは、n 側電極と p 側電極とが、基板を挟んで反対方向に形成されてなる構造を指す。

[0126] <第二実施形態>

本発明の半導体発光素子の第二実施形態につき、説明する。なお、第一実施形態と共通の部分についてはその旨を記載して説明を割愛する。

[0127] 図 1 2 は、半導体発光素子の第二実施形態の構造を模式的に示す断面図である。図 1 2 に示す半導体発光素子 1 a は、図 1 に示す半導体発光素子 1 と比較して、超格子層 2 0 と活性層 3 0 の間に正孔障壁層 1 7 を更に備える点のみが異なり、他は共通である。

[0128] 正孔障壁層 1 7 は、Si がドーパされた窒化物半導体層で構成されている。この正孔障壁層 1 7 の機能につき、図 1 3 に示す半導体発光素子 1 a のエネルギーバンド図と、図 8 B に示した半導体発光素子 1 のエネルギーバンド図を対比して説明する。

[0129] 図 8 B に示す半導体発光素子 1 のエネルギーバンド図によれば、超格子層 2 0 と活性層 3 0 の間でバンドが傾きを有している。これに対し、図 1 3 に示す半導体発光素子 1 a のエネルギーバンド図によれば、正孔障壁層 1 7 の存在によって超格子層 2 0 と活性層 3 0 の間でエネルギーバンドギャップが広がっており、超格子層 2 0 と活性層 3 0 の間のバンド図が平坦化されていることが分かる。

[0130] 「課題を解決するための手段」において上述したように、第三層 3 3 と第一層 3 1 の接合面近傍において、活性層の価電子帯のバンド図には溝が形成され、この溝に正孔が二次元的に蓄積される（二次元正孔ガス）。この正孔

は、二次元方向に高い移動度を有するため、p型半導体層43側から活性層30へと注入される正孔が、電子と再結合することなく活性層30を越えてしまうオーバーフロー現象が生じる可能性が考えられる。

[0131] 正孔のオーバーフロー現象が生じると、活性層とn型半導体層の間に形成されたGa<sub>0.5</sub>N<sub>0.5</sub>/InGa<sub>0.5</sub>N<sub>0.5</sub>の超格子層20のInGa<sub>0.5</sub>N<sub>0.5</sub>によって形成される井戸領域に当該正孔が蓄積される。この結果、n型半導体層15から注入された電子が、超格子層20内において正孔と再結合し、所望以外の波長の光が生じる。この結果、活性層内で生じる光のピーク波長とは異なるピーク波長を示す光が生じることとなり好ましくない。

[0132] 図13に示すエネルギーバンド図によれば、正孔障壁層17によってバンド図が押し上げられたことで、活性層30をオーバーフローした正孔が超格子層20内に流入することが抑制される。これにより、Ga<sub>0.5</sub>N<sub>0.5</sub>/InGa<sub>0.5</sub>N<sub>0.5</sub>の超格子層20内における不所望光の発生が抑制される。

[0133] なお、正孔障壁層17として構成する窒化物半導体層に対してSiを高濃度でドーピングすればするほどバンド図を平坦化することができる。しかし、Si濃度が $5 \times 10^{19} / \text{cm}^3$ を超えると、窒化物半導体層の表面荒れが現れるため、 $5 \times 10^{18} / \text{cm}^3$ 以上、 $5 \times 10^{19} / \text{cm}^3$ 以下のSi濃度とするのが好適である。 $5 \times 10^{18} / \text{cm}^3$ より低いSi濃度の場合は、正孔のオーバーフローに対する抑制効果が低い。

[0134] また、図3A及び図3Bを参照して上述したように、 $1 \times 10^{19} / \text{cm}^3$ 以上の極めて高いSi濃度を示す窒化物半導体層を、良好な表面状態で実現するためには正孔障壁層17としてAlGa<sub>0.5</sub>Nを用いるのが好適である。 $1 \times 10^{19} / \text{cm}^3$ 未満のSi濃度の範囲内であれば、Ga<sub>0.5</sub>Nを用いるものとしても構わない。

[0135] 本実施形態の半導体発光素子1aを製造する際には、ステップS3とステップS4の間に、正孔障壁層17を形成するための下記ステップS3Aを更に追加すればよい。

[0136] (ステップS3A)

第一実施形態と同様にステップS1～S3を実行後、炉内温度を引き続き820℃とした状態で、流量が15.2  $\mu\text{mol}/\text{min}$ のTMG、流量が1  $\mu\text{mol}/\text{min}$ のTMA、流量が0.002  $\mu\text{mol}/\text{min}$ のテトラエチルシラン及び流量が375000  $\mu\text{mol}/\text{min}$ のアンモニアを処理炉内に400秒間供給するステップを行う。これにより、Si濃度が $3 \times 10^{19}/\text{cm}^3$ 、厚みが20nm、Al組成6%の、正孔障壁層17としてのAlGaIn層が超格子層20の上面に形成される。

[0137] ステップS4以下の製造工程は第一実施形態と同様であるため説明を割愛する。

[0138] <第三実施形態>

本発明の半導体発光素子の第三実施形態につき、説明する。なお、第三実施形態は、活性層30の構成のみが異なるものであり、他は第一実施形態又は第二実施形態と共通である。

[0139] 上述した実施形態では、活性層30の全周期にわたってAlGaInで構成される第三層33を設けるものとした。しかし、第三層33は全ての周期において備えなくてもよい。特に、活性層30のうち、p型半導体層43に近い位置にのみ第三層33を備え、n型半導体層15に近い位置には第三層33を備えない構成とするのも好適である。この場合、活性層30は、p型半導体層43に近い位置においては、第一層31、第二層32及び第三層33が周期的に形成され、n型半導体層15に近い位置において第一層31及び第二層32が周期的に形成される。

[0140] 図14は、第二実施形態の半導体発光素子1aの構成において、p型半導体層43に近い位置にのみ第三層33を備え、n型半導体層15に近い位置には第三層33を備えない構成とした場合のエネルギーバンド図である。図13においてエネルギーバンド図を示した半導体発光素子1と同様に、活性層30は5周期の構造としている。しかし、n型半導体層15に近い位置の2周期については、活性層30を第一層31及び第二層32の周期構造としている。なお、p型半導体層43に近い3周期については、図13に示した

ものと同様、活性層 30 を第一層 31、第二層 32、及び第三層 33 の周期構造としている。

[0141] 上述したように、AlGaIn で構成された第三層 33 は、GaIn (又は In 組成の低い InGaIn) で構成される第一層 31 よりもエネルギーバンドギャップが大きいので、電子が p 型半導体層 43 側へと移動する際のエネルギー障壁を構成している。しかし、図 8B の構成では、n 型半導体層 15 の近傍にも第三層 33 によるエネルギー障壁が形成される。この結果、n 型半導体層 15 から供給される電子が、n 型半導体層 15 に近い位置に形成されたこのエネルギー障壁によって移動が阻まれ、第二層 32 によって構成される井戸領域内に電子が取り込まれる確率が低下してしまう可能性がある。

[0142] これに対し、図 14 の構成であれば、活性層 30 のうち、n 型半導体層 15 側に形成された領域においては第三層 33 が存在しないため、電子の移動を阻む高いエネルギー障壁が存在しない。従って、半導体発光素子 1 に電圧を印加すると、第三層 33 が形成された箇所まで活性層 30 内に電子が高い確率で流入する。そして、第三層 33 のエネルギー障壁によって一部の電子の移動が阻まれることで、第二層 32 によって構成される井戸領域に高い確率で電子を取り込むことができる。この結果、井戸領域において電子と正孔を高い確率で再結合させることができる。つまり、図 14 のエネルギーバンド図を示す素子構成とすることで、図 13 のエネルギーバンド図を示す素子構成よりも発光効率を向上させることができる。

[0143] この構成を有する半導体発光素子 1a を作製する場合には、ステップ S4 の初期においてはステップ S4a 及びステップ S4c を繰り返し実行し、その後、ステップ S4a、ステップ S4b、及びステップ S4c を繰り返し実行すればよい。なお、それ以外の工程については、上述した方法と同様である。

[0144] なお、上記では第二実施形態の半導体発光素子 1a の場合を採り上げて説明したが、第一実施形態の半導体発光素子 1 において、p 型半導体層 43 に近い位置にのみ第三層 33 を備え、n 型半導体層 15 に近い位置には第三層

33を備えない構成としても構わない。

### 符号の説明

[0145]	1, 1 a	:	半導体発光素子
	2	:	伝導帯
	3	:	価電子帯
	1 1	:	基板
	1 3	:	アンドープのG a N層
	1 5	:	n型半導体層
	1 7	:	正孔障壁層
	2 0	:	超格子層
	2 1	:	超格子層を構成するG a N層
	2 3	:	超格子層を構成するI n G a N層
	3 0	:	活性層
	3 1	:	活性層を構成する第一層
	3 2	:	活性層を構成する第二層
	3 3	:	活性層を構成する第三層
	4 1	:	アンドープのG a N層
	4 3	:	p型半導体層
	5 0	:	比較例の半導体発光素子が備える活性層
	5 1	:	比較例の半導体発光素子が備える活性層を構成する G a N層
	5 2	:	比較例の半導体発光素子が備える活性層を構成する I n G a N層
	5 5	:	比較例の半導体発光素子が備えるn型半導体層
	5 7	:	比較例の半導体発光素子が備える電子ブロック層
	6 0	:	比較例の半導体発光素子
	6 2	:	伝導帯
	6 3	:	価電子帯

- 7 1 : アンドープG a N層由来の欠陥
- 7 2 : 活性層由来の欠陥

## 請求の範囲

- [請求項1] ピーク発光波長が530nm以上の半導体発光素子であって、  
n型半導体層と、  
前記n型半導体層の上層に形成された、異なるバンドギャップを持つ複数の窒化物半導体の積層体からなる超格子層と、  
前記超格子層の上層に形成された活性層と、  
前記活性層の上層に形成されたp型半導体層とを有し、  
前記活性層は、 $In_{x_1}Ga_{1-x_1}N$  ( $0 \leq x_1 \leq 0.01$ ) で構成された第一層、 $In_{x_2}Ga_{1-x_2}N$  ( $0.2 < x_2 < 1$ ) で構成された第二層、及び $Al_{y_1}Ga_{1-y_1}N$  ( $0 < y_1 < 1$ ) で構成された第三層が積層され、少なくとも前記第一層及び前記第二層が周期的に形成されていることを特徴とする半導体発光素子。
- [請求項2] 前記第二層は、膜厚が2.4nm以上2.8nm以下の $In_{x_2}Ga_{1-x_2}N$  ( $0.28 \leq x_2 \leq 0.33$ ) で構成されていることを特徴とする請求項1に記載の半導体発光素子。
- [請求項3] 前記第一層の膜厚を $T_1$ 、前記第二層の膜厚を $T_2$ 、前記第三層の膜厚を $T_3$ としたときに、 $5T_2 \leq T_1 \leq 10T_2$ 、且つ、 $T_3 < T_2$ の関係を満たすことを特徴とする請求項2に記載の半導体発光素子。
- [請求項4] 前記活性層は、前記p型半導体層に近い位置において、前記第一層、前記第二層及び前記第三層が周期的に形成されてなり、前記n型半導体層に近い位置において前記第一層及び前記第二層が周期的に形成されてなることを特徴とする請求項1～3のいずれか1項に記載の半導体発光素子。
- [請求項5] 前記超格子層と前記活性層の間に、窒化物半導体層で構成された正孔障壁層を有することを特徴とする請求項1～4のいずれか1項に記載の半導体発光素子。
- [請求項6] 前記正孔障壁層は、Si濃度が $5 \times 10^{18} / \text{cm}^3$ 以上、 $5 \times 10$

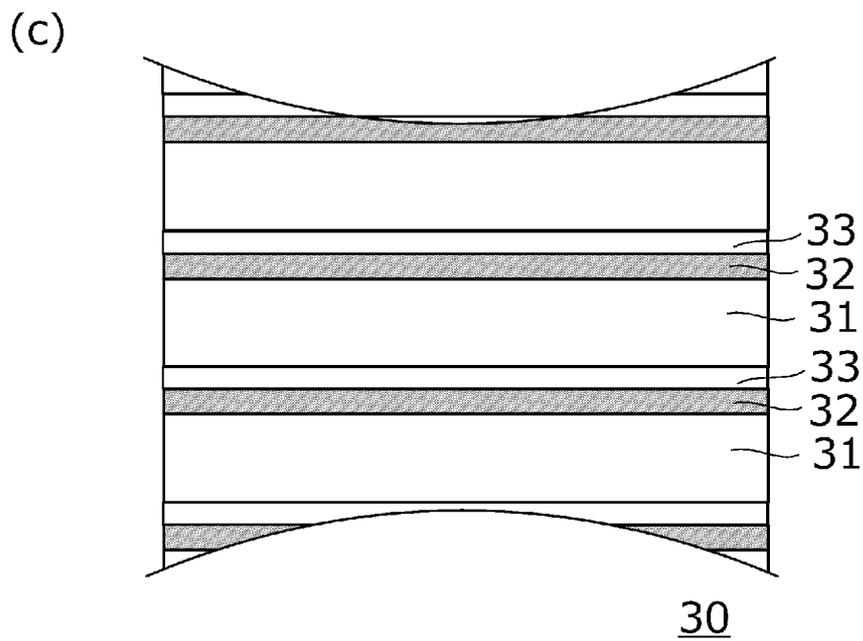
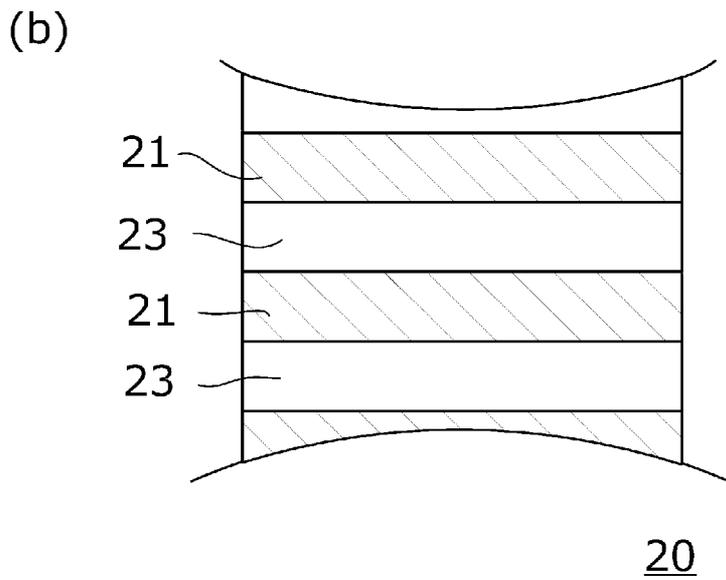
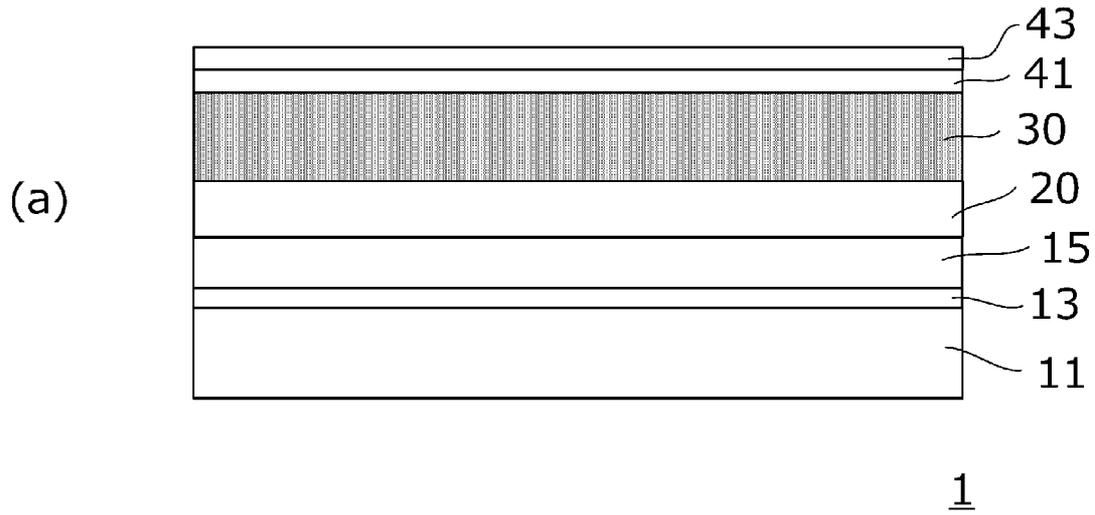
$10^{19} / \text{cm}^3$ 以下の窒化物半導体層で構成されていることを特徴とする請求項5に記載の半導体発光素子。

[請求項7] 前記第三層が $\text{Al}_{Y1}\text{Ga}_{1-Y1}\text{N}$  ( $0.2 \leq Y1 \leq 0.5$ )で構成されていることを特徴とする請求項1～6のいずれか1項に記載の半導体発光素子。

[請求項8] 前記n型半導体層は、Si濃度が $3 \times 10^{19} \text{cm}^3$ 以上の $\text{AlGaIn}$ で構成されていることを特徴とする請求項1～7のいずれか1項に記載の半導体発光素子。

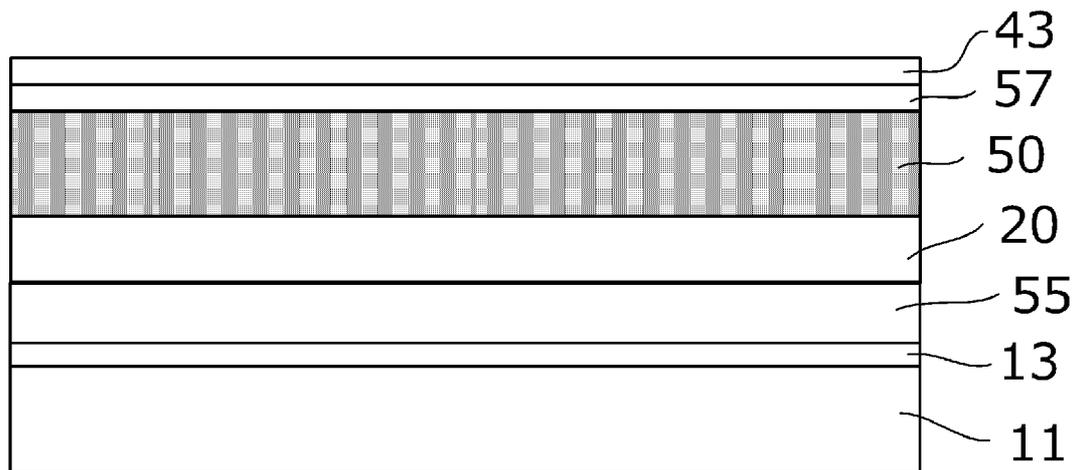
[請求項9] 前記超格子層が第四層と第五層の積層体で構成され、  
前記第五層は $\text{InGaIn}$ 層であり、  
前記第四層は、 $\text{GaIn}$ 層、又は前記第五層より $\text{In}$ 組成の低い $\text{InGaIn}$ 層であることを特徴とする請求項1～8のいずれか1項に記載の半導体発光素子。

[図1]

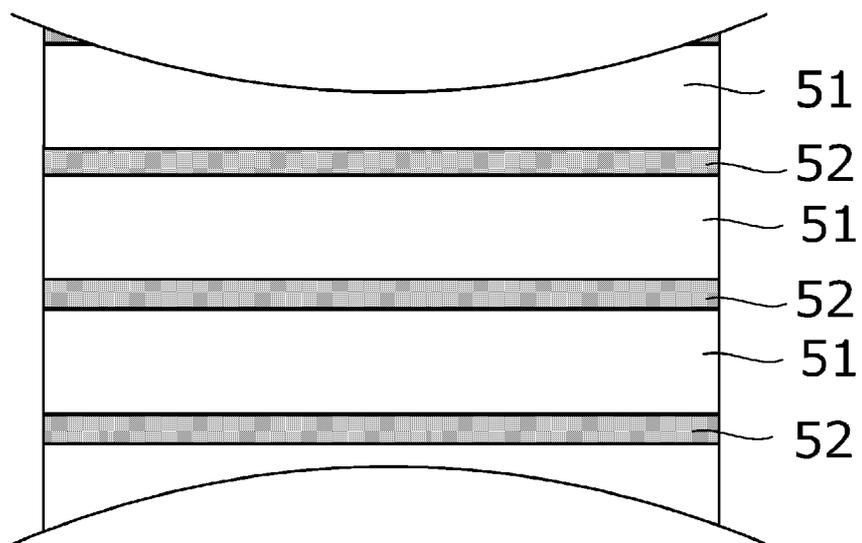


[図2]

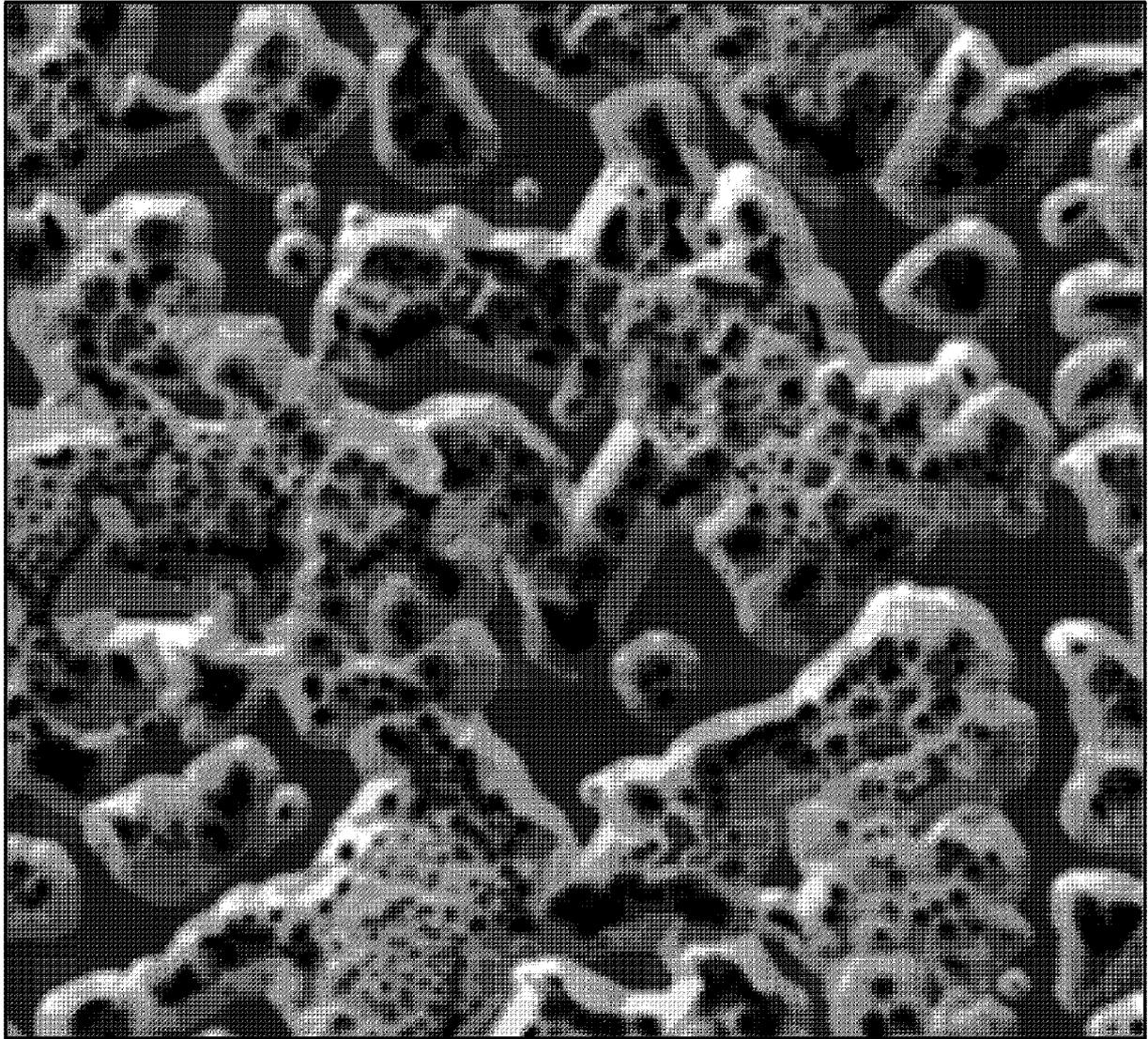
(a)

60

(b)

50

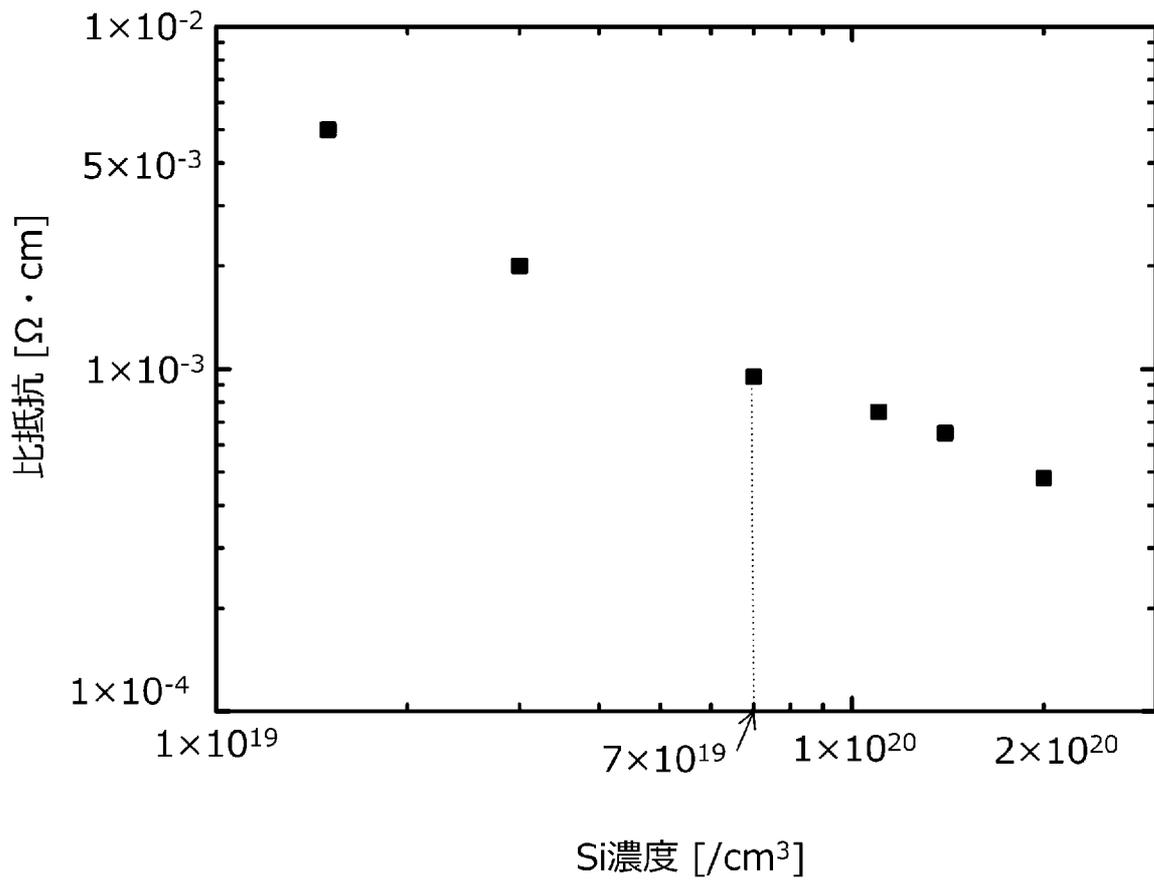
[3A]



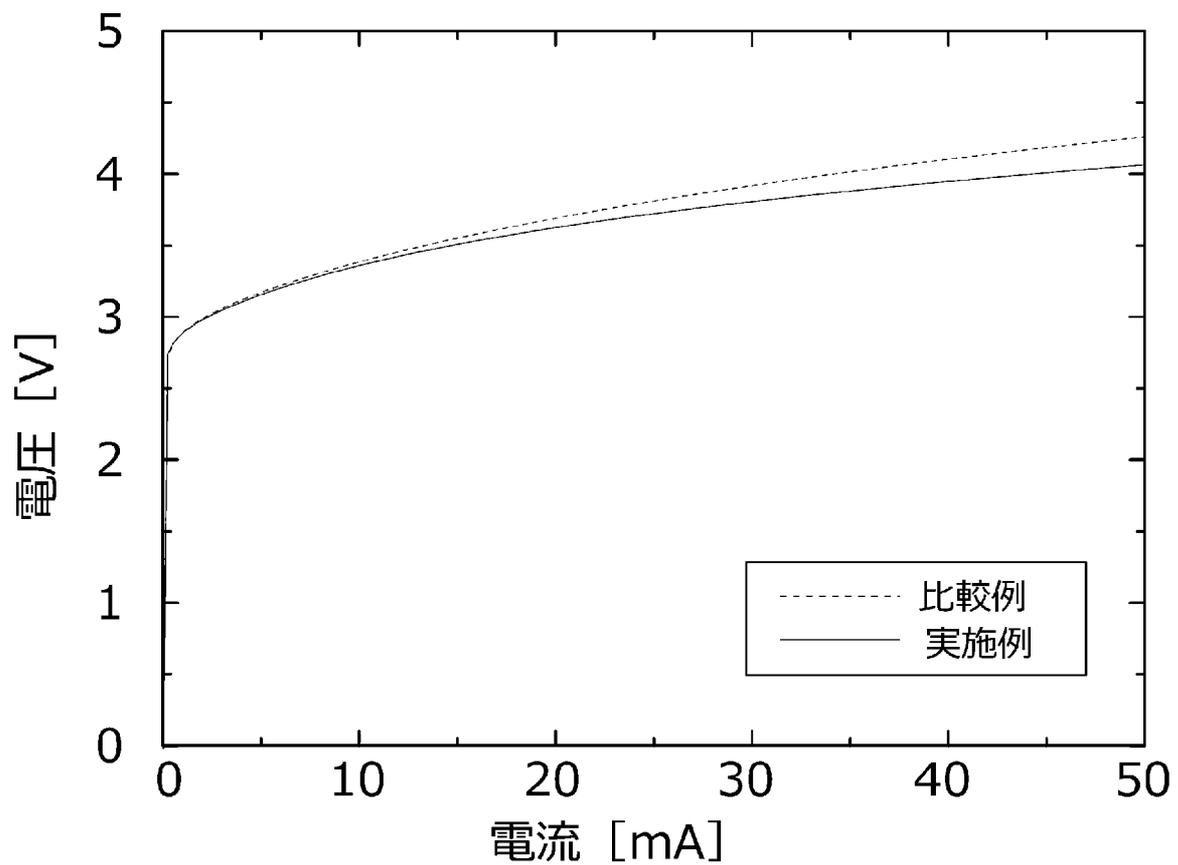
[図3B]



[図4]

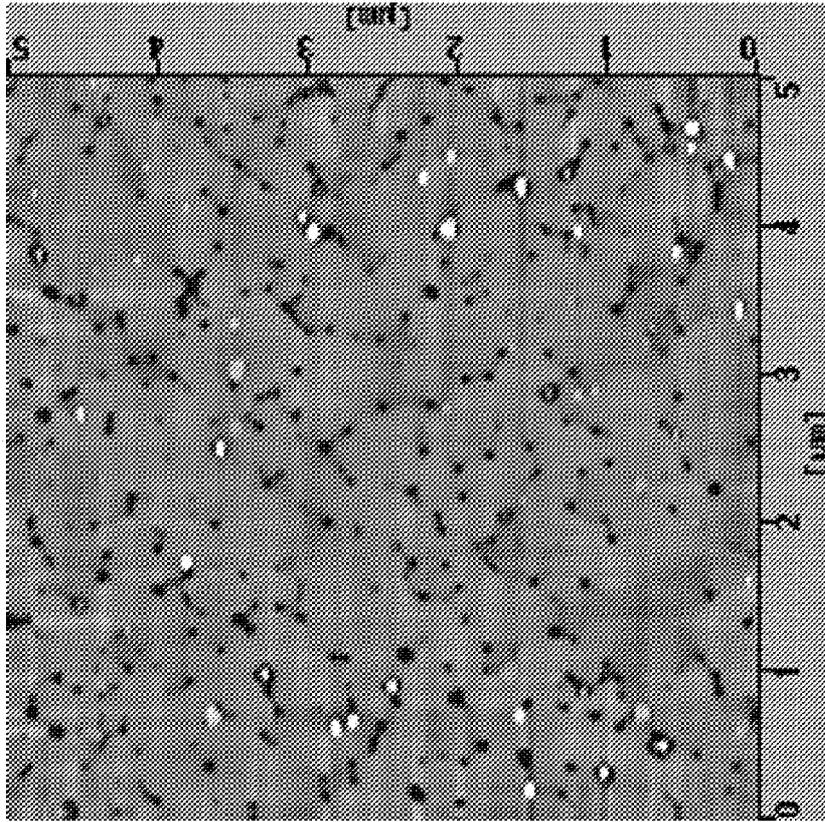


[図5]

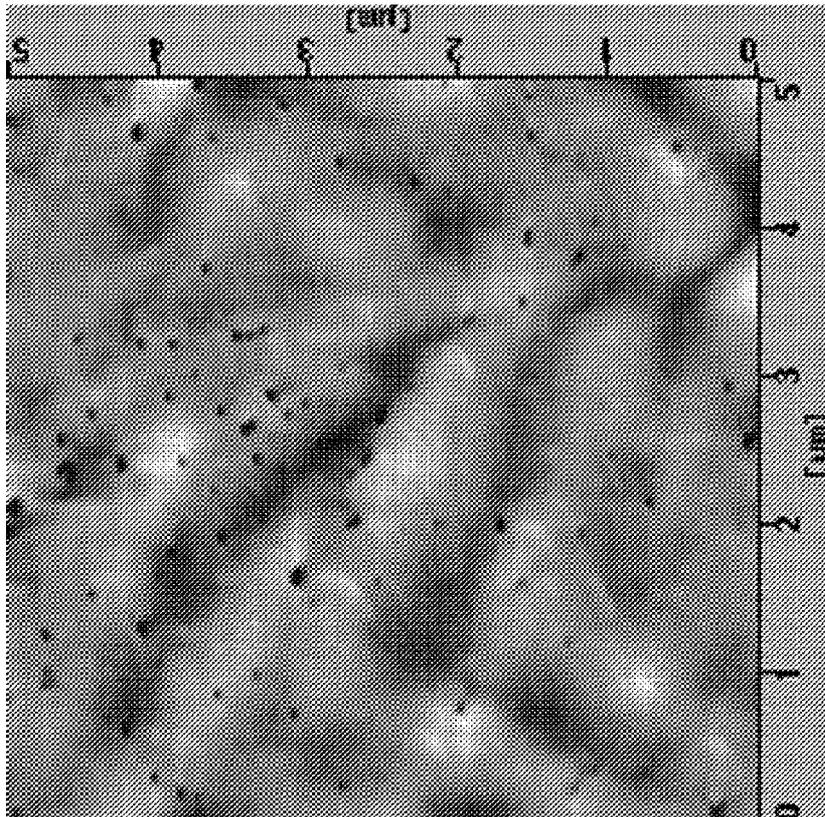


[図6]

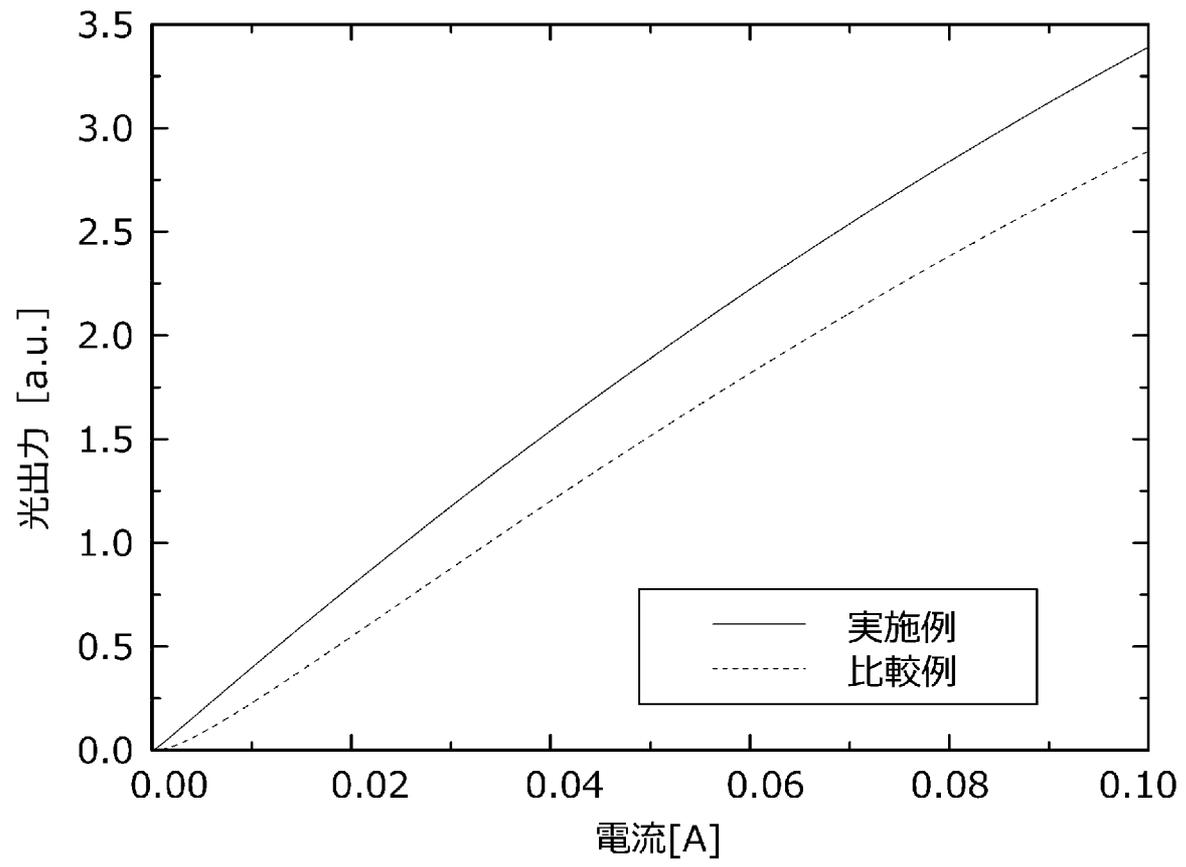
(b)



(a)



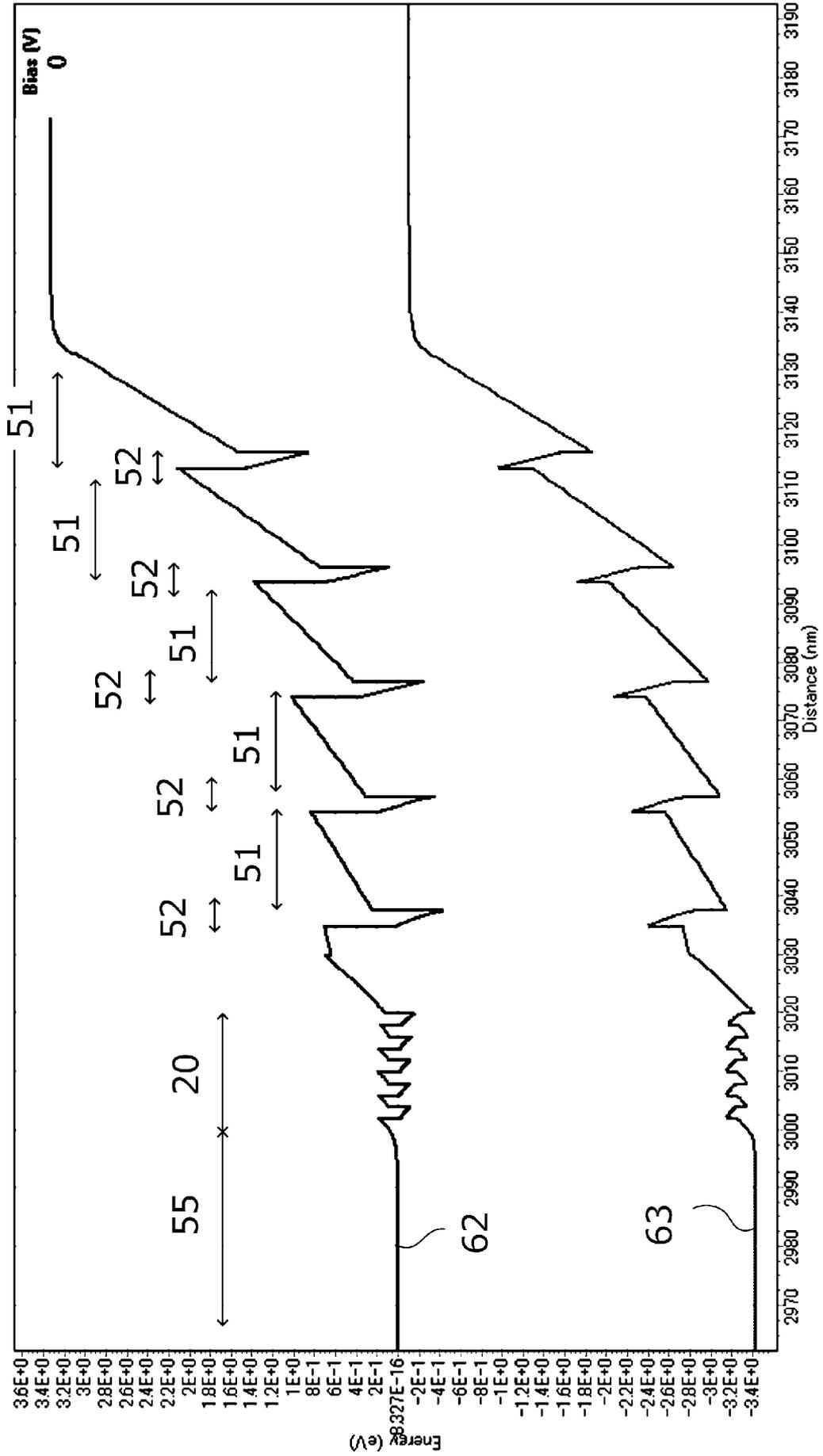
[図7]



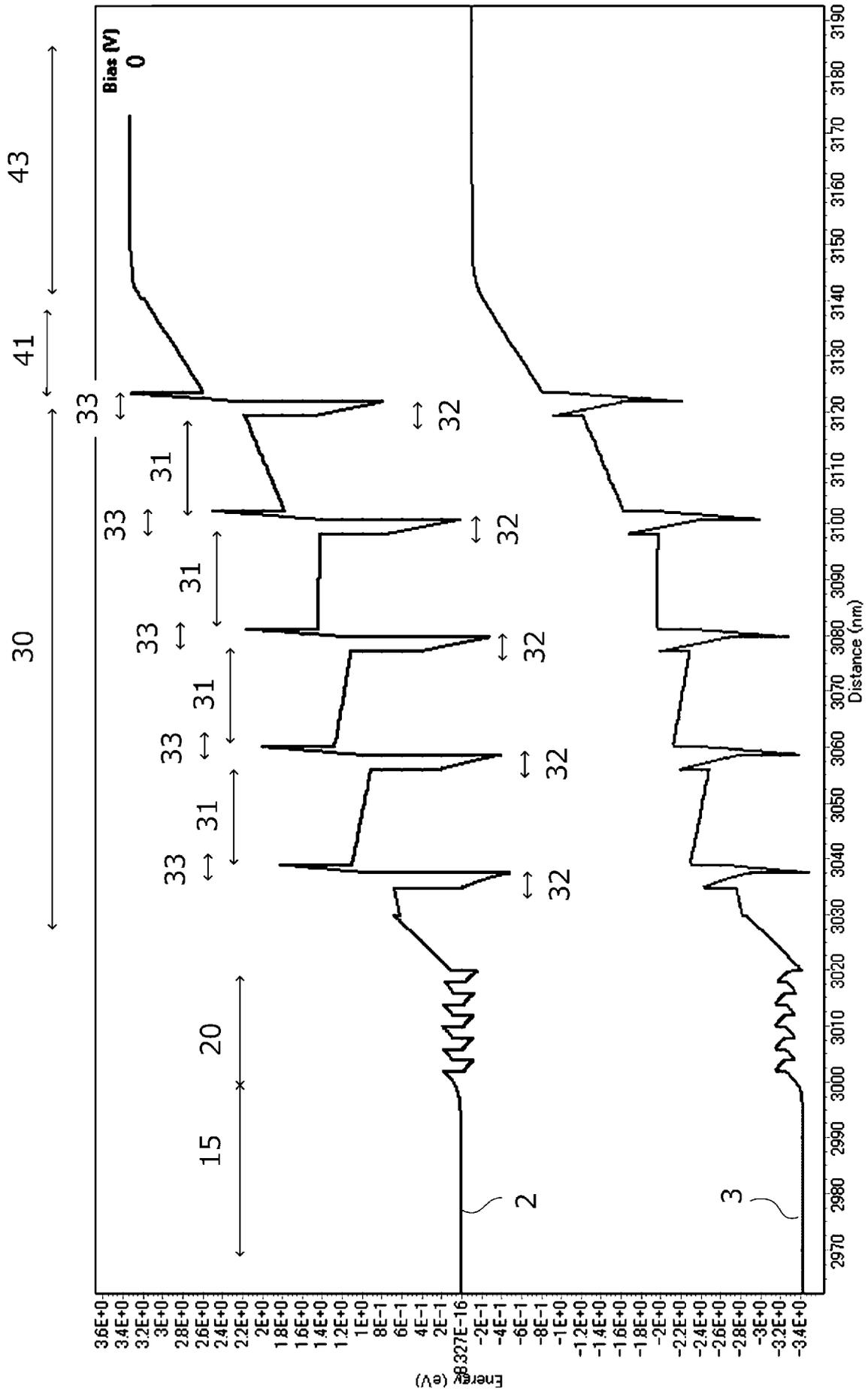
[8A]

43

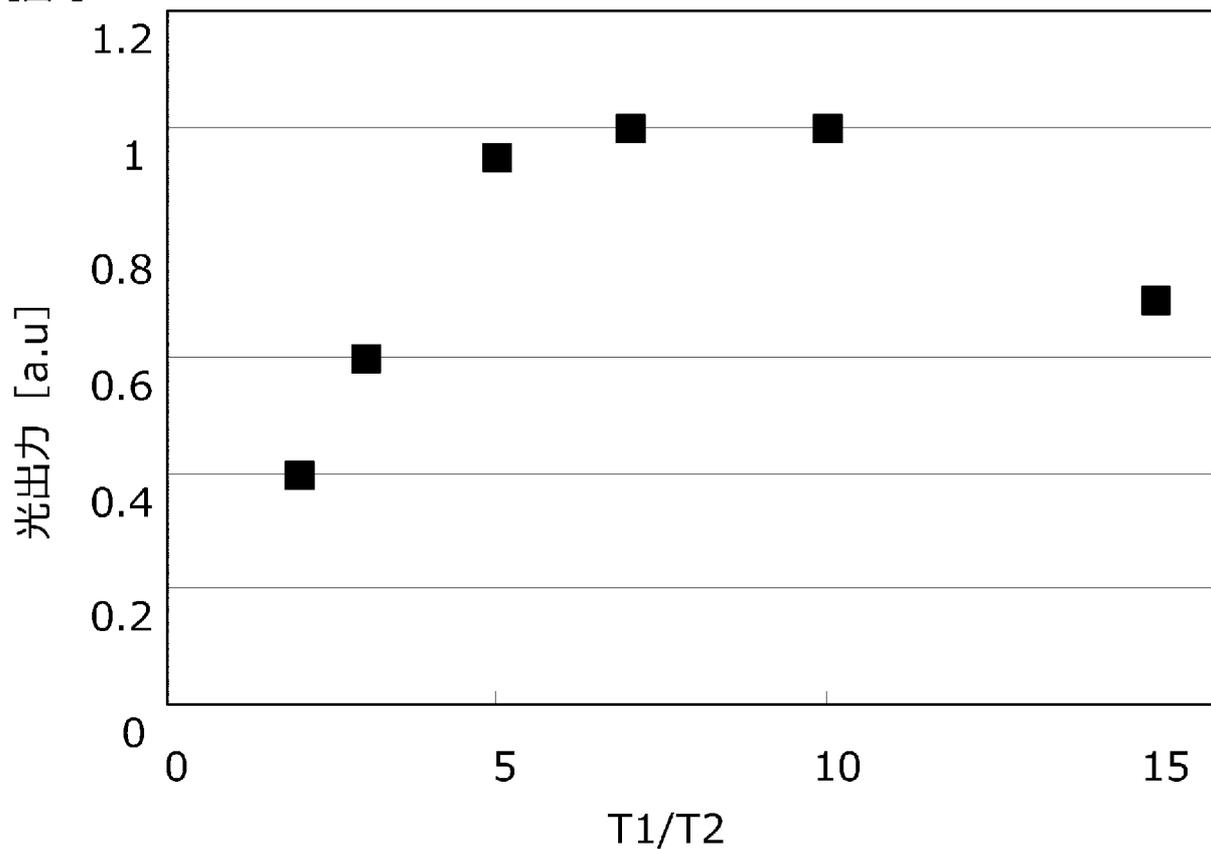
50



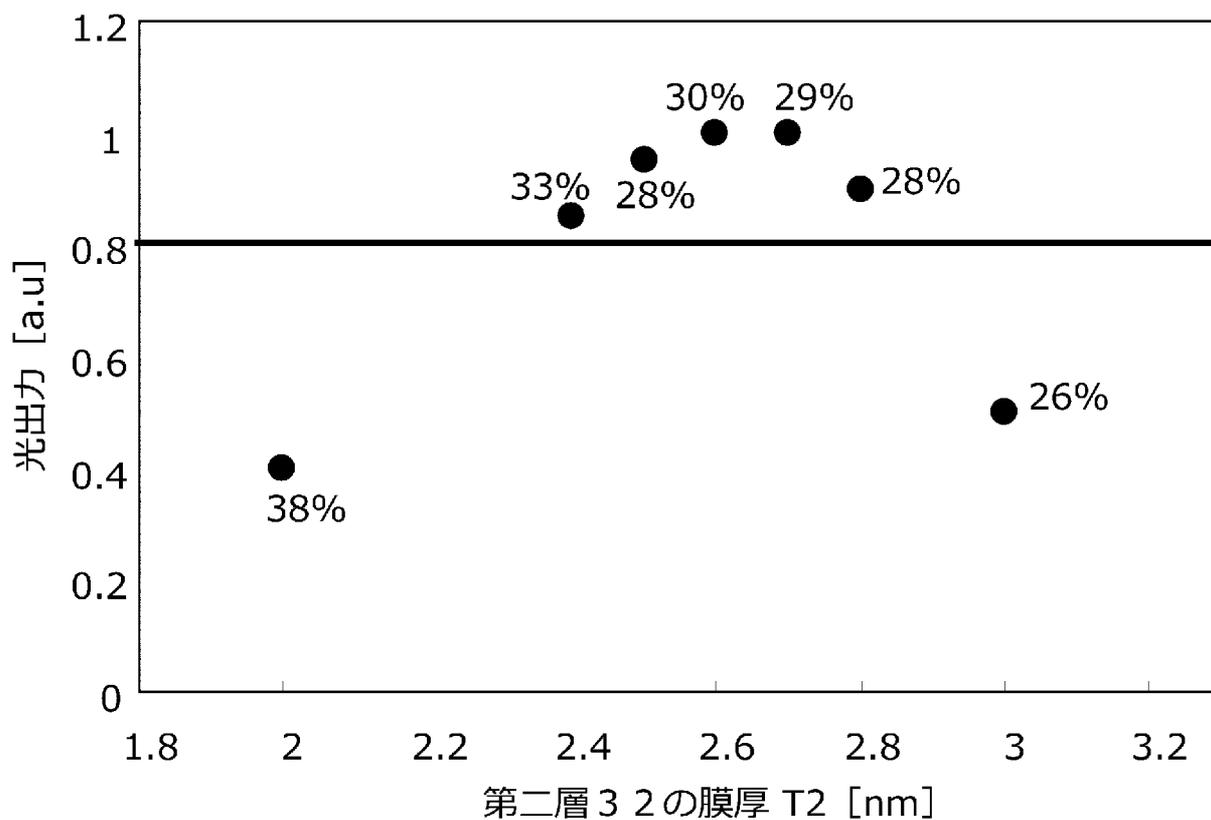
[ 8B ]



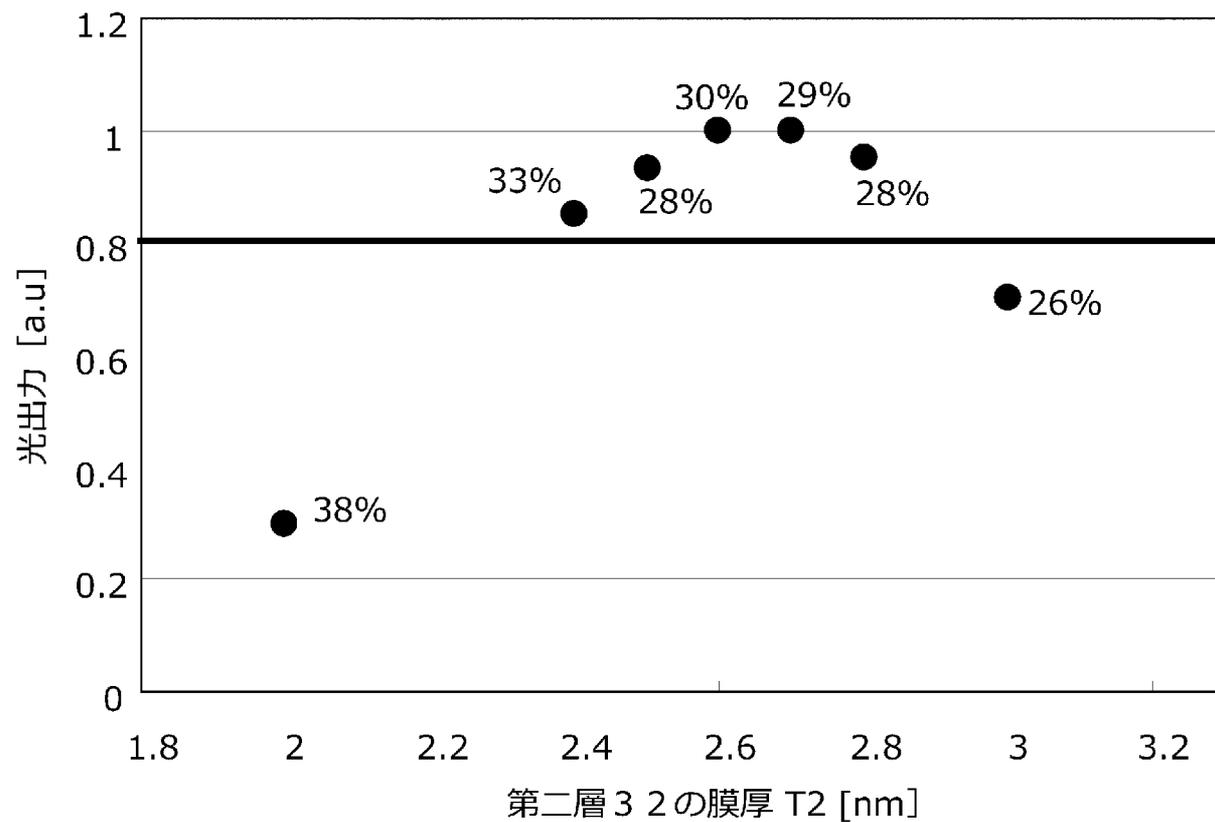
[図9]



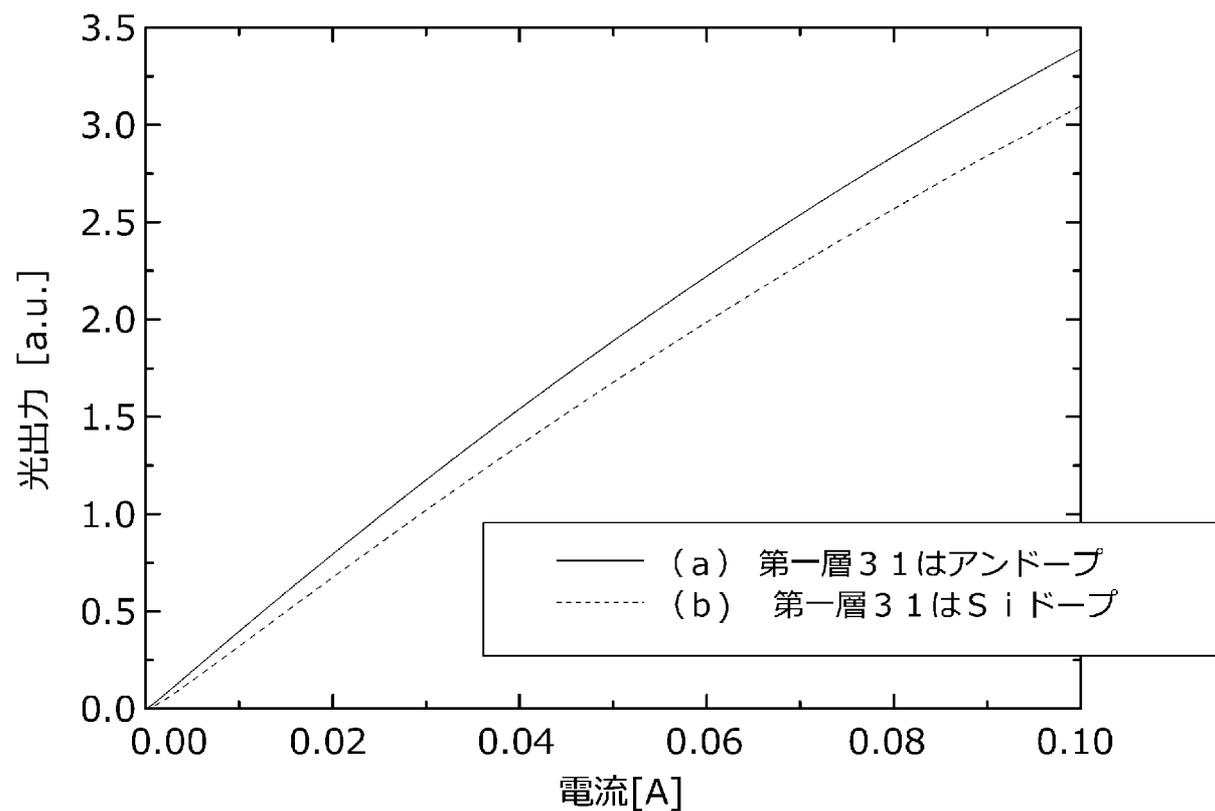
[図10A]



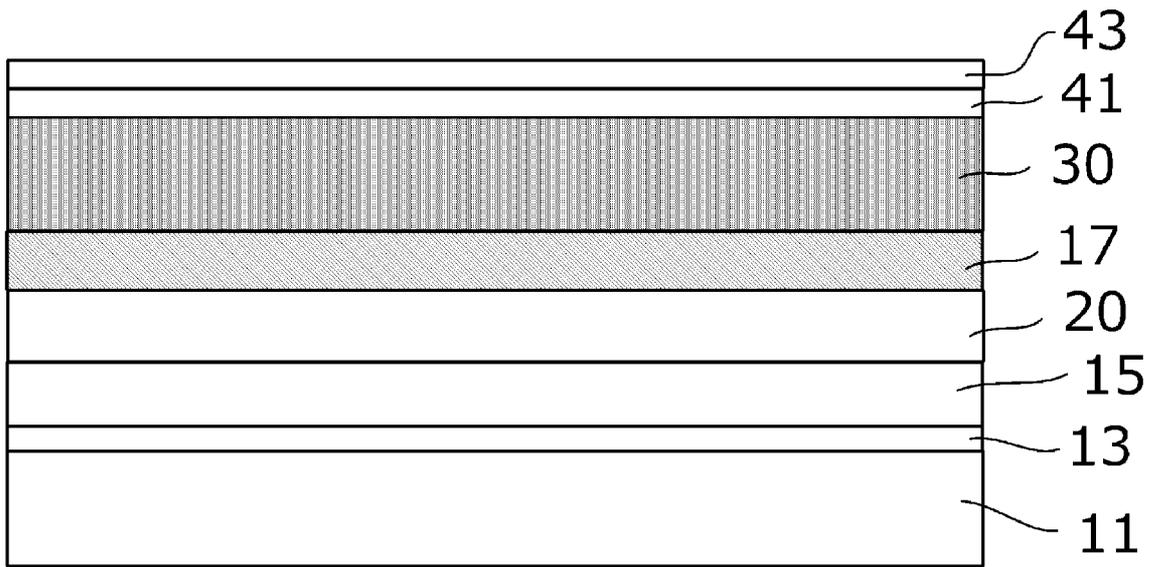
[図10B]



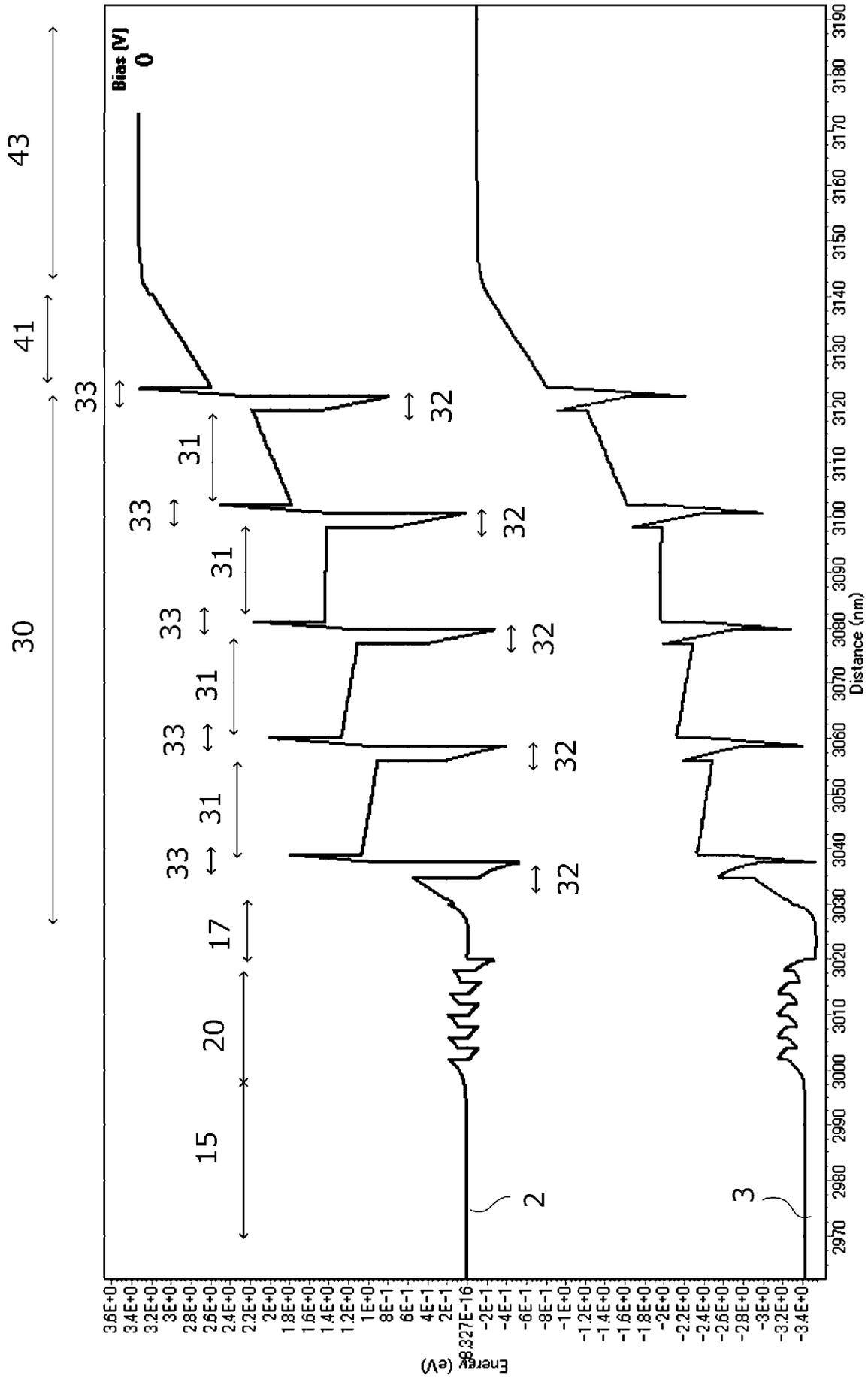
[図11]



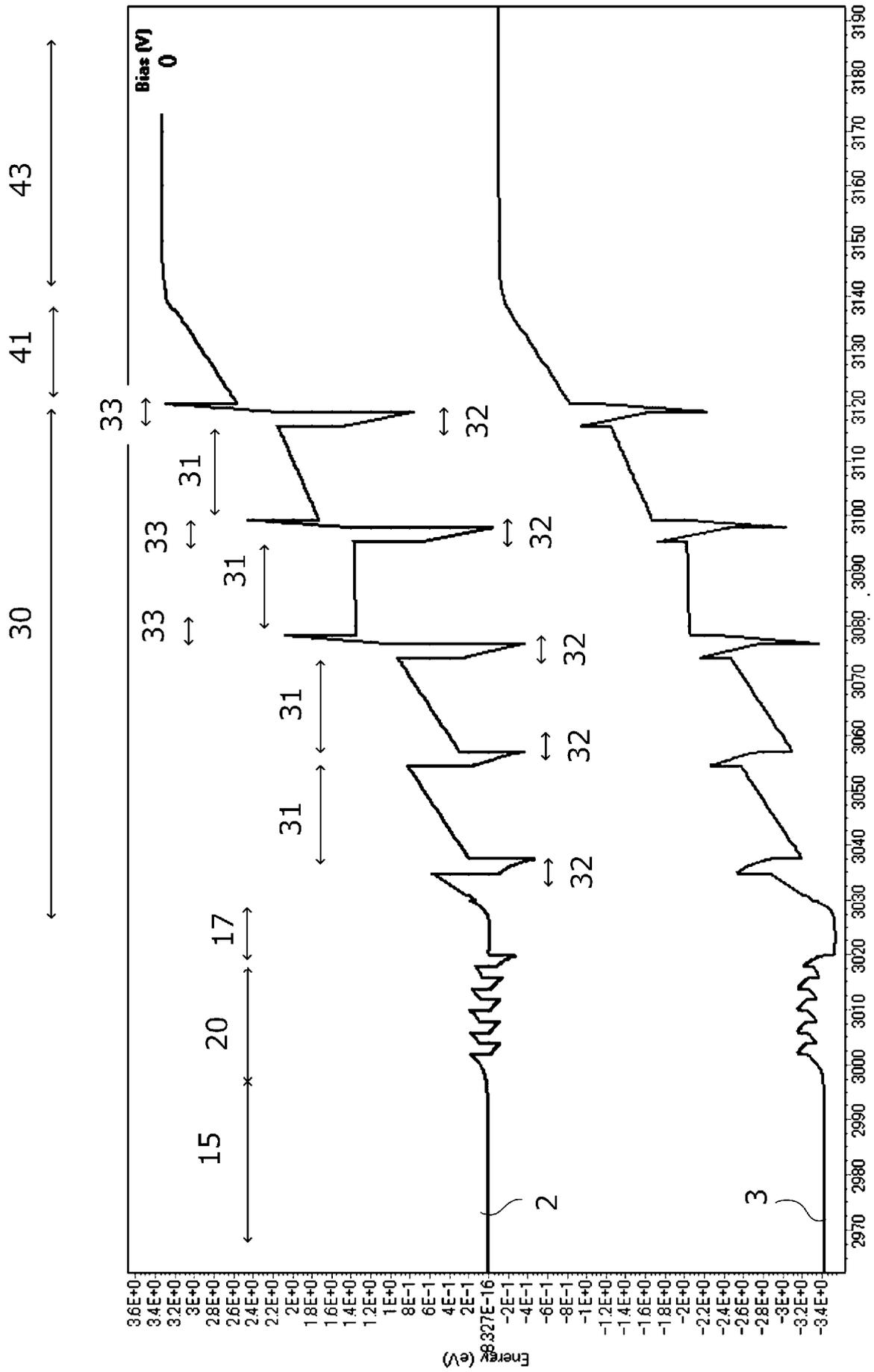
[図12]

1a

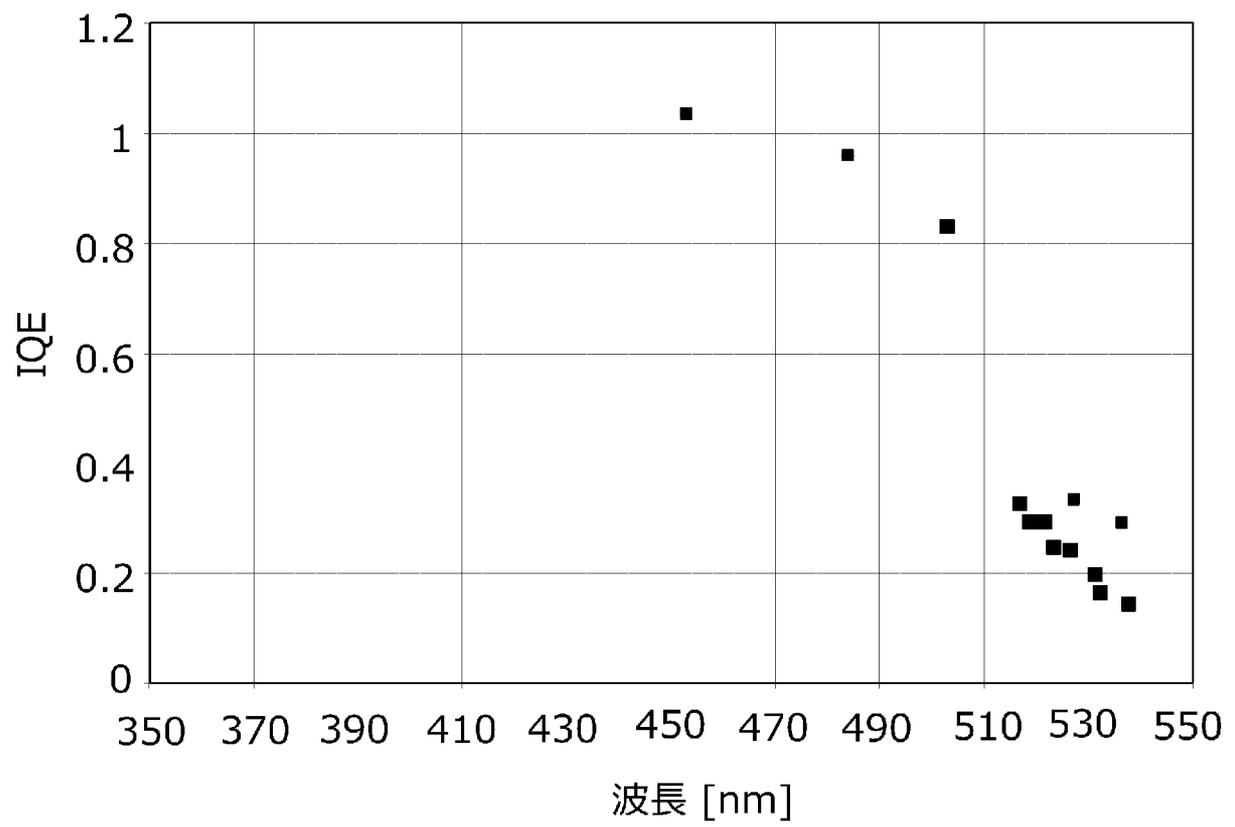
[13]



[圖14]



[図15]



**INTERNATIONAL SEARCH REPORT**

International application No.  
PCT/JP2015/052791

**A. CLASSIFICATION OF SUBJECT MATTER**  
H01L33/32(2010.01)i, H01L33/06(2010.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)  
H01L33/32, H01L33/06

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2001-237457 A (Nichia Chemical Industries, Ltd.), 31 August 2001 (31.08.2001), paragraphs [0006] to [0011], [0021], [0026] to [0029], [0062] to [0072]; fig. 5, 13 & US 2002/0179923 A1 & EP 1248303 A1 & WO 2001/043206 A1 & AU 1736701 A & CA 2394460 A & TW 498582 B & AU 772491 B & HK 1054467 A & CN 1409875 A	1-4, 7, 9 5-6, 8
Y	JP 2006-261392 A (Matsushita Electric Industrial Co., Ltd.), 28 September 2006 (28.09.2006), paragraph [0043]; fig. 1 (Family: none)	5-6, 8

Further documents are listed in the continuation of Box C.  See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 18 February 2015 (18.02.15)	Date of mailing of the international search report 03 March 2015 (03.03.15)
--	--

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer  Telephone No.
--	---

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2015/052791

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-102675 A (Toshiba Corp.), 13 April 2001 (13.04.2001), paragraph [0041] (Family: none)	6, 8
X	JP 2012-178386 A (Toshiba Corp.), 13 September 2012 (13.09.2012), entire text; all drawings & US 2012/0217471 A1 & US 2014/0166978 A1	1-4, 7, 9
A	JP 2009-272606 A (Samsung Electro-Mechanics Co., Ltd.), 19 November 2009 (19.11.2009), paragraphs [0030] to [0037] & US 2009/0278113 A1 & KR 10-2009-0117538 A & TW 200947756 A	1-9

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H01L33/32(2010.01)i, H01L33/06(2010.01)i		
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H01L33/32, H01L33/06		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2015年 日本国実用新案登録公報 1996-2015年 日本国登録実用新案公報 1994-2015年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2001-237457 A (日亜化学工業株式会社) 2001.08.31, 【0006】 - 【0011】, 【0021】, 【0026】 - 【0029】, 【0062】 - 【0072】, 図5, 13 & US 2002/0179923 A1 & EP 1248303 A1 & WO 2001/043206 A1 & AU 1736701 A & CA 2394460 A & TW 498582 B & AU 772491 B & HK 1054467 A & CN 1409875 A	1-4, 7, 9 5-6, 8
Y	JP 2006-261392 A (松下電器産業株式会社) 2006.09.28, 【0043】, 図1 (ファミリーなし)	5-6, 8
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 18.02.2015	国際調査報告の発送日 03.03.2015	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 森口 忠紀 電話番号 03-3581-1101 内線 3255	2K 4402

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2001-102675 A (株式会社東芝) 2001.04.13, 【0041】 (ファミリーなし)	6, 8
X	JP 2012-178386 A (株式会社東芝) 2012.09.13, 全文全図 & US 2012/0217471 A1 & US 2014/0166978 A1	1-4, 7, 9
A	JP 2009-272606 A (三星電機株式会社) 2009.11.19, 【0030】 - 【0037】 & US 2009/0278113 A1 & KR 10-2009-0117538 A & TW 200947756 A	1-9