(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[5]
H04N 7/00

(11) 공개번호 특1992-0011255
(43) 공개일자 1992년06월27일

(21) 출원번호 특1991-0019660
(22) 출원일자 1991년11월05일
(30) 우선권주장 90403115.0 1990년11월05일 유럽(EP)
(71) 출원인 톰손 컨서머 엘렉트로닉스 에스. 에이 티에리 스웨웨
프랑스공화국 92400 꾸르브부라 라데팡스 5 플라세 데 보스쥬 9
(72) 발명자 베르너 보이에
프랑스공화국 에프-67100 슈트라스부르그 뤼 뒤 찌겔펠트 15
(74) 대리인 남상선

심사청구 : 없음

(54) 호환성 개선장치

요약

내용 없음

대표도

도1

명세서

[발명의 명칭]

호환성 개선장치

[도면의 간단한 설명]

제1도는 시간 필터(90ms)의 블럭 다이어 그램, 제2도는 80ms주기내에서 시간 주기를 보여주는 도면, 제3도는 결과적으로 나타나는 시간 필터(80ms)를 보여주는 도면.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

제1정의를 갖는 비데오 신호가 제2 및 하위 정의를 갖는 호환성 방식으로 감소된 데이타 속도로 송신 및/또는 기록되며, 송신 및/또는 기록의 상이한 모드가 사용되고, 상기 모드는 원리에 있어서 상기 비데오 신호의 화면내용 또는 화면 내용의 일부의 속도로부터 얻어지고, 상기 비데오 신호는 휘도 및 색 필셀에 의하여 기술되는, 비데오 신호 송신 및/또는 기록시스템내에 사용하기위한 호환성 개선장치에 있어서, -상기 비데오 신호의 필드 주파수의 1/4의 범위에서 상기 비데오 신호의 시간 휘도 및/또는 색 주파수를 억제하기 위한 제1수단, 즉, 시간필터; -상기 필드 주파수의 1/2의 범위에서 상기 비데오 신호의 수직 및/또는 수평 휘도 주파수를 억제하기 위한 제2수단; -상기 비데오 신호의 프레임내에서 휘도 픽셀의 수직 저역 통과 필터링을 위한 제3수단;-휘도 픽셀의 비선형 및 운동 적응 보간을 위한 제4수단;-색 픽셀의 보간과 수직 및/또는 시간 재배열을 위한 제5수단; 가운데 하나 또는 그 이상의 수단을 포함하며, 상기 비데오 신호를 상기 제2정의로 디코딩할때 사용되고, 상기 송신 및/ 또는 기록이전에 보간되지 않은 픽셀만이 사용되는 것을 특징으로 하는 호환성 개선장치.

청구항 2

제1항에 있어서, 상기 모드중 3개의 모드는 상기 비데오 신호의 상기 제1정의로 인코딩이 수행될때 사용되고, 제1모드는 정지 모드이며 제2모드는 느린 운동 모드이고 제3모드는 빠른 운동 모드인 것을 특징으로 하는 호환성 개선장치.

청구항 3

제2항에 있어서, 상기 제1정의로 인코딩이 수행될때, 상기 제1모드에서 상기 비데오 신호의 4개 연속필드(제2도)와 상기 제2모드에서 상기 비데오 신호의 2개 연속필드(제6도)가 함께 프로세싱되며 상기 제3모드에서 각 필드가 따라 따로 프로세싱되는 것을 특징으로 하는 호환성 개선장치.

청구항 4

제1항 내지 제3항중 한 항에 있어서, 송신 및/또는 기록된 운동 벡터는 상기 제2정의로 상기 디코딩을 위해 평가(103, 104, 124, 135 내지 138, 142, 184, 202)가 되는 것을 특징으로 하는 호환성 개선장치.

청구항 5

제1항 내지 제4항중 한 항 또는 그 이상의 항에 있어서, 상기 제1정의를 가진 상기 비데오 신호는 HDMAC 신호이고 상기 제2정의를 가진 상기 비데오 신호는 MAC신호, 즉 D2-MAC신호인 것을 특징으로 하는 호환성 개선 장치.

청구항 6

제1항 내지 제5항중 한항 또는 그 이상의 항에 있어서, 상기 제1수단(제3도)은 상기 제1모드로 송신 및/또는 기록될때 상기 비데오 신호로부터 출력신호($Yout_{80}$, $Uout_{80}$, $Vout_{80}$)를 발생시키며, 여기에서 상기 필드들의 제1 및 제3 또는 제2 및 제4필드가 프로세싱을 위하여 입력되는 것을 특징으로 하는 호환성 개선장치.

청구항 7

제1항 내지 제6항중 한 항 또는 그 이상의 항에 있어서, 상기 제3수단은 필드중 하나씩 건너뛴 필드의 픽셀을 라인 주기의 1/2만큼 지연시키는 것(제5도)을 특징으로 하는 호환성 개선장치.

청구항 8

제7항에 있어서, 상기 제3 및 제4수단이 결합되어(제12도) 상기 제2모드로 송신 및/또는 기록될때 상기 비데오 신호로부터 출력신호($Yout_{40}$)를 발생시키는 것을 특징으로 하는 호환성 개선장치.

청구항 9

제8항에 있어서, 상기 결합된 수단은 상기 운동 벡터(V_xV_x')에 의하여 제어되는 수평 이동회로(제10도, 제13도)로 구성되는 것을 특징으로 하는 호환성 개선장치.

청구항 10

제9항에 있어서, 상기 제어는 룩업 테이블 회로(103, 104, 135 내지 138)를 사용하여 수행되는 것을 특징으로 하는 호환성 개선장치.

청구항 11

제1항 내지 제10항중 한 항 또는 그 이상의 항에 있어서, 상기 수단은 점진적 출력신호(제21도의 $Yout_1$및 $Yout_2$, 제36도의 $Uout_1$, $Uout_2$, $Vout_1$및 $Vout_2$)를 발생시키고, 라인의 수직 보간을 위한 수단, 즉, 필드 및 라인 지연 회로, 수평 이동 회로 및 스위치(제16도의 16; 제18도의 184, 1816, 1823, S_{10}, S_{13}, S_{11}; 제20도의 2016 및 S_{16}; 제34도의 3415 및 S_{26}; 제35도의 3514, S_{27}및 3515)더 포함하는 것을 특징으로 하는 호환성 개선장치.

청구항 12

제11항에 있어서, 상기의 점진적 출력신호의 휘도 픽셀은 상기 비데오 신호가 상기 제2모드로 송신 및/또는 기록될때 수평으로 운동 벡터 적응 보간되는 것을 특징으로 하는 호환성 개선장치.

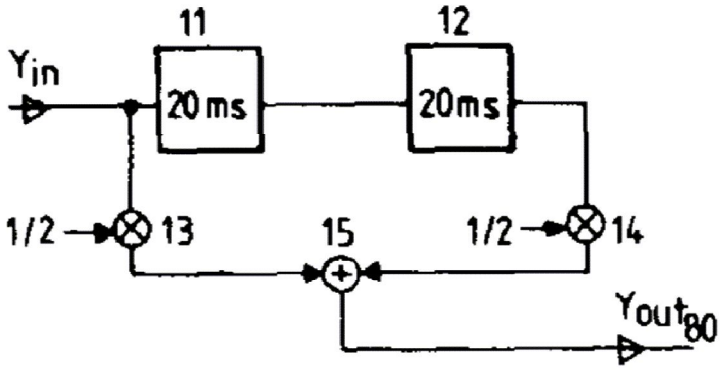
청구항 13

제1항 및/또는 제12항에 있어서, 상기의 운동 적응 보간이 두개의 운동 보간된 필드에 의하여 수행(제8도, 제17도)되는 것을 특징으로 하는 호환성 개선장치.

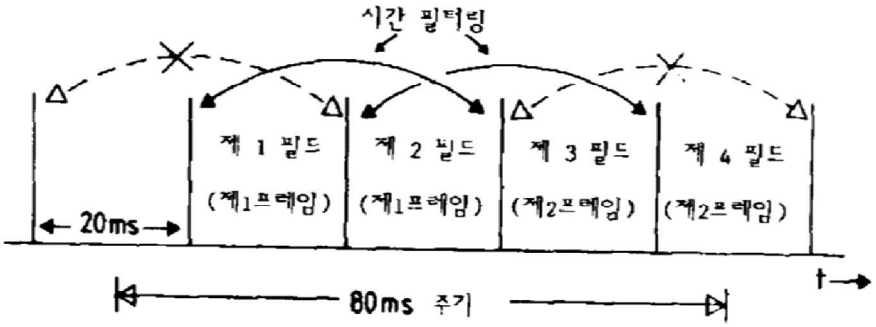
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

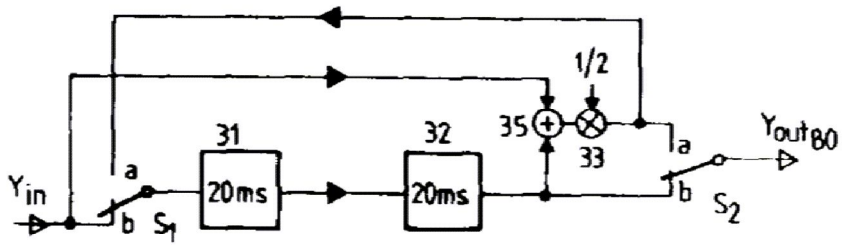
도면1


11
12
Yin
20ms
20ms
1/2
13
15
1/2
14
Yout80

도면2


시간 필터링
제 1 필드
(제1프레임)
제 2 필드
(제1프레임)
제 3 필드
(제2프레임)
제 4 필드
(제2프레임)
20ms
t
80ms 주기

도면3


1/2
31
32
35
33
a
Yout80
Yin
a
20ms
20ms
b
S1
b
S2