

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2021年5月14日(14.05.2021)



(10) 国際公開番号

WO 2021/090657 A1

(51) 国際特許分類:

H01L 21/82 (2006.01) H01L 21/336 (2006.01)
H01L 21/3205 (2006.01) H01L 29/78 (2006.01)
H01L 21/768 (2006.01) H01L 21/338 (2006.01)
H01L 23/532 (2006.01) H01L 29/812 (2006.01)
H01L 21/822 (2006.01) H01L 29/778 (2006.01)
H01L 27/04 (2006.01) H01L 21/337 (2006.01)
H01L 21/8234 (2006.01) H01L 29/808 (2006.01)
H01L 27/06 (2006.01)

特願 2019-200539 2019年11月5日(05.11.2019) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

(72) 発明者: 盛田 伸也(MORITA Shinya); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 竹内 克彦(TAKEUCHI Katsuhiko); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(21) 国際出願番号: PCT/JP2020/038900

(22) 国際出願日: 2020年10月15日(15.10.2020)

(25) 国際出願の言語: 日本語

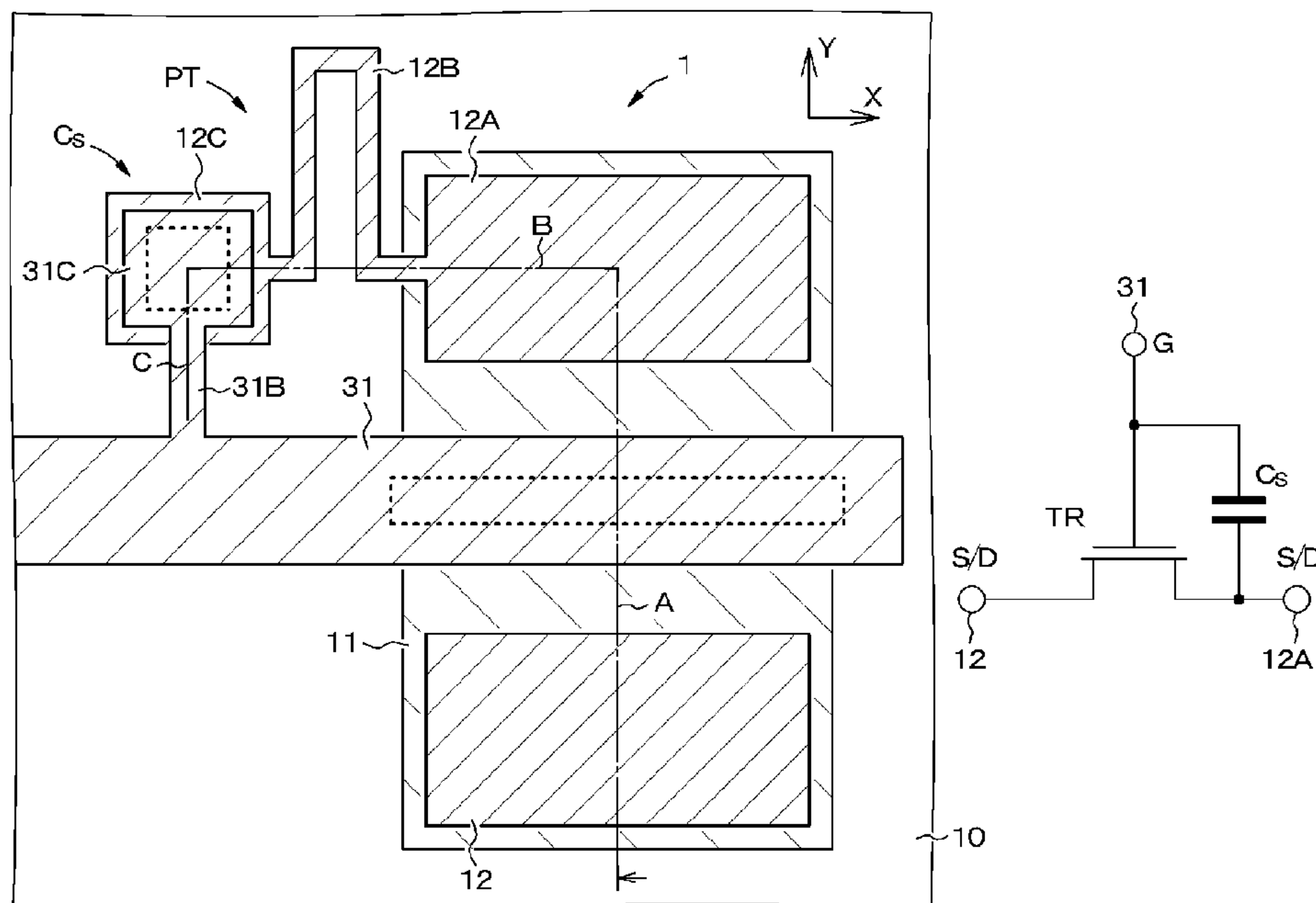
(26) 国際公開の言語: 日本語

(30) 優先権データ:

(54) Title: SEMICONDUCTOR DEVICE AND ELECTRONIC APPARATUS

(54) 発明の名称: 半導体装置および電子機器

図 1



(57) Abstract: This semiconductor device includes: a semiconductor material layer forming a channel layer; a pair of source/drain electrodes formed on the semiconductor material layer; and a gate electrode disposed between the pair of source/drain electrodes and formed on the semiconductor material layer with a gate insulating film therebetween. A connection path is formed between at least one of the pair of source/drain electrodes and the gate electrode. The connection path uses a capacitor: which is constituted of an insulating film formed in the same layer as a gate insulating film with the

[続葉有]

(74) 代理人：特許業務法人酒井国際特許事務所 (SAKAI INTERNATIONAL PATENT OFFICE); 〒1000013 東京都千代田区霞が関 3 丁目 8 番 1 号 虎の門三井ビルディング Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告 (条約第21条(3))

pair of electrodes sandwiching the insulating film; and in which the capacitor undergoes dielectric breakdown at a lower voltage than the dielectric breakdown voltage of the gate insulating film.

(57) 要約：【課題】半導体装置は、チャネル層を形成する半導体材料層、半導体材料層上に形成された一対のソース／ドレイン電極、及び、一対のソース／ドレイン電極の間に配置されており、ゲート絶縁膜を介して半導体材料層上に形成されているゲート電極、を有しており、一対のソース／ドレイン電極の少なくとも一方とゲート電極との間には、ゲート絶縁膜と同層で形成された絶縁膜を一対の電極に挟んで構成されており且つゲート絶縁膜の絶縁破壊電圧よりも低い電圧で絶縁破壊するキャパシタを用いた接続経路が形成されている。

明 細 書

発明の名称：半導体装置および電子機器

技術分野

[0001] 本開示は、半導体装置および電子機器に関する。

背景技術

[0002] ワイドギャップ半導体材料である窒化ガリウム（GaN）は、絶縁破壊電圧が高く、高温動作が可能であり、飽和ドリフト速度が高いなどといった特徴を有している。また、GaN系ヘテロ接合に形成される二次元電子ガス（2DEG）は、移動度が高くかつシート電子密度が高いという特徴がある。これらの特徴により、GaN系ヘテロFETは低抵抗、高速、高耐圧動作が可能であるため、パワーデバイスやRFデバイスなどへの適用が期待されている。

[0003] 一般的なGaN系ヘテロFET（HFET）の場合、チャネル層を形成するGaN層の上にバリア層が配される。チャネル層との間で発生する分極によって2DEGを発生させるため、バリア層を形成する材料として $\text{Al}_{1-x-y}\text{Ga}_x\text{In}_y\text{N}$ （但し $0 \leq x < 1$ ， $0 \leq y < 1$ ）などが一般的に用いられる。良好な特性を実現できるように組成は適宜選択されるが、組成によっては、ゲート電極とバリア層との間に形成されるショットキー接合におけるリーク電流が高くなることが一般的に知られている。その場合、ゲート絶縁膜を介してゲート電極を配置することによって、リーク電流を低減させることができる。

[0004] 半導体装置の製造プロセスでは、プラズマを用いたエッチングなどの製造工程において、導体層配線にチャージされた電荷によってダメージを受けるPID（Plasma Induced Damage）と言われる現象が発生する。このため、低耐圧のキャパシタをゲート電極に接続し、低耐圧のキャパシタが絶縁破壊することによってチャージされた電荷を逃がすといったことが提案されている（例えば、特許文献1を参照）。

先行技術文献

特許文献

[0005] 特許文献1：特開2001-284579号公報

発明の概要

発明が解決しようとする課題

[0006] ゲート絶縁膜と同層で形成された絶縁膜を用いて低耐圧のキャパシタを形成するといった場合、キャパシタ形成部分の絶縁膜を部分的に薄くするといった工程が必要である。しかしながら、ゲート絶縁膜は非常に薄い膜で形成されている。このため、性能の安定した半導体装置を実現する為には、ゲート絶縁膜を形成した後すぐにゲート電極を形成してゲート絶縁膜に余分なダメージを与えないといったことが要求される。

[0007] 従って、本開示の目的は、ゲート絶縁膜と同層で形成された絶縁膜を用いて、部分的な薄膜化をすることなく低耐圧のキャパシタを構成することができる半導体装置、及び、係る半導体装置を備えた電子機器を有することにある。

課題を解決するための手段

[0008] 上記の目的を達成するための本発明に係る半導体装置は、
チャンネル層を形成する半導体材料層、
半導体材料層上に形成された一対のソース／ドレイン電極、及び、
一対のソース／ドレイン電極の間に配置されており、ゲート絶縁膜を介して半導体材料層上に形成されているゲート電極、
を有しており、
一対のソース／ドレイン電極の少なくとも一方とゲート電極との間には、ゲート絶縁膜と同層で形成された絶縁膜を一対の電極に挟んで構成されており且つゲート絶縁膜の絶縁破壊電圧よりも低い電圧で絶縁破壊するキャパシタを用いた接続経路が形成されている、
半導体装置である。

[0009] 上記の目的を達成するための本発明に係る電子機器は、
チャネル層を形成する半導体材料層、
半導体材料層上に形成された一対のソース／ドレイン電極、及び、
一対のソース／ドレイン電極の間に配置されており、ゲート絶縁膜を介して半導体材料層上に形成されているゲート電極、
を有しており、
一対のソース／ドレイン電極の少なくとも一方とゲート電極との間には、
ゲート絶縁膜と同層で形成された絶縁膜を一対の電極に挟んで構成されており且つゲート絶縁膜の絶縁破壊電圧よりも低い電圧で絶縁破壊するキャパシタを用いた接続経路が形成されている、
半導体装置を備えた電子機器である。

図面の簡単な説明

[0010] [図1]図1は、本開示の第1の実施形態に係る半導体装置の構成を説明するための模式的な一部平面図である。
[図2]図2は、本開示の第1の実施形態に係る半導体装置の構成を説明するための模式的な一部断面図である。
[図3]図3は、本開示の第1の実施形態に係る半導体装置の製造方法を説明するための模式的な一部平面図である。
[図4]図4は、図3に引き続き、本開示の第1の実施形態に係る半導体装置の製造方法を説明するための模式的な一部平面図である。
[図5]図5は、図4に引き続き、本開示の第1の実施形態に係る半導体装置の製造方法を説明するための模式的な一部平面図である。
[図6]図6は、図5に引き続き、本開示の第1の実施形態に係る半導体装置の製造方法を説明するための模式的な一部平面図である。
[図7]図7は、図6に引き続き、本開示の第1の実施形態に係る半導体装置の製造方法を説明するための模式的な一部平面図である。
[図8]図8は、本開示の第2の実施形態に係る半導体装置の構成を説明するための模式的な一部平面図である。

[図9]図9は、本開示の第2の実施形態に係る半導体装置の構成を説明するための模式的な一部断面図である。

[図10]図10は、本開示の第2の実施形態に係る半導体装置の製造方法を説明するための模式的な一部平面図である。

[図11]図11は、図10に引き続き、本開示の第2の実施形態に係る半導体装置の製造方法を説明するための模式的な一部平面図である。

[図12]図12は、本開示の第3の実施形態に係る半導体装置の構成を説明するための模式的な一部平面図である。

[図13]図13は、本開示の第3の実施形態に係る半導体装置の構成を説明するための模式的な一部断面図である。

[図14]図14は、本開示の第3の実施形態に係る半導体装置の製造方法を説明するための模式的な一部平面図である。

[図15]図15は、図14に引き続き、本開示の第3の実施形態に係る半導体装置の製造方法を説明するための模式的な一部平面図である。

[図16]図16は、図15に引き続き、本開示の第3の実施形態に係る半導体装置の製造方法を説明するための模式的な一部平面図である。

[図17]図17は、図16に引き続き、本開示の第3の実施形態に係る半導体装置の製造方法を説明するための模式的な一部平面図である。

[図18]図18は、本開示に係る半導体装置を用いた無線通信装置の構成を説明するための模式的な構成図である。

[図19]図19は、車両制御システムの概略的な構成の一例を示すブロック図である。

[図20]図20は、車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0011] 以下、図面を参照して、実施形態に基づいて本開示を説明する。本開示は実施形態に限定されるものではなく、実施形態における種々の数値や材料は例示である。以下の説明において、同一要素または同一機能を有する要素に

は同一符号を用いることとし、重複する説明は省略する。尚、説明は、以下の順序で行う。

1. 本開示に係る、半導体装置および半導体装置の製造方法、並びに電子機器、全般に関する説明
2. 第1の実施形態
3. 第2の実施形態
4. 第3の実施形態
5. 電子機器の説明
6. 応用例
7. その他

[0012] [本開示に係る、半導体装置および半導体装置の製造方法、並びに電子機器、全般に関する説明]

以下の説明において、本開示に係る半導体装置、本開示に係る半導体装置の製造方法によって製造される半導体装置、及び、本開示に係る電子機器が備える半導体装置を、単に、[本開示の半導体装置]と呼ぶ場合がある。

[0013] 上述したように、本開示の半導体装置は、

チャンネル層を形成する半導体材料層、

半導体材料層上に形成された一対のソース／ドレイン電極、及び、

一対のソース／ドレイン電極の間に配置されており、ゲート絶縁膜を介して半導体材料層上に形成されているゲート電極、
を有しており、

一対のソース／ドレイン電極の少なくとも一方とゲート電極との間には、ゲート絶縁膜と同層で形成された絶縁膜を一対の電極に挟んで構成されており且つゲート絶縁膜の絶縁破壊電圧よりも低い電圧で絶縁破壊するキャパシタを用いた接続経路が形成されている、
半導体装置である。

[0014] そして、本開示の半導体装置において、ソース／ドレイン電極を構成する導電材料層は金属材料から成る構成とすることができる。この場合において

、キャパシタを形成する一対の電極のうち一方の電極は、ソース／ドレイン電極を構成する導電材料層と同層で形成された導電材料層を用いて構成されており、その上に、キャパシタを形成する絶縁膜が形成されている構成とすることができる。

[0015] 上述した好ましい構成を含む本開示の半導体装置において、キャパシタを形成する一対の電極のうち他方の電極は、ゲート電極を構成する導電材料層と同層で形成された導電材料層を用いて構成されている態様とすることができる。

[0016] あるいは又、本開示の半導体装置において、キャパシタを形成する一対の電極のうち一方の電極は、チャネル層を形成する半導体材料層と同層で形成された半導体材料電極から構成されており、その上に、キャパシタを形成する絶縁膜が形成されており、

半導体材料電極の一端は、ソース／ドレイン電極を構成する導電材料層と同層で形成された中継配線を介して、一対のソース／ドレイン電極の少なくとも一方に接続されており、

中継配線の端部とキャパシタの他方の電極の端部との間の幅は、ソース／ドレイン電極の端部とゲート電極の端部との間よりも狭く設定されている構成とすることができる。

[0017] 上述した各種の好ましい構成を含む本開示の半導体装置において、接続経路には電氣的に遮断する処理が施されている構成とすることができる。この場合において、接続経路の一部が除去されることによって電氣的に遮断する処理が施されている構成とすることができる。あるいは又、接続経路の一部が高抵抗化されることによって電氣的に遮断する処理が施されている構成とすることができる。この場合において、接続経路の一部は、半導体材料層を用いて構成されており、半導体材料層から構成された接続経路の部分にイオン注入が施されることによって高抵抗化が施されている構成とすることができる。

[0018] あるいは又、上述した各種の好ましい構成を含む本開示の半導体装置にお

いて、一对のソース／ドレイン電極の少なくとも一方とゲート電極との間には、キャパシタとキャパシタに直列接続された抵抗素子とを介して接続経路が形成されている構成とすることができる。この場合において、抵抗素子は、チャネル層を形成する半導体材料層と同層で形成された半導体材料層を用いて形成されている構成とすることができる。

[0019] 上述した各種の好ましい構成を含む本開示の半導体装置において、チャネル層を形成する半導体材料層は窒化ガリウムから成る構成とすることができる。

[0020] 本開示に係る半導体装置の製造方法は、
一对のソース／ドレイン電極の少なくとも一方とゲート電極との間には、ゲート絶縁膜と同層で形成された絶縁膜を一对の電極に挟んで構成されており且つゲート絶縁膜の絶縁破壊電圧よりも低い電圧で絶縁破壊するキャパシタを用いた接続経路を形成する工程、
を有する。

[0021] この場合において、更に、半導体製造工程における最終のプラズマ工程が終了した後に接続経路を電氣的に遮断する処理を施す工程を行なう構成とすることができる。

[0022] あるいは又、この場合において、ゲート絶縁膜の絶縁破壊電圧よりも低い電圧で絶縁破壊するキャパシタとキャパシタに直列接続された抵抗素子とを介した接続経路を形成する工程を有する工程とすることができる。

[0023] 本開示の半導体装置を備えた電子機器として、例えば、通信システムなどを構成する無線通信装置や、これらを構成するＩＣなどの半導体モジュールなどを挙げることができる。このような無線通信装置としては、通信周波数がＵＨＦ（Ultra High Frequency）帯以上のもので特に効果が発揮される。

[0024] 本明細書における各種の条件は、数学的に厳密に成立する場合の他、実質的に成立する場合にも満たされる。設計上あるいは製造上生ずる種々のばらつきの存在は許容される。また、以下の説明で用いる各図面は模式的なものであり、実際の寸法やその割合を示すものではない。例えば、後述する図２

は半導体装置の断面構造を示すが、幅、高さ、厚さなどの割合を示すものではない。

[0025] [第 1 の実施形態]

第 1 の実施形態は、本開示に係る、半導体装置および半導体装置の製造方法、並びに電子機器に関する。

[0026] 図 1 は、本開示の第 1 の実施形態に係る半導体装置の構成を説明するための模式的な一部平面図である。より具体的には、ウエハ状基板に形成される多数の半導体装置のうちの 1 つを示す。後述する他の図面においても同様である。尚、図 1 の右側には、半導体装置の等価回路図を示す。

[0027] 第 1 の実施形態に係る半導体装置 1 は、

チャンネル層を形成する半導体材料層 1 1、

半導体材料層 1 1 上に形成された一対のソース／ドレイン電極 1 2、1 2 A、及び、

一対のソース／ドレイン電極 1 2、1 2 A の間に配置されており、ゲート絶縁膜を介して半導体材料層 1 1 上に形成されているゲート電極 3 1、を有している。半導体装置 1 は、絶縁ゲート構造を持つ電界効果型トランジスタである。図 1 において、各要素の平面形状をハッチングで表した。尚、図示の都合上、図 1 においてゲート絶縁膜は示されていない。ゲート絶縁膜およびゲート絶縁膜と同層で形成された絶縁膜については、後述する図 2 を参照して後で詳しく説明する。

[0028] そして、一対のソース／ドレイン電極 1 2、1 2 A の少なくとも一方（図に示す例では、ソース／ドレイン電極 1 2 A）とゲート電極 3 1 との間には、ゲート絶縁膜と同層で形成された絶縁膜を一対の電極に挟んで構成されており且つゲート絶縁膜の絶縁破壊電圧よりも低い電圧で絶縁破壊するキャパシタ C_s を用いた接続経路 P T が形成されている。

[0029] 図 2 は、本開示の第 1 の実施形態に係る半導体装置の構成を説明するための模式的な一部断面図である。より具体的には、図 1 において一点鎖線で示す符号 A、B、C の部分の断面を模式的に示した。図示の都合上、図 2 にお

ける各構成要素の寸法は、図1に示される寸法と相違する場合がある。尚、各要素の平面形状については、半導体装置の製造方法を説明するための図3ないし図7を適宜参照して説明する。

[0030] 半導体装置1は、基板10の上に形成されている。基板10上には、チャネル層を形成する半導体材料層11が形成されている。基板10は、その上に形成される半導体材料層11との格子定数との関係から、例えば単結晶GaN基板から形成されている。図3においてハッチングを付した部分が半導体材料層11の平面形状を示す。

[0031] 半導体材料層11は窒化ガリウム（GaN）から成り、例えばGaNのエピタキシャル成長層が用いられる。半導体材料層11は、不純物を添加しないu-GaN層として形成されている。半導体材料層11の上には、図示せぬバリア層が形成されている。半導体材料層11との間で発生する分極によって2DEGを発生させるため、バリア層を形成する材料として $Al_{1-x-y}Ga_xIn_yN$ （但し $0 \leq x < 1$ ， $0 \leq y < 1$ ）などが一般的に用いられる。

[0032] 尚、基板10を構成する材料と半導体材料層11を構成する材料との格子定数が相違する場合には、これらの間にバッファ層を設ければよい。バッファ層によって格子定数を制御する事で、半導体材料層11の結晶状態を良好にするとともに、ウエハ状基板の反りを制御することができる。例えば、基板1が単結晶シリコンから成る場合、このようなバッファ層の一例として、AlN、AlGaN、GaNなどが用いられる。

[0033] 図3に示すように、半導体材料層11の平面形状は略矩形である。図1及び図2に示すように、半導体材料層11上には、一对のソース／ドレイン電極12，12Aが形成されている。図4においてハッチングを付した部分が一对のソース／ドレイン電極12，12Aの平面形状を示す。符号12B、符号12Cで示す部分については後述する。ソース／ドレイン電極12，12Aを構成する導電材料層は金属材料から成り、例えば、アルミニウム（Al）、銅（Cu）、金（Au）等の金属あるいはこれらを主成分とする合金等から形成されている。

[0034] キャパシタ C_s を形成する一対の電極のうち一方の電極 1 2 C は、ソース／ドレイン電極 1 2, 1 2 A を構成する導電材料層と同層で形成された導電材料層を用いて構成されている。また、図 1、図 2 および図 4 に示すように、一方の電極 1 2 C は、中継配線 1 2 B を介して、ソース／ドレイン電極 1 2 A に接続されている。中継配線 1 2 B も、ソース／ドレイン電極 1 2, 1 2 A を構成する導電材料層と同層で形成された導電材料層を用いて構成されている。一対のソース／ドレイン電極 1 2, 1 2 A、中継配線 1 2 B およびキャパシタ C_s の一方の電極 1 2 C は、同層で形成された導電材料層を適宜パターンニング等して形成されている。

[0035] 図 2 に示すように、一対のソース／ドレイン電極 1 2, 1 2 A、中継配線 1 2 B および一方の電極 1 2 C 上を含む全面に、層間絶縁層 2 1 が形成されている。図 2 および図 5 に示すように、層間絶縁層 2 1 には、ゲート電極 3 1 の下の半導体材料層 1 1 が露出する開口 O P 1 と、キャパシタ C_s の一方の電極 1 2 C の一部が露出する開口 O P 2 が設けられている。図 5 においては、開口 O P 1 によって露出する半導体材料層 1 1 の部分と、開口 O P 2 によって露出する電極 1 2 C の部分とにハッチングを付した。

[0036] 図 2 に示すように、ゲート絶縁膜を構成する絶縁膜 2 2 は、層間絶縁層 2 1 や開口 O P 1, O P 2 上を含む全面に亘って形成されている。絶縁膜 2 2 は、例えば厚さが 10 ナノメートル程度のアルミニウム酸化物 (Al_2O_3) やハフニウム酸化物 (HfO_2)、あるいはその積層などによって構成されている。開口 O P 1 内に形成された絶縁膜 2 2 の部分がゲート絶縁膜 2 2 A を構成する。また、開口 O P 2 内に形成された絶縁膜 2 2 の部分がキャパシタ C_s に用いられる絶縁膜 2 2 C を構成する。

[0037] そして、開口 O P 1 内に形成されたゲート絶縁膜 2 2 A を覆うように、ゲート電極 3 1 が形成されている。図 1 に示すように、ゲート電極 3 1 は、一対のソース／ドレイン電極 1 2, 1 2 A の間に配置されており、ゲート絶縁膜 2 2 A を介して半導体材料層 1 1 上に形成されている。図 6 においてハッチングを付した部分がゲート電極 3 1 の平面形状を示す。符号 3 1 B、符号

3 1 Cで示す部分については後述する。ゲート電極 3 1 は例えば一対のソース／ドレイン電極 1 2, 1 2 Aを構成する導電材料と同様の材料を用いて構成されている。また、ゲート電極 3 1 上を含む全面には、絶縁性の平坦化膜 3 2 が形成されている。

[0038] キャパシタ C_s を形成する一対の電極のうち他方の電極 3 1 C は、ゲート電極 3 1 を構成する導電材料層と同層で形成された導電材料層を用いて構成されている。上述した一方の電極 1 2 C と他方の電極 3 1 C とで、ゲート絶縁膜と同層の絶縁膜 2 2 C が挟まれることによって、キャパシタ C_s が形成される。他方の電極 3 1 C とゲート電極 3 1 とは、ゲート電極 3 1 から延在する中継配線 3 1 B によって接続されている。ゲート電極 3 1、中継配線 3 1 B およびキャパシタ C_s の他方の電極 3 1 C は、同層で形成された導電材料層を適宜パターンニング等して形成されている。

[0039] 以上のようにして形成されたキャパシタ C_s は、ゲート絶縁膜 2 2 C の絶縁破壊電圧よりも低い電圧で絶縁破壊するように構成されている。

[0040] 図 2 に示すように、キャパシタ C_s に用いられる絶縁膜 2 2 C は、一方の電極 1 2 C 上に形成されている。これに対し、ゲート絶縁膜 2 2 A は、半導体材料層 1 1 上に形成されている。ここで、一方の電極 1 2 C は、ソース／ドレイン電極 1 2, 1 2 A を形成する導電材料層を用いて構成されている。従って、一方の電極 1 2 C の表面ラフネスは、半導体材料層 1 1 よりも大きい。表面ラフネスが大きい一方の電極 1 2 C 上に形成された絶縁膜 2 2 C は、下層のラフネスの影響を受ける為、膜厚や形状の均一性が悪化する。特に、局所的に厚み薄い部分や、電界が集中する個所は絶縁破壊の起点となりやすい。従って、相対的に平坦な半導体材料層 1 1 上に形成されたゲート絶縁膜 2 2 A に対して、破壊電圧は低下する。

[0041] 半導体装置製造プロセス中に R I E 等のプラズマ工程で、ゲート電極 3 1 にチャージが起こると、破壊電圧の低い絶縁膜 2 2 C がゲート絶縁膜 2 2 A よりも先に破壊する。これによって、ゲート電極 3 1 とソース／ドレイン電極 1 2 A との間でリークパスが形成されるので、ゲート絶縁膜 2 2 A に加わ

る電圧は低減する。従って、半導体装置製造プロセス中のチャージによる破壊や性能劣化を低減することができる。

[0042] 尚、ゲート電極 3 1 とソース／ドレイン電極 1 2 A との間でリークパスが形成されると、製品としての半導体装置 1 の動作に影響が出る。このため、製品として出荷がされる際に、接続経路 P T には電氣的に遮断する処理が施される。

[0043] 具体的には、一般的なウェットエッチングやレーザによる切断、ダイシング工程などによって、接続経路の一部が除去されることによって電氣的に遮断する処理が施されている構成とすることができる。図 7 において符号 4 0 で示す部分が、遮断する処理が行われた箇所を示す。

[0044] 次いで、半導体装置 1 の製造方法について説明する。

[0045] 上述したように、半導体装置 1 の製造方法は、

一対のソース／ドレイン電極の少なくとも一方とゲート電極との間には、ゲート絶縁膜と同層で形成された絶縁膜を一対の電極に挟んで構成されており且つゲート絶縁膜の絶縁破壊電圧よりも低い電圧で絶縁破壊するキャパシタを用いた接続経路を形成する工程、
を有する。第 1 の実施形態にあっては、更に、半導体製造工程における最終のプラズマ工程が終了した後に接続経路を電氣的に遮断する処理を施す工程を行なう。

[0046] 図 3 ないし図 7 は、本開示の第 1 の実施形態に係る半導体装置の製造方法を説明するための模式的な一部平面図である。尚、判読性の観点から、平面図にあっては原則として絶縁層や絶縁膜の表示を省略した。

[0047] [工程－1 0 0] (図 3 参照)

先ず、基板 1 0 上にチャネル層を形成する半導体材料層 1 1 を形成する。
具体的には、基板 1 0 を準備し、その上に、周知の成膜方法やパターニング方法によって、半導体材料層 1 1 を形成する。

[0048] [工程－1 1 0] (図 4 参照)

次いで、ソース／ドレイン電極 1 2, 1 2 A、中継配線 1 2 B および第 1

の電極 1 2 C を形成する。半導体材料層 1 1 上を含む全面に、金属材料から成る導電材料層を形成する。その後、パターニング方法によって、所定の位置にソース／ドレイン電極 1 2, 1 2 A、中継配線 1 2 B およびキャパシタ C_s を形成する一方の電極 1 2 C を形成する。

[0049] [工程－ 1 2 0] (図 5 参照)

次いで、全面に層間絶縁層 2 1 を形成する。その後、ゲート電極 3 1 の下に位置する半導体材料層 1 1 の部分が露出する開口 O P 1 と、キャパシタ C_s の一方の電極 1 2 C の一部が露出する開口 O P 2 とを設ける。

[0050] [工程－ 1 3 0] (図 6 参照)

次いで、ゲート絶縁膜 2 2 A など構成する絶縁膜 2 2 を全面に形成する。その後、所定の位置にゲート電極 3 1、中継配線 3 1 B およびキャパシタ C_s を形成する他方の電極 3 1 C を形成する。全面に金属材料から成る導電材料層を形成する。次いで、周知のパターニング方法を用いて、所定の位置にゲート電極 3 1、中継配線 3 1 B およびキャパシタ C_s を形成する他方の電極 3 1 C を形成する。そして、ゲート電極 3 1 上を含む全面に、絶縁性の平坦化膜 3 2 を形成する。

[0051] 以上の工程によって、半導体装置 1 を製造することができる。

[0052] 尚、更に、半導体製造工程における最終のプラズマ工程が終了した後に接続経路を電氣的に遮断する処理を施す工程を行っても良い。上述したように、図 7 において符号 4 0 で示す部分が、遮断する処理が行われた箇所を示す。

[0053] [第 2 の実施形態]

第 2 の実施形態も、本開示に係る、半導体装置および半導体装置の製造方法、並びに電子機器に関する。

[0054] 図 8 は、本開示の第 2 の実施形態に係る半導体装置の構成を説明するための模式的な一部平面図である。

[0055] 第 2 の実施形態に係る半導体装置 2 において、一对のソース／ドレイン電極 1 2, 1 2 A の少なくとも一方 (図に示す例ではソース／ドレイン電極 1

2 A) とゲート電極 3 1 との間には、キャパシタ C_s とキャパシタ C_s に直列接続された抵抗素子 2 1 1 とを介した接続経路 P T が形成されている。抵抗素子 2 1 1 は、チャネル層を形成する半導体材料層 1 1 と同層で形成されている。

[0056] 図 9 は、本開示の第 2 の実施形態に係る半導体装置の構成を説明するための模式的な一部断面図である。より具体的には、図 8 において一点鎖線で示す符号 A, B, C の部分の断面を模式的に示した。尚、図示の都合上、図 9 における各構成要素の寸法は、図 8 に示される寸法と相違する場合がある。尚、各要素の平面形状については、半導体装置の製造方法を説明するための図 1 0 および図 1 1 を適宜参照して説明する。

[0057] 半導体装置 2 は、図 1 に示す半導体装置 1 に対して、中継配線 1 2 B を除去し、チャネル層を形成する半導体材料層 1 1 と同層で形成されている抵抗素子 2 1 1 で置き換えたといった構成である。抵抗素子 2 1 1 が半導体装置 2 の入力インピーダンスに対して充分高ければ、キャパシタ C_s がリークしたとしても、ゲイン低下等の特性劣化を実用上問題のないレベルに低減する事ができる。

[0058] 抵抗素子 2 1 1 の抵抗値は、半導体材料層の幅や長さを適宜設定することによって所望の値に設定することができる。尚、場合によっては、半導体材料層にイオン注入を施して高抵抗化するといった処理を施してもよい。

[0059] 次いで、半導体装置 2 の製造方法について説明する。

[0060] 図 1 0 および図 1 1 は、本開示の第 2 の実施形態に係る半導体装置の製造方法を説明するための模式的な一部平面図である。尚、判読性の観点から、平面図にあっては原則として絶縁層や絶縁膜の表示を省略した。

[0061] [工程－200] (図 1 0 参照)

先ず、基板 1 0 上にチャネル層を形成する半導体材料層 1 1 を形成する。具体的には、基板 1 0 を準備し、その上に、周知の成膜方法やパターニング方法によって、半導体材料層 1 1 を形成する。また、半導体材料層 1 1 と同層の半導体材料層を適宜パターニングし、抵抗素子 2 1 1 を形成する。

[0062] [工程－２１０] (図１１参照)

次いで、ソース／ドレイン電極１２，１２Ａおよびキャパシタ C_s を形成する一方の電極１２Ｃを形成する。半導体材料層１１上を含む全面に、金属材料から成る導電材料層を形成する。その後、パターニング方法によって、所定の位置にソース／ドレイン電極１２，１２Ａおよびキャパシタ C_s を形成する一方の電極１２Ｃを形成する。

[0063] [工程－２２０]

次いで、第１の実施形態において説明した[工程－１２０]および[工程－１３０]と同様の工程を行うことによって、半導体装置２を製造することができる。

[0064] [第３の実施形態]

第３の実施形態も、本開示に係る、半導体装置および半導体装置の製造方法、並びに電子機器に関する。

[0065] 図１２は、本開示の第３の実施形態に係る半導体装置の構成を説明するための模式的な一部平面図である。尚、各要素の平面形状については、半導体装置の製造方法を説明するための図１４ないし図１７を適宜参照して説明する。

[0066] 第１の実施形態および第２の実施形態において、キャパシタを形成する一対の電極のうち一方の電極は、ソース／ドレイン電極を構成する導電材料層と同層で形成された導電材料層を用いて構成されており、その上に、キャパシタを形成する絶縁膜が形成されていた。

[0067] これに対し、第３の実施形態に係る半導体装置３において、キャパシタを形成する一対の電極のうち一方の電極は、チャネル層を形成する半導体材料層１１と同層で形成された半導体材料電極３１１Ｃから構成されており、その上に、キャパシタを形成する絶縁膜が形成されている。図１４においてハッチングで示す部分が半導体材料層１１と半導体材料電極３１１Ｃの平面形状を示す。

[0068] 図１３は、本開示の第２の実施形態に係る半導体装置の構成を説明するた

めの模式的な一部断面図である。より具体的には、図 1 2 において一点鎖線で示す符号 A, B, C の部分の断面を模式的に示した。尚、図示の都合上、図 1 3 における各構成要素の寸法は、図 1 2 に示される寸法と相違する場合がある。

[0069] 図 1 2 及び図 1 3 に示すように、半導体材料電極 3 1 1 C の一端は、ソース／ドレイン電極 1 2, 1 2 A を構成する導電材料層と同層で形成された中継配線 3 1 2 B を介して、一对のソース／ドレイン電極 1 2, 1 2 A の少なくとも一方（図に示す例ではソース／ドレイン電極 1 2 A）に接続されている。図 1 5 においてハッチングで示す部分が一对のソース／ドレイン電極 1 2, 1 2 A および中継配線 3 1 2 B の平面形状を示す。

[0070] キャパシタ C_s を形成する一对の電極のうち他方の電極 3 3 1 C は、ゲート電極 3 1 を構成する導電材料層と同層で形成された導電材料層を用いて構成されている。中継配線 3 1 2 B の端部とキャパシタ C_s の他方の電極 3 3 1 C の端部との間の幅 GP_3 は、ソース／ドレイン電極 1 2, 1 2 A の端部とゲート電極 3 1 の端部との間（符号 GP_1 , GP_2 で表す）よりも狭く設定されている。

[0071] 第 1 の実施形態や第 2 の実施形態とは異なり、キャパシタ C_s に用いられる絶縁膜 2 2 C は、半導体材料電極 3 1 1 C に形成されている。従って、下地のラフネスの相違に起因する絶縁破壊電圧の低下は生じない。しかしながら、中継配線 1 2 B の端部とキャパシタ C_s の他方の電極 3 3 1 C の端部との間の幅 GP_3 が短いため、半導体材料電極 3 1 1 C に形成される空乏層の距離が短くなるため、ゲート絶縁膜 2 2 A に作用する電界よりも絶縁膜 2 2 C に作用する電界が強くなり、絶縁破壊電圧が低下する。これによって、第 1 の実施形態などと同様の効果を得ることができる。

[0072] 次いで、半導体装置 3 の製造方法について説明する。

[0073] 図 1 4 ないし図 1 7 は、本開示の第 3 の実施形態に係る半導体装置の製造方法を説明するための模式的な一部平面図である。尚、判読性の観点から、平面図にあっては原則として絶縁層や絶縁膜の表示を省略した。

[0074] [工程－３００] (図１４参照)

先ず、基板１０上にチャネル層を形成する半導体材料層１１を形成する。具体的には、基板１０を準備し、その上に、周知の成膜方法やパターニング方法によって、半導体材料層１１を形成する。また、半導体材料層１１と同層の半導体材料層を適宜パターニングし、半導体材料電極３１１Ｃを形成する。

[0075] [工程－３１０] (図１５参照)

次いで、ソース／ドレイン電極１２，１２Ａおよび中継配線３１２Ｂを形成する。半導体材料層１１上を含む全面に、金属材料から成る導電材料層を形成する。その後、パターニング方法によって、所定の位置にソース／ドレイン電極１２，１２Ａおよび中継配線３１２Ｂを形成することができる。

[0076] [工程－３２０] (図１６参照)

次いで、全面に層間絶縁層２１を形成する。その後、ゲート電極３１の下に位置する半導体材料層１１の部分が露出する開口ＯＰ１と、キャパシタ C_s の一方の電極３１１Ｃの一部が露出する開口ＯＰ２とを設ける。

[0077] [工程－３３０] (図１７参照)

次いで、ゲート絶縁膜２２Ａなどを構成する絶縁膜２２を全面に形成する。その後、所定の位置にゲート電極３１、中継配線３１Ｂおよびキャパシタ C_s を形成する他方の電極３３１Ｃを形成する。全面に金属材料から成る導電材料層を形成する。次いで、周知のパターニング方法を用いて、所定の位置にゲート電極３１、中継配線３１Ｂおよびキャパシタ C_s を形成する他方の電極３１Ｃを形成することができる。そして、ゲート電極３１上を含む全面に、絶縁性の平坦化膜３２を形成する。

[0078] 以上の工程によって、半導体装置３を製造することができる。

[0079] 以上説明した本開示に係る半導体装置にあっては、ゲート絶縁膜と同層で形成された絶縁膜を用いて、部分的な薄膜化をすることなく低耐圧のキャパシタを構成することができる。従って、部分的な薄膜化に必要なマスクなどを形成する必要がないし、また、部分的な薄膜化によるゲート絶縁膜へのダ

メージが生ずることもない。そして、半導体装置の製造プロセス中のPIDに起因するゲート絶縁膜の破壊や劣化を抑制する事ができる。また、ゲート電極の形成時点からの保護が有効となるため、全てのプラズマ工程に対してデバイスを保護することができる。

[0080] [電子機器の説明]

本開示の半導体装置は、例えば、移動体通信システムなどにおける無線通信装置などを構成する電子機器に用いることができる。特に、RFスイッチやパワーアンプとして用いて好適である。すなわち、高周波特性や高効率特性に優れた本開示の半導体装置を無線通信装置のRFスイッチやパワーアンプに用いることにより、無線通信の高速化、高効率化および低消費電力化を図ることができる。特に、携帯通信端末においては、高速化、高効率化および低消費電力化によって使用時間を延ばすことができ、利便性をより向上させることができる。

[0081] 図18は、無線通信装置を構成する電子機器の一例を表したものである。電子機器400は、例えば、音声、データ通信、LAN接続など多機能を有する携帯電話システムである。電子機器400は、例えば、アンテナANTと、アンテナスイッチ回路410と、高電力増幅器（HPA）420と、高周波集積回路RFIC（Radio Frequency Integrated Circuit）430と、ベースバンド部440と、音声出力部MIC、データ出力部DTと、インタフェース部I/F（例えば、無線LAN（W-LAN；Wireless Local Area Network）、Bluetooth（登録商標）、他）とを有している。高周波集積回路RFIC430とベースバンド部440とはインタフェース部I/Fにより接続されている。

[0082] この電子機器400は、送信時、すなわち、電子機器400の送信系から送信信号をアンテナANTへと出力する場合には、ベースバンド部440から出力される送信信号は、高周波集積回路RFIC430、高電力増幅器（HPA）420、およびアンテナスイッチ回路410を介してアンテナANTへと出力される。

[0083] また、受信時、すなわち、アンテナ A N T で受信した信号を電子機器 4 0 0 の受信系へ入力させる場合には、受信信号は、アンテナスイッチ回路 4 1 0 および高周波集積回路 R F I C 4 3 0 を介してベースバンド部 4 4 0 に入力される。ベースバンド部 4 4 0 で処理された信号は、音声出力部 M I C と、データ出力部 D T と、インタフェース部 I / F などの出力部から出力される。

[0084] [応用例]

本開示に係る技術は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット、建設機械、農業機械（トラクター）などのいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0085] 図 1 9 は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システム 7 0 0 0 の概略的な構成例を示すブロック図である。車両制御システム 7 0 0 0 は、通信ネットワーク 7 0 1 0 を介して接続された複数の電子制御ユニットを備える。図 1 9 に示した例では、車両制御システム 7 0 0 0 は、駆動系制御ユニット 7 1 0 0、ボディ系制御ユニット 7 2 0 0、バッテリー制御ユニット 7 3 0 0、車外情報検出ユニット 7 4 0 0、車内情報検出ユニット 7 5 0 0、及び統合制御ユニット 7 6 0 0 を備える。これらの複数の制御ユニットを接続する通信ネットワーク 7 0 1 0 は、例えば、C A N (Controller Area Network)、L I N (Local Interconnect Network)、L A N (Local Area Network) 又は F l e x R a y (登録商標) 等の任意の規格に準拠した車載通信ネットワークであってよい。

[0086] 各制御ユニットは、各種プログラムにしたがって演算処理を行うマイクロコンピュータと、マイクロコンピュータにより実行されるプログラム又は各種演算に用いられるパラメータ等を記憶する記憶部と、各種制御対象の装置を駆動する駆動回路とを備える。各制御ユニットは、通信ネットワーク 7 0 1 0 を介して他の制御ユニットとの間で通信を行うためのネットワーク I /

Fを備えるとともに、車内外の装置又はセンサ等との間で、有線通信又は無線通信により通信を行うための通信I/Fを備える。図19では、統合制御ユニット7600の機能構成として、マイクロコンピュータ7610、汎用通信I/F7620、専用通信I/F7630、測位部7640、ビーコン受信部7650、車内機器I/F7660、音声画像出力部7670、車載ネットワークI/F7680及び記憶部7690が図示されている。他の制御ユニットも同様に、マイクロコンピュータ、通信I/F及び記憶部等を備える。

[0087] 駆動系制御ユニット7100は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット7100は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。駆動系制御ユニット7100は、ABS (Antilock Brake System) 又はESC (Electronic Stability Control) 等の制御装置としての機能を有してもよい。

[0088] 駆動系制御ユニット7100には、車両状態検出部7110が接続される。車両状態検出部7110には、例えば、車体の軸回転運動の角速度を検出するジャイロセンサ、車両の加速度を検出する加速度センサ、あるいは、アクセルペダルの操作量、ブレーキペダルの操作量、ステアリングホイールの操舵角、エンジン回転数又は車輪の回転速度等を検出するためのセンサのうちの少なくとも一つが含まれる。駆動系制御ユニット7100は、車両状態検出部7110から入力される信号を用いて演算処理を行い、内燃機関、駆動用モータ、電動パワーステアリング装置又はブレーキ装置等を制御する。

[0089] ボディ系制御ユニット7200は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット7200は、キーレスエントリーシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウィン

カー又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット 7200 には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット 7200 は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0090] バッテリ制御ユニット 7300 は、各種プログラムにしたがって駆動用モータの電力供給源である二次電池 7310 を制御する。例えば、バッテリ制御ユニット 7300 には、二次電池 7310 を備えたバッテリ装置から、バッテリ温度、バッテリ出力電圧又はバッテリの残存容量等の情報が入力される。バッテリ制御ユニット 7300 は、これらの信号を用いて演算処理を行い、二次電池 7310 の温度調節制御又はバッテリ装置に備えられた冷却装置等の制御を行う。

[0091] 車外情報検出ユニット 7400 は、車両制御システム 7000 を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット 7400 には、撮像部 7410 及び車外情報検出部 7420 のうちの少なくとも一方が接続される。撮像部 7410 には、ToF (Time of Flight) カメラ、ステレオカメラ、単眼カメラ、赤外線カメラ及びその他のカメラのうちの少なくとも一つが含まれる。車外情報検出部 7420 には、例えば、現在の天候又は気象を検出するための環境センサ、あるいは、車両制御システム 7000 を搭載した車両の周囲の他の車両、障害物又は歩行者等を検出するための周囲情報検出センサのうちの少なくとも一つが含まれる。

[0092] 環境センサは、例えば、雨天を検出する雨滴センサ、霧を検出する霧センサ、日照度合いを検出する日照センサ、及び降雪を検出する雪センサのうちの少なくとも一つであってよい。周囲情報検出センサは、超音波センサ、レーダ装置及び LIDAR (Light Detection and Ranging, Laser Imaging Detection and Ranging) 装置のうちの少なくとも一つであってよい。これらの撮像部 7410 及び車外情報検出部 7420 は、それぞれ独立したセンサないし装置として備えられてもよいし、複数のセンサないし装置が統

合された装置として備えられてもよい。

[0093] ここで、図20は、撮像部7410及び車外情報検出部7420の設置位置の例を示す。撮像部7910, 7912, 7914, 7916, 7918は、例えば、車両7900のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部のうちの少なくとも一つの位置に設けられる。フロントノーズに備えられる撮像部7910及び車室内のフロントガラスの上部に備えられる撮像部7918は、主として車両7900の前方の画像を取得する。サイドミラーに備えられる撮像部7912, 7914は、主として車両7900の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部7916は、主として車両7900の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部7918は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0094] なお、図20には、それぞれの撮像部7910, 7912, 7914, 7916の撮影範囲の一例が示されている。撮像範囲aは、フロントノーズに設けられた撮像部7910の撮像範囲を示し、撮像範囲b, cは、それぞれサイドミラーに設けられた撮像部7912, 7914の撮像範囲を示し、撮像範囲dは、リアバンパ又はバックドアに設けられた撮像部7916の撮像範囲を示す。例えば、撮像部7910, 7912, 7914, 7916で撮像された画像データが重ね合わせられることにより、車両7900を上方から見た俯瞰画像が得られる。

[0095] 車両7900のフロント、リア、サイド、コーナ及び車室内のフロントガラスの上部に設けられる車外情報検出部7920, 7922, 7924, 7926, 7928, 7930は、例えば超音波センサ又はレーダ装置であってよい。車両7900のフロントノーズ、リアバンパ、バックドア及び車室内のフロントガラスの上部に設けられる車外情報検出部7920, 7926, 7930は、例えばLIDAR装置であってよい。これらの車外情報検出部7920～7930は、主として先行車両、歩行者又は障害物等の検出に

用いられる。

[0096] 図19に戻って説明を続ける。車外情報検出ユニット7400は、撮像部7410に車外の画像を撮像させるとともに、撮像された画像データを受信する。また、車外情報検出ユニット7400は、接続されている車外情報検出部7420から検出情報を受信する。車外情報検出部7420が超音波センサ、レーダ装置又はLIDAR装置である場合には、車外情報検出ユニット7400は、超音波又は電磁波等を発信させるとともに、受信された反射波の情報を受信する。車外情報検出ユニット7400は、受信した情報に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。車外情報検出ユニット7400は、受信した情報に基づいて、降雨、霧又は路面状況等を認識する環境認識処理を行ってもよい。車外情報検出ユニット7400は、受信した情報に基づいて、車外の物体までの距離を算出してもよい。

[0097] また、車外情報検出ユニット7400は、受信した画像データに基づいて、人、車、障害物、標識又は路面上の文字等を認識する画像認識処理又は距離検出処理を行ってもよい。車外情報検出ユニット7400は、受信した画像データに対して歪補正又は位置合わせ等の処理を行うとともに、異なる撮像部7410により撮像された画像データを合成して、俯瞰画像又はパノラマ画像を生成してもよい。車外情報検出ユニット7400は、異なる撮像部7410により撮像された画像データを用いて、視点変換処理を行ってもよい。

[0098] 車内情報検出ユニット7500は、車内の情報を検出する。車内情報検出ユニット7500には、例えば、運転者の状態を検出する運転者状態検出部7510が接続される。運転者状態検出部7510は、運転者を撮像するカメラ、運転者の生体情報を検出する生体センサ又は車室内の音声を集音するマイク等を含んでもよい。生体センサは、例えば、座面又はステアリングホイール等に設けられ、座席に座った搭乗者又はステアリングホイールを握る運転者の生体情報を検出する。車内情報検出ユニット7500は、運転者状

態検出部 7 5 1 0 から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。車内情報検出ユニット 7 5 0 0 は、集音された音声信号に対してノイズキャンセリング処理等の処理を行ってもよい。

[0099] 統合制御ユニット 7 6 0 0 は、各種プログラムにしたがって車両制御システム 7 0 0 0 内の動作全般を制御する。統合制御ユニット 7 6 0 0 には、入力部 7 8 0 0 が接続されている。入力部 7 8 0 0 は、例えば、タッチパネル、ボタン、マイクロフォン、スイッチ又はレバー等、搭乗者によって入力操作され得る装置によって実現される。統合制御ユニット 7 6 0 0 には、マイクロフォンにより入力される音声を音声認識することにより得たデータが入力されてもよい。入力部 7 8 0 0 は、例えば、赤外線又はその他の電波を利用したリモートコントロール装置であってもよいし、車両制御システム 7 0 0 0 の操作に対応した携帯電話又は P D A (Personal Digital Assistant) 等の外部接続機器であってもよい。入力部 7 8 0 0 は、例えばカメラであってもよく、その場合搭乗者はジェスチャにより情報を入力することができる。あるいは、搭乗者が装着したウェアラブル装置の動きを検出することで得られたデータが入力されてもよい。さらに、入力部 7 8 0 0 は、例えば、上記の入力部 7 8 0 0 を用いて搭乗者等により入力された情報に基づいて入力信号を生成し、統合制御ユニット 7 6 0 0 に出力する入力制御回路などを含んでもよい。搭乗者等は、この入力部 7 8 0 0 を操作することにより、車両制御システム 7 0 0 0 に対して各種のデータを入力したり処理動作を指示したりする。

[0100] 記憶部 7 6 9 0 は、マイクロコンピュータにより実行される各種プログラムを記憶する R O M (Read Only Memory)、及び各種パラメータ、演算結果又はセンサ値等を記憶する R A M (Random Access Memory) を含んでもよい。また、記憶部 7 6 9 0 は、H D D (Hard Disc Drive) 等の磁気記憶デバイス、半導体記憶デバイス、光記憶デバイス又は光磁気記憶デバイス等によって実現してもよい。

[0101] 汎用通信 I / F 7 6 2 0 は、外部環境 7 7 5 0 に存在する様々な機器との間の通信を仲介する汎用的な通信 I / F である。汎用通信 I / F 7 6 2 0 は、G S M（登録商標）（Global System of Mobile communications）、W i M A X、L T E（Long Term Evolution）若しくは L T E - A（LTE - Advanced）などのセルラー通信プロトコル、又は無線 L A N（W i - F i（登録商標）ともいう）、B l u e t o o t h（登録商標）などのその他の無線通信プロトコルを実装してよい。汎用通信 I / F 7 6 2 0 は、例えば、基地局又はアクセスポイントを介して、外部ネットワーク（例えば、インターネット、クラウドネットワーク又は事業者固有のネットワーク）上に存在する機器（例えば、アプリケーションサーバ又は制御サーバ）へ接続してもよい。また、汎用通信 I / F 7 6 2 0 は、例えば P 2 P（Peer To Peer）技術を用いて、車両の近傍に存在する端末（例えば、運転者、歩行者若しくは店舗の端末、又は M T C（Machine Type Communication）端末）と接続してもよい。

[0102] 専用通信 I / F 7 6 3 0 は、車両における使用を目的として策定された通信プロトコルをサポートする通信 I / F である。専用通信 I / F 7 6 3 0 は、例えば、下位レイヤの I E E E 8 0 2 . 1 1 p と上位レイヤの I E E E 1 6 0 9 との組合せである W A V E（Wireless Access in Vehicle Environment）、D S R C（Dedicated Short Range Communications）、又はセルラー通信プロトコルといった標準プロトコルを実装してよい。専用通信 I / F 7 6 3 0 は、典型的には、車車間（Vehicle to Vehicle）通信、路車間（Vehicle to Infrastructure）通信、車両と家との間（Vehicle to Home）の通信及び歩車間（Vehicle to Pedestrian）通信のうちの 1 つ以上を含む概念である V 2 X 通信を遂行する。

[0103] 測位部 7 6 4 0 は、例えば、G N S S（Global Navigation Satellite System）衛星からの G N S S 信号（例えば、G P S（Global Positioning System）衛星からの G P S 信号）を受信して測位を実行し、車両の緯度、経度及び高度を含む位置情報を生成する。なお、測位部 7 6 4 0 は、無線アク

セスポイントとの信号の交換により現在位置を特定してもよく、又は測位機能を有する携帯電話、PHS若しくはスマートフォンといった端末から位置情報を取得してもよい。

[0104] ビーコン受信部7650は、例えば、道路上に設置された無線局等から発信される電波あるいは電磁波を受信し、現在位置、渋滞、通行止め又は所要時間等の情報を取得する。なお、ビーコン受信部7650の機能は、上述した専用通信1/F7630に含まれてもよい。

[0105] 車内機器1/F7660は、マイクロコンピュータ7610と車内に存在する様々な車内機器7760との間の接続を仲介する通信インタフェースである。車内機器1/F7660は、無線LAN、Bluetooth（登録商標）、NFC（Near Field Communication）又はWUSB（Wireless USB）といった無線通信プロトコルを用いて無線接続を確立してもよい。また、車内機器1/F7660は、図示しない接続端子（及び、必要であればケーブル）を介して、USB（Universal Serial Bus）、HDMI（登録商標）（High-Definition Multimedia Interface）、又はMHL（Mobile High-definition Link）等の有線接続を確立してもよい。車内機器7760は、例えば、搭乗者が有するモバイル機器若しくはウェアラブル機器、又は車両に搬入され若しくは取り付けられる情報機器のうちの少なくとも1つを含んでいてもよい。また、車内機器7760は、任意の目的地までの経路探索を行うナビゲーション装置を含んでいてもよい。車内機器1/F7660は、これらの車内機器7760との間で、制御信号又はデータ信号を交換する。

[0106] 車載ネットワーク1/F7680は、マイクロコンピュータ7610と通信ネットワーク7010との間の通信を仲介するインタフェースである。車載ネットワーク1/F7680は、通信ネットワーク7010によりサポートされる所定のプロトコルに則して、信号等を送受信する。

[0107] 統合制御ユニット7600のマイクロコンピュータ7610は、汎用通信1/F7620、専用通信1/F7630、測位部7640、ビーコン受信

部 7 6 5 0、車内機器 1 / F 7 6 6 0 及び車載ネットワーク 1 / F 7 6 8 0 のうちの少なくとも一つを介して取得される情報に基づき、各種プログラムにしたがって、車両制御システム 7 0 0 0 を制御する。例えば、マイクロコンピュータ 7 6 1 0 は、取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット 7 1 0 0 に対して制御指令を出力してもよい。例えば、マイクロコンピュータ 7 6 1 0 は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含む A D A S (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行ってもよい。また、マイクロコンピュータ 7 6 1 0 は、取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行ってもよい。

[0108] マイクロコンピュータ 7 6 1 0 は、汎用通信 1 / F 7 6 2 0、専用通信 1 / F 7 6 3 0、測位部 7 6 4 0、ビーコン受信部 7 6 5 0、車内機器 1 / F 7 6 6 0 及び車載ネットワーク 1 / F 7 6 8 0 のうちの少なくとも一つを介して取得される情報に基づき、車両と周辺の構造物や人物等の物体との間の 3 次元距離情報を生成し、車両の現在位置の周辺情報を含むローカル地図情報を作成してもよい。また、マイクロコンピュータ 7 6 1 0 は、取得される情報に基づき、車両の衝突、歩行者等の近接又は通行止めの道路への進入等の危険を予測し、警告用信号を生成してもよい。警告用信号は、例えば、警告音を発生させたり、警告ランプを点灯させたりするための信号であってよい。

[0109] 音声画像出力部 7 6 7 0 は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図 1 9 の例では、出力装置として、オーディオスピーカ 7 7 1 0、表示部 7 7 2 0 及びインストルメントパネル 7 7 3 0 が例示されている。表示部 7 7 2 0 は、例えば、オンボードディスプレ

イ及びヘッドアップディスプレイの少なくとも一つを含んでいてもよい。表示部 7720 は、AR (Augmented Reality) 表示機能を有していてもよい。出力装置は、これらの装置以外の、ヘッドホン、搭乗者が装着する眼鏡型ディスプレイ等のウェアラブルデバイス、プロジェクタ又はランプ等の他の装置であってもよい。出力装置が表示装置の場合、表示装置は、マイクロコンピュータ 7610 が行った各種処理により得られた結果又は他の制御ユニットから受信された情報を、テキスト、イメージ、表、グラフ等、様々な形式で視覚的に表示する。また、出力装置が音声出力装置の場合、音声出力装置は、再生された音声データ又は音響データ等からなるオーディオ信号をアナログ信号に変換して聴覚的に出力する。

[0110] なお、図 19 に示した例において、通信ネットワーク 7010 を介して接続された少なくとも二つの制御ユニットが一つの制御ユニットとして一体化されてもよい。あるいは、個々の制御ユニットが、複数の制御ユニットにより構成されてもよい。さらに、車両制御システム 7000 が、図示されていない別の制御ユニットを備えてもよい。また、上記の説明において、いずれかの制御ユニットが担う機能の一部又は全部を、他の制御ユニットに持たせてもよい。つまり、通信ネットワーク 7010 を介して情報の送受信がされるようになっていけば、所定の演算処理が、いずれかの制御ユニットで行われるようになってもよい。同様に、いずれかの制御ユニットに接続されているセンサ又は装置が、他の制御ユニットに接続されるとともに、複数の制御ユニットが、通信ネットワーク 7010 を介して相互に検出情報を送受信してもよい。

[0111] 本開示に係る技術は、以上説明した構成のうち、例えば、通信を司る種々の機器に適用され得る。

[0112] [その他]

なお、本開示の技術は以下のような構成も取ることができる。

[0113] [A 1]

チャネル層を形成する半導体材料層、

半導体材料層上に形成された一対のソース／ドレイン電極、及び、
一対のソース／ドレイン電極の間に配置されており、ゲート絶縁膜を介して半導体材料層上に形成されているゲート電極、
を有しており、

一対のソース／ドレイン電極の少なくとも一方とゲート電極との間には、ゲート絶縁膜と同層で形成された絶縁膜を一対の電極に挟んで構成されており且つゲート絶縁膜の絶縁破壊電圧よりも低い電圧で絶縁破壊するキャパシタを用いた接続経路が形成されている、
半導体装置。

[A 2]

ソース／ドレイン電極を構成する導電材料層は金属材料から成る、
上記[A 1]に記載の半導体装置。

[A 3]

キャパシタを形成する一対の電極のうち一方の電極は、ソース／ドレイン電極を構成する導電材料層と同層で形成された導電材料層を用いて構成されており、その上に、キャパシタを形成する絶縁膜が形成されている、
上記[A 2]に記載の半導体装置。

[A 4]

キャパシタを形成する一対の電極のうち他方の電極は、ゲート電極を構成する導電材料層と同層で形成された導電材料層を用いて構成されている、
上記[A 1]ないし[A 3]のいずれかに記載の半導体装置。

[A 5]

キャパシタを形成する一対の電極のうち一方の電極は、チャネル層を形成する半導体材料層と同層で形成された半導体材料電極から構成されており、その上に、キャパシタを形成する絶縁膜が形成されており、

半導体材料電極の一端は、ソース／ドレイン電極を構成する導電材料層と同層で形成された中継配線を介して、一対のソース／ドレイン電極の少なくとも一方に接続されており、

中継配線の端部とキャパシタの他方の電極の端部との間の幅は、ソース／ドレイン電極の端部とゲート電極の端部との間よりも狭く設定されている、
上記〔A 1〕に記載の半導体装置。

〔A 6〕

接続経路には電氣的に遮断する処理が施されている、
上記〔A 1〕ないし〔A 5〕のいずれかに記載の半導体装置。

〔A 7〕

接続経路の一部が除去されることによって電氣的に遮断する処理が施されている、
上記〔A 6〕に記載の半導体装置。

〔A 8〕

接続経路の一部が高抵抗化されることによって電氣的に遮断する処理が施されている、
上記〔A 6〕に記載の半導体装置。

〔A 9〕

接続経路の一部は、半導体材料層を用いて構成されており、
半導体材料層から構成された接続経路の部分にイオン注入が施されること
によって高抵抗化が施されている、
上記〔A 8〕に記載の半導体装置。

〔A 10〕

一对のソース／ドレイン電極の少なくとも一方とゲート電極との間には、
キャパシタとキャパシタに直列接続された抵抗素子とを介した接続経路が形
成されている、
上記〔A 1〕ないし〔A 5〕のいずれかに記載の半導体装置。

〔A 11〕

抵抗素子は、チャネル層を形成する半導体材料層と同層で形成された半導
体材料層を用いて形成されている、
上記〔A 10〕に記載の半導体装置。

[A 1 2]

半導体材料層は窒化ガリウムから成る、
上記 [A 1] ないし [A 1 1] のいずれかに記載の半導体装置。

[0114] [B 1]

チャネル層を形成する半導体材料層、
半導体材料層上に形成された一対のソース／ドレイン電極、及び、
一対のソース／ドレイン電極の間に配置されており、ゲート絶縁膜を介して半導体材料層上に形成されているゲート電極、
を有している半導体装置の製造方法であって、
一対のソース／ドレイン電極の少なくとも一方とゲート電極との間には、
ゲート絶縁膜と同層で形成された絶縁膜を一対の電極に挟んで構成されており且つゲート絶縁膜の絶縁破壊電圧よりも低い電圧で絶縁破壊するキャパシタを用いた接続経路を形成する工程、
を有する、
半導体装置の製造方法。

[B 2]

更に、半導体製造工程における最終のプラズマ工程が終了した後に接続経路を電氣的に遮断する処理を施す工程を行なう、
上記 [B 1] に記載の半導体装置の製造方法。

[B 3]

ゲート絶縁膜の絶縁破壊電圧よりも低い電圧で絶縁破壊するキャパシタとキャパシタに直列接続された抵抗素子とを介した接続経路を形成する工程を有する、
上記 [B 1] に記載の半導体装置の製造方法。

[0115] [C 1]

チャネル層を形成する半導体材料層、
半導体材料層上に形成された一対のソース／ドレイン電極、及び、
一対のソース／ドレイン電極の間に配置されており、ゲート絶縁膜を介し

て半導体材料層上に形成されているゲート電極、
を有しており、

一対のソース／ドレイン電極の少なくとも一方とゲート電極との間には、
ゲート絶縁膜と同層で形成された絶縁膜を一対の電極に挟んで構成されてお
り且つゲート絶縁膜の絶縁破壊電圧よりも低い電圧で絶縁破壊するキャパシ
タを用いた接続経路が形成されている、
半導体装置を備えた電子機器。

[C 2]

ソース／ドレイン電極を構成する導電材料層は金属材料から成る、
上記 [C 1] に記載の電子機器。

[C 3]

キャパシタを形成する一対の電極のうち一方の電極は、ソース／ドレイン
電極を構成する導電材料層と同層で形成された導電材料層を用いて構成され
ており、その上に、キャパシタを形成する絶縁膜が形成されている、
上記 [C 2] に記載の電子機器。

[C 4]

キャパシタを形成する一対の電極のうち他方の電極は、ゲート電極を構成
する導電材料層と同層で形成された導電材料層を用いて構成されている、
上記 [C 1] ないし [C 3] のいずれかに記載の電子機器。

[C 5]

キャパシタを形成する一対の電極のうち一方の電極は、チャネル層を形成
する半導体材料層と同層で形成された半導体材料電極から構成されており、
その上に、キャパシタを形成する絶縁膜が形成されており、

半導体材料電極の一端は、ソース／ドレイン電極を構成する導電材料層と
同層で形成された中継配線を介して、一対のソース／ドレイン電極の少なく
とも一方に接続されており、

中継配線の端部とキャパシタの他方の電極の端部との間の幅は、ソース／
ドレイン電極の端部とゲート電極の端部との間よりも狭く設定されている、

上記〔C 1〕に記載の電子機器。

〔C 6〕

接続経路には電氣的に遮断する処理が施されている、

上記〔C 1〕ないし〔C 5〕のいずれかに記載の電子機器。

〔C 7〕

接続経路の一部が除去されることによって電氣的に遮断する処理が施されている、

上記〔C 6〕に記載の電子機器。

〔C 8〕

接続経路の一部が高抵抗化されることによって電氣的に遮断する処理が施されている、

上記〔C 6〕に記載の電子機器。

〔C 9〕

接続経路の一部は、半導体材料層を用いて構成されており、

半導体材料層から構成された接続経路の部分にイオン注入が施されることによって高抵抗化が施されている、

上記〔C 8〕に記載の電子機器。

〔C 1 0〕

一対のソース／ドレイン電極の少なくとも一方とゲート電極との間には、キャパシタとキャパシタに直列接続された抵抗素子とを介した接続経路が形成されている、

上記〔C 1〕ないし〔C 5〕のいずれかに記載の電子機器。

〔C 1 1〕

抵抗素子は、チャネル層を形成する半導体材料層と同層で形成された半導体材料層を用いて形成されている、

上記〔C 1 0〕に記載の電子機器。

〔C 1 2〕

半導体材料層は窒化ガリウムから成る、

上記 [C 1] ないし [C 1 1] のいずれかに記載の電子機器。

符号の説明

[0116] 1, 2, 3 . . . 半導体装置、1 0 . . . 基板、1 1 . . . 半導体材料層、1 2, 1 2 A . . . 一对のソース／ドレイン電極、1 2 B . . . 中継配線、1 2 C . . . キャパシタを形成する一方の電極、2 1 . . . 層間絶縁層、2 2 . . . ゲート絶縁膜を構成する絶縁膜、2 2 A . . . ゲート絶縁膜、2 2 C . . . キャパシタに用いられる絶縁膜、3 1 . . . ゲート電極、3 1 B . . . 中継配線、3 1 C . . . キャパシタを形成する他方の電極、3 2 . . . 平坦化膜、4 0 . . . 接続経路の除去部、2 1 1 . . . 抵抗素子、3 1 1 C . . . キャパシタを形成する一方の電極（半導体材料電極）、3 1 2 B . . . 中継配線、3 3 1 C . . . キャパシタを形成する他方の電極、4 0 0 . . . 電子機器、4 1 0 . . . アンテナスイッチ回路、4 2 0 . . . 高電力増幅器（H P A）、4 3 0 . . . 高周波集積回路 R F I C、4 4 0 . . . ベースバンド部、O P 1, O P 2 . . . 層間絶縁層に設けられた開口、T R . . . 絶縁ゲート構造を持つ電界効果型トランジスタの部分、 C_{s1} . . . キャパシタ、P T . . . 接続経路

請求の範囲

- [請求項1] チャンネル層を形成する半導体材料層、
半導体材料層上に形成された一対のソース／ドレイン電極、及び、
一対のソース／ドレイン電極の間に配置されており、ゲート絶縁膜
を介して半導体材料層上に形成されているゲート電極、
を有しており、
一対のソース／ドレイン電極の少なくとも一方とゲート電極との間
には、ゲート絶縁膜と同層で形成された絶縁膜を一対の電極に挟んで
構成されており且つゲート絶縁膜の絶縁破壊電圧よりも低い電圧で絶
縁破壊するキャパシタを用いた接続経路が形成されている、
半導体装置。
- [請求項2] ソース／ドレイン電極を構成する導電材料層は金属材料から成る、
請求項1に記載の半導体装置。
- [請求項3] キャパシタを形成する一対の電極のうち一方の電極は、ソース／ド
レイン電極を構成する導電材料層と同層で形成された導電材料層を用
いて構成されており、その上に、キャパシタを形成する絶縁膜が形成
されている、
請求項2に記載の半導体装置。
- [請求項4] キャパシタを形成する一対の電極のうち他方の電極は、ゲート電極
を構成する導電材料層と同層で形成された導電材料層を用いて構成さ
れている、
請求項1に記載の半導体装置。
- [請求項5] キャパシタを形成する一対の電極のうち一方の電極は、チャンネル層
を形成する半導体材料層と同層で形成された半導体材料電極から構成
されており、その上に、キャパシタを形成する絶縁膜が形成されてお
り、
半導体材料電極の一端は、ソース／ドレイン電極を構成する導電材
料層と同層で形成された中継配線を介して、一対のソース／ドレイン

電極の少なくとも一方に接続されており、

中継配線の端部とキャパシタの他方の電極の端部との間の幅は、ソース／ドレイン電極の端部とゲート電極の端部との間よりも狭く設定されている、

請求項 1 に記載の半導体装置。

[請求項6] 半導体材料層は窒化ガリウムから成る、

請求項 1 に記載の半導体装置。

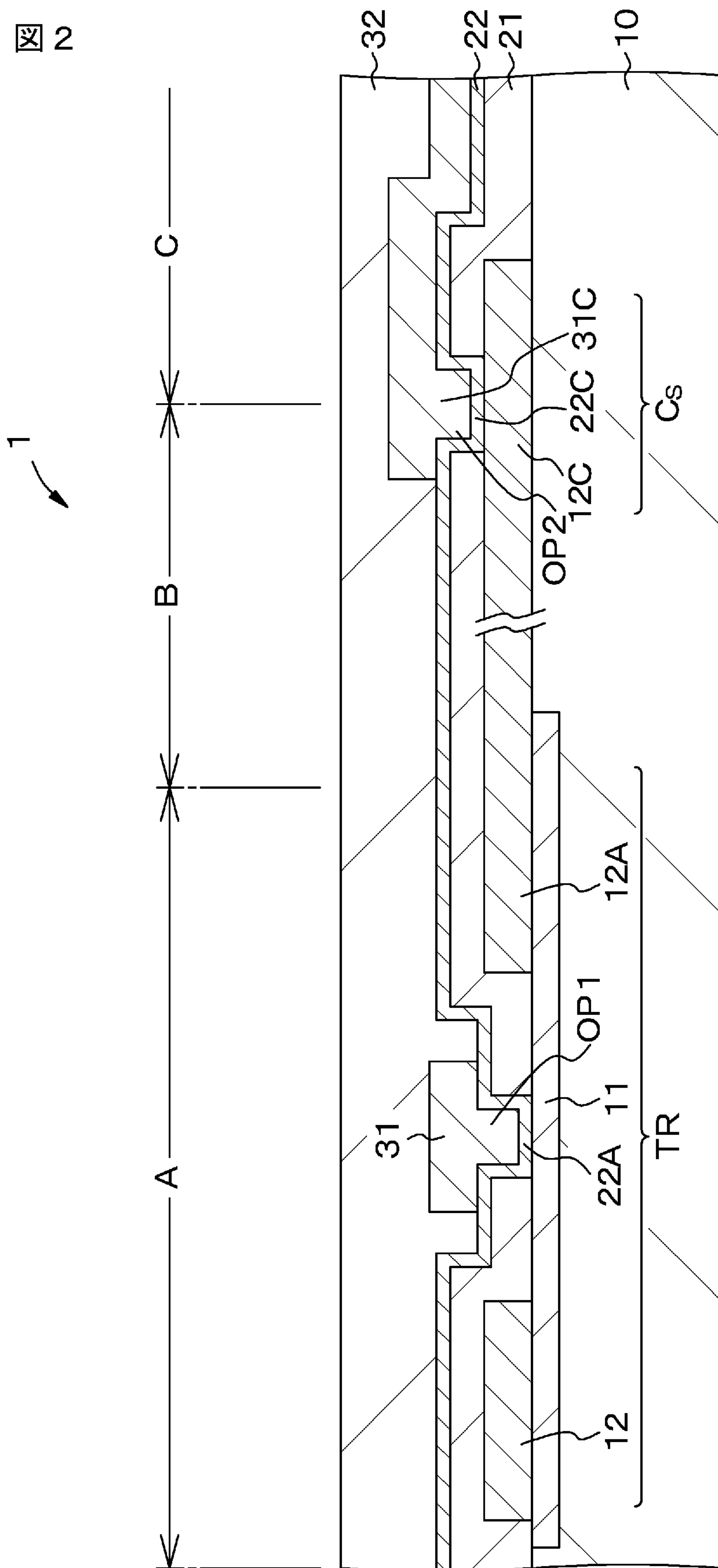
[請求項7] チャネル層を形成する半導体材料層、

半導体材料層上に形成された一対のソース／ドレイン電極、及び、
一対のソース／ドレイン電極の間に配置されており、ゲート絶縁膜を介して半導体材料層上に形成されているゲート電極、
を有しており、

一対のソース／ドレイン電極の少なくとも一方とゲート電極との間には、ゲート絶縁膜と同層で形成された絶縁膜を一対の電極に挟んで構成されており且つゲート絶縁膜の絶縁破壊電圧よりも低い電圧で絶縁破壊するキャパシタを用いた接続経路が形成されている、
半導体装置を備えた電子機器。

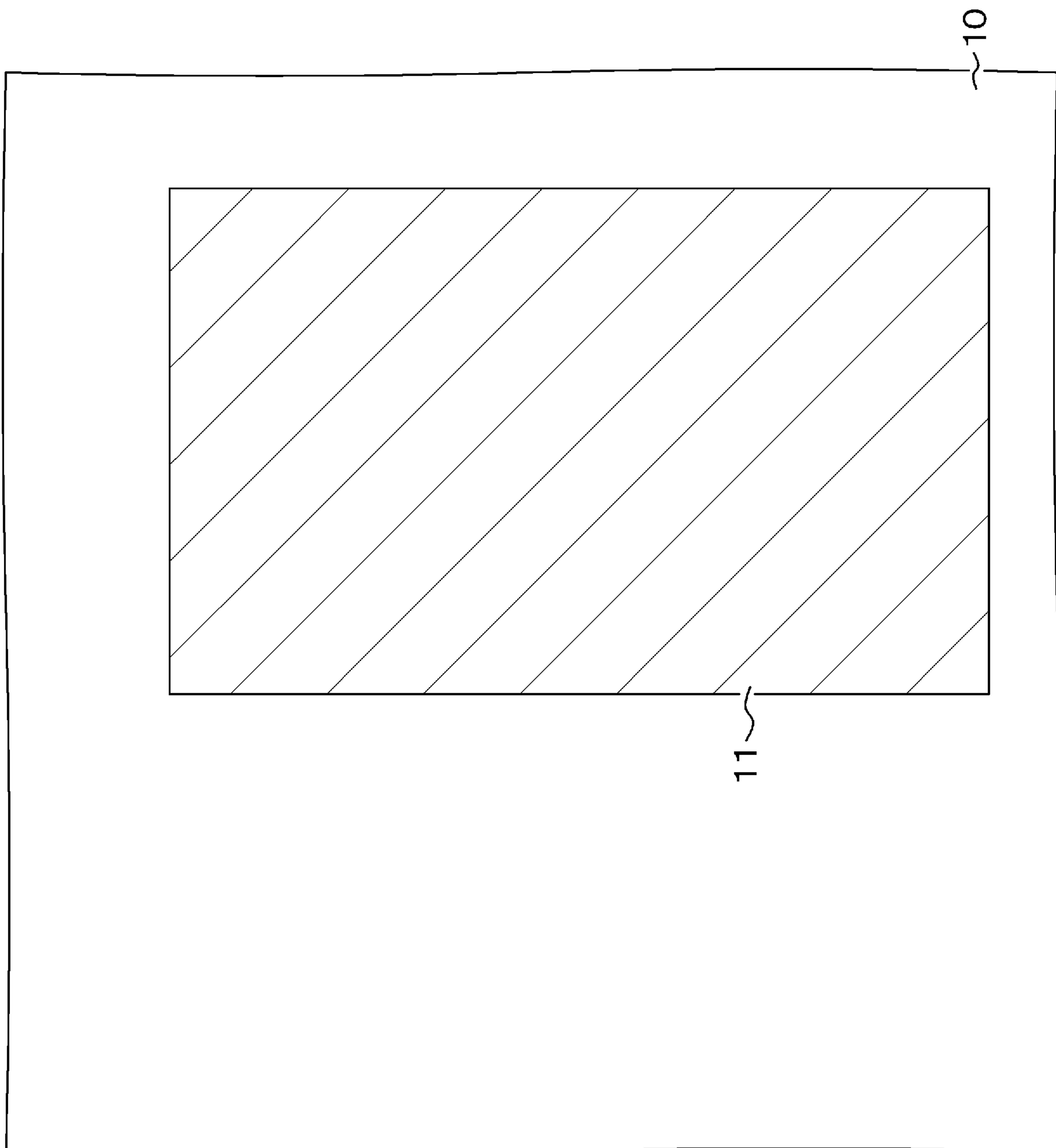
[図2]

图 2



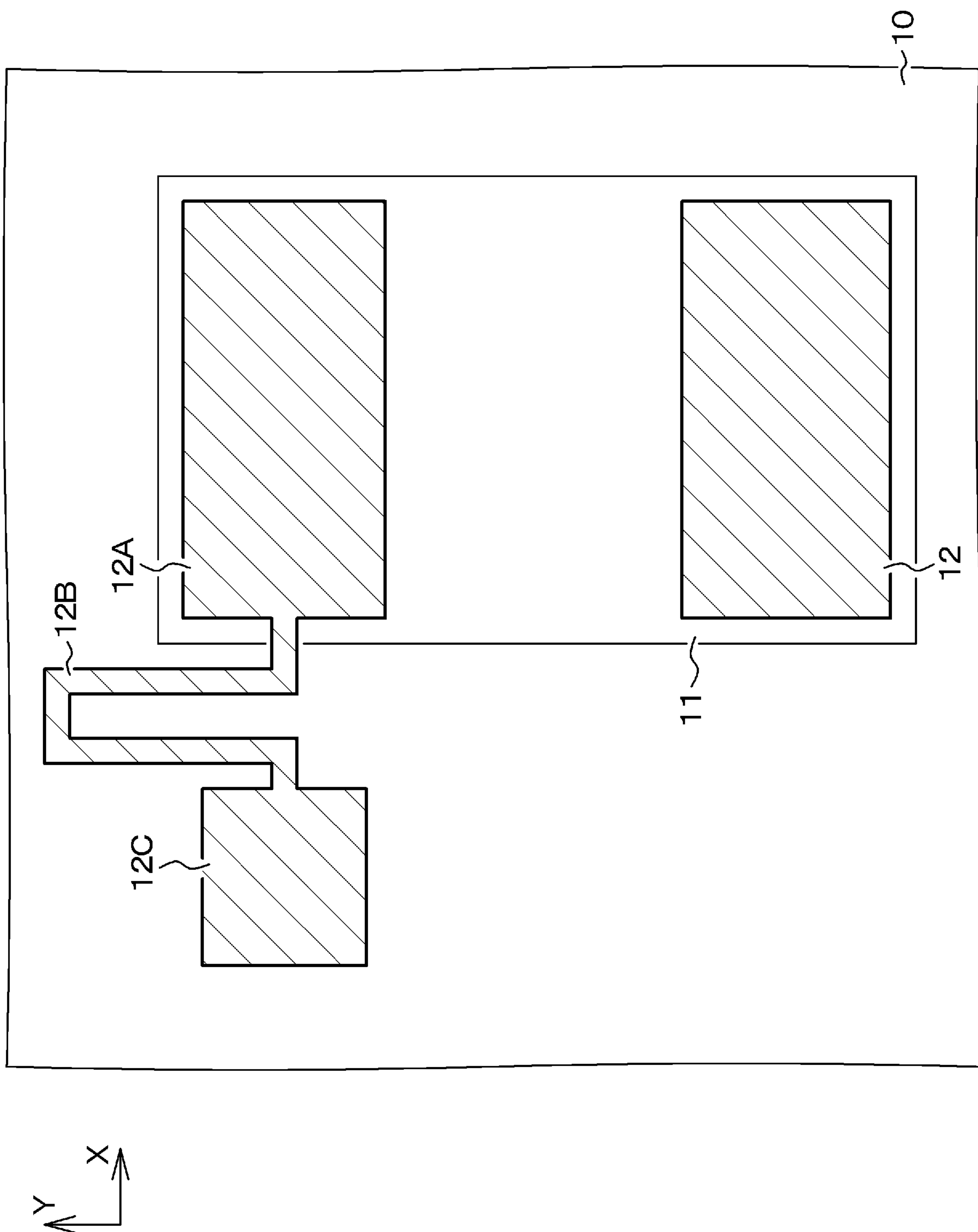
[図3]

図 3



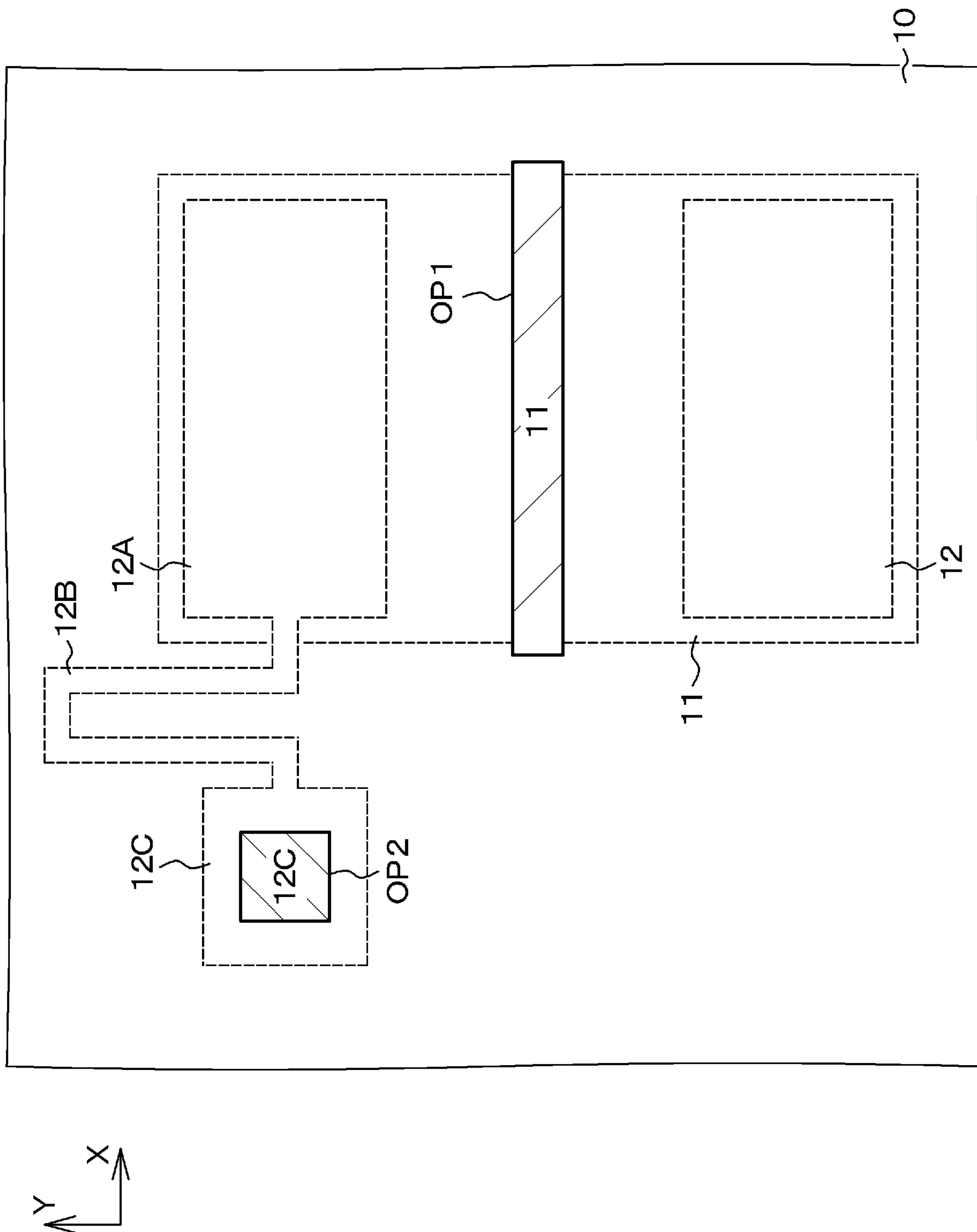
[図4]

図 4



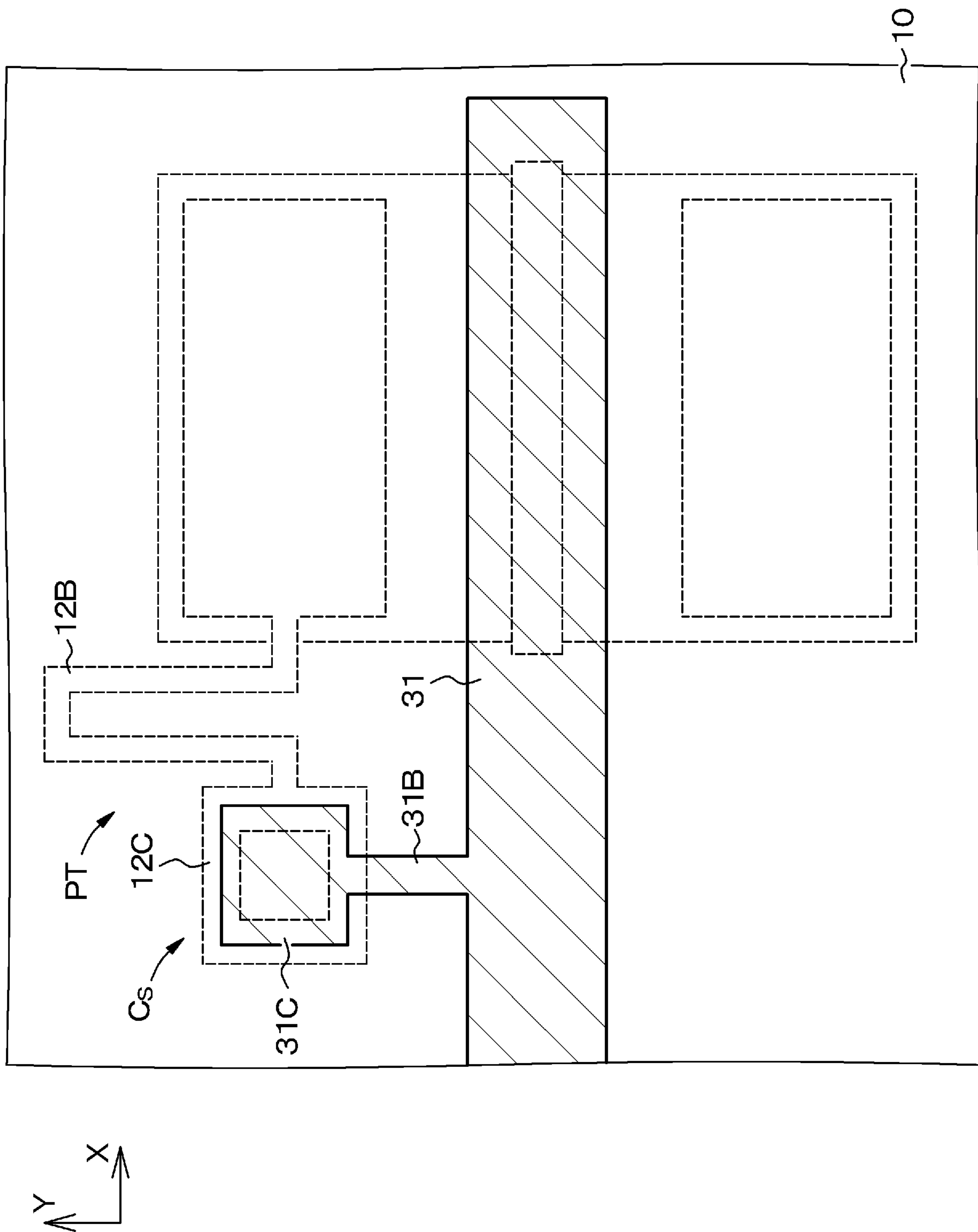
[図5]

図 5



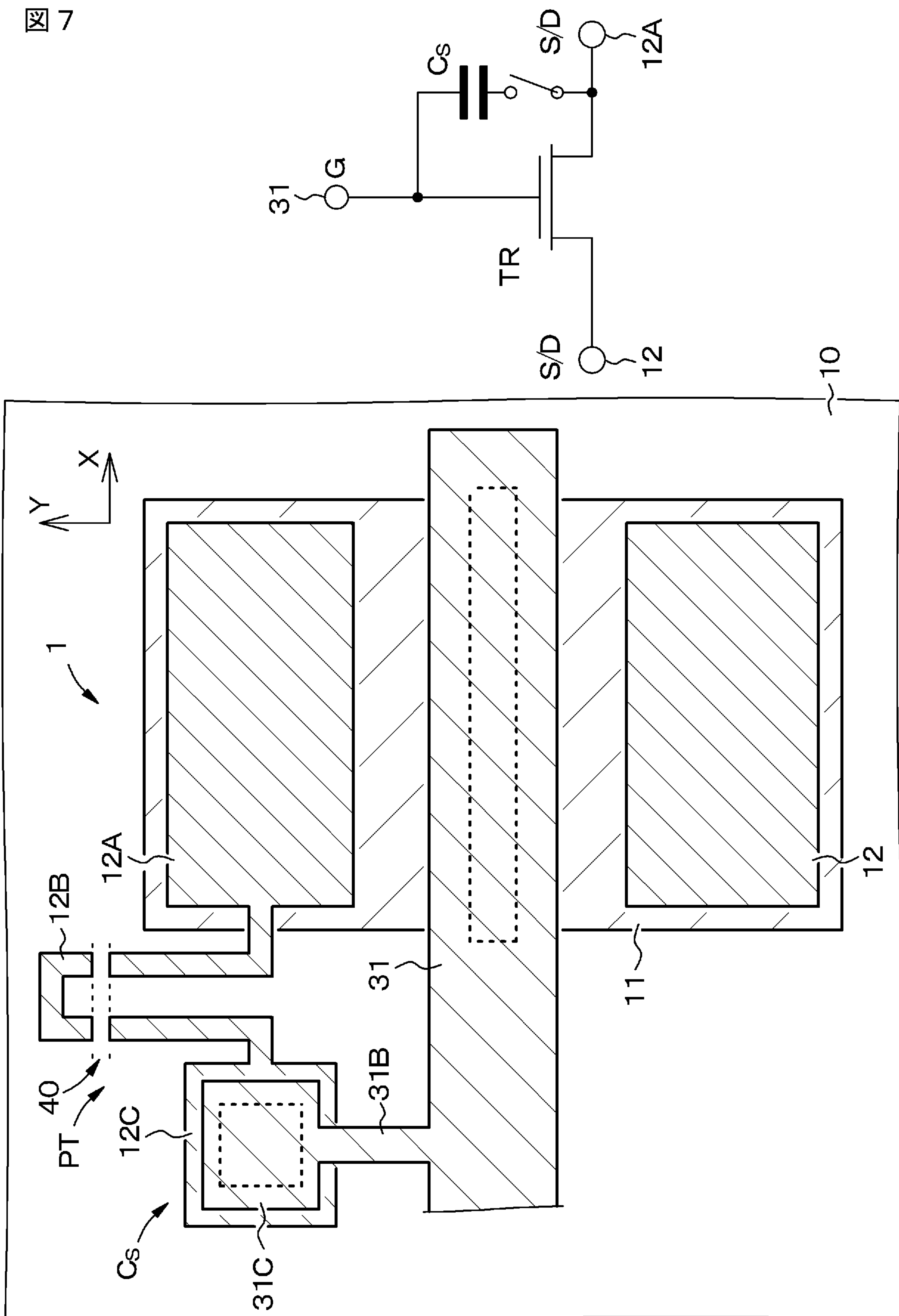
[図6]

図 6



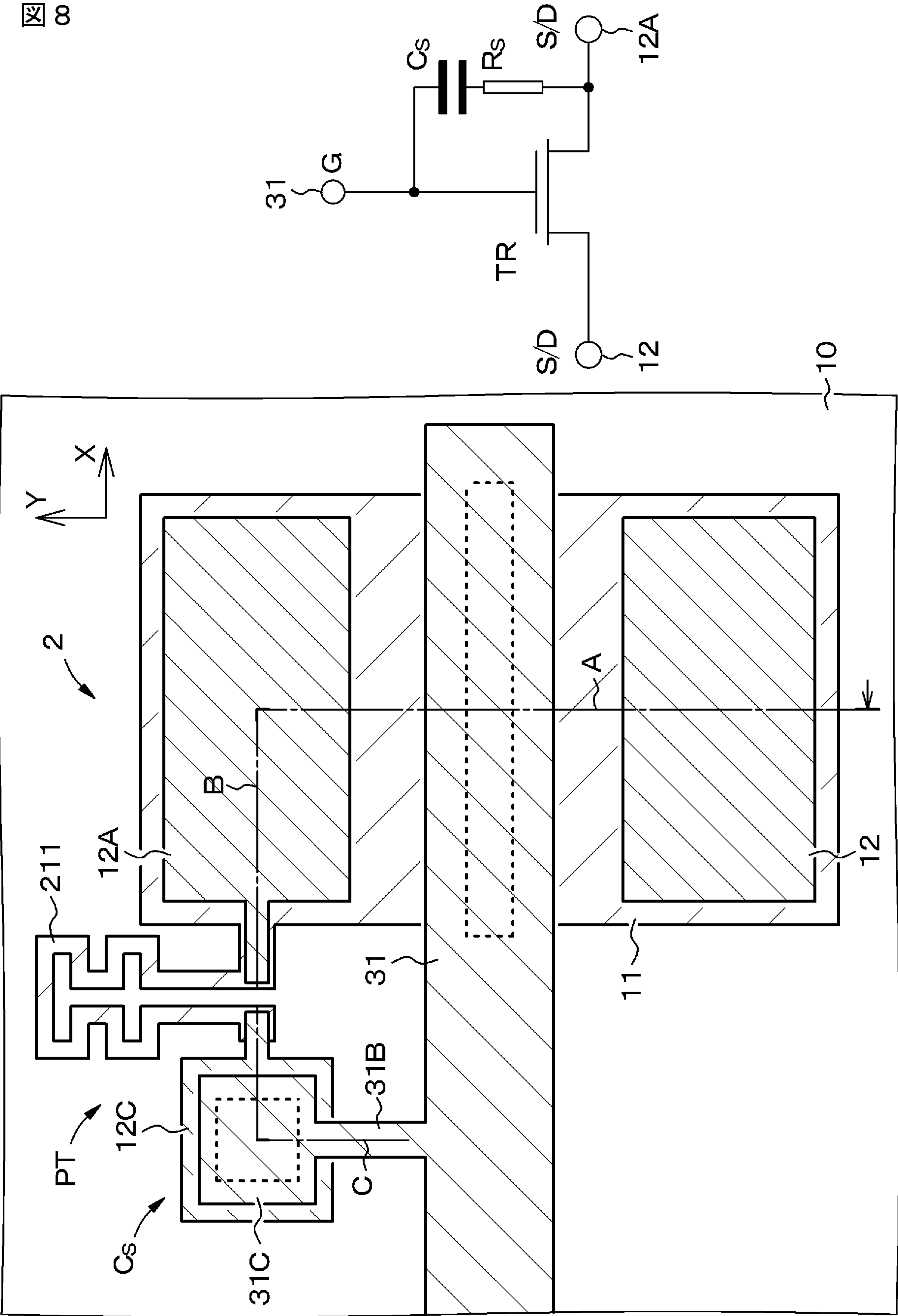
[図7]

図 7



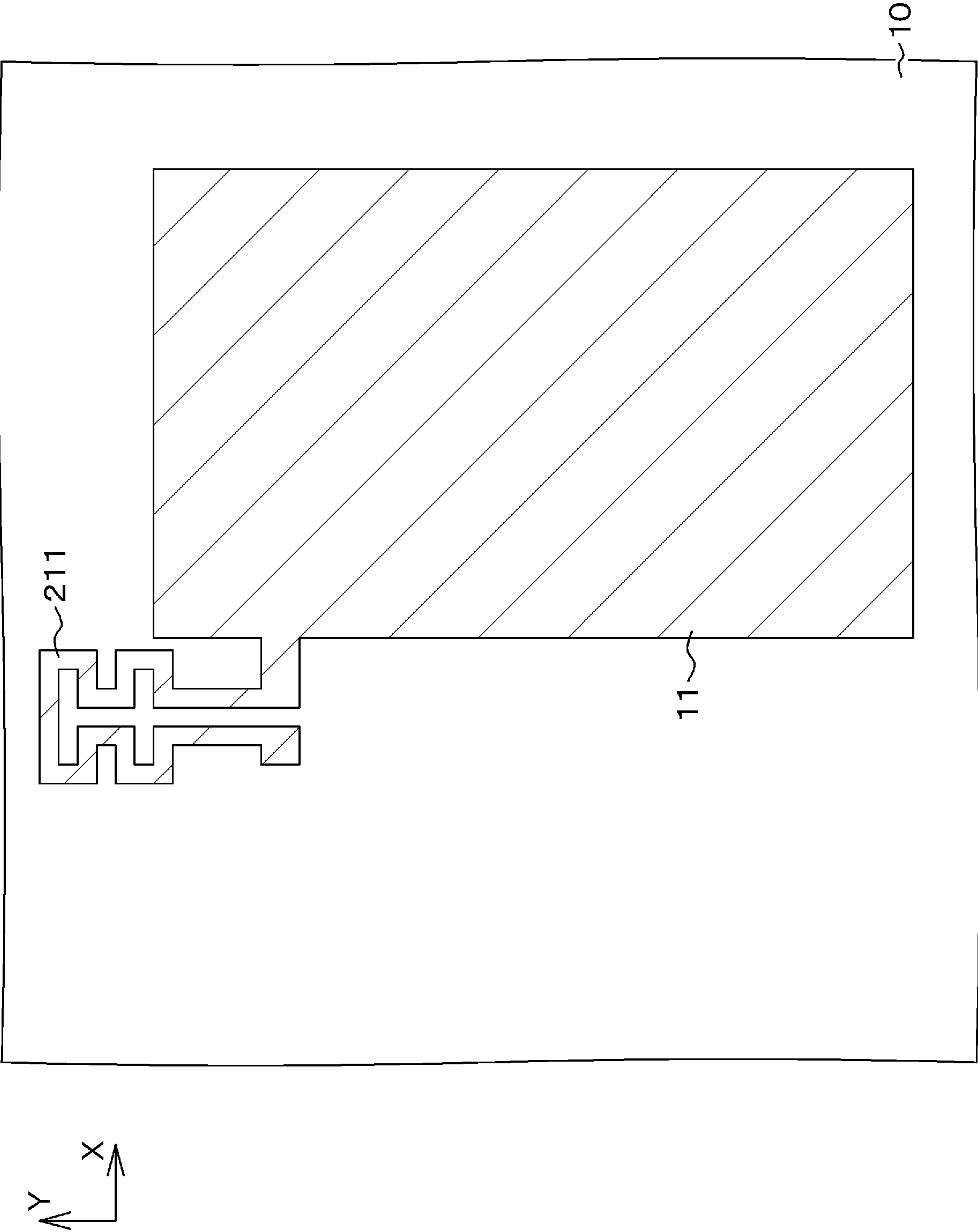
[図8]

図 8



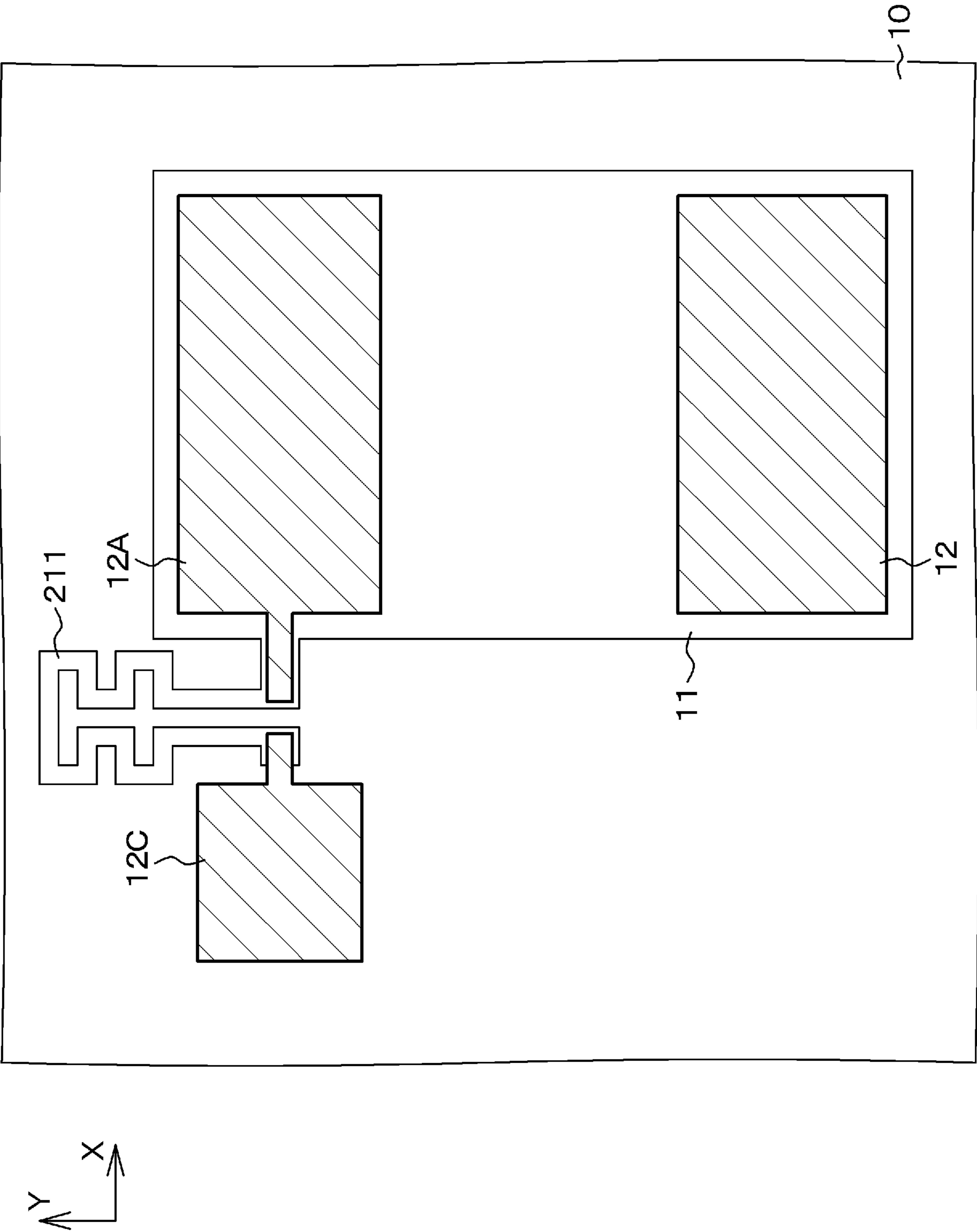
[図10]

図 10



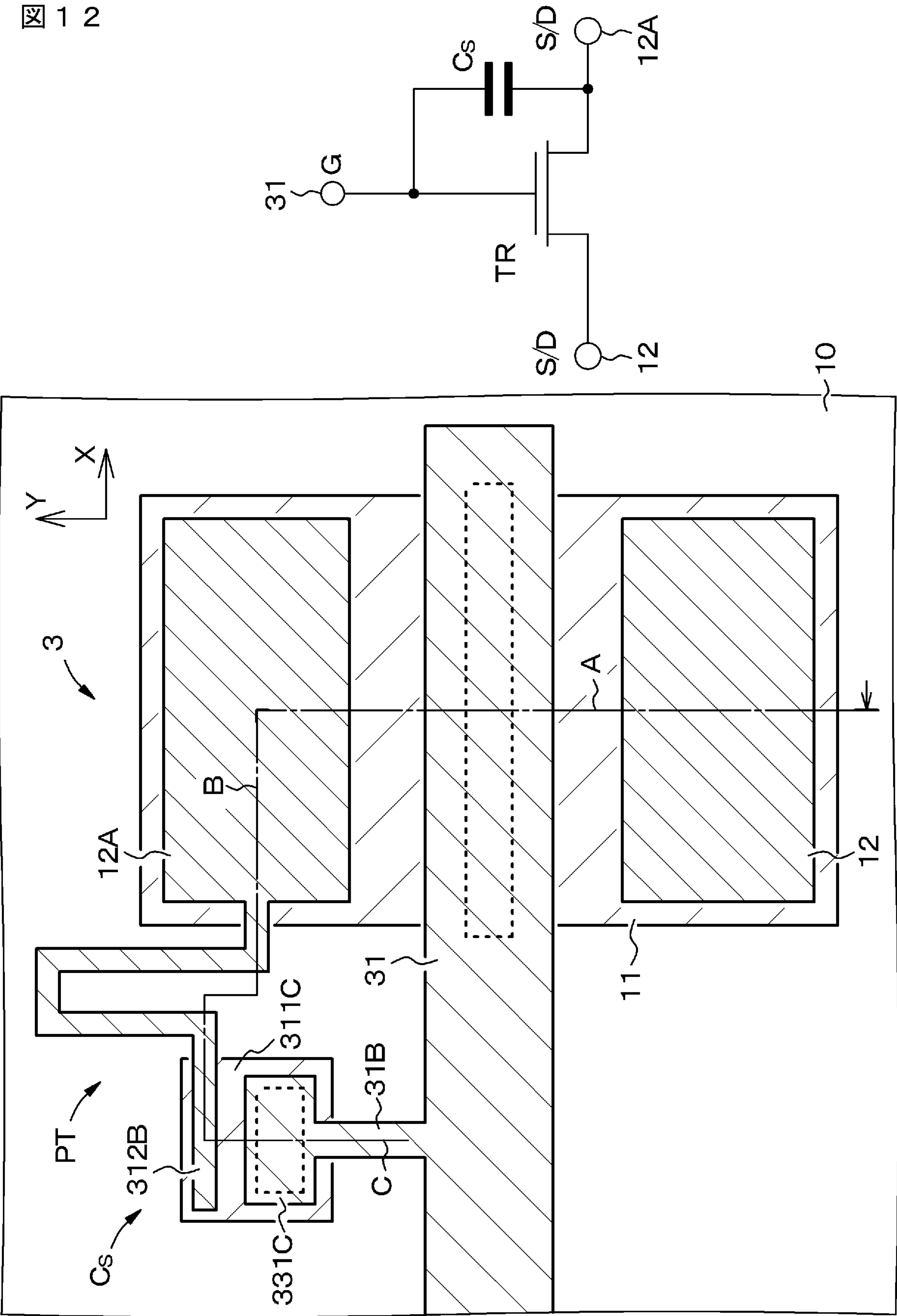
[図11]

図 1 1



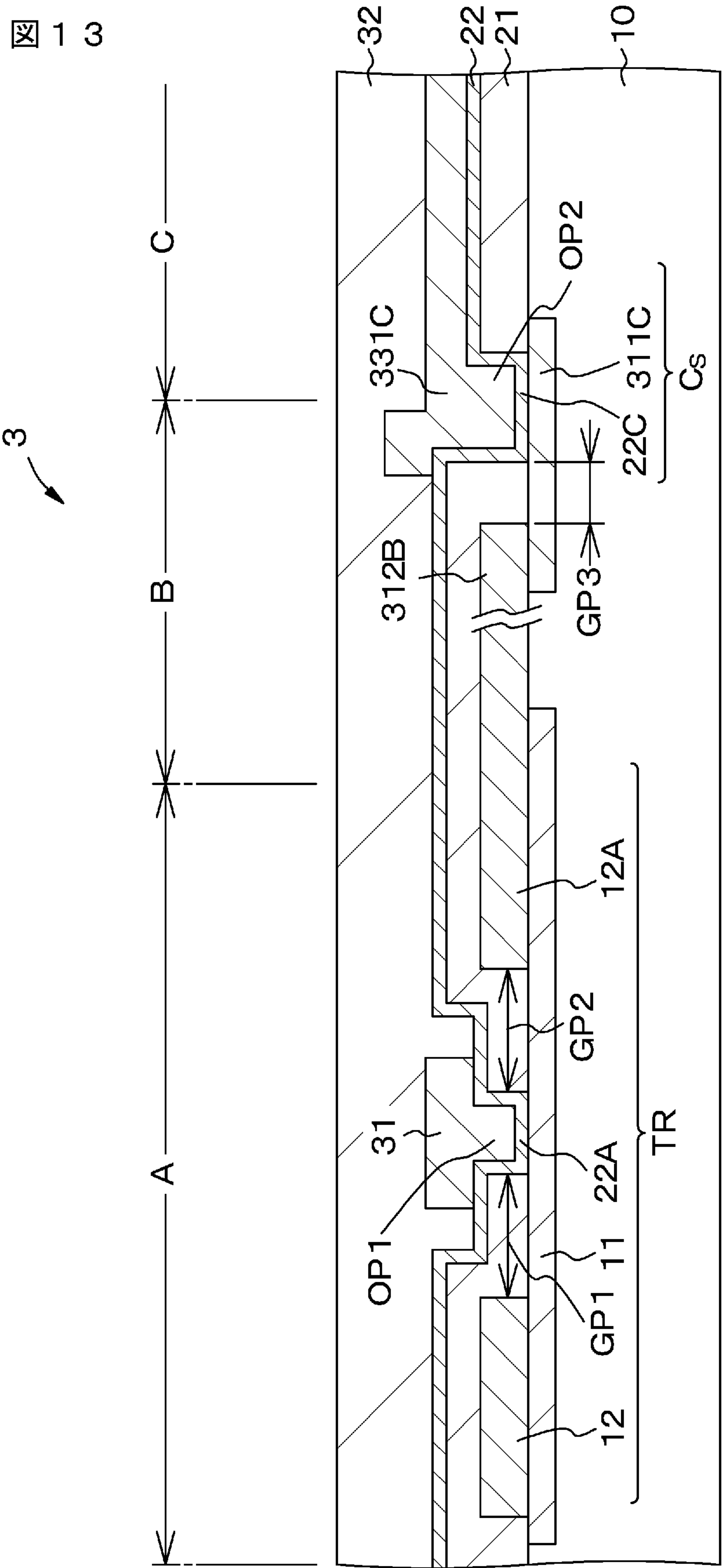
[図12]

図 12



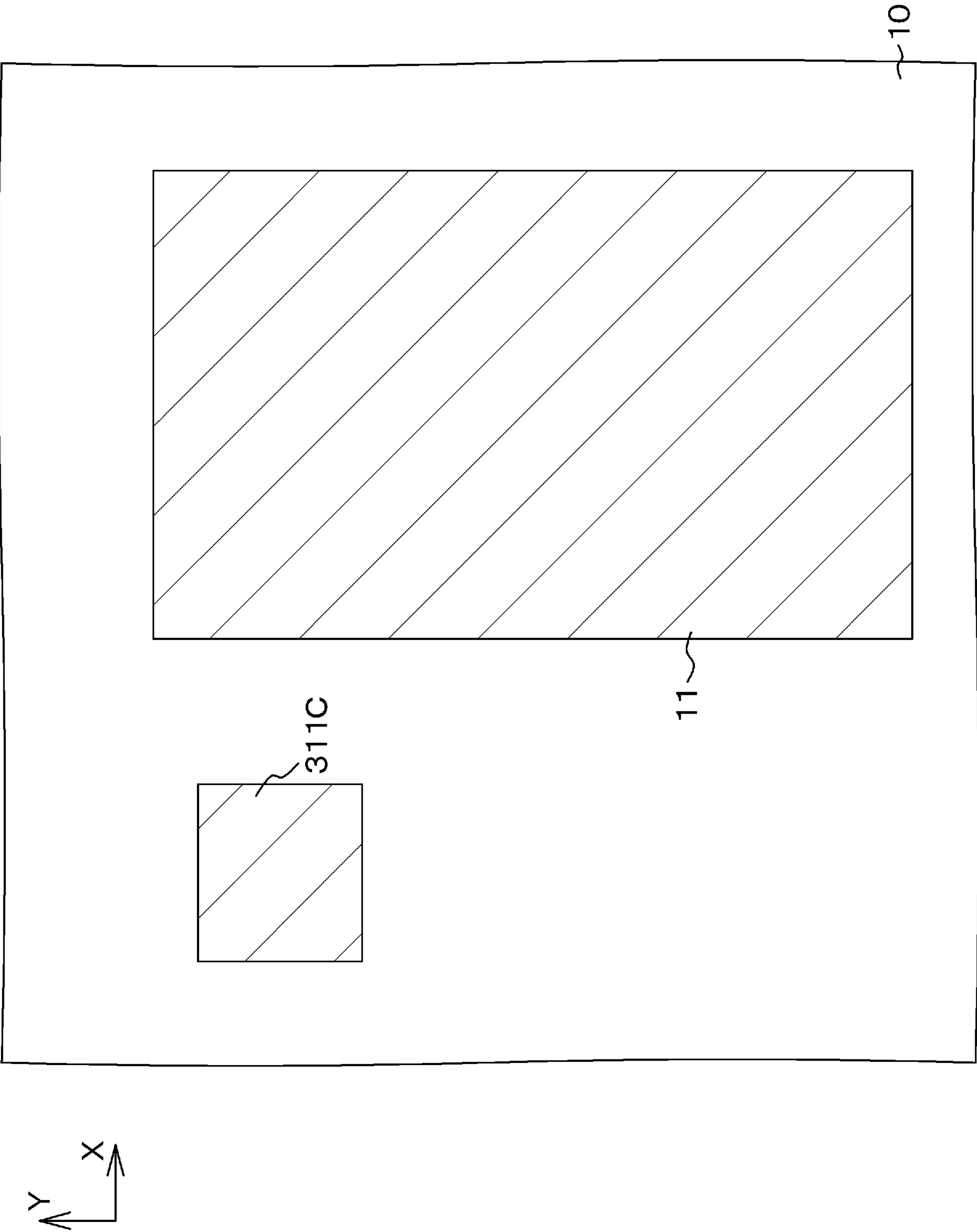
[図13]

図 1 3



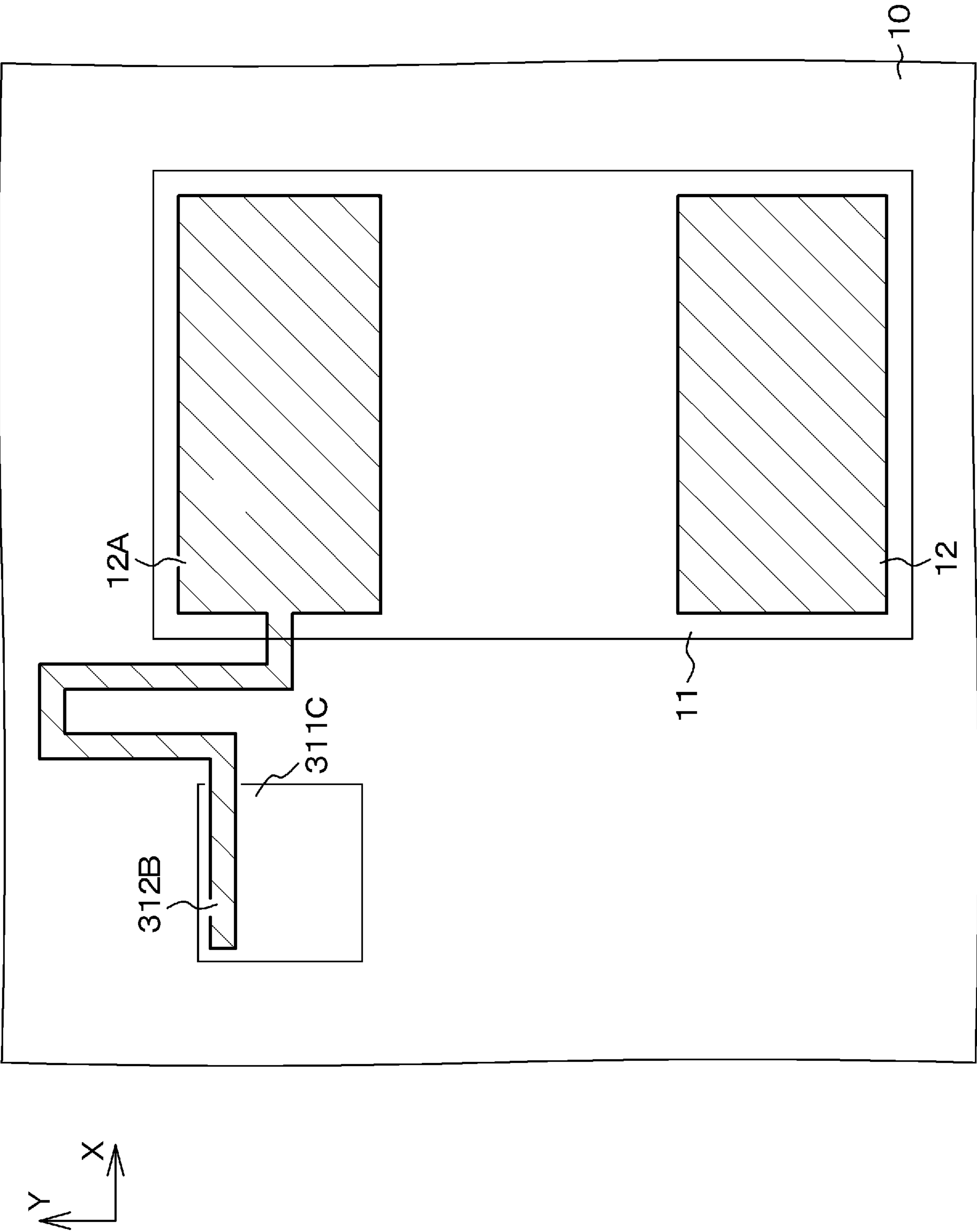
[図14]

図 1 4



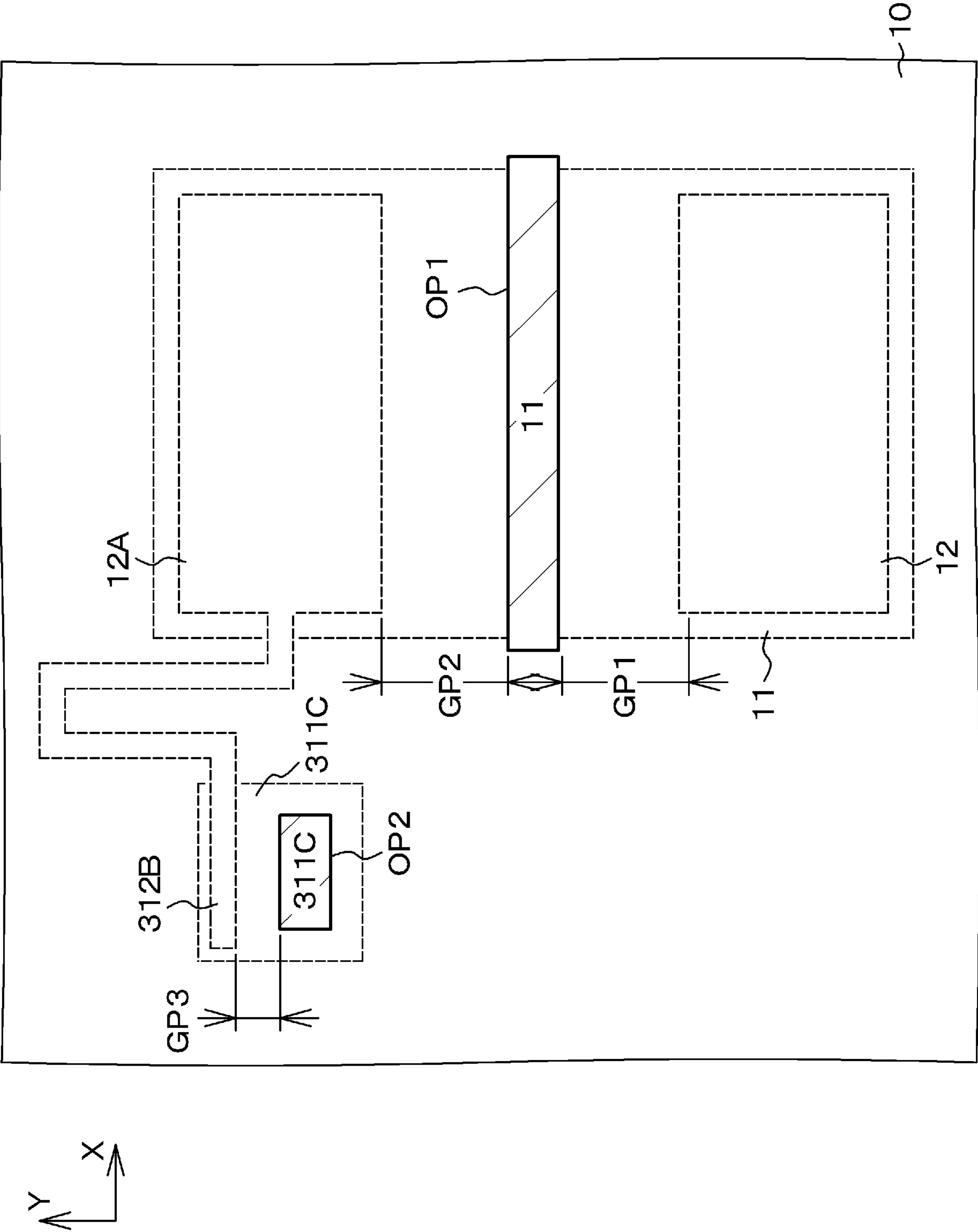
[図15]

図 15



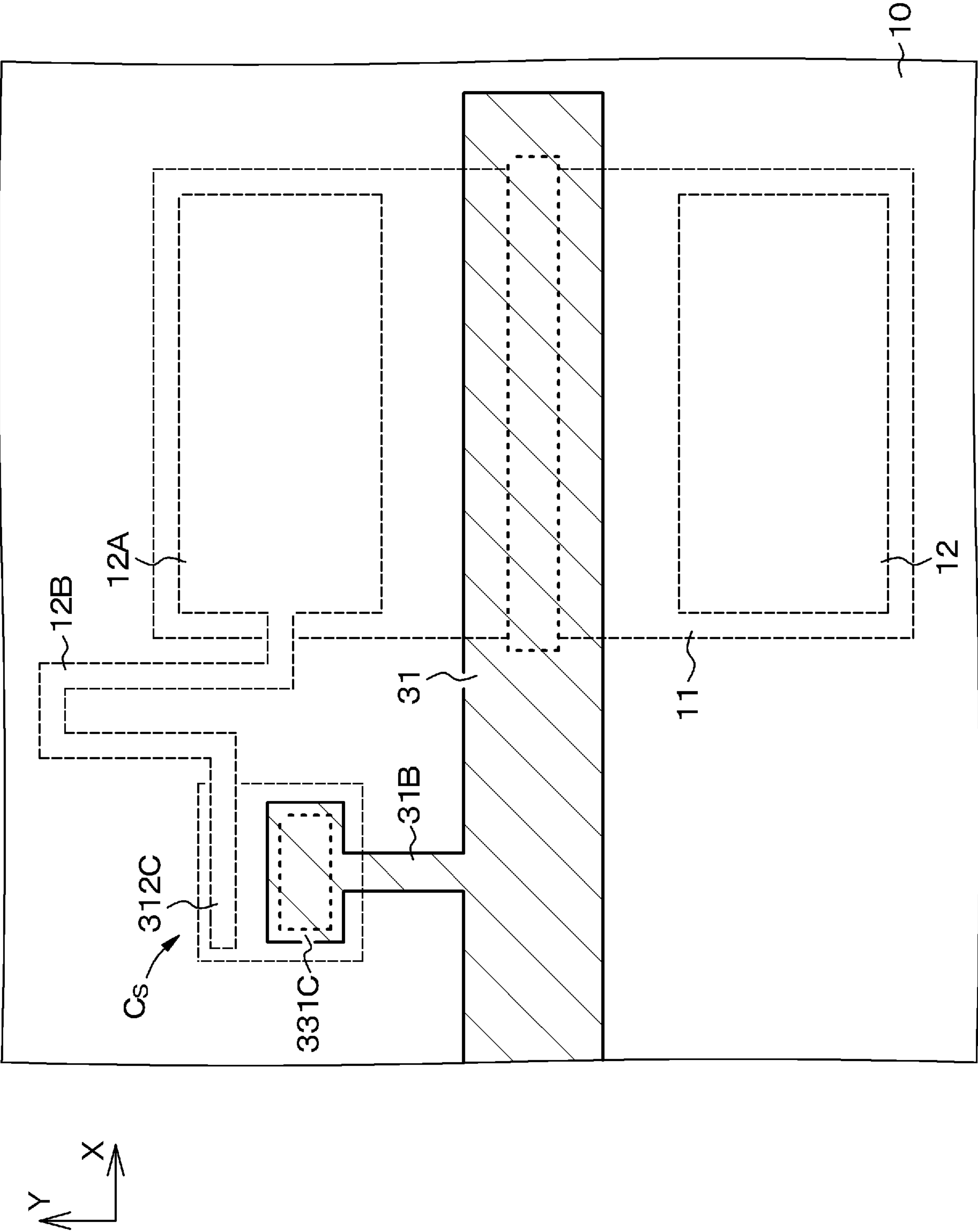
[図16]

図 16



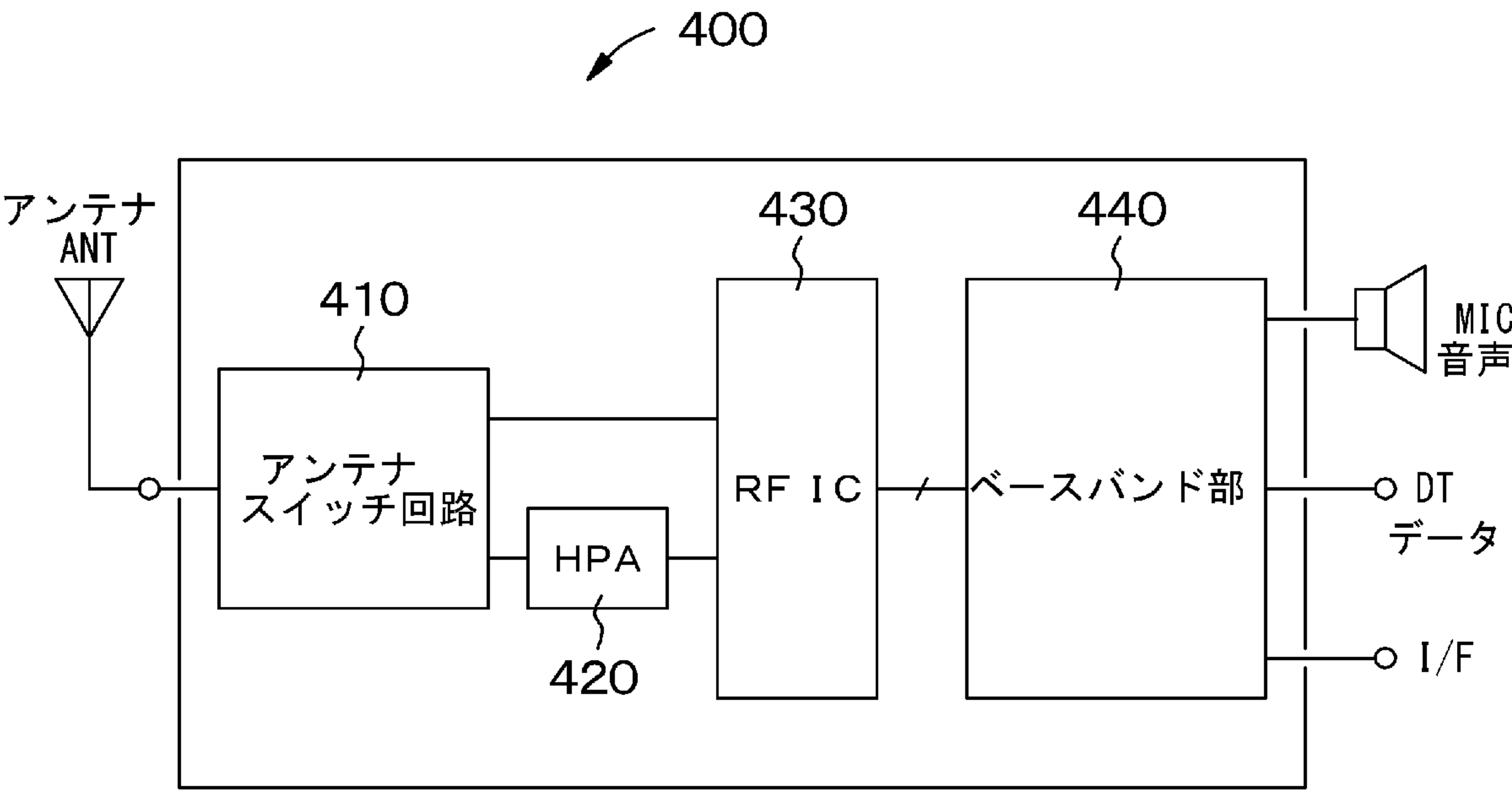
[図17]

図 17



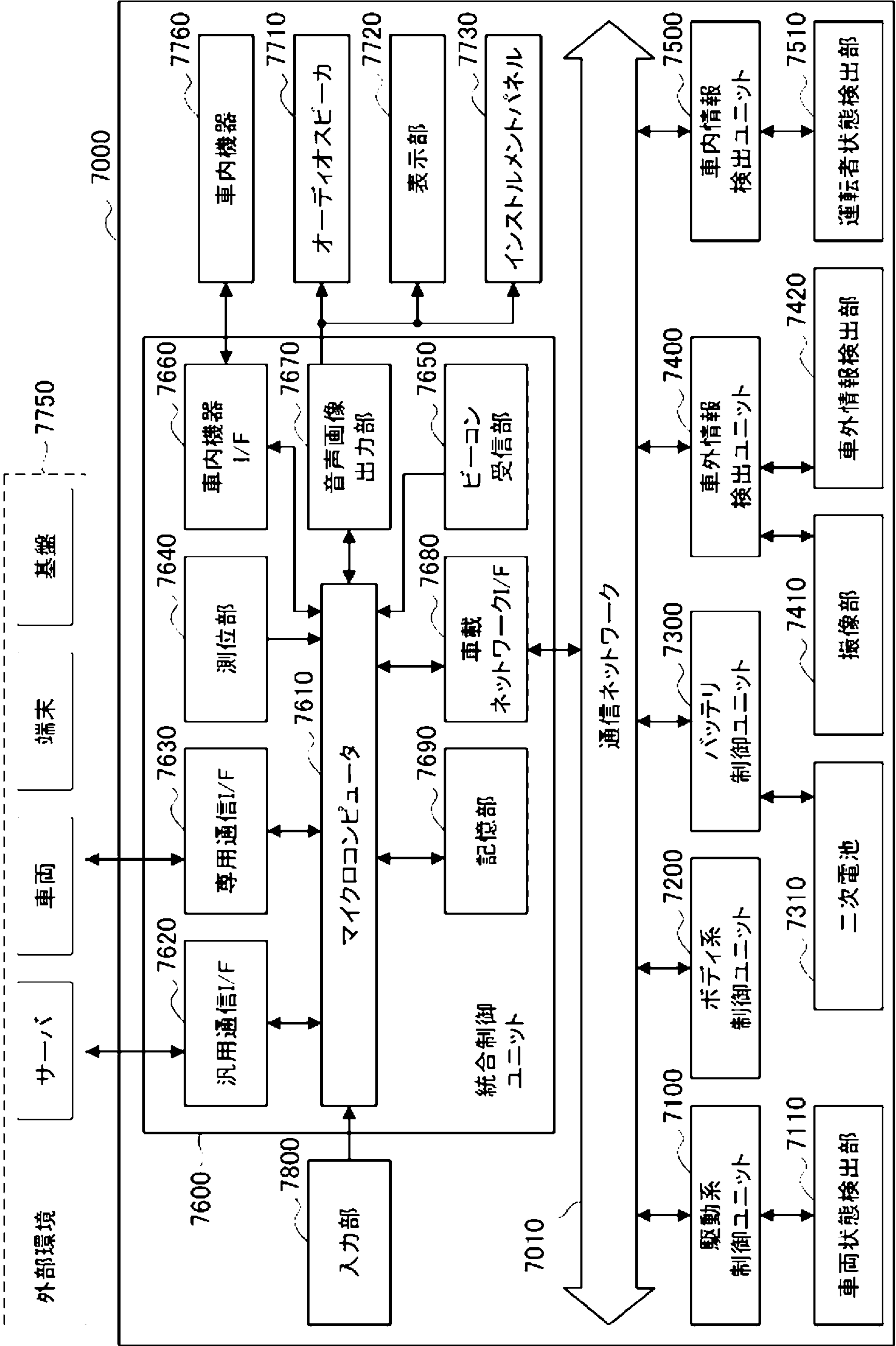
[図18]

図 1 8



[図19]

図 19



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/038900

A. CLASSIFICATION OF SUBJECT MATTER H01L 21/82(2006.01)i; H01L 21/3205(2006.01)i; H01L 21/768(2006.01)i; H01L 23/532(2006.01)i; H01L 21/822(2006.01)i; H01L 27/04(2006.01)i; H01L 21/8234(2006.01)i; H01L 27/06(2006.01)i; H01L 21/336(2006.01)i; H01L 29/78(2006.01)i; H01L 21/338(2006.01)i; H01L 29/812(2006.01)i; H01L 29/778(2006.01)i; H01L 21/337(2006.01)i; H01L 29/808(2006.01)i FI: H01L29/80 P; H01L27/04 H; H01L27/04 C; H01L27/06 311Z; H01L29/78 301K; H01L29/80 H; H01L29/80 E; H01L27/04 V; H01L27/04 A; H01L21/82 F; H01L27/06 102A; H01L29/78 301B; H01L27/04 R; H01L21/88 N; H01L21/90 L According to International Patent Classification (IPC) or to both national classification and IPC														
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L21/82; H01L21/3205; H01L21/768; H01L23/532; H01L21/822; H01L27/04; H01L21/8234; H01L27/06; H01L21/336; H01L29/78; H01L21/338; H01L29/812; H01L29/778; H01L21/337; H01L29/808 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2020 Registered utility model specifications of Japan 1996-2020 Published registered utility model applications of Japan 1994-2020 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)														
C. DOCUMENTS CONSIDERED TO BE RELEVANT														
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.												
X Y A	JP 57-143865 A (TOKYO SHIBAURA ELECTRIC CO., LTD.) 06 September 1982 (1982-09-06) page 2, upper left column, line 3 to lower left column, line 15, lower right column, line 15 to page 3, upper left column, line 10, fig. 1-4	1 2-4, 6, 7 5												
Y A	JP 2015-173237 A (TOSHIBA CORP.) 01 October 2015 (2015-10-01) paragraphs [0008]-[0040], fig. 1-3	2, 3, 6 1, 4, 5, 7												
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.														
<table><tr><td>* Special categories of cited documents:</td><td>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</td></tr><tr><td>"A" document defining the general state of the art which is not considered to be of particular relevance</td><td>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</td></tr><tr><td>"E" earlier application or patent but published on or after the international filing date</td><td>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</td></tr><tr><td>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</td><td>"&" document member of the same patent family</td></tr><tr><td>"O" document referring to an oral disclosure, use, exhibition or other means</td><td></td></tr><tr><td>"P" document published prior to the international filing date but later than the priority date claimed</td><td></td></tr></table>			* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention	"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone	"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art	"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family	"O" document referring to an oral disclosure, use, exhibition or other means		"P" document published prior to the international filing date but later than the priority date claimed	
* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention													
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone													
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art													
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family													
"O" document referring to an oral disclosure, use, exhibition or other means														
"P" document published prior to the international filing date but later than the priority date claimed														
Date of the actual completion of the international search 21 December 2020 (21.12.2020)		Date of mailing of the international search report 28 December 2020 (28.12.2020)												
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan		Authorized officer Telephone No.												

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/038900

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 5-291309 A (MITSUBISHI ELECTRIC CORP.) 05 November 1993 (1993-11-05) paragraphs [0001], [0006], [0008]-[0009], fig. 1-3	3, 7 1, 2, 4-6
Y A	WO 2018/153557 A1 (FORSCHUNCSVERBUND BERLIN E. V.) 30 August 2018 (2018-08-30) page 13, line 10 to page 16, line 25, fig. 1-2	4 1-3, 5-7
Y A	JP 2016-195195 A (TOSHIBA CORP.) 17 November 2016 (2016-11-17) paragraphs [0002], [0007]-[0019], [0028], [0029], fig. 1, 2, 5	7 1-6

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2020/038900

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 57-143865 A	06 Sep. 1982	(Family: none)	
JP 2015-173237 A	01 Oct. 2015	US 2015/0263001 A1 paragraphs [0013]- [0047], fig. 1-3 CN 104916642 A	
JP 5-291309 A	05 Nov. 1993	(Family: none)	
WO 2018/153557 A1	30 Aug. 2018	JP 2020-510323 A paragraphs [0050]- [0060], fig. 1-2 US 2019/0393374 A1 paragraphs [0053]- [0063], fig. 1-2 EP 3449508 A1 DE 102017103687 B3	
JP 2016-195195 A	17 Nov. 2016	(Family: none)	

国際調査報告		国際出願番号 PCT/JP2020/038900
A. 発明の属する分野の分類（国際特許分類（I P C）） H01L 21/82(2006.01)i; H01L 21/3205(2006.01)i; H01L 21/768(2006.01)i; H01L 23/532(2006.01)i; H01L 21/822(2006.01)i; H01L 27/04(2006.01)i; H01L 21/8234(2006.01)i; H01L 27/06(2006.01)i; H01L 21/336(2006.01)i; H01L 29/78(2006.01)i; H01L 21/338(2006.01)i; H01L 29/812(2006.01)i; H01L 29/778(2006.01)i; H01L 21/337(2006.01)i; H01L 29/808(2006.01)i FI: H01L29/80 P; H01L27/04 H; H01L27/04 C; H01L27/06 311Z; H01L29/78 301K; H01L29/80 H; H01L29/80 E; H01L27/04 V; H01L27/04 A; H01L21/82 F; H01L27/06 102A; H01L29/78 301B; H01L27/04 R; H01L21/88 N; H01L21/90 L		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（I P C）） H01L21/82; H01L21/3205; H01L21/768; H01L23/532; H01L21/822; H01L27/04; H01L21/8234; H01L27/06; H01L21/336; H01L29/78; H01L21/338; H01L29/812; H01L29/778; H01L21/337; H01L29/808		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1 9 2 2 - 1 9 9 6 年 日本国公開実用新案公報 1 9 7 1 - 2 0 2 0 年 日本国実用新案登録公報 1 9 9 6 - 2 0 2 0 年 日本国登録実用新案公報 1 9 9 4 - 2 0 2 0 年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 57-143865 A（東京芝浦電気株式会社）06.09.1982（1982 - 09 - 06） 第2頁上左欄第3行目-下左欄第15行目, 下右欄第15行目-第3頁上左欄第10行目, 第 1図-第4図	1
Y		2-4, 6, 7
A		5
Y	JP 2015-173237 A（株式会社東芝）01.10.2015（2015 - 10 - 01） 段落0008-0040, 図1-3	2, 3, 6
A		1, 4, 5, 7
Y	JP 5-291309 A（三菱電機株式会社）05.11.1993（1993 - 11 - 05） 段落0001, 0006, 0008-0009, 図1-3	3, 7
A		1, 2, 4-6
☒ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に 公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若し くは他の特別な理由を確立するために引用する文献（理由を 付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の 後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵 触するものではなく、発明の原理又は理論の理解のために引 用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性 又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献 との、当業者にとって自明である組合せによって進歩性がな いと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 21. 12. 2020		国際調査報告の発送日 28. 12. 2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 恩田 和彦 5F 5896 電話番号 03-3581-1101 内線 3516

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	WO 2018/153557 A1 (FORSCHUNGSVERBUND BERLIN E.V.) 30.08.2018 (2018 - 08 - 30) 第13頁第10行目-第16頁第25行目, 図1-2	4 1-3, 5-7
Y A	JP 2016-195195 A (株式会社東芝) 17.11.2016 (2016 - 11 - 17) 段落0002, 0007-0019, 0028, 0029, 図1, 2, 5	7 1-6

引用文献			公表日	パテントファミリー文献	公表日
JP	57-143865	A	06.09.1982	(ファミリーなし)	
JP	2015-173237	A	01.10.2015	US 2015/0263001 A1 段落0013-0047, 図1-3 CN 104916642 A	
JP	5-291309	A	05.11.1993	(ファミリーなし)	
WO	2018/153557	A1	30.08.2018	JP 2020-510323 A 段落0050-0060, 図1-2 US 2019/0393374 A1 段落0053-0063, 図1-2 EP 3449508 A1 DE 102017103687 B3	
JP	2016-195195	A	17.11.2016	(ファミリーなし)	