(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl. [7]
H03F 3/189

(11) 공개번호 특0000-0000000
(43) 공개일자 0000년00월00일

(21) 출원번호 10-2000-0075430
(22) 출원일자 2000년12월12일

(30) 우선권주장 1999-353355 1999년12월13일 일본(JP)

(71) 출원인 가부시키가이샤 히타치세이사쿠쇼
가나이 쓰토무
일본 도쿄토 치요다쿠 간다스루가다이 4쪼메 6반치
히타치 토부 세미콘덕터 가부시키가이샤
오기소 나쯔키
일본국 군마켄 타카사키시 니시요코테마치 1 반치 1

(72) 발명자 누마나미마사히또
일본도꾜도지요다꾸마루노우찌1쪼메5-1신마루빌딩가부시끼가이샤히다찌세이사꾸쇼지적소유권본부내
아까미네히또시
일본도꾜도지요다꾸마루노우찌1쪼메5-1신마루빌딩가부시끼가이샤히다찌세이사꾸쇼지적소유권본부내
시부야쯔요시
일본도꾜도지요다꾸마루노우찌1쪼메5-1신마루빌딩가부시끼가이샤히다찌세이사꾸쇼지적소유권본부내
아다찌데쯔아끼
일본군마껭다까사끼시니시요꼬떼마찌1반지1히타치토부세미콘덕터가부시키가이샤내
모리까와마사또시
일본도꾜도지요다꾸마루노우찌1쪼메5-1신마루빌딩가부시끼가이샤히다찌세이사꾸쇼지적소유권본부내
누노가와야스히로
일본도꾜도지요다꾸마루노우찌1쪼메5-1신마루빌딩가부시끼가이샤히다찌세이사꾸쇼지적소유권본부내

(74) 대리인 장수길
구영창

심사청구 : 없음

(54) 고주파 전력 증폭 모듈 및 무선 통신 장치

요약

다단 증폭 구성의 고주파 전력 증폭 모듈에 있어서, 입력 단자, 출력 단자, 컨트롤 단자 및 모드 전환 단자를 구비하고, 1단째의 증폭단은 듀얼 게이트 FET를 포함하고, 상기 듀얼 게이트 FET의 제1 게이트 G_1 및 제2 게이트 G_2 에는 컨트롤 단자 및 모드 전환 단자로부터 신호에 따른 바이어스 전압이 인가되고, 듀얼 게이트 FET의 소스에 더 근접한 제2 게이트에는 입력 단자로부터의 고주파 신호가 인가되어 모드 전환 단자로부터의 신호에 의해 고주파 전력 증폭 모듈의 모드가 GSM용(비선형 증폭 동작) 또는 EDGE용(선형 증폭 동작)으로 된다.

대표도

도 1

색인어

고주파 전력 증폭 모듈, 컨트롤 단자, 컨트롤 전압, 바이어스, 반도체 증폭 소자, 무선 통신 장치

명세서

도면의 간단한 설명

도 1은 본 발명의 일 실시 형태(실시 형태 1)인 고주파 전력 증폭 모듈의 등가 회로도.

도 2는 본 실시 형태 1의 듀얼 게이트 FET를 내장한 고주파 전력 증폭 모듈에 있어서의 외부 제어 전압과 게이트 전압과의 상관을 나타내는 그래프.

도 3은 본 실시 형태 1의 고주파 전력 증폭 모듈에 의한 AM 변조도를 나타내는 그래프.

도 4는 본 실시 형태 1의 고주파 전력 증폭 모듈에 내장된 듀얼 게이트 FET의 일부의 단면 구조를 나타내는 단면도.

도 5는 본 발명의 일 실시 형태의 고주파 전력 증폭 모듈의 개략을 나타내는 회로도.

도 6은 본 실시 형태의 고주파 전력 증폭 모듈을 내장한 무선 통신 장치의 구성의 개략을 나타내는 블록도.

도 7은 본 발명의 다른 실시 형태(실시 형태 2)인 고주파 전력 증폭 모듈에 있어서의 입출력 단자 사이의 아이솔레이션 특성을 나타내는 그래프.

도 8은 본 발명의 다른 실시 형태(실시 형태 3)인 고주파 전력 증폭 모듈의 회로도.

도 9는 본 실시 형태 3의 듀얼 게이트 FET를 내장한 고주파 전력 증폭 모듈에 있어서의 외부 제어 전압과 게이트 전압과의 상관을 나타내는 그래프.

도 10은 본 발명의 다른 실시 형태(실시 형태 4)인 고주파 전력 증폭 모듈의 회로도.

도 11은 본 실시 형태 4의 듀얼 게이트 FET를 내장한 고주파 전력 증폭 모듈에 있어서의 외부 제어 전압과 게이트 전압과의 상관을 나타내는 그래프.

〈도면의 주요 부분에 대한 부호의 설명〉

1 : 고주파 전력 증폭 모듈

2 : 입력 단자

3 : 출력 단자

4 : 제1 전압 단자

6 : 컨트롤 단자

7 : 듀얼 게이트 FET

9 : 모드 전환 단자

11 : 무선 신호 발생 회로

12 : 가변 바이어스 회로

13 : 모드 전환 회로

14 : 스위치

15 : 송수신 전환 스위치

16 : 수신 회로

17 : 안테나

18 : 검출기

20 : 기판

21 : 에피택셜층

22 : P형 웰

23, 23a, 23b, 23c : N^- 형 영역

24, 24a, 24b, 24c : N^+ 형 영역

25 : 게이트 절연막

26 : 제1 게이트 전극

27 : 제2 게이트 전극

28 : P^+ 형 영역

29 : P^+ 형 영역

30 : 층간 절연막

31 : 드레인 전극

32 : 소스 전극

A1 내지 A3 : 증폭기

C1 내지 C7 : 용량

D1 : 다이오드

L1 내지 L4 : 코일

M1 내지 M4 : 정합 회로

MS1 내지 MS5 : 마이크로스트립 라인

R1 내지 R26 : 저항

T1 내지 T3 : 트랜지스터

T_{CM} 1 내지 T_{CM} 3 :전류 미러 회로용 트랜지스터

T_{SW} 1, T_{SW} 2, T_{SW} 3 : 모드 전환용 트랜지스터

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 복수의 증폭계를 포함하고, 선형형 증폭 및 비선형형 증폭(포화성 증폭)을 행할 수 있는 고주파 전력 증폭 모듈(고주파 전력 증폭기) 및 이 고주파 전력 증폭 모듈을 내장한 무선 통신 장치에 관한 것으로, 통신 모드가 다른 복수의 통신 기능을 갖는 다모드 통신 방식의 셀룰러 휴대 전화기에 적용하는데 유효한 기술에 관한 것이다.

최근, 북미 등에서는 종래부터 사용되고 있는 북미 전 국토를 커버하는 아날로그 방식의 AMPS(Advanced Mobile Phone Servic)와, TDMA(Time Division Multiple Access : 시분할 다원 접속), CDMA(Code Division Multiple Access : 부호 분할 다원 접속) 등 디지털 방식을 하나의 휴대 전화에 내장한 소위 이중 모드 휴대 전화기가 사용되어 있다.

한편, 유럽 등에 있어서는, TDMA 기술과 FDD(Frequency Division Duplex : 주파수 분할 쌍방향) 기술을 사용하는 GSM(Global System for Mobile Communication) 방식이 사용되고 있다. 또한, GSM 방식에 있어서 전송 속도를 높게 할 수 있는 통신 시스템으로서 EDGE(Enhanced Data Rates for GSM Evolution) 시스템이 개발되어 있다.

듀얼 모드 휴대 전화기 등에 의한 다모드 통신에 대해서는, 예를 들면 닛케이(日經) BP사 발행 「닛케이 일렉트로닉스」 1997년 1월 27일호, (no.681), P.115 P.126에 기재되어 있다.

무선 통신 장치(휴대 전화기)에는 트랜지스터를 다단으로 내장한 증폭기(고주파 전력 증폭 모듈)가 내장되어 있지만, 이 고주파 전력 증폭 모듈의 성능이 통신 시스템에 크게 영향을 준다.

특개평4 - 154321호 공보에는, 양호한 선형 특성 및 전력 효율을 안정적으로 확보하면서 고주파 출력 전력을 광범위하게 가변 제어할 수 있는 고주파 전력 증폭 회로가 개시되어 있다. 이 고주파 전력 증폭 회로는 MOSFET(Metal Oxide

Semiconductor Field Effect Transistor) 또는 GaAs-FET를 종단 회로에 이용한 다단 구성의 고주파 전력 증폭 회로이며, 최종단 회로의 바이어스를 일정하게 유지하면서 구동 회로의 바이어스 조건을 외부로부터 변화시킴으로써 고주파 출력 전력을 가변 제어하는 구성으로 되어 있다. 또한, 상기 회로의 고주파 입력 라인에 가변 감쇠기 회로를 내장하여 출력 전력을 제어하는 기술도 개시되어 있다.

한편, 특개평11-26776호 공보에는, 왜곡을 증가시키지 않고 저소비 전력화를 도모하며 또한 전력 효율의 향상을 도모할 수 있는 전력 증폭 회로가 개시되어 있다. 이 전력 증폭 회로는 듀얼 게이트 FET를 사용한 고주파 회로로 되어 있다. 이 전력 증폭 회로는 입력 단자 IN과 출력 단자 OUT 사이에 듀얼 게이트 FET를 2단으로 종속 접속한 구조로 되어 있다. 즉, 초단의 듀얼 게이트 FET의 드레인측의 제1 게이트는 입력 단자 IN에 접속되고, 드레인은 종단의 듀얼 게이트 FET의 드레인측의 제1 게이트에 접속되어 있다. 종단의 듀얼 게이트 FET의 드레인은 출력 단자 OUT에 접속되어 있다. 초단 및 종단의 제1 게이트는 제1 게이트 입력 단자 G1에 접속되고, 초단 및 종단의 제2 게이트는 제2 게이트 입력 단자 G2에 접속되어 있다.

이동 무선으로 사용되고 있는 많은 무선 데이터 통신은 9.6kbps의 전송 속도로 행해지고 있지만, 인터넷이나 기업의 데이터 베이스에의 액세스에는, 보다 높은 전송 스피드가 요구되고 있기 때문에, 이것에 대응하는 통신 시스템이 필요하게 되었다. 유럽, 아시아를 주체에 서비스를 행하고 있는 GSM 시스템도 현상은 9.6kbps의 서비스를 행하고 있지만, 상기한 요구에 대응하기 위해 전송 속도를 높게 한 EDGE 시스템이 개발되어 있다. 이 시스템 도입에 의해 데이터 전송 속도는 48kbps까지 끌어 올려지고, GSM 시스템에 대하여 단위 시간당 4배의 데이터를 보내는 것이 가능하게 된다.

EDGE 시스템의 또 하나의 이점으로서는, GSM의 기본 시스템을 유용하여 무선 변조 방식을 일부 변경함으로써 도입할 수 있기 때문에, 새로운 인프라를 도입하지 않고 운용하는 것이 가능하다. 이것은, 많은 통신 사업자에게 있어서 매력적이다.

변조 방식은 GSM 시스템이 GMSK(Gaussian Minimum Shift Keying) 변조인데 대하여 EDGE 시스템에서는 3π/8-rotating 8PSK(Phase Shift Keying) 변조이며, GMSK 변조 방식으로부터 3π/8-rotating 8PSK 변조 방식으로의 변경이다. 이 변조 방식의 변경을 위해 무선 장치의 신호 전달부에는, 보다 높은 선형성이 필요하게 된다.

EDGE 시스템은 GSM 시스템을 발전시킨 시스템이기 때문에 단일의 휴대 전화기에는 GSM 시스템 및 EDGE 시스템에 의한 통화를 할 수 있는 것이 기대된다. 이 때문에, 휴대 전화기에는 GSM 시스템을 위한 증폭기와 EDGE 시스템을 위한 증폭기를 내장할 필요가 있다.

본 발명자 등은 하나의 증폭 회로에서 GSM 시스템 및 EDGE 시스템에 대응하는 고주파 전력 증폭 모듈에 대하여 검토하였다. 이 결과, 이하와 같은 해결 과제가 있는 것이 판명되었다.

(1) GSM에서 사용하는 경우, 트랜지스터는 포화 동작에서의 사용으로 되어, 대출력이 필요해진다. 즉, GMSK 변조된 예를 들면 0dBm 정도의 입력 신호에 대하여 최대 36dBm 정도의 출력 전력이 필요하게 된다.

(2) EDGE에서 사용하는 경우, 트랜지스터는 선형 동작에서 사용되기 때문에 선형성이 요구된다. 즉, 3π/8-rotating 8PSK 변조된 입력 신호에 대하여 출력 신호가 왜곡되지 않은 것이 요구된다. 또한, 선형 출력 전력의 최대는 28 29 dBm 정도의 범위가 된다.

(3) GSM 시스템과 EDGE 시스템에서는, 상술한 바와 같이 출력 전력에 큰 차가 있기 때문에, 단일의 증폭 회로에서 어떻게 하여 실현하는지가 문제이다. 즉, 비선형 동작과 선형 동작을 양립시키는 시스템으로서, 북미의 AMPS(포화 동작) /CDMA(선형 동작)가 있지만, 이 경우, 최대 출력 전력이 AMPS의 30 32dBm 정도인데 대하여 CDMA에서는 2

8 29dBm 정도로 되어, 그 차가 2 3dBm의 차로 된다. 그때문에, 동일한 바이어스 전압으로 동작시켜도 입력 전력의 가변에 의해 용이하게 대응할 수 있다. 그러나, GSM/EDGE에서는 최대 전력의 차가 6 8dBm로, 그 차가 크기 때문에 하나의 회로에서 양립시키는 것은 어려운 일이다.

(4) 휴대 전화기는 전원이 배터리이며, 사용 시간을 길게 하기 위해 보다 높은 효율이 요구된다. 예를 들면, GSM에서는 50 60% 정도, EDGE에서는 35 40% 정도가 요구된다. 이 때문에, 사용하는 전력 증폭 소자는 가능한 한 작게 하는 것이 요구된다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은, GSM 시스템(포화 동작)과 EDGE 시스템(선형 동작)을 동일 회로 내에서 공존할 수 있는 고주파 전력 증폭 모듈 및 무선 통신 장치를 제공하는 것이다.

본 발명의 다른 목적은, AM 변조(AM/AM 변환)의 달성을 개선할 수 있는 고주파 전력 증폭 모듈 및 무선 통신 장치를 제공하는 것이다.

본 발명의 다른 목적은, 입출력 단자 사이의 아이솔레이션이 취하기 용이하여 신호 누설이 일어나기 어려운 고주파 전력 증폭 모듈 및 무선 통신 장치를 제공하는 것이다.

본 발명의 상기 및 그 밖의 목적과 신규인 특징은, 본 명세서의 기술 및 첨부 도면에서 명확하게 될 것이다.

본원에 있어서 개시되는 발명 중 대표적이지만 개요를 간단히 설명하면, 하기와 같다.

(1) 복수의 반도체 증폭 소자를 순차 종속 접속한 다단 증폭 구성의 고주파 전력 증폭 모듈에 있어서, 외부 단자로서는 적어도 입력 단자, 출력 단자, 컨트롤 단자 및 모드 전환 단자를 갖고, 1단째의 증폭 소자가 듀얼 게이트 FET로 되고, 그 듀얼 게이트 FET는 그 드레인에 더 근접한 제1 게이트 G_1에 컨트롤 단자로부터의 신호가 공급되고, 제2 게이트 G_2에는 입력 단자로부터의 고주파 신호가 공급되며, 또한 상기 제2 게이트 G_2에는 컨트롤 단자로부터의 신호와, 모드 전환 단자로부터의 신호에 기초한 바이어스 전압이 인가되고, 고주파 전력 증폭 모듈은 모드 전환 단자로부터의 신호에 따라 GSM용의 증폭계 또는 EDGE용의 증폭 소자로서 동작시키게 된다. 이 경우, GSM 시스템용의 증폭계는 비선형 동작을 하고, 출력 전력은 최대 36dBm 정도로 되며, EDGE용의 증폭계는 선형 동작을 하고, 출력 전력은 최대 29dBm 정도로 된다.

상기 수단에 따르면, (a) GSM 시스템(포화 동작)과 EDGE 시스템(선형 동작)을 동일 회로에서 실현할 수 있다. 또한, (b) 다단 증폭 구성의 고주파 전력 증폭 모듈에 있어서, 입력단(1단째)이 제1 게이트에 컨트롤 전압이 공급되는 듀얼 게이트 FET에 의해 구성되어 있기 때문에, 도 3의 그래프로부터도 알 수 있는 바와 같이 AM/AM 변환(AM_{out})을 6 dBm 이상의 입력 전력 P_{in}에 있어서 16% 이하로 개선할 수가 있다.

발명의 구성 및 작용

이하, 도면을 참조하여 본 발명의 실시 형태를 상세히 설명한다. 또, 발명의 실시 형태를 설명하기 위한 전 도면에 있어서, 동일 기능을 갖는 것은 동일 부호를 붙여 그 반복의 설명은 생략한다.

(실시 형태 1)

도 1에 본 발명의 일 실시 형태(실시 형태 1)인 고주파 전력 증폭 모듈(고주파 전력 증폭 회로)의 회로도를 나타낸다. 본 실시 형태 1에서는 반도체 증폭 소자(트랜지스터)로서, 예를 들면 듀얼 게이트 전계 효과 트랜지스터(듀얼 게이트 FET)를 이용한 예에 대하여 설명한다.

본 실시 형태 1의 고주파 전력 증폭 모듈(1)은 외부 전극 단자로서 입력 신호 P_{in} (증폭되어야 할 신호)이 공급되는 입력 단자(2), 출력 신호 P_{out} 을 출력하는 출력 단자(3), 제1 기준 전위 V_{dd} 에 고정되는 제1 전압 단자(4), 제2 기준 전위 V_{ss} (예를 들면 접지)에 고정되는 도시하지 않은 제2 전압 단자, 가변 전압 V_{apc} 가 인가되는 컨트롤 단자(6)를 갖고 있다.

고주파 전력 증폭 모듈(1)에는, 하나의 반도체 증폭 소자(트랜지스터)로 증폭을 행하는 단단(single stage) 증폭 구성, 또는 복수의 트랜지스터를 순차 종속 접속하여 각 트랜지스터로 각각 증폭을 행하는 다단(multistage) 증폭 구성이 있지만, 본 실시 형태 1에서는, 트랜지스터로서 듀얼 게이트 FET를 하나 내장한 단단 구성의 고주파 전력 증폭 모듈에 대하여 설명한다.

트랜지스터 T1, 즉 듀얼 게이트 FET(1)의 제2 게이트 G_2와 입력 단자(2)는 마이크로스트립 라인 MS1에서 접속되어 있다. 이 마이크로스트립 라인 MS1에는, 입력 단자(2) 사이에 용량 C1이 직렬로 접속되고, 접지(제2 기준 전위 V_{ss}) 사이에 접속되는 용량 C3이 병렬로 접속되어 있다.

한편, 저항 R1과 컨트롤 단자(6) 사이의 노드 b와 듀얼 게이트 FET(7)의 제1 게이트 G_1 사이에는 저항 R5가 직렬로 접속되고, 제1 게이트 G1에 인가하는 위치를 설정하도록 되어 있다.

또한, 듀얼 게이트 FET(7)의 제2 게이트 G_2에는 2개의 저항 R1, R2가 접속되고, 저전위측 저항 R2는 접지에 접속되며, 고전위측 저항 R1은 컨트롤 단자(6)에 접속되고, 저항 분압 회로(브리더 회로)를 구성하고 있다. 또한, 2개의 저항 R1, R2 사이의 노드 a와 제2 게이트 G_2 사이에는 저항 R3이 접속되고, 제2 게이트 G_2에 인가하는 전위를 설정하도록 되어 있다. 또한, 이 저항 R3은 제2 게이트 G_2 측으로 영향을 주는 저항 분압 회로측의 임피던스의 억제 효과가 있다.

한편, 듀얼 게이트 FET(7)의 제1 단자인 드레인 단자 D는 마이크로스트립 라인 MS3, MS2를 통해 제1 전압 단자(4)에 접속됨과 함께 마이크로스트립 라인 MS4 및 용량 C2을 통해 출력 단자(3)에 접속되어 있다. 상기 제1 전압 단자(4)에는 전원 전압으로서 제1 기준 전위 V_{dd} 가 인가된다. 또한, 듀얼 게이트 FET(7)의 제2 단자는 소스 단자 S로 되어 접지 전위(제2 기준 전위 V_{ss})에 접속된다. 또한, 특히 제한되지는 않지만 용량 C4가 마이크로스트립 라인 MS4와 접지 사이에 접속되어 있다.

여기서, 듀얼 게이트 FET(7)의 구조에 대하여 도 4를 참조하면서 간단히 설명한다.

듀얼 게이트 FET(7), GaAs와 같은 화합물 반도체에 의한 것이나 Si(실리콘)에 의한 것이 있지만, 본 실시 형태 1에서는 SiMOSFET를 사용하는 경우로 설명한다. 도 4는 듀얼 게이트 FET(7)의 셀부를 나타내는 단면도이고, Si으로 이루어지는 기판(20)의 일면(상면)에 형성된 P형의 에피택셜층(21)에 소정의 불순물 원자를 선택적으로 주입하여 N형(N^+형, N^- 형 등)이나 P형(P^+ 형 등)의 반도체 영역을 형성함으로써 형성되어 있다.

즉, 에피택셜층(21)의 표층 부분에는 선택적으로 P형 웰(22)이 형성됨과 함께 P형 웰(22) 및 이 P형 웰(22)로부터 P형 웰(22)을 벗어나는 영역에 각각 N^- 형 영역(23)이 형성되어 있다. 도면에서는 좌측으로부터 우측에 걸쳐 3개의 N^- 형 영역(23a, 23b, 23c)이 배치되어 있다. 우단의 N^- 형 영역(23c)의 좌단 부분은 P형 웰(22) 내로 연장되어 있다. 또한, 상기 N^- 형 영역(23a, 23b, 23c)의 표층부에는 그 영역 내에 또는 그 영역의 한쪽의 끝에 일치 또는 약간 돌출하도록 N^+ 형 영역(24: 좌측으로부터 우측을 향해 24a, 24b, 24c)이 설치된다.

상기 N^+ 형 영역(24a)과 N^- 형 영역(23b) 사이, 및 상기 24b와 N^- 형 영역(23c) 사이의 P형 영역의 표층 부분이 채널로 되어 이 채널 상에는 각각 게이트 절연막(25)이 형성되고, 이 게이트 절연막(25) 상에는 제1 게이트 전극(26) 또는 제2 게이트 전극(27)이 설치된다.

또한, 좌단 부분에는, 깊이가 에피택셜층(21)을 관통하여 기판(20)의 표층 부분에 이르는 P^+ 형 영역(28), 및 깊이가 P형 웰(22)의 표층 부분에 이르는 P^+ 형 영역(29)이 설치된다. P^+ 형 영역(28)은 좌단 부분의 N^+ 형 영역(24a)의 도중 부분으로부터 좌측에 걸쳐 설치되고, P^+ 형 영역(29)은 N^+ 형 영역(24a)의 좌단 부분으로부터 좌측으로 N^- 형 영역(23)에 중첩되도록 설치된다.

또한, 에피택셜층(21)[기판(20)]의 표면은 게이트 절연막(25)을 형성하는 절연막과 이 절연막 상에 형성되는 층간 절연막(30)으로 덮혀져 있다. 상기 층간 절연막(30)은 제1 게이트 전극(26) 및 제2 게이트 전극(27)을 덮는다.

상기 N^+ 형 영역(24a, 24c) 및 P^+ 형 영역(29) 상의 층간 절연막(30)에는 컨택트홀이 설치됨과 함께, 이 컨택트홀 및 층간 절연막(30) 상에 걸쳐 전극이 선택적으로 설치된다. N^+ 형 영역(24c) 상의 전극은 드레인 전극(31)이 되고, N^+ 형 영역(24a) 및 P^+ 형 영역(29) 상의 전극은 모두 층간 절연막(30) 상에서 연결되어 소스 전극(32)이 된다. 따라서, 제1 게이트 전극(26)은 드레인에 더 근접하며, 제2 게이트 전극(27)은 소스에 더 근접하다.

또, 이러한 듀얼 게이트 FET(7)가 형성되는 반도체 칩에는 필요에 따라서 저항이나 용량도 형성된다. 또한, 후술하는 전류 미러 회로를 구성하기 위한 트랜지스터도 형성된다.

이러한 듀얼 게이트 FET(7)에 대하여, 저항 R1, R2, R3 및 R5 등에 의해 바이어스 전압이 형성된다. 형성되는 바이어스 전압은 도 2에 도시한 바와 같은 특성으로 되어 있다.

도 2는 컨트롤 전압(외부 제어 전압) V_{apc} 와 게이트 전압(제1 게이트 G_1 전압, 제2 게이트 G_2 전압) 과의 상관을 나타내는 그래프이다. V_{g1} 은 제1 게이트 G_1 의 전압 특성을 나타내며, V_{g2} 는 제2 게이트 G_2 의 전압 특성을 나타낸다. 양 특성 모두 선형성을 나타내지만, 그 경사는 전압 특성 V_{g1} 쪽이 전압 특성 V_{g2} 에 비교하여 급경사이다. 상기 그래프에 있어서 컨트롤 전압 V_1 과 제1 게이트 G_1 전압 V_3 은 동일 정도가 되도록 설정하고, 예를 들면 2 내지 2.5V 정도이다. 컨트롤 전압 V_{apc} 가 V_1 로 될 때 제2 게이트 G_2 에 인가되는 전압 V_2 는 V_3 의 대략 반 정도의 값이 되도록 되어 있다.

따라서, 듀얼 게이트 FET의 드레인에 더 근접한 제1 게이트에서 동작하는 FET는 듀얼 게이트 FET의 소스에 더 근접한 제2 게이트에서 동작하는 FET보다도 빠르게 동작 (온) 하고, 상기 소스에 더 근접한 제2 게이트에서 동작하는 FET보다도 느리게 동작하지 않게 (오프) 된다. 이 결과, 오프 상태에서의 노이즈의 저감을 도모할 수 있다. 또한, 제1 게이트에서 동작하는 FET의 상호 컨덕턴스 g_m 의 변화는 제2 게이트에서 동작하는 FET보다도 커진다. 즉, 이득(Gain)의 제어 범위가 커지는 효과를 발휘하게 된다.

본 실시 형태 1의 고주파 전력 증폭 모듈(1)에 따르면, 듀얼 게이트 FET(7)의 제1 게이트 G_1 에 컨트롤 전압 V_{apc} 가 공급되는 구조이기 때문에 시스템 오프 시에는 제1 게이트 G_1 에 전압이 인가되지 않기 때문에, 제2 게이트 G_2 와 드레인이 전기적으로 분리되고, 제2 게이트 G_2 로부터 드레인으로의 입력 전력의 누설(노이즈)이 전달되는 것을 감소시킬 수 있다. 이 회로 구성은 비선형 동작(포화 동작)에 의한 GSM 시스템이나, 선형 동작에 의한 EDGE 시스템에도 사용할 수 있어, 시스템 오프 상태에서의 노이즈의 저감을 달성할 수 있다.

본 실시 형태 1의 고주파 전력 증폭 모듈(1)은 AM-AM 변환 개선 효과가 있다. 도 3은 AM-AM 변환 특성의 일례를 나타내는 그래프이며, 횡축을 입력 신호 P_{in} 의 전력 P_{in} (dBm)으로 하고, 종축을 AM_{out} (AM-AM 변환)으로 한 것이다. 싱글 게이트의 경우, 측정 시의 출력 전력은 일정치로 제어되기 때문에, 입력 전력이 커지면, V_{apc} 의 전압은 내려가는 경향이 있다. 이 때문에, 싱글 게이트 MOSFET의 예로 나타낸 바와 같이, 입력 전력이 커질수록 AM-AM 변환(AM_{out})이 커지는 (나빠지는) 경향이 있다. V_{apc} 전압의 저하는 싱글 게이트 MOSFET의 게이트 바이어스 전압의 저하를 나타내고 있다. 게이트 바이어스 전압이 저하됨으로써 이 MOSFET는 임계치 전압 외의 비선형 영역에서 증폭 동작을 하게 되어, 출력 파형이 왜곡되어 AM 왜곡이 나빠진다.

이것에 대하여, 듀얼 게이트 MOSFET를 본 실시 형태 1 (도 1) 과 같이 사용한 경우에 있어서도, 도 3에 도시한 바와 같이 AM_{out} 은 개선된다. 이 예는 GSM의 사용 주파수 대역인 880㎒의 경우와, 915㎒의 경우에서의 비교의 일례이다. 듀얼 게이트 MOSFET에서는, 소스측의 MOSFET에 인가되는 전원 전압이 대폭 저하되는 것을 방지하기 위해서도 드레인측 MOSFET의 게이트에 비교적 높은 바이어스 전압이 인가된다. 싱글 게이트 MOSFET에 비해 높은 게이트 바이어스 전압이 인가된다. 그 때문에, 게이트 바이어스 전압은 드레인측의 MOSFET의 임계치 전압보다도 높은 값으로 되어 보다 선형 영역에서 증폭 동작을 행하게 되어 출력으로의 왜곡이 적어진다. 그 결과로서 AM 왜곡도 좋아진다.

다시 말하면, 싱글 게이트 MOSFET에서는 C급 증폭기에 가까운 상태에서 동작하고 있지만, 동일 출력 전력을 내보내는데도 듀얼 게이트 MOSFET에서는 전원 전압 및 게이트 바이어스 전압의 바이어스를 바꿔 A급 증폭기에 가까운 상태가 될 수 있어 파형의 왜곡을 감소시킬 수 있다.

또, 여기서 AM - AM 변환 특성이란, 반송파에 진폭 변조 신호를 중첩한 때에 출력측에서 발생되는 왜곡을 나타내는 특성이다.

또한, AM - AM 변환에 대한 효과는, 도 1의 회로를 다단 증폭하는 경우, (1) 2단 증폭기에서의 입력단(1단째), (2) 3단 증폭기에서의 입력단, 또는 구동단(2단째), (3) 3단 증폭기에서의 입력단 및 구동단에서 사용하는 구성의 경우에도 상기와 마찬가지의 개선 효과를 기대할 수 있다.

본 실시 형태 1에서는 단일의 반도체 증폭 소자를 내장한 고주파 전력 증폭 모듈에 대하여 설명하였지만, 상술한 바와 같이 반도체 증폭 소자를 순차 복수 종속 접속한 다단 증폭 구성의 고주파 전력 증폭 모듈에도 적용할 수 있다.

이어서, 본 발명의 보다 구체적인 실시 형태로서, GSM 시스템 및 EDGE 시스템의 증폭을 모드 전환으로 행할 수 있는 3단 증폭 구성의 고주파 전력 증폭 모듈에 대하여 도 5 및 도 6을 참조하면서 설명한다. 도 5는 본 실시예 1의 고주파 전력 증폭 모듈의 회로도이고, 도 6은 본 실시예 1의 고주파 전력 증폭 모듈을 내장한 무선 통신 장치(휴대 전화기)의 구성을 나타내는 블록도이다.

본 실시 형태의 고주파 전력 증폭 모듈(1)은 도 5에 도시한 바와 같이 3단 증폭 구성으로 되고, 1단째(입력단)에 듀얼 게이트 FET 구조의 트랜지스터 T1을 이용하고, 2단째(구동단)와 3단째(종단 : 출력단)에 싱글 게이트의 SiMOSFET (트랜지스터 T2, T3)를 이용한 구성으로 되어 있다.

입력 단자(2)와 출력 단자(3) 사이에 트랜지스터 T1, T2, T3이 순차 종속 접속됨과 함께 각단 사이에는 정합 회로 M 1 내지 M4가 설치된다. 또한, 각 트랜지스터 T1, T2, T3의 드레인 단자 D는 마이크로스트립 라인 MS2, MS4, MS5 및 코일 L 2, L3, L4를 통해 제1 기준 전위 V_{dd} 가 공급되는 제1 전압 단자(4)에 접속되어 있다. 또한, 제1 전압 단자(4)와 각 코일 L2, L3, L4 사이에는 한쪽의 전극이 접지에 접속된 용량 C5 내지 C7이 병렬로 접속되어 있다. 또, 코일은 기생의 경우도 있다.

또한, 각단에는 바이어스 회로, 온도 보상을 위한 전류 미러 회로, GSM 시스템과 EDGE 시스템의 모드 전환을 행하는 모드 전환 회로가 설치된다. 전류 미러 회로를 구성하기 위해 1단째에 이용되는 반도체 칩에는 듀얼 게이트 FET 구성의 전류 미러 회로용 트랜지스터 T_{CM} 1이 모놀리식하게(monolithically) 형성되고, 2단째에 이용되는 반도체 칩에는 싱글 게이트 FET 구성의 전류 미러 회로용 트랜지스터 T_{CM} 2가 모놀리식하게 형성되고, 3단째에 이용되는 반도체 칩에는 싱글 게이트 FET 구성의 전류 미러 회로용 트랜지스터 T_{CM} 3이 모놀리식하게 형성되어 있다.

모드 전환 회로는, 모드 전환 단자(9)에 저항 R4, R9, R13을 통해 게이트 전극이 접속되는 모드 전환용 트랜지스터(MOSFET) T_{SW} 1 T_{SW} 3을 갖는다.

바이어스 회로는 노드 a, c, d에 일단이 각각 접속되는 각각 3개의 저항(R1 내지 R3, R6 내지 R8, R10 내지 R12)으로 구성되고, 첫번째의 저항 R1, R6, R10은 컨트롤 단자(6)에 접속되고, 두번째의 저항 R3, R8, R12는 트랜지스터 T1, T2, T3의 게이트 전극 G(트랜지스터 T1에 있어서는 제2 게이트 G_2)에 접속되고, 세번째의 저항 R2, R7, R11은 모드 전환용 트랜지스터 T_{SW} 1 T_{SW} 3의 드레인과 전류 미러 회로용 트랜지스터 T_{CM} 1 T_{CM} 3의 게이트 G (트랜지스터 T_{CM} 1에 있어서는 제2 게이트 G_2) 에 접속되어 있다.

전류 미러 회로용 트랜지스터 T_{CM} 1 T_{CM} 3의 드레인은 노드 a, c, d에 접속되고 저항 R2, R7, R11을 통해 트랜지스터 T_{CM} 1 T_{CM} 3의 게이트 G(트랜지스터 T_{CM1} 에서는 제2 게이트 G_2)에 접속되어 있다. 또한, 모드 전환용 트랜지스터 T_{SW} 1 T_{SW} 3 및 전류 미러 회로용 트랜지스터 T_{CM} 1 T_{CM} 3의 소스는 접지에 접지된다.

또한, 1단째에 있어서는 컨트롤 단자(6)는 저항 R5를 통해 트랜지스터 T1 및 전류 미러 회로용 트랜지스터 T_{CM} 1의 제1 게이트 G_1에 각각 접속되어 있다.

이러한 고주파 전력 증폭 모듈(1)은 도 6에 도시한 바와 같은 셀룰러용의 휴대 전화기(무선 통신 장치)에 내장된다. 상기 도면에 있어서는, 고주파 전력 증폭 모듈(1)의 듀얼 게이트 FET(7) 등으로 구성되는 1단째는 증폭기 A1로 하고, 2단째는 증폭기 A2로 하고, 3단째는 증폭기 A3으로서 나타내며, 증폭기 A1은 일부가 도 1과 동일 상태로 나타내고 있다.

휴대 전화기에 있어서, 고주파 전력 증폭 모듈(1)의 입력 단자(2)는 무선 신호 발생 회로(11)에 접속되어 있다. 이 무선 신호 발생 회로(11)는 음성이나 데이터 신호를 수신하고, 고주파 신호로 변환하여 출력한다. 이 출력 신호는 입력 신호 P_{in} 으로 되어 입력 단자(2)에 공급된다.

컨트롤 신호(APC 신호)는 가변 바이어스 회로(12)로 처리되고, 그 출력은 컨트롤 전압 신호 V_{apc} 로 되어 컨트롤 단자(6)에 공급된다.

휴대 전화기는 사용할 때마다, GSM 시스템 또는 EDGE 시스템 중 어느 하나가 선택 키의 조작으로 선택된다. 즉, 선택 중의 조작에서 그 상태가 결정되는 부분의 모드 전환 신호는 모드 전환 회로(13)에 공급되고, 스위치(14)의 온·오프를 결정함으로써 모드 전환 회로(13)는 선택 중의 조작에 따른 모드 전환 신호 전압을 형성하여 형성된다. 모드 전환 신호 전압은 모드 전환 단자(9)에 공급된다. 이 모드 전환 신호에 의해 모드 전환용 트랜지스터 $T_{sw}1$ $T_{sw}3$이 제어된다.

고주파 전력 증폭 모듈(1)의 출력 단자(3)는 송수신 전환 스위치(15)에 접속되어 있다. 이 송수신 전환 스위치(15)에는 수신 회로(16)가 접속됨과 함께 안테나(17)가 접속되어 있다.

또한 출력 단자(3)로부터 출력된 출력 전력은 검출기(18)에 의해 검출된다. 검출기(8)에 의한 검출 결과는 도시하지 않은 APC 회로에 공급되고, 이 APC 회로로부터 상기 APC 신호가 출력된다.

다음에, GSM 모드 및 EDGE 모드에 대하여 도 6 및 도 5를 참조하면서 설명한다.

GSM 모드에서는 모드 전환 회로(13)가 온(ON)되고, 어떤 일정치 이상의 전압이 모드 전환 소자(9)에 인가된다. 모드 전환 소자(9)에 일정치 이상의 전압이 인가됨으로써 모드 전환용 트랜지스터 T_{SW} 1의 게이트에 바이어스가 가해져 모드 전환용 트랜지스터 T_{SW} 1이 ON으로 된다. 모드 전환용 트랜지스터 T_{SW} 1이 ON 상태로 됨으로써, (R1+R2)의 저항치가 모드 전환용 트랜지스터 T_{SW} 1의 0N 저항보다 충분히 크게 되어, 노드 e의 전위는 대략 접지 전위와 동일하게 된다. 그 때문에 전류 미러 회로용 트랜지스터 T_{CM} 1은 오프(OFF) 상태로 되어 전류 미러 회로용 트랜지스터 T_{CM} 1의 드레인·소스 사이에는 전류 I_2는 흐르지 않는다. 이 때, 가변 바이어스 회로(12)로부터 가해지는 전압에 의해 흐르는 바이어스 전류는 I_1로 되고, 1단째의 트랜지스터 T1을 구성하는 듀얼 게이트 FET(7)의 제2 게이트 G_2에는 저항 R1과 저항 R2로 분압된 노드 a의 전압이 가해지게 된다.

GSM 모드에서는 가변 바이어스 회로(12)에 의해 발생하는 전압에 의해 상기 1단째와 마찬가지로 2단째, 3단째의 증폭기 A2, A3의 출력 전력도 제어된다. GSM 모드에서는 전력 증폭 모듈은 비선형 동작으로 사용되고, 최대 출력 전력은 35dBm 정도가 된다.

EDGE 모드에서는 모드 전환 회로(13)가 OFF 상태로 되고, 어떤 일정치 이하 (대략 0V)의 전압이 모드 전환 소자(9)로 인가된다. 그 때문에, 모드 전환용 트랜지스터 T_{SW} 1의 게이트에 대략 0V의 바이어스가 인가되고, 모드 전환용 트랜지스터 T_{SW} 1이 OFF로 된다. 또한, EDGE 모드에서는 가변 바이어스 회로(12)로부터 발생되는 바이어스 전압은 어떤 임의의 값(수개의 값을 준비하고, 상황에 따라 고정하는 값을 변경하여도 좋다) 으로 고정된다. 이 경우, 출력 전력 P_{out} 의 제어는 입력 신호 RF_{in} (P_{in})의 크기를 변화시킴으로써 달성된다. 즉, 입력 단자(2) 전에 게인 컨트롤 회로를 설치하고, 상기 게인 컨트롤 회로에서 상기 입력 신호 P_{in} 의 크기를 변화시켜 출력 전력 P_{out} 의 크기를 바꾼다.

모드 전환용 트랜지스터 T_{SW} 1이 OFF 상태로 됨으로써, 노드 a(전류 미러 회로용 트랜지스터 T_{CM} 1의 제2 게이트 G_2에 있어서의 전위)와 노드 e(모드 전환용 트랜지스터 T_{SW} 1의 드레인에 있어서의 전위) 사이에는 전류가 흐르지 않기 때문에, 노드 a와 노드 e의 전위는 동전위로 된다.

가변 바이어스 회로(12)로부터 EDGE 동작을 위한 임의의 전압이 가해진 상태에서는, 전류 미러 회로용 트랜지스터 T_{CM} 1의 제1 게이트 G_1 및 제2 게이트 G_2 는 모두 소정의 바이어스가 가해진 상태로 되어 있다. 그 때문에, 전류 미러 회로용 트랜지스터 T_{CM} 1은 ON 상태이다. 이 때, 가변 바이어스 회로(12)로부터 가해지는 전압에 의해 흐르는 바이어스 전류는 I_2 로 된다. 전류 미러 회로용 트랜지스터 T_{CM} 1의 제2 게이트 G_2 와 드레인은 동 전위이기 때문에, 가변 바이어스 회로(12)로부터의 전압이 변화하지 않는 한, 전류 미러 회로용 트랜지스터 T_{CM} 1은 I_2 가 일정치가 되도록 동작한다. 또한 이 실시예에서는 듀얼 게이트 FET(7)와 전류 미러 회로용 트랜지스터 T_{CM} 1은 동일 반도체 칩 내에 동일 구조로 만들어져 있고, 게이트의 폭이 다르게[(전류 미러 회로용 트랜지스터 T_{CM} 1은 듀얼 게이트 FET(7: 트랜지스터 T1)의 1/N의 크기, N은 실수] 되어 있다. 전류 미러 회로용 트랜지스터 T_{CM} 1과 듀얼 게이트 FET(7)는 전류 미러 회로를 구성하고, 전류 미러의 동작을 행한다. 이 경우, 노드 e, 노드 a 및 트랜지스터 T1 [듀얼 게이트 FET(7)]의 제2 게이트 G_2 는 동 전위로 되어 있다. 그 때문에, 제어 전압 V_{apc} , 저항 R1 및 전류 미러 트랜지스터(T_{CM} 1)를 흐르는 전류 I_2 와 전원 전압 V_{dd} , L2, MS2 및 듀얼 게이트 트랜지스터 T1을 흐르는 전류 사이에서 전류 미러가 취해진다. 상기 전류 I_2 는 V_{apc} , 저항 R1 및 T_{CM} 1의 특성에 따라 전송된다. 게이트의 폭을 N으로 하는 경우, 듀얼 게이트 FET(7: 트랜지스터 T1)의 드레인 · 소스 사이에는 I_2 의 N배의 유휴(idle) 전류가 흐르게 된다. 또, 이 때, 노드 e, 노드 a 및 트랜지스터 T1[듀얼 게이트 FET(7)]의 제2 게이트 G_2 는 동 전위로 되어 있다.

EDGE 모드에서는 선형 동작으로 되어 최대 출력 전력은 29dBm 정도가 된다. 또, EDGE 모드는 선형 동작이기 때문에 바이어스 전압을 변화시켜 출력 전력을 변화시키는 것은 바람직하지 않다. 그 때문에, 상기 컨트롤 전압 신호 V_{APC} 는 일정치로 되고, 출력 전력이 원하는 값이 되도록 입력 단자(2)에 공급되는 입력 신호 P_{in} 의 진폭이 제어된다. 이 제어는 입력 단자(2)에 접속되는 감쇠기를 사용한 AGC에 의해 행해진다.

본 실시 형태는 상기 본 실시 형태 1이 갖는 효과 외에 컨트롤 단자(6)에 가하는 단위 바이어스 전압당 출력 전력 증가량의 기울기(slope)가 완만하게 되기 때문에 파워 컨트롤의 제어성이 향상된다. 따라서, 저전력 레벨까지의 출력 전력 제어가 가능하게 된다. 또한, 외부로부터의 출력 전력 제어가 용이하게 된다.

(실시 형태 2)

도 7은 본 발명의 다른 실시 형태 (실시 형태 2) 인 고주파 전력 증폭 모듈에 있어서의 입출력 단자 사이의 아이솔레이션(isolation) 특성을 나타내는 그래프이다.

본 실시 형태 2에서는 특히 회로도는 도시하지 않지만, 고주파 전력 증폭 모듈은 2단 증폭 구성으로 되고, 1단째(입력단)와 2단째로 구성되고, 1단째는 상기 실시 형태 1과 마찬가지로 듀얼 게이트 FET(7)로 구성하며, 싱글 게이트의 SiMOSFET에서 2단째를 구성하는 것이다. 다시 말하면, 1단째는 출력단인 부분의 싱글 게이트 SiMOSFET에 대하여 구동단으로서 기능한다.

2단 증폭기에서는 3단 증폭기에 대하여, 입력 전력이 출력 단자로부터 누설되는 아이솔레이션 특성의 저하가 있지만, 듀얼 게이트 FET를 2단 증폭기의 드라이버단에 이용함으로써 도 7에 도시한 바와 같이 아이솔레이션의 개선을 도모할 수 있다.

일반적으로, 증폭기를 2단 구성으로 함으로써 이득이 3단 구성의 것과 비교하여 저하되기 때문에, 동일 출력 전력을 얻기 위해서는, 보다 큰 입력 전력이 필요해진다. 특히 GSM 모드에서는 가변 바이어스 회로에 의해 발생되는 전압에 의해 출력단 트랜지스터의 출력 전력이 제어되고, 이 때의 입력 전력은 일정한 값으로 되어 있다. 종래와 같이 싱글 게이트 MOSFET를 사용하면, 상기 입력 전력이 커짐에따라, 증폭기의 입력단 트랜지스터의 게이트 전위도 높아진다. 이에 따라, 입력단 트랜지스터의 게이트 바이어스를 0V로 하여도, 어떤 값 이상의 입력 신호가 들어가, 이 입력 신호가 입력단 트랜지스터의 임계치 전압 V_{th} 를 넘은 경우, 입력단 트랜지스터의 채널이 형성되고 입력단 트랜지스터는 온(0N)된다. 고주파 전력 증폭 모듈이 휴대 전화기에 채용되는 경우, 저전원 전압화 및 소비 전류 저감을 위해 전원 스위치 등은 사용되지 않고, 전원에 직접 접속되는 경우가 많아 전원 전압은 항상 가해지고 있는 상태이다. 이에 따라, 입력 신호가 출력측으로 누설되게 된다.

이것에 대하여, 듀얼 게이트 FET를 사용하는 경우, 가변 바이어스 회로의 전압을 임계치 전압 V_{th} 이하로 내리면, 듀얼 게이트 FET의 제1 게이트 G_1에 대해서는 채널이 형성되지 않고, 제2 게이트 G_2 측의 드레인에는 전압이 가해지지 않은 상태가 되기 때문에, 제2 게이트 G_2에 큰 입력 신호가 들어가 임계치 전압 V_{th}를 넘는 전압이 가해진 경우에도 제2 게이트 G_2에 대해서는 채널이 형성되지 않는 상태가 된다. 이에 따라, 누설 전력을 작게 억제하는 것이 가능하게 된다. 따라서, 개선 후의 누설 전력은 기생 용량 등에 의한 커플링에 의한 누설 정도로 작게 할 수가 있다.

입출력 단자 사이의 아이솔레이션이 취하기 용이해지기 때문에 회로의 간략화가 도모된다. 그 때문에 고주파 전력 증폭 모듈(1)의 소형화, 무선 통신 장치의 소형화를 도모할 수 있다.

또, 듀얼 게이트 FET를 2단 증폭 구성의 드라이버단에 이용함으로써, AM - AM변환의 개선도 행할 수 있다.

(실시 형태 3)

도 8은 본 발명의 다른 실시 형태(실시 형태 3)인 고주파 전력 증폭 모듈의 회로도이고, 도 9는 고주파 전력 증폭 모듈에 있어서의 외부 제어 전압과 MOSFET의 게이트 전압과의 상관을 나타내는 그래프이다.

본 실시 형태 3은 실시 형태 1의 회로에 있어서, 컨트롤 단자(6)에 연속해 있는 노드 b와 저항 R5 사이에 다이오드 D1을 직렬로 접속함과 함께, 듀얼 게이트 FET(7)의 제1 게이트 G_1과 저항 R5 사이에, 그 한쪽의 전극이 접속된 저항 R14의 다른쪽의 전극이 접속된 것이다. 상기 다이오드 D1의 내장에 따라 도 9에 도시한 바와 같이, 듀얼 게이트 FET(7)의 제1 게이트 G_1에 있어서의 전위의 상승은 0으로부터 플러스 전압측으로 이동(오프셋 전압)시킬 수 있다. 이에 따라, V_{apc} 전압을 0V로 하였을 때 아이솔레이션 효과는 V_{apc} 에 잔류 전압(예를 들면 0.2 내지 0.5V 정도)이 존재하더라도 G_1의 전위 V_{g1}을 접지 전위로 할 수 있기 때문에, 실시 형태 1 및 실시 형태 2의 경우보다 확실하게 얻어지게 된다.

또, 이 회로는 단단 증폭 구성에서의 사용과 다단 증폭 구성에서의 사용이 둘다 가능하다.

(실시 형태 4)

도 10은 본 발명의 다른 실시 형태 (실시 형태 4) 인 고주파 전력 증폭 모듈의 회로도이고, 도 11은 고주파 전력 증폭 모듈에 있어서의 외부 제어 전압과 MOSFET(7)의 게이트 전압과의 상관을 나타내는 그래프이다.

본 실시 형태 4에서는, 1단째의 듀얼 게이트 FET(7)의 제1 게이트 G_1과 컨트롤 단자(6) 사이에 설치된 저항 R15 내지 R17에 의해 형성된 분압 회로에 의해 컨트롤 전압이 형성되는 구성으로 되어 있다. 이 컨트롤 전압은 도시하지 않은 AGC(Auto Gain Control) 회로의 출력, 즉 컨트롤 전압 V_{agc} 로 된다.

1단째의 듀얼 게이트 FET(7)의 제2 게이트 G_2에는 실시 형태 1과 마찬가지로 입력 단자(2)로부터 입력 신호 P_{in} 이 공급되고, 게이트 제어 단자(10)로부터 컨트롤 전압 V_g가 인가된다. 1단째, 2단째, 3단째는 각각 3개의 저항(R18 R20, R21 R23, R24 R26)으로 형성되는 바이어스 회로에 의해 트랜지스터 T1, T2, T3의 게이트 (트랜지스터 T1에서는 제2 게이트 G_2) 에 바이어스 전압이 인가된다.

본 실시 형태 4에서는, 외부 제어 전압과 게이트 전압과의 상관은 도 11의 그래프와 같이 된다. 본 실시 형태 4에서는 제2 게이트 G_2의 전위는 일정해진다. 이에 따라, G_1의 인가 전압의 변화에 따라 출력 전력 및 이득을 제어할 수 있고, 또한 출력 전력 제어 시의 G_2의 입력 임피던스 변동을 억제할 수 있기 때문에, 입력측에 있는 무선 신호 발생 회로에 미치게되는 악영향을 억제하는 효과가 얻어진다.

또한, 본 실시 형태 4에 따르면, 종래 외부 부착이 필요하던 기능(AGC 회로에 의한 제어 기능)을 내장할 수 있다.

이상 본 발명자에 의해 이루어진 발명을 실시 형태에 기초하여 구체적으로 설명하였지만, 본 발명은 상기 실시 형태에 한정되는 것이 아니라, 그 요지를 일탈하지 않는 범위에서 여러가지로 변경 가능한 것은 물론이다. 예를 들면, 반도체 증폭 소자는 GaAs 등의 화합물 반도체에 의한 반도체 증폭 소자에서도 마찬가지로 적용할 수 있어 마찬가지의 효과를 발휘하게 된다. 또한 듀얼 게이트 MOSFET는 게이트 G_1에 대응한 트랜지스터 게이트 G_2에 대응한 트랜지스터의 2개를 준비하여 그들의 트랜지스터 소스 회로가 직렬로 되도록 접속된 구성으로 할 수도 있다.

발명의 효과

본원에 있어서 개시되는 발명 중 대표적인 것에 의해 얻어지는 효과를 간단히 설명하면, 하기와 같다.

GSM 시스템(포화 동작)과 EDGE 시스템(선형 동작)이 동일 회로 내에서 공존할 수 있는 고주파 전력 증폭 모듈 및 무선 통신 장치를 제공할 수가 있다.

AM/AM 변환의 개선을 달성할 수 있는 고주파 전력 증폭 모듈 및 무선 통신 장치를 제공할 수가 있다.

입출력 단자 사이의 아이솔레이션이 취하기 용이해져서 신호 누설이 일어나기 어려운 고주파 전력 증폭 모듈 및 무선 통신 장치를 제공할 수가 있다.

입출력 단자 사이의 아이솔레이션이 취하기 용이해지기 때문에 회로를 간소하게 할 수 있게 되어, 소형의 고주파 전력 증폭 모듈 및 소형의 무선 통신 장치를 제공할 수가 있다.

전력 제어가 용이한 고주파 전력 증폭 모듈을 제공할 수가 있다.

(57) 청구의 범위

청구항 1.

고주파 전력 증폭 모듈에 있어서,

증폭되어야 할 신호가 공급되는 입력 단자와,

출력 단자와,

컨트롤 단자와,

소스와, 상기 출력 단자로의 신호를 출력하는 드레인과, 상기 드레인과 상기 소스 사이에 상기 드레인에 더 근접한 제1 게이트와 상기 소스에 더 근접한 제2 게이트를 포함하고, 상기 제1 게이트는 상기 컨트롤 단자로부터의 신호를 수신하고, 상기 제2 게이트는 상기 입력 단자로부터의 신호를 수신하는 반도체 증폭 소자

를 포함하는 고주파 전력 증폭 모듈.

청구항 2.

제1항에 있어서,

상기 반도체 증폭 소자는 듀얼 게이트형의 반도체 증폭 소자인 고주파 전력 증폭 모듈.

청구항 3.

제1항에 있어서,

상기 고주파 전력 증폭 모듈은 GSM용의 고주파 전력 증폭 모듈인 고주파 전력 증폭 모듈.

청구항 4.

제1항에 있어서,

상기 고주파 전력 증폭 모듈은 EDGE용의 고주파 전력 증폭 모듈인 고주파 전력 증폭 모듈.

청구항 5.

고주파 전력 증폭 모듈에 있어서,

입력 단자와,

출력 단자와,

컨트롤 단자와,

드레인과 소스 사이에 상기 드레인에 더 근접한 제1 게이트와 상기 소스에 더 근접한 제2 게이트를 포함하고, 상기 제1 게이트는 상기 컨트롤 단자로부터의 신호를 수신하고, 상기 제2 게이트는 상기 입력 단자로부터의 신호를 수신하는 반도체 증폭 소자와,

상기 반도체 증폭 소자로부터 출력된 신호에 따른 신호를, 상기 출력 단자에 공급하는 회로와,

상기 컨트롤 단자에 접속되고, 상기 컨트롤 단자에 공급되는 컨트롤 전압에 따른 바이어스를 상기 반도체 증폭 소자의 제2 게이트에 공급하는 바이어스 회로

를 포함하는 고주파 전력 증폭 모듈.

청구항 6.

제5항에 있어서,

상기 바이어스는 비선형 특성인 고주파 전력 증폭 모듈.

청구항 7.

제6항에 있어서,

상기 고주파 전력 증폭 모듈은 GSM용의 고주파 전력 증폭 모듈인 고주파 전력 증폭 모듈.

청구항 8.

제7항에 있어서,

상기 듀얼 게이트 FET의 상기 제1 게이트에서 동작하는 FET 및 상기 제2 게이트에서 동작하는 FET의 전압 특성은 어느 것이나 선형성을 나타내며, 상기 제1 게이트에서 동작하는 FET의 전압 특성의 경사는 상기 제2 게이트에서 동작하는 FET의 전압 특성의 경사보다도 급격하게 되어 있는 고주파 전력 증폭 모듈.

청구항 9.

제7항에 있어서,

상기 듀얼 게이트 FET는, 상기 듀얼 게아트 FET에 있어서의 상기 제1 게이트에서 동작하는 FET가 상기 제2 게이트에서 동작하는 FET보다도 빠르게 동작하고, 상기 제2 게이트에서 동작하는 FET보다도 느리게 동작하지 않게 되도록 바이어스 전압이 인가되는 고주파 전력 증폭 모듈.

청구항 10.

고주파 전원 증폭 모듈에 있어서,

입력 단자와,

출력 단자와,

컨트롤 단자와,

모드 전환 단자와,

드레인과 소스 사이에 상기 드레인에 더 근접한 제1 게이트와 상기 소스에 더 근접한 제2 게이트를 포함하고, 상기 제1 게이트는 상기 컨트롤 단자로부터의 신호를 수신하고, 상기 제2 게이트는 상기 입력 단자로부터의 신호를 수신하는 반도체 증폭 소자와,

상기 반도체 증폭 소자의 드레인으로부터 출력된 신호에 따른 신호를, 상기 출력 단자에 공급하는 회로와,

상기 컨트롤 단자에 접속되고, 상기 컨트롤 단자에 공급되는 컨트롤 전압에 따른 바이어스를 상기 반도체 증폭 소자의 제2 게이트에 공급하는 바이어스 회로와,

상기 모드 전환 단자로부터의 신호를 수신하여 동작하고, 출력 신호를 상기 반도체 증폭 소자의 제2 게이트에 공급하는 모드 전환 회로

를 포함하는 고주파 전력 증폭 모듈.

청구항 11.

제10항에 있어서,

상기 반도체 증폭 소자와 상기 출력 회로 사이에 설치된 상기 회로는, 1 내지 복수개 종속 접속된 제2 반도체 증폭 소자를 포함하고, 상기 제2 반도체 증폭 소자는 전단의 반도체 증폭 소자의 출력 단자에 접속된 제어 단자와, 상기 출력 단자 또는 후단의 반도체 증폭 소자의 제어 단자에 접속된 제1 단자

를 포함하는 고주파 전력 증폭 모듈.

청구항 12.

제11항에 있어서,

상기 반도체 증폭 소자의 제1 게이트로 그 출력을 공급하는 AGC 회로

를 포함하는 고주파 전력 증폭 모듈.

청구항 13.

제10항에 있어서,

상기 모드 전환 회로의 출력 신호가 제1 상태를 나타내는 경우, 상기 고주파 전력 증폭 모듈은 GSM용 증폭계로 되고, 상기 모드 전환 회로의 출력 신호가 제2 상태를 나타내는 경우, 상기 고주파 전력 증폭 모듈은 EDGE용 증폭계로 되는 고주파 전력 증폭 모듈.

청구항 14.

고주파 전력 증폭 모듈에 있어서,

입력 단자와,

출력 단자와,

컨트롤 단자와,

모드 전환 단자와,

드레인과 소스 사이에 상기 드레인에 더 근접한 제1 게이트와 상기 소스에 더 근접한 제2 게이트를 포함하고, 상기 제1 게이트는 상기 컨트롤 단자로부터의 신호를 수신하고, 상기 제2 게이트는 상기 입력 단자로부터의 신호를 수신하는 반도체 증폭 소자와,

상기 반도체 증폭 소자의 드레인으로부터 출력된 신호에 따른 신호를, 상기 출력 단자에 공급하는 회로와,

상기 컨트롤 단자에 접속되고, 상기 컨트롤 단자에 공급되는 컨트롤 전압에 따른 바이어스를 상기 반도체 증폭 소자의 제1 게이트 및 제2 게이트에 공급하는 바이어스 회로와,

상기 모드 전환 단자로부터의 신호를 수신하여 동작하고, 출력 신호를 상기 반도체 증폭 소자의 제2 게이트에 공급하는 모드 전환 회로

를 포함하는 고주파 전력 증폭 모듈.

청구항 15.

제14항에 있어서,

상기 모드 전환 회로의 출력 신호가 제1 상태를 나타내는 경우, 상기 고주파 전력 증폭 모듈은 GSM용 증폭계로 되고, 상기 모드 전환 회로의 출력 신호가 제2 상태를 나타내는 경우, 상기 고주파 전력 증폭 모듈은 EDGE용 증폭계로 되는 고주파 전력 증폭 모듈.

청구항 16.

송신측 출력단에 고주파 전력 증폭 모듈을 갖는 무선 통신 장치에 있어서,

상기 고주파 전력 증폭 모듈은,

증폭되어야 할 신호가 공급되는 입력 단자와,

출력 단자와,

컨트롤 단자와,

소스와, 상기 출력 단자로의 신호를 출력하는 드레인과, 상기 드레인과 상기 소스 사이에 상기 드레인에 더 근접한 제1 게이트와 상기 소스에 더 근접한 제2 게이트를 포함하고, 상기 제1 게이트는 상기 컨트롤 단자로부터의 신호를 수신하고, 상기 제2 게이트는 상기 입력 단자로부터의 신호를 수신하는 반도체 증폭 소자

를 포함하는 고주파 전력 증폭 모듈을 갖는 무선 통신 장치.

청구항 17.

제16항에 있어서,

상기 반도체 증폭 소자는 듀얼 게이트형의 반도체 증폭 소자인 무선 통신 장치.

청구항 18.

제16항에 있어서,

상기 고주파 전력 증폭 모듈은 GSM용의 고주파 전력 증폭 모듈인 무선 통신 장치.

청구항 19.

제16항에 있어서,

상기 고주파 전력 증폭 모듈은 EDGE용의 고주파 전력 증폭 모듈인 무선 통신 장치.

청구항 20.

송신측 출력단에 고주파 전력 증폭 모듈을 갖는 무선 통신 장치에 있어서,

상기 고주파 전력 증폭 모듈은,

입력 단자와,

출력 단자와,

컨트롤 단자와,

드레인과 소스 사이에 상기 드레인에 더 근접한 제1 게이트와 상기 소스에 더 근접한 제2 게이트를 포함하고, 상기 제1 게이트는 상기 컨트롤 단자로부터의 신호를 수신하고, 상기 제2 게이트는 상기 입력 단자로부터의 신호를 수신하는 반도체 증폭 소자와,

상기 반도체 증폭 소자로부터 출력된 신호에 따른 신호를, 상기 출력 단자에 공급하는 회로와,

상기 컨트롤 단자에 접속되고, 상기 컨트롤 단자에 공급되는 컨트롤 전압에 따른 바이어스를 상기 반도체 증폭 소자의 제2 게이트에 공급하는 바이어스 회로

를 포함하는 고주파 전력 증폭 모듈을 갖는 무선 통신 장치.

청구항 21.

제20항에 있어서,

상기 바이어스는 비선형 특성인 무선 통신 장치.

청구항 22.

제20항에 있어서,

상기 고주파 전력 증폭 모듈은 GSM용의 고주파 전력 증폭 모듈인 무선 통신 장치.

청구항 23.

제22항에 있어서,

상기 듀얼 게이트 FET의 상기 제1 게이트에서 동작하는 FET 및 상기 제2 게이트에서 동작하는 FET의 전압 특성은 어느 것이나 선형성을 나타내며, 상기 제1 게이트에서 동작하는 FET의 전압 특성의 경사는 상기 제2 게이트에서 동작하는 FET의 전압 특성의 경사보다도 급격하게 되어 있는 무선 통신 장치.

청구항 24.

제22항에 있어서,

상기 듀얼 게이트 FET는, 상기 제1 게이트에서 동작하는 FET가 상기 제2 게이트에서 동작하는 FET보다도 빠르게 동작하고, 상기 제2 게이트에서 동작하는 FET보다도 느리게 동작하지 않게 되도록 바이어스되어 있는 무선 통신 장치.

청구항 25.

송신측 출력단에 고주파 전력 증폭 모듈을 갖는 무선 통신 장치에 있어서,

상기 고주파 전력 증폭 모듈은,

입력 단자와,

출력 단자와,

컨트롤 단자와,

모드 전환 단자와,

드레인과 소스 사이에 상기 드레인에 더 근접한 제1 게이트와 상기 소스에 더 근접한 제2 게이트를 포함하고, 상기 제1 게이트는 상기 컨트롤 단자로부터의 신호를 수신하고, 상기 제2 게이트는 상기 입력 단자로부터의 신호를 수신하는 반도체 증폭 소자와,

상기 반도체 증폭 소자로부터 출력된 신호에 따른 신호를, 상기 출력 단자에 공급하는 회로와,

상기 컨트롤 단자에 접속되고, 상기 컨트롤 단자에 공급되는 컨트롤 전압에 따른 바이어스를 상기 반도체 증폭 소자의 제2 게이트에 공급하는 바이어스 회로와,

상기 모드 전환 단자로부터의 신호를 수신하여 동작하고, 출력 신호를 상기 반도체 증폭 소자의 제2 게이트에 공급하는 모드 전환 회로

를 포함하는 고주파 전력 증폭 모듈을 갖는 무선 통신 장치.

청구항 26.

제25항에 있어서,

상기 반도체 증폭 소자와 상기 출력 회로 사이에 설치된 상기 회로는, 1 내지 복수개 종속 접속된 제2 반도체 증폭 소자를 포함하고, 상기 제2 반도체 증폭 소자는 전단의 반도체 증폭 소자의 출력 단자에 접속된 제어 단자와, 상기 출력 단자 또는 후단의 반도체 증폭 소자의 제어 단자에 접속된 제1 단자

를 포함하는 무선 통신 장치.

청구항 27.

제26항에 있어서,

상기 반도체 증폭 소자의 제1 게이트에는 AGC 회로의 출력이 공급되는 무선 통신 장치.

청구항 28.

제25항에 있어서,

상기 모드 전환 회로의 출력 신호가 제1 상태를 나타내는 경우, 상기 고주파 전력 증폭 모듈은 GSM용 증폭 모듈로서 기능하고, 상기 모드 전환 회로의 출력 신호가 제2 상태를 나타내는 경우, 상기 고주파 전력 증폭 모듈은 EDGE용 증폭 모듈로서 기능하는 무선 통신 장치.

청구항 29.

송신측 출력단에 고주파 전력 증폭 모듈을 갖는 무선 통신 장치에 있어서,

상기 고주파 전력 증폭 모듈은,

입력 단자와,

출력 단자와,

컨트롤 단자와,

모드 전환 단자와,

드레인과 소스 사이에 상기 드레인에 더 근접한 제1 게이트와 상기 소스에 더 근접한 제2 게이트를 포함하고, 상기 제1 게이트는 상기 컨트롤 단자로부터의 신호를 수신하고, 상기 제2 게이트는 상기 입력 단자로부터의 신호를 수신하는 반도체 증폭 소자와,

상기 반도체 증폭 소자로부터 출력된 신호에 따른 신호를, 상기 출력 단자에 공급하는 회로와,

상기 컨트롤 단자에 접속되고, 상기 컨트롤 단자에 공급되는 컨트롤러 전압에 따른 바이어스를 상기 반도체 증폭 소자의 제1 게이트 및 제2 게이트에 공급하는 바이어스 회로와,

상기 모드 전환 단자로부터의 신호를 수신하여 동작하고, 출력 신호를 상기 반도체 증폭 소자의 제2 게이트에 공급하는 모드 전환 회로

를 포함하는 고주파 전력 증폭 모듈을 갖는 무선 통신 장치.

청구항 30.

제29항에 있어서,

상기 모드 전환 회로의 출력 신호가 제1 상태를 나타내는 경우, 상기 고주파 전력 증폭 모듈은 GSM용 증폭 모듈로서 기능하고, 상기 모드 전환 회로의 출력 신호가 제2 상태를 나타내는 경우, 상기 고주파 전력 증폭 모듈은 EDGE용 증폭 모듈로서 기능하는 무선 통신 장치.

청구항 31.

고주파 전력 증폭 모듈에 있어서,

증폭되어야 할 신호가 공급되는 입력 단자와,

출력 단자와,

컨트롤 단자와,

모즈 전환 단자와,

소스와, 상기 출력 단자로 전달되어야 할 신호를 출력하는 드레인과, 상기 드레인에 더 근접하게 설치된 제1 게이트가, 상기 소스에 더 근접하게 설치된 제2 게이트를 포함하고, 상기 입력 단자로부터의 신호가 상기 제2 게이트에 공급되는 반도체 소자와,

상기 컨트롤 단자로부터의 신호와 상기 모드 전환 단자로부터의 신호를 수신하여, 상기 제1 게이트 및 상기 제2 게이트에 바이어스 전압을 공급하는 제어 회로

를 포함하는 고주파 전력 증폭 모듈.

청구항 32.

제31항에 있어서,

상기 모드 단자로부터의 신호에 따라서, 상기 제어 신호는 상기 반도체 소자가 선형 동작 영역 혹은 비선형 동작 영역에서 동작하도록 바이어스 전압을 형성하는 고주파 전력 증폭 모듈.

청구항 33.

제32항에 있어서,

상기 반도체 소자는 듀얼 게이트 FET인 고주파 전력 증폭 모듈.

청구항 34.

안테나와, 상기 안테나로 그 출력을 공급하는 고주파 전력 증폭 모듈을 갖는 무선 통신 장치에 있어서,

상기 고주파 전력 증폭 모듈은,

증폭되어야 할 신호가 공급되는 입력 단자와,

출력 단자와,

컨트롤 단자와,

모드 전환 단자와,

소스와, 상기 출력 단자로 전달되어야 할 신호를 출력하는 드레인과, 상기 드레인에 더 근접하게 설치된 제1 게이트와, 상기 소스에 더 근접하게 설치된 제2 게이트를 포함하고, 상기 입력 단자로부터의 신호가 상기 제2 게이트에 공급되는 반도체 소자와,

상기 컨트롤 단자로부터의 신호와 상기 모드 전환 단자로부터의 신호를 수신하여, 상기 제1 게이트 및 상기 제2 게이트에 바이어스 전압을 공급하는 제어 회로

를 포함하는 고주파 전력 증폭 모듈을 갖는 무선 통신 장치.

청구항 35.

제34항에 있어서,

상기 모드 단자로부터의 신호에 따라서, 상기 제어 회로는 상기 반도체 소자가 선형 동작 영역 혹은 비선형 동작 영역에서 동작하는 바이어스 전압을 형성하는 무선 통신 장치.

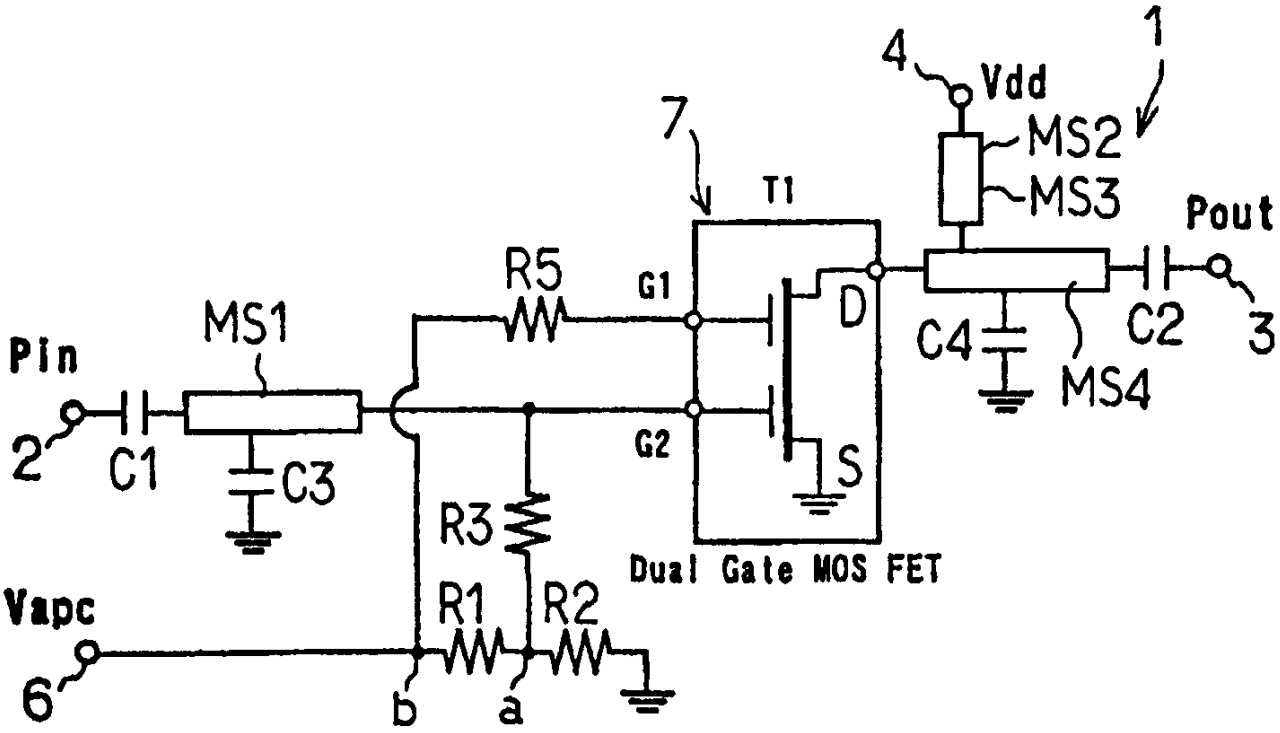
청구항 36.

제35항에 있어서,

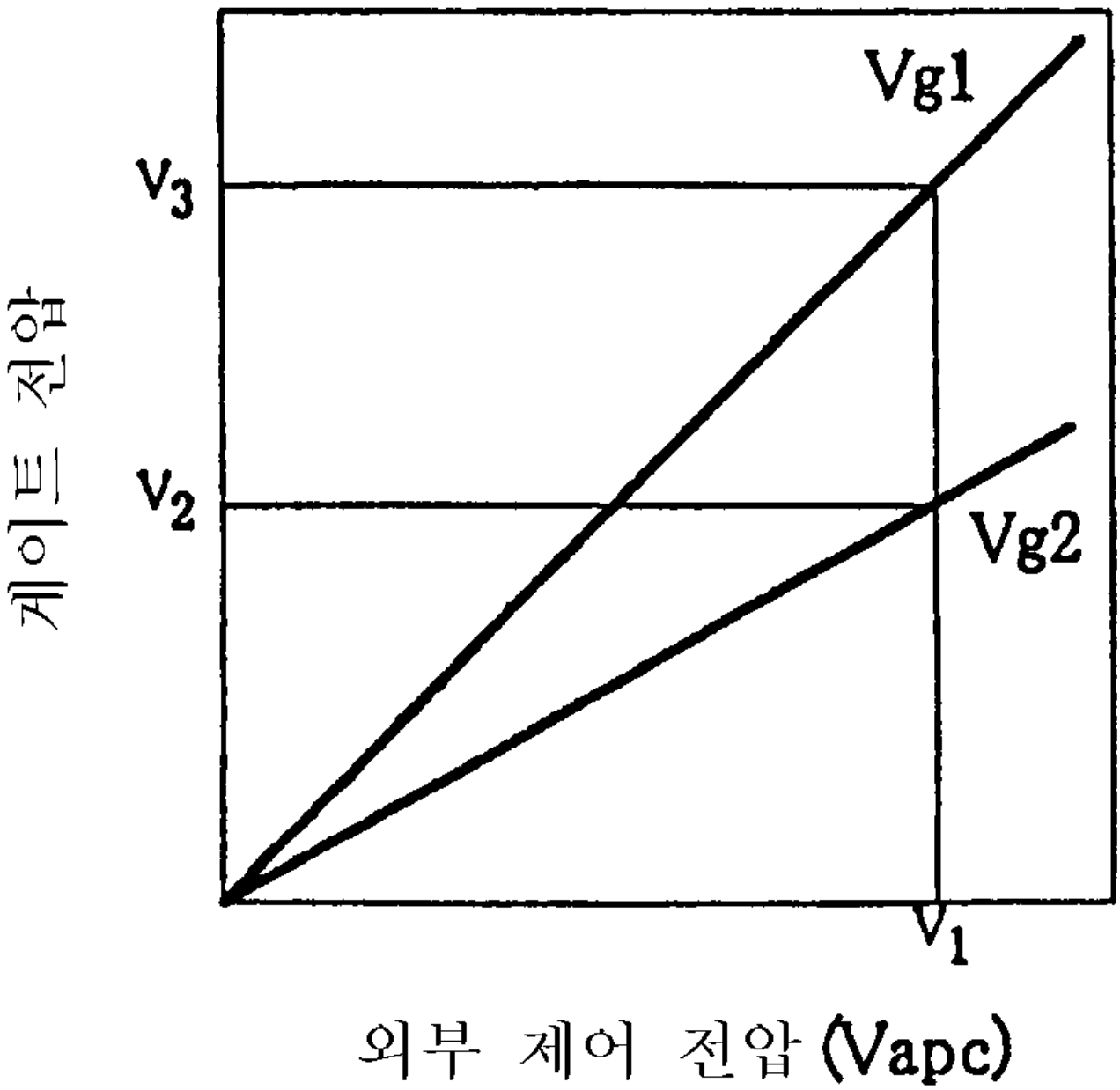
상기 반도체 소자는 듀얼 게이트 FET인 무선 통신 장치.

도면

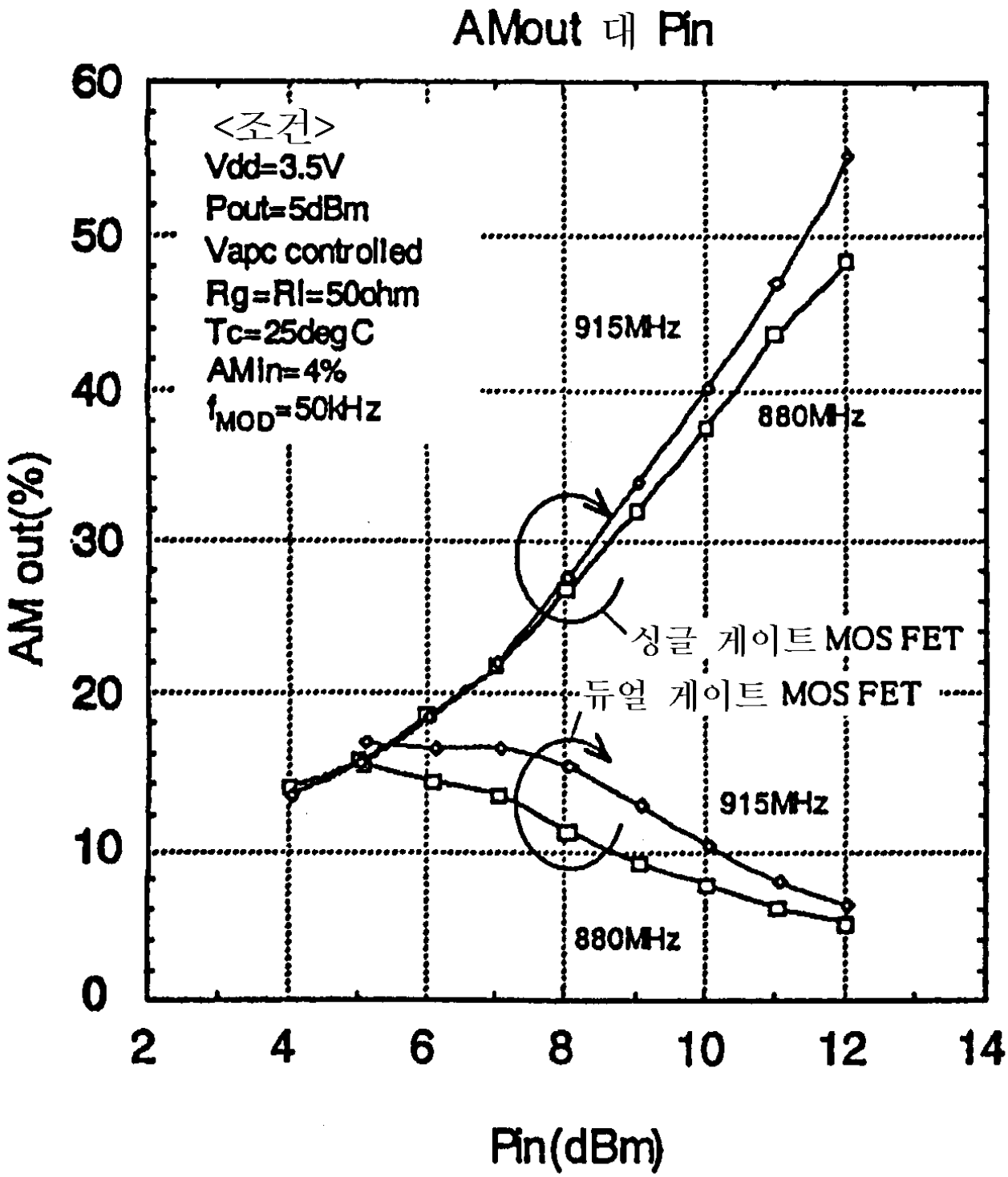
도면 1


4
Vdd
1
7
MS2
MS3
T1
Pout
R5
G1
D
MS1
Pin
C4
C2
3
2
C1
C3
MS4
G2
S
R3
Dual Gate MOS FET
Vapc
R1
R2
6
b
a

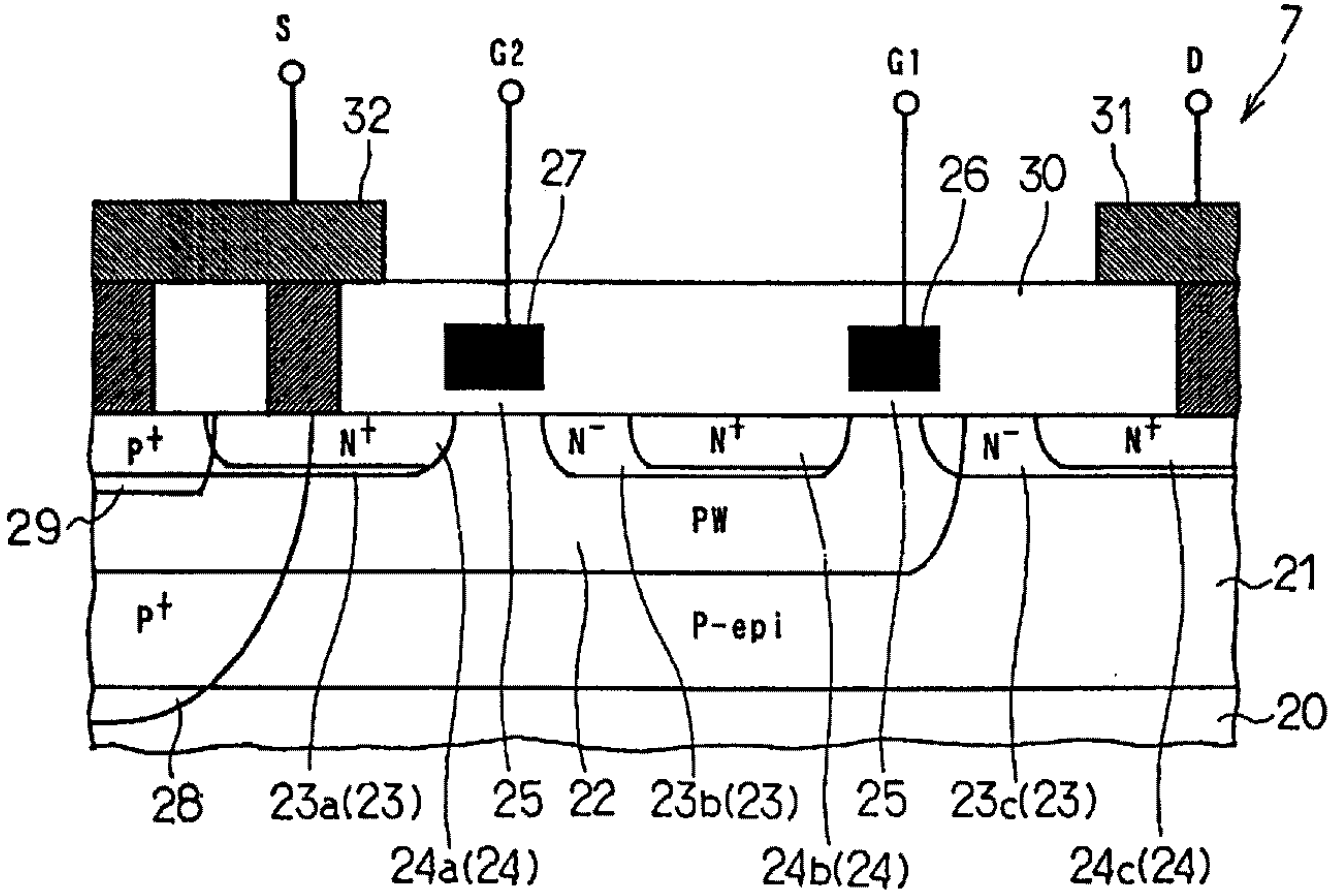
도면 2



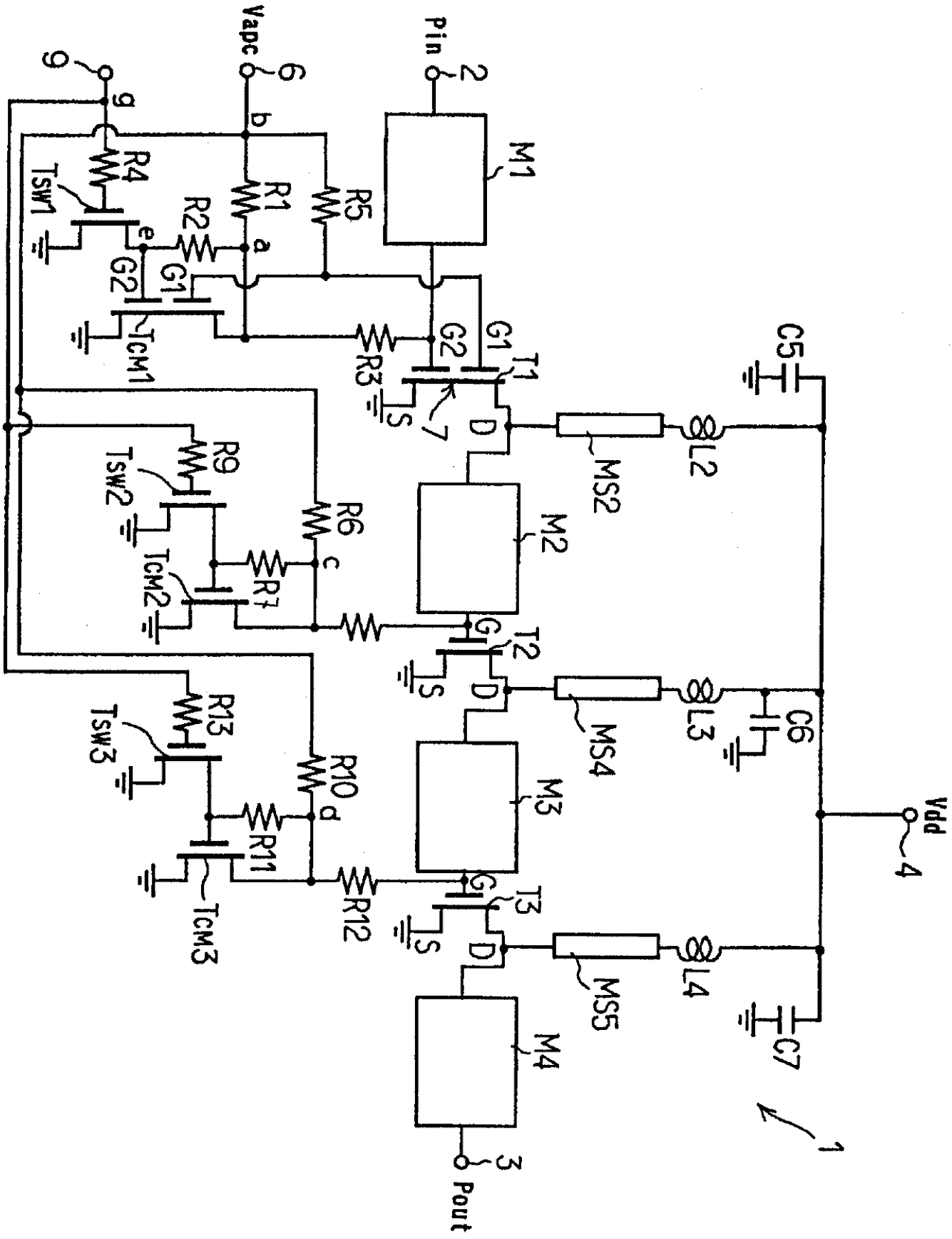
도면 3


AMout 대 Pin
<조건>
Vdd=3.5V
Pout=5dBm
Vapc controlled
Rg=Rl=50ohm
Tc=25deg C
AMin=4%
fMOD=50kHz
915MHz
880MHz
싱글 게이트 MOS FET
듀얼 게이트 MOS FET
915MHz
880MHz
AM out(%)
Pin(dBm)
0
10
20
30
40
50
60
2
4
6
8
10
12
14

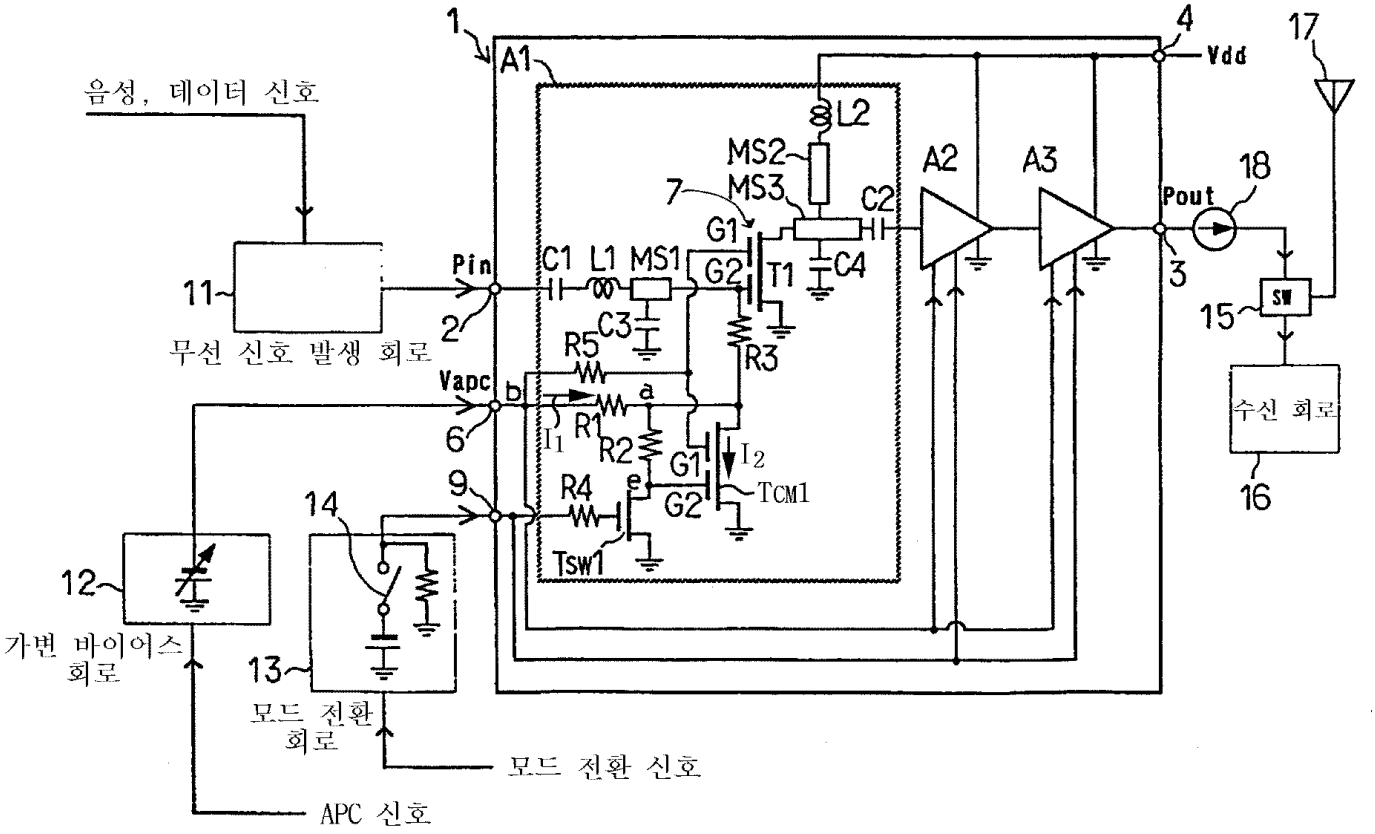
도면 4


S
G2
G1
D
7
32
27
26
30
31
p+
N+
N−
N+
N−
N+
29
PW
21
p+
P-epi
20
28
23a(23)
25
22
23b(23)
25
23c(23)
24a(24)
24b(24)
24c(24)

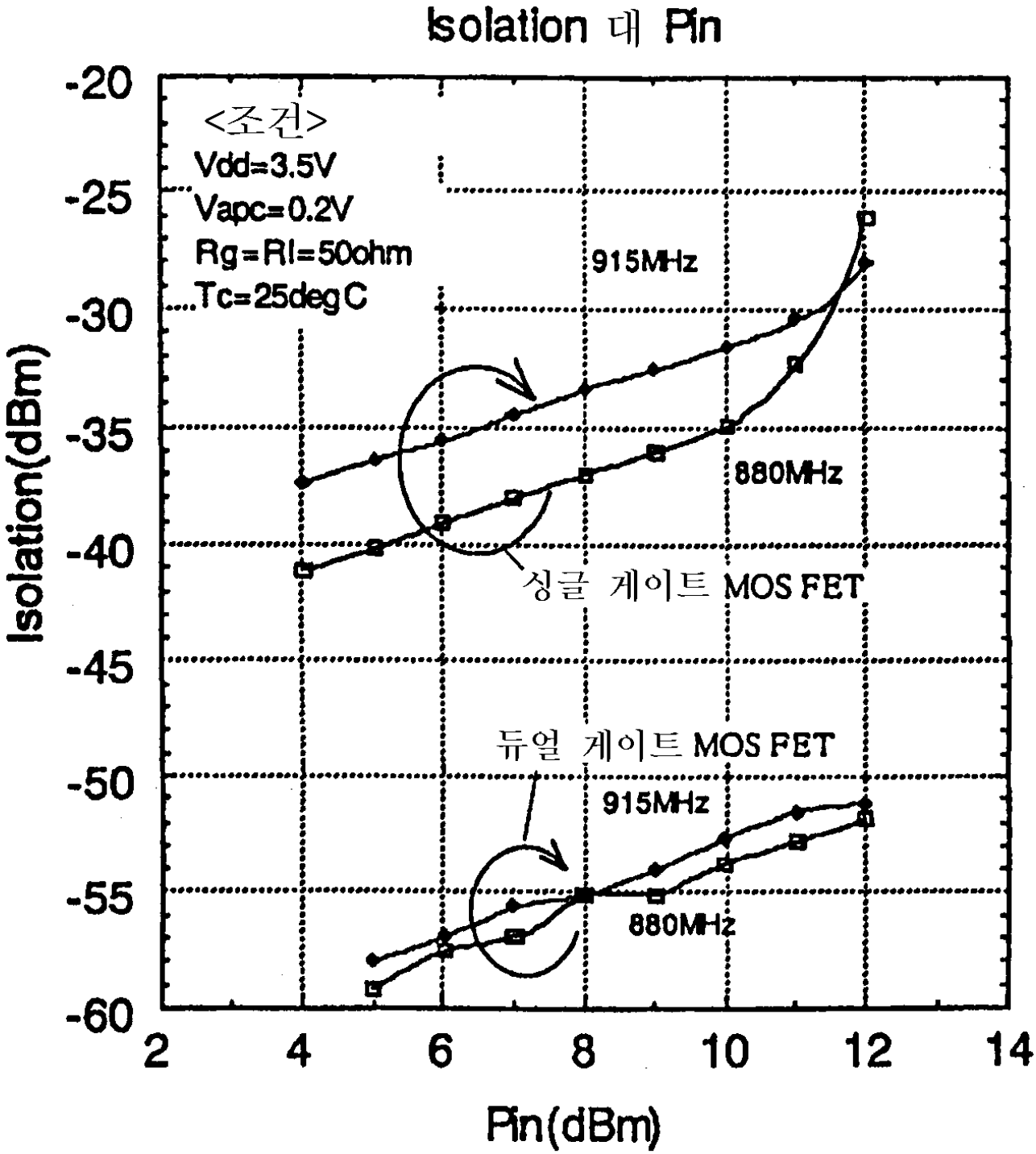
도면 5


Vapc
Pin
Vdd
Pout
M1
M2
M3
M4
T1
T2
T3
R1
R2
R3
R4
R5
R6
R7
R9
R10
R11
R12
R13
Tsw1
Tsw2
Tsw3
TCM1
TCM2
TCM3
MS2
MS4
MS5
L2
L3
L4
C5
C6
C7

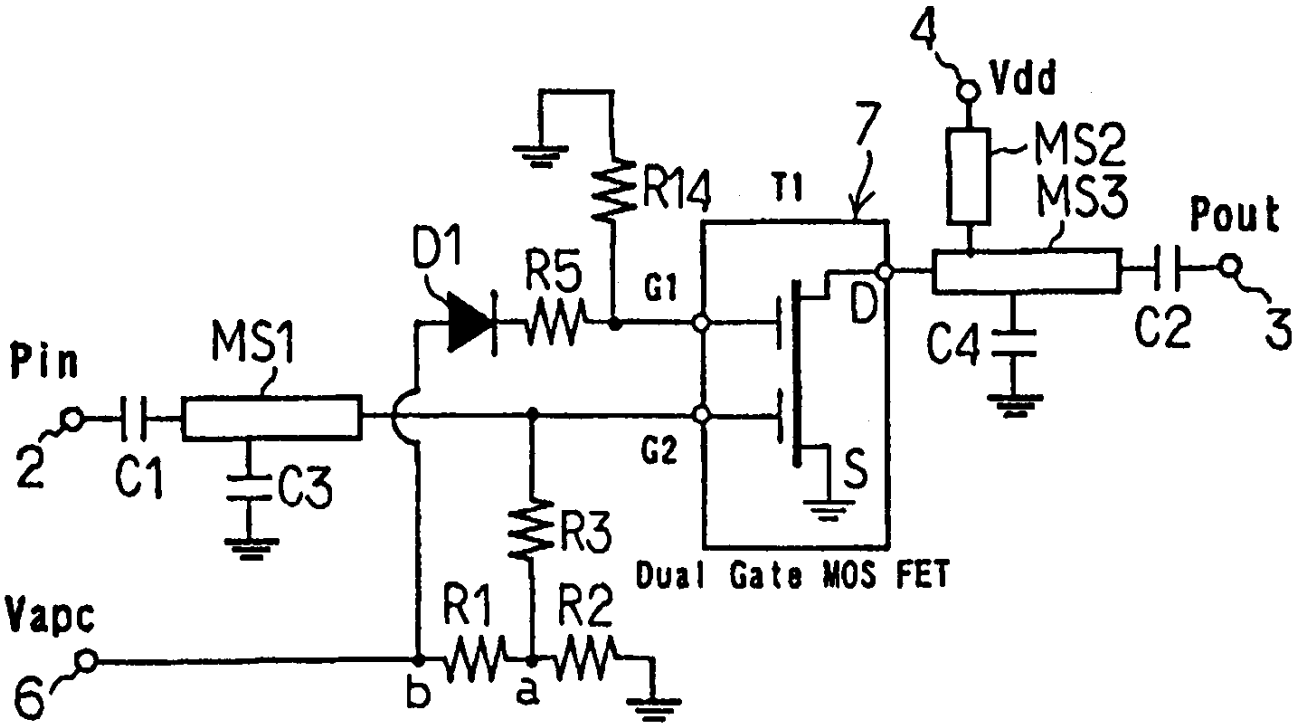
도면 6


음성, 데이터 신호
11
무선 신호 발생 회로
12
가변 바이어스 회로
13
모드 전환 회로
14
APC 신호
모드 전환 신호
1
A1
Pin
2
Vapc
6
9
C1
L1
MS1
C3
R5
R1
R2
R4
Tsw1
L2
MS2
MS3
7
G1
G2
T1
C4
C2
R3
I1
I2
TCM1
A2
A3
4
Vdd
Pout
3
18
17
15
SW
수신 회로
16

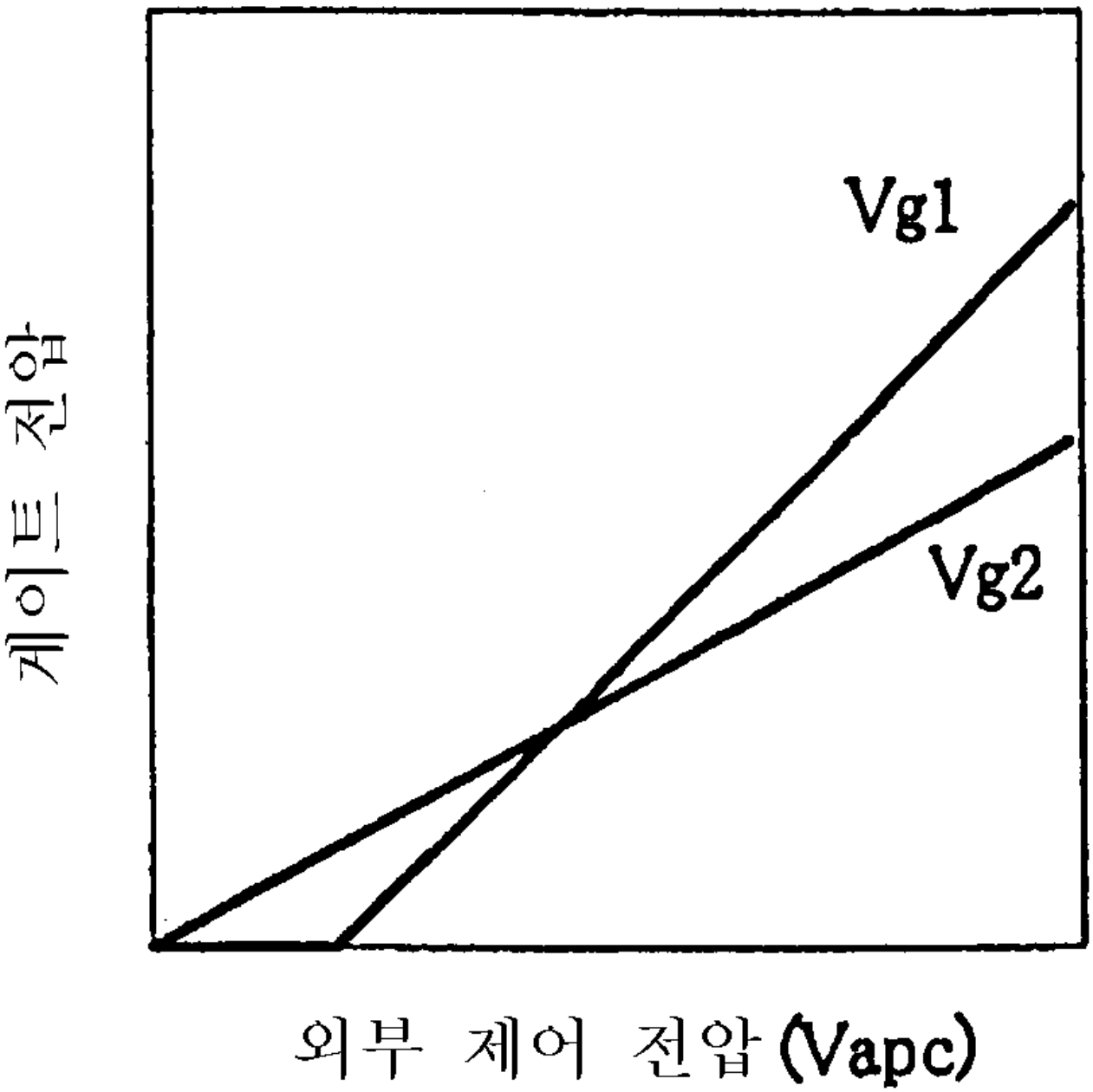
도면 7


Isolation 대 Pin
<조건>
Vdd=3.5V
Vapc=0.2V
Rg=Rl=50ohm
Tc=25deg C
915MHz
880MHz
싱글 게이트 MOS FET
듀얼 게이트 MOS FET
915MHz
880MHz
Isolation(dBm)
Pin(dBm)
-20
-25
-30
-35
-40
-45
-50
-55
-60
2
4
6
8
10
12
14

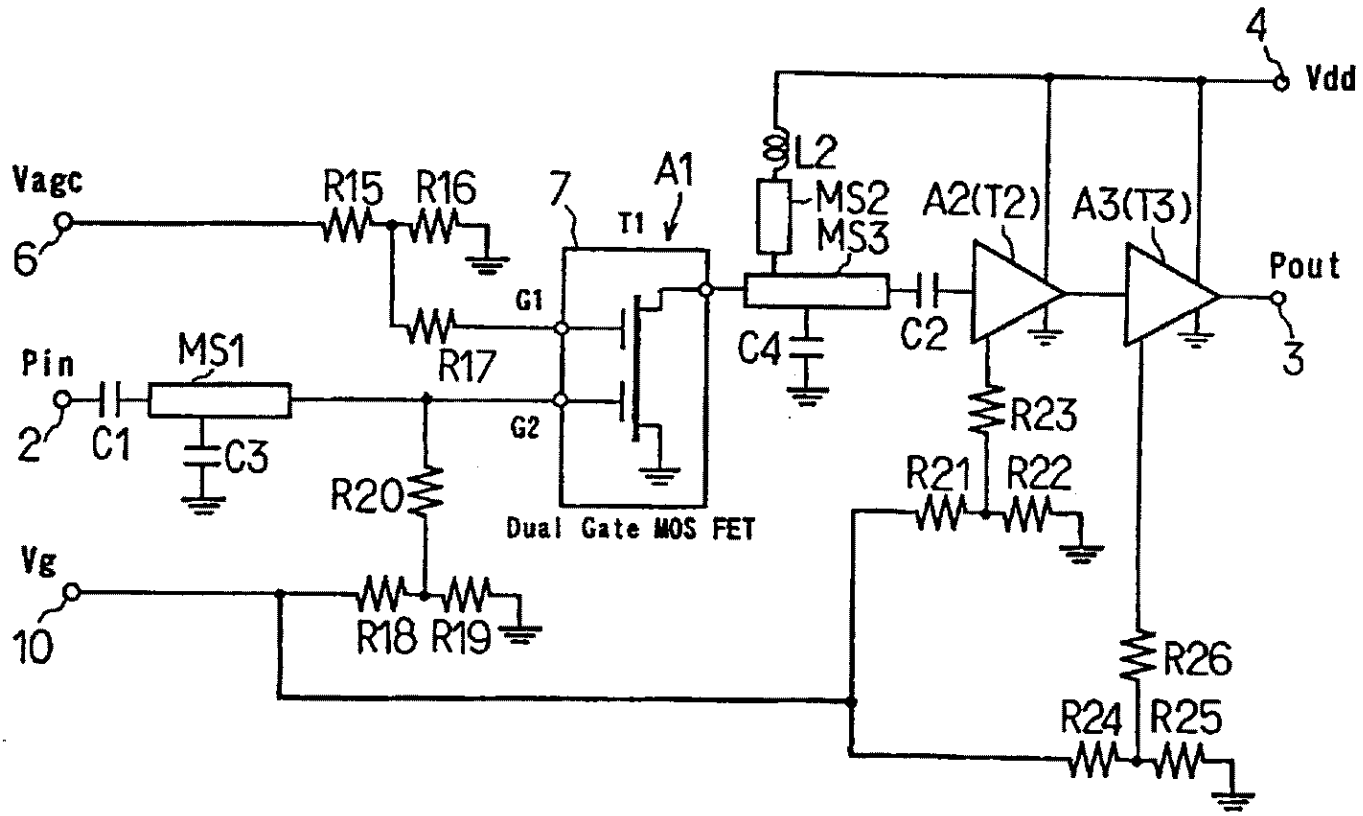
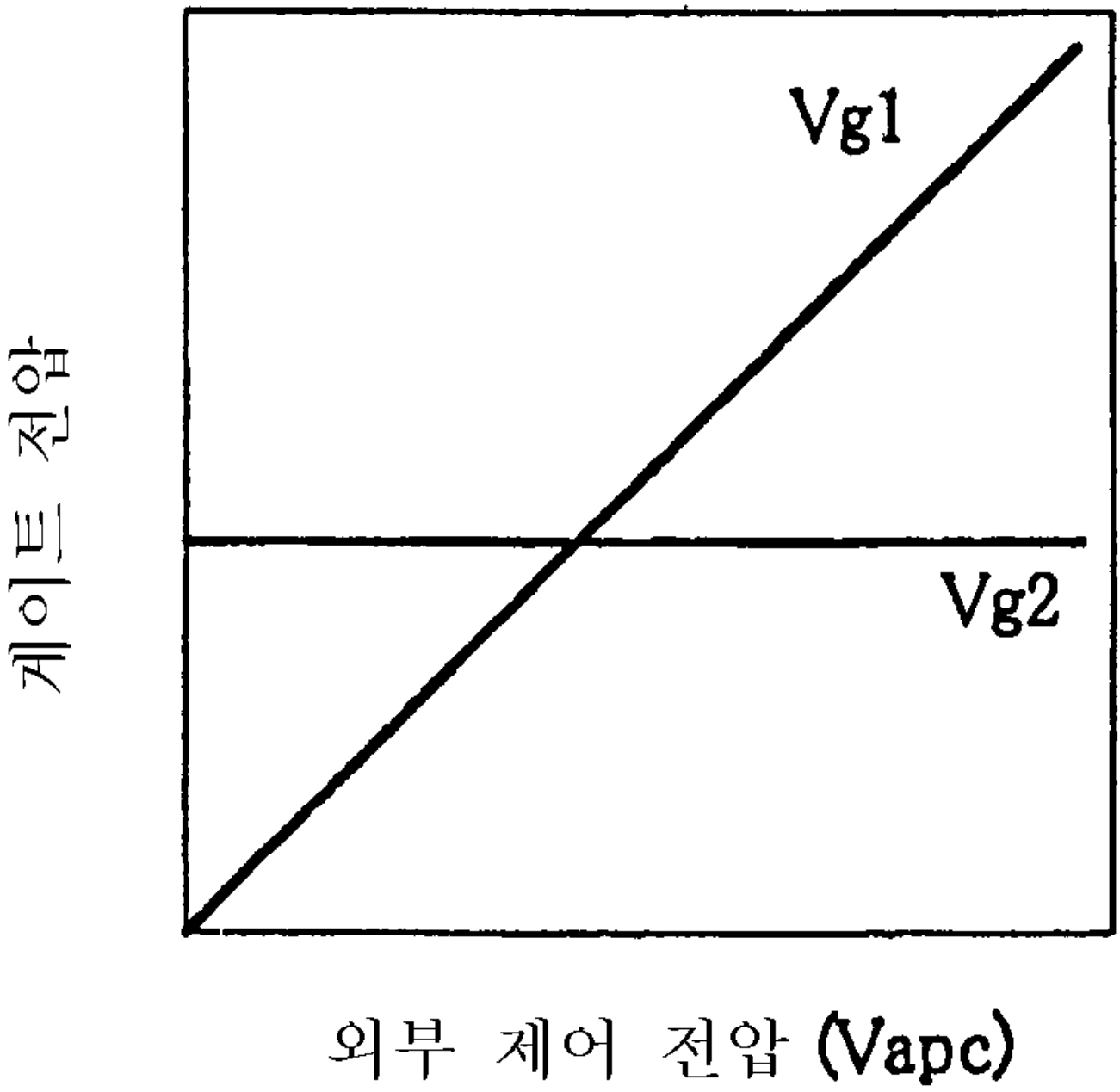
도면 8


4
Vdd
7
MS2
MS3
Pout
R14
T1
D1
R5
G1
D
C4
C2
3
Pin
MS1
2
C1
C3
G2
S
R3
Dual Gate MOS FET
Vapc
R1
R2
6
b
a

도면 9



도면 10


4
Vdd
Vagc
6
R15
R16
7
A1
T1
L2
MS2
MS3
A2(T2)
A3(T3)
Pout
3
G1
R17
C4
C2
Pin
MS1
2
C1
C3
G2
R23
R20
R21
R22
Dual Gate MOS FET
Vg
10
R18
R19
R26
R24
R25

도면 11