

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成22年4月22日(2010.4.22)

【公開番号】特開2007-294911(P2007-294911A)

【公開日】平成19年11月8日(2007.11.8)

【年通号数】公開・登録公報2007-043

【出願番号】特願2007-73790(P2007-73790)

【国際特許分類】

H 0 1 L 21/8247 (2006.01)

H 0 1 L 29/788 (2006.01)

H 0 1 L 29/792 (2006.01)

H 0 1 L 27/10 (2006.01)

H 0 1 L 27/115 (2006.01)

【F I】

H 0 1 L 29/78 3 7 1

H 0 1 L 27/10 4 8 1

H 0 1 L 27/10 4 3 4

【手続補正書】

【提出日】平成22年3月9日(2010.3.9)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】不揮発性半導体記憶装置及び半導体装置

【手続補正2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

一对の不純物領域と、その間にチャンネル形成領域と、を有する半導体基板と、
前記半導体基板の上に第1の絶縁層と、
前記第1の絶縁層の上に、前記第1の絶縁層に接する第1の層と、第2の層と、を有する
浮遊ゲートと、
前記浮遊ゲートの上に第2の絶縁層と、
前記第2の絶縁層の上に制御ゲートと、
を有し、
前記第1の絶縁層と、前記浮遊ゲートと、前記第2の絶縁層と、前記制御ゲートとは、前
記チャンネル形成領域と重なる位置に設けられ、
前記第1の層は、半導体材料で形成され、
前記半導体材料のバンドギャップは、前記半導体基板のチャンネル形成領域のバンドギャッ
プより小さく、
前記第2の層は、金属材料、合金材料又は金属化合物材料で形成されていることを特徴と
する不揮発性半導体記憶装置。

【請求項2】

一对の不純物領域と、その間にチャンネル形成領域と、を有する半導体基板と、

前記半導体基板の上に第1の絶縁層と、
前記第1の絶縁層の上に、前記第1の絶縁層に接する第1の層と、第2の層と、を有する
浮遊ゲートと、
前記浮遊ゲートの上に第2の絶縁層と、
前記第2の絶縁層の上に制御ゲートと、
を有し、
前記第1の絶縁層と、前記浮遊ゲートと、前記第2の絶縁層と、前記制御ゲートとは、前
記チャンネル形成領域と重なる位置に設けられ、
前記第1の層は、前記半導体基板のチャンネル形成領域よりバンドギャップが小さく、かつ
、抵抗率が小さく、
前記第2の層は、金属材料、合金材料又は金属化合物材料で形成されていることを特徴と
する不揮発性半導体記憶装置。

【請求項3】

一对の不純物領域と、その間にチャンネル形成領域と、を有する半導体基板と、
前記半導体基板の上に第1の絶縁層と、
前記第1の絶縁層の上に、前記第1の絶縁層に接する第1の層と、第2の層と、を有する
浮遊ゲートと、
前記浮遊ゲートの上に第2の絶縁層と、
前記第2の絶縁層の上に制御ゲートと、
を有し、
前記第1の絶縁層と、前記浮遊ゲートと、前記第2の絶縁層と、前記制御ゲートとは、前
記チャンネル形成領域と重なる位置に設けられ、
前記第1の絶縁層により形成される、前記第1の層における電子に対する障壁エネルギー
は、前記第1の絶縁層により形成される、前記チャンネル形成領域における電子に対する障
壁エネルギーより高く、
前記第2の層は、金属材料、合金材料又は金属化合物材料で形成されていることを特徴と
する不揮発性半導体記憶装置。

【請求項4】

一对の不純物領域と、その間にチャンネル形成領域と、を有する半導体基板と、
前記半導体基板の上に第1の絶縁層と、
前記第1の絶縁層の上に、前記第1の絶縁層に接する第1の層と、第2の層と、を有する
浮遊ゲートと、
前記浮遊ゲートの上に第2の絶縁層と、
前記第2の絶縁層の上に制御ゲートと、
を有し、
前記第1の絶縁層と、前記浮遊ゲートと、前記第2の絶縁層と、前記制御ゲートとは、前
記チャンネル形成領域と重なる位置に設けられ、
前記第1の層は、ゲルマニウム又はゲルマニウム化合物で形成され、
前記第2の層は、金属材料、合金材料又は金属化合物材料で形成されていることを特徴と
する不揮発性半導体記憶装置。

【請求項5】

請求項1乃至4のいずれか一項において、前記第1の層の厚さは、1nm以上20nm以
下であることを特徴とする不揮発性半導体記憶装置。

【請求項6】

請求項1乃至5のいずれか一項において、前記第1の絶縁層は、酸化シリコン層と、前記
酸化シリコン層の上の窒化シリコン層との積層で形成されていることを特徴とする不揮発
性半導体記憶装置。

【請求項7】

請求項1において、
前記チャンネル形成領域のバンドギャップと、前記半導体材料のバンドギャップとの差が0

． 1 e V 以上であることを特徴とする不揮発性半導体記憶装置。

【請求項 8】

請求項 4 において、

前記ゲルマニウム化合物が、ゲルマニウム酸化物又はゲルマニウム窒化物であることを特徴とする不揮発性半導体記憶装置。

【請求項 9】

請求項 6 において、

前記浮遊ゲートは、前記窒化シリコン層に接していることを特徴とする不揮発性半導体記憶装置。

【請求項 10】

請求項 6 において、

前記酸化シリコン層は、前記半導体基板をプラズマ処理することにより形成されたものであり、前記窒化シリコン層は、前記酸化シリコン層をプラズマ処理することにより形成されたものであることを特徴とする不揮発性半導体記憶装置。

【請求項 11】

請求項 1 乃至請求項 10 のいずれか一項において、

前記第 2 の層が、タングステン、タンタル、チタン、モリブデン、クロム、ニッケルから選ばれた一種又は複数種を成分として含むことを特徴とする不揮発性半導体記憶装置。

【請求項 12】

請求項 1 乃至請求項 10 のいずれか一項において、

前記第 2 の層が、窒化タンタル、窒化タングステン、窒化モリブデン、窒化チタン、酸化タンタル、酸化チタン、酸化モリブデンから選ばれた一種を成分として含むことを特徴とする不揮発性半導体記憶装置。

【請求項 13】

記憶回路と、アンテナと、を有し、

前記記憶回路は、

一对の不純物領域と、その間にチャンネル形成領域と、を有する半導体基板と、

前記半導体基板の上に第 1 の絶縁層と、

前記第 1 の絶縁層の上に、前記第 1 の絶縁層に接する第 1 の層と、第 2 の層と、を有する浮遊ゲートと、

前記浮遊ゲートの上に第 2 の絶縁層と、

前記第 2 の絶縁層の上に制御ゲートと、

を有し、

前記アンテナは、前記記憶回路に別の回路を介して電氣的に接続されており、

前記第 1 の絶縁層と、前記浮遊ゲートと、前記第 2 の絶縁層と、前記制御ゲートとは、前記チャンネル形成領域と重なる位置に設けられ、

前記第 1 の層は、半導体材料で形成され、

前記半導体材料のバンドギャップは、前記半導体基板のチャンネル形成領域のバンドギャップより小さく、

前記第 2 の層は、金属材料、合金材料又は金属化合物材料で形成されていることを特徴とする半導体装置。

【請求項 14】

記憶回路と、アンテナと、を有し、

前記記憶回路は、

一对の不純物領域と、その間にチャンネル形成領域と、を有する半導体基板と、

前記半導体基板の上に第 1 の絶縁層と、

前記第 1 の絶縁層の上に、前記第 1 の絶縁層に接する第 1 の層と、第 2 の層と、を有する浮遊ゲートと、

前記浮遊ゲートの上に第 2 の絶縁層と、

前記第 2 の絶縁層の上に制御ゲートと、

を有し、

前記アンテナは、前記記憶回路に別の回路を介して電氣的に接続されており、
前記第 1 の絶縁層と、前記浮遊ゲートと、前記第 2 の絶縁層と、前記制御ゲートとは、前
記チャンネル形成領域と重なる位置に設けられ、

前記第 1 の層は、前記半導体基板のチャンネル形成領域よりバンドギャップが小さく、かつ
、抵抗率が小さく、

前記第 2 の層は、金属材料、合金材料又は金属化合物材料で形成されていることを特徴と
する半導体装置。

【請求項 15】

記憶回路と、アンテナと、を有し、

前記記憶回路は、

一对の不純物領域と、その間にチャンネル形成領域と、を有する半導体基板と、

前記半導体基板の上に第 1 の絶縁層と、

前記第 1 の絶縁層の上に、前記第 1 の絶縁層に接する第 1 の層と、第 2 の層と、を有する
浮遊ゲートと、

前記浮遊ゲートの上に第 2 の絶縁層と、

前記第 2 の絶縁層の上に制御ゲートと、

を有し、

前記アンテナは、前記記憶回路に別の回路を介して電氣的に接続されており、

前記第 1 の絶縁層と、前記浮遊ゲートと、前記第 2 の絶縁層と、前記制御ゲートとは、前
記チャンネル形成領域と重なる位置に設けられ、

前記第 1 の絶縁層により形成される、前記第 1 の層における電子に対する障壁エネルギー
は、前記第 1 の絶縁層により形成される、前記チャンネル形成領域における電子に対する障
壁エネルギーより高く、

前記第 2 の層は、金属材料、合金材料又は金属化合物材料で形成されていることを特徴と
する半導体装置。

【請求項 16】

記憶回路と、アンテナと、を有し、

前記記憶回路は、

一对の不純物領域と、その間にチャンネル形成領域と、を有する半導体基板と、

前記半導体基板の上に第 1 の絶縁層と、

前記第 1 の絶縁層の上に、前記第 1 の絶縁層に接する第 1 の層と、第 2 の層と、を有する
浮遊ゲートと、

前記浮遊ゲートの上に第 2 の絶縁層と、

前記第 2 の絶縁層の上に制御ゲートと、

を有し、

前記アンテナは、前記記憶回路に別の回路を介して電氣的に接続されており、

前記第 1 の絶縁層と、前記浮遊ゲートと、前記第 2 の絶縁層と、前記制御ゲートとは、前
記チャンネル形成領域と重なる位置に設けられ、

前記第 1 の層は、ゲルマニウム又はゲルマニウム化合物で形成され、

前記第 2 の層は、金属材料、合金材料又は金属化合物材料で形成されていることを特徴と
する半導体装置。