

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5233618号
(P5233618)

(45) 発行日 平成25年7月10日(2013.7.10)

(24) 登録日 平成25年4月5日(2013.4.5)

(51) Int.Cl.	F I
G O 2 F 1/1368 (2006.01)	G O 2 F 1/1368
G O 2 F 1/1343 (2006.01)	G O 2 F 1/1343
G O 9 F 9/30 (2006.01)	G O 9 F 9/30 3 3 8

請求項の数 6 (全 16 頁)

(21) 出願番号	特願2008-306047 (P2008-306047)	(73) 特許権者	000002369
(22) 出願日	平成20年12月1日(2008.12.1)		セイコーエプソン株式会社
(65) 公開番号	特開2010-128421 (P2010-128421A)		東京都新宿区西新宿2丁目4番1号
(43) 公開日	平成22年6月10日(2010.6.10)	(74) 代理人	100095728
審査請求日	平成23年11月29日(2011.11.29)		弁理士 上柳 雅誉
		(74) 代理人	100107261
			弁理士 須澤 修
		(74) 代理人	100127661
			弁理士 宮坂 一彦
		(72) 発明者	壹岐 拓則
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		審査官	右田 昌士

最終頁に続く

(54) 【発明の名称】 電気光学装置及び電子機器

(57) 【特許請求の範囲】

【請求項 1】

基板と、前記基板の上方に設けられた画素電極と、前記基板と前記画素電極との間の層に設けられ、前記基板の面に平行な第1の方向に沿って延在し、遮光性の導電材料を含む走査線と、前記基板と前記画素電極との間の層に設けられたスイッチング素子と、前記画素電極と前記スイッチング素子との間の層に設けられ、光を透過する透明な導電材料で構成された第1導電部と、前記第1導電部と同一の層に設けられ、光を透過する透明な導電材料で構成された第2導電部と、を有し、前記第1導電部は、前記画素電極と重なる部分を含み、かつ、前記画素電極と重なる部分において保持容量を形成しており、前記第2導電部は、前記基板の面に平行、かつ、前記第1の方向と交差する第2の方向に向けて、前記走査線から突出する部分を有し、前記画素電極と前記第2導電部とは、前記突出する部分に配置されたコンタクトホールを介して電氣的に接続されていることを特徴とする電気光学装置。

【請求項 2】

請求項1に記載の電気光学装置において、前記画素電極は、光を透過する透明導電材料で構成されていることを特徴とする電気光

10

20

学装置。

【請求項 3】

請求項 1 または 2 に記載の電気光学装置において、
前記画素電極、前記第 1 導電部及び前記第 2 導電部は、いずれも I T O (Indium Tin O xide) を含むことを特徴とする電気光学装置。

【請求項 4】

請求項 1 乃至 3 のいずれかに記載の電気光学装置において、
前記第 1 導電部は、前記基板に垂直な方向からみた平面視において、開口部を備え、
前記第 2 導電部は、前記開口部の中に位置していることを特徴とする電気光学装置。

【請求項 5】

請求項 1 乃至 4 のいずれかに記載の電気光学装置において、
さらに、前記スイッチング素子と前記第 2 導電部との間の層に設けられ、光を透過しない遮光性の材料を含む第 3 導電部と、を有し、
前記第 3 導電部は、前記スイッチング素子と前記第 2 導電部とを電気的に接続していることを特徴とする電気光学装置。

【請求項 6】

請求項 1 から 5 のいずれか一項に記載の電気光学装置を具備してなることを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、例えば素子基板上にスイッチング素子として薄膜トランジスタが画素毎に配置された液晶装置等の電気光学装置及びその製造方法、並びに電気光学装置を備えた、例えば液晶プロジェクタ等の電子機器の技術分野に関する。

【背景技術】

【0002】

この種の電気光学装置では、基板上に、画素電極と、該画素電極の選択的な駆動を行うための走査線、データ線、及び画素スイッチング用素子としての T F T (Thin Film Transistor) とを備えることにより、アクティブマトリクス駆動可能に構成されている。ここで、アクティブマトリクス駆動では、走査線に走査信号を供給することで前記 T F T の動作を制御すると共に、T F T が O N (オン) 駆動されるタイミングでデータ線に画像信号を供給することによって、画像表示が実現される。このような電気光学装置では、表示画像の高コントラスト化等を目的として、T F T と画素電極との間に蓄積容量が設けられることもある。例えば特許文献 1 には、蓄積容量を、容量絶縁膜を介して対向する一对の透明電極から構成することで、開口率 (即ち、透過率) を確保する技術が開示されている。

【0003】

【特許文献 1】特開平 6 - 1 4 8 6 8 4 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、上述の背景技術によれば、画素電極及びドレイン領域が夫々離れた層に配置されている場合、画素電極及びドレイン領域間を電気的に接続するためのコンタクトホールを深く形成する必要がある。コンタクトホールを深く形成すると、コンタクトホールの形成過程において、内部に欠陥等が生じて、コンタクトホールの導電性が低下してしまう。また、深いコンタクトホールを狭い領域のみで形成することは困難を極め、微細化に向かない。特に画像信号電位が印加される画素電極及びドレイン領域間を接続するコンタクトホールに欠陥等が存在すると、画像信号にノイズが混入することによって誤差やエラーが生じ、表示画像の質が低下してしまう。

【0005】

本発明は、例えば上述した問題点に鑑みなされたものであり、積層構造が効率的にレイ

10

20

30

40

50

アウトされており、高品位な画像表示が可能な電気光学装置、及びそのような電気光学装置を備える電子機器を提供することを課題とする。

【課題を解決するための手段】

【0006】

本発明の電気光学装置は上記課題を解決するために、複数の画素電極と、前記複数の画素電極毎に設けられた薄膜トランジスタと、前記画素電極と前記薄膜トランジスタとの間の層に配置されており、平面的に見て前記画素電極に重なる第1導電部と、前記画素電極と前記薄膜トランジスタのドレイン領域との間を電氣的に接続する第2導電部とを備え、前記第1導電部は、開口領域又は切り欠き領域を有し、前記第2導電部は、前記開口領域又は前記切り欠き領域に配置されることを特徴とする。

10

【0007】

本発明に係る電気光学装置は、例えば、一对の基板間に液晶等の電気光学物質が挟持されており、液晶の配向状態を制御することによって、例えば画像表示等の電気光学動作を行う。

【0008】

基板上には、例えば、走査線、データ線等の配線や画素スイッチング用のTFT等の電子素子が、絶縁膜を介して相互に絶縁されつつ必要に応じて積層されることで画素電極を駆動するための回路が構成され、その上層側に画像電極が配置されている。電気光学装置の動作時には、例えば、走査線を通じて、画素電極に電氣的に接続された画素スイッチング用のTFTのスイッチング動作が制御されると共に、データ線を通じて画像信号が供給

20

【0009】

第1導電部は、画素電極より下層側に形成されており、画素電極が配列された画素領域で電気光学動作を行うための配線、電極及び電子素子の少なくとも一部を構成する。例えば、第1導電部は、データ線に電氣的に接続された付加容量を構成する一对の容量電極のうちの一方の電極として形成される。また、第1導電部は、基板上で平面的に見て画素毎に開口領域又は切り欠き領域を有する。例えば、第1導電部は画素領域全体にベタ状に形成されており、かつ、画素毎一定の領域が開口するように（即ち、画素毎に穴が開けられるように）開口領域が形成されていてもよい。また、第1導電部は、画素毎に配置された複数の島状の導電部として形成されており、かつ、夫々の島状の導電部はその端部の一部から、導電部の内側に向かって部分的に開口領域が形成された切り欠き領域を有していてもよい。このように第1導電部に開口領域や切り欠き領域を設けることによって、画素毎に配置された画素電極の各々を、当該開口領域又は切り欠き領域を介して、第1導電部の下層側に形成された素子又は配線等に電氣的に接続することができる。

30

【0010】

本発明では特に、次に説明する第2導電部を当該開口領域又は切り欠き領域に形成することによって、画素電極と薄膜トランジスタのドレイン領域とを電氣的に接続している。つまり、第2導電部を開口領域又は切り欠きに形成することによって、画素電極の下層側に形成された第1導電部と画素電極とを電氣的に絶縁しつつ、画素電極にドレイン領域から出力された画像信号電位を供給することができるように構成されている。従って、画素電極の下層側に設けられた第1導電部を、電気光学動作を行うための配線、電極及び電子素子として利用しつつ、画素電極をオン/オフ駆動することができるので、極めて効率的な配線レイアウトを有する電気光学装置を実現することができる。

40

【0011】

また、このように画素電極及びドレイン領域間を、第2導電部で中継接続することによって、基板上の配線レイアウトを効果的に向上させることが可能となる。仮に、画素電極及びドレイン領域間を第2導電部のような中継層を形成せずに直接接続する場合、半導体層のドレイン領域に光が照射することを防ぐために、画素電極及びドレイン領域間を接続

50

するコンタクトホールは、画像表示領域のうち表示項が透過しない領域（以下、適宜、非透過領域という）に形成される必要がある。更にこの場合、画素電極も当該コンタクトホールに接続できるように、画素電極の一部を非透過領域まで延在させるように、形状を工夫する必要も生じる。つまり、第２導電部を設けないと、このように基板上の配線レイアウトが著しく制限される。一方、本発明のように第２導電部を形成すると、非透過領域には、第２導電部及びドレイン領域間を接続するためのコンタクトホールを設ければよく、第２導電部及び画素電極間を形成するためのコンタクトホールは非透過領域に配置してもよいし、画像表示領域のうち表示光が透過する領域（以下、適宜、透過領域という）に配置してもよい。特に当該コンタクトホールを透過領域に配置する場合には、上述のように画素電極の形状を工夫する必要性も生じない。従って、ドレイン領域及び第２導電部間を接続するためのコンタクトホールを非透過領域に形成することによって、半導体層の遮光性を良好に保ちつつ、第２導電部及び画素電極間を接続するためのコンタクトホールを配置可能な範囲が飛躍的に広がり、配線のデザインレイアウトが格段に向上する。

10

【 0 0 1 2 】

尚、第２導電部及び画素電極間を接続するためのコンタクトホールを透過領域に形成する場合には、画像表示領域における透過率の低下を防止するために、ITO等の透明な導電性材料で形成されていることが好ましい。

【 0 0 1 3 】

更に、第２導電部で画素電極及びドレイン領域間を中継接続することによって、仮に画素電極及びドレイン領域間に厚い層間絶縁膜が形成されている場合であっても、良好な導電性を有するコンタクトホールを用いて接続することができる。つまり、画素電極及びドレイン領域間を、深く形成されたコンタクトホールを介して直接接続しようとする、本来良好な導電性を有すべきコンタクトホールの内部に、その製造過程において欠陥等が生じ、導電性が低下してしまうし、このような深いコンタクトホールは形成することに技術的な困難性が伴う。その点、本発明のように、中継接続するための第２導電部を設けることによって、画素電極とドレイン領域との間を２段階のコンタクトホール（即ち、画素電極及び第２導電部間を接続するコンタクトホール、並びに第２導電部及びドレイン領域間を接続するコンタクトホール）で接続することができる。従って、比較的深さの浅いコンタクトホールを用いて画素電極及びドレイン領域間を電氣的に接続することができるので、画素電極に印加される画像信号電位にノイズが混入することによって誤差やエラーが生じることを防ぐことができ、表示画像の質を向上させることができる。

20

30

【 0 0 1 4 】

以上のように、本発明によれば、第１導電部に設けた開口領域又は切り欠き領域に第２導電部を中継配線として配置することによって、画素電極及びドレイン領域間の電氣的な接続を効率的な配線レイアウトで実現することができ、しかも配線レイアウトの自由度を格段に高めることができる。また、中継接続を行うための第２導電部を配置することで、画素電極及びドレイン領域間の電氣的な接続に必要なコンタクトホールの深さを浅くすることができるので、画像信号へのノイズの混入を抑制し、良好な画像表示が可能な電気光学装置を実現することができる。

【 0 0 1 5 】

本発明の一の態様では、前記第２導電部は、前記第１導電部と同一膜からなる部分を含む。

40

【 0 0 1 6 】

この態様における「同一膜」とは、電気光学装置の製造工程における同一機会に成膜される膜を意味し、同一種類の膜である。即ち、第２導電部は、製造工程において第１導電部と同一機会に成膜される膜である。尚、本発明に係る「同一膜からなる」とは、一枚の膜として連続していることまでも要求する趣旨ではなく、基本的に、同一膜のうち相互に分断されている膜部分であれば足りる趣旨である。例えば、第１導電部が保持容量を形成する一対の容量電極の一方であり、第２導電部は第１導電部と電氣的に絶縁されている画素電極及びドレイン領域間の中継配線であるように、相互に分断されていてもよい。更に

50

、第1導電部及び第2導電部は必ずしも膜状の構造を有している必要はなく、例えば、第2導電部が画素電極及びドレイン領域間を接続するコンタクトホールと一体的に三次元的な構造を有していてもよい。

【0017】

このように、製造工程における特定のプロセスで第1導電部及び第2導電部を形成することによって、製造コストの削減に貢献できるだけでなく、配線レイアウトの簡素化又は効率化にも貢献することができる。

【0018】

本発明の電気光学装置の他の態様では、前記第2導電部及び前記ドレイン領域間を中継接続するためのドレイン中継部を更に備える。

10

【0019】

本態様によれば、画素電極及びドレイン領域間には、ドレイン中継部と本発明における第2導電部の2種類の中継部及び中継配線が形成されている。即ち、ドレイン中継部は、ドレイン領域及び第2導電部間を電氣的に接続するように形成されている。このように、第2導電部及びドレイン領域間にドレイン中継部を追加することによって、画素電極及びドレイン領域間を接続するために必要なコンタクトホールの深さを、さらに浅くすることができる。その結果、より欠陥が少なく良好な導電性を有する良質なコンタクトホールを形成することができるので、画素電極に供給される画像信号電位にノイズや劣化が生じにくくなる。従って、良好な画像表示が可能な電気光学装置を実現することができる。

【0020】

20

上述のドレイン中継部を備える態様では、前記第2導電部及び前記ドレイン中継部は、前記第2導電部を構成するのと同じの透明な導電性材料で充填されてなる第1コンタクトホールを介して電氣的に接続されている。

【0021】

本態様では、第2導電部及びドレイン中継部を透明な導電性材料で形成することによって、透過領域に配置可能になる。つまり、このように透明な材料で形成することにより、表示光が透過する透過領域に配置しても透過率の低下を招かない。その結果、より一層、基板上に形成される積層構造における配線レイアウトの自由度を向上させることができる。

【0022】

30

更に、前記ドレイン中継部及び前記ドレイン領域は、前記基板上で平面的に見て前記画素領域のうち非透過領域に配置された第2コンタクトホールを介して電氣的に接続してもよい。

【0023】

ドレイン領域を含む薄膜トランジスタの半導体層は、光が照射されると光リーク電流が発生し、誤作動の原因となるため、非透過領域に配置される。本態様では、ドレイン領域及びドレイン領域間を電氣的に接続するコンタクトホールは、基板外から光が入射しない非透過領域に配置されている。このようにコンタクトホールを非透過領域に配置することで、半導体層に光が入射することを防止することにより、光リーク電流の発生を抑制し、薄膜トランジスタの動作を安定させることができる。

40

【0024】

本発明の電気光学装置の他の態様では、前記画素電極及び前記第1導電部は、容量絶縁膜を介して対向配置されることにより保持容量を形成する。

【0025】

この態様によれば、第1導電部及び画素電極を、一対の容量電極としてそのまま用いることによって、基板上に形成された積層構造を複雑化することなく保持容量を追加形成することができる。例えば、画素電極の下層側に形成された第1導電部に固定電位を電源線等から供給することにより、画像信号が供給される画素電極に接続された保持容量を形成することができる。これにより、例えば画像信号が印加される配線の配線容量、或いは他の配線との重なり合いにより生じる容量に対し、保持容量が加わることにより、本来の画

50

像信号が保有すべき電位に変動が生じてしまうこと、即ち、画素電極に書き込まれる画像信号電位のプッシュダウンが生じることを抑制することができる。この結果、画素電極に書き込まれる画像信号電位のプッシュダウンに起因した例えばデータ線に沿った表示ムラが発生することを低減或いは防止できる。

【0026】

尚、保持容量の容量値は、第1導電部と画素電極との間に形成する誘電体膜の膜厚及び相対向する容量電極の面積を適切に調整することによって増減すればよい。

【0027】

また、このように形成すれば、保持容量を形成するために別途容量電極用に導電層を追加形成する必要が無くなるため、積層構造が複雑にならなくてすむ。その結果、電気光学装置の製造コストの削減や、電気光学装置の全体サイズを縮小することが可能となり、高精細な電気光学装置を実現することができる。

10

【0028】

本発明の電気光学装置の他の態様では、前記画素電極、前記第1導電部及び前記第2導電部は共に、ITO (Indium Tin Oxide) からなる。

【0029】

この態様によれば、画素電極、第1導電部及び第2導電部はいずれも、ITOから形成されている。ITOは、透明な導電性材料であるので、画素毎に配置された画素電極や、画素電極の下層側に形成される第1導電部及び第2導電部に用いることによって、電気光学装置の透過率を低下させることなく、良好な信号伝達を実現することができる。このように画素電極、第1導電部及び第2導電部をITOで形成することで、透過率が高く、高品位な画像表示が可能な電気光学装置を実現することができる。

20

【0030】

尚、ITOはアルミニウム等の金属材料に比べて比較的大きい抵抗値を有しているため、ITOによって形成される第1導電部及び第2導電部は、高速動作が要求されない素子等として形成されることが好ましい。そのため、例えば、上述のような固定電位が印加される容量電極として形成するとよい。

【0031】

本発明の電子機器は上記課題を解決するために、上述した本発明の電気光学装置（但し、その各種態様を含む）を備える。

30

【0032】

本発明の電子機器によれば、上述した本発明の電気光学装置を備えてなるので、高品質な画像表示を行うことが可能な、投射型表示装置、テレビ、携帯電話、電子手帳、ワードプロセッサ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、ワークステーション、テレビ電話、POS端末、タッチパネルなどの各種電子機器を実現できる。また、本発明の電子機器として、例えば電子ペーパーなどの電気泳動装置、電子放出装置 (Field Emission Display及びConduction Electron-Emitter Display)、これら電気泳動装置、電子放出装置を用いた表示装置を実現することも可能である。

【0033】

本発明の作用及び他の利得は次に説明する実施するための最良の形態から明らかにされる。

40

【発明を実施するための最良の形態】

【0034】

以下では、本発明の実施形態について図を参照しつつ説明する。以下の実施形態では、本発明の電気光学装置の一例である駆動回路内蔵型のTFTアクティブマトリクス駆動方式の液晶装置を例にとる。

【0035】

< 1. 液晶装置 >

先ず、本実施形態に係る液晶装置の全体構成について、図1及び図2を参照して説明する。

50

【 0 0 3 6 】

図 1 は、ＴＦＴアレ基板 1 0 を、その上に形成された各構成要素と共に、対向基板 2 0 の側から見た液晶装置の構成を示す概略的な平面図であり、図 2 は、図 1 の H - H ' 断面図である。

【 0 0 3 7 】

図 1 及び図 2 において、本実施形態に係る液晶装置は、対向配置されたＴＦＴアレ基板 1 0 と対向基板 2 0 とを備えている。ＴＦＴアレ基板 1 0 は例えば石英基板、ガラス基板等の透明基板又はシリコン基板である。対向基板 2 0 も例えばＴＦＴアレ基板 1 0 と同様の材料からなる基板である。ＴＦＴアレ基板 1 0 と対向基板 2 0 との間には、液晶層 5 0 が封入されており、ＴＦＴアレ基板 1 0 と対向基板 2 0 とは、電気光学動作の行われる画像表示領域 1 0 a の周囲に位置するシール領域に設けられたシール材 5 2 により相互に接着されている。

10

【 0 0 3 8 】

シール材 5 2 は、両基板を貼り合わせるための、例えば紫外線硬化樹脂、熱硬化樹脂等からなり、製造プロセスにおいてＴＦＴアレ基板 1 0 上に塗布された後、紫外線照射、加熱等により硬化させられたものである。また、例えばシール材 5 2 中には、ＴＦＴアレ基板 1 0 と対向基板 2 0 との間隔（基板間ギャップ）を所定値とするためのグラスファイバ或いはガラスビーズ等のギャップ材 5 6 が散布されている。

【 0 0 3 9 】

シール材 5 2 が配置されたシール領域の内側に並行して、画像表示領域 1 0 a の額縁領域を規定する遮光性の額縁遮光膜 5 3 が、対向基板 2 0 側に設けられている。但し、このような額縁遮光膜 5 3 の一部又は全部は、ＴＦＴアレ基板 1 0 側に内蔵遮光膜として設けられてもよい。

20

【 0 0 4 0 】

ＴＦＴアレ基板 1 0 上における、画像表示領域 1 0 a の周辺に位置する周辺領域には、データ線駆動回路 1 0 1、サンプリング回路 7、走査線駆動回路 1 0 4 及び外部回路接続端子 1 0 2 が夫々形成されている。

【 0 0 4 1 】

ＴＦＴアレ基板 1 0 上における周辺領域において、シール領域より外周側に、データ線駆動回路 1 0 1 及び複数の外部回路接続端子 1 0 2 が、ＴＦＴアレ基板 1 0 の一辺に夫々沿って設けられている。

30

【 0 0 4 2 】

また、ＴＦＴアレ基板 1 0 上の周辺領域のうちシール領域より内側に位置する領域には、ＴＦＴアレ基板 1 0 の一辺に沿う画像表示領域 1 0 a の一辺に沿って且つ額縁遮光膜 5 3 に覆われるようにしてサンプリング回路 7 が配置されている。

【 0 0 4 3 】

また、走査線駆動回路 1 0 4 は、ＴＦＴアレ基板 1 0 の一辺に隣接する 2 辺に沿い、且つ、額縁遮光膜 5 3 に覆われるようにして設けられている。更に、このように画像表示領域 1 0 a の両側に設けられた二つの走査線駆動回路 1 0 4 間を電氣的に接続するため、ＴＦＴアレ基板 1 0 の残る一辺に沿い、且つ額縁遮光膜 5 3 に覆われるようにして複数の配線 1 0 5 が設けられている。

40

【 0 0 4 4 】

また、ＴＦＴアレ基板 1 0 上の周辺領域において、対向基板 2 0 の 4 つのコーナー部に対向する領域に、上下導通端子 1 0 6 が配置されると共に、このＴＦＴアレ基板 1 0 及び対向基板 2 0 間には上下導通材が上下導通端子 1 0 6 に対応して該端子 1 0 6 に電氣的に接続されて設けられている。

【 0 0 4 5 】

図 2 において、ＴＦＴアレ基板 1 0 上には、画素スイッチング用のＴＦＴや走査線、データ線等の配線が作り込まれた積層構造が形成されている。画像表示領域 1 0 a には、画素スイッチング用ＴＦＴや走査線、データ線等の配線の上層に画素電極 9 がマトリクス

50

状に設けられている。画素電極 9 は、ITO 膜からなる透明電極として形成されている。画素電極 9 上には、配向膜 16 が形成されている。

【0046】

他方、対向基板 20 における TFT アレイ基板 10 との対向面上に、遮光膜 23 が形成されている。遮光膜 23 は、例えば遮光性金属膜等から形成されており、対向基板 20 上の画像表示領域 10a 内で、例えば格子状等にパターンニングされている。そして、遮光膜 23 上（図 2 中遮光膜 23 より下側）に、ITO 膜からなる対向電極 21 が複数の画素電極 9 と対向して例えばベタ状に形成され、更に対向電極 21 上（図 2 中对向電極 21 より下側）には配向膜 22 が形成されている。

【0047】

液晶層 50 は、例えば一種又は数種類のネマティック液晶を混合した液晶からなり、これら一対の配向膜間で、所定の配向状態をとる。そして、液晶装置の駆動時、夫々に電圧が印加されることで、画素電極 9 と対向電極 21 との間には液晶保持容量が形成される。

【0048】

尚、ここでは図示しないが、TFT アレイ基板 10 上には、データ線駆動回路 101、走査線駆動回路 104 の他に、複数のデータ線に所定電圧レベルのプリチャージ信号を画像信号に先行して各々供給するプリチャージ回路、製造途中や出荷時の当該液晶装置の品質、欠陥等を検査するための検査回路等が形成されていてもよい。

【0049】

次に、本実施形態に係る液晶装置の画像表示領域の電気的な構成について、図 3 を参照して説明する。ここに図 3 は、本実施形態に係る液晶装置の画像表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路図である。

【0050】

図 3 において、画像表示領域 10a を構成するマトリクス状に形成された複数の画素の各々には、画素電極 9 及び本発明に係る「薄膜トランジスタ」の一例としての画素スイッチング用の TFT 30 が形成されている。TFT 30 は、画素電極 9 に電氣的に接続されており、本実施形態に係る液晶装置の動作時に画素電極 9 をスイッチング制御する。画像信号が供給されるデータ線 6 は、TFT 30 のソース領域に電氣的に接続されている。データ線 6 に書き込む画像信号 S1、S2、...、Sn は、この順に線順次に供給しても構わないし、互いに隣り合う複数のデータ線 6 同士に対して、グループ毎に供給するようにしてもよい。

【0051】

TFT 30 のゲートには走査線 11 が電氣的に接続されており、本実施形態に係る液晶装置は、所定のタイミングで、走査線 11 にパルス的に走査信号 G1、G2、...、Gm を、この順に線順次で印加するように構成されている。画素電極 9 は、TFT 30 のドレインに電氣的に接続されており、スイッチング素子である TFT 30 を一定期間だけそのスイッチを閉じることにより、データ線 6 から供給される画像信号 S1、S2、...、Sn が所定のタイミングで書き込まれる。画素電極 9 を介して液晶に書き込まれた所定レベルの画像信号 S1、S2、...、Sn は、対向基板 20（図 2 参照）に形成された対向電極 21（図 2 参照）との間で一定期間保持される。

【0052】

液晶層 50（図 2 参照）を構成する液晶は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能とする。ノーマリーホワイトモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が減少し、ノーマリーブラックモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が増加され、全体として液晶装置からは画像信号に応じたコントラストをもつ光が出射される。

【0053】

ここで保持された画像信号がリークすることを防ぐために、画素電極 9 と対向電極 21（図 2 参照）との間に形成される液晶容量に対して電氣的に並列に蓄積容量 70 が付加さ

10

20

30

40

50

れている。

【0054】

次に、本実施形態に係る液晶装置において、画像表示領域10aにおける具体的な積層構造について詳しく説明する。

【0055】

図4は、本実施形態に係る液晶装置の画像表示領域10aにおける、電気光学動作を行うために配置された電極及び配線等の位置関係を透過的に示した模式図である。尚、図4では、各層・各部材を図面上で認識可能な程度の大きさとするため、該各層・各部材ごとに縮尺を異ならしめてある。

【0056】

TFTアレ基板10上には、走査線11及びデータ線6が、夫々X方向及びY方向に沿って配置されており、データ線6と走査線11の交差付近にTFT30（即ち、半導体層30a及びゲート電極30b）が形成されている。走査線11は、遮光性の導電材料、例えば、W（タングステン）、Ti（チタン）、TiN（窒化チタン）等から形成されており、TFT30の半導体層30aを含むように半導体層aより幅広に形成されている。ここで、後述するように、走査線11は半導体層30aより下層側に配置されているので、このように走査線11をTFT30の半導体層30aよりも幅広に形成することによって、TFTアレ基板10における裏面反射や、複板式のプロジェクタ等で他の液晶装置から発せられ合成光学系を突き抜けてくる光などの、戻り光に対してTFT30のチャンネル領域30bを殆ど或いは完全に遮光できる。その結果、液晶装置の動作時に、TFT30における光リーク電流は低減され、コントラスト比を向上させることができ、高品位の画像表示が可能となる。

【0057】

TFT30は、半導体層30aと、ゲート電極30bとを有して構成されている。半導体層30aは、ソース領域30a1、チャンネル領域30a2、ドレイン領域30a3含んで形成されている。ここで、チャンネル領域30a2とソース領域30a1、又は、チャンネル領域30a2とドレイン領域30a3との界面にはLDD（Lightly Doped Drain）領域が形成されていてもよい。

【0058】

ゲート電極30bは、TFTアレ基板10上で平面的に見て、半導体層30aのチャンネル領域と重なる領域にゲート絶縁膜を介して形成されている。図4では図示を省略しているが、ゲート電極30bは、下層側に配置された走査線11にコンタクトホール34を介して電氣的に接続されており、走査信号が印加されることによってTFT30をオン/オフ制御している。

【0059】

TFT30のソース領域30a1は、コンタクトホール31を介して上層側に形成されているデータ線6に電氣的に接続されている。一方、ドレイン領域30a3は、コンタクトホール32及び33に形成された第1ドレイン中継配線（図4において省略）及び第2ドレイン中継配線（図4において省略）を介して、画素電極9に電氣的に接続されている。後述するように、特にコンタクトホール33及び第2ドレイン中継配線は透明な導電性材料であるITOで形成されているので、画素表示領域10aのうち透過領域に配置されている。

【0060】

画素電極9は、画素毎に島状に形成されている。本実施形態では、各画素はデータ線6及び走査線11によってマトリクス状に区分けされている。そして、図4において点線のライン9aで示したように、画素電極9は各画素において、その端部がTFTアレ基板10上で平面的に見たときに、データ線6及び走査線11に部分的に重畳するように配置されている。

【0061】

続いて、図5を参照して、図4のA-A'線断面における積層構造について説明する。

10

20

30

40

50

TFTアレ基板 10 上には、上述した走査線 11 が、上層側に形成された TFT30 の半導体層 30a よりも幅広に形成されている。走査線 11 は下地絶縁膜 12 によって覆われており、その表面が平坦化されている。尚、下地絶縁膜 12 は、TFTアレ基板 10 の表面研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用の TFT30 の特性変化を防止する機能も有している。

【0062】

TFT30 は、半導体層 30a (即ち、ソース領域 30a1、チャネル領域 30a2 及びドレイン領域 30a3) 及びゲート電極 30b から構成されている。特にゲート電極 30b は、例えば導電性ポリシリコンから形成されており、ゲート絶縁膜 13 に開口されたコンタクトホール (図 5 において図示省略) を介して、走査線 11 に電氣的に接続されている。

10

【0063】

画像信号が供給されるデータ線 6 は、ゲート絶縁膜 13 及び第 1 層間絶縁膜 14 に開口されたコンタクトホール 31 を介してソース領域 30a1 と電氣的に接続されている。一方、ドレイン領域 30a3 は、上層側に形成された画素電極 9 に電氣的に接続されている。より具体的には、ドレイン領域 30a3 は、ゲート絶縁膜 13 及び第 1 層間絶縁膜 14 に開口されたコンタクトホール 32 に形成された第 1 ドレイン中継配線 7、並びに第 2 層間絶縁膜 15 に開口されたコンタクトホール 33 に形成された第 2 ドレイン中継配線 8 を経由して、画素電極 9 に電氣的に接続されている。

【0064】

20

画素電極 9 の下層側には、容量絶縁膜 72 を介して、容量電極 71 が形成されている。つまり、画素電極 9 及び容量電極 71 間に容量絶縁膜 72 を挟持することによって、蓄積容量 70 を形成している。このように蓄積容量 70 を画素電極 9 と一体的に設けることによって、画素電極 9 の電圧を、実際に画像信号が印加されている時間よりも、例えば 3 桁も長い時間だけ保持することが可能となる。その結果、液晶素子の保持特性が改善される結果、高コントラスト比を有する液晶装置を実現することができる。

【0065】

本実施形態では、画素電極 9、容量電極 71 及び第 2 ドレイン中継配線 8 は共に、ITO を材料として形成されている。ITO は、透明な導電性材料であるので、画像表示領域 10a の開口領域に配置される画素電極 9 や、画素電極の下層側に形成される容量電極 71 に用いることによって、液晶装置の透過率を低下させることなく、良好に画像信号を伝達させることができ、高品位な画像表示を実現することができる。また、画素電極 9 と同じ材料で容量電極 71 及び第 2 ドレイン中継配線 8 を形成することによって、液晶装置の製造プロセスを簡略化することができるし、異なるイオン化傾向を有する導電性材料同士が接触することによって製造時に生じる電蝕が起こることを防ぐこともできる。

30

【0066】

また、このようにコンタクトホール 33 を含む第 2 ドレイン中継配線 8 が透明な導電性材料である ITO から形成されるので、図 4 に示すように、コンタクトホール 33 は画素領域のうち光が透過する透過領域に設けることができる。このように透過領域にコンタクトホール 33 を配置しても、透明な導電性材料で形成されているので、液晶装置の透過率を低下させることもない。従って、液晶装置の透過率を低下させないために非透明な導電性材料でコンタクトホールを非透過領域に形成する場合に比べて、積層構造中の配線レイアウトの自由度を格段に向上させることができる。

40

【0067】

一方、ドレイン領域 30a3 を含む半導体層 30a は、光が照射されると光リーク電流が発生し、誤作動の原因となるため、非透過領域に配置されている。仮に、コンタクトホール 32 を透過領域に配置すると、コンタクトホール 32 に直接接続されているドレイン領域 30a3 もまた透過領域に露出してしまい光リーク電流が発生するので、本実施形態では、コンタクトホール 32 は光が入射しない非透過領域に (即ち、平面的に見て走査線 11 に重なるように) 配置されている。

50

【 0 0 6 8 】

本実施形態における容量電極 7 1 及び第 2 ドレイン中継配線 8 は、同一膜からなる。即ち、容量電極 7 1 及び第 2 ドレイン中継配線 8 は、本実施形態に係る液晶装置の製造工程における同一機会に成膜される同一種類の膜である。このように容量電極 7 1 及び第 2 ドレイン中継配線 8 を同一膜から形成することによって、製造工程における特定のプロセスで両者をまとめて形成することができるので、より製造コストの削減に貢献でき、配線レイアウトの簡素化又は効率化にも貢献することができる。

【 0 0 6 9 】

尚、ITO はアルミニウム等の金属材料に比べて比較的大きい抵抗値を有しているため、高速動作が要求される素子等に用いられると電気信号の伝搬に遅延が生じるおそれがあるが、本実施形態のように高速動作が求められない容量電極 7 1 に用いる場合にはそのようなおそれもない。

10

【 0 0 7 0 】

尚、図 5 では図示を省略しているが、画素電極 9 上には液晶 5 0 の配向状態を規制する配向膜が積層されている。

【 0 0 7 1 】

続いて、図 6 を参照して、TFT アレイ基板 1 0 上に形成された容量電極 7 1 及び第 2 ドレイン中継配線 8 の構造について詳細に説明する。

【 0 0 7 2 】

図 6 は、TFT アレイ基板 1 0 上における、容量電極 7 1 及び第 2 ドレイン中継配線 8 が配置された様子をデータ線 6 及び走査線 1 1 と共に示した模式図である。図 6 では、説明の便宜上、容量電極 7 1 及び第 2 ドレイン中継配線 8 の下層側に形成されているデータ線 6 及び走査線 1 1 を透過的に示しており、各層・各部材を図面上で認識可能な程度の大きさとするため、該各層・各部材ごとに縮尺を異ならしめてある。

20

【 0 0 7 3 】

データ線 6 及び走査線 1 1 は夫々、Y 方向及び X 方向に延在している。各画素は、データ線 6 及び走査線 1 1 によって分けられている。本発明の「第 1 導電部」たる容量電極 7 1 は、画素電極 9 (図 6 において図示省略) より下層側に形成されており、画素毎に開口領域 5 a を有している。そして、開口領域 5 a の内側には、画素電極 9 及びドレイン領域 3 0 a 3 間を電氣的に接続する第 2 ドレイン中継配線 8 がコンタクトホール 3 3 と一体的に形成されている。即ち、このように画素毎に設けた開口領域 5 a に中継配線を形成することによって、画素電極 9 を容量電極 7 1 の下層側に形成された TFT 3 0 のドレイン領域 3 0 a 3 に電氣的に接続できるように構成されている。従って、第 2 ドレイン中継配線 8 を開口領域 5 a に設けることによって、画素電極 9 の下層側に形成された容量電極 7 1 に電氣的に短絡することなく、画素電極 9 にドレイン領域 3 0 a 3 から出力される画像信号電位を供給することができる。その結果、画素電極 9 の下層側に容量電極 7 1 を設けつつ、画素電極 9 をオン/オフ駆動することができるので、極めて効率的な配線レイアウトを有する液晶装置を実現することができる。

30

【 0 0 7 4 】

尚、本実施形態では、容量電極 7 1 及び第 2 ドレイン中継配線 8 は、画素電極 9 の下層側に形成されるため、液晶装置の透過率の低下の原因とならないように、透明な導電性材料である ITO で形成されている。

40

【 0 0 7 5 】

ここで、図 5 に示すように、本実施形態では、画素電極 9 とドレイン領域 3 0 a とを、2 つの中継配線 (即ち、第 1 ドレイン中継配線 7 及び第 2 ドレイン中継配線 8) を介して電氣的に接続している。仮に画素電極 9 及びドレイン領域 3 0 a 3 間を直接接続しようとすると、両者の層間に存在する絶縁膜 (即ち、ゲート絶縁膜 1 3、第 1 層間絶縁膜 1 4 及び第 2 層間絶縁膜) の膜厚が大きいために、良好な電氣的接続を行うことが困難である。つまり、画素電極 9 及びドレイン領域 3 0 a 3 が夫々離れた層に形成されているため、深い一つのコンタクトホールを介して直接接続しようとすると、本来良好な導電性を有すべ

50

きコンタクトホールにその製造過程において欠陥等が生じ、コンタクトホールの導電性が低下してしまう。その点、本実施形態のように、2つの中継配線（即ち、第1ドレイン中継配線7及び第2ドレイン中継配線8）を設けることによって、深さの浅いコンタクトホール（即ち、コンタクトホール32及び33）を用いて画素電極9及びドレイン領域30a3間の電氣的な接続を良好な状態に形成することができる。

【0076】

以上のように、本実施形態によれば、容量電極71に開口領域5aを設け、当該開口領域5aに中継配線を形成することで、画素電極9及びドレイン領域30a3間の電氣的な接続を効率的な配線レイアウトで実現できると同時に、配線レイアウトの自由度を格段に向上させることができる。また、それと同時に、中継配線を複数用いることで、画素電極9及びドレイン領域30a間の電氣的な接続に必要なコンタクトホールの深さを浅くし、良好な導電性を有するコンタクトホールを形成することができる。その結果、画像信号電位のロスや欠陥が少ない良好な画像表示を行うことができる液晶装置を実現することができる。

【0077】

<変形例>

以上の実施形態では、容量電極71は、TFTアレ基板10上に概ねベタ状に（即ちベター面に）形成されている。しかし、蓄積容量70の容量値が十分である場合等には、容量電極71は、図7に示すように画素毎に島状に形成され、複数の容量電極71が所定電位に落とされた容量線に接続されるように構成されてもよい。この場合、画素毎に配置された夫々の容量電極71は、例えば下層側に別途設けられた配線等（図7において省略）によって互いに電氣的に接続されることによって、互いに所定電位に保持されている。この場合、容量電極71における、第2ドレイン中継配線8に対向する領域に、開口領域5aに代えて切り欠き部を設ければ、第2ドレイン中継配線8を中継しての上下導通は、上述した実施形態の場合と同様に実現できる。

【0078】

<電子機器>

次に、上述した電気光学装置である液晶装置を各種の電子機器に適用する場合について説明する。

【0079】

図8は、プロジェクタの構成例を示す平面図である。以下では、この液晶装置をライトバルブとして用いたプロジェクタについて説明する。

【0080】

図8に示されるように、プロジェクタ1100内部には、ハロゲンランプ等の白色光源からなるランプユニット1102が設けられている。このランプユニット1102から射出された投射光は、ライトガイド1104内に配置された4枚のミラー1106及び2枚のダイクロイックミラー1108によってRGBの3原色に分離され、各原色に対応するライトバルブとしての液晶パネル1110R、1110B及び1110Gに入射される。

【0081】

液晶パネル1110R、1110B及び1110Gの構成は、上述した液晶装置と同等であり、画像信号処理回路から供給されるR、G、Bの原色信号でそれぞれ駆動されるものである。そして、これらの液晶パネルによって変調された光は、ダイクロイックプリズム1112に3方向から入射される。このダイクロイックプリズム1112においては、R及びBの光が90度に屈折する一方、Gの光が直進する。従って、各色の画像が合成される結果、投射レンズ1114を介して、スクリーン等にカラー画像が投写されることとなる。

【0082】

ここで、各液晶パネル1110R、1110B及び1110Gによる表示像について着目すると、液晶パネル1110Gによる表示像は、液晶パネル1110R、1110Bによる表示像に対して左右反転することが必要となる。

【 0 0 8 3 】

尚、液晶パネル 1 1 1 0 R、1 1 1 0 B 及び 1 1 1 0 G には、ダイクロイックミラー 1 1 0 8 によって、R、G、B の各原色に対応する光が入射するので、カラーフィルタを設ける必要はない。

【 0 0 8 4 】

尚、図 8 を参照して説明した電子機器の他にも、モバイル型のパーソナルコンピュータや、携帯電話、液晶テレビや、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS 端末、タッチパネルを備えた装置等が挙げられる。そして、これらの各種電子機器に適用可能なのは言うまでもない。

10

【 0 0 8 5 】

また、本発明は上述の各実施形態で説明した液晶装置以外にも反射型液晶装置 (L C O S)、プラズマディスプレイ (P D P)、電界放出型ディスプレイ (F E D、S E D)、有機 E L ディスプレイ、デジタルマイクロミラーデバイス (D M D)、電気泳動装置等にも適用可能である。

【 0 0 8 6 】

本発明は、上述した実施形態に限られるものではなく、請求の範囲及び明細書全体から読み取れる発明の要旨或いは思想に反しない範囲で適宜変更可能であり、そのような変更を伴う電気光学装置、及び該電気光学装置を備えた電子機器もまた本発明の技術的範囲に含まれるものである。

20

【図面の簡単な説明】

【 0 0 8 7 】

【図 1】本実施形態に係る液晶装置の全体構成を示す平面図である。

【図 2】図 1 の H - H ' 断面図である。

【図 3】本実施形態に係る液晶装置の電氣的な構成を示す回路図である。

【図 4】本実施形態に係る液晶装置の画像表示領域 1 0 a における配線等の位置関係を透過的に示す模式図である。

【図 5】図 4 の A - A ' 断面図である。

【図 6】本実施形態に係る液晶装置の基板上における容量電極及び第 2 ドレイン中継配線の位置関係を周辺配線と共に透過的に示した模式図である。

30

【図 7】変形例に係る液晶装置の基板上における容量電極及び第 2 ドレイン中継配線の位置関係を周辺配線と共に透過的に示した模式図である。

【図 8】本実施形態の電気光学装置を適用した電子機器の例である。

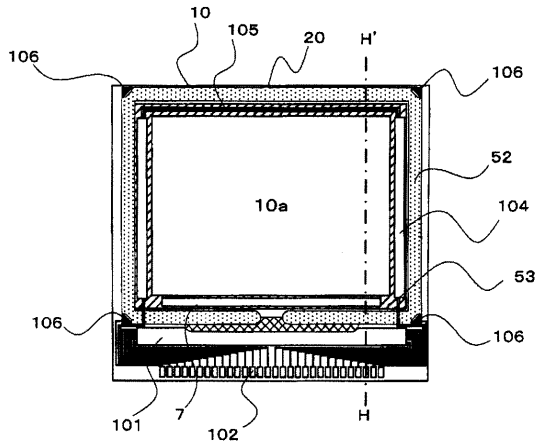
【符号の説明】

【 0 0 8 8 】

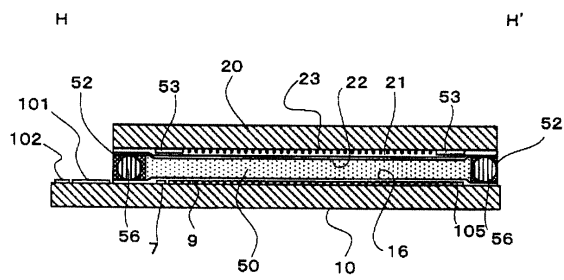
5 a 開口領域、 6 データ線、 7 第 1 ドレイン中継配線、 8 第 2 ドレイン中継配線、 9 画素電極、 1 0 T F T アレイ基板、 1 0 a 画像表示領域、 1 1 走査線、 1 2 下地絶縁膜、 3 0 T F T、 3 0 a 半導体層、 3 0 a 1 ソース領域、 3 0 a 2 チャネル領域、 3 0 a 3 ドレイン領域、 3 0 b ゲート電極、 5 0 液晶、 7 0 蓄積容量、 7 1 容量電極、 7 2 容量絶縁膜

40

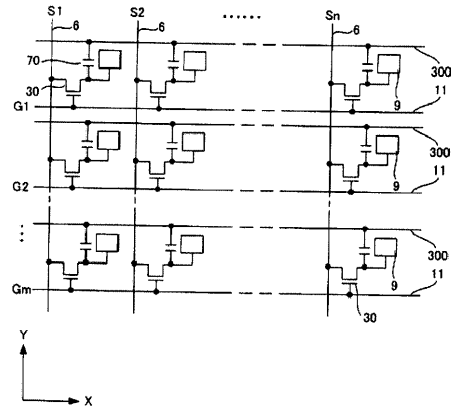
【図 1】



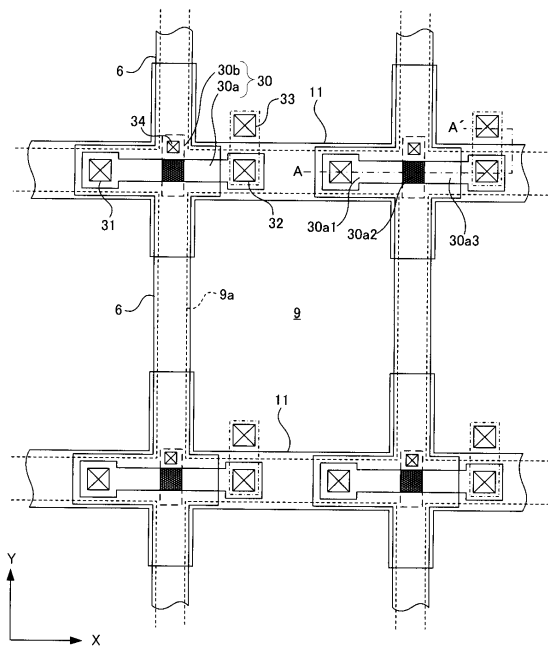
【図 2】



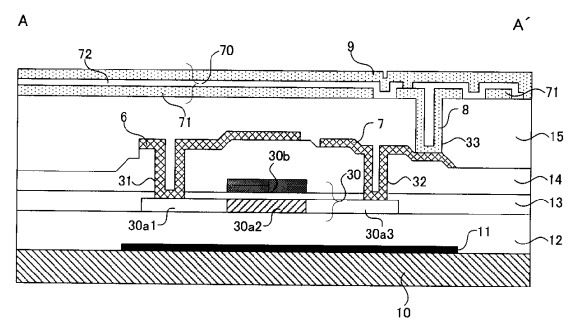
【図 3】



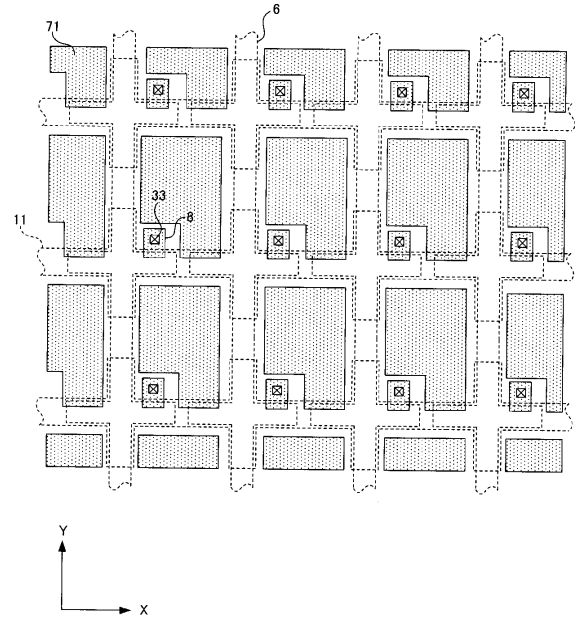
【図 4】



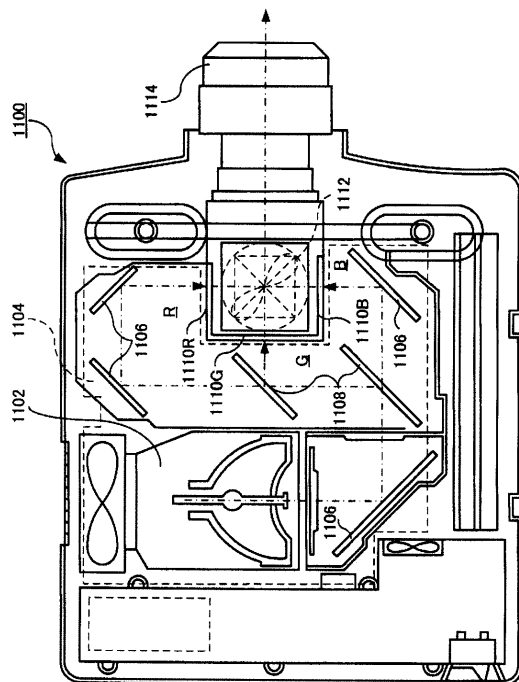
【図 5】



【圖 7】



【 図 8 】



フロントページの続き

(56)参考文献 特開2007-003903(JP,A)
特開2007-304235(JP,A)
特開2001-281684(JP,A)
特開2007-192975(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 2 F	1 / 1 3 6 8
G 0 2 F	1 / 1 3 4 3
G 0 9 F	9 / 0 0 - 9 / 4 6