

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局



(43) 国际公布日
2018 年 10 月 18 日 (18.10.2018)

WIPO | PCT

(10) 国际公布号
WO 2018/188299 A1

(51) 国际专利分类号:
H01L 23/60 (2006.01) **H01L 21/84** (2006.01)
H01L 27/12 (2006.01)

发区地泽路9号, Beijing 100176 (CN)。王锡平 (WANG, Xiping); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。

(21) 国际申请号: PCT/CN2017/106860

(22) 国际申请日: 2017 年 10 月 19 日 (19.10.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201710244489.0 2017年4月14日 (14.04.2017) CN

(74) 代理人: 北京律智知识产权代理有限公司 (BEIJING INTELLEGAL INTELLECTUAL PROPERTY AGENT LTD.); 中国北京市朝阳区慧忠路5号远大中心B座1802, 1803, 1805, Beijing 100101 (CN)。

(71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路10号, Beijing 100015 (CN)。合肥鑫晟光电科技有限公司 (HEFEI XINSHENG OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国安徽省合肥市新站区工业园内, Anhui 230012 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(72) 发明人: 谷晓芳 (GU, Xiaofang); 中国北京市经济技术开发区地泽路9号, Beijing 100176 (CN)。马小叶 (MA, Xiaoye); 中国北京市经济技术开

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,

(54) Title: ARRAY SUBSTRATE, MANUFACTURING METHOD THEREFOR, DISPLAY PANEL AND DISPLAY DEVICE

(54) 发明名称: 阵列基板及其制造方法、显示面板和显示装置

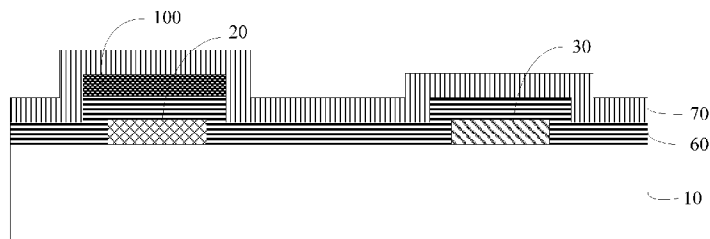


图 3

(57) Abstract: An array substrate, a manufacturing method therefor, a display panel and a display device, the array substrate comprising: a gate metal layer, which is disposed on a substrate (10) and which comprises a ground line (20) which is located at a peripheral region; a gate insulating layer (60), which at least covers the gate metal layer; and a conductive layer structure, which is disposed at an upper side of the gate insulating layer (60) and which comprises an auxiliary ground line (100, 200) which is located at the peripheral region, wherein the auxiliary ground line (100, 200) is connected to the ground line (20); the array substrate may more effectively prevent electrostatic discharge (ESD).

(57) 摘要: 一种阵列基板及其制造方法、显示面板和显示装置, 该阵列基板包括: 栅极金属层, 设于基板 (10) 上且所述栅极金属层包括位于周边区域的接地线 (20); 栅极绝缘层 (60), 至少覆盖所述栅极金属层; 以及导电层结构, 设于所述栅极绝缘层 (60) 上方且所述导电层结构包括位于所述周边区域的辅助接地线 (100, 200); 其中, 所述辅助接地线 (100, 200) 与所述接地线 (20) 连接, 该阵列基板能够更加有效地预防ESD。

NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告(条约第21条(3))。

阵列基板及其制造方法、显示面板和显示装置

交叉引用

本申请要求于 2017 年 4 月 14 日提交的申请号为 201710244489.0、名称为“阵列基板及其制造方法、显示面板和显示装置”的中国专利申请的优先权，该中国专利申请的5 全部内容通过引用全部并入本文。

技术领域

本公开涉及显示技术领域，具体而言，涉及一种阵列基板、该阵列基板的制造方法、显示面板和显示装置。

背景技术

10 随着信息社会的发展，人们对显示装置的要求越来越高，这促使对显示技术的研究不断深入。与此同时，显示装置的外观越来越受到重视。其中，窄边框作为一种设计潮流已几乎遍及整个显示领域。对于相同尺寸的面板，窄边框产品的屏幕显示面积更大，能够让用户获得更好的视觉效果，并且产品的外观更加美观、时尚。此外，在显示装置需要双屏拼接时，窄边框可以实现更好的拼接效果。

15 在显示装置的测试以及使用过程中，静电可能会造成诸多不良影响（如，显示画面不稳定、显示面板失效等），因此，预防 ESD（Electrostatic Discharge，静电放电）的设计十分重要。对于液晶显示装置而言，通常可以在基板的周边区域布置栅极金属层来形成接地线，以预防 ESD 的发生。然而，窄边框的设计通过会造成基板的周边区域的宽度较小，这就导致接地线的宽度较小而电阻较大，不能及时且有效地将静电移除，进而可能影响显示装置内部各部件的性能。

鉴于此，需要一种新的阵列基板、阵列基板的制造方法、显示面板和显示装置。

需要说明的是，在上述背景技术部分公开的信息仅用于加强对本公开的背景的理解，因此可以包括不构成对本领域普通技术人员已知的现有技术的信息。

发明内容

25 本公开的目的在于提供一种阵列基板、阵列基板的制造方法、显示面板和显示装置，进而至少在一定程度上克服由于相关技术的限制和缺陷而导致的一个或者多个问题。

根据本公开的一个方面，提供一种阵列基板，包括显示区域和环绕所述显示区域的周边区域，所述阵列基板包括：

30 栅极金属层，设于基板上且所述栅极金属层包括位于所述周边区域的接地线；
栅极绝缘层，至少覆盖所述栅极金属层；以及

导电层结构，设于所述栅极绝缘层上方且所述导电层结构包括位于所述周边区域的辅助接地线；其中，所述辅助接地线与所述接地线连接。

在本公开的一种示例性实施例中，所述导电层结构包括源漏金属层且所述辅助接地线包括位于所述源漏金属层的第一辅助接地线。

5 在本公开的一种示例性实施例中，所述第一辅助接地线位于所述接地线的正上方。

在本公开的一种示例性实施例中，所述阵列基板还包括：

钝化层，至少覆盖所述源漏金属层。

10 在本公开的一种示例性实施例中，所述导电层结构包括透明电极层且所述辅助接地线包括位于所述透明电极层的第二辅助接地线。

在本公开的一种示例性实施例中，所述第二辅助接地线的宽度大于所述接地线的宽度。

在本公开的一种示例性实施例中，所述导电层结构包括透明电极层且所述辅助接地线包括位于所述透明电极层的第二辅助接地线。

15 在本公开的一种示例性实施例中，所述第二辅助接地线的宽度大于所述接地线的宽度。

在本公开的一种示例性实施例中，所述阵列基板还包括：

静电环，所述静电环与所述接地线、所述第一辅助接地线以及所述第二辅助接地线中的至少之一电连接。

20 根据本公开的一个方面，提供一种显示面板，所述显示面板包括上述任意一项所述的阵列基板。

根据本公开的一个方面，提供一种显示装置，所述显示装置包括上述任意一项所述的显示面板。

25 根据本公开的一个方面，提供一种阵列基板制造方法，所述阵列基板包括显示区域和环绕所述显示区域的周边区域，所述阵列基板制造方法包括：

在基板上形成栅极金属层，所述栅极金属层包括位于所述周边区域的接地线；形成至少覆盖所述栅极金属层的栅极绝缘层；以及

在所述栅极绝缘层上方形成导电层结构，所述导电层结构包括位于所述周边区域的辅助接地线；其中，所述辅助接地线与所述接地线连接。

30 在本公开的一种示例性实施例中，所述导电层结构包括漏源金属层且所述辅助接地线包括位于所述漏源金属层的第一辅助接地线。

在本公开的一种示例性实施例中，所述导电层结构包括透明电极层且所述辅助接地线包括位于所述透明电极层的第二辅助接地线。

35 在本公开的一些实施例所提供的技术方案中，由于在栅极绝缘层上方配置了包括辅助接地线的导电层结构，因此，通过配置辅助接地线并结合栅极金属层的接地

线，可以构成至少两层接地线的结构，降低了用于引导静电的接地线的电阻，有助于预防 ESD。

应当理解的是，以上的一般描述和后文的细节描述仅是示例性和解释性的，并不能限制本公开。

5 附图说明

此处的附图被并入说明书中并构成本说明书的一部分，示出了符合本公开的实施例，并与说明书一起用于解释本公开的原理。显而易见地，下面描述中的附图仅仅是本公开的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。在附图中：

10 图 1 示意性示出了一种预防 ESD 的阵列基板的正视图；

图 2 示意性示出了图 1 中阵列基板沿虚线 AA' 的部分的截面图；

图 3 示意性示出了根据本公开的示例性实施方式的阵列基板的与虚线 AA' 位置对应的部分的第一实施例的截面图；

15 图 4 示意性示出了根据本公开的示例性实施方式的阵列基板的与虚线 AA' 位置对应的部分的第二实施例的截面图；

图 5 示意性示出了根据本公开的示例性实施方式的阵列基板的与虚线 AA' 位置对应的部分的第三实施例的截面图；以及

图 6 示意性示出了根据本公开的示例性实施方式的阵列基板的制造方法的流程图。

20 具体实施方式

现在将参考附图更全面地描述示例实施方式。然而，示例实施方式能够以多种形式实施，且不应被理解为限于在此阐述的范例；相反，提供这些实施方式使得本公开将更加全面和完整，并将示例实施方式的构思全面地传达给本领域的技术人员。所描述的特征、结构或特性可以以任何合适的方式结合在一个或更多实施方式中。在下面的描述中，提供许多具体细节从而给出对本公开的实施方式的充分理解。然而，本领域技术人员将意识到，可以实践本公开的技术方案而省略所述特定细节中的一个或更多，或者可以采用其它的方法、组元、装置、步骤等。在其它情况下，不详细示出或描述公知技术方案以避免喧宾夺主而使得本公开的各方面变得模糊。

30 此外，附图仅为本公开的示意性图解，并非一定是按比例绘制。图中相同的附图标记表示相同或类似的部分，因而将省略对它们的重复描述。另外，本公开中所使用的术语“上方”意指某结构“直接”形成于其它结构上，或指某结构通过另一结构“间接”设置在其它结构上。

附图中所示的流程图仅是示例性说明，不是必须包括所有的步骤。例如，有的步骤还可以分解，而有的步骤可以合并或部分合并，因此实际执行的顺序有可能根据实际情况改变。

图 1 示意性示出了一种预防 ESD 的阵列基板的正视图。参考图 1，阵列基板可以包括显示区域 90 以及环绕该显示区域 90 的周边区域。进一步的，该周边区域可以包括基板 10 以及设于基板 10 上的接地线 20、公共电极线 30 和 GOA (Gate Driver on Array, 阵列基板行驱动) 单元 40，此外，该周边区域还可以包括银胶区域 50 等其他结构，银胶区域 50 可以用于与彩膜基板的导电膜建立电连接。其中，通过在周边区域内设置的接地线 20，可以将产生的静电移除，以防止静电对阵列基板上各部件的影响。

图 2 示意性示出了图 1 中阵列基板沿虚线 AA' 的部分的截面图，参考图 2，在基板 10 上可以设置有接地线 20、公共电极线 30、覆盖接地线 20 和公共电极线 30 的栅极绝缘层 60 以及覆盖栅极绝缘层 60 的钝化层。

然而，对于窄边框设计的显示装置，环绕显示区域的周边区域的宽度通常较小，这就导致接地线的宽度较小，电阻较大，不能及时且有效地传导静电，有可能导致显示异常的问题。

鉴于此，本公开的示例性实施方式提供了一种新的阵列基板。该阵列基板可以包括：

栅极金属层，设于基板上且栅极金属层包括位于周边区域的接地线；

栅极绝缘层，至少覆盖该栅极金属层；以及

导电层结构，设于该栅极绝缘层上方且该导电层结构包括位于周边区域的辅助接地线。

在本公开的示例性实施方式中，通过配置辅助接地线并结合栅极金属层的接地线，可以构成至少两层接地线的结构，降低了用于引导静电的接地线的电阻，有助于预防 ESD。

下面将参考图 3 对本公开的第一实施例进行说明，在本公开的第一实施例中，导电层结构可以是 SD 金属层（即，源漏金属层），并且辅助接地线可以是位于 SD 金属层中的第一辅助接地线。

参考图 3，基板 10 可以是玻璃基板，然而，基板 10 也可以是石英基板或者用于柔性显示的透明塑料基板。虽然本公开以玻璃基板为例进行说明，但使用其他材质的基板也应当属于本发明的保护范围。

在基板 10 上可以设置有栅极金属层（未示出），栅极金属层可以包括位于周边区域的接地线 20，接地线 20 可以由钼 (Mo)、钼铌合金 (MoNb)、铝 (Al)、铝钽合金 (AlNd)、钛 (Ti) 或铜 (Cu) 形成的单层接地线，另外，接地线 20 也可以是由钼 (Mo)、钼铌合金 (MoNb)、铝 (Al)、铝钽合金 (AlNd)、钛 (Ti) 或铜 (Cu)

中的多种材料形成的复合叠层。优选地，接地线 20 可以是由 Mo、Al 或者包含 Mo 或 Al 的合金形成的单层接地线，或者接地线 20 可以是由 Mo、Al、包含 Mo 或 Al 的合金中的多种材料形成的复合叠层。

类似地，在基板 10 上还可以设置有公共电极线 30，公共电极线 30 可以与接地线 20 平行设置，并且公共电极线 30 的材料可以与 2 接地线 20 的材料相同，在此不再赘述。

在基板 10 上还可以设置有栅极绝缘层 60，栅极绝缘层 60 可以至少覆盖栅极金属层。栅极绝缘层 60 可以由硅的氧化物 (SiO_x)、硅的氮化物 (SiN_x)、铪的氧化物 (HfO_x) 等材质组成的单层绝缘层，另外，栅极绝缘层 60 也可以是由硅的氧化物 (SiO_x)、硅的氮化物 (SiN_x)、铪的氧化物 (HfO_x) 中的至少两种材料组成的复合叠层。优选地，栅极绝缘层 60 可以是由 SiO_x 形成的单层绝缘层。

在栅极绝缘层 60 上可以设置有导电层结构，并且该导电层结构可以包括位于周边区域的辅助接地线。在本实施例中，导电层结构可以是 SD 金属层，并且辅助接地线可以是位于 SD 金属层的第一辅助接地线 100。SD 金属层的材料可以与上述接地线 20 的材料相同，在此不再赘述。然而，SD 金属层的材料也可以与接地线 20 的材料不同。

此外，在本实施例中，第一辅助接地线 100 可以位于接地线 20 的正上方。然而，在周边区域内，第一辅助接地线 100 可以设置在栅极绝缘层 60 上的任意其他位置，并且第一辅助接地线 100 的宽度也不限于图 3 中所示的相对宽度，第一辅助接地线 100 的宽度可以远宽于接地线 20 的宽度。

另外，可以将第一辅助接地线 100 的一端和接地线 20 的一端与银胶区域（例如图 1 中所示的银胶区域 50）连接。由此，将第一辅助接地线 100 与接地线 20 相结合，相当于为接地线 20 并联了另一接地线，就整体而言，第一辅助接地线 100 的宽度越宽，电阻越小，有助于预防 ESD。

本公开第一实施例的阵列基板还可以包括至少覆盖 SD 金属层的钝化层 70。钝化层 70 的材料可以与栅极绝缘层 60 的材料相同，然而，钝化层 70 的材料可以是铝的氧化物 (AlO_x)，或者钝化层 70 可以由亚克力系材料或树脂等有机材料构成，本示例性实施方式中对此不做特殊限定。

在本公开的第一实施例中，通过配置第一辅助接地线 100，降低了用于引导静电的接地线的电阻，有助于预防 ESD。

下面将参考图 4 对本公开的第二实施例进行说明，在本公开的第二实施例中，导电层结构可以是透明电极层，该透明电极层可以例如是 ITO (Indium Tin Oxide, 铟锡氧化物) 层。另外，辅助接地线可以是位于透明电极层中的第二辅助接地线。

图 4 中基板 10、接地线 20、公共电极线 30 和栅极绝缘层 60 可以与本公开的第一实施例中图 3 所示的基板 10、接地线 20、公共电极线 30 和栅极绝缘层 60 相同，

在此不再赘述。

参考图 4，在栅极绝缘层 60 上可以设置有钝化层 70，钝化层 70 的材料可以与第一实施例中图 3 所示的钝化层 70 相同，在此不再赘述。

在本公开的第二实施例中，在钝化层 70 上可以设置有导电层结构，并且该导电层结构可以包括位于周边区域的辅助接地线。在本实施例中，导电层结构可以是透明电极层，具体的，透明电极层可以例如是 ITO 层，并且辅助接地线可以是位于透明电极层中的第二辅助接地线 200。

第二辅助接地线 200 的宽度可以大于接地线 20 的宽度，例如，在图 4 中，第二辅助接地线 200 可以覆盖虚线 AA' 对应的整个区域。然而，第二辅助接地线 200 的宽度不限于此。

另外，可以将第二辅助接地线 200 的一端和接地线 20 的一端与银胶区域（例如如图 1 中所示的银胶区域 50）连接。由此，将第二辅助接地线 200 与接地线 20 相结合，相当于为接地线 20 并联了另一接地线，就整体而言，第二辅助接地线 200 的宽度越宽，电阻越小，有助于预防 ESD。

此外，在本公开的第二实施例中，阵列基板还可以包括静电环（未示出），所述静电环可以与接地线 20、第二辅助接地线 200 中的至少之一电连接。

在本公开的第二实施例中，通过配置第二辅助接地线 200，降低了用于引导静电的接地线的电阻，有助于预防 ESD，同时，通过配置静电环，进一步增强了 ESD 的预防能力。

下面将参考图 5 对本公开的第三实施例进行说明，在本公开的第三实施例中，导电层结构可以包括 SD 金属层和透明电极层。另外，辅助接地线可以包括分别位于 SD 金属层的第一辅助接地线和位于透明电极层的第二辅助接地线。

图 5 中基板 10、接地线 20、公共电极线 30、栅极绝缘层 60、第一辅助接地线 100 和钝化层 70 可以与本公开的第一实施例中图 3 所示的基板 10、接地线 20、公共电极线 30、栅极绝缘层 60、第一辅助接地线 100 和钝化层 70 相同，在此不再赘述。

参考图 5，在钝化层 70 上可以设置有透明电极层，该透明电极层可以包括位于周边区域的第二辅助接地线 200。与图 4 所示的本公开的第二实施例类似，第二辅助接地线 200 的宽度可以大于接地线 20 的宽度。

此外，可以将接地线 20 的一端、第一辅助接地线 100 的一端和第二辅助接地线 200 的一端与银胶区域（例如如图 1 中所示的银胶区域 50）连接。由此，将接地线 20、第一辅助接地线 100 与第二辅助接地线 200 相结合，相当于接地线 20、第一辅助接地线 100 和第二辅助接地线 200 构成了一引导静电的三层结构，就该结构整体而言，大大减小了传导电阻，能够更加有效地预防 ESD。

此外，在本公开的第三实施例中，阵列基板还可以包括静电环（未示出），所述

静电环可以与接地线 20、第一辅助接地线 100、第二辅助接地线 200 中的至少之一电连接。

在本公开的第三实施例中，通过配置第一辅助接地线 100 和第二辅助接地线 200，大大降低了用于引导静电的接地线的电阻，有助于预防 ESD，同时，通过配置静电环，进一步增强了 ESD 的预防能力。

进一步的，示例性实施方式还提供了一种阵列基板的制造方法，具体的，参考图 6，阵列基板的制造方法可以包括：

S10. 在基板上形成栅极金属层，所述栅极金属层包括位于所述周边区域的接地线；

S20. 形成至少覆盖所述栅极金属层的栅极绝缘层；以及

S30. 在所述栅极绝缘层上方形成导电层结构，所述导电层结构包括位于所述周边区域的辅助接地线。

根据本公开的示例性实施例，所述导电层结构包括漏源金属层且所述辅助接地线包括位于所述漏源金属层的第一辅助接地线。

根据本公开的示例性实施例，所述导电层结构包括透明电极层且所述辅助接地线包括位于所述透明电极层中的第二辅助接地线。

具体的，在本公开的示例性实施方式中，可以采用溅射沉积的方式在基板上形成栅极金属层，并可以通过构图工艺形成接地线。另外，可以采用 PECVD (Plasma Enhanced Chemical Vapor Deposition, 等离子体增强化学气相沉积) 的方式形成至少覆盖栅极金属层的栅极绝缘层。此外，可以采用溅射沉积的方式在栅极绝缘层上方形成导电层结构，并可以通过构图工艺形成辅助接地线。然而，本领域技术人员容易联想到还可以采用其他工艺过程来对本公开的阵列基板进行制造，例如，形成栅极金属层的方法还可以包括热蒸发，形成导电层结构的方法还可以包括 PECVD，等等。

应当注意，尽管在附图中以特定顺序描述了本公开中方法的各个步骤，但是，这并非要求或者暗示必须按照该特定顺序来执行这些步骤，或是必须执行全部所示的步骤才能实现期望的结果。附加的或备选的，可以省略某些步骤，将多个步骤合并为一个步骤执行，以及/或者将一个步骤分解为多个步骤执行等。

进一步的，本示例实施方式中还提供了一种显示面板，该显示面板包括上面描述的阵列基板。

进一步的，本示例性实施方式还提供了一种显示装置，该显示装置可以包括上面描述的显示面板。该显示装置具体可以为手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等具有任何显示功能的产品或者部件。

本公开所提供的阵列基板、显示面板和显示装置可以更加有效地预防 ESD。

本领域技术人员在考虑说明书及实践这里公开的发明后，将容易想到本公开的其

它实施方式。本申请旨在涵盖本公开的任何变型、用途或者适应性变化，这些变型、用途或者适应性变化遵循本公开的一般性原理并包括本公开未公开的本技术领域中的公知常识或惯用技术手段。说明书和实施例仅被视为示例性的，本公开的真正范围和精神由权利要求指出。

- 5 应当理解的是，本公开并不局限于上面已经描述并在附图中示出的精确结构，并且可以在不脱离其范围进行各种修改和改变。本公开的范围仅由所附的权利要求来限制。

权利要求书

1、一种阵列基板，包括显示区域和环绕所述显示区域的周边区域，其中，所述阵列基板包括：

基板；

5 栅极金属层，设于所述基板上且所述栅极金属层包括位于所述周边区域的接地线；

栅极绝缘层，至少覆盖所述栅极金属层；以及

导电层结构，设于所述栅极绝缘层上方且所述导电层结构包括位于所述周边区域的辅助接地线；其中，所述辅助接地线与所述接地线连接。

10 2、根据权利要求1所述的阵列基板，其中，所述导电层结构包括源漏金属层且所述辅助接地线包括位于所述源漏金属层中的第一辅助接地线。（该从属权利要求对应图3所示的实施例）

3、根据权利要求2所述的阵列基板，其中，所述第一辅助接地线位于所述接地线的上方。

15 4、根据权利要求2所述的阵列基板，其中，所述阵列基板还包括：
钝化层，至少覆盖所述源漏金属层。

5、根据权利要求1所述的阵列基板，其中，所述阵列基板还包括设置在所述栅极绝缘层上的钝化层，所述导电结构位于所述钝化层上，所述导电层结构包括透明电极层且所述辅助接地线包括位于所述透明电极层中的第二辅助接地线。（该从属权利要求对应图4所示的实施例）

20 6、根据权利要求5所述的阵列基板，其中，所述第二辅助接地线的宽度大于所述接地线的宽度。

7、根据权利要求4所述的阵列基板，其中，所述导电层结构还包括位于所述钝化层上的透明电极层且所述辅助接地线包括位于所述透明电极层中的第二辅助接地线（该从属权利要求对应图5所示的实施例）。

25 8、根据权利要求7所述的阵列基板，其中，所述第二辅助接地线的宽度大于所述接地线的宽度。

9、根据权利要求7所述的阵列基板，其中，所述阵列基板还包括：

30 静电环，所述静电环与所述接地线、所述第一辅助接地线以及所述第二辅助接地线中的至少之一电连接。

10、一种显示面板，其中，所述显示面板包括权利要求1至9中任一项所述的阵列基板。

11、一种显示装置，其中，所述显示装置包括权利要求10所述的显示面板。

12、一种阵列基板制造方法，所述阵列基板包括显示区域和环绕所述显示区域的周边区域，其中，所述阵列基板制造方法包括：

在基板上形成栅极金属层，所述栅极金属层包括位于所述周边区域中的接地线；形成至少覆盖所述栅极金属层的栅极绝缘层；以及

在所述栅极绝缘层上方形成导电层结构，所述导电层结构包括位于所述周边区域中的辅助接地线；其中，所述辅助接地线与所述接地线连接。

- 5 13、根据权利要求 12 所述的阵列基板制造方法，其中，所述导电层结构包括漏源金属层且所述辅助接地线包括位于所述漏源金属层中的第一辅助接地线。

14、根据权利要求 12 或 13 所述的阵列基板制造方法，其中，所述导电层结构包括透明电极层且所述辅助接地线包括位于所述透明电极层中的第二辅助接地线。

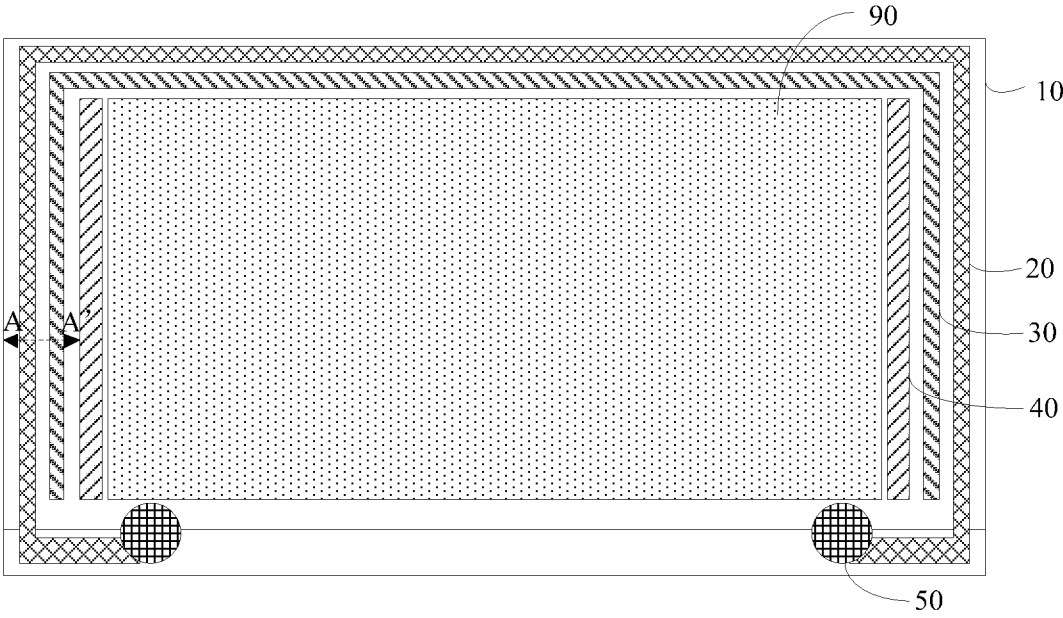


图 1

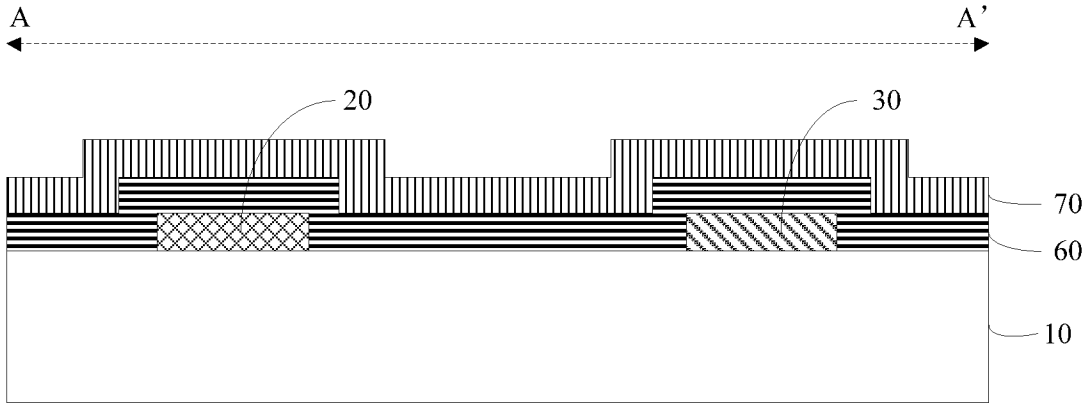


图 2

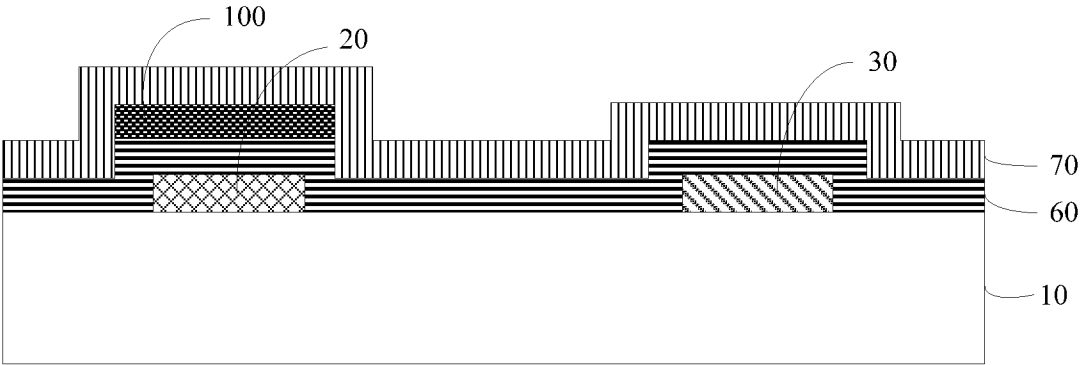


图 3

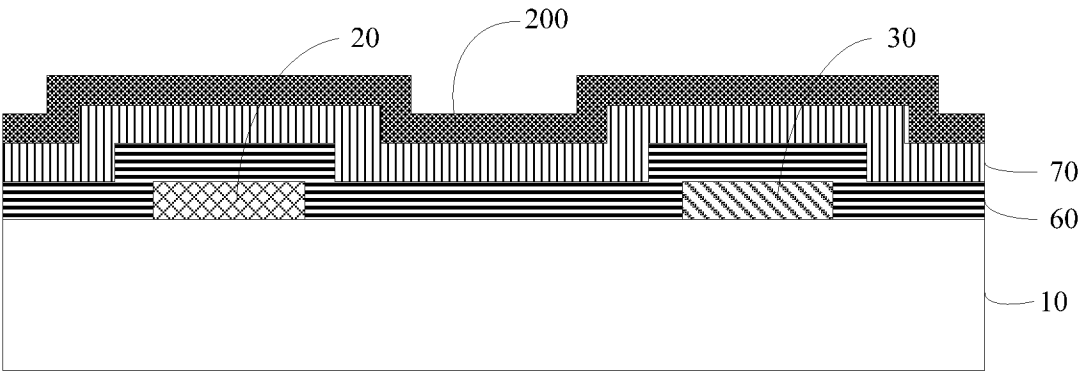


图 4

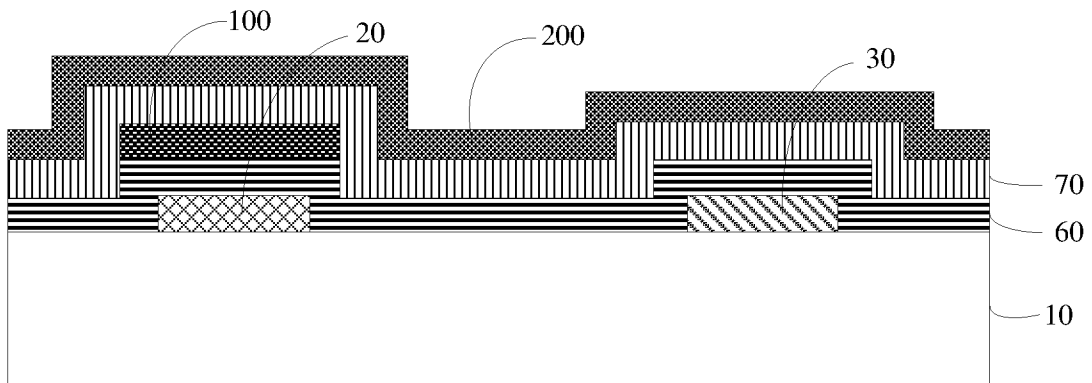


图 5

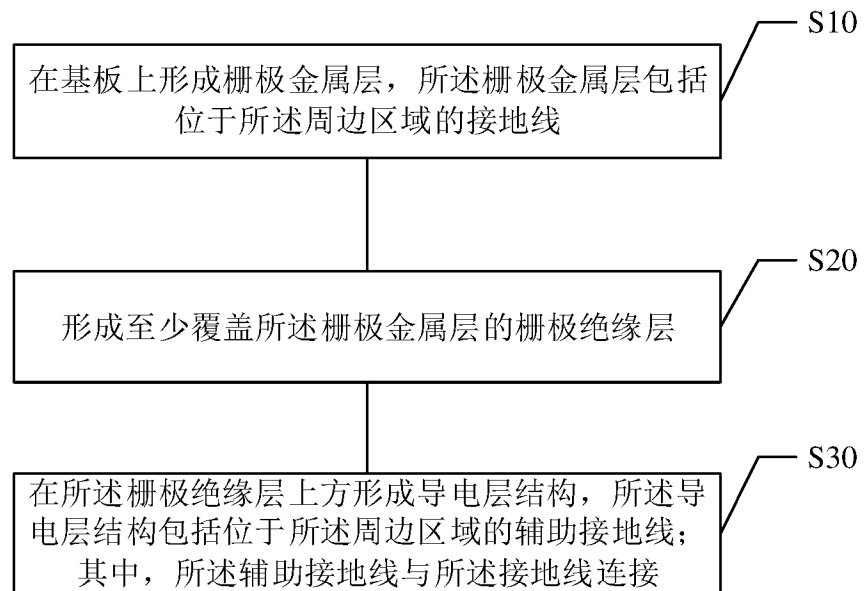


图 6

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/106860

A. CLASSIFICATION OF SUBJECT MATTER

H01L 23/60 (2006.01) i; H01L 27/12 (2006.01) i; H01L 21/84 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNPAT, CNKI: 阵列, 基板, 显示, 面板, 栅, 接地线, 静电, 放电, array, substrate, display, panel, gate, ground+, wire, ESD, electro 1w static, electrostatic, discharge

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 105575961 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 11 May 2016 (11.05.2016), description, paragraphs [0076]-[0123], and figures 2-4	1-8, 10-14
Y	CN 105575961 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 11 May 2016 (11.05.2016), description, paragraphs [0076]-[0123], and figures 2-4	9-11
Y	CN 105070712 A (HEFEI XINSHENG OPTOELECTRONICS TECHNOLOGY CO., LTD. et al.), 18 November 2015 (18.11.2015), description, paragraphs [0028]-[0032], and figures 1-2	9-11
PX	CN 106997877 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 01 August 2017 (01.08.2017), entire document	1-14
A	CN 103513459 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.), 15 January 2014 (15.01.2014), entire document	1-14
A	CN 104965368 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 07 October 2015 (07.10.2015), entire document	1-14

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 11 January 2018	Date of mailing of the international search report 19 January 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer ZHANG, Yue Telephone No. (86-10) 010-61648116

International application No.
PCT/CN2017/106860

Form PCT/ISA/210 (patent family annex) (July 2009)

国际检索报告

国际申请号

PCT/CN2017/106860

A. 主题的分类

H01L 23/60(2006.01)i; H01L 27/12(2006.01)i; H01L 21/84(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI, EPDOC, CNPAT, CNKI: 阵列, 基板, 显示, 面板, 栅, 接地线, 静电, 放电, array, substrate, display, panel, gate, ground+, wire, ESD, electro lw static, electrostatic, discharge

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 105575961 A (京东方科技集团股份有限公司 等) 2016年 5月 11日 (2016 - 05 - 11) 说明书第[0076]-[0123]段, 附图2-4	1-8, 10-14
Y	CN 105575961 A (京东方科技集团股份有限公司 等) 2016年 5月 11日 (2016 - 05 - 11) 说明书第[0076]-[0123]段, 附图2-4	9-11
Y	CN 105070712 A (合肥鑫晟光电科技有限公司 等) 2015年 11月 18日 (2015 - 11 - 18) 说明书第[0028]-[0032]段, 附图1-2	9-11
PX	CN 106997877 A (京东方科技集团股份有限公司 等) 2017年 8月 1日 (2017 - 08 - 01) 全文	1-14
A	CN 103513459 A (北京京东方光电科技有限公司) 2014年 1月 15日 (2014 - 01 - 15) 全文	1-14
A	CN 104965368 A (武汉华星光电技术有限公司) 2015年 10月 7日 (2015 - 10 - 07) 全文	1-14

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2018年 1月 11日

国际检索报告邮寄日期

2018年 1月 19日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

受权官员

张跃

传真号 (86-10)62019451

电话号码 (86-10)010-61648116

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/106860

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	105575961	A	2016年 5月 11日	US	2017271368	A1	2017年 9月 21日
CN	105070712	A	2015年 11月 18日	CN	105070712	B	2017年 11月 10日
CN	106997877	A	2017年 8月 1日	无			
CN	103513459	A	2014年 1月 15日	无			
CN	104965368	A	2015年 10月 7日	无			

表 PCT/ISA/210 (同族专利附件) (2009年7月)