

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 7 月 31 日(31.07.2014)



(10) 国際公開番号

WO 2014/115441 A1

- (51) 国際特許分類:
G09G 3/36 (2006.01) G09G 3/20 (2006.01)
G02F 1/133 (2006.01) G09G 3/34 (2006.01)
- (21) 国際出願番号: PCT/JP2013/083449
- (22) 国際出願日: 2013 年 12 月 13 日(13.12.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-011354 2013 年 1 月 24 日(24.01.2013) JP
- (71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 Osaka (JP).
- (72) 発明者: 宮田 英利(MIYATA, Hidekazu). 明 康德(AKE, Yasunori).
- (74) 代理人: 島田 明宏(SHIMADA, Akihiro); 〒6340078 奈良県橿原市八木町 1 丁目 1 0 番 3 号 萬盛庵ビル 島田特許事務所 Nara (JP).

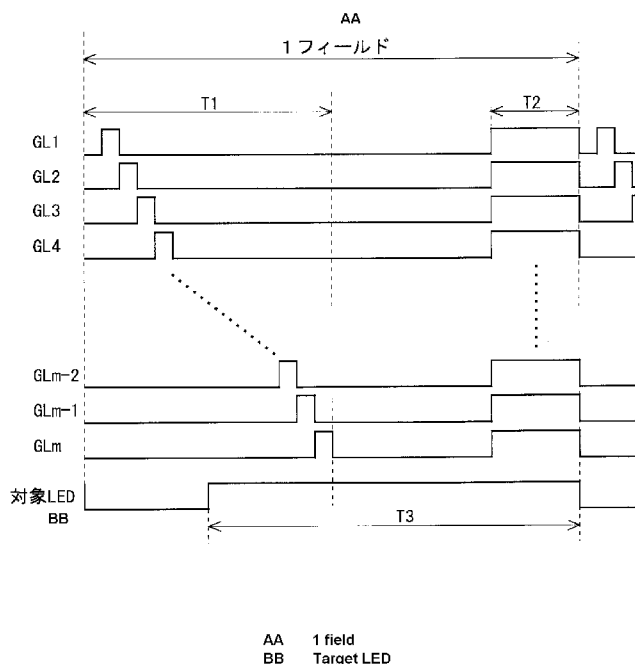
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: LIQUID-CRYSTAL DISPLAY

(54) 発明の名称: 液晶表示装置



(57) Abstract: This liquid-crystal display, which can display images on a transparent background, uses an architecture in which an edge backlight is provided on one side of a panel and also uses field-sequential color without causing color mixing. A source bus line and a gate bus line are driven such that video data is written to each pixel capacitance during the first half (T1) of each field and black is written to each pixel capacitance during the second half (T2) of each field. The backlight is provided along the bottom of the liquid-crystal panel only. The point (a third point in time) at which the writing of black is started in one field of a single frame and the point (a first point in time) at which the backlight is turned on in the next field are set such that the length of time from said third point in time to said first point in time is longer than a liquid-crystal response time.

(57) 要約: 背景を透過状態にしつつ画像表示を行うことのできる液晶表示装置において、パネルの 1 辺側にエッジライト型バックライトを備えるという構成を採用しつつ混色を生ずることなくフィールドシーケンシャル駆動を行う。全ての画素容量への映像データの書き込みが各フィールドの前半の期間 (T1) に行われるように、かつ、全ての画素容量への黒書き込みが各フィールドの後半の一部の期間 (T2) に行われるように、ソースバスラインおよびゲートバスラインを駆動する。バックライトは、液晶パネルの下部側のみに設けられる。ここで、1 フレーム期間を構成する各フィールドにおいて黒書き込み開始時点 (第 3 時点) から次の

フィールドにおけるバックライト発光期間の開始時点 (第 1 時点) までの期間の長さが液晶応答時間よりも長くなるように、第 1 時点および第 3 時点が設定される。

明 細 書

発明の名称： 液晶表示装置

技術分野

[0001] 本発明は、液晶表示装置に関し、特に、画面の向こう側を見ることが出来る液晶表示装置に関する。

背景技術

[0002] 一般に、カラー表示を行う液晶表示装置では、1つの画素は、赤色光を透過するカラーフィルタが設けられた赤色画素、緑色光を透過するカラーフィルタが設けられた緑色画素、および青色光を透過するカラーフィルタが設けられた青色画素の3つのサブ画素に分割されている。これら3つのサブ画素に設けられたカラーフィルタによってカラー表示が可能となっているが、液晶パネルに照射されるバックライト光の約2/3がカラーフィルタで吸収される。このため、カラーフィルタ方式の液晶表示装置は光利用効率が低いという問題を有する。そこで、カラーフィルタを用いずにカラー表示を行うフィールドシーケンシャル駆動を採用する液晶表示装置が注目されている。

[0003] フィールドシーケンシャル駆動を採用する一般的な液晶表示装置では、1画面の表示期間（1フレーム期間）は3つのフィールド（第1～第3フィールド）に分割されている。なお、フィールドはサブフレームとも呼ばれるが、以下の説明では、統一してフィールドの語を用いる。例えば、第1フィールドでは、入力信号の赤色成分に基づいて赤色の画面が表示され、第2フィールドでは、入力信号の緑色成分に基づいて緑色の画面が表示され、第3フィールドでは、入力信号の青色成分に基づいて青色の画面が表示される。以上のようにして1つずつ原色を表示することにより、液晶パネルにカラー画像が表示される。このようにしてカラー画像の表示が行われるので、フィールドシーケンシャル駆動を採用する液晶表示装置ではカラーフィルタが不要となる。これにより、フィールドシーケンシャル駆動を採用する液晶表示装置では、カラーフィルタ方式の液晶表示装置に比べて光利用効率が約3倍に

なる。

[0004] ところで、一般に、アクティブマトリクス型の液晶表示装置では、液晶パネルに設けられている複数本のゲートバスライン（走査信号線）は1本ずつ順次に駆動される。このため、パネル上部の画素については画素容量への映像データの書き込み（充電）は各フィールドの開始付近に行われ、パネル中央部の画素については画素容量への映像データの書き込み（充電）は各フィールドの中頃に行われ、パネル下部の画素については画素容量への映像データの書き込み（充電）は各フィールドの終了付近に行われる。従って、フィールドシーケンシャル駆動を採用する場合には、パネル上部からパネル下部へと順次に走査が行われるのに同期してバックライトを発光させる必要がある。なお、以下においては、パネル上部からパネル下部へとバックライトを順次に発光させる処理のことを「バックライトスキャン」という。

[0005] しかしながら、バックライトスキャンを行うことができない構成を採用せざるを得ない場合もある。この場合、フィールドシーケンシャル駆動が行われると、混色が生じた画像が人の目に視認されてしまう。これについて、以下に説明する。なお、本明細書では、混色とは、異なる色の光が不必要に混ざり合うことを意味する。

[0006] バックライトスキャンを行うことができないエッジライト型バックライトを用いてフィールドシーケンシャル駆動を行う場合の従来の手法（以下、「第1の手法」という。）について説明する。なお、バックライト光源としてはLED（発光ダイオード）が採用されているものとする。第1の手法においては、1フレーム期間は、図26に示すように、赤色の画面を表示するための第1フィールドと緑色の画面を表示するための第2フィールドと青色の画面を表示するための第3フィールドとに分割されている。図26において、各波形のハイの部分が「発光状態」を表し、各波形のローの部分が「消灯状態」を表している（これは、図1、図8～図12、図16、図19、図24～図26、および図41においても同様である）。第1フィールドでは、赤色のLED（R-LED）が1フィールド期間を通じて発光状態（点灯状

態)とされる。第2フィールドでは、緑色のLED (G-LED) が1フィールド期間を通じて発光状態とされる。第3フィールドでは、青色のLED (B-LED) が1フィールド期間を通じて発光状態とされる。このような構成において、目標表示画像が図27に示すような画像であれば、第1フィールドにおける目標表示画像は図28に示すような画像となり、第2フィールドにおける目標表示画像は図29に示すような画像となり、第3フィールドにおける目標表示画像は図30に示すような画像となる。

[0007] ところで、各画素において、液晶に電圧が印加されてから目標とする透過率に到達するまでには数ミリ秒から十数ミリ秒程度の時間を要する。この点とゲートバスラインが1本ずつ順次に駆動される点とを考慮すると、第1の手法では、1フレーム期間中の各時点(図26参照)における表示画像は以下ようになる。第1フィールドにおいて、時点t81, 時点t82, および時点t83における表示画像はそれぞれ図31、図32, および図33に示すような画像となる。第2フィールドにおいて、時点t84, 時点t85, および時点t86における表示画像はそれぞれ図34、図35, および図36に示すような画像となる。第3フィールドにおいて、時点t87, 時点t88, および時点t89における表示画像はそれぞれ図37、図38, および図39に示すような画像となる。その結果、第1の手法によれば、人の目によって視認される画像は、図40に示すように混色が生じた画像となる。

[0008] そこで、上述のような混色の発生を抑制するために、各フィールドにおいて前半の期間に映像データの書き込みを終了させて各フィールドの後半の期間のみにバックライト光源を発光させる手法(以下、「第2の手法」という。)が提案されている(図41参照)。この第2の手法によれば、各フィールドにおいて1つ前のフィールドの状態が人の目に視認されることが抑制される。すなわち、混色の発生が抑制される。

[0009] なお、本件発明に関連して、以下の先行技術文献が知られている。日本の特開2012-109227号公報には、直下型バックライトを用いてバッ

クライトスキャンを行う表示装置の発明が開示されている。また、日本の特開 2012-27452 号公報には、各フィールドにおいて後半の期間のみにバックライト光源を発光させる手法（上記第 2 の手法）を採用した液晶表示装置の発明が開示されている。この液晶表示装置では、パネル内の領域を論理的に 3 つの領域に分割して、当該 3 つの領域で同時並行的に映像データの書き込みを行うことによって、各フィールドにおける映像データの書き込み期間を従来よりも短くしている。

先行技術文献

特許文献

[0010] 特許文献 1：日本の特開 2012-109227 号公報

特許文献 2：日本の特開 2012-27452 号公報

発明の概要

発明が解決しようとする課題

[0011] ところで、近年、背景を透過状態にしつつ画像表示を行うことのできる表示装置（画面の向こう側を見ることができ表示装置）の開発が進められている。このような表示装置は「シースルーディスプレイ」、「透明ディスプレイ」などと呼ばれている。シースルーディスプレイにおいては、表示部を透明にする必要がある。このため、シースルーディスプレイでフィールドシーケンシャル駆動を採用する場合には、直下型バックライトを用いてバックライトスキャンを行うという構成（日本の特開 2012-109227 号公報に開示された構成）を採用することができない。

[0012] また、シースルーディスプレイに関しては、デザイン性が比較的重視される。この点を考慮すると、「パネルの 3 辺には額縁を設けず、パネルの 1 辺のみに額縁を設け、その額縁が設けられた 1 辺側にエッジライト型バックライトを備える」という構成が好ましい。

[0013] また、第 2 の手法によれば、以下に説明するように、パネル下部での混色の発生を十分に抑制することができない。第 2 の手法では、1 フレーム期間

中の各時点（図４１参照）における表示画像は例えば以下になる。第１フィールドにおいて、時点 t_{91} および時点 t_{92} における表示画像はそれぞれ図４２および図４３に示すような画像となる。第２フィールドにおいて、時点 t_{93} および時点 t_{94} における表示画像はそれぞれ図４２および図４４に示すような画像となる。第３フィールドにおいて、時点 t_{95} および時点 t_{96} における表示画像はそれぞれ図４２および図４５に示すような画像となる。その結果、第２の手法によれば、人の目によって視認される画像は、図４６に示すようにパネル下部で混色が生じた画像となる。さらに、日本の特開２０１２－２７４５２号公報に開示された発明によれば、パネル内の領域の分割数に応じてソースバスラインの本数を増やす必要があるので、パネルの開口率の低下（透過率の低下）が懸念される。

[0014] そこで本発明は、背景を透過状態にしつつ画像表示を行うことのできる液晶表示装置において、パネルの１辺側にエッジライト型バックライトを備えるという構成を採用しつつ混色を生ずることなくフィールドシーケンシャル駆動を行うことを目的とする。

課題を解決するための手段

[0015] 本発明の第１の局面は、複数の映像信号線、複数の走査信号線、および前記複数の映像信号線と前記複数の走査信号線との交差点に対応して設けられ複数の行×複数の列の画素マトリクスを形成する複数の画素形成部を含む表示部に背景を透過状態にしつつ画像を表示することができる液晶パネルと、前記複数の画素形成部に含まれる複数の画素容量への書き込みを行うために前記複数の映像信号線および前記複数の走査信号線を駆動する液晶パネル駆動部と、前記液晶パネルの背面側に設けられたバックライトと、前記バックライトを駆動するバックライト駆動部とを備え、１フレーム期間を複数のフィールドに分割してフィールド毎に異なる色の画面を表示することによってカラー画像の表示を行う液晶表示装置であって、
前記バックライトは、

前記複数の映像信号線が延びる方向についての前記液晶パネルの一側部

近傍に設けられた、K色（Kは3以上の整数）の光源を含む複数の光源と、
前記複数の光源から出射された光を前記液晶パネルに導くための導光板
と
を有し、

前記液晶パネル駆動部は、前記複数の画素容量への映像データの書き込み
が各フィールドの前半の期間に行われるように、かつ、前記複数の画素容量
への黒表示用のデータの書き込みが各フィールドの後半の一部の期間に行わ
れるように、前記複数の映像信号線および前記複数の走査信号線を駆動し、

各フィールドに対応する色の画面を表示するために発光状態とされるべき
光源を対象光源と定義したとき、前記バックライト駆動部は、各フィール
ドの開始時点から各フィールドの前半に含まれる第1時点までの期間には前記
対象光源を消灯状態で維持し、前記第1時点から各フィールドの後半に含ま
れる第2時点までの期間には前記対象光源を発光状態で維持し、

各フィールドにおいて黒表示用のデータの書き込みが開始される時点であ
る第3時点から次のフィールドにおける前記第1時点までの期間の長さが液
晶応答時間よりも長くなるように、前記第1時点および前記第3時点が設定
されていることを特徴とする。

[0016] 本発明の第2の局面は、本発明の第1の局面において、

前記複数の映像信号線が延びる方向についての前記液晶パネルの一側部、
他側部をそれぞれ第1側部、第2側部と定義したとき、前記導光板は、各色
の光源を発光状態にした場合に前記第2側部から前記第1側部に近づくにつ
れて前記液晶パネルに与えられる光の強さが徐々に高くなるように構成され
、

前記液晶パネル駆動部は、前記複数の画素容量への映像データの書き込み
が前記第2側部から前記第1側部に向かって順次に行われるように、かつ、
前記複数の画素容量への黒表示用のデータの書き込みが前記画素マトリクス
の全ての行で同じタイミングで行われるように、前記複数の映像信号線およ
び前記複数の走査信号線を駆動することを特徴とする。

[0017] 本発明の第3の局面は、本発明の第1の局面において、
前記画素マトリクス of 各列につきN本（Nは2以上の整数）の映像信号線が設けられ、

前記液晶パネル駆動部は、前記複数の画素容量への映像データの書き込みがN行ずつ順次に行われるように、かつ、前記複数の画素容量への黒表示用のデータの書き込みが前記画素マトリクス of 全ての行で同じタイミングで行われるように、前記複数の映像信号線および前記複数の走査信号線を駆動することを特徴とする。

[0018] 本発明の第4の局面は、本発明の第3の局面において、

前記複数の映像信号線が延びる方向についての前記液晶パネルの一側部、他側部をそれぞれ第1側部、第2側部と定義したとき、前記導光板は、各色の光源を発光状態にした場合に前記第2側部から前記第1側部に近づくにつれて前記液晶パネルに与えられる光の強さが徐々に高くなるように構成され、

前記複数の画素容量への映像データの書き込みが前記第2側部から前記第1側部に向かって順次に行われることを特徴とする。

[0019] 本発明の第5の局面は、本発明の第1の局面において、

前記導光板は、前記液晶パネルに与えられる光の強さが前記表示部の全体で一様となるように構成され、

前記液晶パネル駆動部は、前記複数の画素容量への映像データの書き込みが順次に行われるように、かつ、前記複数の画素容量への黒表示用のデータの書き込みが前記複数の画素容量への映像データの書き込みと同じ順序で順次に行われるように、前記複数の映像信号線および前記複数の走査信号線を駆動することを特徴とする。

発明の効果

[0020] 本発明の第1の局面によれば、1フレーム期間を構成する各フィールドにおいて、前半の期間だけで全ての画素容量への映像データの書き込みが行われ、後半の一部の期間には全ての画素容量への黒表示用のデータの書き込み

が行われる。また、黒表示用のデータの書き込み開始後、十分な時間が経過した後に、光源は発光状態となる。従って、各フィールドにおいて前フィールドの表示の影響を受けることがなくなり、混色の発生が防止される。ここで、光源は、液晶パネルの一側部に設けられている。以上より、背景を透過状態にしつつ画像表示を行うことのできる液晶表示装置において、パネルの1辺側にエッジライト型バックライトを備えるという構成を採用しつつ混色を生ずることなくフィールドシーケンシャル駆動を行うことが可能となる。

[0021] 本発明の第2の局面によれば、液晶パネルの第2側部（最初に書き込みが行われる側）から第1側部（最後に書き込みが行われる側）に近づくにつれて透過率が小さくなるが、当該第2側部から当該第1側部に近づくにつれて液晶パネルに与えられる光の強さが徐々に高くなるように導光板が構成されている。これにより、液晶パネル上における輝度のばらつきを生ずることなく、本発明の第1の局面と同様の効果が得られる。

[0022] 本発明の第3の局面によれば、画素容量への映像データの書き込みが複数行ずつ行われる。このため、各画素容量への書き込み期間を長くすることが可能となり、充電不足に起因する表示品位の低下が防止される。

[0023] 本発明の第4の局面によれば、比較的簡易な構成で本発明の第3の局面と同様の効果を得ることが可能となる。

[0024] 本発明の第5の局面によれば、画素容量への映像データの書き込みと同じ順序で、画素容量への黒表示用のデータの書き込みが順次に行われる。このため、パネル上部とパネル下部とで透過率が異なることはない。従って、表示品位の低下が抑制されるとともに、導光板の構成を複雑化させることなく本発明の第1の局面と同様の効果が得られる。

図面の簡単な説明

[0025] [図1]本発明の第1の実施形態に係る液晶表示装置の駆動方法について説明するためのタイミングチャートである。

[図2]上記第1の実施形態において、液晶表示装置の全体的な機能構成を示すブロック図である。

[図3]上記第1の実施形態において、ゲートドライバの一構成例を示す概略図である。

[図4]上記第1の実施形態における液晶表示装置の概略斜視図である。

[図5]上記第1の実施形態において、LEDの配置について説明するための図である。

[図6]上記第1の実施形態において、バックライトの詳しい構成を説明するための液晶表示装置の側面図である。

[図7]上記第1の実施形態において、導光板から液晶パネル側への光出力について説明するための図である。

[図8]上記第1の実施形態における1フレーム期間の構成を示す図である。

[図9]上記第1の実施形態における1フィールド期間の具体的な構成例を示す図である。

[図10]上記第1の実施形態において、黒書き込み期間とバックライト発光期間との関係について説明するためのタイミングチャートである。

[図11]上記第1の実施形態の第1の変形例における1フレーム期間の構成を示す図である。

[図12]上記第1の実施形態の第2の変形例における1フレーム期間の構成を示す図である。

[図13]本発明の第2の実施形態に係る液晶表示装置における表示部内の構成を示す図である。

[図14]上記第2の実施形態におけるゲートドライバの概略構成を示すブロック図である。

[図15]上記第2の実施形態におけるソースドライバの概略構成を示すブロック図である。

[図16]上記第2の実施形態における駆動方法について説明するためのタイミングチャートである。

[図17]上記第2の実施形態の変形例における表示部内の構成を示す図である。

[図18]上記第2の実施形態の変形例におけるゲートドライバの概略構成を示すブロック図である。

[図19]上記第2の実施形態の変形例における駆動方法について説明するためのタイミングチャートである。

[図20]上記第2の実施形態の変形例において、導光板から液晶パネル側への光出力について説明するための図である。

[図21]本発明の第3の実施形態において、導光板から液晶パネル側への光出力について説明するための図である。

[図22]上記第3の実施形態におけるゲートドライバの構成を示す概略図である。

[図23]上記第3の実施形態におけるゲートスタートパルス信号の波形図である。

[図24]上記第3の実施形態における駆動方法について説明するためのタイミングチャートである。

[図25]上記第3の実施形態の変形例における駆動方法について説明するためのタイミングチャートである。

[図26]従来例（第1の手法）における1フレーム期間の構成を示す図である。

[図27]目標画像の一例を示す図である。

[図28]従来例（第1の手法）において、目標画像が図27に示す画像である場合の第1フィールドにおける目標表示画像を示す図である。

[図29]従来例（第1の手法）において、目標画像が図27に示す画像である場合の第2フィールドにおける目標表示画像を示す図である。

[図30]従来例（第1の手法）において、目標画像が図27に示す画像である場合の第3フィールドにおける目標表示画像を示す図である。

[図31]従来例（第1の手法）において、時点 t_{81} （図26参照）における表示画像を示す図である。

[図32]従来例（第1の手法）において、時点 t_{82} （図26参照）における

表示画像を示す図である。

[図33]従来例（第1の手法）において、時点 t_{83} （図26参照）における表示画像を示す図である。

[図34]従来例（第1の手法）において、時点 t_{84} （図26参照）における表示画像を示す図である。

[図35]従来例（第1の手法）において、時点 t_{85} （図26参照）における表示画像を示す図である。

[図36]従来例（第1の手法）において、時点 t_{86} （図26参照）における表示画像を示す図である。

[図37]従来例（第1の手法）において、時点 t_{87} （図26参照）における表示画像を示す図である。

[図38]従来例（第1の手法）において、時点 t_{88} （図26参照）における表示画像を示す図である。

[図39]従来例（第1の手法）において、時点 t_{89} （図26参照）における表示画像を示す図である。

[図40]従来例（第1の手法）において、人の目によって視認される画像を示す図である。

[図41]従来例（第2の手法）における1フレーム期間の構成を示す図である。

[図42]従来例（第2の手法）において、時点 t_{91} 、時点 t_{93} 、および時点 t_{95} （図41参照）における表示画像を示す図である。

[図43]従来例（第2の手法）において、時点 t_{92} （図41参照）における表示画像を示す図である。

[図44]従来例（第2の手法）において、時点 t_{94} （図41参照）における表示画像を示す図である。

[図45]従来例（第2の手法）において、時点 t_{96} （図41参照）における表示画像を示す図である。

[図46]従来例（第2の手法）において、人の目によって視認される画像を示

す図である。

発明を実施するための形態

[0026] 以下、添付図面を参照しつつ、本発明の実施形態について説明する。

[0027] < 1. 第 1 の実施形態 >

< 1. 1 全体構成および動作概要 >

図 2 は、本発明の第 1 の実施形態に係る液晶表示装置の全体的な機能構成を示すブロック図である。この液晶表示装置は、フレームレート変換部 100 と信号処理回路 200 とソースドライバ 300 とゲートドライバ 400 と LED ドライバ 500 と表示部 600 とバックライト 700 とによって構成されている。バックライト 700 用の光源には、LED（発光ダイオード）が採用されている。本実施形態においては、ソースドライバ 300 とゲートドライバ 400 とによって液晶パネル駆動部が実現され、LED ドライバ 500 によってバックライト駆動部が実現されている。なお、本実施形態に係る液晶表示装置は 360 Hz の駆動周波数で動作可能であることを前提としている。

[0028] 図 2 に関し、表示部 600 には、複数本（ n 本）のソースバスライン（映像信号線） $SL_1 \sim SL_n$ と複数本（ m 本）のゲートバスライン（走査信号線） $GL_1 \sim GL_m$ とが配設されている。ソースバスライン $SL_1 \sim SL_n$ とゲートバスライン $GL_1 \sim GL_m$ との各交差点に対応して、画素を形成する画素形成部 6 が設けられている。すなわち、表示部 600 には、複数個（ $n \times m$ 個）の画素形成部 6 が含まれている。上記複数個の画素形成部 6 はマトリクス状に配置されて m 行 $\times$ n 列の画素マトリクスを構成している。各画素形成部 6 には、対応する交差点を通過するゲートバスライン GL にゲート端子が接続されると共に当該交差点を通過するソースバスライン SL にソース端子が接続されたスイッチング素子である TFT 60 と、その TFT 60 のドレイン端子に接続された画素電極 61 と、上記複数個の画素形成部 6 に共通的に設けられた共通電極 64 および補助容量電極 65 と、画素電極 61 と共通電極 64 とによって形成される液晶容量 62 と、画素電極 61 と補助

容量電極 65 とによって形成される補助容量 63 とが含まれている。液晶容量 62 と補助容量 63 とによって画素容量 66 が構成されている。なお、図 2 における表示部 600 内には、1 つの画素形成部 6 に対応する構成要素のみを示している。

[0029] ところで、TFT60 としては、例えば酸化物 TFT（酸化物半導体をチャネル層に用いた薄膜トランジスタ）を採用することができる。より具体的には、インジウム（In）、ガリウム（Ga）、亜鉛（Zn）、および酸素（O）を主成分とする酸化物半導体である InGaZnO_x（酸化インジウムガリウム亜鉛）（以下「IGZO」という。但し、「IGZO」は登録商標である。）によりチャネル層が形成された IGZO-TFT を TFT60 として採用することができる。このような IGZO-TFT を採用することにより、高精細化や低消費電力化の効果が得られるのに加えて、従来よりも書き込み速度を高めることができる。また、IGZO 以外の酸化物半導体をチャネル層に用いたトランジスタを採用することもできる。例えば、インジウム、ガリウム、亜鉛、銅（Cu）、シリコン（Si）、錫（Sn）、アルミニウム（Al）、カルシウム（Ca）、ゲルマニウム（Ge）、および鉛（Pb）のうち少なくとも 1 つを含む酸化物半導体をチャネル層に用いたトランジスタを採用した場合にも同様の効果が得られる。

[0030] フレームレート変換部 100 は、外部から与えられる入力画像信号 DIN のフレームレートを変換する。本実施形態においては、60Hz の入力画像信号 DIN がフレームレート変換部 100 に与えられ、360Hz の映像データが目標画像データ DAT としてフレームレート変換部 100 から出力される。但し、詳しくは後述するように、1 フレーム期間を構成する各フィールドにおいて前半の期間（1 フィールドの 2 分の 1 の長さの期間）だけで映像データの書き込みが行われる。すなわち、液晶パネルの駆動周波数は 360Hz となるが、1 秒間に現れるフィールドの数は 180 となる。なお、フレームレートの具体的な変換方法については特に限定されない。

[0031] 信号処理回路 200 は、フレームレート変換部 100 から送られる目標画

像データ D A T を受け取り、デジタル映像信号 D V と、ソースドライバ 3 0 0 の動作を制御するためのソーススタートパルス信号 S S P, ソースクロック信号 S C K, およびラッチストロープ信号 L S と、ゲートドライバ 4 0 0 の動作を制御するためのゲートスタートパルス信号 G S P, ゲートクロック信号 G C K, および黒書き込み制御信号 G B L と、L E D ドライバ 5 0 0 の動作を制御するための L E D ドライバ制御信号 S 1 とを出力する。

[0032] ソースドライバ 3 0 0 は、信号処理回路 2 0 0 から送られるデジタル映像信号 D V, ソーススタートパルス信号 S S P, ソースクロック信号 S C K, およびラッチストロープ信号 L S を受け取り、各ソースバスライン S L に駆動用映像信号を印加する。このとき、ソースドライバ 3 0 0 では、ソースクロック信号 S C K のパルスが発生するタイミングで、各ソースバスライン S L に印加すべき電圧を示すデジタル映像信号 D V が順次に保持される。そして、ラッチストロープ信号 L S のパルスが発生するタイミングで、上記保持されたデジタル映像信号 D V がアナログ電圧に変換される。その変換されたアナログ電圧は、駆動用映像信号として全てのソースバスライン S L 1 ~ S L n に一斉に印加される。

[0033] ゲートドライバ 4 0 0 は、信号処理回路 2 0 0 から送られるゲートスタートパルス信号 G S P とゲートクロック信号 G C K とに基づいて、各フィールドの前半の期間に、m本のゲートバスライン G L 1 ~ G L m に順次にアクティブな走査信号を印加する。ゲートドライバ 4 0 0 は、また、信号処理回路 2 0 0 から送られる黒書き込み制御信号 G B L に基づいて、各フィールドの後半の一部の期間（詳しくは後述する）にm本のゲートバスライン G L 1 ~ G L m に対して一斉にアクティブな走査信号を印加する。なお、本明細書においては、本来の映像データとは別に黒色を表示させるためのデータを画素容量に書き込むことを「黒書き込み」という。また、黒表示に相当する電圧のことを「黒電圧」という。

[0034] L E D ドライバ 5 0 0 は、信号処理回路 2 0 0 から送られる L E D ドライバ制御信号 S 1 に基づいて、バックライト 7 0 0 を構成する各 L E D の状態

を制御するための光源制御信号S 2を出力する。バックライト7 0 0では、光源制御信号S 2に基づいて、各L E Dの状態の切り替え（発光状態と消灯状態との切り替え）が適宜行われる。

[0035] 以上のようにして、ソースバスラインS L 1～S L nに駆動用映像信号が印加され、ゲートバスラインG L 1～G L mに走査信号が印加され、各L E Dの状態が適宜切り替えられることにより、入力画像信号D I Nに基づく画像が表示部6 0 0に表示される。

[0036] <1. 2 ゲートドライバの構成および動作>

図3は、本実施形態におけるゲートドライバ4 0 0の一構成例を示す概略図である。このゲートドライバ4 0 0は、m個のフリップフロップ回路4 1からなるシフトレジスタ4 1 0と黒書き込みを制御するための黒書き込み制御部4 2 0とによって構成されている。黒書き込み制御部4 2 0には、シフトレジスタ4 1 0内のフリップフロップ回路4 1と1対1で対応するように、m個のO R回路4 2が設けられている。O R回路4 2には、フリップフロップ回路4 1からの出力信号と黒書き込み制御信号G B Lとが入力される。また、O R回路4 2からの出力信号は、走査信号としてゲートバスラインG Lに与えられる。シフトレジスタ4 1 0については、ゲートスタートパルス信号G S Pは1段目のフリップフロップ回路4 1に与えられ、ゲートクロック信号G C Kは全てのフリップフロップ回路4 1に共通的に与えられるように構成されている。

[0037] 以上のような構成において、各フィールドの開始直後に、シフトレジスタ4 1 0の1段目のフリップフロップ回路4 1にゲートスタートパルス信号G S Pのパルスが与えられる。これにより、ゲートクロック信号G C Kに基づき、ゲートスタートパルス信号G S Pに含まれるパルスが1段目のフリップフロップ回路4 1からm段目のフリップフロップ回路4 1へと順次に転送される。そして、このパルスの転送に応じて、1～m段目のフリップフロップ回路4 1からの出力信号が順次にハイレベルとなる。このとき、黒書き込み制御信号G B Lをローレベルで維持しておくことにより、m本のゲートバス

ラインGL 1～GL mに順次にアクティブな走査信号が印加される。また、各フィールドの後半の一部の期間に、黒書き込み制御信号GBLがハイレベルにされる。これにより、m本のゲートバスラインGL 1～GL mに一斉にアクティブな走査信号が印加される。

[0038] なお、ソースドライバ300については、公知の構成を採用することができる。

[0039] <1. 3 バックライトの構成>

次に、本実施形態におけるバックライト700の構成について説明する。図4は、本実施形態における液晶表示装置の概略斜視図である。この液晶表示装置は、画像を表示する表示部600を含む液晶パネル800と、液晶パネル800の背面から（当該液晶パネル800に）光を照射するためのバックライト700とによって構成されている。なお、図4では、液晶パネル800やバックライト700を駆動するための構成要素（例えば、ドライバICやそれを搭載するプリント基板）の図示を省略している。

[0040] バックライト700には、光源としてのLED71と、LED71から射出された光を液晶パネル800に導くための導光板72とが含まれている。図4から把握されるように、本実施形態におけるバックライト700は、エッジライト型バックライトである。これに関し、エッジライト型バックライトを採用する従来の液晶表示装置においては、ゲートバスラインが延びる方向についての液晶パネルの一側部近傍および他側部近傍（液晶パネルの左右両側）にLEDが設けられていた（図5参照）。これに対して、本実施形態に係る液晶表示装置においては、ソースバスラインが延びる方向についての液晶パネルの一側部近傍（液晶パネルの下側）のみにLEDが設けられている（図5参照）。LEDがこのように設けられている理由は、本実施形態に係る液晶表示装置においては液晶パネル800の下部側のみに額縁81が設けられているからである。

[0041] 図6は、本実施形態におけるバックライト700の詳しい構成を説明するための液晶表示装置の側面図である。本実施形態においては、図6に示すよ

うに、LED 71は、赤色のLED 71 (R) , 緑色のLED 71 (G) , および青色のLED 71 (B) からなる3色のLEDによって構成されている。導光板72には、LED 71からの出射光を拡散させるための光拡散粒子(光拡散ビーズ)73が含まれている。本実施形態においては、導光板72から液晶パネル800側への光出力が図7に示すグラフにおいて符号77の曲線となるように、導光板72内に屈折率の異なる複数の光拡散粒子73が設けられている。なお、図7において、縦軸は、導光板72から液晶パネル800側への光出力の強さ(液晶パネル800に現れる輝度)を表し、横軸は、液晶パネル800の上端からの相対位置を表している(液晶パネル800の下端を100%とする。)。このように、各色のLED 71を発光状態にした場合に液晶パネル800の上端から下端に近づくにつれて当該液晶パネル800に与えられる光の強さが徐々に高くなるように、導光板72が構成されている。

[0042] <1. 4 駆動方法>

次に、図1および図8～図10を参照しつつ、本実施形態における駆動方法について説明する。図1は、本実施形態における駆動方法について説明するためのタイミングチャートである。図8は、本実施形態における1フレーム期間の構成を示す図である。図9は、本実施形態における1フィールド期間の具体的な構成例を示す図である。図10は、本実施形態において、黒書き込み期間とバックライト発光期間との関係について説明するためのタイミングチャートである。

[0043] <1. 4. 1 駆動方法の概要>

図8に示すように、1フレーム期間は3つのフィールド(第1～第3フィールド)で構成されている。なお、本実施形態においては、1フレーム期間は16.7ミリ秒であって、1フィールド期間は約5.56ミリ秒である。第1フィールドは、赤色画面用の映像データの書き込み(充電)および赤色画面の表示が行われるフィールドである。第2フィールドは、緑色画面用の映像データの書き込みおよび緑色画面の表示が行われるフィールドである。

第3フィールドは、青色画面用の映像データの書き込みおよび青色画面の表示が行われるフィールドである。液晶表示装置の動作中、これら第1～第3フィールドが繰り返される。これにより、赤色画面、緑色画面、および青色画面が繰り返して表示され、所望のカラー表示が行われる。なお、第1フィールド～第3フィールドの順序は特に限定されない。例えば、「青色画面、緑色画面、赤色画面」という順序で表示が行われるようにしても良い。

[0044] 本実施形態においては、各フィールドの開始時点から2分の1フィールド期間が経過するまでの期間 T_1 すなわち各フィールドの前半の期間に、表示部600内の全ての画素容量66への映像データの書き込み（充電）が行われる。以下、全ての画素容量66への映像データの書き込みが行われる期間のことを単に「映像データ書き込み期間」という。映像データ書き込み期間 T_1 には、図1に示すように m 本のゲートバスライン $GL_1 \sim GL_m$ が1本ずつ順次に駆動され、これに対応して、映像データとしての駆動用映像信号が n 本のソースバスライン $SL_1 \sim SL_n$ に印加される。このようにして、本実施形態では、各フィールドにおいて、前半の期間に全ての画素についての映像データの書き込みが終了する。

[0045] 各フィールドの最後の数ミリ秒の期間 T_2 には、黒書き込みが行われる。以下、黒書き込みが行われる期間のことを単に「黒書き込み期間」という。黒書き込み期間 T_2 には、図1に示すように m 本のゲートバスライン $GL_1 \sim GL_m$ が一斉に駆動され、これに対応して、黒色を示す駆動用映像信号が n 本のソースバスライン $SL_1 \sim SL_n$ に印加される。このようにして、本実施形態では、各フィールドの終了時点の少し前の期間に、全ての画素について、黒色を表示させるためのデータ（黒電圧）の書き込みが行われる。

[0046] 以上のように、本実施形態においては、各フィールドの開始時点から2分の1フィールド期間が経過するまでの期間は映像データ書き込み期間 T_1 とされ、各フィールドの最後の数ミリ秒の期間は黒書き込み期間 T_2 とされる。ここで、各フィールドの開始時点から4分の1フィールド期間が経過した時点から各フィールドの終了時点までの期間 T_3 が、バックライトを発光状

態にする期間（以下、単に「バックライト発光期間」という。）に設定される（図1および図8を参照）。バックライト発光期間T3には、LEDドライバ500が、各フィールドに対応する色のLED71を発光状態にする。なお、以下においては、各フィールドに対応する色の画面を表示するために発光状態とされるべきLED（光源）71のことを「対象LED」（対象光源）という。例えば、第2フィールドにおける対象LEDは、緑色のLED71（G）である。

[0047] ところで、仮に液晶応答時間（目標とする透過率の95%のレベルに到達するのに要する時間）が2ミリ秒であるとする、黒書き込み期間T2の長さは例えば1ミリ秒に設定される。このとき、各フィールドの構成は図9に示すようなものとなる。以下の説明においては、このように黒書き込み期間T2の長さが1ミリ秒に設定されているものとする。

[0048] なお、本実施形態においては、各フィールドの開始時点から4分の1フィールド期間が経過した時点が第1時点に相当し、各フィールドの終了時点が第2時点に相当し、各フィールドの終了時点から1ミリ秒前の時点が第3時点に相当する。

[0049] 上述した動作により、各フィールドの前半の期間には、パネル上部からパネル下部へと向かって1行ずつ順次に映像データの書き込みが行われる。これに伴い、各画素において、映像データの書き込みが行われた時点から液晶が応答を開始し、書き込み時点から数ミリ秒経過後に透過率が目標値レベルに到達する。各フィールドの開始時点から4分の1フィールド期間（1.39ミリ秒）が経過した時点には、対象LEDが発光状態となる。対象LEDは各フィールドの終了時点まで発光状態で維持される。これにより、各フィールドに対応する色の画面が当該フィールド中に表示部600に表示される。

[0050] 各フィールドの終了時点から1ミリ秒前の時点になると、全ての行に対して一斉に黒書き込みが行われる。このこととパネル上部からパネル下部へと向かって1行ずつ順次に映像データの書き込みが行われることを考慮する

と、パネル下部では透過率が目標値レベルに到達する前に黒書き込みが開始されることが考えられる。シミュレーションによれば、液晶応答時間が2ミリ秒であって黒書き込み期間 T_2 の長さが1ミリ秒に設定されている場合、 m 行目（最終行）における透過率は1行目における透過率の約50%となった。そこで、上述したように、本実施形態においては、導光板72から液晶パネル800側への光出力が図7に示すグラフにおいて符号77の曲線となるように、導光板72が構成されている。すなわち、パネル上端での光出力の強さを100%とすると、パネル下端での光出力の強さは200%となっている。このようにして、パネル上部とパネル下部との間での輝度差の発生が抑制されている。

[0051] 以上のように、各フィールドにおいて、前半の期間に映像データの書き込みが行われ、後半の一部の期間に黒書き込みが行われる。また、LED71は、各フィールドの開始時点から4分の1フィールド期間（1.39ミリ秒）が経過した時点から当該フィールドの終了時点まで発光状態となる。このように1フィールド期間毎に黒書き込みが行われるので、各フィールドにおいて前フィールドの表示の影響を受けることがなくなり、混色の発生が防止される。

[0052] <1.4.2 黒書き込み期間とバックライト発光期間との関係>

図10には、連続する2フィールド（先行フィールドおよび後続フィールド）における走査信号の波形、対象LEDのオン／オフの状態、および画素の透過率の変化を示している。なお、 P_1 は1行目の画素を表し、 P_j は（ $m/2$ ）行目の画素を表し、 P_m は m 行目（最終行）の画素を表している。

[0053] 上述したように、パネル下部では透過率が目標値レベルに到達する前に黒書き込みが開始されることが考えられる。例えば、図10の符号91で示すように、最終行の画素 P_m では、黒書き込み期間 T_2 の開始時点には透過率が目標値レベルに到達していない。この点については、上述したように、パネル上部からパネル下部へと向かって液晶パネル800側への光出力が徐々に強くなるように導光板72が構成されているので、パネル上部とパネル下

部との間での輝度差の発生は抑制される。

[0054] 液晶応答時間が2ミリ秒であれば、先行フィールドの黒書き込み期間T2の開始時点から2ミリ秒後すなわち後続フィールドの開始時点から1ミリ秒後には、後続フィールドにおいて未だ映像データの書き込みが行われていない画素では透過率が黒レベルに到達する。透過率が黒レベルに到達していれば、前フィールドの表示の影響は受けないので、対象LEDを発光状態にすることができる。従って、各フィールドにおける黒書き込み期間T2の開始時点から次のフィールドにおけるバックライト発光期間T3の開始時点までの長さが液晶応答時間よりも長くなるように、黒書き込み期間T2とバックライト発光期間T3とが設定される。本実施形態においては、黒書き込み期間T2の開始時点が各フィールドの終了時点から1ミリ秒前の時点であることを考慮して、各フィールドの開始時点から4分の1フィールド期間（1.39ミリ秒）が経過した時点に、対象LEDが発光状態にされる。なお、1行目に着目すると、黒書き込み期間T2の開始時点から十分な時間が経過する前に映像データの書き込みが開始されている。従って、混色の発生をより確実に防止するためには、各フィールドの開始時点から液晶応答時間（ここでは2ミリ秒）が経過した後に対象LEDを発光状態にすることが好ましい。

[0055] なお、本実施形態においては黒書き込み期間T2に対象LEDを発光状態にしているが、本発明はこれに限定されず、黒書き込み期間T2に対象LEDを消灯状態にしても良い。すなわち、各フィールドにおいて、バックライト発光期間T3の終了時点黒書き込み期間T2の開始時点よりも早い時点にしても良い。しかしながら、黒書き込み期間T2に対象LEDを発光状態にしても、そのことに起因して混色が生じることはない。また、画面を高輝度にするためには、バックライト発光期間T3は長い方が好ましい。従って、本実施形態においては、黒書き込み期間T2にも対象LEDを発光状態にしている。

[0056] <1. 4. 3 黒書き込み期間について>

本実施形態においては、映像データの書き込みのために走査信号がオンレベル（ハイレベル）となる期間（１水平走査期間）は数マイクロ秒であるのに対し、黒書き込みのために走査信号がオンレベル（ハイレベル）となる期間（黒書き込み期間 T_2 ）は１ミリ秒に設定されている。この理由について以下に説明する。

[0057] まず、「液晶のステップ応答」について説明する。画素容量 C_6 への書き込みが行われる際、各画素形成部 6 において TFT_6O のオン／オフが行われる。 TFT_6O がオフ状態になると、画素電極 61 に蓄積された電荷は保持される。しかしながら、ごく短時間で液晶の応答が完了するのではないため、 TFT_6O がオン状態からオフ状態に変化した後も、電場によって液晶は応答し続ける。ここで、電荷 Q と容量 C と電圧 V との間には、“ $Q = CV$ ”の関係が成立している。 TFT_6O がオフ状態となった後に液晶が応答すると、電極間の容量 C が変化し、“ $Q = CV$ ”の関係を満たすように電圧 V も変化する。従って、１フィールドだけの書き込みでは、目標とする透過率が得られる程度にまで液晶は応答しない。このため、数フレームかけて液晶が応答するように見える。このように数フレームかけて液晶が応答することを「液晶のステップ応答」という。

[0058] 「液晶のステップ応答」を考慮すると、仮に黒書き込み期間 T_2 の長さが数マイクロ秒に設定されると、たとえ黒書き込み期間 T_2 の開始時点が各フィールドの終了時点の１ミリ秒前に設定されたとしても、全ての画素において透過率が黒レベルにまで到達しない可能性が高くなる。これに関し、 TFT_6O がオン状態で維持されている期間には、容量が変化しても電圧は維持されるため、透過率は目標値（ここでは黒レベル）に近づく。従って、黒書き込み期間 T_2 を長くすれば、各フィールドの終了時点における透過率はより黒レベルに近い値となるので、黒書き込み期間 T_2 終了後の容量の変化が小さくなる。そこで、本実施形態においては、黒書き込み期間 T_2 の長さが１ミリ秒に設定されている。これにより、液晶のステップ応答によることなく、次のフィールドでの表示が行われるまでに各画素における透過率は黒レベ

ルに十分に近づく。このため、混色の発生が効果的に抑制される。

[0059] < 1. 5 効果 >

本実施形態によれば、バックライト光源として、液晶パネル 800 の下側のみに LED 71 が設けられている。また、液晶パネル 800 内に反射壁などは設けられない。このため、表示部 600 を透明にすることが可能である。1 フレーム期間を構成する各フィールドにおいて、前半の期間だけで全ての画素容量 66 への映像データの書き込みが行われ、後半の一部の期間には全ての画素容量 66 への黒書き込み（黒表示用のデータの書き込み）が行われる。また、LED 71 は、各フィールドの開始時点から 4 分の 1 フィールド期間が経過した時点に発光状態となる。すなわち、黒書き込み終了後、画素の透過率が黒レベルに到達するのに十分な時間が経過した後に、LED 71 は発光状態となる。以上より、各フィールドにおいて前フィールドの表示の影響を受けることがなくなり、混色の発生が防止される。例えば、目標表示画像が図 27 に示すような画像であれば、人の目によって視認される画像は、ほぼ図 27 に示すような画像となる。

[0060] 以上のように、本実施形態によれば、背景を透過状態にしつつ画像表示を行うことのできる液晶表示装置において、パネルの 1 辺側にエッジライト型バックライトを備えるという構成を採用しつつ混色を生ずることなくフィールドシーケンシャル駆動を行うことが可能となる。

[0061] ところで、上述したように、液晶に電圧が印加されてから目標とする透過率に到達するまでには数ミリ秒から十数ミリ秒程度の時間を要する。このため、上記第 2 の手法（各フィールドにおいて前半の期間に映像データの書き込みを終了させて各フィールドの後半の期間のみにバックライトを発光させる手法）によれば、バックライトを発光させた時点には前フィールドの影響が残っているので、混色が生じる。液晶応答時間が 2 ミリ秒であれば、最終行の画素で液晶の応答が充分となる時点は、各フィールドの前半終了時点から 2 ミリ秒後となる。1 フィールド期間は 5.56 ミリ秒であるので、最終行の画素で液晶の応答が充分となる時点は各フィールドの開始時点から 4.

78ミリ秒後となる。従って、混色を生ずることなく画像表示を行うためには、各フィールドの終了直前の0.78ミリ秒だけバックライトを発光させる必要がある。しかしながら、バックライト発光期間がこのような短い期間であれば、十分な輝度の表示を行うためには、きわめて強い発光力を有する光源が必要となる。また、視認画像（人の目によって視認される画像）が許容できるレベルとなるように、液晶がある程度応答した時点でバックライトを発光させることによりバックライト発光期間を長くすることも考えられる。しかしながら、この場合でも、バックライト発光期間は長くて1.39ミリ秒（各フィールドの最後の4分の1の期間）程度と見込まれる。この点、本実施形態においては、十分な長さ（4.17ミリ秒）のバックライト発光期間T3を確保することができるので、色純度を低下させることなく良好な表示品位が得られる。また、本実施形態においては、黒書き込み期間T2の長さを1ミリ秒に設定することによって（液晶応答時間が2ミリ秒であると仮定している。）、液晶のステップ応答によることなく、次のフィールドでの表示が行われるまでに各画素における透過率は黒レベルに十分に近づく。従って、混色の発生が効果的に抑制される。

[0062] <1.6 変形例>

上記第1の実施形態においては、1フレーム期間は赤色画面、緑色画面、および青色画面をそれぞれ表示する3つのフィールドによって構成されていた。しかしながら、本発明はこれに限定されない。以下、1フレーム期間の構成についての変形例を説明する。

[0063] <1.6.1 第1の変形例>

全体構成、ゲートドライバ400の構成、およびバックライト700の構成については、上記第1の実施形態（図1～図7を参照）とほぼ同様であるので、上記第1の実施形態と異なる点についてのみ説明する。フレームレート変換部100（図2参照）には60Hzの入力画像信号DINが与えられ、480Hzのデータが目標画像データDATとしてフレームレート変換部100から出力される。但し、上記第1の実施形態と同様、1フレーム期間

を構成する各フィールドにおいて前半の期間（１フィールドの２分の１の長さの期間）だけで映像データの書き込みが行われる。従って、本変形例においては、液晶パネルの駆動周波数は４８０Ｈｚとなるが、１秒間に現れるフィールドの数は２４０となる。

[0064] 図１１は、本変形例における１フレーム期間の構成を示す図である。図１１に示すように、１フレーム期間は、４つのフィールド（第１～第４フィールド）で構成されている。なお、本変形例においては、１フレーム期間は１６．７ミリ秒であって、１フィールド期間は約４．１８ミリ秒である。第１フィールドは、赤色画面用の書き込み（充電）および赤色画面の表示が行われるフィールドである。第２フィールドは、緑色画面用の書き込みおよび緑色画面の表示が行われるフィールドである。第３フィールドは、青色画面用の書き込みおよび青色画面の表示が行われるフィールドである。第４フィールドは、白色画面用の書き込みおよび白色画面の表示が行われるフィールドである。これら４つのフィールドにおいて、上記第１の実施形態と同様にして、映像データ書き込み期間Ｔ１、黒書き込み期間Ｔ２、およびバックライト発光期間Ｔ３が設けられている。ところで、第４フィールドのバックライト発光期間Ｔ３には、ＲＧＢ全ての色のＬＥＤ７１が発光状態とされる。すなわち、赤色のＬＥＤ７１（Ｒ）、緑色のＬＥＤ７１（Ｇ）、および青色のＬＥＤ７１（Ｂ）を発光状態にすることによって、白色光が液晶パネル８００に照射される。

[0065] 本変形例によれば、赤色のＬＥＤ７１（Ｒ）、緑色のＬＥＤ７１（Ｇ）、および青色のＬＥＤ７１（Ｂ）が順次に発光状態とされた後、第４フィールドにはそれら全ての色のＬＥＤ７１が発光状態とされる。このため、上記第１の実施形態と同様の効果に加えて、動画表示の際の色割れの発生を抑制することができるという効果が得られる。

[0066] ＜１．６．２ 第２の変形例＞

全体構成、ゲートドライバ４００の構成、およびバックライト７００の構成については、上記第１の実施形態（図１～図７を参照）と同様であるので

、説明を省略する。

[0067] 図12は、本変形例における1フレーム期間の構成を示す図である。図12に示すように、1フレーム期間は、上記第1の実施形態と同様、3つのフィールド（第1～第3フィールド）で構成されている。但し、本変形例においては、各フィールドにおいて、複数の色のLED71が発光状態とされる。各フィールドで発光状態とされるLED71の色は、目標表示画像に依存する。なお、複数の色のLED71が発光状態とされる4つ以上のフィールドで1フレーム期間が構成されている場合にも本発明を適用することができる。

[0068] 本変形例によれば、各フィールドにおいて複数の色のLED71が発光状態となる。このため、上記第1の実施形態と同様の効果に加えて、動画表示の際の色割れの発生を効果的に抑制することができるという効果が得られる。

[0069] <2. 第2の実施形態>

上記第1の実施形態においては、360Hzの駆動周波数で液晶表示装置が動作可能であることを前提としていた。しかしながら、書き込み期間の不足に起因して十分な表示品位が得られないこともある。そこで、本実施形態においては、映像データの書き込みを3行ずつ行う構成を採用することによって、各フィールドの前半の期間だけで全ての画素容量66への映像データの書き込みを行うことを実現している。なお、映像データの書き込みを2行ずつ行う構成や映像データの書き込みを4行以上ずつ行う構成についても本発明を適用することができる。

[0070] <2. 1 構成>

全体構成およびバックライト700の構成については、上記第1の実施形態（図2および図4～図7を参照）と同様であるので、説明を省略する。

[0071] <2. 1. 1 表示部内の構成>

図13は、本実施形態における表示部600内の構成を示す図である。図13に示すように、本実施形態においては、各列につき3本のソースバスラ

インが設けられている。i を 1 から n までの整数として、i 列目には、符号 $SLi a$ 、 $SLi b$ 、および $SLi c$ で示す 3 本のソースバスラインが設けられている。1 行目の画素形成部 6 はソースバスライン $SLi a$ に接続され、2 行目の画素形成部 6 はソースバスライン $SLi b$ に接続され、3 行目の画素形成部 6 はソースバスライン $SLi c$ に接続されている。4 行目以降については、1 行目から 3 行目までと同様の接続関係が 3 行ずつ繰り返されている。

[0072] <2. 1. 2 ゲートドライバの構成>

図 14 は、本実施形態におけるゲートドライバ 400 の概略構成を示すブロック図である。このゲートドライバ 400 は、 $(m/3)$ 個のフリップフロップ回路 41 からなるシフトレジスタ 410 と黒書き込みを制御するための黒書き込み制御部 420 とによって構成されている。黒書き込み制御部 420 には、シフトレジスタ 410 内のフリップフロップ回路 41 と 1 対 1 で対応するように、 $(m/3)$ 個の OR 回路 42 が設けられている。OR 回路 42 には、フリップフロップ回路 41 からの出力信号と黒書き込み制御信号 GBL とが入力される。また、OR 回路 42 からの出力信号は、走査信号としてゲートバスライン GL に与えられる。

[0073] 本実施形態におけるゲートドライバ 400 は、1 つの OR 回路 42 からの出力信号が 3 本のゲートバスライン GL に与えられるように構成されている。例えば、3 段目のフリップフロップ回路 41 に対応して設けられている OR 回路 42 からの出力信号は、3 本のゲートバスライン $GL7 \sim GL9$ に与えられる。以上のような構成のゲートドライバ 400 に、上記第 1 の実施形態と同様に、ゲートスタートパルス信号 GSP 、ゲートクロック信号 GCK 、および黒書き込み制御信号 GBL が与えられる。これにより、各フィールドの前半の期間には、m 本のゲートバスライン $GL1 \sim GLm$ に対して 3 本ずつ順次にアクティブな走査信号が印加される。また、各フィールドの後半の一部の期間には、m 本のゲートバスライン $GL1 \sim GLm$ に一斉にアクティブな走査信号が印加される。

[0074] <2. 1. 3 ソースドライバの構成>

図15は、本実施形態におけるソースドライバ300の概略構成を示すブロック図である。このソースドライバ300は、 n 個のフリップフロップ回路31からなるシフトレジスタ310と、サンプリングパルスに基づいてデジタル映像信号DVをサンプリングするための($n \times 3$)個のサンプリング回路32からなるサンプリング部320と、駆動用映像信号を出力する出力部330とによって構成されている。

[0075] シフトレジスタ310については、ソーススタートパルス信号SSPは1段目のフリップフロップ回路31に与えられ、ソースクロック信号CLKは全てのフリップフロップ回路31に共通的に与えられるように構成されている。シフトレジスタ310の1段目のフリップフロップ回路31にソーススタートパルス信号SSPのパルスが与えられると、ソースクロック信号CLKに基づき、ソーススタートパルス信号SSPに含まれるパルスが1段目のフリップフロップ回路31から n 段目のフリップフロップ回路31へと順次に転送される。そして、このパルスの転送に応じて、1～ m 段目のフリップフロップ回路31から順次にサンプリングパルスSAM1～SAM n が出力される。

[0076] サンプリング部320には、デジタル映像信号DVとサンプリングパルスSAM1～SAM n とが与えられる。なお、図15では、ソースバスラインSLi aに対応するデジタル映像信号には符号DV aを付し、ソースバスラインSLi bに対応するデジタル映像信号には符号DV bを付し、ソースバスラインSLi cに対応するデジタル映像信号には符号DV cを付している。サンプリング回路32では、サンプリングパルスに基づいて、デジタル映像信号DVのサンプリングが行われる。本実施形態においては、シフトレジスタ310から1つのサンプリングパルスが出力される毎に、サンプリング部320で3つのデジタル映像信号DV a, DV b, およびDV cがサンプリングされる。従って、1～ m 段目のフリップフロップ回路31からサンプリングパルスSAM1～SAM n が出力されることによって、3行分のデジ

タル映像信号DVが保持される。そして、出力部330では、ラッチストローブ信号LSのパルスが発生するタイミングで、上記保持されたデジタル映像信号DVがアナログ電圧に変換される。その変換されたアナログ電圧は、駆動用映像信号として出力部330からソースバスラインSLに一斉に印加される。

[0077] <2. 2 駆動方法>

次に、本実施形態における駆動方法について説明する。1フレーム期間の構成については、上記第1の実施形態（図8参照）と同様であるので、説明を省略する。図16は、本実施形態における駆動方法について説明するためのタイミングチャートである。映像データ書き込み期間T1には、図16に示すようにm本のゲートバスラインGL1～GLmが3本ずつ順次に駆動され、これに対応して、映像データとしての駆動用映像信号が $(n \times 3)$ 本のソースバスラインSLに印加される。これにより、本実施形態においては、映像データ書き込み期間（各フィールドの開始時点から2分の1フィールド期間が経過するまでの期間）T1に、3行ずつ映像データの書き込みが行われる。このようにして、各フィールドにおいて、前半の期間だけで表示部600内の全ての画素容量66への映像データの書き込みが終了する。また、上記第1の実施形態と同様、黒書き込み期間（各フィールドの最後の数ミリ秒の期間）T2には、全ての画素について、黒色を表示させるためのデータ（黒電圧）の書き込みが行われ、バックライト発光期間（各フィールドの開始時点から4分の1フィールド期間が経過した時点から各フィールドの終了時点までの期間）T3には、LEDドライバ500が対象LEDを発光状態にする。

[0078] <2. 3 効果>

上記第1の実施形態と同様、本実施形態においても、1フレーム期間を構成する各フィールドにおいて、前半の期間だけで映像データの書き込みが行われ、後半の一部の期間に黒書き込みが行われる。また、LED71は、各フィールドの開始時点から4分の1フィールド期間が経過した時点に発光状

態となる。すなわち、黒書き込み終了後、画素の透過率が黒レベルに到達するのに十分な時間が経過した後に、LED71は発光状態となる。以上より、各フィールドにおいて前フィールドの表示の影響を受けることがなくなり、混色の発生が防止される。また、本実施形態においては、映像データの書き込みが3行ずつ行われることから、充電不足に起因する表示品位の低下が防止される。

[0079] 以上のように、本実施形態によれば、背景を透過状態にしつつ画像表示を行うことのできる液晶表示装置において、パネルの1辺側にエッジライト型バックライトを備えるという構成を採用しつつ表示品位の低下や混色を生ずることなくフィールドシーケンシャル駆動を行うことが可能となる。

[0080] なお、Nを2以上の整数として、各列につきN本のソースバスラインを設けて、N行ずつ映像データの書き込みが行われるようにすることができる。これに関し、同時に映像データの書き込みを行う行数を多くするほど、1列当たりのソースバスラインの本数が多くなるので、パネルの開口率が低下する。従って、充電不足とならない程度で、同時に映像データの書き込みを行う行数をできるだけ少なくすることが好ましい。これにより、パネルの開口率の低下が抑制される。

[0081] <2. 4 変形例>

上記第2の実施形態においては、パネル上部側からパネル下部側に向かって3行ずつ映像データの書き込みが行われる構成であったが、本発明はこれに限定されない。パネルを論理的に3つの領域に分割して、それら3つの領域で同時並行的に映像データの書き込みが行われるようにしても良い。この構成について、以下に説明する。

[0082] 図17は、本変形例における表示部600内の構成を示す図である。図17に示すように、本実施形態においても、各列につき3本のソースバスラインが設けられている。但し、画素形成部6とソースバスラインSLとの接続関係が上記第2の実施形態とは異なっている。詳しくは、 $k = (m / 3)$ として、ソースバスラインSLiaは1～k行目の画素形成部6に接続され、

ソースバスライン $SLib$ は $(k+1) \sim 2k$ 行目の画素形成部 6 に接続され、ソースバスライン $SLic$ は $(2k+1) \sim m$ 行目の画素形成部 6 に接続されている。なお、以下においては、 $1 \sim k$ 行目の領域のことを「領域 A」といい、 $(k+1) \sim 2k$ 行目の領域のことを「領域 B」といい、 $(2k+1) \sim m$ 行目の領域のことを「領域 C」という。なお、領域 A および領域 C は第 1 領域に相当し、領域 B は第 2 領域に相当する。

[0083] 図 18 は、本変形例におけるゲートドライバ 400 の概略構成を示すブロック図である。本変形例においては、3 つの領域（領域 A、領域 B、および領域 C）での同時並行的な映像データの書き込みが可能となるよう、領域 A に対応する第 1 シフトレジスタ 410 (1) と領域 B に対応する第 2 シフトレジスタ 410 (2) と領域 C に対応する第 3 シフトレジスタ 410 (3) とがゲートドライバ 400 内に設けられている。ゲートスタートパルス信号 GSP は、1 行目に対応するフリップフロップ回路 41 と $2k$ 行目に対応するフリップフロップ回路 41 と $(2k+1)$ 行目に対応するフリップフロップ回路 41 に与えられる。なお、1 行目に対応するフリップフロップ回路 41 は第 1 シフトレジスタ 410 (1) に含まれ、 $2k$ 行目に対応するフリップフロップ回路 41 は第 2 シフトレジスタ 410 (2) に含まれ、 $(2k+1)$ 行目に対応するフリップフロップ回路 41 は第 3 シフトレジスタ 410 (3) に含まれている。

[0084] 表示部 600 およびゲートドライバ 400 が以上のように構成されているので、本変形例においては、映像データ書き込み期間 $T1$ には図 19 に示すようにゲートバスライン $GL1 \sim GLm$ が駆動される。すなわち、映像データ書き込み期間 $T1$ には、領域 A および領域 C ではパネル上部側からパネル下部側に向かって 1 行ずつ順次に映像データの書き込みが行われ、領域 B ではパネル下部側からパネル上部側に向かって 1 行ずつ順次に映像データの書き込みが行われる。また、それらの映像データの書き込みは、3 つの領域（領域 A、領域 B、および領域 C）で同時並行的に行われる。

[0085] ところで、本変形例においては、領域 A および領域 C ではパネル下部側に

近づくにつれて透過率が小さくなり、領域Bではパネル上部側に近づくにつれて透過率が小さくなる。そこで、本変形例においては、導光板72から液晶パネル800側への光出力が図20に示すグラフにおいて符号78の曲線となるように、導光板72が構成されている。これにより、パネル内での輝度差の発生が抑制されている。

[0086] なお、上記説明では論理的に3つの領域にパネルを分割しているが、論理的に2つの領域あるいは4つ以上の領域にパネルを分割しても良い。詳しくは、分割数に関わらず、表示部600内の領域を、第1領域として定義される領域と第2領域として定義される領域とが交互に現れるように複数の領域に論理的に分割することができる。そして、導光板72を以下のように構成して、映像データの書き込みおよび黒書き込みが以下のように行われるようにすれば良い。第1領域においては各色のLED71を発光状態にした場合に液晶パネル800の上端から下端に近づくにつれて液晶パネル800に与えられる光の強さが徐々に高くなるように、かつ、第2領域においては各色のLED71を発光状態にした場合に液晶パネル800の下端から上端に近づくにつれて液晶パネル800に与えられる光の強さが徐々に高くなるように、導光板72を構成する。映像データの書き込みについては、第1領域においてはパネル上部側からパネル下部側に向かって複数行ずつ順次に行われ、第2領域においてはパネル下部側からパネル上部側に向かって複数行ずつ順次に行われるようにする。黒書き込みについては、全ての行で同じタイミングで行われるようにする。

[0087] 以上のような構成によっても、映像データの書き込み期間を十分に確保しつつ、上記第1の実施形態と同様の効果を得ることが可能となる。すなわち、背景を透過状態にしつつ画像表示を行うことのできる液晶表示装置において、パネルの1辺側にエッジライト型バックライトを備えるという構成を採用しつつ表示品位の低下や混色を生ずることなくフィールドシーケンシャル駆動を行うことが可能となる。

[0088] <3. 第3の実施形態>

<3. 1 全体構成およびバックライトの構成>

全体構成およびバックライト700の構成については、上記第1の実施形態（図2および図4～図6を参照）とほぼ同様であるので、上記第1の実施形態と異なる点についてのみ説明する。フレームレート変換部100には60Hzの入力画像信号DINが与えられ、540Hzのデータが目標画像データDATとしてフレームレート変換部100から出力される。但し、後述するように、本実施形態においては、各フィールドの開始時点から3分の1フィールド期間が経過するまでの期間だけで映像データの書き込みが行われる。従って、本実施形態においては、液晶パネルの駆動周波数は540Hzとなるが、1秒間に現れるフィールドの数は180となる。また、本実施形態においては、上記第1の実施形態において信号処理回路200からゲートドライバ400に与えられていた黒書き込み制御信号GBLが不要となる。バックライト700内の導光板72は、上記第1の実施形態とは異なり、液晶パネル800側への光出力が全体的に一樣となるように構成されている（図21参照）。

[0089] <3. 2 ゲートドライバの構成>

図22は、本実施形態におけるゲートドライバ400の構成を示す概略図である。本実施形態におけるゲートドライバ400は、一般的な構成のゲートドライバと同様に、m個のフリップフロップ回路41からなるシフトレジスタ410によって構成されている。また、このゲートドライバ400には黒書き込み制御部420は設けられていない。なお、ソースドライバ300については、公知の構成を採用することができる。

[0090] <3. 3 駆動方法>

次に、本実施形態における駆動方法について説明する。本実施形態においては、各フィールドの開始時点から3分の1フィールド期間が経過するまでの期間が映像データ書き込み期間T1とされる。また、上述した構成のゲートドライバ400に対して、図23に示すような波形のゲートスタートパルス信号GSPが与えられる。図23において、符号92で示すパルスは映像

データ書き込み用のパルスであり、符号 93 で示すパルスは黒書き込み用のパルスである。これにより、本実施形態においては、図 24 に示すようにゲートバスライン GL1 ~ GLm が駆動される。なお、対象 LED のオン／オフは上記第 1 の実施形態と同様に制御される。

[0091] 図 24 から把握されるように、本実施形態においては、黒書き込みは、パネル上部側からパネル下部側に向かって 1 行ずつ順次に行われる。このため、上記第 1 の実施形態とは異なり、パネル上部とパネル下部とで透過率が異なることはない。従って、上述したように、導光板 72 から液晶パネル 80 側への光出力が全体的に一樣となるように、導光板 72 が構成されている（図 21 参照）。

[0092] 以上のようにして、本実施形態においては、各フィールドの開始時点から 3 分の 1 フィールド期間が経過するまでの期間だけで映像データの書き込みが行われ、後半の一部の期間に黒書き込みが行われる。また、対象 LED は、各フィールドの開始時点から所定期間が経過した時点から当該フィールドの終了時点まで発光状態となる。なお、この所定期間は、画素の透過率が黒レベルに到達するのに十分な長さの時間に設定される。このようにして、本実施形態においても、フィールドシーケンシャル駆動を行う液晶表示装置において、1 フィールド期間毎に黒書き込みが行われる。

[0093] <3.4 効果>

本実施形態においても、上記第 1 の実施形態と同様、各フィールドにおいて前フィールドの表示の影響を受けることがなくなり、混色の発生が防止される。すなわち、背景を透過状態にしつつ画像表示を行うことのできる液晶表示装置において、パネルの 1 辺側にエッジライト型バックライトを備えるという構成を採用しつつ混色を生ずることなくフィールドシーケンシャル駆動を行うことが可能となる。

[0094] また、本実施形態においては、黒書き込みがパネル上部側からパネル下部側に向かって 1 行ずつ順次に行われるので、パネル上部とパネル下部とで透過率が異なることはない。従って、表示品位の低下が抑制されるとともに、

上記第 1 の実施形態と比較して導光板 7 2 の構成が簡易になる。

[0095] <3. 5 変形例>

上記第 3 の実施形態においては、映像データの書き込みおよび黒書き込みが 1 行ずつ順次に行われているが、本発明はこれに限定されない。上記第 2 の実施形態と同様に映像データの書き込みが複数行ずつ行われる構成とし、かつ、黒書き込みについても複数行ずつ行われる構成とすることもできる。詳しくは、画素マトリクス of 各列につき N 本（N は 2 以上の整数）の映像信号線を設け、画素容量 6 6 への映像データの書き込みが N 行ずつ順次に行われるように、かつ、画素容量 6 6 への黒書き込みが画素容量 6 6 への映像データの書き込みと同じ順序で N 行ずつ順次に行われるように、液晶パネル駆動部（ゲートドライバ 4 0 0 およびソースドライバ 3 0 0）がゲートバスライン G L およびソースバスライン S L を駆動する構成とすることもできる。この場合、ゲートバスライン G L 1 ~ G L m に与えられる走査信号の波形は、例えば図 2 5 に示すようなものとなる。

[0096] 本変形例によれば、画素容量への映像データの書き込みが複数行ずつ行われるので、各画素容量 6 6 への書き込み期間を長くすることが可能となる。これにより、上記第 3 の実施形態と同様の効果が得られるのに加えて、充電不足に起因する表示品位の低下が防止される。

[0097] <4. その他>

本発明は上記各実施形態や上記各変形例に限定されるものではなく、本発明の範囲を逸脱しない限りにおいて種々の変形を施すことができる。例えば、1 フレーム期間の構成は上記各実施形態における構成には限定されない。

[0098] <5. 付記>

本発明に係る液晶表示装置およびその駆動方法として、以下に記す構成が考えられる。

[0099] （付記 1）

複数の映像信号線 S L，複数の走査信号線 G L，および前記複数の映像信号線 S L と前記複数の走査信号線 G L との交差点に対応して設けられ複数行

×複数列の画素マトリクスを形成する複数の画素形成部 6 を含む表示部 6 0 0 に背景を透過状態にしつつ画像を表示することができる液晶パネル 8 0 0 と、前記複数の画素形成部 6 に含まれる複数の画素容量 6 6 への書き込みを行うために前記複数の映像信号線 S L および前記複数の走査信号線 G L を駆動する液晶パネル駆動部 (3 0 0 , 4 0 0) と、前記液晶パネル 8 0 0 の背面側に設けられたバックライト 7 0 0 と、前記バックライト 7 0 0 を駆動するバックライト駆動部 5 0 0 とを備え、1 フレーム期間を複数のフィールドに分割してフィールド毎に異なる色の画面を表示することによってカラー画像の表示を行う液晶表示装置であって、

前記バックライト 7 0 0 は、

前記複数の映像信号線 S L が延びる方向についての前記液晶パネル 8 0 0 の一側部近傍に設けられた、K 色 (K は 3 以上の整数) の光源を含む複数の光源 7 1 と、

前記複数の光源 7 1 から出射された光を前記液晶パネル 8 0 0 に導くための導光板 7 2 と

を有し、

前記液晶パネル駆動部 (3 0 0 , 4 0 0) は、前記複数の画素容量 6 6 への映像データの書き込みが各フィールドの前半の期間に行われるように、かつ、前記複数の画素容量 6 6 への黒表示用のデータの書き込みが各フィールドの後半の一部の期間に行われるように、前記複数の映像信号線 S L および前記複数の走査信号線 G L を駆動し、

各フィールドに対応する色の画面を表示するために発光状態とされるべき光源 7 1 を対象光源と定義したとき、前記バックライト駆動部 5 0 0 は、各フィールドの開始時点から各フィールドの前半に含まれる第 1 時点までの期間には前記対象光源を消灯状態で維持し、前記第 1 時点から各フィールドの後半に含まれる第 2 時点までの期間には前記対象光源を発光状態で維持し、

各フィールドにおいて黒表示用のデータの書き込みが開始される時点である第 3 時点から次のフィールドにおける前記第 1 時点までの期間の長さが液

晶応答時間よりも長くなるように、前記第 1 時点および前記第 3 時点が設定されていることを特徴とする、液晶表示装置。

[0100] このような構成によれば、1 フレーム期間を構成する各フィールドにおいて、前半の期間だけで全ての画素容量 6 6 への映像データの書き込みが行われ、後半の一部の期間には全ての画素容量 6 6 への黒表示用のデータの書き込みが行われる。また、黒表示用のデータの書き込み開始後、十分な時間が経過した後に、光源 7 1 は発光状態となる。従って、各フィールドにおいて前フィールドの表示の影響を受けることがなくなり、混色の発生が防止される。ここで、光源 7 1 は、液晶パネル 8 0 0 の一側部に設けられている。以上より、背景を透過状態にしつつ画像表示を行うことのできる液晶表示装置において、パネルの 1 辺側にエッジライト型バックライトを備えるという構成を採用しつつ混色を生ずることなくフィールドシーケンシャル駆動を行うことが可能となる。

[0101] (付記 2)

前記複数の映像信号線 S L が延びる方向についての前記液晶パネル 8 0 0 の一側部、他側部をそれぞれ第 1 側部、第 2 側部と定義したとき、前記導光板 7 2 は、各色の光源 7 1 を発光状態にした場合に前記第 2 側部から前記第 1 側部に近づくにつれて前記液晶パネル 8 0 0 に与えられる光の強さが徐々に高くなるように構成され、

前記液晶パネル駆動部 (3 0 0, 4 0 0) は、前記複数の画素容量 6 6 への映像データの書き込みが前記第 2 側部から前記第 1 側部に向かって順次に行われるように、かつ、前記複数の画素容量 6 6 への黒表示用のデータの書き込みが前記画素マトリクス全ての行で同じタイミングで行われるように、前記複数の映像信号線 S L および前記複数の走査信号線 G L を駆動することを特徴とする、付記 1 に記載の液晶表示装置。

[0102] このような構成によれば、液晶パネル 8 0 0 の第 2 側部（最初に書き込みが行われる側）から第 1 側部（最後に書き込みが行われる側）に近づくにつれて透過率が小さくなるが、当該第 2 側部から当該第 1 側部に近づくにつれ

て液晶パネル 800 に与えられる光の強さが徐々に高くなるように導光板 72 が構成されている。これにより、液晶パネル 800 上における輝度のばらつきを生ずることなく、付記 1 に記載の構成と同様の効果が得られる。

[0103] (付記 3)

前記画素マトリクス of 各列につき N 本 (N は 2 以上の整数) の映像信号線 SL が設けられ、

前記液晶パネル駆動部 (300, 400) は、前記複数の画素容量 66 への映像データの書き込みが N 行ずつ順次に行われるように、かつ、前記複数の画素容量 66 への黒表示用のデータの書き込みが前記画素マトリクス of 全ての行で同じタイミングで行われるように、前記複数の映像信号線 SL および前記複数の走査信号線 GL を駆動することを特徴とする、付記 1 に記載の液晶表示装置。

[0104] このような構成によれば、画素容量 66 への映像データの書き込みが複数行ずつ行われる。このため、各画素容量 66 への書き込み期間を長くすることが可能となり、充電不足に起因する表示品位の低下が防止される。

[0105] (付記 4)

前記複数の映像信号線 SL が延びる方向についての前記液晶パネル 800 の一側部、他側部をそれぞれ第 1 側部、第 2 側部と定義したとき、前記導光板 72 は、各色の光源 71 を発光状態にした場合に前記第 2 側部から前記第 1 側部に近づくにつれて前記液晶パネル 800 に与えられる光の強さが徐々に高くなるように構成され、

前記複数の画素容量 66 への映像データの書き込みが前記第 2 側部から前記第 1 側部に向かって順次に行われることを特徴とする、付記 3 に記載の液晶表示装置。

[0106] このような構成によれば、比較的簡易な構成で付記 3 に記載の構成と同様の効果を得ることが可能となる。

[0107] (付記 5)

前記表示部 600 内の領域は、第 1 領域として定義される領域と第 2 領域

として定義される領域とが交互に現れるように複数の領域に論理的に分割され、

前記複数の映像信号線 S L が延びる方向についての前記液晶パネル 8 0 0 の一側部、他側部をそれぞれ第 1 側部、第 2 側部と定義したとき、前記導光板 7 2 は、前記第 1 領域においては各色の光源 7 1 を発光状態にした場合に前記第 2 側部から前記第 1 側部に近づくにつれて前記液晶パネル 8 0 0 に与えられる光の強さが徐々に高くなるように、かつ、前記第 2 領域においては各色の光源 7 1 を発光状態にした場合に前記第 1 側部から前記第 2 側部に近づくにつれて前記液晶パネル 8 0 0 に与えられる光の強さが徐々に高くなるように構成され、

前記第 1 領域においては、前記複数の画素容量 6 6 への映像データの書き込みが前記第 2 側部から前記第 1 側部に向かって順次に行われ、前記第 2 領域においては、前記複数の画素容量 6 6 への映像データの書き込みが前記第 1 側部から前記第 2 側部に向かって順次に行われることを特徴とする、付記 3 に記載の液晶表示装置。

[0108] このような構成によれば、表示部 6 0 0 内の領域を複数の領域に論理的に分割するという構成で付記 3 に記載の構成と同様の効果を得ることが可能となる。

[0109] (付記 6)

前記導光板 7 2 は、前記液晶パネル 8 0 0 に与えられる光の強さが前記表示部 6 0 0 の全体で一様となるように構成され、

前記液晶パネル駆動部 (3 0 0, 4 0 0) は、前記複数の画素容量 6 6 への映像データの書き込みが順次に行われるように、かつ、前記複数の画素容量 6 6 への黒表示用のデータの書き込みが前記複数の画素容量 6 6 への映像データの書き込みと同じ順序で順次に行われるように、前記複数の映像信号線 S L および前記複数の走査信号線 G L を駆動することを特徴とする、付記 1 に記載の液晶表示装置。

[0110] このような構成によれば、画素容量 6 6 への映像データの書き込みと同じ

順序で、画素容量 66 への黒表示用のデータの書き込みが順次に行われる。
このため、パネル上部とパネル下部とで透過率が異なることはない。従って、表示品位の低下が抑制されるとともに、導光板 72 の構成を複雑化させることなく付記 1 に記載の構成と同様の効果が得られる

[0111] (付記 7)

前記複数の画素容量 66 への映像データの書き込みが各フィールドの開始時点から 3 分の 1 フィールド期間が経過するまでの間に行われることを特徴とする、付記 6 に記載の液晶表示装置。

[0112] このような構成によれば、十分な長さの発光期間が確保されるので、輝度不足を生ずることなく、付記 6 に記載の構成と同様の効果が得られる。

[0113] (付記 8)

前記導光板 72 は、前記液晶パネル 800 に与えられる光の強さが前記表示部 600 の全体で一様となるように構成され、

前記画素マトリクス of 各列につき N 本 (N は 2 以上の整数) の映像信号線 SL が設けられ、

前記液晶パネル駆動部 (300, 400) は、前記複数の画素容量 66 への映像データの書き込みが N 行ずつ順次に行われるように、かつ、前記複数の画素容量 66 への黒表示用のデータの書き込みが前記複数の画素容量 66 への映像データの書き込みと同じ順序で N 行ずつ順次に行われるように、前記複数の映像信号線 SL および前記複数の走査信号線 GL を駆動することを特徴とする、付記 1 に記載の液晶表示装置。

[0114] このような構成によれば、画素容量 66 への映像データの書き込みが複数行ずつ行われるので、各画素容量 66 への書き込み期間を長くすることが可能となる。これにより、付記 1 に記載の構成と同様の効果が得られるのに加えて、充電不足に起因する表示品位の低下が防止される。

[0115] (付記 9)

前記第 1 時点は、各フィールドの開始時点から 4 分の 1 フィールド期間が経過した時点であって、

前記第2時点は、各フィールドの終了時点であることを特徴とする、付記1に記載の液晶表示装置。

[0116] このような構成によれば、十分な長さの期間、光源71は発光状態で維持される。このため、輝度不足を生ずることなく、付記1に記載の構成と同様の効果が得られる。

[0117] (付記10)

前記複数の画素容量66への黒表示用のデータの書き込みが行われる期間の長さが少なくとも1ミリ秒に設定されていることを特徴とする、付記1に記載の液晶表示装置。

[0118] このような構成によれば、液晶のステップ応答によることなく、次のフィールドでの表示が行われるまでに各画素における透過率は黒レベルに十分に近づく。このため、混色の発生が効果的に抑制される。

[0119] (付記11)

各フィールドの開始時点から前記第1時点までの期間の長さが液晶応答時間よりも長くなるように前記第1時点が設定されていることを特徴とする、付記1に記載の液晶表示装置。

[0120] このような構成によれば、各フィールドの開始時点から液晶応答時間が経過するまでの期間には、光源71が消灯状態とされる。このため、混色の発生が確実に防止される。

[0121] (付記12)

各フィールドにおいて、前記第2時点は前記第3時点よりも早い時点であることを特徴とする、付記1に記載の液晶表示装置。

[0122] このような構成によれば、黒表示用のデータの書き込みが行われる期間には、光源71が消灯状態とされる。このため、消費電力が低減される。

[0123] (付記13)

前記K色の光源71は、赤色の光源71(R)、緑色の光源71(G)、および青色の光源71(B)からなる3色の光源であることを特徴とする、付記1に記載の液晶表示装置。

[0124] このような構成によれば、一般的な光源 7 1 を用いて付記 1 に記載の構成と同様の効果が得られる。

[0125] (付記 1 4)

1 フレーム期間は、赤色の画面に対応するフィールド、緑色の画面に対応するフィールド、および青色の画面に対応するフィールドからなる 3 つのフィールドによって構成され、

前記バックライト駆動部は、

前記赤色の画面を表示する際、前記赤色の光源 7 1 (R) を発光状態とし、

前記緑色の画面を表示する際、前記緑色の光源 7 1 (G) を発光状態とし、

前記青色の画面を表示する際、前記青色の光源 7 1 (B) を発光状態とすることを特徴とする、付記 1 3 に記載の液晶表示装置。

[0126] このような構成によれば、一般的な 1 フレーム期間の構成で付記 1 に記載の構成と同様の効果が得られる。

[0127] (付記 1 5)

1 フレーム期間は、赤色の画面に対応するフィールド、緑色の画面に対応するフィールド、青色の画面に対応するフィールド、および白色の画面に対応するフィールドからなる 4 つのフィールドによって構成され、

前記バックライト駆動部は、

前記赤色の画面を表示する際、前記赤色の光源 7 1 (R) を発光状態とし、

前記緑色の画面を表示する際、前記緑色の光源 7 1 (G) を発光状態とし、

前記青色の画面を表示する際、前記青色の光源 7 1 (B) を発光状態とし、

前記白色の画面を表示する際、前記赤色の光源 7 1 (R) と前記緑色の光源 7 1 (G) と前記青色の光源 7 1 (B) とを発光状態とすることを特徴

とする、付記 1 3 に記載の液晶表示装置。

[0128] このような構成によれば、1 フレーム期間は、3 原色のそれぞれの色の画面に対応する 3 つのフィールドと白色の画面に対応するフィールドとによって構成されている。そして、例えば、赤色の光源 7 1 (R)，緑色の光源 7 1 (G)，および青色の光源 7 1 (B) が順次に発光状態とされた後、それら全ての色の光源 7 1 が発光状態とされる。このため、付記 1 に記載の構成と同様の効果に加えて、動画表示の際の色割れの発生を抑制することができるという効果が得られる。

[0129] (付記 1 6)

前記バックライト駆動部 5 0 0 は、各フィールドに対応する色の画面を表示するために、各フィールドにおいて複数の色の光源 7 1 を発光状態とすることを特徴とする、付記 1 に記載の液晶表示装置。

[0130] このような構成によれば、1 フレーム期間を構成する各フィールドにおいて、複数の色の光源 7 1 が発光状態となる。このため、付記 1 に記載の構成と同様の効果に加えて、動画表示の際の色割れの発生を効果的に抑制することができるという効果が得られる。

[0131] (付記 1 7)

各画素形成部 6 には、制御端子と 2 つの導通端子とを有し各画素容量 6 6 への書き込みを制御するためのスイッチング素子として、対応する走査信号線 G L に前記制御端子が接続され、対応する映像信号線 S L に前記 2 つの導通端子のうちの一方が接続され、酸化物半導体によりチャネル層が形成された薄膜トランジスタ 6 0 が含まれていることを特徴とする、付記 1 に記載の液晶表示装置。

[0132] このような構成によれば、液晶パネル 8 0 0 内に設けられる薄膜トランジスタ 6 0 として、チャネル層が酸化物半導体により形成された薄膜トランジスタが用いられる。このため、高精細化や低消費電力化の効果が得られるのに加えて、従来よりも書き込み速度を高めることができる。

[0133] (付記 1 8)

前記酸化物半導体は、インジウム（I n），ガリウム（G a），亜鉛（Z n），および酸素（O）を主成分とする酸化インジウムガリウム亜鉛であることを特徴とする、付記 1 7 に記載の液晶表示装置。

[0134] このような構成によれば、チャネル層を形成する酸化物半導体として酸化インジウムガリウム亜鉛を用いることにより、付記 1 7 に記載の構成で得られる効果を確実に達成することができる。

[0135] （付記 1 9）

複数の映像信号線 S L，複数の走査信号線 G L，および前記複数の映像信号線 S L と前記複数の走査信号線 G L との交差点に対応して設けられ複数行×複数列の画素マトリクスを形成する複数の画素形成部 6 を含む表示部 6 0 0 に背景を透過状態にしつつ画像を表示することができる液晶パネル 8 0 0 と、前記液晶パネル 8 0 0 の背面側に設けられたバックライト 7 0 0 とを備え、1 フレーム期間を複数のフィールドに分割してフィールド毎に異なる色の画面を表示することによってカラー画像の表示を行う液晶表示装置の駆動方法であって、

前記複数の画素形成部 6 に含まれる複数の画素容量 6 6 への書き込みを行うために前記複数の映像信号線 S L および前記複数の走査信号線 G L を駆動する液晶パネル駆動ステップと、

前記バックライト 7 0 0 を駆動するバックライト駆動ステップとを含み、

前記バックライト 7 0 0 は、

前記複数の映像信号線 S L が延びる方向についての前記液晶パネル 8 0 0 の一側部近傍に設けられた、K 色（K は 3 以上の整数）の光源を含む複数の光源 7 1 と、

前記複数の光源 7 1 から出射された光を前記液晶パネル 8 0 0 に導くための導光板 7 2 と

を有し、

前記液晶パネル駆動ステップでは、前記複数の画素容量 6 6 への映像デー

タの書き込みが各フィールドの前半の期間に行われるように、かつ、前記複数の画素容量 66 への黒表示用のデータの書き込みが各フィールドの後半の一部の期間に行われるように、前記複数の映像信号線 S_L および前記複数の走査信号線 G_L が駆動され、

各フィールドに対応する色の画面を表示するために発光状態とされるべき光源 71 を対象光源と定義したとき、前記バックライト駆動ステップでは、各フィールドの開始時点から各フィールドの前半に含まれる第 1 時点までの期間には前記対象光源が消灯状態で維持され、前記第 1 時点から各フィールドの後半に含まれる第 2 時点までの期間には前記対象光源が発光状態で維持され、

各フィールドにおいて黒表示用のデータの書き込みが開始される時点である第 3 時点から次のフィールドにおける前記第 1 時点までの期間の長さが液晶応答時間よりも長くなるように、前記第 1 時点および前記第 3 時点が設定されていることを特徴とする、駆動方法。

[0136] このような構成によれば、付記 1 に記載の構成と同様の効果を液晶表示装置の駆動方法において奏することができる。

符号の説明

- [0137] 6…画素形成部
66…画素容量
71…LED
72…導光板
73…光拡散粒子
81…額縁
100…フレームレート変換部
200…信号処理回路
300…ソースドライバ
400…ゲートドライバ
500…LEDドライバ

600…表示部

700…バックライト

800…液晶パネル

GL, GL1～GLm…ゲートバスライン

SL, SL1～SLn…ソースバスライン

請求の範囲

[請求項1]

複数の映像信号線、複数の走査信号線、および前記複数の映像信号線と前記複数の走査信号線との交差点に対応して設けられ複数行×複数列の画素マトリクスを形成する複数の画素形成部を含む表示部に背景を透過状態にしつつ画像を表示することができる液晶パネルと、前記複数の画素形成部に含まれる複数の画素容量への書き込みを行うために前記複数の映像信号線および前記複数の走査信号線を駆動する液晶パネル駆動部と、前記液晶パネルの背面側に設けられたバックライトと、前記バックライトを駆動するバックライト駆動部とを備え、1フレーム期間を複数のフィールドに分割してフィールド毎に異なる色の画面を表示することによってカラー画像の表示を行う液晶表示装置であって、

前記バックライトは、

前記複数の映像信号線が延びる方向についての前記液晶パネルの一側部近傍に設けられた、K色（Kは3以上の整数）の光源を含む複数の光源と、

前記複数の光源から出射された光を前記液晶パネルに導くための導光板と

を有し、

前記液晶パネル駆動部は、前記複数の画素容量への映像データの書き込みが各フィールドの前半の期間に行われるように、かつ、前記複数の画素容量への黒表示用のデータの書き込みが各フィールドの後半の一部の期間に行われるように、前記複数の映像信号線および前記複数の走査信号線を駆動し、

各フィールドに対応する色の画面を表示するために発光状態とされるべき光源を対象光源と定義したとき、前記バックライト駆動部は、各フィールドの開始時点から各フィールドの前半に含まれる第1時点までの期間には前記対象光源を消灯状態で維持し、前記第1時点から

各フィールドの後半に含まれる第2時点までの期間には前記対象光源を発光状態で維持し、

各フィールドにおいて黒表示用のデータの書き込みが開始される時点である第3時点から次のフィールドにおける前記第1時点までの期間の長さが液晶応答時間よりも長くなるように、前記第1時点および前記第3時点が設定されていることを特徴とする、液晶表示装置。

[請求項2]

前記複数の映像信号線が延びる方向についての前記液晶パネルの一側部、他側部をそれぞれ第1側部、第2側部と定義したとき、前記導光板は、各色の光源を発光状態にした場合に前記第2側部から前記第1側部に近づくにつれて前記液晶パネルに与えられる光の強さが徐々に高くなるように構成され、

前記液晶パネル駆動部は、前記複数の画素容量への映像データの書き込みが前記第2側部から前記第1側部に向かって順次に行われるように、かつ、前記複数の画素容量への黒表示用のデータの書き込みが前記画素マトリクス全ての行で同じタイミングで行われるように、前記複数の映像信号線および前記複数の走査信号線を駆動することを特徴とする、請求項1に記載の液晶表示装置。

[請求項3]

前記画素マトリクスの各列につきN本（Nは2以上の整数）の映像信号線が設けられ、

前記液晶パネル駆動部は、前記複数の画素容量への映像データの書き込みがN行ずつ順次に行われるように、かつ、前記複数の画素容量への黒表示用のデータの書き込みが前記画素マトリクス全ての行で同じタイミングで行われるように、前記複数の映像信号線および前記複数の走査信号線を駆動することを特徴とする、請求項1に記載の液晶表示装置。

[請求項4]

前記複数の映像信号線が延びる方向についての前記液晶パネルの一側部、他側部をそれぞれ第1側部、第2側部と定義したとき、前記導光板は、各色の光源を発光状態にした場合に前記第2側部から前記第

1 側部に近づくにつれて前記液晶パネルに与えられる光の強さが徐々に高くなるように構成され、

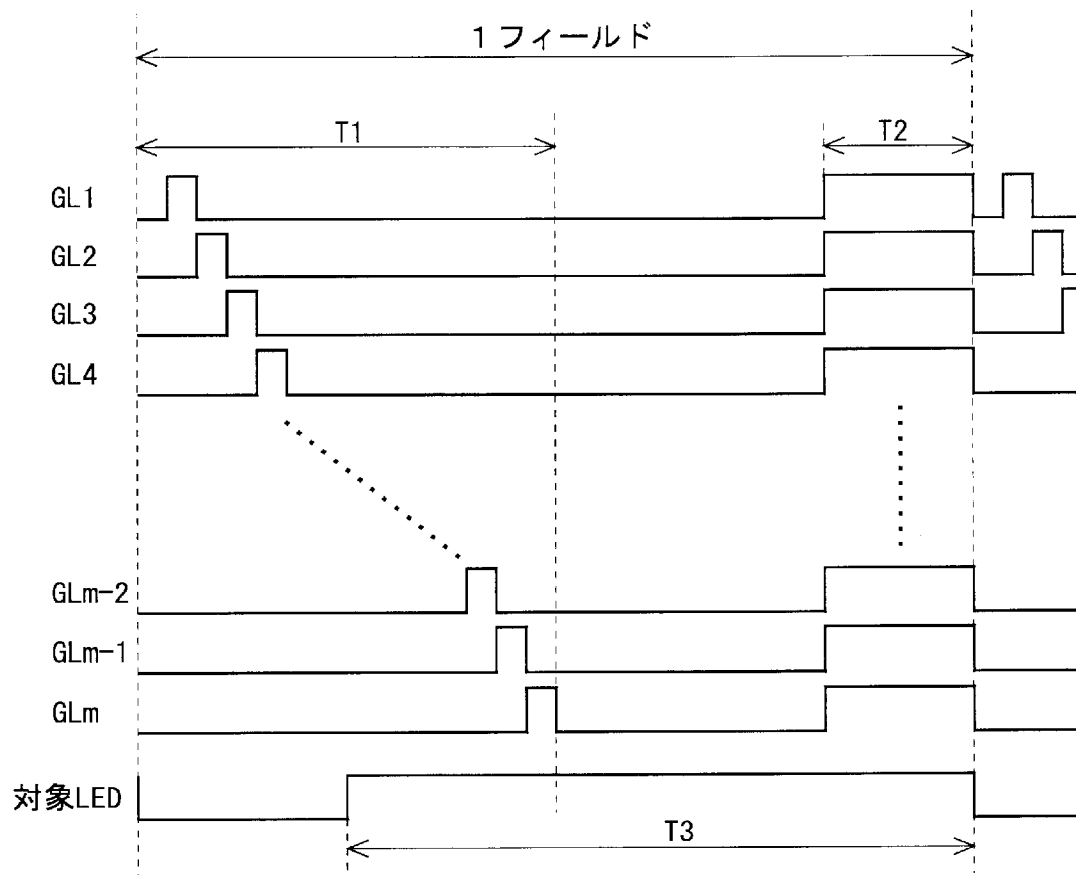
前記複数の画素容量への映像データの書き込みが前記第2側部から前記第1側部に向かって順次に行われることを特徴とする、請求項3に記載の液晶表示装置。

[請求項5]

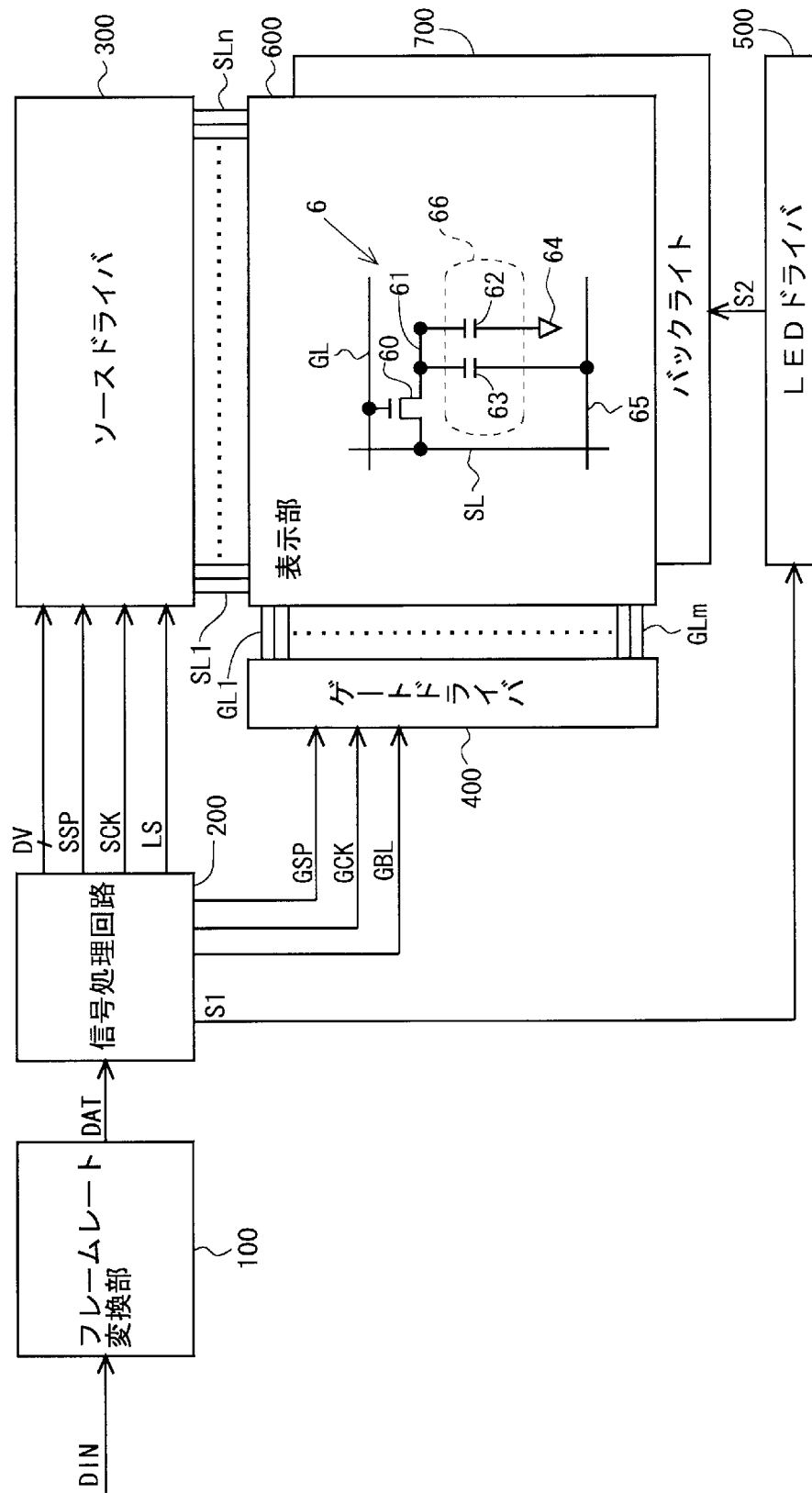
前記導光板は、前記液晶パネルに与えられる光の強さが前記表示部の全体で一様となるように構成され、

前記液晶パネル駆動部は、前記複数の画素容量への映像データの書き込みが順次に行われるように、かつ、前記複数の画素容量への黒表示用のデータの書き込みが前記複数の画素容量への映像データの書き込みと同じ順序で順次に行われるように、前記複数の映像信号線および前記複数の走査信号線を駆動することを特徴とする、請求項1に記載の液晶表示装置。

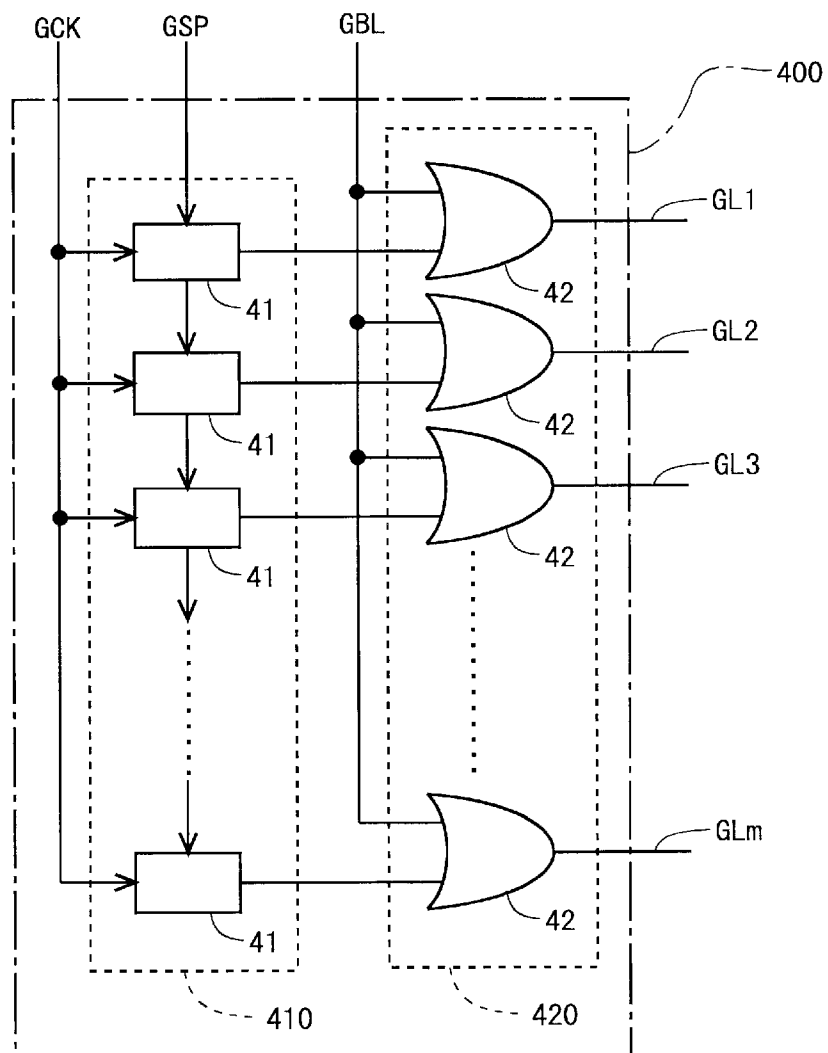
[図1]



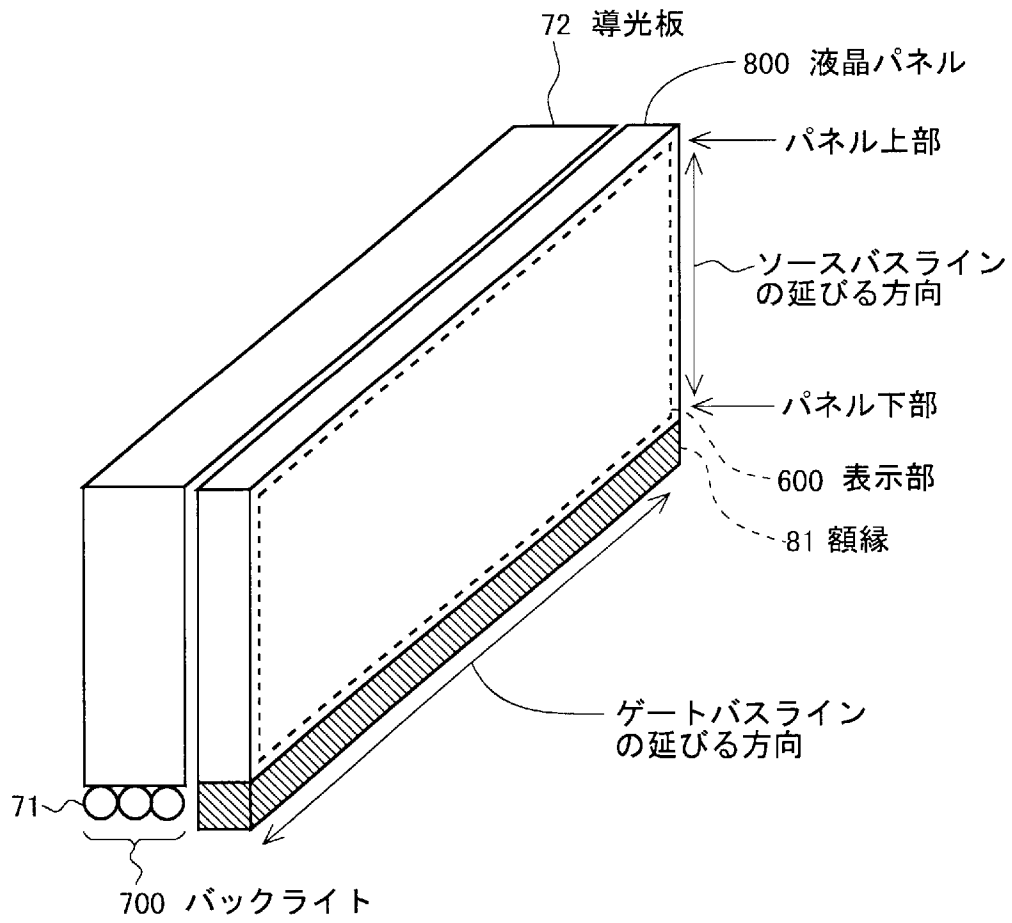
[図2]



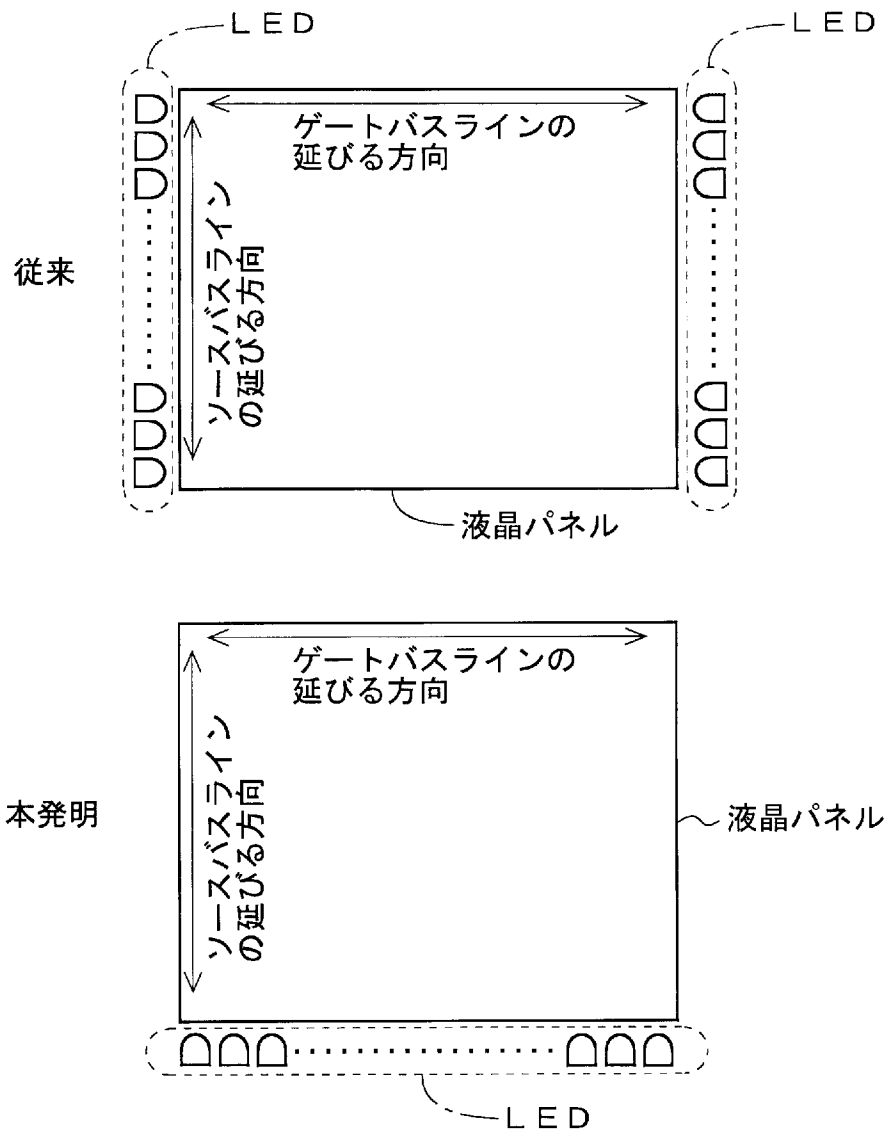
[図3]



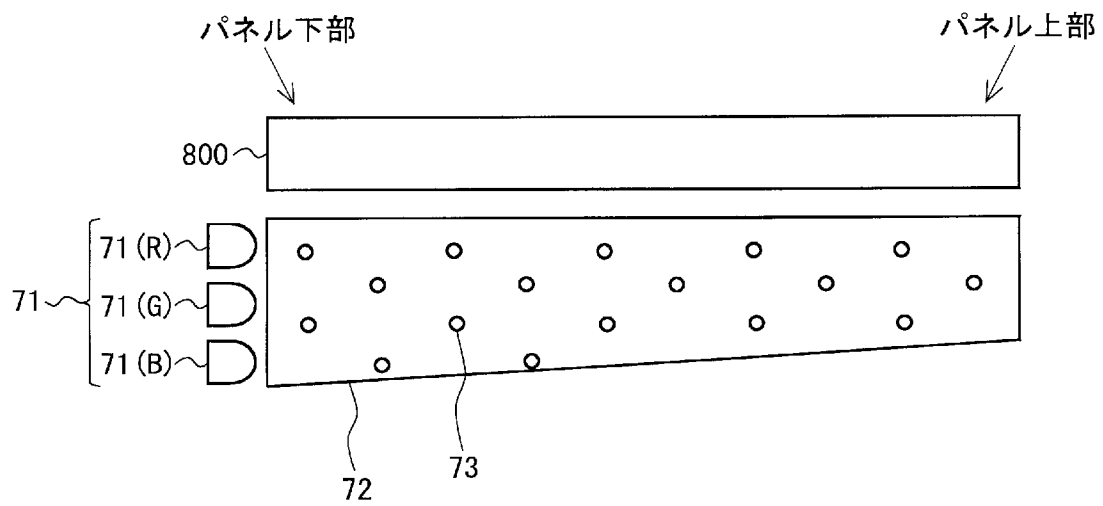
[図4]



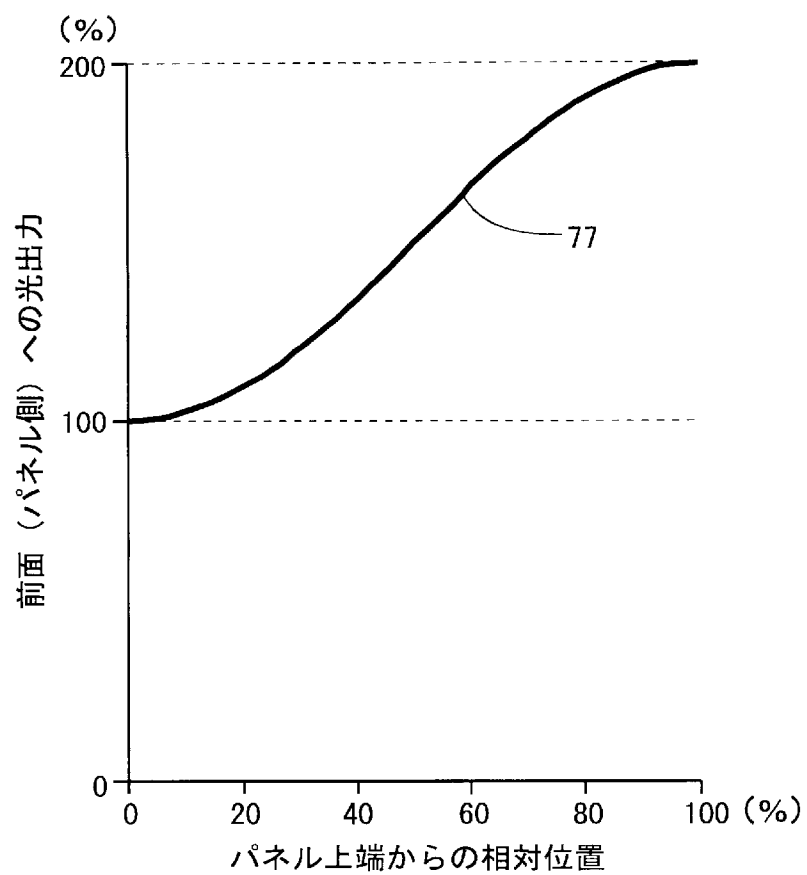
[図5]



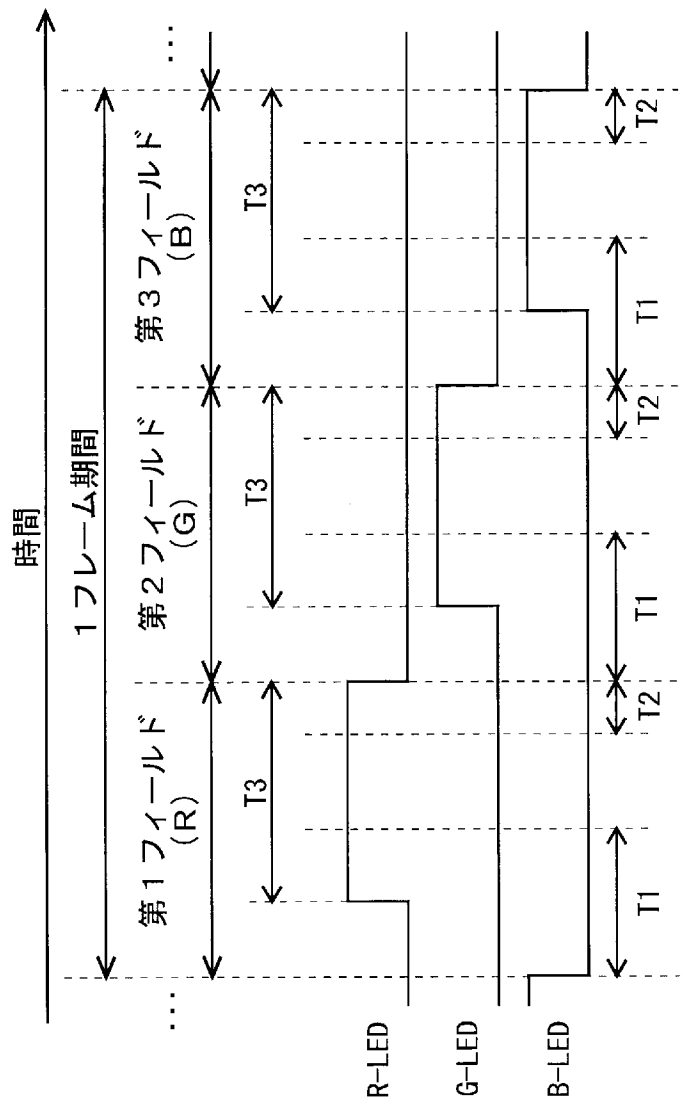
[図6]



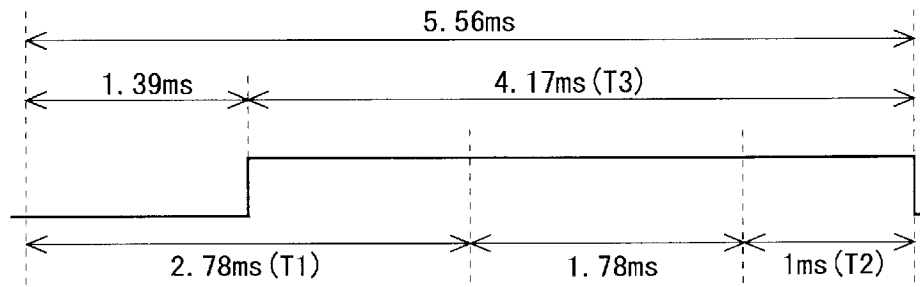
[図7]



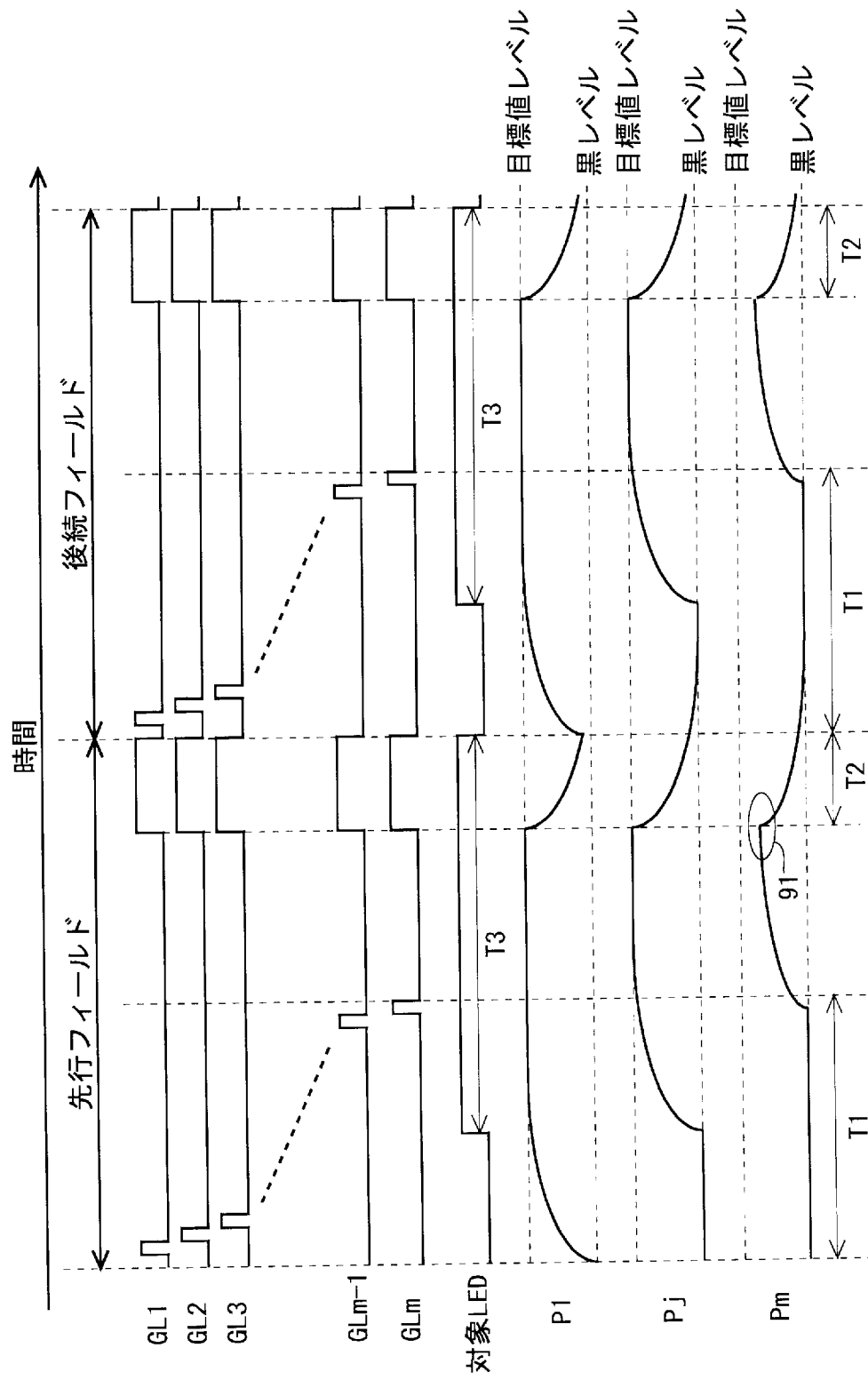
[図8]



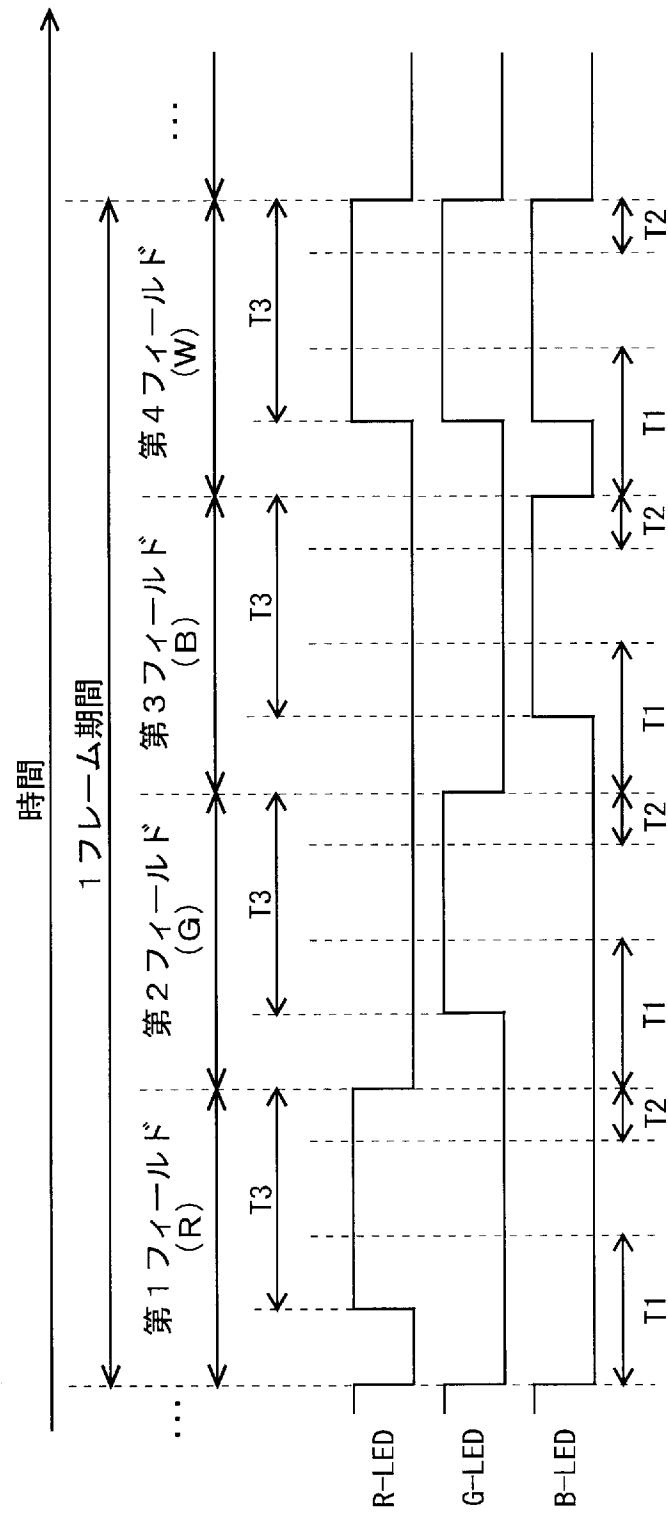
[図9]



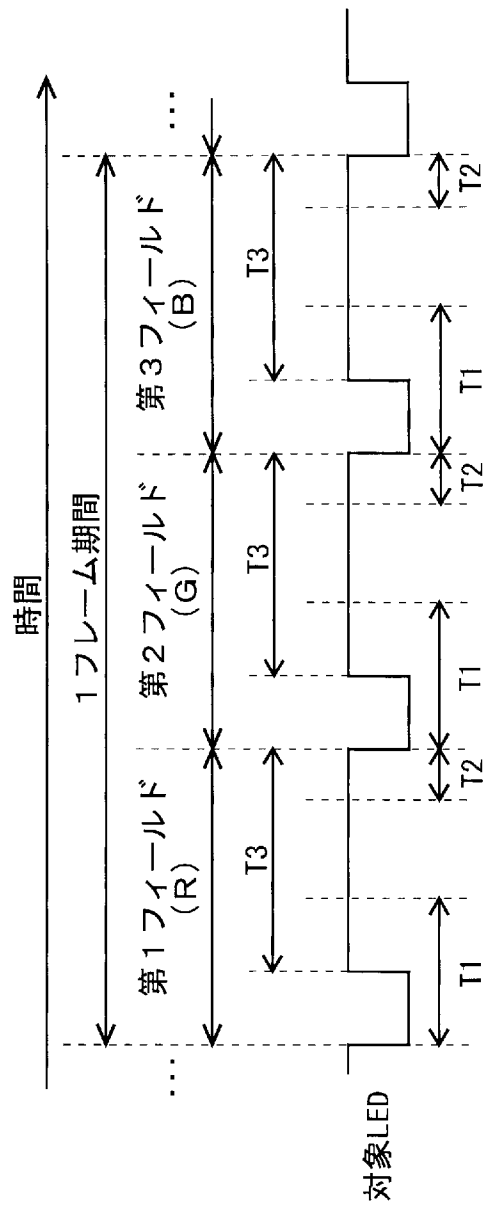
[図10]



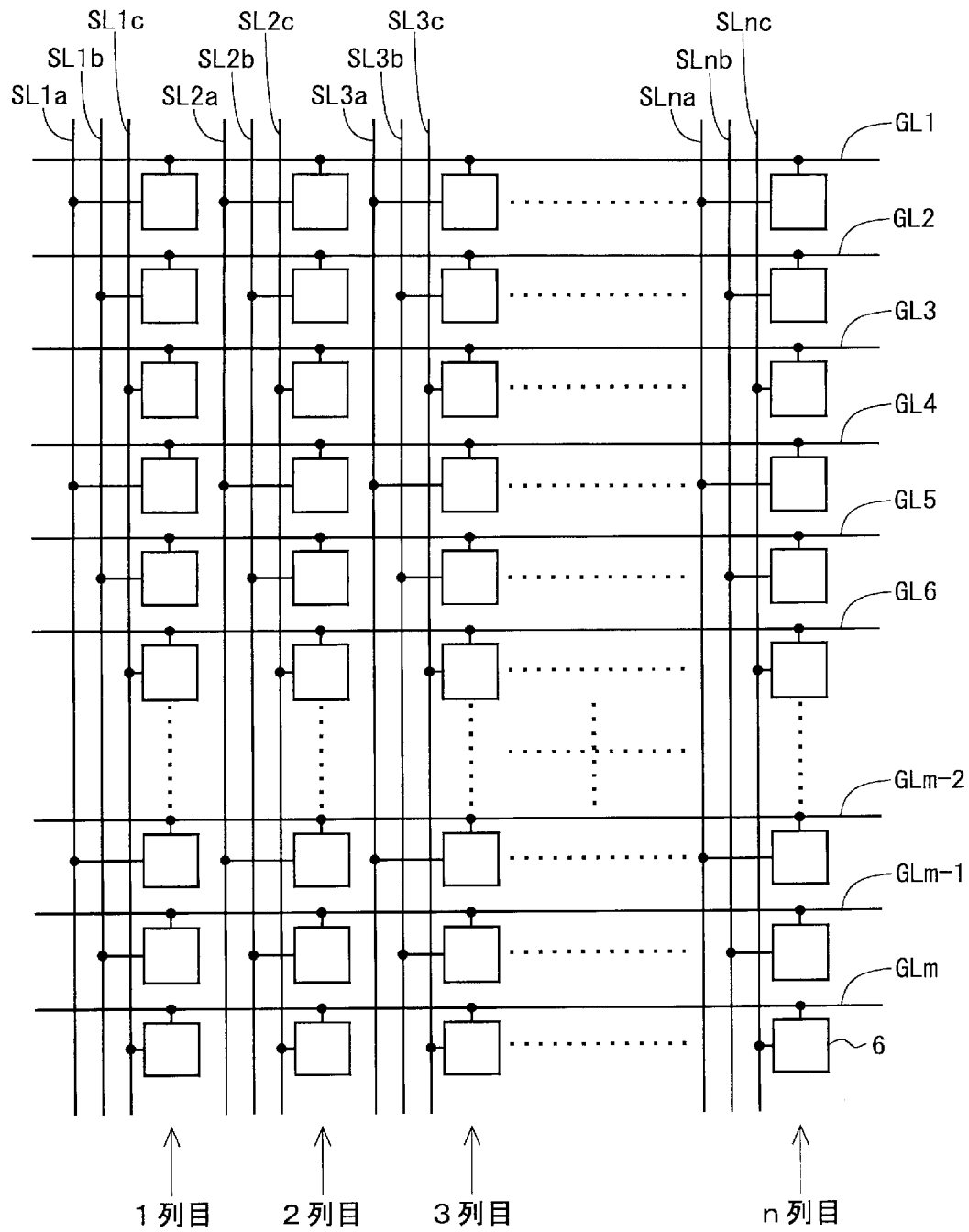
[図11]



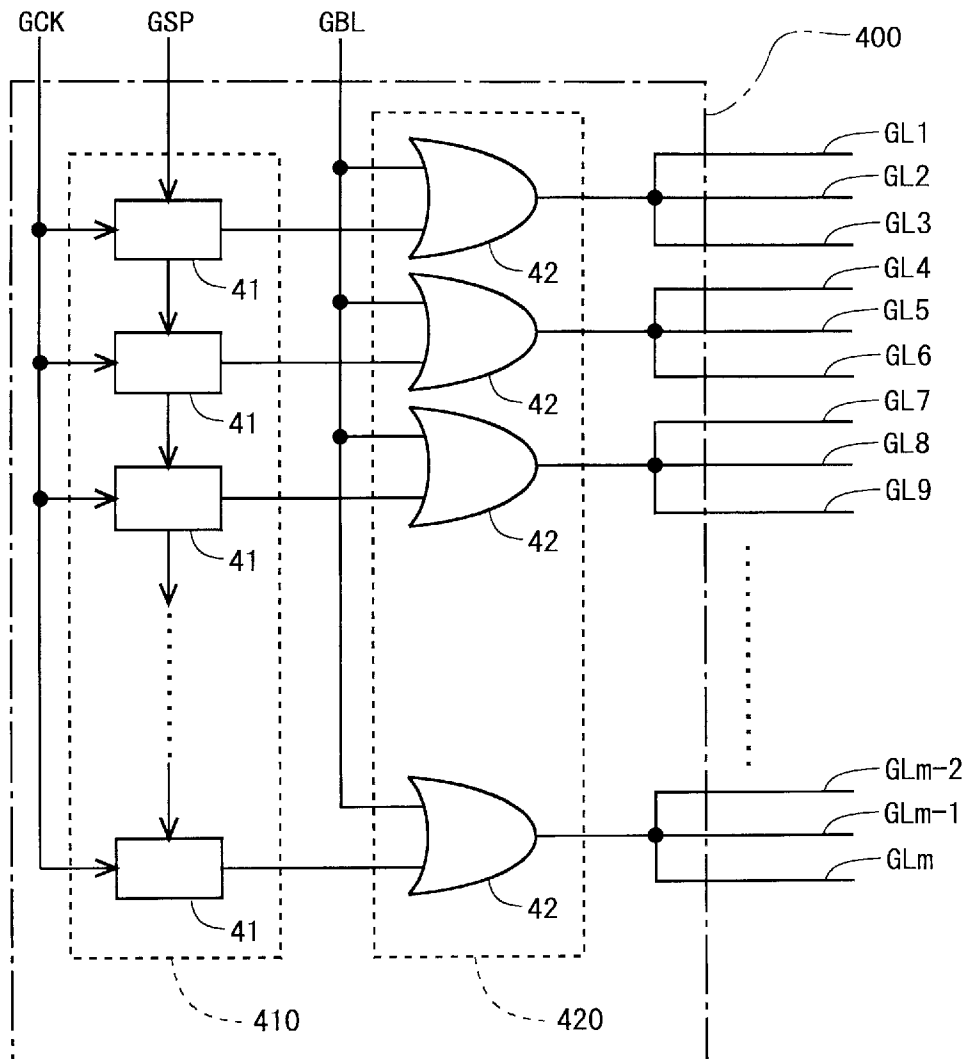
[図12]



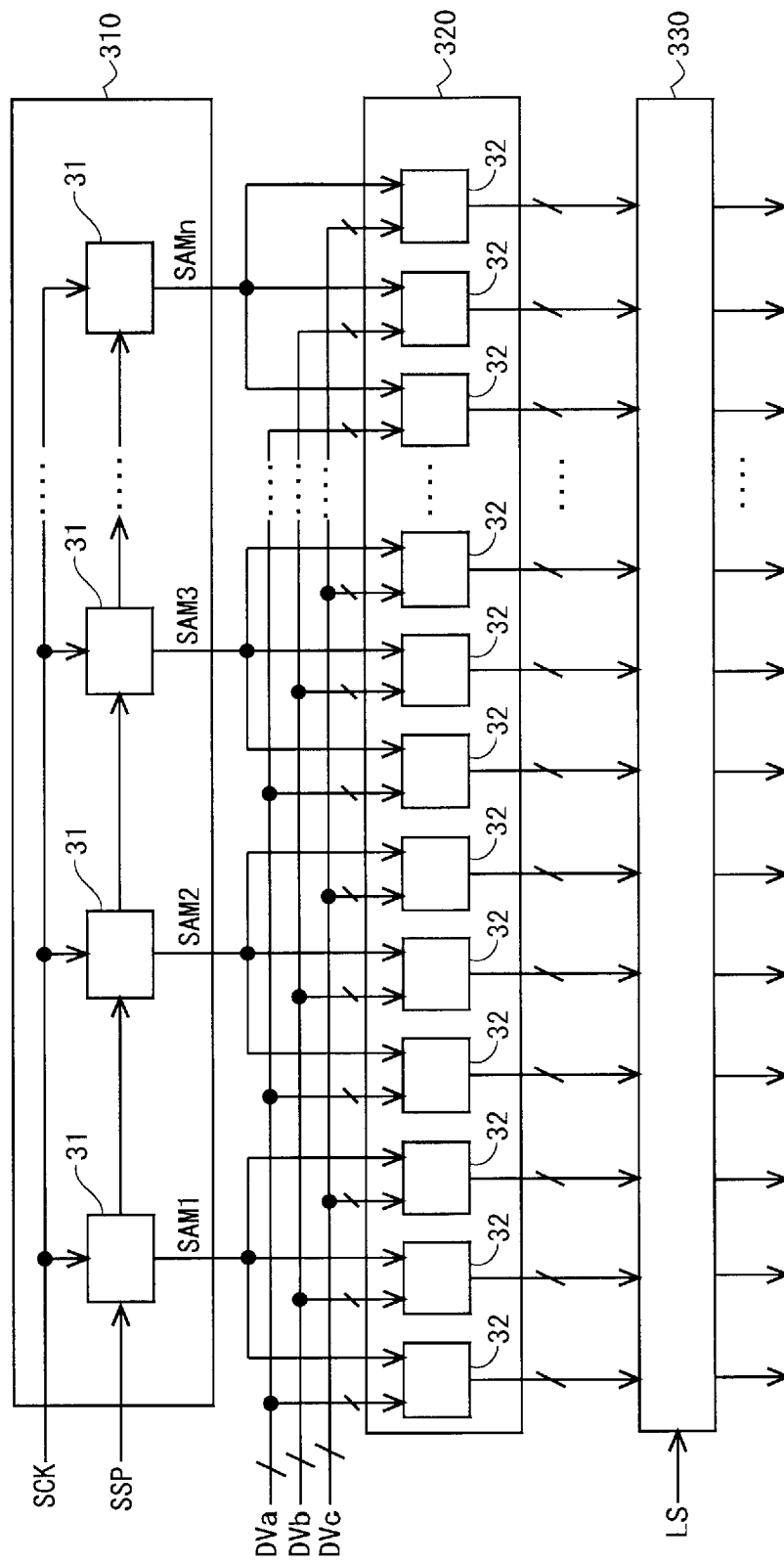
[図13]



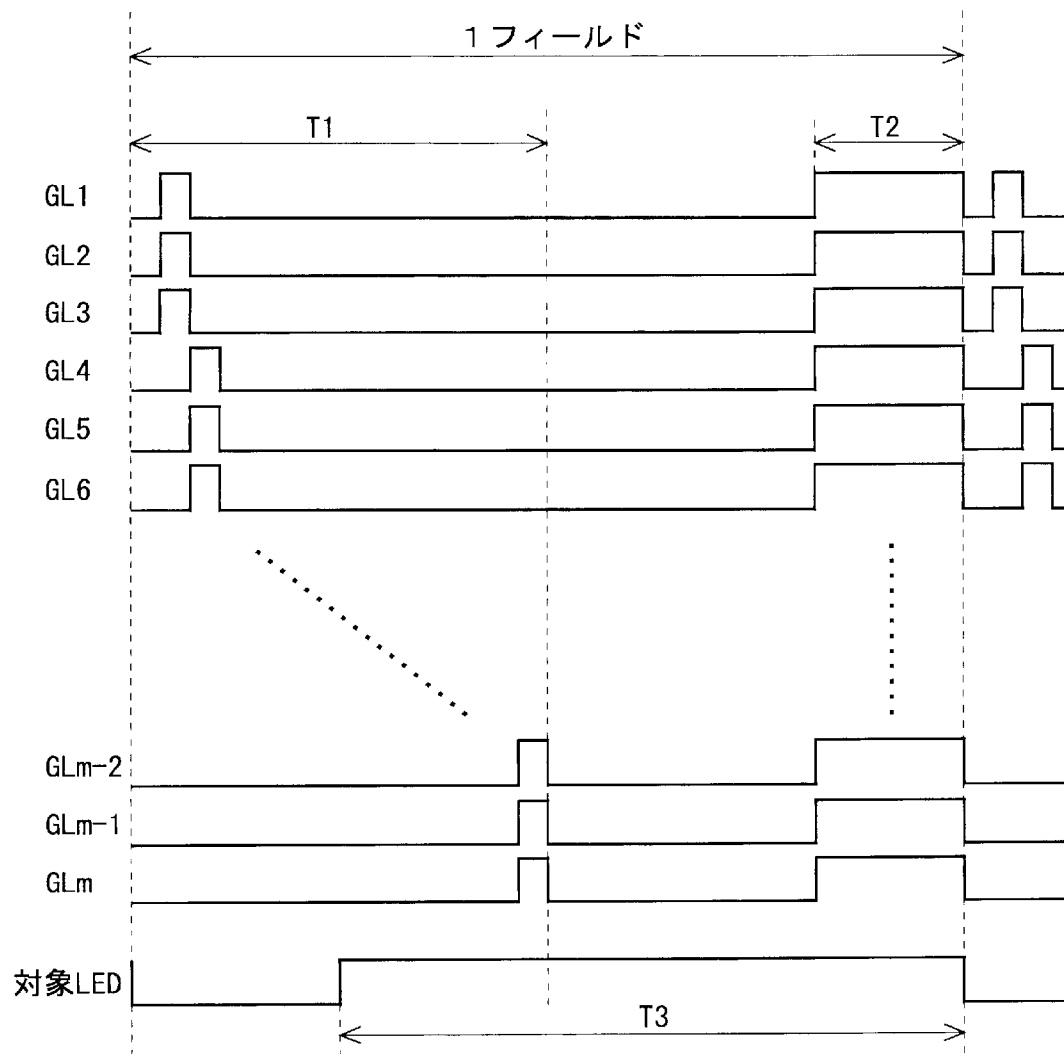
[図14]



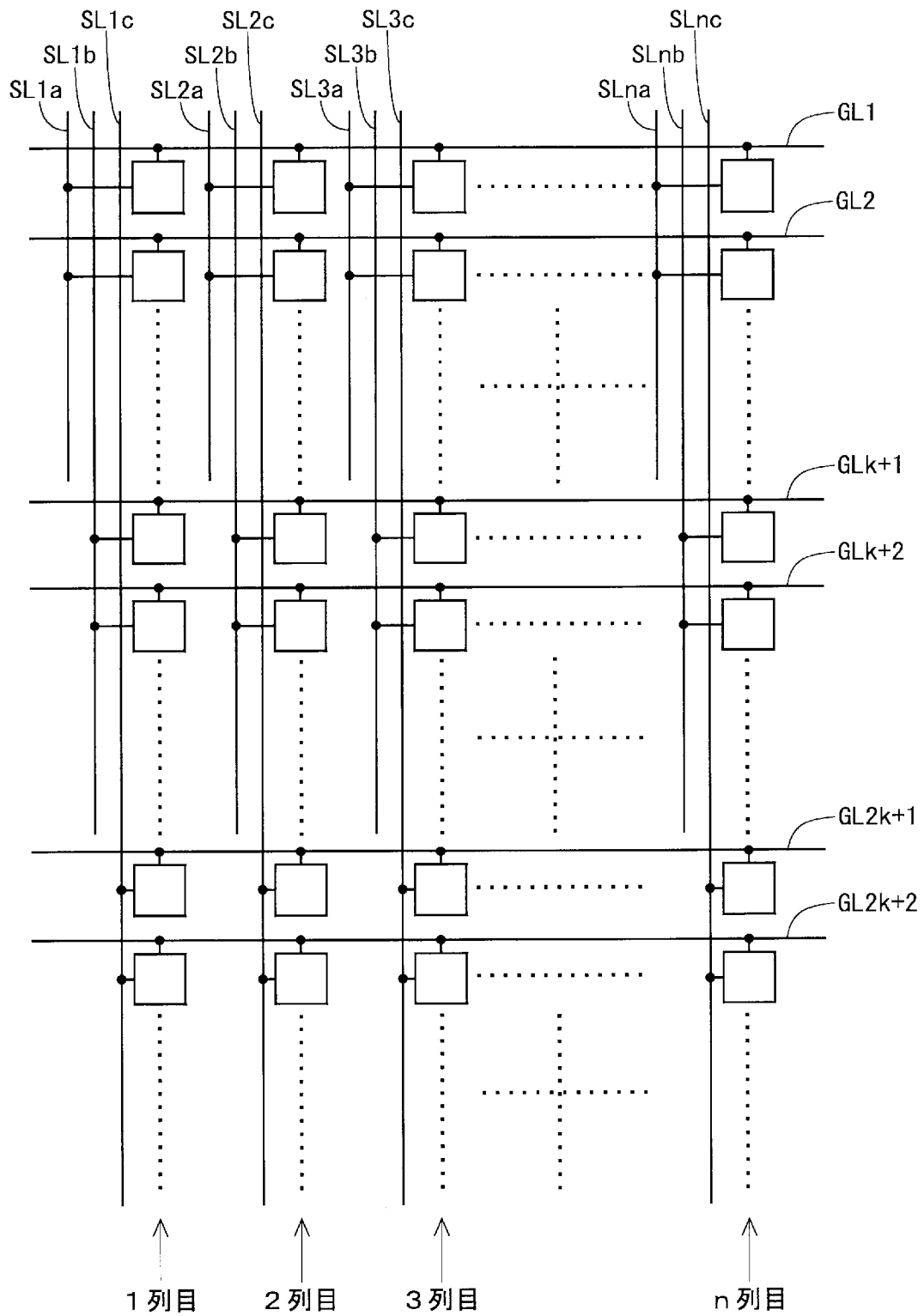
[図15]

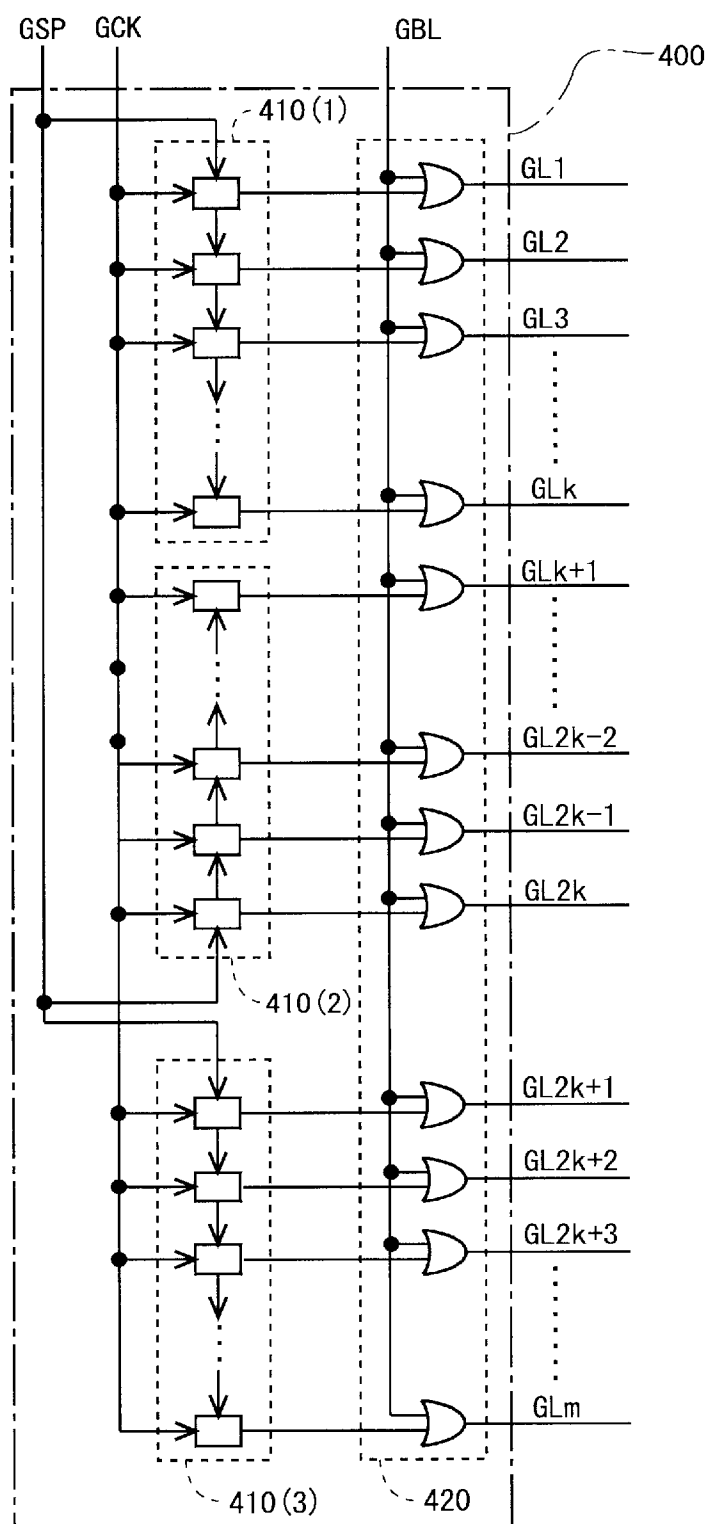


[図16]

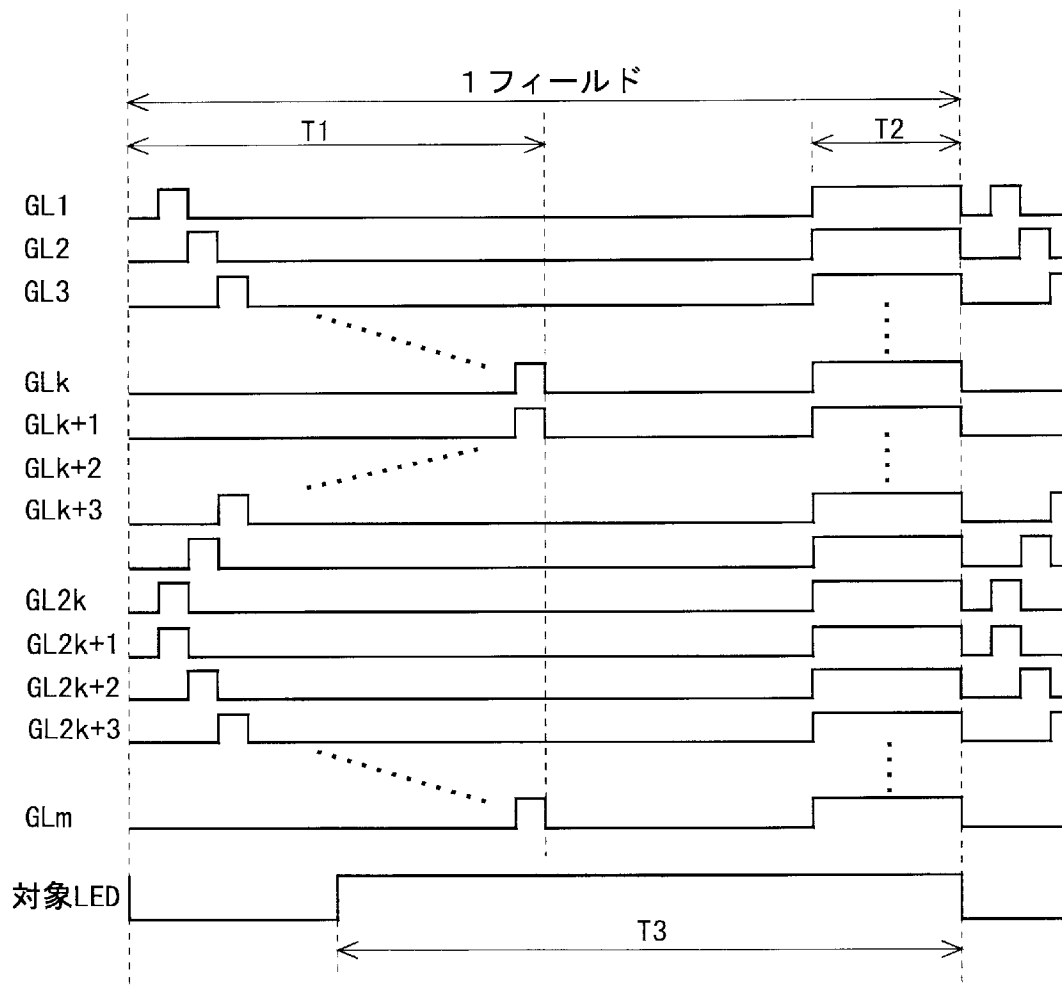


[図17]

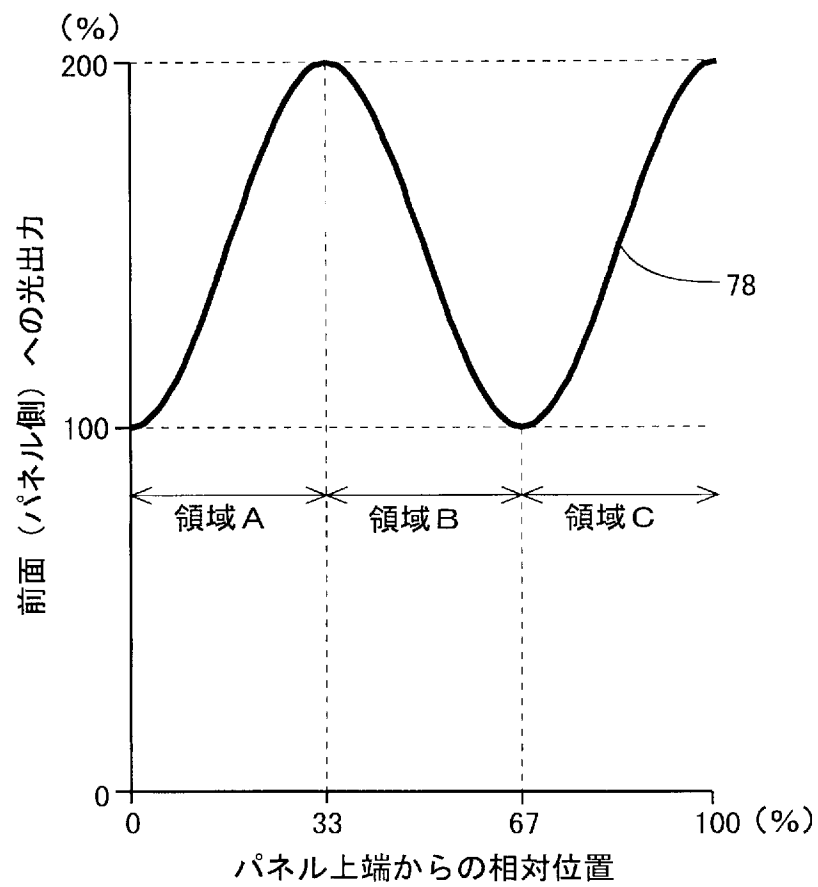




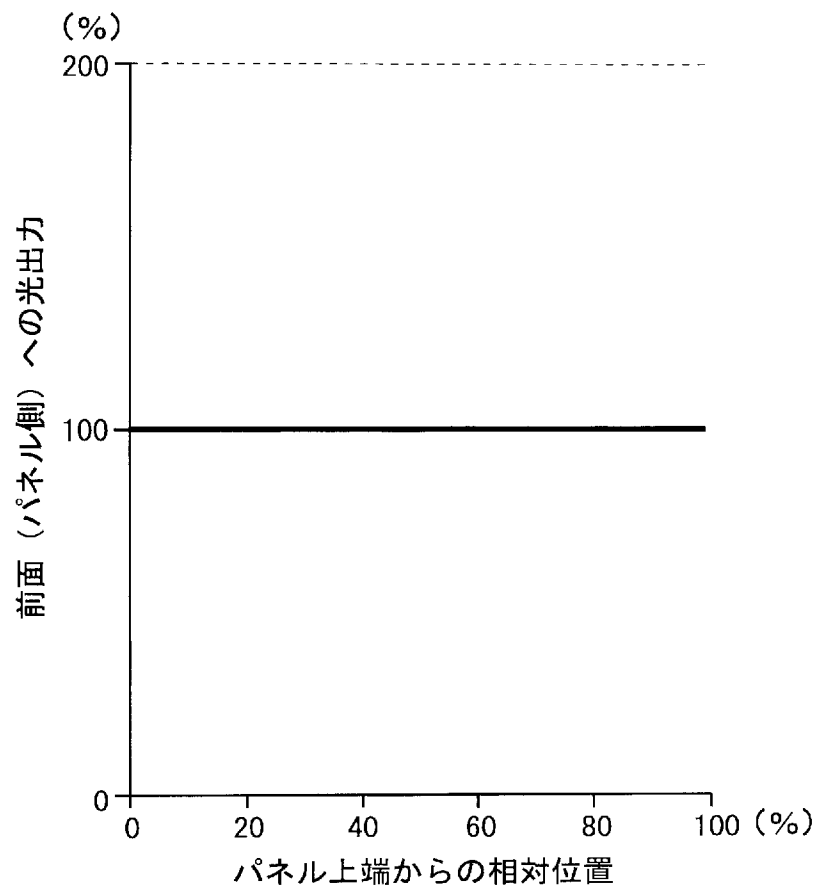
[図19]



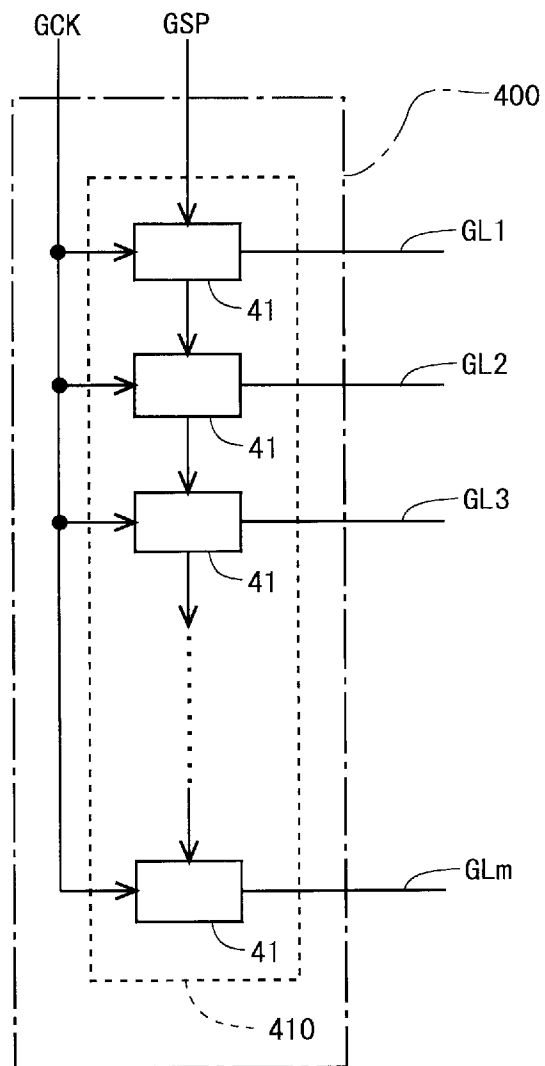
[図20]



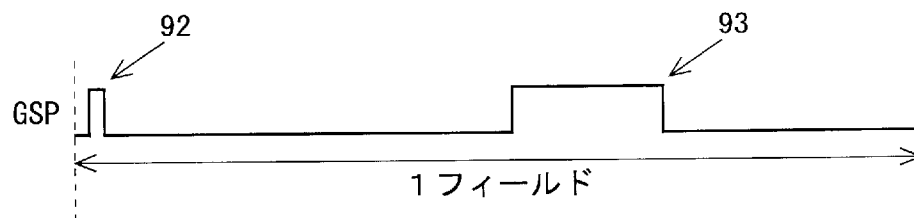
[図21]



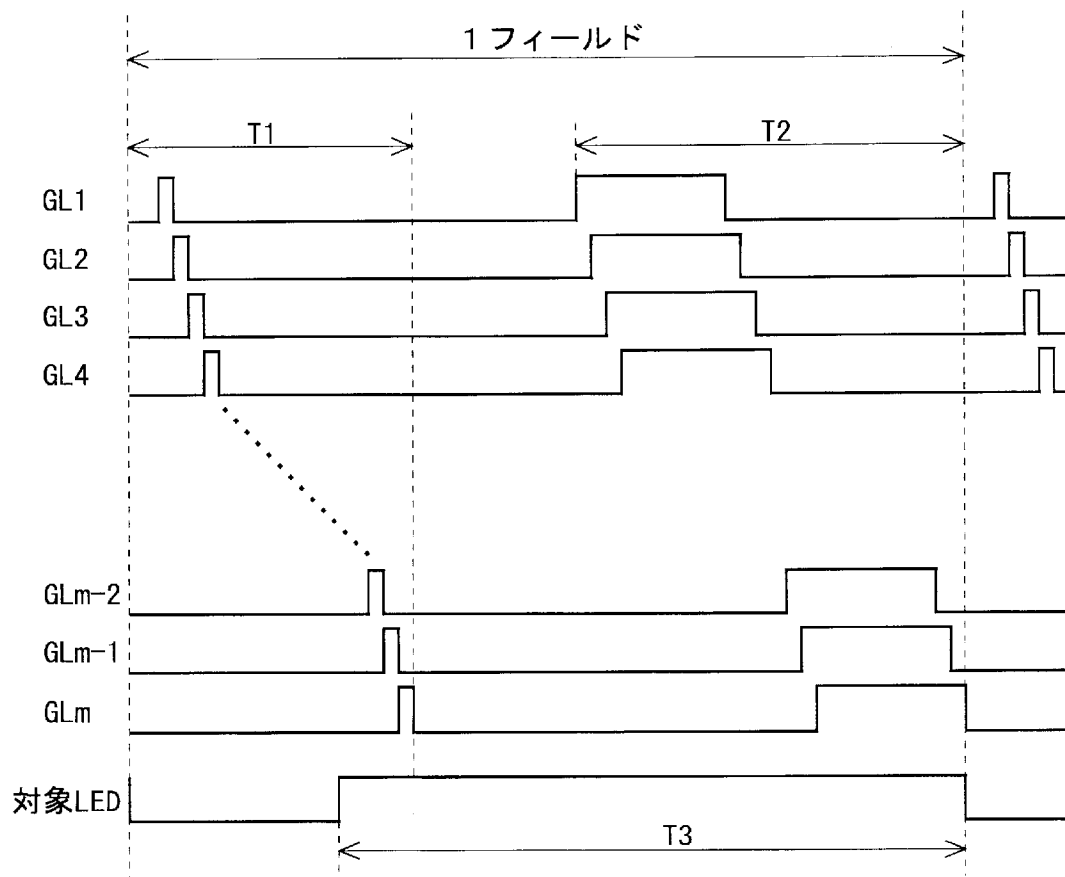
[図22]



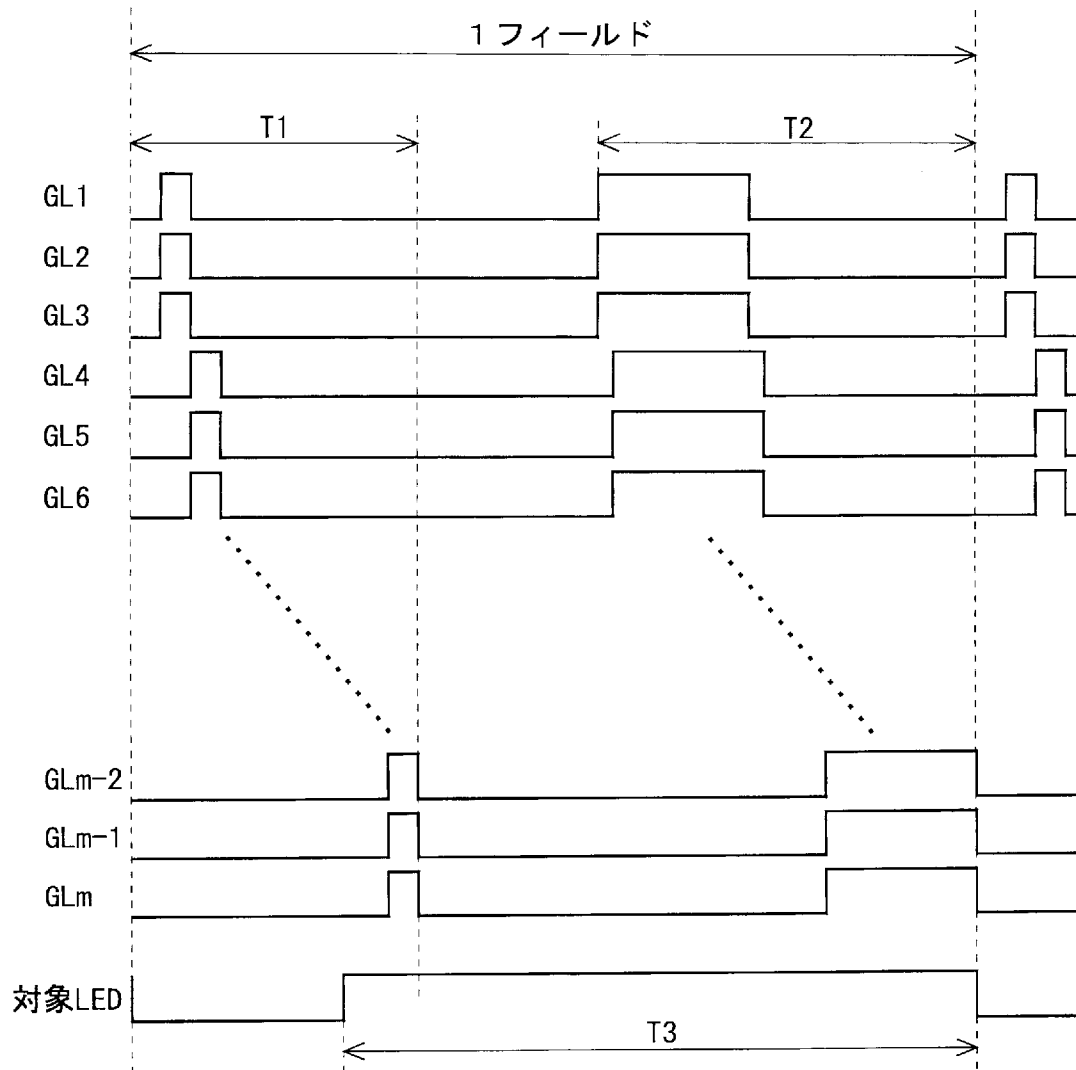
[図23]



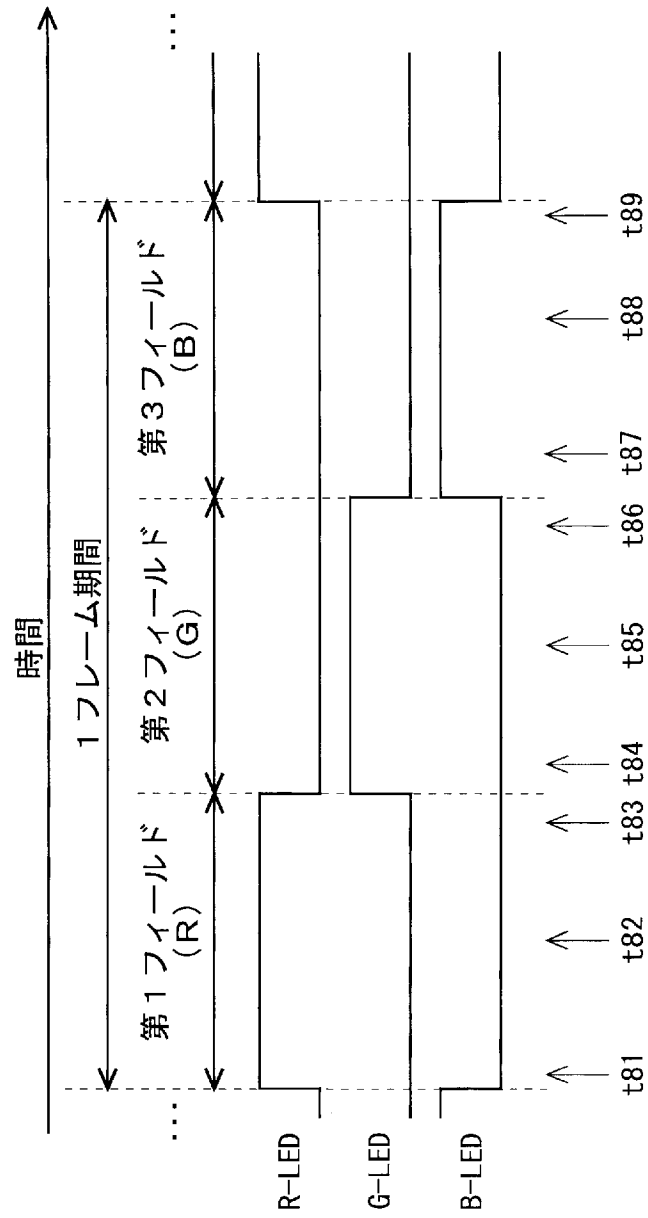
[図24]



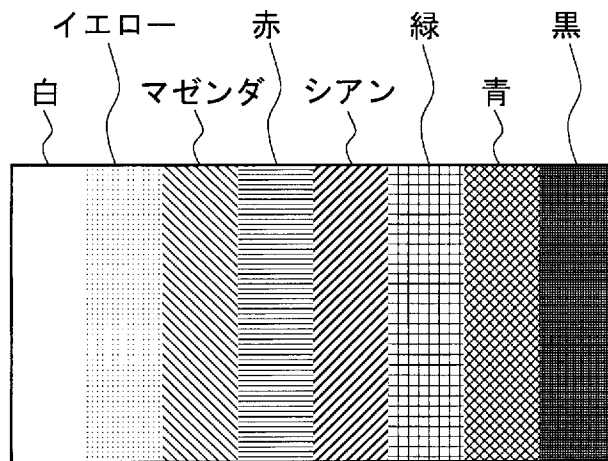
[図25]



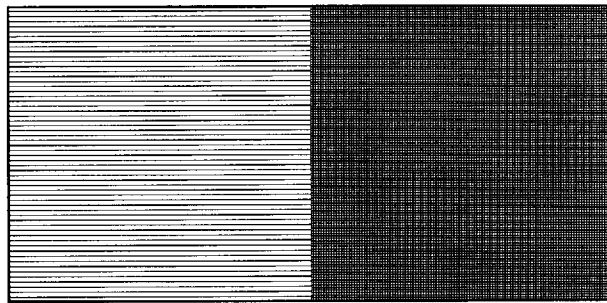
[図26]



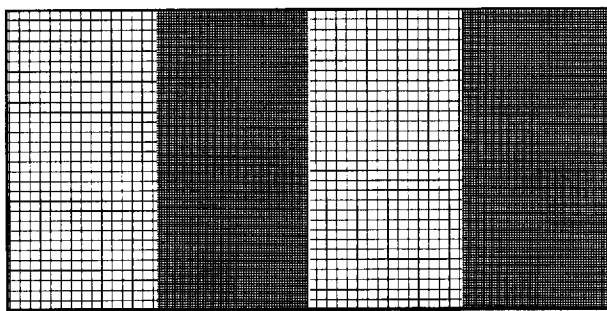
[図27]



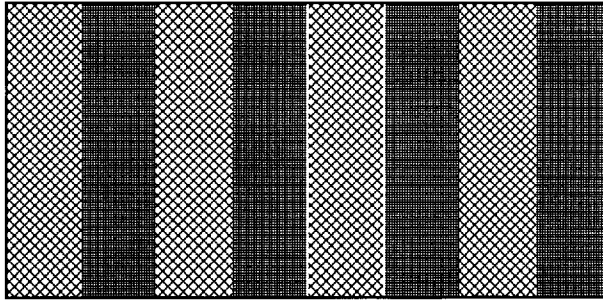
[図28]



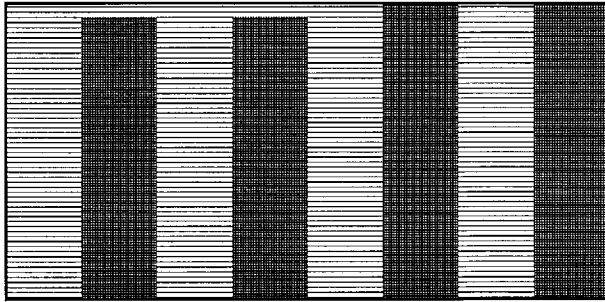
[図29]



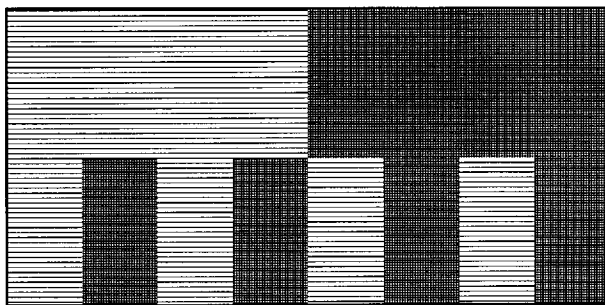
[図30]



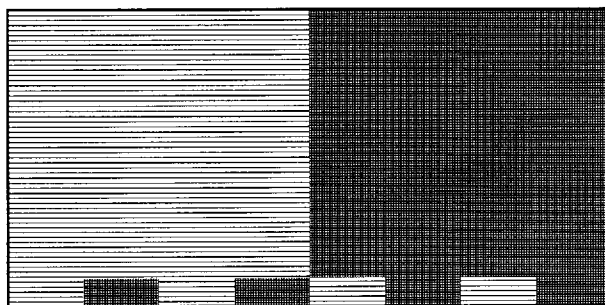
[図31]



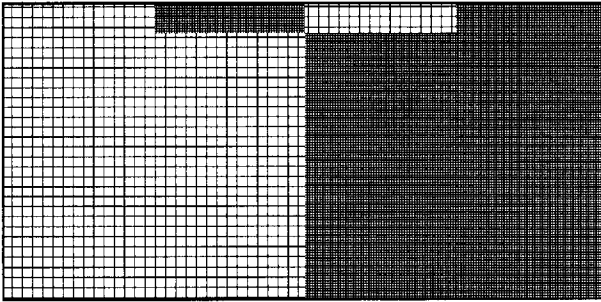
[図32]



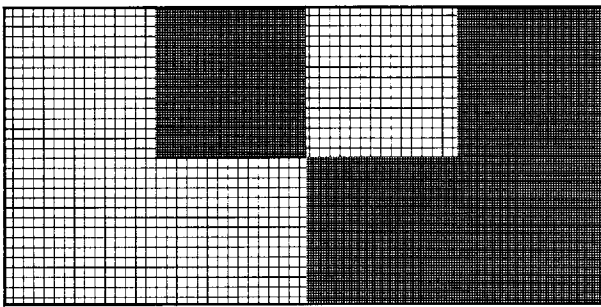
[図33]



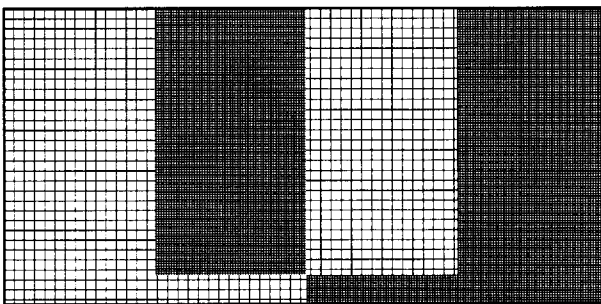
[図34]



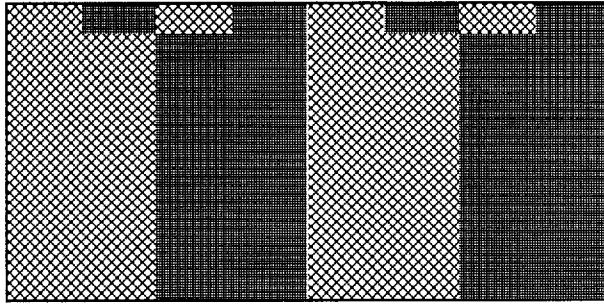
[図35]



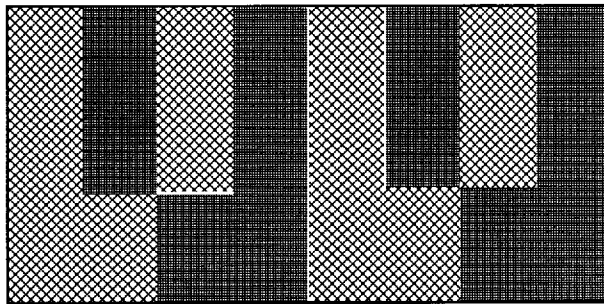
[図36]



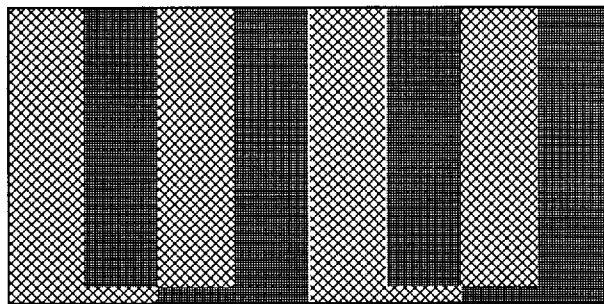
[図37]



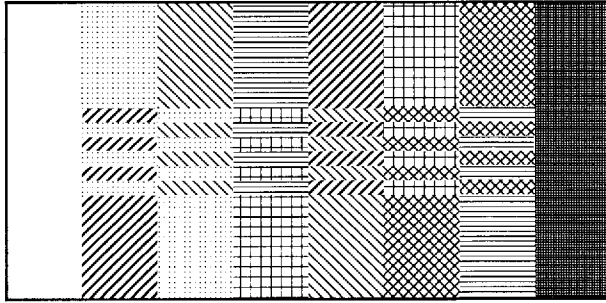
[図38]



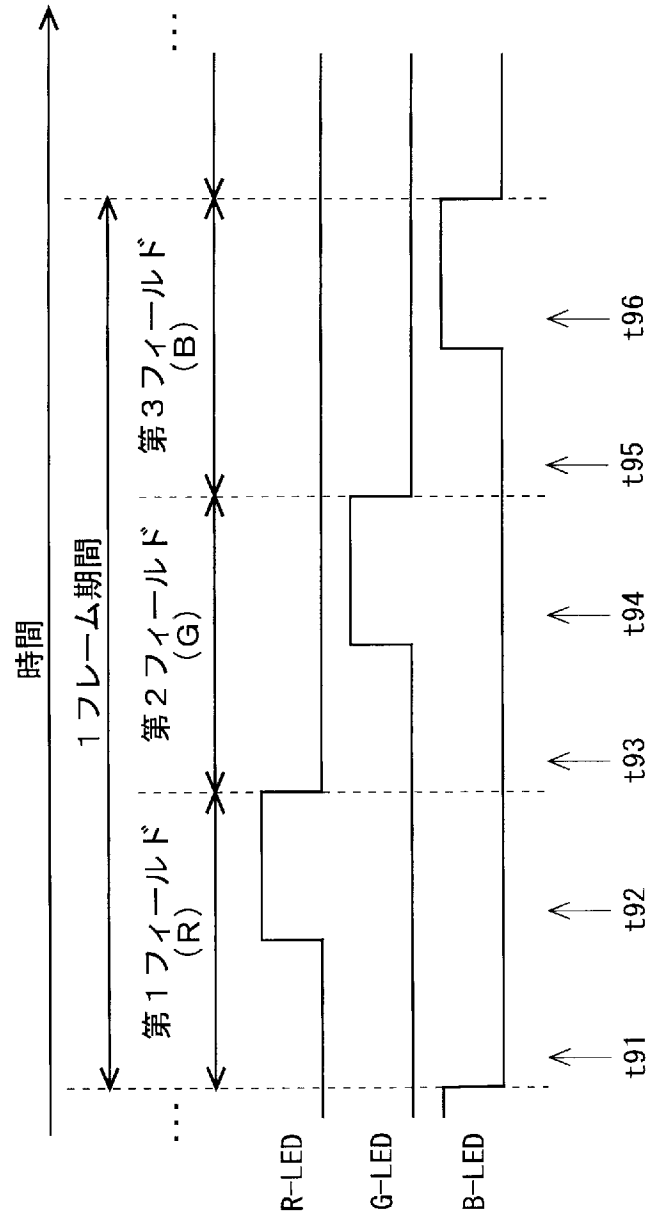
[図39]



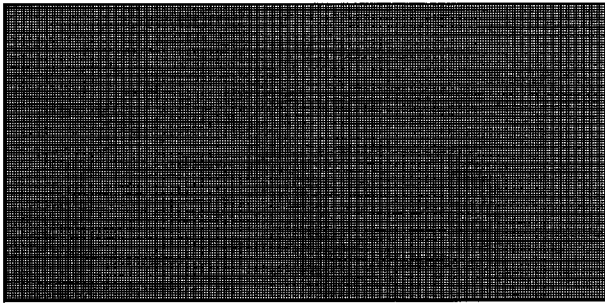
[図40]



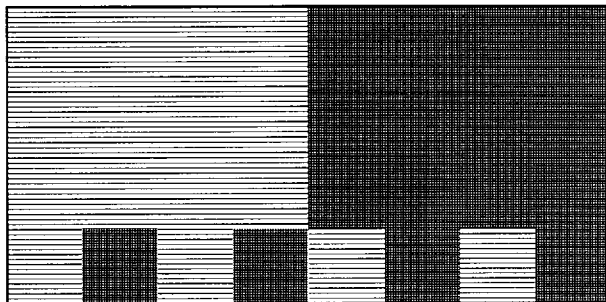
[図41]



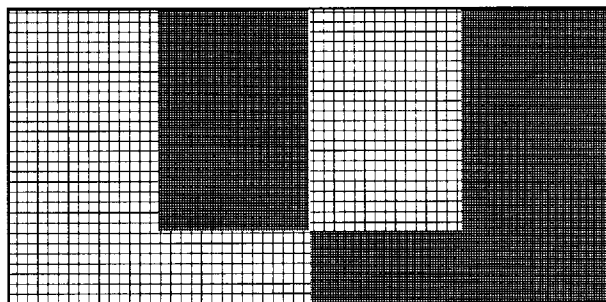
[図42]



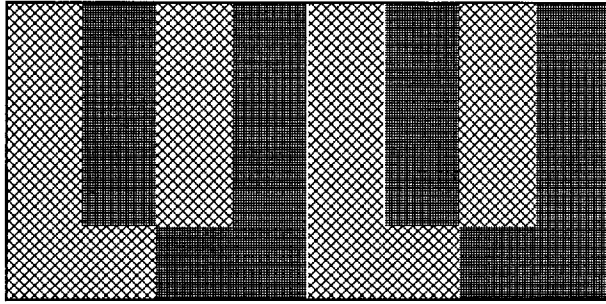
[図43]



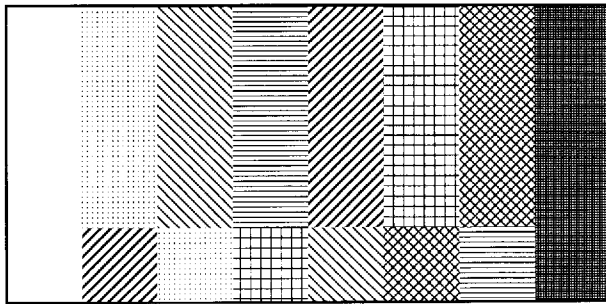
[図44]



[図45]



[図46]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/083449

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/36(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i, G09G3/34(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/36, G02F1/133, G09G3/20, G09G3/34

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2008-96927 A (Toshiba Matsushita Display Technology Co., Ltd.), 24 April 2008 (24.04.2008), paragraphs [0106] to [0195]; fig. 1 to 10 (Family: none)	1, 3, 5 2, 4
Y A	WO 2009/122716 A1 (Panasonic Corp.), 08 October 2009 (08.10.2009), entire text; all drawings & US 2010/0177025 A1 & CN 101681034 A	1, 3, 5 2, 4
Y A	JP 2004-61670 A (NEC Corp.), 26 February 2004 (26.02.2004), entire text; all drawings & US 2004/0017342 A1 & CN 1474220 A	3 1-2, 4-5

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
10 March, 2014 (10.03.14)

Date of mailing of the international search report
18 March, 2014 (18.03.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G09G3/36(2006.01)i, G02F1/133(2006.01)i, G09G3/20(2006.01)i, G09G3/34(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G09G3/36, G02F1/133, G09G3/20, G09G3/34

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 4 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 4 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 4 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2008-96927 A（東芝松下ディスプレイテクノロジー株式会社） 2008.04.24, 段落【0106】－【0195】, 図1－10 (ファミリーなし)	1, 3, 5 2, 4
Y A	WO 2009/122716 A1（パナソニック株式会社）2009.10.08, 全文, 全図 & US 2010/0177025 A1 & CN 101681034 A	1, 3, 5 2, 4
Y A	JP 2004-61670 A（日本電気株式会社）2004.02.26, 全文, 全図 & US 2004/0017342 A1 & CN 1474220 A	3 1-2, 4-5

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 0 . 0 3 . 2 0 1 4

国際調査報告の発送日

1 8 . 0 3 . 2 0 1 4

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

武 田 悟

2 G

9 3 0 7

電話番号 03-3581-1101 内線 3226