



(12) 发明专利

(10) 授权公告号 CN 101438405 B

(45) 授权公告日 2013. 10. 30

(21) 申请号 200780006671. 7

(22) 申请日 2007. 01. 09

(30) 优先权数据

11/360, 925 2006. 02. 23 US

(85) PCT申请进入国家阶段日

2008. 08. 25

(86) PCT申请的申请数据

PCT/US2007/060257 2007. 01. 09

(87) PCT申请的公布数据

W02007/100929 EN 2007. 09. 07

(73) 专利权人 飞思卡尔半导体公司

地址 美国得克萨斯

(72) 发明人 爱德华·O·特拉维斯

梅于尔·D·施罗夫

唐纳德·E·斯梅尔策

特拉西·L·史密斯

(74) 专利代理机构 中原信达知识产权代理有限

责任公司 11219

代理人 李佳 刘光明

(51) Int. Cl.

H01L 23/544 (2006. 01)

(56) 对比文件

US 5686345 A, 1997. 11. 11, 全文.

US 6190980 B1, 2001. 02. 20, 全文.

US 6911660 B2, 2005. 06. 28, 全文.

US 4973217 A, 1990. 11. 27, 全文.

审查员 唐跃强

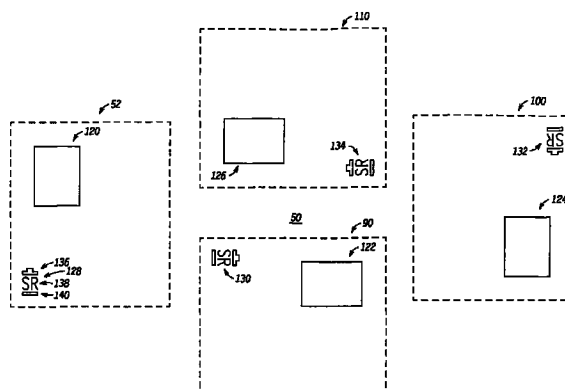
权利要求书2页 说明书9页 附图5页

(54) 发明名称

用于在集成电路制造中指示方向性的方法和装置

(57) 摘要

一种集成电路 (10), 包括可在视觉上辨别的指示器 (128, 130, 132 或 134), 该指示器 (128, 130, 132 或 134) 形成为集成电路的一部分, 以指示集成电路的无法在视觉上辨别的特性的方向性。



1. 一种集成电路,包括:

可在视觉上辨别的指示器,该指示器被形成为所述集成电路的一部分,以指示所述集成电路的注入和晶格取向中的至少一个的方向性,其中所述可在视觉上辨别的指示器的至少一部分在所述集成电路的衬底中被形成为注入;

包括源极和漏极的第一器件,其中所述第一器件的所述源极包括第一注入;以及

包括源极和漏极的第二器件,其中所述第二器件的所述源极包括第二注入,

其中用来形成所述第一注入的第一注入方向不同于用来形成所述第二注入的第二注入方向,

其中所述可在视觉上辨别的指示器包括:

在所述集成电路的设计期间使用的第一部分;以及

在所述集成电路的制造期间使用的第二部分。

2. 如权利要求1所述的集成电路,其中所述注入包括晕环注入。

3. 如权利要求1所述的集成电路,其中在所述集成电路的制造期间辨别所述注入和晶格取向中的至少一个。

4. 如权利要求1所述的集成电路,其中在设计规则验证过程期间使用了所述可在视觉上辨别的指示器的所述第一部分。

5. 如权利要求1所述的集成电路,其中所述可在视觉上辨别的指示器的所述第二部分包括功能指示器和方向指示器。

6. 一种使用至少一个注入在衬底上形成的集成电路,所述集成电路包括:

可在视觉上辨别的指示器,该指示器根据目测检查来指示所述至少一个注入的方向,其中所述可在视觉上辨别的指示器的第一部分包括功能指示器和方向指示器;

包括源极和漏极的第一器件,其中所述第一器件的所述源极包括第一注入;以及

包括源极和漏极的第二器件,其中所述第二器件的所述源极包括第二注入,

其中用来形成所述第一注入的第一注入方向不同于用来形成所述第二注入的第二注入方向,

其中所述可在视觉上辨别的指示器包括:

在所述集成电路的设计期间使用的第二部分;以及

在所述集成电路的制造期间使用的所述第一部分。

7. 如权利要求6所述的集成电路,其中所述至少一个注入包括用于源极区的晕环注入。

8. 如权利要求6所述的集成电路,其中所述可在视觉上辨别的指示器的所述第二部分包括功能指示器和方向指示器。

9. 如权利要求6所述的集成电路,其中所述可在视觉上辨别的指示器当形成所述集成电路时被形成,并且由形成所述集成电路的所述衬底之上的层的材料制成。

10. 一种用于在集成电路的制造中指示方向性的方法,所述方法包括:

在所述集成电路的第一模块内形成第一指示器,以指示所述第一模块的注入和晶格取向中的至少一个的方向性;

使用所述第一指示器执行与方向相关的过程,以确定所述第一模块的注入和晶格取向中的至少一个的所述方向性,

生成具有所述第一指示器的第一注入标记；

在所述集成电路的第二模块内形成第二指示器，以指示所述第二模块的注入和晶格取向中的至少一个的方向性；

确定所述第一指示器和所述第二指示器是否指示相同的方向性；

如果所述第一指示器和所述第二指示器没有指示所述相同的方向性，那么旋转所述集成电路的所述第二模块；以及

生成包括所述第二指示器的第二注入掩膜。

11. 如权利要求 10 所述的方法，其中所述与方向相关的过程包括注入。

12. 如权利要求 10 所述的方法，其中所述旋转所述集成电路的所述第二模块是在对所述集成电路进行设计规则检查期间执行的。

13. 如权利要求 10 所述的方法，其中所述旋转所述集成电路的所述第二模块是在对所述集成电路进行掩模平面规划期间执行的。

用于在集成电路制造中指示方向性的方法和装置

技术领域

[0001] 本发明总体上涉及制造集成电路,并且更具体地涉及相对于集成电路制造中的过程来指示集成电路布局的方向性的方法和装置。

背景技术

[0002] 希望执行不对称的晕环注入(halo implant)来增加设备的性能。当存在各种知识产权(IP)模块时,例如SRAM组件或微处理器核心,可能需要验证IP模块的正确取向,使得如果存在的话将在每个IP模块中的正确位置上沿正确的方向或取向执行不对称的晕环注入。典型地,通过检查在数据设计和掩模设计之间的设计数据流程的每个步骤来进行此验证。这是一个缓慢而困难的过程,这增加了周期时间。另外,目前没有能力在制造过程中验证取向。

[0003] 现有结构已出现在掩模和集成电路上,例如对准键(其可以是圣诞树或仙人掌形状)和临界尺寸(CD)条。但是这些现有结构用于尺寸和覆盖控制。

[0004] 因此,存在着在制造过程中验证取向的需求。另外,当验证IP模块的正确取向时,希望能改进周期时间。

发明内容

[0005] 根据本发明的一个方面,提供了一种集成电路,包括:可在视觉上辨别的指示器,该指示器被形成为所述集成电路的一部分,以指示所述集成电路的注入和晶格取向中的至少一个的方向性。

[0006] 根据本发明的另一个方面,提供了一种使用至少一个注入所形成的集成电路,所述集成电路包括:可在视觉上辨别的指示器,该指示器根据目测检查来指示所述至少一个注入的方向。

[0007] 根据本发明的另一个方面,提供了一种集成电路,包括:至少一个指示器,用于指示源极晕环注入的注入方向;以及不对称掺杂的器件,包括源极区和漏极区,其中所述源极区包括源极晕环注入区,并且其中所述不对称掺杂的器件的所述源极晕环注入区具有比邻近所述漏极区的区域高的掺杂浓度,其中邻近所述漏极区的区域具有与所述源极晕环注入区相同的传导性类型。

[0008] 根据本发明的另一个方面,提供了一种用于在集成电路的制造中指示方向性的方法,所述方法包括:在所述集成电路的第一模块内形成第一指示器,以指示所述第一模块的注入和晶格取向中的至少一个的方向性;并且使用所述第一指示器执行与方向相关的过程,以确定所述第一模块的注入和晶格取向中的至少一个的所述方向性。

附图说明

[0009] 本发明通过实例的方式示出并且不受附图的限制,其中相同的附图标记指示相同的元件。

[0010] 图 1 示出了集成电路的一部分的剖视图,示出了不对称的晕环注入和根据本发明实施例的指示器;

[0011] 图 2 示出了没有指示器的设计布局的一部分;

[0012] 图 3 示出了没有指示器的掩模布局,该掩模布局可以用来在半导体上形成图 2 的掩模数据的一部分;

[0013] 图 4 示出了具有根据本发明的实施例的指示器的图 3 的掩模布局,示出了不希望的布局;

[0014] 图 5 示出了具有根据本发明的实施例的指示器的图 3 的改良掩模设计,示出了所希望的布局;

[0015] 图 6-8 示出了可以在本发明的不同实施例中使用的指示器;以及

[0016] 图 9 示出了根据本发明的实施例的在集成制造中使用指示器的流程图。

[0017] 技术人员应当理解:图中的元件是为了简单和清楚而示出的且不必按比例绘制。例如,图中某些元件的尺寸可相对于其它元件放大,以帮助改善对本发明的实施例的理解。

具体实施方式

[0018] 图 1 示出了集成电路 10 的剖视图,该集成电路 10 包括根据本发明的一个实施例的指示器 190。集成电路 10 包括具有注入方向 A 的器件 14 和具有注入方向 B 的器件 16 以及指示器 190,它们都形成在半导体衬底 12 上。在一个实施例中,注入方向 A 可以具有第一注入方向并且注入方向 B 可以具有第二注入方向。半导体衬底 12 可以是任何半导体材料或材料的组合,例如砷化镓、锗硅、绝缘体上硅(SOI)(例如,全耗尽 SOI(FDSOI))、硅、单晶硅等以及上述的组合。

[0019] 在一个实施例中,器件 14 是 NMOS 器件并且器件 16 是 PMOS 器件,或者相反。在另一实施例中,器件 14 和 16 可以都是 NMOS 或都是 PMOS,其具有不同的不对称注入方向。器件 14 包括栅极绝缘体 22、栅电极 24、隔片 26、源极区 18 和漏极区 20,其可以使用常规的处理和材料形成。在优选实施例中,栅极绝缘体 22 包括二氧化硅、高介电常数(hi-k)电介质、任何绝缘层或上述的组合。栅电极可以是任何适当的材料,例如多晶硅、金属或上述的组合。隔片 26 可以是任何绝缘材料,例如氮化硅。

[0020] 在一个实施例中,源极区 18 和漏极区 20 均包括延伸区域。第一晕环注入区 30 或空腔(pocket)注入区 30 形成在源极区 18 附近而不是在漏极区 20 附近。虽然希望使晕环注入区 30 在源极区附近以限制该源极区,但还是不希望使晕环注入区形成在漏极区附近,以防止当电子从源极迁移到漏极区时减速,并因此避免了降低的器件速度。第一晕环注入区 30 在掺杂类型方面与源极区 18 相反,并且与在栅极绝缘体 22 下面的半导体衬底 12 的区域具有相同的导电性。在一个实施例中,器件 14、器件 16 或二者都是不对称掺杂的器件。在不对称掺杂的器件中,区域 31 是与漏极区 20 邻近的区域,其具有与晕环注入区 30 相同的导电性类型,但是晕环注入区 30 比区域 31 具有更高的掺杂浓度。

[0021] 为形成第一晕环注入区 30,执行了不对称的注入,如箭头 28 所示。在形成源极区 18 和漏极区 20 之前执行不对称的注入。不对称的注入以相对于垂直于晶片的轴成一定角度而发生。在一个实施例中,该角度在大约 20-50 度之间。

[0022] 具有注入方向 B 的器件 16 包括栅极绝缘体 36、栅电极 38、隔片 40、源极区 34 和漏

极区 32,其可以像器件 14 中的类似区域那样使用常规的处理和材料形成。在一个实施例中,源极区 34 和漏极区 32 均包括延伸区域。像器件 14 那样,第二晕环注入区 44 或空腔注入区 44 形成在源极区 34 附近而不是漏极区 32 附近。在器件 14 和器件 16 之间的差异在于:执行了那两种不同的不对称晕环注入以形成第一晕环注入区 30 和第二晕环注入区 44。不同的不对称晕环注入区具有注入方向。由箭头 28 示出的第一晕环注入在方向 A(第一方向)上,并且由箭头 42 示出的第二晕环注入在方向 B(第二方向)上。第二晕环注入也以相对于垂直于晶片的轴成一定的角度发生。在一个实施例中,该角度相对于垂直于晶片的垂线在大约 20-50 度之间。在一个实施例中,方向 A 和 B 在它们之间具有 90 度的角。在一个实施例中,方向 A 和 B 彼此不同,这是由于它们处于晶体管的不同侧上(即,右或左),如在讨论图 2 之后可以更好地理解的。

[0023] 从而,在一个实施例中,集成电路 10 包括第一器件,该第一器件包括源极区 18、漏极区 20 和第一注入例如源极晕环注入区 30。另外,集成电路 10 包括第二器件,包括源极区 34、漏极区 32 和第二注入,例如源极晕环注入区 44。第一注入方向可以用来形成第一源极晕环注入,并且与该第一注入方向不同的第二注入方向可以用来形成第二源极晕环注入。

[0024] 在一个实施例中,使用一个或多个掩模形成了指示器 190,该一个或多个掩模包括第一方向指示器、功能指示器和第二方向指示器,如在进一步讨论之后可以更好地理解的。在一个实施例中,第一方向指示器和功能指示器处于注入掩模上,并因此在倾斜的晕环注入 42 期间形成注入区 200 和 202,如将要论述的那样,并且第二方向指示器形成在栅电极掩模上,并且在一个实施例中在栅电极过程期间形成为元件 204 和 206。因此,在此实施例中,注入区 200 和 202 具有与元件 204 和 206 大致相同的厚度。当形成栅极绝缘体 22 和 36 时,可以形成电介质层 191。在随后的处理期间,当在栅电极(例如,栅电极 24 和 38)周围形成隔片时,在元件 204 和 206 周围形成隔片 208。

[0025] 图 2 示出了具有 IP 模块 52、90、100 和 110 的设计布局。每个 IP 模块包括具有不同方向的四个器件。在一个实施例中,IP 模块只示出了 NMOS 器件,这是因为它们都在一个层中被示出。在另一实施例中,IP 模块只示出了 PMOS 器件。IP 模块 52 包括具有注入方向 A 的器件 54、具有注入方向 B 的器件 56、具有注入方向 C 的器件 58 和具有方向 D 的器件 60。方向 A-D 都是不同的。

[0026] 具有注入方向 A 的器件 54 包括源极区 62、漏极区 61 和栅电极 64。虚线 66 是源极标记。源极标记 66 的两个长边缘中的一个长边缘与栅电极 64 的边缘一部分重合,并且另一个长边缘延伸到源极区 62 中。源极标记 66 使理解并可以接近掩模设计的人能够知道栅电极 64 的哪一侧是源极区。类似地,具有注入方向 A 的器件 92、102 和 112 包括与具有注入方向 A 的器件 54 相同的特征。然而,在示出的实施例中,相对于彼此地旋转器件 54、92、102 和 112。当这些器件模块置于布局的不同区域中时,可能发生相对于彼此的旋转。在另一实施例中,器件 54、92、102 和 112 并不都是相对于彼此地旋转。在此实施例中,对于所有的 IP 模块 52、90、100 和 110 来说,N 型器件可能需要四个掩模,并且所有 P 型器件需要四个掩模。在又一实施例中,器件 54、92、102 和 112 中的一些相对于彼此地旋转,而其它器件则不是。

[0027] 具有注入方向 B 的器件 56 包括源极区 68、漏极区 70、栅电极 72 和源极标记 74,其均与器件 54 的相同特征类似。类似地,具有注入方向 B 的器件 94、104 和 114 包括与具有

注入方向 B 的器件 56 相同的特征。然而,如图所示,相对于彼此地旋转器件 56、94、104 和 114。

[0028] 具有注入方向 C(第三方向)的器件 58 包括源极区 76、漏极区 78、栅电极 80 和源极标记,其均与器件 54 和 56 的相同特征类似。类似地,具有注入方向 C 的器件 96、106 和 116 包括与具有注入方向 C 的器件 58 相同的特征。然而,如图所示,相对于彼此地旋转器件 58、96、106 和 116。

[0029] 具有注入方向 D(第四方向)的器件 60 包括源极区 86、漏极区 84、栅电极 80 和源极标记 88,其均与器件 54、56 和 58 的相同特征类似。类似地,具有注入方向 D 的器件 98、108 和 118 包括与具有注入方向 D 的器件 60 相同的特征。然而,如图所示,相对于彼此地旋转器件 60、98、108 和 118。

[0030] 器件 54 和 56 具有不同的注入方向,因为由注入方向所形成的不对称晕环注入将形成在源极区中,如上面参考图 1 所讨论的,并且虽然栅电极 64 和 72 在相同的方向上延伸,器件 54 和 56 的源极区分别处于栅电极 64 和 72 的相对侧。换句话说,为了形成用于器件 54 和 56 的晕环区域,角度注入将处于两个不同的方向上。

[0031] 器件 58 具有与器件 54、56 和 60 不同的注入方向,因为由注入方向所形成的晕环注入形成在源极区中,如上面参考图 1 所讨论的,并且虽然栅电极 64 和 72 在相同的方向上延伸,器件 54 和 56 的源极区分别处于栅电极 64 和 72 的相对侧。换句话说,为了形成用于器件 54 的晕环区域,用于器件 54 的角度注入将处于与用于器件 56 的角度注入不同的方向。因此,将使用两个不同的掩模来使用两个不同的角度注入过程。为了形成具有方向 A-D 的所有器件,可以使用四个掩模。

[0032] 具有不同注入方向(即注入方向 A-D)的器件具有不同的注入方向,因为如图 1 所讨论的、在其下面将形成晕环区的源极区彼此都不平行并且不处于栅电极的彼此相同的一侧。例如,虽然因为栅电极 64 和 72 彼此平行,对于具有注入方向 A 的器件(例如,器件 54)和具有注入方向 B 的器件(例如,器件 56)来说源极区彼此平行,但是该源极区并不处于栅电极 64 和 72 的相同一侧上。因此,将使用两个不同的掩模来使用用于形成器件 54 和 56 的晕环注入区的两个不同的角度注入过程。

[0033] 类似地,因为在两个器件中使用相同的栅电极 80,所以具有注入方向 C 的器件(例如,器件 58)具有与具有注入方向 D 的器件(例如,器件 60)平行的源极区,该源极区并不处于与栅电极 80 的相同一侧上。因此,将使用两个不同的掩模来使用用于形成器件 58 和 60 的晕环注入区的两个不同的角度注入过程。

[0034] 另外,对于每个 IP 模块 52 中的所有四个器件,必须使用不同的注入掩模。相同的掩模不能用来形成用于器件 54 或 56 以及器件 58 或 60 的晕环注入,这是因为用于器件 54 或 56 的栅电极并不与用于器件 58 或 60 的栅电极平行。因此,必须使用总共四个不同的掩模和注入过程来形成用于器件 54、56、58 和 60 的晕环注入区。类似地,对于每个 IP 模块来说,必须使用不同的掩模。

[0035] 因为在图 2 所示出的实施例中,把 IP 模块 52 向右旋转 90 度以形成 IP 模块 90,然后把 IP 模块 90 向右旋转 90 度以形成 IP 模块 100,继而把 IP 模块 100 向右旋转 90 度以形成 IP 模块 110。在一个实施例中,可以这样做以尝试节省半导体晶片上的有效面积(real estate)或空间。由于 IP 模块 52 包括相同的器件,所以利用相同的注入方向来标记每个相

同的器件。从而,例如,器件 54、92、102 和 112 都是具有植入方向 A 的器件,即使相对于彼此地旋转了器件 54、92、102 和 112。

[0036] 如图 2 中的实施例所示,相对于彼此地旋转了 IP 模块 52、90、100 和 110。在其它实施例(未示出)中,可以相对于彼此地翻转 IP 模块。例如,如果翻转 IP 模块 52,那么在一个 IP 模块中器件 54 可以在器件 56 的左边,并且在所翻转的 IP 模块中器件 54 可以在器件 56 的右边等等。在其中相对于彼此地翻转了 IP 模块的实施例中,所使用的指示器应当检测翻转,但是当相对于彼此地旋转 IP 模块时,指示器应当检测旋转。因此,如果 IP 模块既被翻转又被旋转,那么能够检测到旋转和翻转的指示器可能是所想要的。

[0037] 根据图 2 的布局数据,创建掩模。用于每种注入的掩模是所创建的一些掩模。由于对于这些 NMOS 器件来说存在四种不同的注入过程,所以需要四个掩模。(如果 PMOS 器件也具有四个不同的注入方向,那么可能也需要四个附加的注入过程,使得总共有八个注入过程和掩模。在一个实施例中,可以创建设计规则来限制栅电极的方向,使得它必须垂直或水平延伸,但不是既不垂直又不水平。在此实施例中,注入过程和掩模的数目被减半,使得对于 NMOS 和 PMOS 器件来说,只需要四个注入过程和掩模)。在图 3 中示出了一种掩模布局。

[0038] 在图 3 中示出的掩模布局是用于具有方向 A 的器件的掩模布局。该掩模具有分别用于器件 54、92、102 和 112 的开口 120、122、124 和 126。当查看在图 3 中示出的掩模布局时,不存在用于确定将在哪个方向上执行注入的信息。在图 2 所示出的布局数据中,可以使用源极标记来确定注入方向在哪。因此,存在用某种方式来检查并监视对于图 3 中的掩模来说哪个方向是注入方向的需求。

[0039] 可以把指示器添加到图 3 的掩模上,使得当通过检查或查看所述掩模时可以确定注入方向的角度。在一个实施例中,利用人眼在视觉上进行检查或查看。在另一实施例中,经由基于显微镜学(光学或电子)的计量工具或计算机来进行检查或查看。指示器并非用来对准两个或多个层,这由现有技术的光刻对准符号来进行。而是,指示器确定在相同层内的取向或对准。在一个实施例中,指示器对取向或方向进行编码。如果它是以不管指示器被如何旋转或翻转都允许检测取向的方式是不对称的,那么可以使用任何形状或符号。从而,指示器不是在所有方向上都是对称的,但是可以在至少一个方向上是对称的,或者在所有方向上都是不对称的。在一个实施例中,指示器相对于方向 A、B、C 或 D 具有不对称性。

[0040] 如图 4 所示,添加了指器。在一个实施例中,指示器 128 包括第一方向指示器 136、功能指示器 138 和第二方向指示器 140。在图 4 所示的实施例中,第一方向指示器 136 是帽型,功能指示器 138 包括字母,例如用于源极的“SR”,并且第二方向指示器 140 包括下述线,所述线可以用来在使用设计规则检查板面来检查布局以确定指示器的方向时扩大规模(upsizing)。

[0041] 虽然示出为帽子,第一方向指示器 136 可以是任何适当的形状。第一方向指示器 136 使诸如制造过程中的操作者的人能够确定不对称的注入将发生在哪个方向。在图 4 示出的实施例中,帽子的顶部(即,与相对部分相比更窄的帽子的部分)指向注入的方向。因此,在图 4 中,指示器 136 指向上,指示器 130 指向右,指示器 132 指向下,并且指示器 134 指向左。对于相同的不对称的注入过程来说,因为每个指示器 136、130、132 和 134 均指向不同的方向,所以易于确定模块 52、90、100 和 110 没有正确地对准。如果它们正确地对准了,

那么指示器 136、130、132 和 134 将都指向相同的方向。从而,必须旋转四个模块 52、90、100 和 110 中的三个,使得所有的第一方向指示器 136 均指向相同的方向。在一个实施例中,第一方向指示器 136 位于设计布局、注入掩模中,并且在注入过程期间被注入到晶片上。在一个实施例中,第一方向指示器 136 只是在掩模(例如,注入掩模)上。

[0042] 在一个实施例中(未示出),如果帽子用于第一方向指示器 136,那么该帽子可以如图 4 所示地绘制为用于方向 A,并且除了帽子可以相对于在图 4 中示出的帽子颠倒之外,用于方向 B 的指示器可以相同。换句话说,帽子的顶部可以最远离用于方向 A 的功能指示器 138,并且帽子的顶部可以最接近用于方向 B 的功能指示器 138,或者相反。

[0043] 功能指示器 138 是关于正在指示的事物的指示器。在图 4 所示的实施例中,使用“SR”来标示“源极”。在另一实施例中,可以使用“SRC”来标示源极。然而,与“SRC”相比可能更想要“SR”,这是因为“SR”允许指示器 136 为正方形并且在衬底上占据更少的空间。另外,任何其它适当的字母、字母组合、符号等或上述的组合可以用作功能指示器 138。在一个实施例中,功能指示器在设计布局中形成在注入掩模和栅电极的掩模上,并且在栅电极形成期间在晶片上作为注入而形成。从而,功能指示器 138 可以是与栅电极相同的材料,其可以是多晶硅、金属等或上述的组合。尽管第一方向指示器 136 和功能指示器 138 的注入区可能不易通过人类的肉眼在视觉上检测,但是可以通过其它手段来检测它们,例如使用显微镜(例如 SEM(扫描电子显微镜))。

[0044] 如先前所讨论的,第二方向指示器 140 可以用来检查对设计规则的违背;可以使用任何适当的方法来这样做。在一个实施例中,第二方向指示器 140 的一个侧边缘被展开第一预定距离,在一个实施例中其等于从第二方向指示器 140 的所展开的边缘和第一方向指示器 136 的最远边缘之间的距离。在展开之后,测量由第一方向指示器 136、功能指示器 138 和展开的第二方向指示器 140 所覆盖的区域。只有当所述区域满足预定值时才没有违背设计规则,这在当展开第二方向指示器 140 使得它覆盖第一方向指示器 136 和功能指示器 138 时出现。为了使用此方法,形状功能指示器 138 和第二方向指示器 140 应当处于相同的掩模层中,使得当第二方向指示器 140 的正确边缘展开所需的距离时,它覆盖所有的功能指示器 138 并且然后由所展开的形状来确定总区域。此方法使得在检查设计规则时能够确定指示器的方向。可以使用用于设计规则检查的任何常规或适当的软件。例如,可以使用以下设计规则检查软件:由总部在加利福尼亚的 San Jose 的 Cadence Systems 发售的 Assura™;由总部在俄勒冈州的 Wilsonville 的 Mentor Graphics®发售的 Calibre®;或由总部在加利福尼亚的 Mountainview 的 Synopsys®发售的 Hercules™。

[0045] 在一个实施例中,第二方向指示器 140 在设计布局中形成在栅极电极掩模上,并且在栅电极形成期间形成在晶片上。从而,第二方向指示器 140 可以是与栅电极相同的材料。如果功能指示器 138 和第二方向指示器 140 由与栅电极相同的材料形成,那么可以容易地检测这些指示器,例如由制造车间的操作者在视觉上检测。在一个实施例中,第二方向指示器 140 只形成在掩模上。

[0046] 图 4 中的指示器没有适当地对准,因为对于每个 IP 模块 52、90、110 和 100 来说,功能指示器 138 或第一方向指示器 140 没有面向相同的方向。从而,需要旋转至少一个 IP 模块 52、90、110 和 100,直到所有的功能指示器 138 面向相同的方向或者所有的第一方向指示器 140 面向相同的方向。

[0047] 在图 5 中,适当地对准指示器,使得对于具有相同方向的每个器件(例如,具有方向 A 的所有器件等)来说注入将发生在正确的方向上。因为适当地对准指示器,所以 IP 模块 52、90、100 和 110 以及开口 120、122、124 和 136 也适当地对准了。指示器适当地对准了,因为对于每个 IP 模块 52、90、110 和 100 来说,所有功能指示器 138 和第一方向指示器 140 均取向在相同的方向上。当适当地对准指示器时,具有不同方向(例如,方向 A、B、C 和 D)的器件可以或可以不相对于彼此地旋转,但是具有相同方向的每个器件(例如,具有方向 A 的所有器件或具有方向 B 的所有器件等)并不相对于具有相同方向的其它器件旋转(例如,器件 53、92、102 和 112 彼此不相互旋转)。

[0048] 图 6-8 示出了可以使用的其它指示器的一些实例。然而,可以使用任何适当的指示器,包括功能指示器 138 和第一方向指示器 136 或第二方向指示器 140,或二者。在一些实施例中,不同类型的指示器(例如,第一方向指示器 136 和第二方向指示器 140)可以与另一类型的指示器相同,或者总体指示器或一个指示器可以是另一类型的指示器或总体指示器的一部分。另外,可能存在指示器的一个以上的可能特征,该指示器可以充当一个不同类型的指示器(例如,第二方向指示器)。例如,在图 5 中示出的指示器包括两个可能的第二方向指示器,并且第一方向指示器 136 与功能指示器 138 相同。在图 6 中示出的指示器就像在图 4 中示出的第一指示器 136 的帽子。从而,在图 6 中示出的指示器可以是独立的指示器或与其它指示器相组合。类似地,帽子的底部(例如,帽子的最长直线边缘)可以是第二功能指示器 138,这是因为它不必是整个形状并且例如可以是形状的边缘。诸如在图 6 和 8 中示出的那些在一个方向上对称的指示器对于检测旋转很有用指示器。诸如在图 7 中示出的指示器的指示器在各个方向上是不对称的,并且对指示器件布局的旋转和翻转很有用。

[0049] 图 7 示出了可能的指示器的另一实例,其是具有指向一个方向的手指和指向另一方向的拇指 150 的手。整个指示器可以是功能指示器 138。从而,整个手(具有所示出的姿势或另一姿势)可以用来标示不对称注入的方向。如果手具有在图 6 中示出的姿势,那么指向的手指可以是第一指示器 136。可能希望省略拇指,因为该拇指包括大约 45 度的角,其很难在晶片上精确地形成。如果存在的话,袖口(或其一部分(例如边缘))可以用作第二方向指示器 140,或者袖口上的正方形(或其一部分)也可以用作第二方向指示器,该袖口上的正方形可以标示袖口的链扣或纽扣。

[0050] 图 8 示出了可能的指示器的又一实例,该指示器是箭头。所示出的箭头具有大约 45 度的角,并因此可能是不想要的。如果想要的话,可以使用没有 45 度角的箭头作为替代。在图 8 中示出的整个指示器可以是功能指示器 138,并且顶部三角形部分可以是第一指示器 136。底部矩形部分(或其一部分)可以用作第二方向指示器 140。

[0051] 尽管在图中示出的指示器垂直于纸张的底部(或至少相对于页面处于 90 或 0 度的倍数),但是指示器可以倾斜。例如,图 8 中的箭头可以倾斜任意角度,例如 17 度。然而,由于当它形成时会在晶片上占据额外的空间并且因为指示器的边缘可能处于一定角度上可能更难于形成,这种情况是不想要的。

[0052] 图 9 示出了用于在集成电路制造过程中实施诸如在附图中示出的那些指示器的流程图。流程起始于 300,并且在步骤 302 中选择布局方向并且放置一个或多个方向指示器。接下来,在步骤 304,在设计布局中组合诸如在图 2-4 中示出的那些 IP 模块(例如,IP

模块 52、90、100 和 110)。在组合 IP 模块之后,在步骤 306 开始对设计布局进行设计规则检查。在设计规则检查期间,其可以利用如先前所讨论的任何适当的软件来执行,在判定菱形块 308 中检查取向指示器以观察是否它们都指示相同的方向。在一个实施例中,检查指示器的取向以观察它们是否指向正确的方向。如先前所讨论的,这可以使用诸如展开第二方向指示器 140 的任何适当的方法来确定,并且确定所展开的第二方向指示器 140 和整个指示器本身的区域。如果所述区域等于预定区域,那么指示器指向正确的方向。如果对于每个指示器来说,所有区域均相等,那么指示器都指示相同的方向。如果判定菱形块 308 的回答为否,那么在步骤 310 旋转至少一个 IP 模块并且重复判定菱形块 308 以查看取向指示器是否都指示相同的方向。一旦取向指示器都指示相同的方向,那么在步骤 312 完成对设计布局的设计规则检查。虽然没有讨论,不过在设计规则检查期间可以执行其它的判定和步骤。

[0053] 在完成设计规则检查之后,在步骤 314 开始掩模平面规划。在掩模平面规划期间,在步骤 316 使用多个设计布局和划线栅格来形成标线字段 (reticle field)。划线栅格放置在多个设计布局之间,这是因为每个设计布局会是一小片。在形成标线字段之后,如在判定菱形块 318 中所描述的,确定用于多个设计布局和划线栅格的取向指示器是否指示相同的方向。在一个实施例中,通过使用任何适当的方法检查第二方向指示器 140 来确定取向,例如关于设计规则检查所描述的方法。

[0054] 如果取向指示器并不指示相同的取向,那么在步骤 320 旋转多个设计规则布局或划线栅格中的至少一个。接下来,重复判定菱形块 318 以确定用于多个设计布局和划线栅格的取向指示器是否指示相同的方向。

[0055] 一旦取向指示器指示相同的取向,那么在步骤 322 完成掩模平面规划。本领域技术人员认识到,虽然并未描述,但在掩模平面规划期间可以执行附加的步骤。

[0056] 在完成掩模平面规划之后,在 324 步骤中使用常规的处理来使用的掩模平面规划,以制作掩模。一旦制作了掩模,在步骤 326 就开始 IC(集成电路)的制造以形成 IC。在 IC 的制造期间,在步骤 328 中确定基于取向指示器的方向性的注入方向。在一个实施例中,使用第一方向指示器 136。接下来,在步骤 330,使用由取向指示器所确定的注入方向来执行注入。此后,在步骤 332 完成 IC 的制造以形成 IC。技术人员认识到可以在执行步骤 328 和 330 以形成 IC 之后和之前执行为技术人员所知的附加步骤。在形成 IC 之后,在步骤 334 中把它们分离继而且然后该过程在步骤 336 结束。

[0057] 在优选实施例中,指示器用来标示不对称的注入。然而,如果想要的话,指示器可以用于其它功能,例如标示衬底的晶格取向。有时使用双取向衬底。例如,衬底可以具有在对 P 沟道器件有用的一个区域内带有 <110> 晶格的半导体材料和对 N 沟道器件有用的另一区域内带有 <100> 晶格的半导体材料。在此实施例中,可以在用来形成有源层图案的掩模上形成指示器。此外,可以使用上面讨论的任何指示器。然而,可能希望对图 4 中示出的指示器进行修改,例如利用“DS”、“SO”、“SB”或任何其它的字母或符号来替换“SR”,该字母或符号可能希望用来指示双衬底取向 (DSO)。

[0058] 至此应当理解,已经提供了一种用于在集成电路的制造过程中使用指示器的方法。描述了一种可在视觉上辨别的指示器,其可以形成为集成电路的一部分。可在视觉上辨别的指示器指示集成电路的无法在视觉上辨别的特性的方向性,例如根据目测检查来指

示注入的方向、晶格取向等以及上述的组合。从而在一个实施例中,使用第一指示器来执行与方向相关的过程,例如倾斜角注入,以确定无法在视觉上辨别的特性的方向性。在一个实施例中,指示器用来在集成电路的制造期间辨别无法在视觉上辨别的特性。在一个实施例中,可在视觉上辨别的指示器包括在集成电路的设计期间使用的第一部分和在集成电路的制造期间使用的第二部分。可以在设计规则验证期间使用第一部分。第二部分可以包括功能指示器和方向指示器。

[0059] 指示器可以存在于如图 4 所示的 IP 模块中或者还可以被放在设计布局、掩模中的其它任何地方,或者放在晶片上,例如放在划线中。指示器可以在视觉上被识别并且借助操作者用肉眼来进行物理验证。指示器包括取向信息并且出现在晶片和掩模上。另外,指示器可以在单层中可视。可以在设计规则检查中使用指示器。此外,指示器可以被制造环境中的工作人员容易地理解,例如操作者或技术人员。另外,指示器通过避免在设计布局和掩模之间检查设计日期流程中的每个步骤的需要来改进周期时间并且降低复杂度。

[0060] 因为用于实施本发明的装置在很大程度上由本领域技术人员所知的电子部件和电路组成,为了理解并懂得本发明的基础原理并且为了不被本发明的教导所困惑或分散注意力,将不以比上面所示的必要考虑更大的程度来说明电路细节。

[0061] 在前述的说明中,已经参考具体实施例描述了本发明。然而,一个本领域普通技术人员应当理解在不偏离如以下权利要求所阐明的本发明范围的情况下,可以进行各种修改和变化。例如,可以使用任何适当的指示器;指示器不限于在附图中示出的实施例。

[0062] 因此,说明书和附图应当被认为是说明性的而非是限制性的意义,并且所有的这种修改旨在包括在本发明的范围内。

[0063] 虽然已经针对具体的传导性类型或电势极性来描述本发明,技术人员应当理解可以使传导性类型和电势极性反向。

[0064] 此外,如果存在的话,说明书和权利要求中的术语“正面”、“背面”、“顶部”、“底部”、“在上”、“在下”等,用于描述性目的而不必用于描述永久性的相对位置。应当理解,在适当的环境下如此使用的术语是可互换的,例如使得在此描述的本发明的实施例能够以不同于那些在此所示或描述的其它取向来操作。

[0065] 针对具体实施例上面已经描述了益处、其它优点和问题的解决办法。然而,可能导致任何益处、优点或解决办法出现或使其更加显著的益处、优点、问题的解决办法和任何元件(一个或多个)不应当被解释为任何或所有权利要求的关键性、所要求的或必需的特征或元件。如在此所用的,术语“包括”、“包括着”或其任何其它的变化旨在覆盖非排他性的包括,使得包括元素列表的过程、方法、物品或装置不仅包括那些元素,而且还可以包括没有明确列出或为这种过程、方法、物品或装置所固有的其它元素。如在此所用的,术语“一”或“一种”被限定为一个或一个以上。

[0066] 如在此所用的,术语“多个”被限定为两个或两个以上。如在此所用的,术语“另一个”被限定为至少是第二个或更多。

[0067] 如在此所用的,术语“耦合”被限定为连接,不过不必是直接连接,也不必是机械连接。

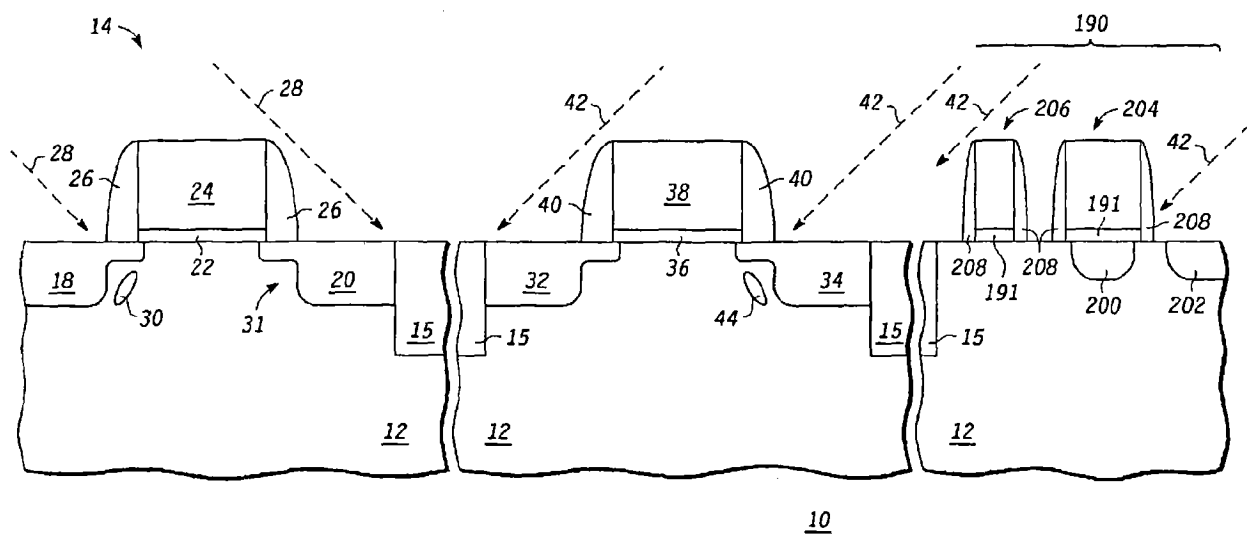


图 1

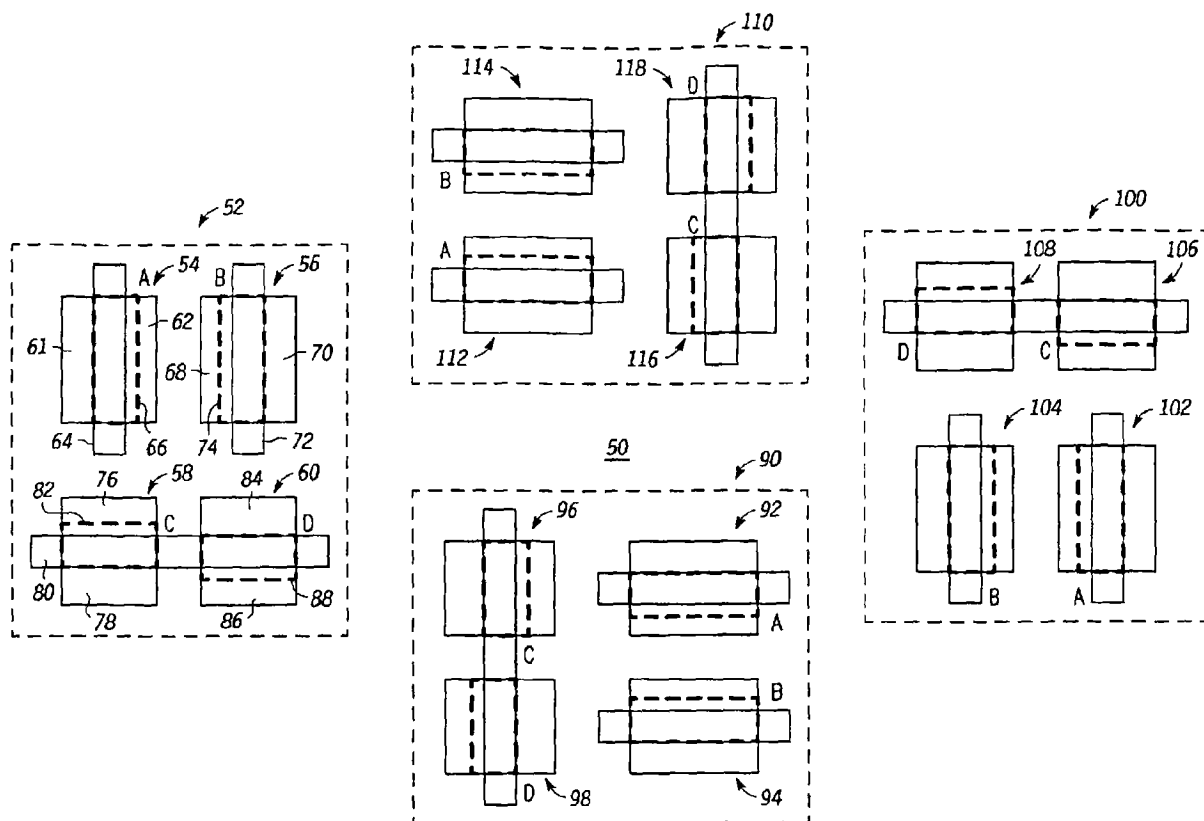


图 2

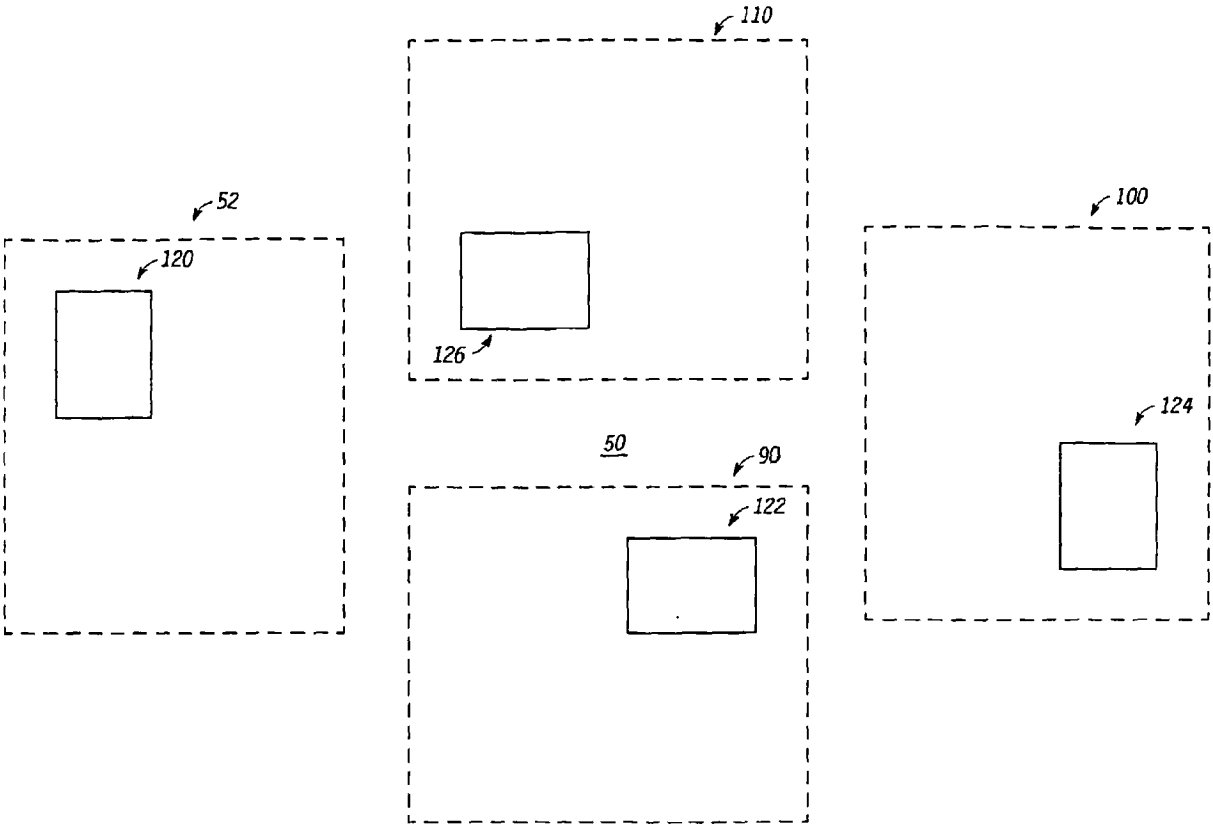


图 3

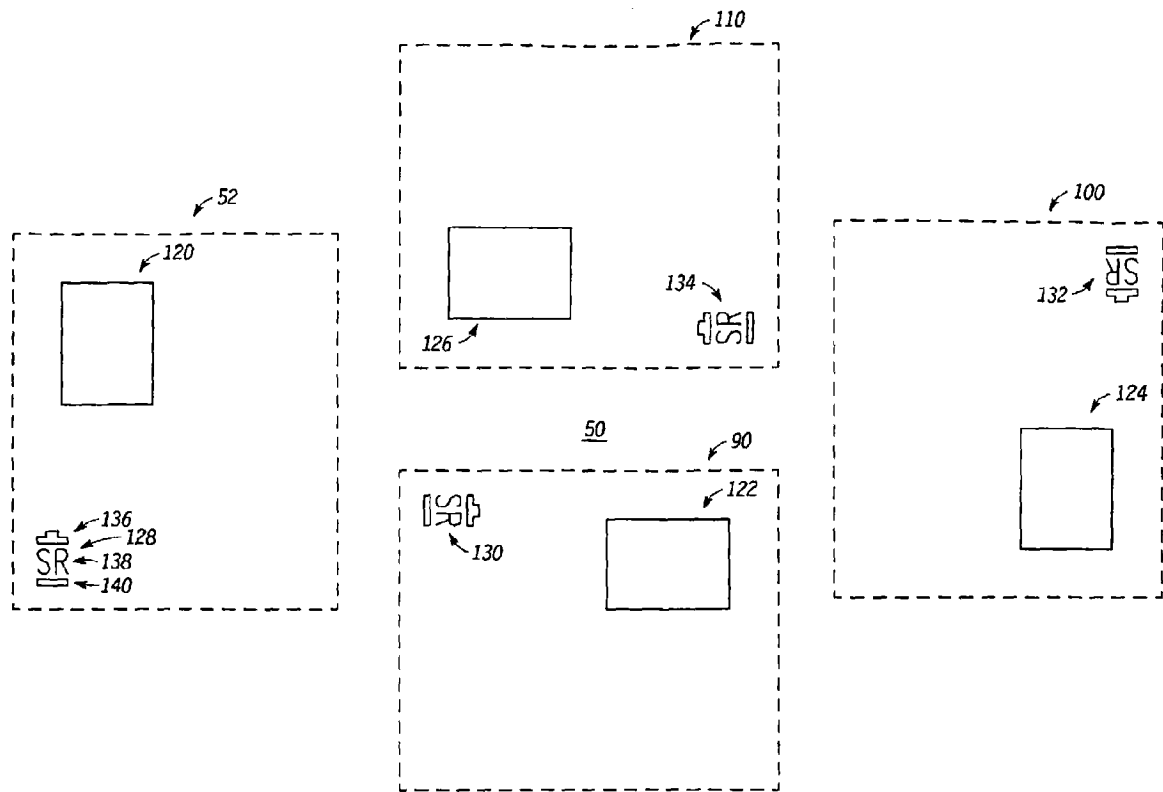


图 4

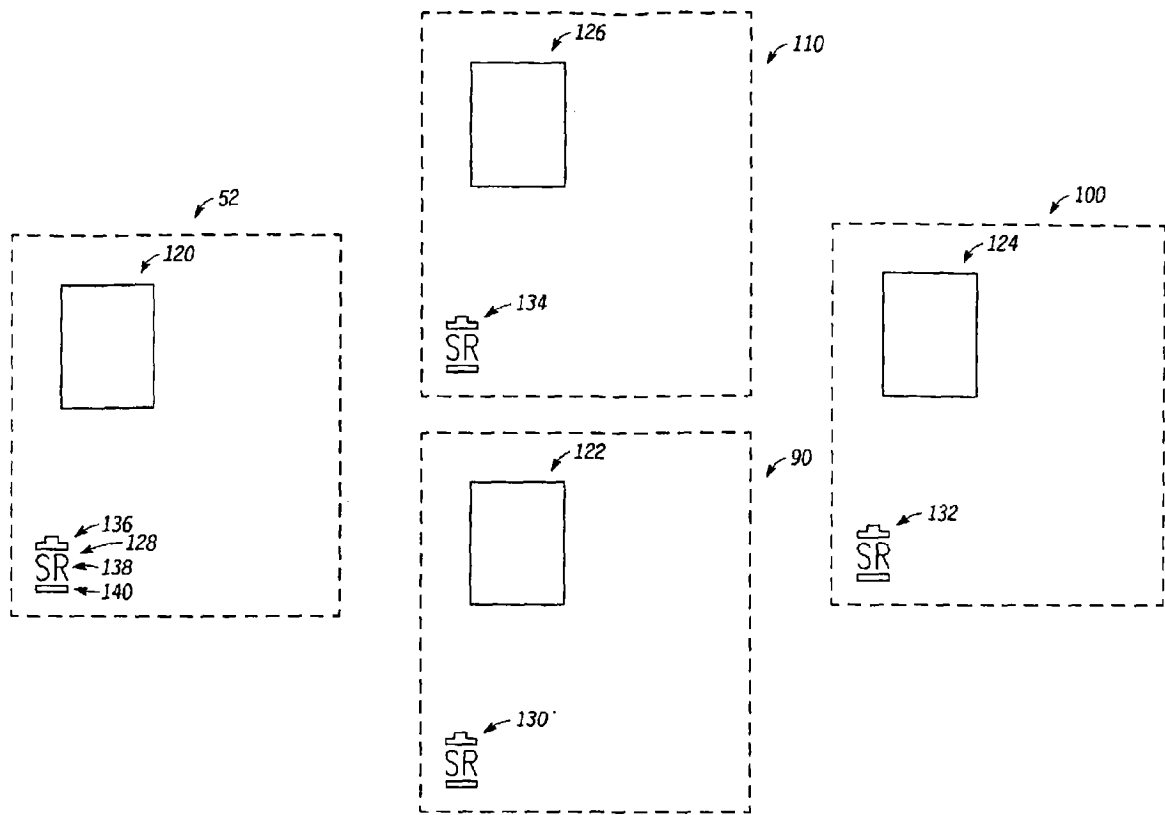


图 5

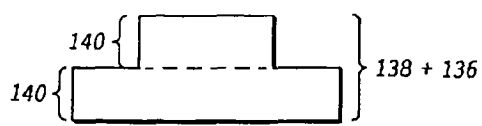


图 6

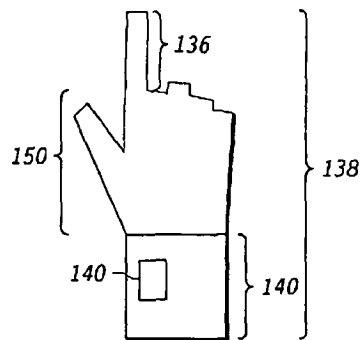


图 7

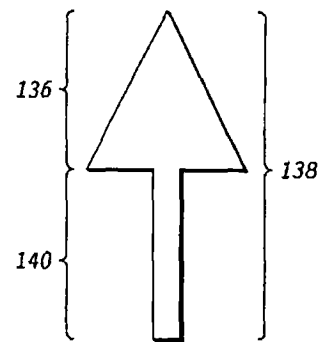


图 8

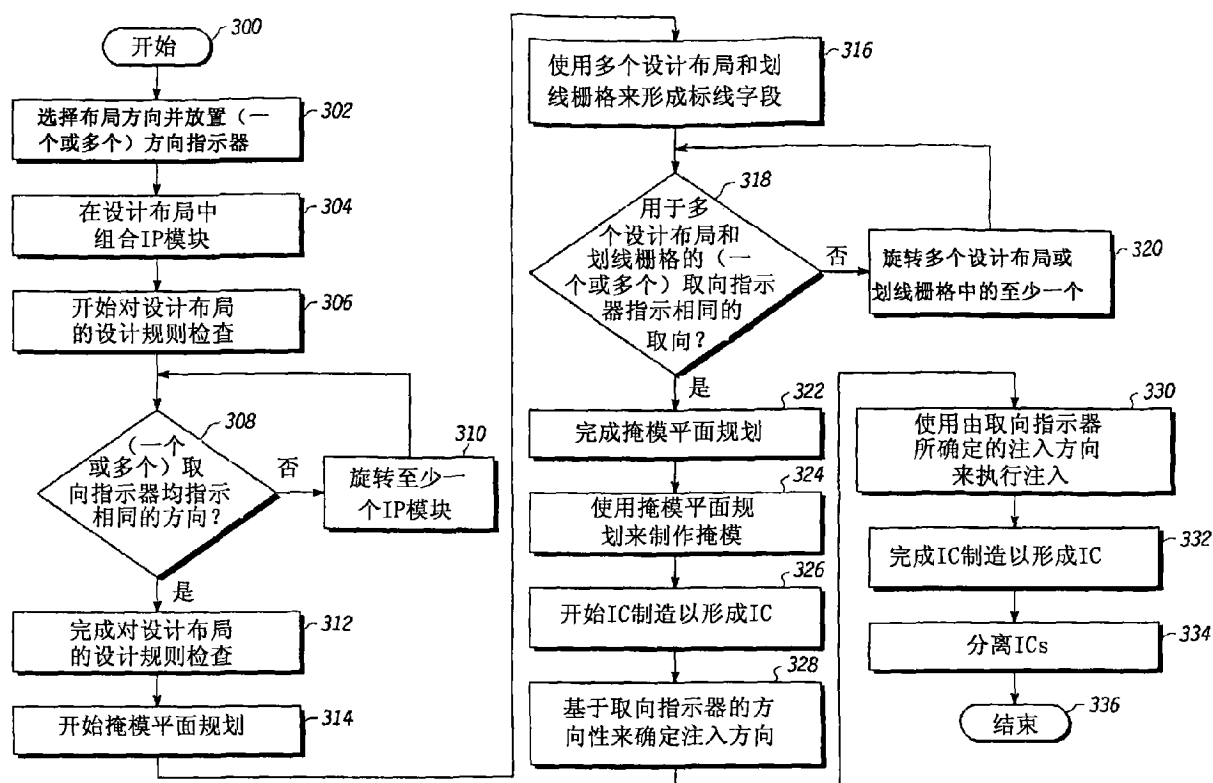


图 9