(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.[6]
G03F 1/08

(45) 공고일자 1999년11월15일
(11) 등록번호 10-0230714
(24) 등록일자 1999년08월24일

(21) 출원번호 10-1997-0000586
(22) 출원일자 1997년01월11일
(65) 공개번호 특1997-0076063
(43) 공개일자 1997년12월10일
(30) 우선권주장 96-120052 1996년05월15일 일본(JP)

(73) 특허권자 미쓰비시덴키 가부시키가이샤 다니구찌 이찌로오, 기타오카 다카시
일본국 도쿄도 지요다쿠 마루노우치 2쵸메 2반 3고
(72) 발명자 나까오 슈지
일본 도꾜도 지요다꾸 마루노우찌 2쪼메 2-3 미쯔비시 덴끼 가부시끼가이샤 내
쯔지따 고우이찌로
일본 도꾜도 지요다꾸 마루노우찌 2쪼메 2-3 미쯔비시 덴끼 가부시끼가이샤 내
가네오까 다쯔노리
일본 도꾜도 지요다꾸 마루노우찌 2쪼메 2-3 미쯔비시 덴끼 가부시끼가이샤 내
(74) 대리인 구영창, 장수길

심사관 : 김현숙

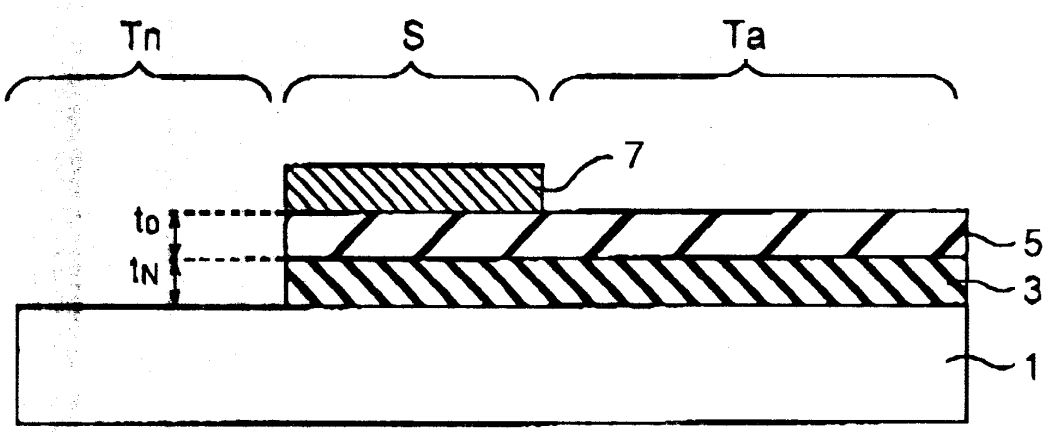
(54) 위상 시프트 마스크, 위상 시프트 마스크용 블랭크 및 위상 시프트 마스크의 제조 방법

요약

투명 기판(1)상에 제1 광투과 영역(Ta)을 덮는 한편, 제2 광투과 영역(Tn)을 노출하도록 실리콘 질화막(3)과 실리콘 질화막(5)이 적층되어 형성되어 있다. 제1 및 제2 광투과 영역(Ta, Tn)에 끼워지는 차광 영역(S)에는 투명 기판(1) 위를 덮도록 차광막(7)이 형성되어 있다.

이에 따라 차광막을 사이에 두고 이웃하는 광투과 영역의 투과광의 위상차가 실질상 180° 이며, 동시에 각 투과광의 강도가 동일한 위상 시프트 마스크, 위상 시프트 마스크용 블랭크 및 위상 시프트 마스크의 제조 방법을 얻을 수 있다.

대표도



명세서

[발명의 명칭]

위상 시프트 마스크, 위상 시프트 마스크용 블랭크 및 위상 시프트 마스크의 제조 방법

[도면의 간단한 설명]

도 1은 본 발명의 제1 실시 형태에 있어서의 위상 시프트 마스크의 구성을 개략적으로 도시한 단면도.

도 2는 노광 광으로 i선을 이용한 경우의 도 1에 도시한 위상 시프트 마스크의 실리콘 질화막과의 막두께를 변화시킨 경우의 제1 광투과 영역(Ta)의 투과율을 시뮬레이션한 결과를 도시한 투과율의 등고선도.

도 3a는 도 1에서 제1 및 제2 광투과 영역(Ta, Tn)의 위상차가 180° 가 될 때의 실리콘 질화막의 막두께와 실리콘 산화막의 막두께와의 관계를 도시한 그래프이며, 도 3b는 실리콘 질화막의 막두께와 투과율(T)과의 관계를 도시한 그래프.

도 4는 노광 광으로 KrF 엑시머광을 이용한 경우에 도 1에 도시한 실리콘 질화막과 실리콘 산화막과의 막두께를 변화시켰을 때의 투과율을 시뮬레이션한 결과를 도시한 투과율의 등고선도.

도 5a는 도 1에서 제1 및 제2 광투과 영역(Ta, Tn)의 투과광의 위상차가 180° 가 될 때의 실리콘 질화막과 실리콘 산화막과의 막두께의 관계를 도시한 그래프이며, 도 5b는 실리콘 질화막의 막두께와 투과율(T)과의 관계를 도시한 그래프.

도 6a는 도 1에서 제1 및 제2 광투과 영역(Ta, Tn)의 투과광의 위상차가 180° 가 될 때의 실리콘 질화막과 실리콘 산화막과의 막두께의 관계를 도시한 그래프이며, 도 6b는 실리콘 질화막의 막두께와 투과율(T)과의 관계를 도시한 그래프.

도 7은 위상 시프트부와 투명 기판이 동일 재료에 의해 일체로 형성된 경우의 나머지 결함의 문제를 설명하기 위한 제1 공정도.

도 8은 위상 시프트부와 투명 기판이 동일 재료에 의해 일체로 형성된 경우의 나머지 결함의 문제를 설명하기 위한 제2 공정도.

도 9는 본 발명의 제1 실시 형태에서의 위상시프트 마스크에서 나머지 결함의 문제를 해소할 수 있는 것을 설명하기 위한 제2 공정도.

도 10은 완만한 나머지 결함에 의해 발생하는 문제점을 설명하기 위한 개략 단면도.

도 11은 실리콘 산호막과 실리콘 질화막의 파장 λ와 투과율 T와의 관계를 도시한 그래프.

도 12는 본 발명의 제1 실시 형태에 있어서의 위상 시프트 마스크 제조 방법의 제1 공정을 도시한 개략 단면도.

도 13은 본 발명의 제1 실시 형태에 있어서의 위상 시프트 마스크 제조 방법의 제2 공정을 도시한 개략 단면도.

도 14는 본 발명의 제1 실시 형태에 있어서의 위상 시프트 마스크 제조 방법의 제3 공정을 도시한 개략 단면도.

도 15는 본 발명의 제1 실시 형태에 있어서의 위상 시프트 마스크 제조 방법의 제4 과정을 도시한 개략 단면도.

도 16는 본 발명의 제1 실시 형태에 있어서의 위상 시프트 마스크 제조 방법의 제5 공정을 도시한 개략 단면도.

도 17은 본 발명의 제1 실시 형태에 있어서의 위상 시프트 마스크 제조 방법의 제6 공정을 도시한 개략 단면도.

도 18은 본 발명의 제1 실시 형태에 있어서의 위상 시프트 마스크 제조 방법에서는 나머지 결함을 용이하게 제거할 수 잇는 것을 설명하기 위한 제1 공정도.

도 19는 본 발명의 제1 실시 형태에 있어서의 위상 시프트 마스크 제조 방법에서는 나머지 결함을 용이하게 제거할 수 있는 것을 설명하기 위한 제2 공정도.

도 20은 본 발명의 제2 실시 형태에 있어서의 위상 시프트 마스크의 구성을 개략적으로 도시한 단면도.

도 21은 본 발명의 제2 실시 형태에 있어서의 위상 시프트 마스크 제조 방법의 제1 공정을 도시한 개략 단면도.

도 22는 본 발명의 제2 실시형태에 있어서의위상 시프트 마스크 제조 방법의 제2 공정을 도시한 개략 단면도.

도 23은 본 발명의 제2 실시 형태에 있어서의 위상 시프트 마스크 제조 방법의 제3 공정을 도시한 개략 단면도.

도 24는 본 발명의 제2 실시 형태에 있어서의 위상 시프트 마스크 제조 방법의 제4 공정을 도시한 개략 단면도.

도 25는 본 발명의 제2 실시 형태에 있어서의 위상 시프트 마스크 제조 방법에서는 나머지 결함을 용이하게 제거할 수 있는 것을 설명하기 위한 제1 공정도.

도 26은 본 발명의 제2 실시 형태에 있어서의 위상 시프트 마스크 제조 방법에서는 나머지 결함을 용이하게 제거할 수 있는 것을 설명하기 위한 제2 공정도.

도 27a는 통상의 포토마스크를 사용했을 때의 마스크 단면을 도시한 도면이고, 도 27b는 마스크 상의 전장을 도시한 도면이며, 도 27c는 웨이퍼 상의 광강도에 대하여 설명하기 위한 도면.

도 28a는 리벤슨(Levenson) 방식의 위상 시프트 마스크를 사용했을 때의 마스크 단면을 도시한 도면이고, 도 28b는 마스크 상의 전장을 도시한 도면이며, 도 28c는 웨이퍼 상의 광강도에 대하여 설명하기 위한 도면.

도 29는 종래의 위상 시프트 마스크의 구성을 개략적으로 도시한 단면도.

도 30는 특개평7-159971호 공보에 게시된 위상 시프트 마스크의 개략 단면도.

도 31은 특개평7-72612호 공보에 게시된 위상 시프트 마스크의 개략 단면도.

* 도면의 주요부분에 대한 부호의 설명

1 : 투명 기판　　3 : 실리콘 질화막

5 : 실리콘 산화막　　7 : 차광막

[발명의 상세한 설명]

가. 발명의 목적

(1) 발명이 속하는 기술 분야 및 그 분야의 종래 기술

본 발명은 위상 시프트 마스크, 위상 시프트 마스크용 블랭크 및 위상 시프트 마스크의 제조 방법에 관한 것이다.

최근, 반도체 집적 회로에 있어서의 고집적화 및 미세화는 눈부시게 발전하였다. 이에 수반하여 반도체 기판(이하, 간단히 웨이퍼라 한다) 상에 형성되는 회로 패턴의 미세화도 급속히 진전되고 있다.

그 중에서도, 포토리소그래피 기술이 패턴 형성에 있어서의 기본 기술로서 널리 인식되어 있다. 따라서, 지금까지 여러가지 개발 개량이 이루어져 오고 있다. 그러나, 패턴의 미세화는 멈출줄 모르고, 패턴의 해상도 향상에의 요구도 더욱 강해지고 있다.

이 포토리소그래피 기술은 웨이퍼 상에 도포된 포토레지스트에 마스크(원화)상의 패턴을 전사하고, 그 전사된 포토레지스트를 이용하여 하층의 피에칭막을 패터닝하는 기술이다. 이 포토레지스트의 전사시에 포토레지스트에 현상 처리가 시행되지만, 이 현상 처리에 의해 광이 닿는 부분의 포토레지스트가 제거되는 타입을 포지티브형, 광이 닿지 않는 부분의 포토레지스트가 제거되는 타입을 네가티브형의 포토레지스트라 한다.

일반적으로, 축소 노광 방법을 잉요한 포토 리소그래피 기술에 있어서의 해상 한계 R(nm)은,

$R = k_1 \cdot \lambda/(NA)$

로 표시된다. 여기에서, λ는 사용되는 광의 파장(nm), NA는 렌즈의 개구수, k_1은 레지스트 프로세스에 의존하는 상수이다.

상기 식에서 알 수 있듯이, 해상 한계 R의 향상을 꾀하기 위해서는, 즉 미세패턴을 얻기 위해서는 k_1과 λ의 값을 작게 하고, NA의 값을 크게 하는 방법을 생각할 수 있다. 즉,레지스트 프로세스에 의존하는 상수를 적게함과 동시에, 단파장화나 고 NA화를 진행하면 좋다.

그러나, 광원이나 렌즈의 개량은 기술적으로 어렵고, 또한 단파장화 및 고 NA화를 진행함으로써, 광의 집점 심도 $\delta(=k_2 \cdot \lambda/(NA)^2)$가 얕아져서 오히려 해상도의 저하를 초래하는 문제를 발생시킨다.

그래서, 포토 마스크를 개량함으로써, 광원이나 렌즈에서는 없는 패턴의 미세화를 꾀하는 연구가 이루어지고 있다. 최근에는 패턴의 해상도를 향상시키는 포토 마스크로서의 위상 시프트 마스크가 주목받고 있다. 이하, 이 위상 시프트 마스크의 구조 및 그 원리에 대하여 통상의 포토 마스크와 비교하여 설명한다. 또 위상 시프트 마스크에 대해서는 리벤슨 방식에 대해 설명한다.

도 27a, 도 27b, 도 27c는 통상의 포토 마스크를 사용하였을 때의 마스크의 단면, 마스크 상의 전장 및 웨이퍼 상의 광강도를 나타낸 도면이다. 도 27a를 참조하여 통상의 포토 마스크는 글래스 기판(401) 상에 금속 마스크 패턴(403)이 형성된 구성을 갖고 있다. 이와 같은 통상의 포토 마스크에서는 마스크 상의전장이 도 27b에 도시한 바와 같이 금속 마스크 패턴(403)에서 공간적으로 펄스 변조된 전장으로 된다.

그러나, 도 27c를 참조하여 패턴이 미세화하면, 포토 마스크를 투과한 노광

광은 광의 회절 효과 때문에 웨이퍼 상의 비노광 영역[금속 마스크 패턴(403)에 의해 노광 광의 투과가 차단된 영역]에도 리세스된다. 이 때문에, 웨이퍼 상의 비노광 영역에도 광이 조사되어 버려 광의 콘트라스트(웨이퍼 상의 노광 영역과 비노광 영역과의 광강도의 차)가 저하한다. 결과로서, 해상도가 저하하여 미세한 패턴의 전사를 행하기 곤란해 진다.

도28a, 도28b, 도28c는 리벤슨 방식의 위상 시프트 마스크를 사용하였을 때의 마스크의 단면, 마스크 상의 전장 및 웨이퍼 상의 광강도를 나타낸 도면이다. 먼저 도 28a를 참조하여 위상 시프트 마스크에서는 통상의 포토 마스크에 위상 시프트라 불리는 광학 부재(405)가 설치되어 있다.

즉, 글래스 기판(401) 상에 크롬 마스크 패턴(403)이 형성되어, 노광 영역과 차광 영역이 설치되고, 이 노광 영역을 하나 걸러서 위상 시프터(405)가 설치되어 있다. 이 위상 시프터(405)는 투과광의 위상을 180° 변환하는 역할을 이루는 것이다.

도28b를 참조하여, 상술한 바와 같이 위상 시프터(405)를 노광 영역을 하나 걸러서 설치하였기 때문에 위상 시프트 마스크를 투과한 광에 의한 마스크 상의 전장은 그 위상이 번갈아 180° 반전하여 구성된다. 이와 같이, 인접하는 노광 영역 사이에서 광의 위상이 서로 역위상이 되기 때문에, 광의 간섭 효과에 의해 역위상인 광의 중첩 부분에서 광이 서로 역위상이 되기 때문에 없어지게 된다.

이 결과, 도28c에 도시한 바와 같이, 노광 영역간의 경계에서 광의 강도가 적어지고, 웨이퍼 상의 노광 영역과 비노광 영역에 있어서의 광의 강도차를 충분히 확보할 수 있다. 이에 따라 해상도의 향상을 꾀할 수 있어서 미세한 패턴의 전사를 행할 수 있다.

이와 같은 위상 시프트 마스크에는 여러가지 방식이 있지만, 그 중에서도 상술한 리벤슨 방식의 위상 시프트 마스크는 원리적으로 우수한 해상성을 갖고, 해상력의 의미에서는 가장 우수한 방식으로 생각되고

있다.

도29는 종래의 리벤슨 방식의 위상 시프트 마스크의 구성을 개략적으로 도시한 단면도이다. 도29를 참조하여 종래의 위상 시프트 마스크는 석영으로 이루어지는 투면 기판(501)과, Sn0막으로 이루어지는 에칭 스토퍼층(503)과, SiO_2막으로 이루어지는 위상 시프터막(505)과, Cr막으로 이루어지는 차광막(507)을 갖고 있다.

투명 기판(501) 상에 에칭 스토퍼막(503)이 형성되어 있다. 또한 위상 시프터막(505)은 에칭 스토퍼막(503) 상에서 제1투과 영역(Ta) 및 차광 영역(S)을 피복하는 한편 제2투과 영역(Tn)을 노출하도록 형성되어 있다. 또한 차광막(507)은 인접하는 제1 및 제2광투과 영역(Ta, Tn) 사이에 위치하는 차광 영역(S)에서 투명기판(501) 위를 피복하도록 형성되어 있다.

(2) 발명이 이루고자 하는 기술적 과제

통상, 전사에 있어서의 노광시에는, 위상 시프트 마스크에는 투명 기판(501)측으로부터 균일한 강도로 노광 광이 조사된다. 이 노광 광 중 제1광투과 영역(Ta)를 투과하는 투과광과 제2광투과 영역(Tn)을 투과하는 투과광으로 그 위상이 180° 반전된다. 이와 같이 서로 위상이 반전된 투과광이 포토레지스트에 조사되고, 그 후 현상됨으로써 광투과 영역(Ta, Tn)에 대응하는 형상의 패턴이 포토레지스트에 형성된다.

이 때, 제1 및 제2광투과 영역(Ta, Tn)의 개구 치수가 동일하다면, 동일한 양의 광이 각 투과 영역(Ta, Tn)을 투과해 가는 것이 동일 치수의 폰트 레지스트의 패턴을 만들기 위하여 요구된다. 그러나, 종래의 위상 시프트 마스크에서는 제1 및 제2광투과 영역(Ta, Tn)의 막구성이 적당하지 않아서, 반드시 제1 및 제2광투과 영역(Ta, Tn)을 투과한 투과광의 광량이 동일해지도록 설정되지는 않았다.

또한, 에칭 스토퍼막(503)으로 이용되는 Sn0는 굴절률이 크다. 이 때문에, 제1 및 제2광투과 영역(Ta, Tn)의 개구 지름이 가공에 의한 형상 효과를 무시할 수 있을 정도로 충분히 커도, 제1 및 제2광투과 영역(Ta, Tn)을 투과하는 광량은 달라져 버린다. 이 때문에, 상술한 바와 같이 포토레지스트에 형성되는 패턴의 치수가 상이한 문제점이 있었다.

이 문제점을 보완할 목적으로 행해진 발명이 특개평7-159971호 공보에 개시되어 있다.

도30은 상기의 공보에 개시된 위상 시프트 마스크의 구성을 개략적으로 도시한 단면도이다. 도30을 참조하여 이 위상 시프트 마스크에서는 투명 기판(201)상에 알루미나(Al_2O_3)로 이루어지는 에칭 스토퍼막(203)을 개재하여 위상 시프터막(205)이 형성되어 있고, 또 그 위의 차광 영역(S)을 덮도록 차광막(207)이 형성되어 있다.

이 기술은 위상 시프터막(205)의 막두께 및 굴절률을 조정함으로써, 제1 및 제2광투과 영역(Ta, Tn)의 투과광의 광량을 동일하게 하고자 하는 것이다.

그런데, 이 구조에서 제1광투과 영역(Ta)에는 투명 기판(201) 상에 에칭 스토퍼층(203)과 위상 시프터막(205)의 2층이 존재한다. 그라고, 이 제1광투과 영역(Ta)을 투과하는 투과광의 광량은 에칭 스토퍼층(203)과 위상 시프터막(205)의 상호 작용에 의해 결정되는 것이다. 이 때문에, 제1 및 제2광투과 영역(Ta, Tn)의 투과광의 광량을 동일하게 조정하기 위해서는 에칭 스토퍼층(203)과 위상 시프터막(205) 쌍방의 막두께 등을 조정할 필요가 있다.

그런데, 상기 공보에 개시된 기술에서는 상술한 바와 같은 위상 시프터막(205)만을 고려하고 있기 때문에, 실질적으로 제1 및 제2광투과 영역(Ta, Tn)의 투과 광량을 동일하게 조정할 수는 없다.

또, 도30에 도시한 구조에 있어서, 제2광투과 영역(Tn)에서 도31에 도시한 바와 같이 에칭 스토퍼층(203)을 제거한 구조가 특개평7-72612호 공보에 개시되어 있다.

또한, 도30 및 도31에 도시된 구조에서는 에칭 스토퍼층(203)에 알루미나가 이용되고 있다. 이와 같이 알루미나를 이용하고 있기 때문에 이하에 설명하는 문제점이 있다.

통상, 알루미나를 성막하는 경우에는 스퍼터링법이 이용된다. 이 경우, 타겟으로 금속이 이용되고, 스퍼터 분위기가 O_2(산소)를 포함하는 분위기로 된다. 이 경우, 타겟의 일부가 분위기에 의해 절연물로 되고, 스퍼터에서의 방전이 불안정해 진다. 이에 따라, 아아킹 전류가 국부적으로 발생하여 타겟의 일부가 용융하여 비산한다.

통상의 스퍼터링에서는 투명 기판 상에 원자 혹은 분자를 퇴적하지만, 이 경우에는 큰 용융물이 투명 기판 상으로 떨어져 버린다. 이와 같이 큰 용융물이 투명 기판 상에 떨어진 경우에는 포토레지스트를 도포하는 경우에 이 큰 용융물이 포토레지스트를 반발하기도 한다. 또한, 알루미나의 막을 에칭하는 경우에는 큰 알루미나의 용융물이 있기 때문에 완전하게 용융물을 에칭 제거하기 곤란하다. 이에 더하여, 알루미나의 큰 용융물이 있는 경우에는 이 부분에서 다른 부분과의 위상이 달라져버리기 때문에 해상도가 높은 위상 시프트 마스크를 얻을 수 없게되어 버린다.

또한, 알루미나를 CVD(Cemical Vapor Deposition)법으로 성막할 수도 있지만, 이 경우에는 1000℃ 이상의 고온으로 성막해야만 한다. 이와 같은 고온에서는 투명 기판(501)의 재질인 석영이 비틀려버리기 때문에, 이 CVD법으로 알루미나를 적층한 경우에는 해상도가 높은 위상 시프트 마스크를 얻을 수 없다.

본 발명의 제1목적은 서로 투과광의 위상이 상이한 광투과 영역의 투과 광량을 동일하게 조정 가능한 위상 시프트 마스크, 위상 시프트 마스크용 블랭크 및 위상 시프트 마스크의 제조 방법을 제공하는 것이다.

본 발명의 다른 목적은 성막이 용이한 한편 해상도가 높은 위상 시프트 마스크, 위상 시프트 마스크용 블랭크 및 위상 시프트 마스크의 제조 방법을 제공하는 것이다.

나. 발명의 구성 및 작용

본 발명의 위상 시프트 마스크는 노광 광을 투과하는 제1광투과 영역과, 제1광투과 영역과 차광 영역을

사이에 두고 인접하는 한편 제1광투과 영역을 투과하는 노광 광의 위상과 상이한 위상으로 노광 광을 투과하는 제2광투과 영역을 갖는 위상 시프트 마스크에 있어서, 투명 기판과, 실리콘 질화막과, 실리콘 산화막과, 차광막을 구비하고 있다. 투명 기판은 주표면을 갖고 있다. 실리콘 질화막은 제1광투과 영역에서 투명 기판의 주표면 위를 덮는 한편 제2광투과 영역에서 투명 기판의 주표면을 노출하도록 형성되어 있다. 실리콘 산화막은 제1광투과 영역에서 투명 기판의 주표면 위를 덮도록 실리콘 질화막과 적층되는 한편 제2광투과 영역에서 투명 기판의 주표면을 노출하도록 형성되어 있다. 차광막은 차광 영역에서 투명 기판의 주표면 위를 덮고 있다.

본 발명의 한 국면에 따르는 위상 시프트 마스크에서는 알루미나 대신에 실리콘 질화막이 이용되고 있다. 이 실리콘 질화막은 CVD법으로 그 만큼 고온으로 하지 않고 성막할 수 있다. 이를 위하여, 알루미나를 스퍼터법으로 형성할 때와 같이 큰 용융물이 투명 기판 상에 떨어지는 일은 없다. 따라서, 결함이 적은 한편 해상도가 높은 위상 시프트막을 얻을 수 있다.

상기 국면에 있어서 바람직하게는, 실리콘 질화막이 투명 기판의 주표면에 직접 접하여 형성되고 있다. 그리고 실리콘 산화막은 실리콘 질화막에 직접 접하여 형성되어 있다.

상기 국면에 있어서 바람직하게는, 실리콘 질화막의 막두께와 굴절률을 t_N과 n_N으로 하고, 실리콘 산화막의 막두께와 굴절률을 t_0와 n_0로 하고, 노광광의 파장을 λ로 했을 때,

[수식3]

$(t_N \times n_N + t_0 \times n_0) - (t_N + t_0) = \lambda/2 \times m$

(m은 임의의 양의 홀수)

의 관계를 만족하는 것을 특징으로 한다.

상기 국면에 있어서 바람직하게는, 상기 식의 임의의 양의 홀수 m이 1이다.

상기 국면에 있어서 바람직하게는, 노광광이 i선일 때, 실리콘 산화막의 막두께는 240±108Å, 굴절률은 1.47±0.03이고, 실리콘 질화막의 막두께는 1570±47Å, 굴절률은 2.09±0.03이다.

상기 국면에 있어서 바람직하게는, 노광광이 KrF 엑시머광일 때, 실리콘 산화막의 막두께는 440±67Å, 굴절률은 1.51±0.03이고, 상기 실리콘 질화막의 막두께는 800±26Å, 굴절률은 2.27±0.04Å이다.

상기 5개의 바람직한 국면에 따르면, 차광 영역을 사이에 두고 인접하는 광투과 영역으로부터 투과된 각 투과광의 위상은 실질상 180° 다르며 동시에 각 투과광의 광량은 서로 같게 할 수 있다.

또한, 실리콘 질화막과 실리콘 산화막의 막두께의 합을 작게할 수 있기 때문에, 오버 에칭에 의한 위상 오차를 적게할 수 있고, 세정 등의 공정시에 패턴의 박리를 방지할 수 있는 한편 투과광의 광량이 기하학적인 효과에 따라 감소하는 것도 방지할 수 있다.

본 발명의 다른 국면에 따르는 위상 시프트 마스크는 노광광을 투과하는 제1광투과 영역과, 제1광투과 영역과 차광 영역을 사이에 두고 인접하는 한편 제1광투과 영역을 투과하는 노광광의 위상과 상이한 위상으로 노광광을 투과하는 제2광투과 영역을 갖는 위상 시프트 마스크에 있어서, 투명 기판과, 실리콘 질화막과, 실리콘 산화막과, 차광막을 구비하고 있다. 투명 기판은 주표면을 갖고 있다. 실리콘 질화막은 제1광투과 영역에서 투명 기판의 주표면 위를 덮는 한편 제2 광투과 영역에서 투명 기판의 주표면을 노출하도록 형성되어 있다. 실리콘 산화막은 제1 광투과 영역에서 투명 기판의 주표면 위를 덮도록 실리콘 질화막 위에 형성됨과 동시에 제2 공투과 영역에서 투명 기판의 주표면 위를 덮고 있다. 차광막은 차광 영역에서 투명 기판의 주표면 위를 덮고 있다.

본 발명의 다른 국면에 따르는 위상 시프트 마스크에서는 본 발명의 한 국면과 마찬가지로, 알루미나 대신에 실리콘 질화막을 이용하기 때문에 결함이 적으며 동시에 해상도가 높은 위상 시프트 마스크를 얻을 수 있다.

상기 국면에서 바람직하게는, 노광광이 i선일 때 실리콘 산화막의 막두께는 650±150Å, 굴절률은 1,47±0.03이고, 실리콘 질화막의 막두께는 1680±47Å, 굴절률은 2.09±0.03이다.

상기 국면에서 바람직하게는, 노광광이 KrF 엑시머광일 때 실리콘 산화막의 막두께는 420±100Å, 굴절률은 1.47±0.03이고, 실리콘 질화막의 막두께는 980±26Å, 굴절률은 2.27±0.04이다.

상기 2개의 바람직한 국면에 따르면, 차광 영역을 사이에 두고 인접하는 광투과 영역으로부터 투과된 각 투과광의 위상은 실질상 180° 다르며 동시에 각 투과광의 광량은 서로 같게 할 수 있다. 이에 따라, 고정밀도의 위상 시프트 마스크를 얻을 수 있다.

본 발명의 위상 시프트 마스크용 블랭크는 노광광을 투과하는 제1 광투과 영역과, 제1 광투과 영역과 차광 영역을 사이에 두고 인접하는 한편 제1 광투과 영역을 투과하는 노광광의 위상과 상이한 위상으로 노광광을 투과하는 제2 광투과 영역을 갖는 위상 시프트 마스크용 블랭크에 있어서, 투명 기판과, 실리콘 질화막과, 실리콘 산화막과, 차광막을 구비하고 있다. 투명 기판은 주표면을 갖고 있다. 실리콘 질화막은 투명 기판의 주표면에 직접 접하여 형성되어 있다. 실리콘 산화막은 실리콘 질화막에 직접 접하여 있다. 차광막은 실리콘 산화막에 직접 접하여 형성되어 있다. 실리콘 질화막의 막두께와 굴절률을 to와 no로 하고, 노광광의 파장을 λ로 했을 때,

[수식 4]

$(t_N \times n_N + to \times no) - (t_N + to) = \lambda/2 \times m$

(m은 임의의 양의 홀수)

의 관계를 만족하고 있다.

상기 국면에 있어서 바람직하게는, 상기 식의 임의의 양의 홀수 m이 1이다.

상기 국면에 있어서 바람직하게는, 노광광이 i선일 때, 실리콘 산화막의 막두께는 240±108Å, 굴절률은 1.47±0.03이고, 실리콘 질화막의 막두께는 1570±47Å, 굴절률은 2.09±0.03이다.

상기 국면에 있어서 바람직하게는, 노광광이 KrF 엑시머광일 때, 실리콘 산화막의 막두께는 440±67Å, 굴절률은 1.51±0.03이고, 상기 실리콘 질화막의 막두께는 800±26Å, 굴절률은 2.27±0.04Å이다.

상기 본 발명의 위상 시프트 마스크용 블랭크 및 바람직한 4개의 바람직한 국면에 따르면, 이 위상 시프트 마스크용 블랭크를 이용하여 위상 시프트 마스크를 제조함으로써, 차광 영역을 사이에 두고 인접하는 광투과 영역으로부터 투과된 각 투과광의 위상은 실질상 180° 다르며 동시에 각 투과광의 광량은 서로 같게 할 수 있다. 이에 따라, 고정밀도의 위상 시프트 마스크를 얻을 수 있다.

본 발명의 제1 국면에 따르는 위상 시프트 마스크의 제조 방법은 노광광을 투과하는 제1 광투과 영역과, 제1 광투과 영역과 차광 영역을 사이에 두고 인접하는 한편 제1 광투과 영역을 투과하는 노광광의 위상과 상이한 위상으로 노광광을 투과하는 제2 광투과 영역을 갖는 위상 시프트 마스크의 제조 방법에 있어서, 이하의 공정을 구비하고 있다.

먼저, 투명 기판의 주표면 위에 실리콘 질화막과 실리콘 산화막이 순차 형성된다. 그리고 차광 영역 내의 실리콘 산화막을 덮는 한편 제1 및 제2 광투과 영역의 실리콘 산화막을 노출하도록 차광막이 형성된다. 그리고 제2 광투과 영역의 실리콘 산화막의 표면을 노출시킨 상태에서 실리콘 질화막의 표면이 노출할 때까지 실리콘 산화막의 표면에 등방성 에칭이 실시된다. 그리고 노출된 실리콘 질화막의 표면에 이방성 에칭이 실시되어 실리콘 질화막에 바닥 벽면이 실리콘 질화막으로 이루어지는 홈이 형성된다. 그리고 홈의 바닥 벽면에서 투명 기판의 표면이 노출할 때까지 홈의 내벽면에 가열한 인산 용액으로 등방성 에칭이 실시된다.

본 발명의 다른 국면에 따르는 위상 시프트 마스크의 제조 방법은 노광광을 투과하는 제1 광투과 영역과, 제1 광투과 영역과 차광 영역을 사이에 두고 인접하는 한편 제1 광투과 영역을 투과하는 노광광의 위상과 상이한 위상으루 노광광을 투과하는 제2 광투과 영역을 갖는 위상 시프트 마스크의 제조 방법에 있어서, 이하의 공정을 구비하고 있다.

먼저 투명 기판의 주표면 위에 실리콘 질화막과 실리콘 산화막이 형성된다. 그리고 제2 광투과 영역의 실리콘 산화막의 표면을 노출시킨 상태에서 투명 기판의 표면이 노출할 때까지 실리콘 질화막의 표면에 가열한 인산 용액으로 등방성 에칭이 행해진다. 그리고 제1 광투과 영역에서 실리콘 질화막 위를 덮도록, 또 제2 광투과 영역에서 투명 기판의 노출된 주표면 위를 덮도록 실리콘 산화막이 형성된다. 그리고 차광 영역에서 실리콘 산화막 위를 덮는 한편 제1 및 제2 광투과 영역에서 실리콘 산화막을 노출시키도록 차광막이 형성된다.

상기 2개의 국면에 따르는 위상 시프트 마스크의 제조 방법에서는 알류미나 대신에 실리콘 질화막이 이용되고 있다. 이때문에, 상술한 바와 같이 결함이 적으며 동시에 해상도가 높은 위상 시프트 마스크를 제조할 수 있다.

또한 차광 영역을 사이에 두고 인접하는 광투과 영역으로부터 투과된 각 투과광의 위상은 실질상 180° 다른 한편 각 투과광의 광량은 서로 같게할 수 있다. 이에 따라, 고정밀도의 위상 시프트 마스크를 얻을 수 있다.

이하, 본 발명의 실시 형태에 대하여 도면에 기초하여 설명한다.

[제1 실시 형태]

도1을 참조하여, 본 실시 형태의 위상 시프트 마스크는 투명 기판(1)과, 실리콘 질화막(3)과, 실리콘 산화막(5)과, 차광막(7)을 구비하고 있다.

투명 기판(1)은 예을 들면 석영으로 이루어져 있다. 실리콘 질화막(3)과 실리콘 산화막(5)은 투명 기판(1) 상의 제1 광투과 영역(Ta)를 덮도록, 또 제2 광투과 영역(Tn)을 노출하도록 적층되어 형성되어 있다. 차광막(7)은 투명 기판(1) 상의 차광 영역(S)을 덮는 한편 제1 및 제2 광투과 영역(Ta, Tn)을 노출하도록 형성되어 있다.

또, 실리콘 질화막(3)과 실리콘 산화막(5)은 투명 기판(1)의 차광 영역(S) 위를 덮고 있어도 좋다. 또한 이 경우, 차광막(7)은 실리콘 산화막(5) 상에 형성되어 있어도 좋고, 또한 실리콘 질화막(3)과 투명 기판(1)사이에 형성되어 있어도 좋다.

여기에서, 노광광으로 i선(파장 : 365nm) 광을 이용한 경우에는 실리콘 질화막(3)의 막두께 t_N은 1570±47Å이고, 실리콘 산화막(5)의 막두께 to는 240±108Å인 것이 바람직하다. 또한 이 경우, 실리콘 질화막(3)의 굴절률 n_N은 2.09±0.03Å이고 실리콘 산화막(5)의 굴절률 no는 1.47±0.03인 것이 바람직하다.

또한 노광광으로 KrF 엑시머광(파장 : 248nm)을 이용한 경우에는 실리콘 질화막(3)의 막두께 t_N은 800±26Å이고, 실리콘 산화막(5)의 막두께 to는 440±67Å인 것이 바람직하다. 또한 이 경우, 실리콘 질화막(3)의 굴절률n_N은 2.27±0.04Å이고 시리리콘 산화막(5)의 굴절률 no는 1.51±0.03인 것이 바람직하다.

실리콘 질화막(3)과 실리콘 산화막(5)의 막두께를 상기와 같이 설정함으로써, 도1에 도시한 제1 및 제2 광투과 영역(Ta, Tn)의 각 투과광의 광량(강도)을 대략 동일하게 할 수 있음과 동시에, 제1 광투과 영역(Ta)의 투과광과 제2 광투과 영역(Tn)의 투과광과의 위상차를 실질적으로 180° 로 하는 것이 가능해진다. 이하, 그것에 대하여 상세히 설명한다.

또, 이 시뮬레이션은 도1에 도시한 실리콘 질화막(3)과 실리콘 산화막(5)을 이하의 방법으로 형성하여 행한 것이다. 실리콘 질화막(3)은 LPCVD(Low Pressure Chemical Vapor Deposition)법에 의해 700℃에서 $SiCl_2H_2$와 NH_3를 원료로 하여 형성한 것이다. 또한 실리콘 산화막(5)은 LPCVD법으로 800℃에서 SiH_4와 N_2O를 원료로 하여 형성한 것이다. 이와 같이 형성한 실리콘 질화막(3)과 실리콘 산화막(5)의 i선에 대한 각 굴절률의 실부 n과 허부 k는 실리콘 질화막(3)에 대해서는 n = 2.09, k = 0.000이고, 실리콘 산화막(5)에 대해서는 n = 1.47, k = 0.000이다. 이들 굴절률 값은 일립소메트리(ellipsometry)에 의한 실측치이다.

도2에서, 투명 기판 상에 실리콘 산화막과 실리콘 질화막의 2층을 적층하여 형성한 경우, 각각의 막두께의 변화에 따라 투과율이 변화하는 것을 알 수 있다. 실리콘 산화막 및 실리콘 질화막의 한쪽 박막을 고정하고 다른쪽 막두께를 변화시킬 때, 투과율의 피크치 및 보텀치는 고정된 막두께에 의존하지만, 변화시키고 있는 막두께에 대하여 주기적으로 변화한다. 이와 같은 변화로부터 실리콘 산화막 및 실리콘 질화막의 각 막두께를 적절히 선정함으로써, 투명 기판 상에 막이 형성되어 있지 않은 경우(도1의 광투과 영역 Tn)와 대략 동일한 투과율을 얻을 수 있다고 예상된다.

다른 한편, 이 실리콘 산화막과 실리콘 질화막의 2층을 리벤슨형 위상 시프트 마스크의 위상 시프터로서 적용하는 경우, 제1 광투과 영역(Ta)와 제2 광투과영역(Tn)을 투과하는 투과광의 위상차가 실질상 180° 인 것이 불가피하다. 여기에서, 하기 식(1)은 도1에 도시한 실리콘 질화막(3) 및 실리콘 산화막(5)의 각 막두께 (t_N, to)와 굴절률(n_N, no)에 대하여 상기의 대략 180° 의 위상차의 조건을 만족하기 위한 요구를 나타내는 것이다. 또, n_{air}는 대기의 굴절률이고, 통상은 1이다.

[수식 5]

$$(t_N \times n_N + to \times no) - (t_N + to)n_{air} = \lambda/2 \times m \cdots (1)$$

(m은 임의의 양의 홀수)

즉, 이 식(1)을 만족하는 한편 도1에 도시한 제1 광투과 영역(Ta)와 제2 광투과 영역(Tn)의 투과율이 동일해 지는 실리콘 질화막과 실리콘 산화막의 막두께를 구하면 필요한 특성을 갖는 원하는 막 구성을 얻을 수 있다.

도3a는 상기 식(1)의 관계를 만족하는 실리콘 질화막과 실리콘 산화막과의 막두께의 관계를 나타내고, 도3B는 상기 식(1)의 관계를 만족하도록 실리콘 질화막과 실리콘 산화막의 막두께를 변화시킨 경우의 실리콘 질화막의 막두께와 투과율과의 관계를 나타내고 있다.

도3b에는 석영으로 이루어지는 투명 기판(1) 만의 투과율(96%)의 레벨을 나타내고 있다. 여기에서 투과율 곡선이 96%의 레벨로 교차하는 점은 도1에서의 제1 광투과 영역(Ta)의 투과율이 제2 광투과 영역(Tn)의 투과율과 동일해지는 것을 나타내고 있다.

즉, 이들 교점에 대응하는 실리콘 질화막(3)과 실리콘 산화막(5)의 막두께를 선정함으로써, 도1에서 제1 광투과 영역(Ta)과 제2 광투과 영역(Tn)의 투과율이 동일함과 동시에 제1 및 제2 광투과 영역(Ta, Tn)의 위상차가 180° 가 되는 위상 시프트 마스크를 얻을 수 있다.

또한, 실제의 제조 공정을 고려한 경우, 도1에서 실리콘 질화막(3)과 실리콘 산화막(5)의 막두께의 합이 작은 편이 바람직하다. 이것은 다음의 이유에 근거한다.

통상, 피에칭막을 에칭에 의해 완전히 제거하는 경우에는 피에칭막의 막두께의 20~30% 정도의 오버에칭이 실시된다. 이 오버 에칭은 잔사(殘渣)의 발생을 방지하고, 이 잔사에 의한 위상 시프트 마스크의 결함의 발생을 방지하기 위하여 행해진다. 여기에서, 실리콘 질화막(3)과 실리콘 산화막(5)의 막두께의 합이 커졌을 경우, 이 2층에 실시되는 에칭의 오버 에칭량이 커져버린다. 즉, 실리콘 질화막(3)과 실리콘 산화막(5)의 제거시에 투명 기판(1)에 실시되는 에칭량이 많아져버린다. 이 때문에, 실리콘 질화막(3)과 실리콘 산화막(5)이 제거되는 제2 광투과 영역(Tn)에서는 필요 이상으로 투명 기판이 에칭 제거되어 버린다. 이에 따라, 제1 광투과 영역(Ta)과 제2 광투과 영역(Tn)사이의 오버 에칭에 의한 위상 오차가 커져버린다.

또한 실리콘 질화막(3)과 실리콘 산화막(5)의 막두께의 합이 커지면, 이 2층(3, 5)의 적층 구조로 이루어지는 패턴의 에스팩트비(높이/폭)이 커져버린다. 이에 따라, 세정 등의 공정에서 용이하게 박리되므로 세정이 곤란해져 버린다.

또한, 실리콘 질화막(3)과 실리콘 산화막(5)의 막두께의 합이 커지면, 도1에서의 제1 광투과 영역(Ta)에서의 투과광의 투과량이 기하학적인 효과에 의해 크게 감소하여버린다.

이러한 점을 고려하면, 실리콘 질화막(3)과 실리콘 산화막(5)의 막두께의 합은 작은 편이 좋다. 그리고, 이 막두께의 합을 작게하려면, 도3a, 도3b에서 굴절률이 높은 실리콘 질화막(3)의 막두께를 최대로 하면 좋은 것을 알 수 있다. 이것은 실리콘 산화막(5)의 막두께(to)가 240Å인 것에 대응한다. 이때, 실리콘 질화막(3)과 실리콘 산화막(5)의 막두께의 합계는 1810Å이 되어, 예를들면 종래의 시프터막의 막두께 4000Å에 비하여 2분의 1이하로 단차를 작게할 수 있다.

다음에, 이 막두께의 허용 범위에 대하여 고찰하였다.

① 먼저, 투과광의 광도차 만으로 막두께의 허용 범위를 고찰하였다.

통상, LSI(Large Scale Integrated Circuit) 제조에 있어서의 전사는 스테퍼의 노광량, 레지스트의 감도, 기판의 반사 등의 변동에 대하여 레지스트의 치수가 그다지 변화하지 않도록 프로세스를 조립함으로써, 노광량을 10% 변화시켰을 때의 레지스트 치수의 변화가 10%이하로 되는 것이 조건으로 되어 있다. 레지스트 치수의 전체 치수의 변화가 10% 이내이므로, 도1에서의 제1 광투과 영역(Ta)에 대응하는 레지스트 패턴과 제2 광투과 영역(Tn)에 대응하는 레지스트 패턴과의 치수차, 즉 시프터 유무에 따르는 치수차를 ±2% 이내로 억제할 필요가 있다. 이 조건 하에서, 시프터 유무에 따른 치수차를 ±2% 이내로 억제하려면

제1 광투과 영역(Ta)과 제2 광투과 영역(Tn)의 투과광의 강도차가 ±5% 이내이면 좋다.

이 때문에, 투과광의 광도차 만을 고려한 경우에는 도3B에서 i선에 대하여 실리콘 질화막(3)의 막두께 t_N은 1320Å 이상 1970Å 이하로 되어, 실리콘 산화막(5)의 막두께 t_0는 0Å 이상 840Å 이하가 된다.

② 또한 위상차 만으로 막두께의 허용 범위를 고찰하였다.

이 경우, 레지스트 치수 변동의 허용 범위는 포커스 레인지 1.5㎛의 범위에서는 시프터 유무에 따른 최대의 레지스트 치수차가 ±2%의 범위 내에 있게 된다. 전사 실험을 행한 결과, 위상차가 ±5° 범위 내인 경우에는 레지스트 치수 변동의 허용 범위 내에 있는 것이 판명되었다. 여기에서 위상차는 단지 막두께의 변화 비율에 따르기 때문에 막두께의 허용 범위는 막두께 t × (±5°/180°)로 구할 수 있다. 따라서, i선에 대하여 실리콘 질화막(3)의 막두께(t_N)는 1570±44Å이고, 실리콘 산화막(5)의 막두께(t_0)는 240±7Å이 된다.

단, 이 막두께의 허용 범위는 실리콘 질화막(3)과 실리콘 산화막(5)이 같은 방향, 같은 비율로 막두께가 변화하였을 때에 생기는 위상차를 고려한 것이다. 이 때문에, 예를들면 실리콘 질화막(3)의 막두께(t_N)를 이상적인 값으로 고정하고, 실리콘 산화막(5)의 막두께(t_0)를 변화시킨 경우에는 실리콘 질화막(3)의 막두께(t_N)는 1570±47Å이 되고, 실리콘 산화막(5)의 막두께(t_0)는 240±108Å이 된다.

이상의 ①, ②의 고찰에서, 실리콘 질화막(3)과 실리콘 산화막(5)의 막두께의 중복 범위를 취하면, 실리콘 질화막(3)의 막두께(t_N)는 1570±47Å이 되고, 실리콘 산화막(5)의 막두께(t_0)는 240±108Å이 된다. 이상에서 이 막두께의 범위내이면, 도1에서 차광 영역(S)을 사이에두고 인접하는 광투과 영역(Ta, Tn)에서 투과된 각 투과광의 광량은 서로 같으며 동시에 각 투과광의 위상은 실질상 180° 다르다. 또한, 실리콘 질화막과 실리콘 산화막의 막두께의 합을 작게할 수 있기 때문에, 오버 에칭에 따른 위상 오차를 작게할 수 있고, 세정 등의 공정시에 패턴의 박리를 방지할 수 있는 한편 투과광의 광량이 기하학적인 효과에 의해 감소하는 것도 방지할 수 있다.

또, i선에 대하여 실리콘 질화막(3)의 굴절률(n_N)은 2.09±0.03이고, 실리콘 산화막(5)의 굴절률(n_0)은 1.47±0.03이었다.

다음에 노광광이 KrF 엑시머 광인 경우에 대해서도 도4 및 도5a, 도5b를 이용하여 상술한 i선과 마찬가지로 하여 실리콘 질화막(3)과 실리콘 산화막(5)의 막두께 허용 범위를 고찰하였다.

③ 먼저, 상기와 마찬가지로 투과광의 강도차 만을 고려하면, 실리콘 질화막(3)의 막두께(t_N)은 740Å 이상 870Å 이하이고, 실리콘 산화막(5)의 막두께(t_0)는 260Å 이상 580Å 이하이다.

④또한 위상차 만을 고려하고 동시에 실리콘 질화막(3)과 실리콘 산화막(5)의 막두께(t_N, t_0)가 같은 방향, 같은 비율로 변화하는 경우에는 길리콘 질화막(3)의 막두께(t_N)는 800±22Å이고, 실리콘 산화막(5)의 막두께(t_0)는 440±67Å이다.

또한 위상차 만을 고려함과 동시에 실리콘 질화막(3)의 막두께(t_N)를 변화시킨 경우에는 실리콘 질화막(3)의 막두께(t_N)는 800±26Å이고, 실리콘 산화막(5)의 막두께(t_0)는 440±67Å이다.

이상의 ③과 ④의 고찰에서, 막두께의 중복 범위를 취하면 실리콘 질화막(3)의 막두께(t_N)는 800±26Å이고, 실리콘 산화막(5)의 막두께(t_0)는 440±67Å이다. 이 막두께의 범위 내이면, i선의 경우와 마찬가지로 도1에서의 차광 영역(S)을 사이에 두고 인접하는 광투과 영역(Ta, Tn)에서 투과된 각 투과광의 광량은 서로 같으며 동시에 각 투과광의 위상은 실질상 180° 다르게 할 수 있다. 또한, 실리콘 질화막(3)과 실리콘 산화막(5)의 막두께의 합을 작게할 수 있기 때문에, 오버 에칭에 따른 위상 오차를 적게할 수 있고, 세정 등의 공정시에 패턴의 박리를 방지할 수 있는 한편 투과광의 광량이 기하학적인 효과로 감소하는 것도 방지할 수 있다.

또, KrF 엑시머광에 대하여 실리콘 질화막(3)의 굴절률(n_N)은 2.27±0.04이고, 실리콘 산화막(5)의 굴절률(n_0)은 1.51±0.03이었다.

또, 상술한 막두께 허용 범위는 식(1)에서 m=1인 경우에 대하여 고찰하였지만, m=3인 경우에 대해서도 고찰하였다. 이 결과, m=3일 때에는 실리콘 질화막과 실리콘 산화막의 막두께의 관계 및 실리콘 질화막의 막두께와 투과율(T)와의 관계는 도6a, 도6b에 도시하였다.

특히 도6a와 도6b를 비교하여 실리콘 질화막의 막두께와 실리콘 산화막의 막두께의 합은 m=1일 때보다도 m=3일 때의 편이 커지는 것을 알 수 있다. 이 때문에, 위상 시프트 마스크의 실리콘 질화막과 실리콘 산화막의 적층막에 의한 단차를 작게하려면, 식(1)에서는 m=1이 바람직한 것으로 판명되었다.

또한 도1에 도시한 본 실시 형태의 위상 시프트 마스크에서는 위상 시프터로서 실리콘 질화막(3)과 실리콘 산화막(5)의 적층막을 이용하고 있다. 이 때문에, 시프터의 나머지 결함의 수정을 용이하고 정확하게 행할 수 있음과 동시에, 시프터의 나머지 결함의 정확한 검출이 가능해 진다. 이하, 그것에 대하여 상세히 설명한다.

도7에 도시한 바와 같이, 위상 시프터부(301)과 투명 기판(301)이 일체화된 위상 시프트 마스크에서는 시프터 잔류 결함(301a)은 투명 기판(301)과 동일한 재료로 형성되게 된다.

이 시프터 잔류 결함의 수정 방법으로서 현재 가장 유력하게 고려되고 있는 것은 가이 어시스트 FIB(Focussed Ion Beam)이다. 이 방법은 크세논 프로라이드(XeF)등의 가스를 흘리면서 갈륨(Ga)이온 빔을

작게 성형하여 시프터 잔류 결함(301a)에 조사함으로써 국소적인 에칭을 실시하는 것이다.

그러나, 도7에 도시한 바와 같이, 위상 시프터부와 투명 기판(301)이 동일 재료로 형성된 경우에는 시프터 잔류 결함 (301a)과 투명 기판(301)의 선택비가 원리적으로 취할 수 없게 되어버린다. 이 때문에, 도8에 도시한 바와 같이, 이온 빔(300)을 조사하면 시프터 잔류 결함(301a) 이외의 본래의 정상적인 부분까지도 에칭되어 버린다. 또한, 시프터 잔류 결함(301a)과 기판(301)의 선택비를 원리적으로 취할 수 없기 때문에 이온 빔(300)에 의한 에칭의 정확한 정지가 곤란하다. 이 때문에, 큰 위상 오차가 생기기도 하는 등 많은 결점이 있기 때문에, 현 상태에서는 실용화가 곤란하다고 생각되어지고 있다.

한편, 본 실시 형태의 위상 시프트 마스크에서는 위상 시프터가 투명 기판(1)과 상이한 재료로 이루어지는 실리콘 질화막(3)과 실리콘 산화막(5)으로 이루어져 있다. 이 때문에, 도9에서 도시한 바와 같이 위상 시프터의 시프터 잔류 결함(3a)이 발생한 경우에도 가스 어시스트 FIB에 사용하는 가스를 CHF_3, CF_4, C_2F_8 등의 CF계의 가스로 하면, 투명 기판(1)과 시프터 잔류 결함(3a)의 선택비가 높은 에칭이 가능해 진다. 따라서, 도7 및 도8에 도시한 종래예에 비하여 본 실시 형태의 위상 시프트 마스크의 구조에서는 결함 수정을 용이하고 정확하게 행할 수 있다.

또한 도10에 도시한 종래의 위상 시프트 마스크와 같이, 위상 시프터부와 투명 기판이 일체적으로 형성되어 있는 경우에 있어서, 시프터 잔류 결함(301b)가 에지가 없는 매끄러운 형상이 되는 경우도 있다. 이 경우에는 결함 검사기의 현미경상(像)에서 산란에 의한 광의 감쇠가 없기 때문에 시프터 잔류 결함(301b)의 현미 경상의 콘트라스트가 나타나디 않고, 시프터 잔류 결함(301b)의 검출이 불가능하였다.

한편, 본 실시 형태의 위상 시프트 마스크에서는, 도9에 도시한 바와 같이 시프터 잔류 결함(3a)은 투명 기판(1)의 재질과 상이한 실리콘 질화막으로 형성되게 된다.

여기에서, 실리콘 질화막의 투과율은 도11에서 도시한 바와 같이 200nm이하의 파장에서는 급격히 저하하지만, 실리콘 산화막의 투과율은 170nm까지 충분한 투과율을 갖는다. 즉, 170~200nm인 파장의 광을 이용하여 투과광에 의한 결함 검사를 행하면, 예를들어 도9에 도시한 시프터 잔류 결함(3a)의 형상이 매끄러워도 실리콘 질화막으로 이루어지는 시프터 잔류 결함(3a)이 존재하는 부분은 충분히 어두워져서 존재하지 않는 부분과의 사이에 충분한 콘트라스트를 얻을 수 있게 된다.

이상에서, 본 실시 형태의 위상 시프트 마스크의 구성에서는 170~200nm의 파장을 갖는 광에 의한 결함 검사에 의해 종래에는 불가능하였던 매끄러운 형상을 갖는 시프터 잔류 결함의 검출이 가능해 진다.

다음에 본 실시 형태의 위상 시프트 마스크 제조 방법의 일예에 대하여 이하에 설명한다.

먼저 도12를 참조하여, 석영으로 이루어지는 투명 기판(1)의 표면상에 실리콘 질화막(3)과, 실리콘 산화막(5)과, 산화 크롬(Cr0)막(7a)과, 산화 크롬막(7c)과, EB(Electron Beam) 레지스트(9a)가 차례로 형성된다.

여기에서 실리콘 질화막(3)은 600~800℃의 온도에서의 LPCVD법에 의해 1570±47Å의 막두께로 형성된다. 또한 실리콘 질화막(5)은 250~450℃의 온도에서의 플라지마 CVD법으로 형성되어도 좋다.

실리콘 산화막(5)은 예를 들면, 600~800℃의 온도에서의 LPCVD법에 의해240±108Å의 막두께로 형성된다. 또한 실리콘 산화막(5)은 250~450℃의 온도에서의 플라즈마 CVD법으로 형성되어도 좋다.

산화 크롬막(7a)은 예를 들면 예를 들면 300Å이고, 크롬막(7b)는 800Å이고, 산화 크롬막(7c)는 300Å이고, EB 레지스트(9a)는 5000Å의 막두께로 각각 형성된다. 이와 같이 하여 위상 시프트 마스크용 블랭크가 준비된다.

도13을 참조하여, EB 묘화에 의해 차광 패턴에 대응하는 레지스트 패턴(9a)이 형성된다. 이 레지스트 패턴(9a)을 마스크로 하여 습식 에칭에 의해 크롬 3층막(7a, 7b, 7c)이 패터닝되어 차광 패턴(7)이 형성된다. 이 후, 레지스트 패턴(9a)이 제거되어 차광 패턴(7)의 결함이 검사, 수정된다.

도14를 참조하여, 위상 시프터 작성을 위하여 EB 레지스트(9b)가 도포되고, EB 묘화에 의해 패터닝된다.

도15를 참조하여, EB 레지스트(9a)와 차광 패턴(7)을 마스크로 하여 버퍼 불산(HF)용액에 의해 실리콘 산화막(5)에 습식 에칭이 행해진다. 이에 따라, 실리콘 질화막(3)의 표면이 노출함과 동시에 차광 패턴(7)의 하부면에 접하는 실리콘 산화막(5)도 제거되어 실리콘 산화막(5)의 측벽(5a)은 라운드 형상이 된다.

도16을 참조하여, 또 CHF_3, O_2, Ar 등의 혼합 가스 혹은 CHF_3, O_2, Ar등의 혼합 가스에 의한 CF계의 RIE(Reactive Ion Etching)에 의해 노출하는 실리콘 산화막(3)의 표면에 이방성 에칭이 행해진다. 이 때, 투명 기판(1)의 표면으로부터의 잔막이 0.02~0.04㎛가 되도록 이 에칭이 정지된다. 이 에칭에 의해 실리콘 질화막(3)에 홈(3a)이 형성된다. 이 후, EB 레지스트 패턴(9b)가 제거된다.

다음에, H_3PO_4(인산)이 87%, H_2O가 13%의 비율로 혼합된 인산 수용액을 160℃로 가열한, 소위 열인산에 의해 홈(3a)의 내벽면에 등방성 에칭이 실시된다.

도17을 참조하여, 이 에칭에 의해 투명 기판(1)의 표면이 노출함과 동시에, 실리콘 산화막(5)의 하부면에 접하는 실리콘 질화막(5)이 제거된다. 이에 따라, 실리콘 질화막(3)의 측벽(3b)이 그라운드 형상이 된다. 이 후, 시프터의 결함 검사 및 수정이 행해져서 위상 시프트 마스크가 완성된다.

다음에, 이 제조 방법의 특징에 대하여 설명한다.

이 제조 방법에서는 도12에 도시한 바와 같이 알루미나 대신에 실리콘 질화막(3)이 이용되고 있다. 이 실리콘 질화막(3)은 상술한 바와 같이, CVD법에 의해 1000℃ 이하의 온도로 성막할 수 있다. 이 때문에, 알루미나를 스퍼터법으로 형성할 때와 같이 큰 용융물이 투명 기판(1) 상에 떨어지는 일은 없다. 또한 알루미나를 CVD법으로 형성할 때와 같이 1000℃ 이상의 고온으로 함에 따르는 투명 기판 (1)의 비틀림도 방지할 수 있다. 따라서, 결함이 적고 해상도가 높은 위상 시프트 마스크를 얻을 수 있다.

이 제조 방법에서는 도16과 도17의 공정에서, 열인산에 의한 습식 에칭이 실시된다. 이 열인산은 실리콘 질화막의 실리콘 산화막에 대한 에칭 선택비(SiN/SiO)가 대단히 크다(＞1000). 즉, 이 열인산에 의한 실리콘 질화막(3)의 습식 에칭에서는 투명 기판(1)이 거의 이상적인 에칭 스토퍼로서 작용한다. 이 때문에, 고선택의 RIE를 이용했을 때부터 실리콘 질화막 만으로 충분히 정확하게 에칭을 정지시킬 수 있다. 따라서, 에칭의 선택비가 작은데에 기인하는 위상 오차를 전혀 발생시키지 않을 수 있다. 따라서 고정밀도의 위상 시프트 마스크의 작성이 가능해 진다.

또한, 열인산에 의한 습식 에칭을 실시함으로써, 도17에 도시한 바와 같이 실리콘 질화막(3)의 측벽(3b)은 차광 패턴(7)의 단면에서 차광 패턴(7)의 하부면으로 치수 d_2만큼 리세스된다. 이 때문에, 경사지게 입사하여 시프터층(3, 5)를 투과하고, 투과광(A_0)을 상쇄하는 위상으로 된 투과광(A_1)은 차광 패턴(7)에 의해 그 진행이 방해받는다. 따라서, 투과광(A_1)과 같이 경사지게 입사한 광에 의해 투과광(A_0)의 광이 상쇄되지 않으므로, 투과광의 강도가 저하하는 것이 방지된다. 이 효과는 열인산에 의한 에칭량을 적절하게 선택함으로써, 더욱 효과적으로 얻을 수 있다.

또한, 예를 들면 실리콘 산화막(5)의 에칭시 등에 도18에 도시한 바와 같이 먼지 등의 잔류물(5d)이 남겨진 경우, 실리콘 질화막(5)의 에칭시에 시프터 잔류 결함(3d)이 발생되어버린다. 그러나, 열인산에 의한 등방성 이온을 이용함으로써, 이미소한 시프터 잔류 결함(3d)을 도19에 도시한 바와 같이 자동적으로 소멸시킬 수 있다. 이 때문에, 프로세스 완료시(검사/수정 전)의 결함을 대폭적으로 저감할 수 있다.

[제 2 실시 형태]

도20을 참조하여, 투명 기판(1)의 표면상에 제1투과 영역(Ta)를 덮는 한편 제2투과 영역(Tn)을 노출하도록 실리콘 질화막(3)이 형성되어 있다. 이 실리콘 질화막(3)의 측벽(3f)은 라운드 형상을 갖고 있다. 실리콘 산화막(5)은 제1광투과 영역(Ta)에서는 질리콘 질화막(3) 위를 덮도록, 또 제2광투과 영역(Tn)에서는 투명 기판(1)의 표면을 덮도록 형성되어 있다. 차광막(7)은 제1광투과 영역(Ta)과 제2광투과 영역(Tn) 사이에 끼워진 차광 영역(S)에서 투명 기판(1) 위를 덮도록 형성되어 있다. 이 차광막(7)은 산화 크롬막(7a)과, 크롬막(7b)과, 산화 크롬막(7c)의 3층 적층 구조로 이루어져 있다.

노광광으로 i선을 이용하는 경우에 실리콘 질화막(3)은 1680±47Å의 막두께로 설정되고, 실리콘 산화막(5)은 650±150Å의 막두께로 설정된다. 또한, 노광광으로 KrF 엑시머광을 이용하는 경우에 실리콘 질화막(3)은 980±26Å의 막두께로 설정되고, 실리콘 산화막(5)은 420±100Å의 막두께로 설정된다. 또, 이 막두께는 제1실시 형태와 동일하게 하여 구해진 것이다.

이와 같이 실리콘 질화막(3)과 실리콘 산화막(5)의 막두께를 규정함으로써,제1 및 제2 광투과 영역(Ta, Tn)의 투과 광량이 거의 동일하며 동시에 제1 및 제2 광투과 영역(Ta, Tn)을 투과한 각 투과광의 위상차가 실질적으로 180° 가 되는 위상 시프트 마스크를 얻을 수 있다.

또한, 제1 실시 형태와 마찬가지로, 실리콘 질화막(3)과 실리콘 산화막(5)의 막두께의 합을 작게할 수 있기 때문에, 오버 에칭에 의한 위상 오차를 작게할 수 있고, 세정 등의 공정시 패턴의 박리를 방지할 수 있으며, 동시에 투과광의 광량이 기하학적인 효과로 감소하는 것도 방지할 수 있다.

다음에, 본 실시 형태의 위상 시프트 마스트의 제조방법에 대하여 설명한다.

먼저 도21을 참조하여, 석영 기판(1) 상에 실리콘 질화막(3)과 크롬막(11)과 EB 레지스트(9c)가 차례로 적층되어 형성된다. 여기에서, 실리콘 질화막(3)은 예를 들면 600～800℃의 온도에서 LPCVD법에 의해 1680±47Å의 막두께로 형성된다. 또한 실리콘 질화막(3)은 250～450℃의 온도에서의 플라즈마 CVD법으로 형성되어도 좋다. 또한 크롬막(11)은 예를 들면 1000Å의 막두께로, EB 레지스트(9c)는 막두께로 형성된다.

이와 같이 하여, 위상 시프트 마스크용 블랭크가 준비된다.

다음에 EB 레지스트(9c)가 EB 묘화에 의해 패터닝된다. 이 레지스트패턴을 마스크로 하여 크롬막(11)에 습식 에칭이 행해진다. 또, 크롬막(11) 대신에 불순물이 도입된 실리콘막이 1000Å의 막두께로 형성되어도 좋다. 이후, 레지스트 패턴(9c)이 제거되어 크롬막의 결함이 수정된다.

도22를 참조하여, 상기의 습식 에칭에 의해 크롬막 패턴(11)이 형성된다. 이 크롬막 패턴(11)을 마스크로 하여 상술한 소위 열인산에 의해 실리콘 질화막(3)에 습식 에칭이 행해진다.

도23을 참조하여, 이 습식 에칭에 의해 투명 기판(1)의 표면이 노출하도록, 또 크롬막(11) 패턴의 하부측으로 리세트되도록 실리콘 질화막(3)이 제거된다. 이에 따라, 실리콘 질화막(3)의 측벽(3f)은 라운드 형상이 된다. 이 후, 희불산으로 겨우(≤100Å) 에칭이 행해진다. 이 에칭은 실리콘 산화막(3)의 막두께의 형성 오차에 의한 위상 오차를 보정하는 것을 목적으로 하고 있다.

이 후, 크롬막 패턴(11)이 습식 에칭에 의해 전면 제거된다.

도24를 참조하여, 실리콘 산화막(5)이 예를 들면 600～800℃ 온도에서 LPCVD법에 의해 650±150Å의 막두께를 형성한다. 또한 실리콘 산화막(5)은 250～450℃ 온도에서 플라즈마 CVD법으로 형성되어도 좋다. 이후, 레지스트 패턴이 제거되고, 크롬막(7a, 7b, 7c)의 결함 검사, 수저이 행해져서 도20에 도시한 위상 시프트 마스크가 완성된다.

다음에, 이 제조 방법의 특징에 대하여 설명한다.

이 제조 방법에서는 도21에 도시한 바와 같이 알루미나 대신에 실리콘 질화막(3)이 이용된다. 이 실리콘 질화막(3)은 CVD법으로 그 만큼 고온으로 하지 않고 싱막할 수 있다. 이 때문에, 알루미나를 스터퍼법으로 형성할 때와 같이 큰 용융물이 투명 기판(1) 위로 떨어지는 일은 없다. 또한, 알루미나를 CVD법으로 형성할 때와 같이 1000℃ 이상의 고온으로 함으로써 투명 기판(1)이 비틀리거나 하는 일은 없다. 따라서, 결함이 적으며 해상도가 높은 위상 시프트 마스크를 얻을 수 있다.

또한 도22와 도23의 공정에서 열인산에 의한 습식 에칭이 행해진다. 이를 위하여, 제1 실시 형태에서 설명한 것과 마찬가지로 투명 기판(1)에서 열인산에 의한 습식 에칭이 완전히 정지하기 때문에, 고정밀도의 위상 시프트 마스크를 작성할 수 있게 된다.

또한, 도21과 도22 공정에서 크롬막 패턴(11) 형성시에 도25에 도시한 바와 같이 먼지 등의 잔류물(11a)이 생기는 경우가 있다. 이 상태에서 실리콘 질화막(3)에 이방성 에칭이 실시된 경우에는 잔류물(11a)의 바로 밑에 위치하는 실리콘 질화막이 잔존하여, 시프터의 잔류 결함이 발생하게 된다. 이에 비하여 본 실시 형태의 제조방법에서는 이 이방성 에칭 후에 열인산에 의한 습식 에칭이 행해진다. 이 때문에, 도26에 도시한 바와 같이 잔류물(11a) 하부층 실리콘 질화막(3)도 제거된다.

즉, 등방성 에칭에서는 에천트의 리세스성이 좋기 때문에 잔류물(11a)의 하부측에 까지 에천트가 침투한다. 따라서, 잔류물(11a)의 하부측 영역에 분포하는 실리콘 질화막(3)이 제거되어 잔류물(11a)는 그 하부층을 소실하여 실리콘 질화막(3)으로부터 탈락한다. 따라서, 본 실시 형태의 제조 방법에 따르면 잔류 결함이 발생하지 않고, 그렇기 때문에 양호한 해상도를 갖는 고정밀도의 위상 시프트 마스크를 얻을 수 있다.

또한 열인산에 의한 습식 에칭을 이용함으로써, < 1Å/sec 의 제어가 가능하여 위상 오차 보정을 고정밀도로 행할 수 있게 된다.

다. 발명의 효과

본 발명의 한 국면에 따르는 위상 시프트 마스크에서는 알루미나 대신에 실리콘 질화막이 이용되고 있다. 이 실리콘 질화막은 CVD법에서 그 만큼 고온으로 하지 않고 성막할 수 있다. 이 때문에, 알루미나를 스터퍼법으로 형성할 때와 같이, 큰 용융물이 투명 기판 위로 떨어지는 일은 없다. 또한, 알루미나를 CVD법으로 형성할 때와 같이 1000℃ 이상의 고온으로 함으로써 투명 기판이 비틀어지는 경우도 없다. 따라서, 결함이 적고 해상도가 높은 위상 시프트를 얻을 수 있다.

또한, 실리콘 산화막 및 실리콘 질화막의 막두께를 적정하게 제어함으로써, 차광 영역을 사이에 두고 인접하는 광투과 영역으로부터 투과된 각 투과광의 위상은 실질상으로 180° 다르며 동시에 각 투과광의 광량은 서로 같게할 수 있다. 이에 따라, 고정밀도의 위상 시프트 마스크를 얻을 수 있다.

본 발명의 다른 국면에 따르는 위상 시프트 마스크에서도 한 국면과 마찬가지로, 알루미나 대신에 실리콘 질화막이 이용되고 있기 때문에 결함이 적고 해상도가 높은 위상 시프트 마스크를 얻을 수 있다.

또한, 실리콘 산화막과 실리콘 질화막의 막두께를 적정하게 제어함으로써, 차광 영역을 사이에 두고 인접하는 광투과 영역으로부터 투과된 각 투과광의 위상은 실질상 180° 다르며 동시에 각 투과광의 광량은 서로 같게할 수 있다. 이에 따라, 고정밀도의 위상 시프트 마스크를 얻을 수 있다.

본 발명의 다른 국면에 위상 시프트용 블랭크를 이용하여 위상 시프트 마스크를 제조함으로써, 차광 영역을 사이에 두고 인접하는 광투과 영역으로부터 투과된 각 투과광의 위상은 실질상 180° 다른 한편, 각 투과광의 광량은 서로 같게할 수 있다. 이에 따라 고정밀도의 위상 시프트 마스크를 얻을 수 있다.

또한 본 발명의 일 또는 다른 국면에 따르는 위상 시프트 마스크의 제조 방법에서는 알루미나 대신에 실리콘 질화막을 이용하고 있기 때문에, 상술한 바와 같이 결함이 적고 해상도가 높은 위상 시프트 마스크를 얻을 수 있다.

또한, 차광 영역을 사이에 두고 인접하는 광투과 영역으로부터 투과된 각 투과광의 위상은 실질상 180° 다른 한편 각 투과광이 광량은 서로 같게 할 수 있다. 이에따라 고정밀도의 위상 시프트 마스크를 얻을 수 있다.

금회 개시된 실시 형태는 모든 점에 대해 예시로서 제한적인 것은 아니라고 생각하여야 한다. 본 발명의 범위는 상기한 설명이 아니라 청구 범위에 의해 개시되고, 특허 청구의 범위와 균등한 의미 및 범위 내에서 모든 변경이 포함되는 것이 의도된다.

(57) 청구의 범위

청구항 1

(삭제)

청구항 2

노광 광을 투과하는 제1 광투과 영역(Ta)과, 상기 제1 광투과 영역과 차광 영역(S)을 사이에 두고 인접하는 한편, 제1 광투과 영역을 투과하는 노광 광의 위상과 상이한 위상으로 노광 광을 투과하는 제2 광투과 영역(T_N)을 갖는 위상 시프트 마스크에 있어서, 주표면을 갖는 투명 기판(1)과, 상기 제1 광투과 영역에서 상기 투명 기판의 주표면 위를 덮는 한편, 상기 제2 광투과 영역에서 상기 투명 기판의 주표면을 노출하도록 형성된 실리콘 질화막(3)과, 상기 제1 광투과 영역에서 상기 투명 기판의 주표면 위를 덮도록 상기 실리콘 질화막 위에 형성되는 한편, 상기 제2 광투과 영역에서 상기 투명 기판의 주표면 위를 덮는 실리콘 산화막(5)과, 상기 차광 영역에서 상기 투명 기판의 주표면 위를 덮는 차광막(7)을 구비하는 것을 특징으로 하는 위상 시프트 마스크.

청구항 3

노광 광을 투과하는 제1 광투과 영역(Ta)과 상기 제1 광투과 영역과 차광 영역(S)을 사이에 두고 인접하는 한편, 상기 제1 광투과 영역을 투과하는 노광 광의 위상과 상이한 위상으로 노광 광을 투과하는 제2 광투과 영역(T_N)을 갖는 위상 시프트 마스크용 블랭크에 있어서, 주표면을 갖는 투명 기판(1)과, 상기 투명 기판의 주표면에 직접 접하여 형성된 실리콘 질화막(3)과, 상기 실리콘 질화막에 직접 접하여 형성된

실리콘 산화막(5)과, 상기 실리콘 산화막에 직접 접하여 형성된 차광막(7a, 7b, 7c)을 구비하고, 상기 실리콘 질화막의 막두께와 굴절률을 t_N과 n_N으로 하고, 상기 실리콘 산화막의 막두께와 굴절률을 t_0와 n_0로 하고, 노광광의 파장을 λ로 했을 때,

[수식2]

$(t_N \times n_N \times t_0 \times n_0)-(t_N + t_0) = \lambda/2\ m$

(m은 임의의 양의 홀수)

의 관계를 만족하는 것을 특징으로 하는 위상 시프트 마스크용 블랭크.

청구항 4

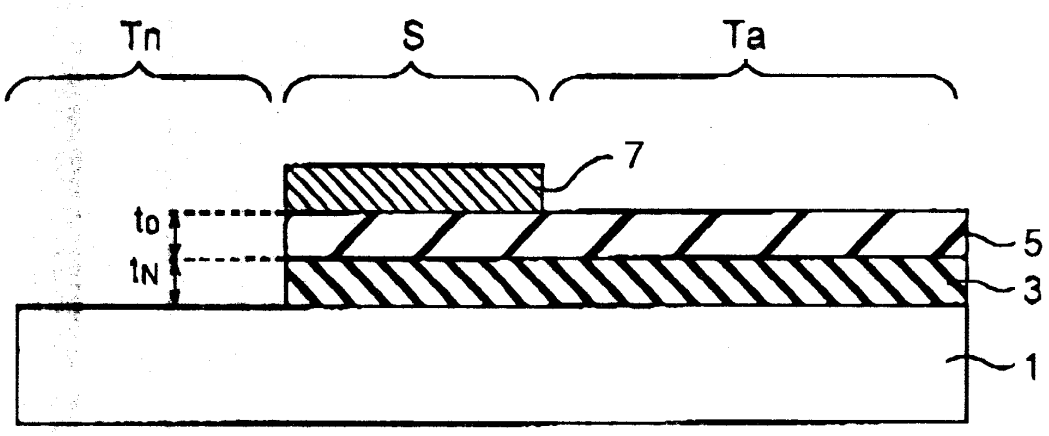
노광 광을 투과하는 제1 광투과 영역(Ta)과, 상기 제1 광투과 영역과 차광 영역(S)을 사이에 두고 인접하는 한편, 상기 제1 광투과 영역을 투과하는 노광 광의 위상과 상이한 위상으로 노광 광을 투과하는 제2 광투과 영역(T_N)을 갖는 위상 시프트 마스크의 제조 방법에 있어서, 투명 기판(1)의 주표면 위에 실리콘 질화막(3)과 실리콘 산화막(5)을 순차 형성하는 공정과, 상기 차광 영역 내의 상기 실리콘 산화막을 덮는 한편, 상기 제1 및 제2 광투과 영역의 상기 실리콘 산화막을 노출하도록 차광막(7)을 형성하는 공정과, 상기 제2 광투과 영역의 상기 실리콘 산호막의 표면을 노출시킨 상태에서 상기 실리콘 질화막의 표면이 노출할 때가지 상기 실리콘 산화막의 표면에 동방성 에칭을 실시하는 공정과, 노출된 상기 실리콘 질화막의 표면에 이방성 에칭을 실시하여 상기 실리콘 질화막에 바닥 벽면에 상기 실리콘 질화막을 이루어지는 홈(3a)을 형성하는 공정과, 상기 홈의 바닥 벽면에서 상기 투명 기판의 표면이 노출할 때까지 상기 홈의 내벽면에 가열한 인산 용액으로 동방성 에칭을 실시하는 공정을 구비하는 것을 특징으로 하는 위상 시프트 마스크의 제조 방법.

청구항 5

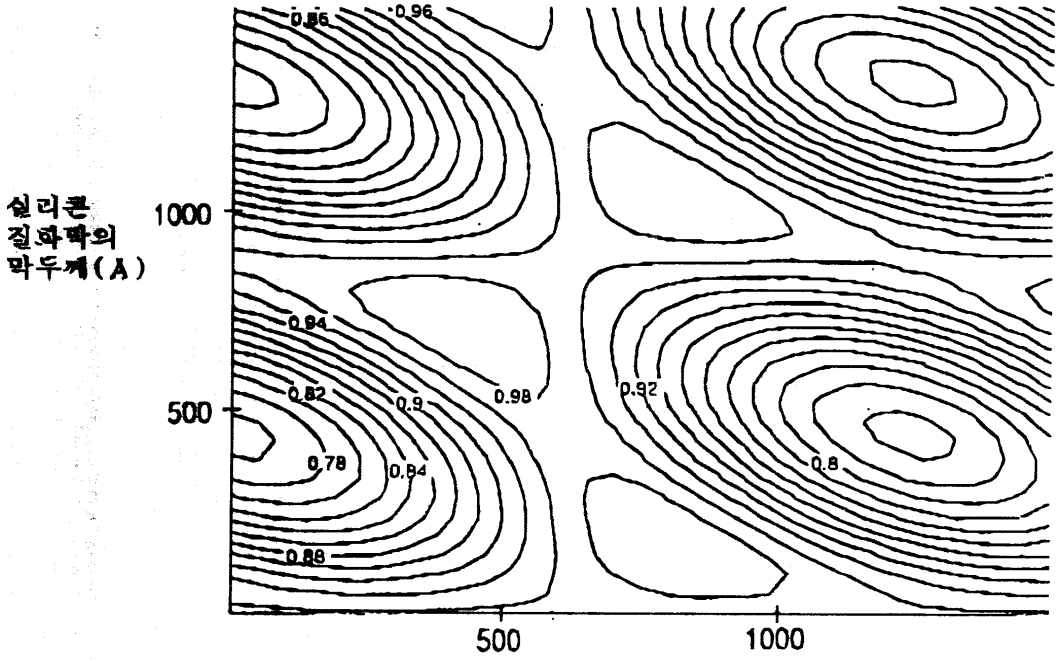
(정정) 노광 광을 투과하는 제1 광투과 영역(Ta)과, 제1 광투과 영역과 차광 영역(S)을 사잉에 두고 인접하는 한편, 상기 제1 광투과 영역을 투과하는 노광 광의 위상과 상이한 위상으로 노광 광을 투과하는 제2 광투과 영역(T_N)을 갖는 위상 시프트 마스크의 제조 방법에 있어서, 투명 기판(1)의 주표면 위에 실리콘 질화막(3)을 형성하는 공정과, 상기 제2 광투과 영역의 상기 실리콘 질화막의 표면을 노출시킨 상태에서 상기 투명 기판의 표면이 노출할 때까지 상기 실리콘 질화막의 표면에 가열한 인산 용액으로 이방성 에칭을 실시하는 공정과, 상기 제1 광투과 영역에서 상기 실리콘 질화막 위를 덮도록, 또한 상기 제2 광투과 영역에서 상기 투명 기판의 노출된 주표면 위를 덮도록 실리콘 산화막(5)을 형성하는 공정과, 상기 차광 영역에서 상기 실리콘 산화막 위를 덮는 한편, 상기 제1 및 제2광 투과 영역에서 상기 실리콘 산화막을 노출시키도록 차광막(7)을 형성하는 공정을 구비한 것을 특징으로 하는 위상 시프트 마스크의 제조 방법.

도면

도면1

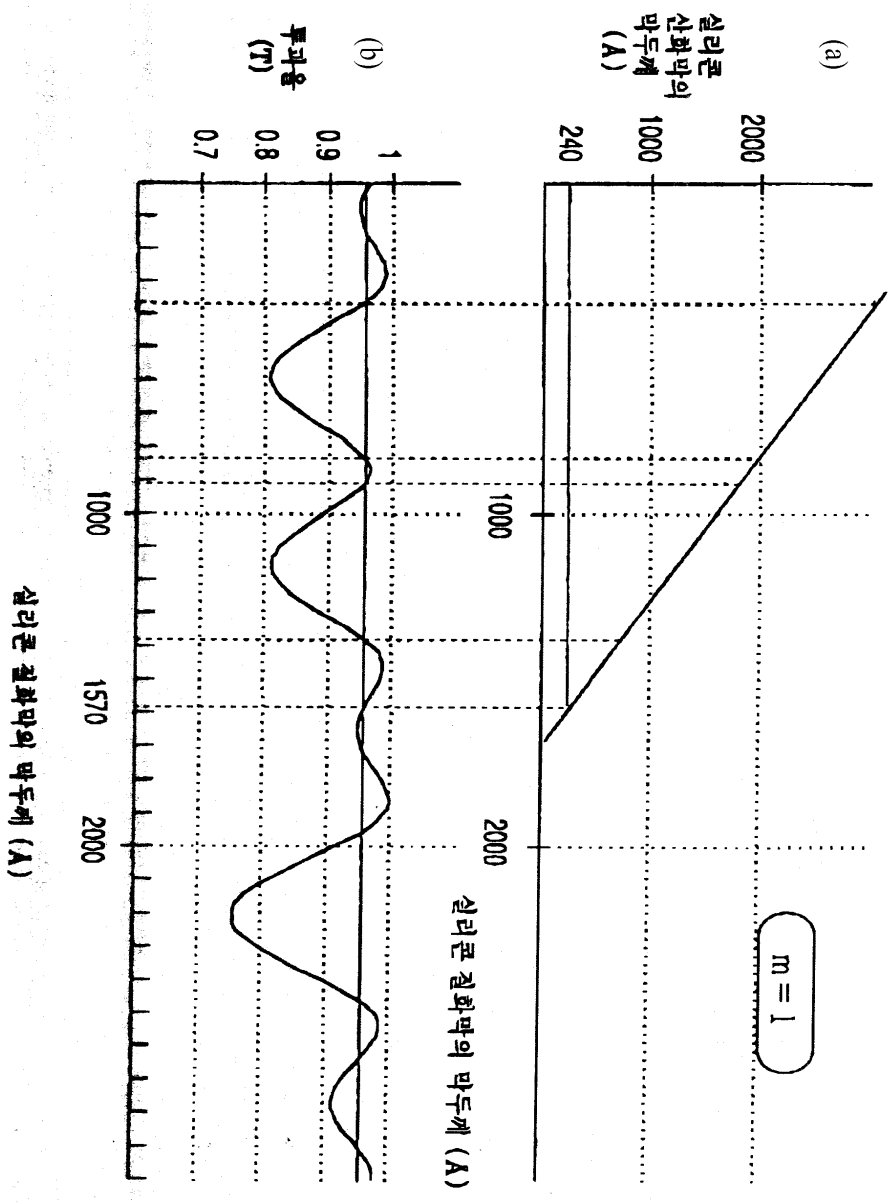


도면2

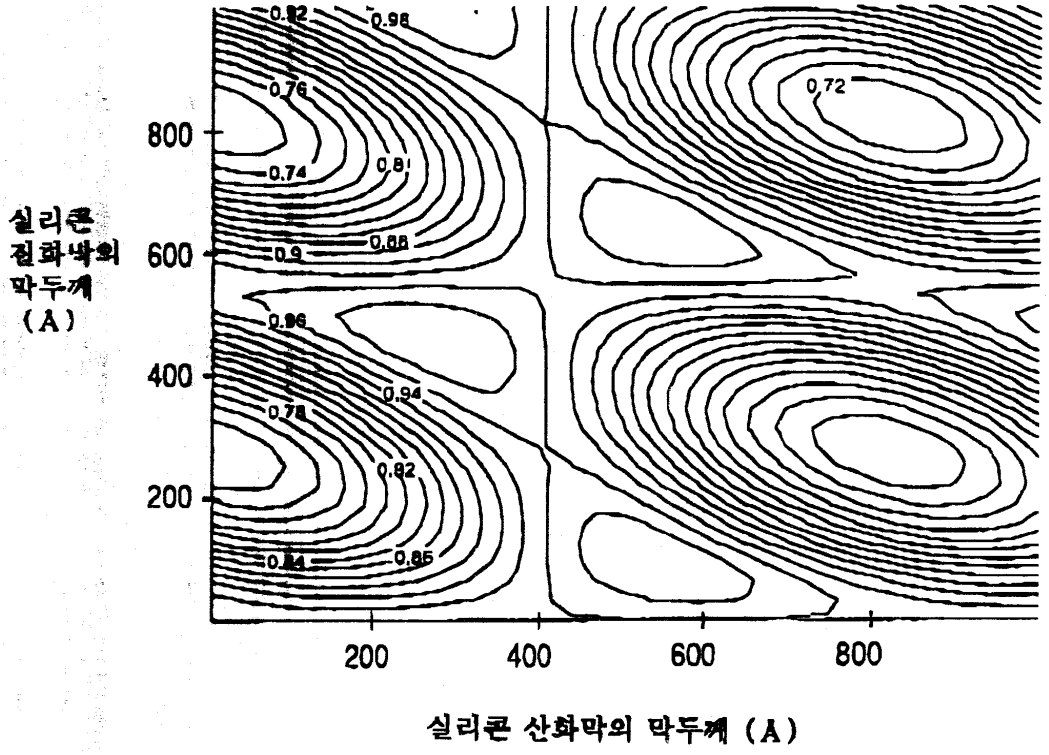


실리콘 산화막의 막두께 (Å)

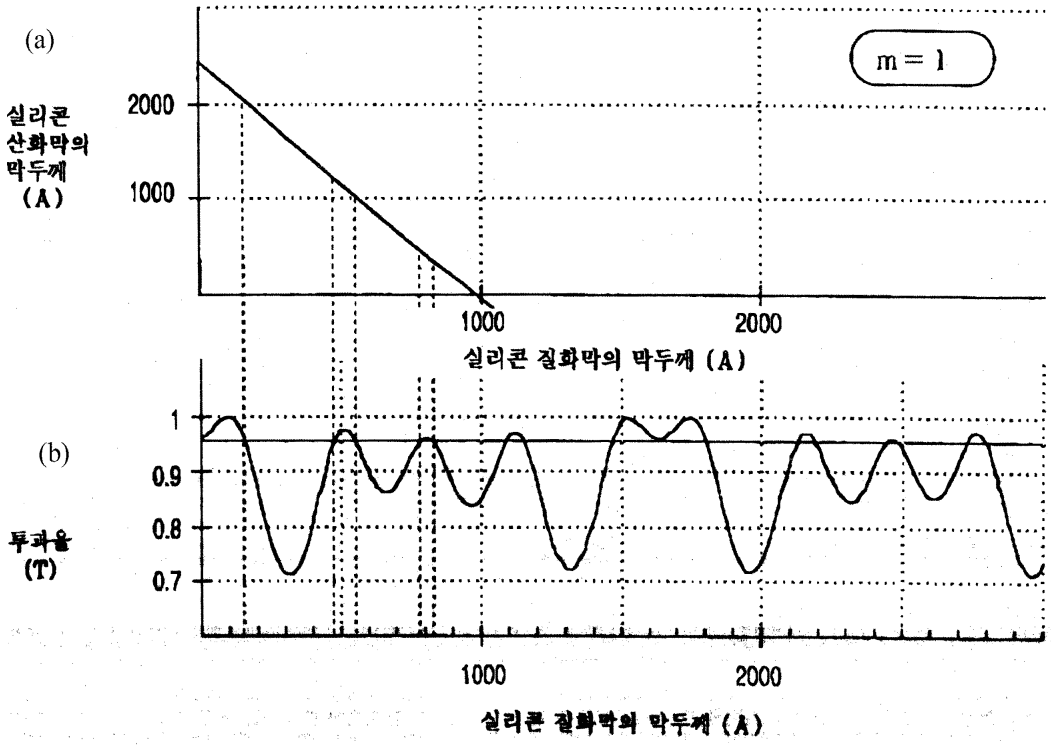
도면3


(a)
실리콘 산화막의 막두께 (Å)
2000
1000
240
m = 1
1000
2000
실리콘 질화막의 막두께 (Å)
(b)
투과율 (T)
1
0.9
0.8
0.7
1000
1570
2000
실리콘 질화막의 막두께 (Å)

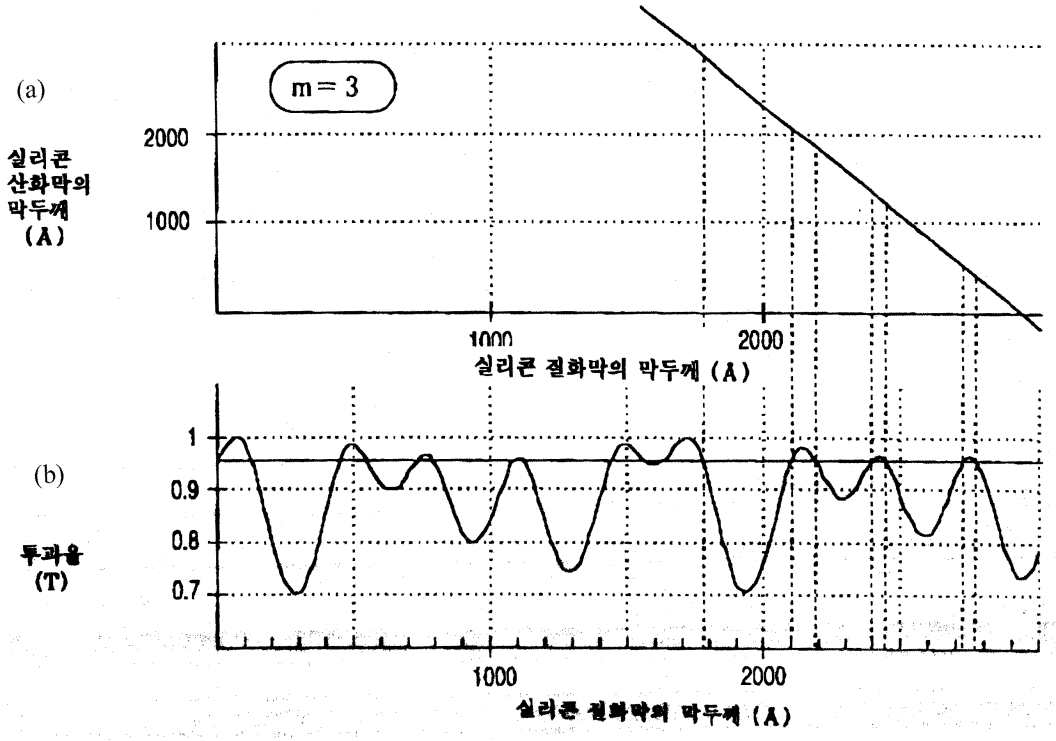
도면4


실리콘 질화막의 막두께 (Å)
800
600
400
200
0.72
0.74
0.76
0.78
0.8
0.82
0.84
0.86
0.88
0.9
0.92
0.94
0.96
0.98
200
400
600
800
실리콘 산화막의 막두께 (Å)

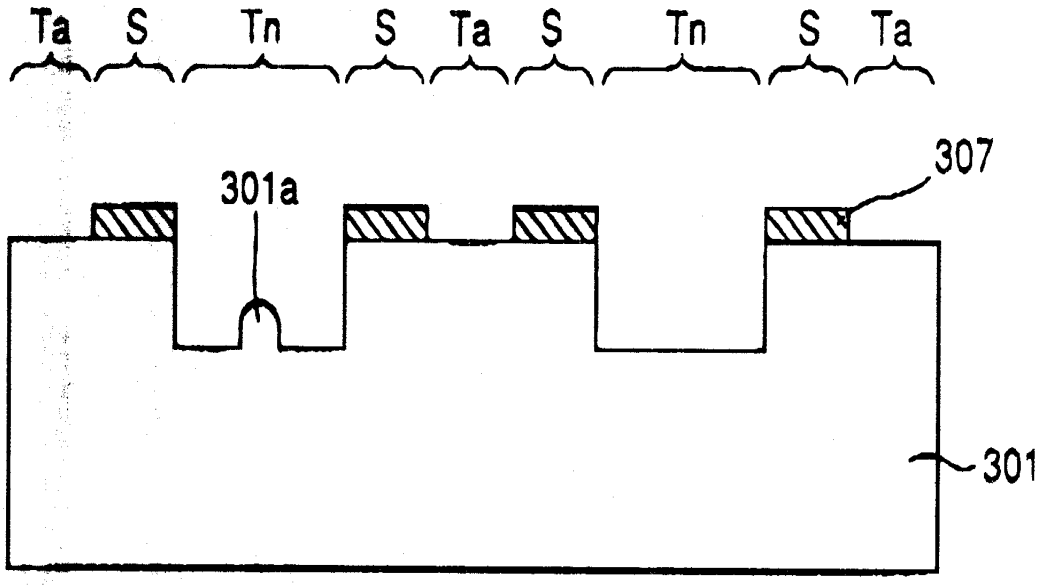
도면5


(a)
실리콘 산화막의 막두께 (Å)
2000
1000
m = 1
1000
2000
실리콘 질화막의 막두께 (Å)
(b)
투과율 (T)
1
0.9
0.8
0.7
1000
2000
실리콘 질화막의 막두께 (Å)

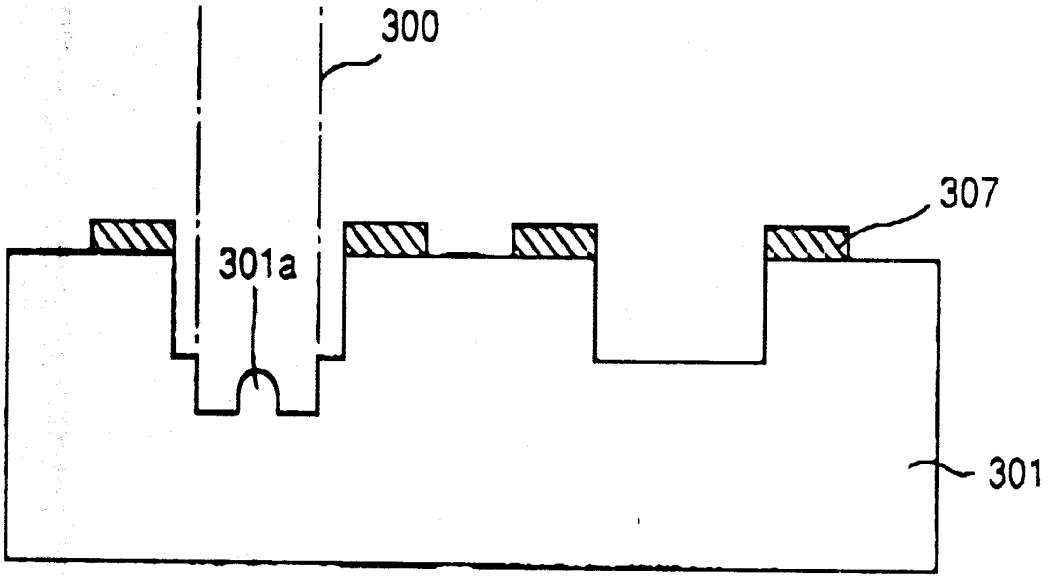
도면6


(a)
m = 3
2000
1000
실리콘
산화막의
막두께
(Å)
1000
2000
실리콘 질화막의 막두께 (Å)
(b)
1
0.9
0.8
0.7
투과율
(T)
1000
2000
실리콘 질화막의 막두께 (Å)

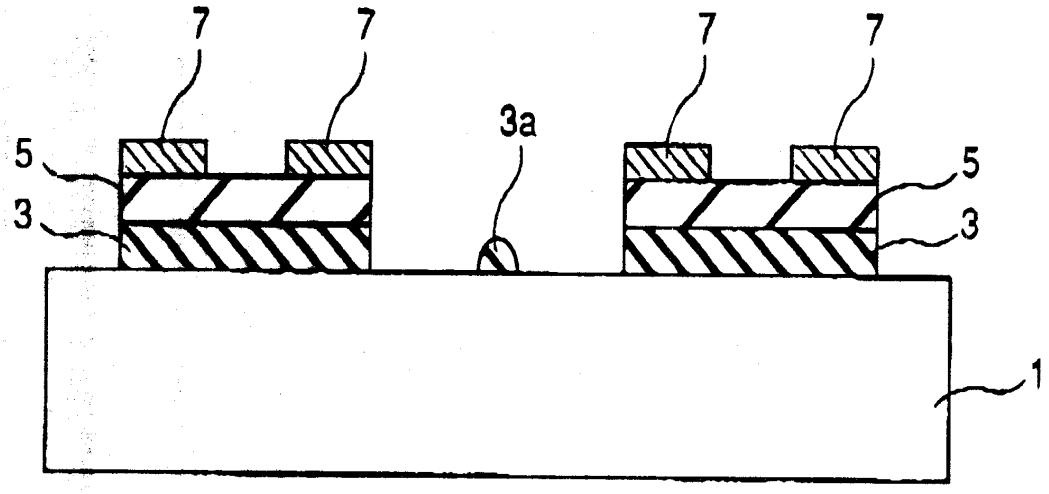
도면7


Ta
S
Tn
S
Ta
S
Tn
S
Ta
307
301a
301

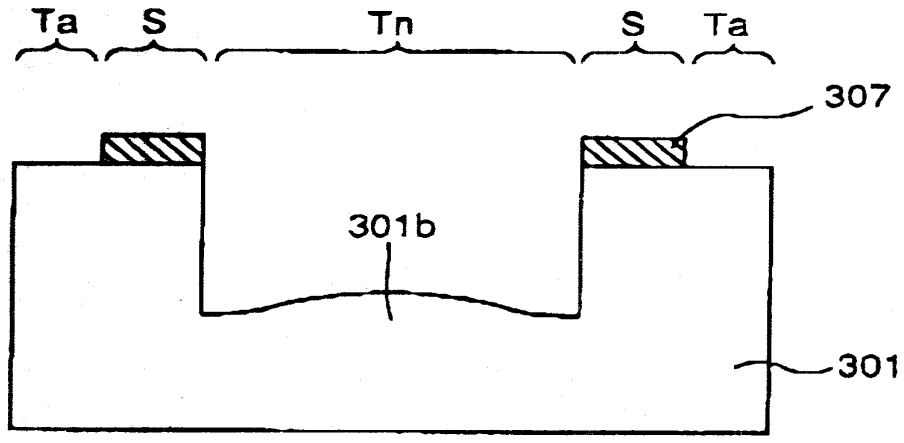
도면8



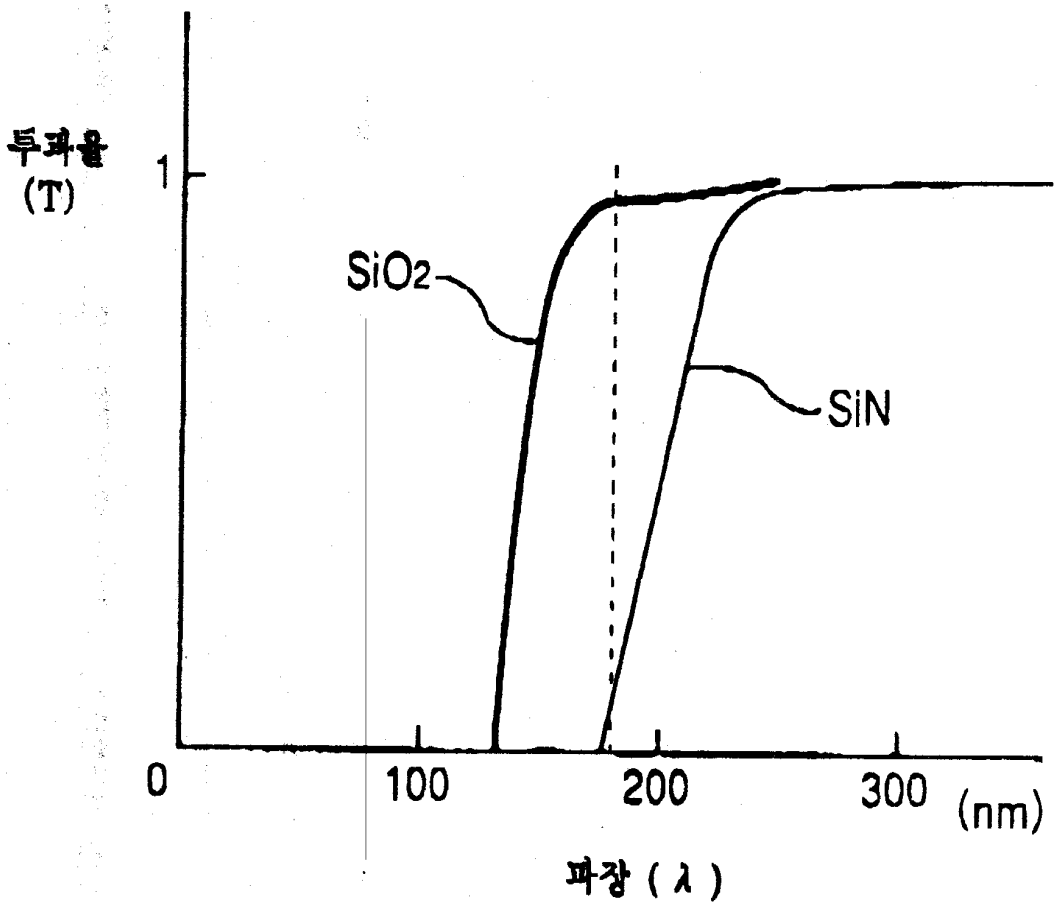
도면9



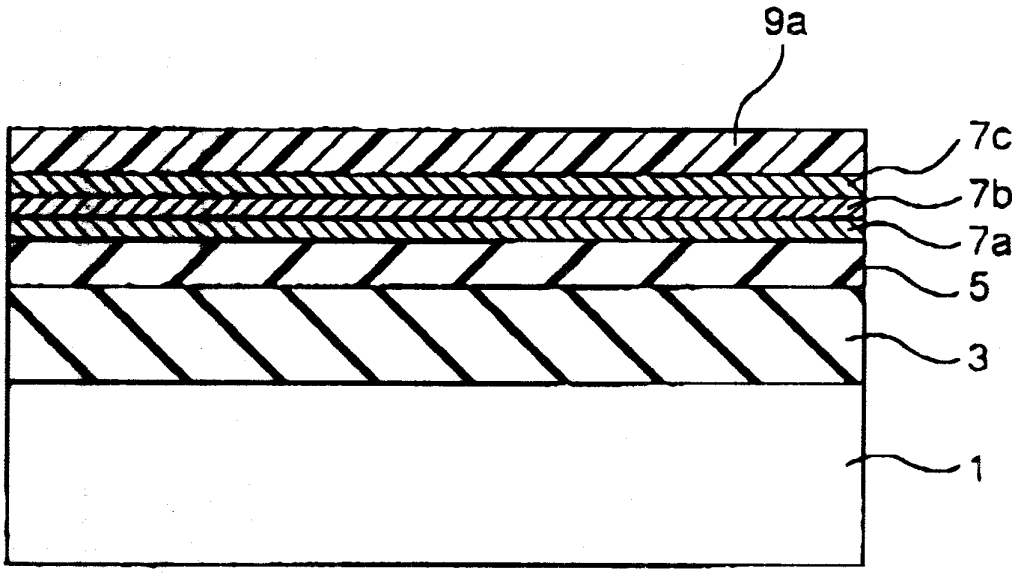
도면10



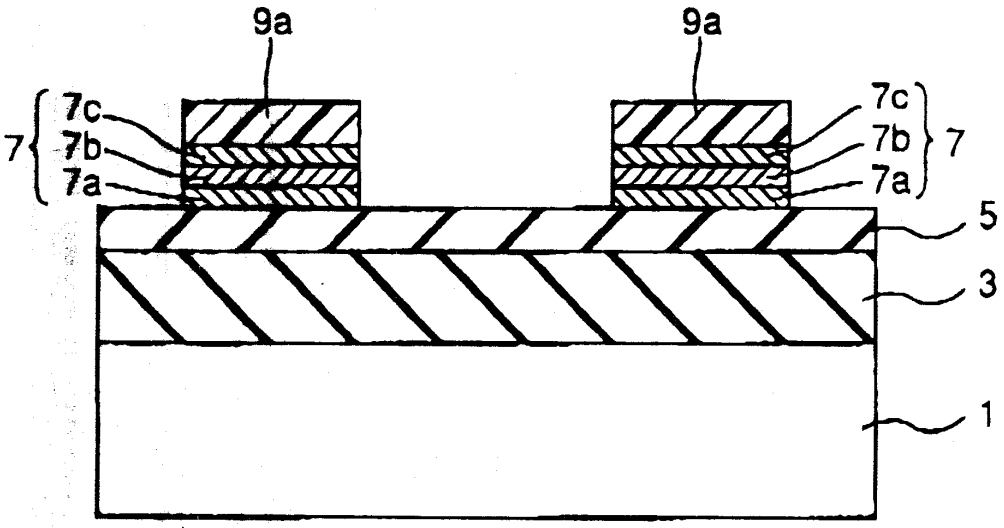
도면11



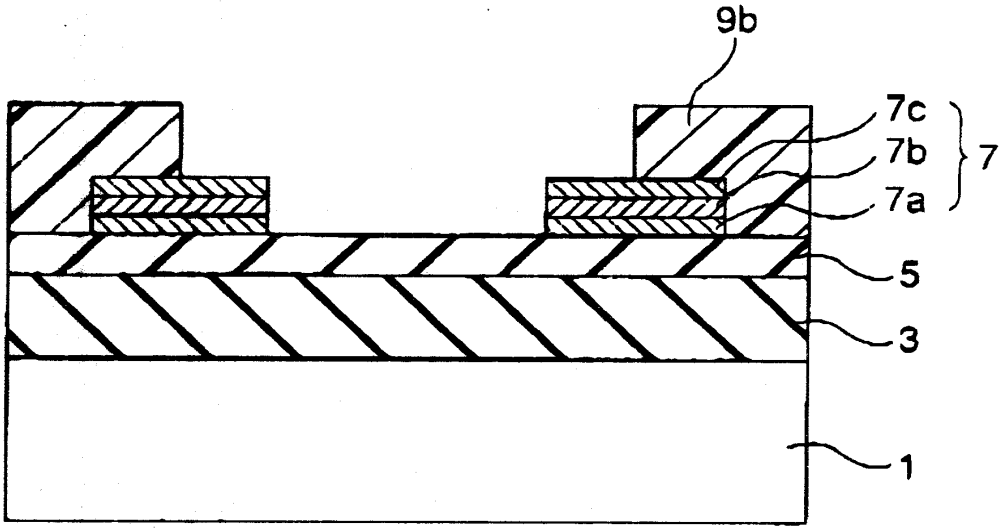
도면12



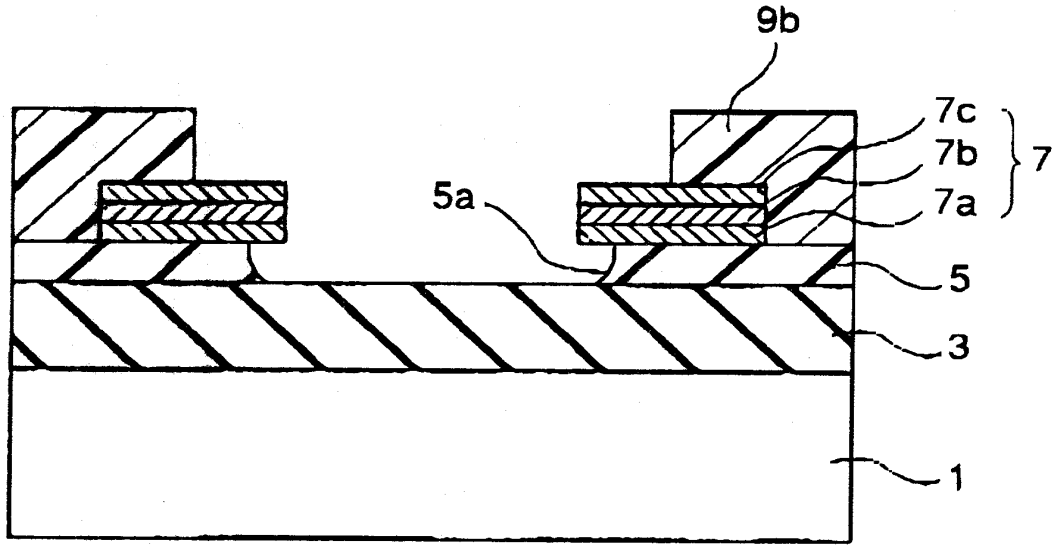
도면13



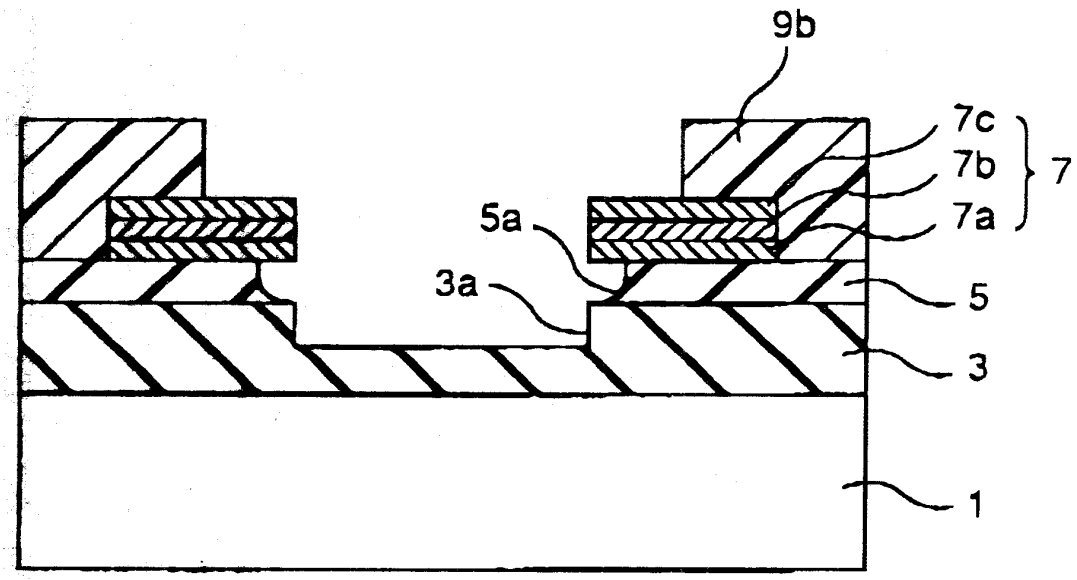
도면14



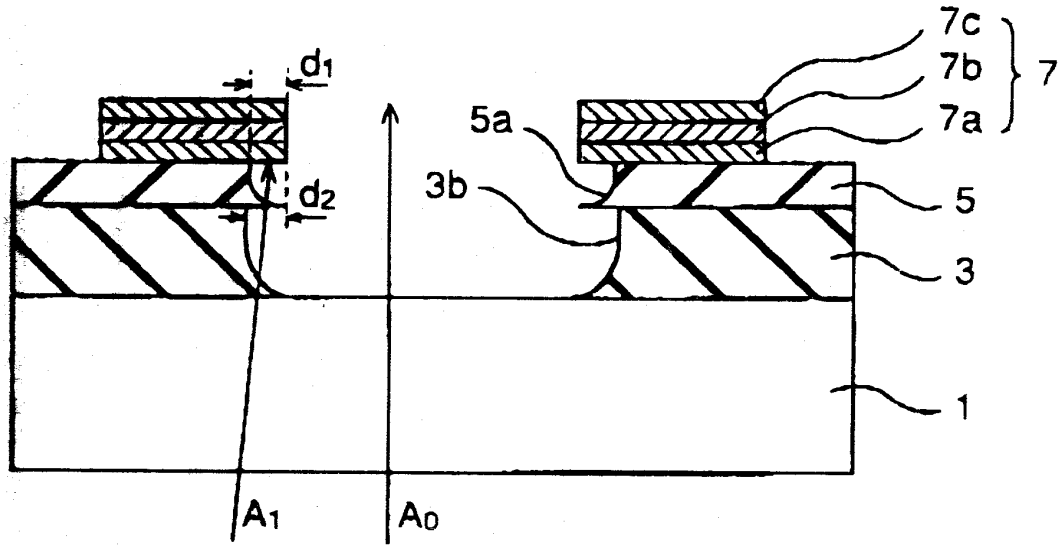
도면15



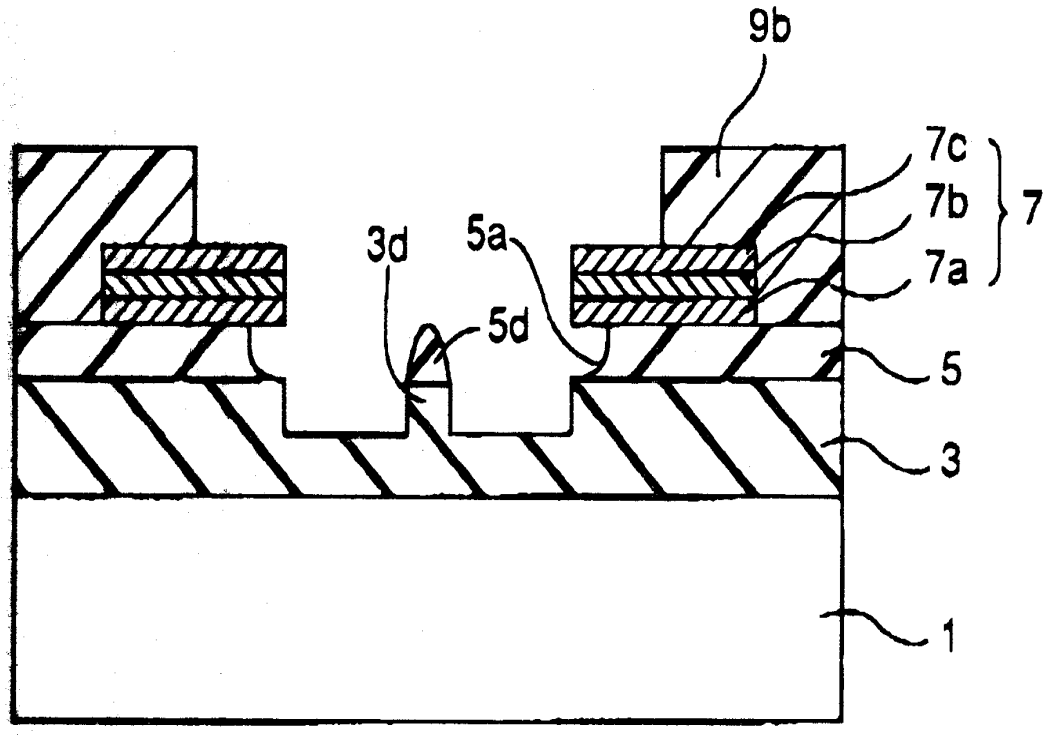
도면16



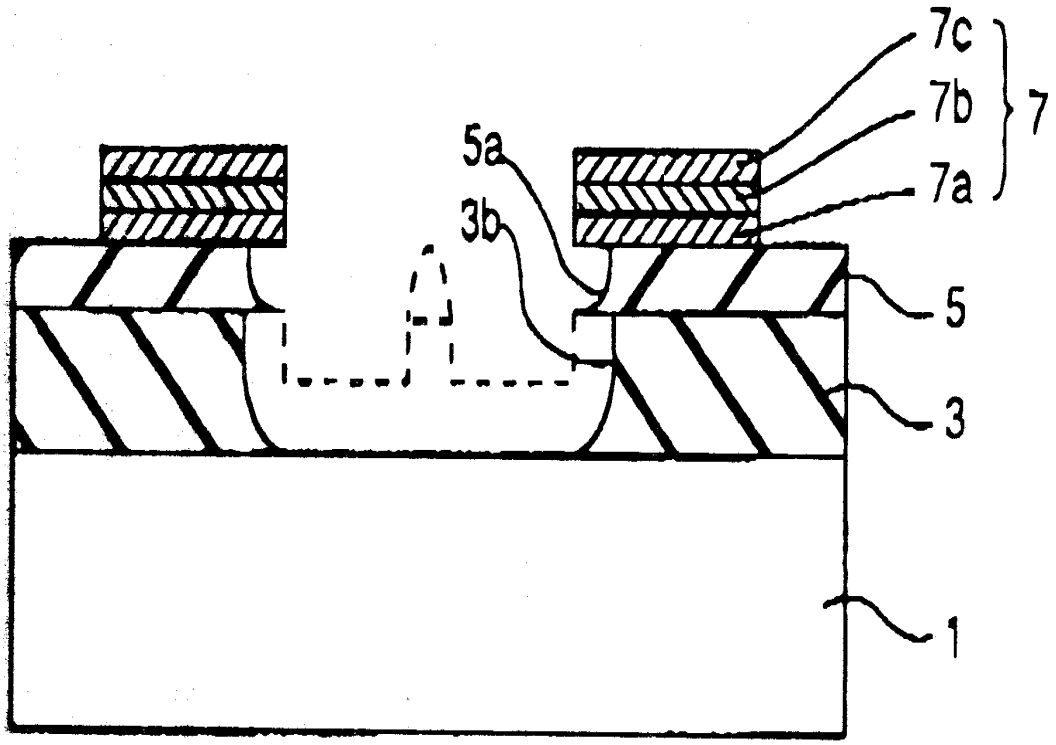
도면17



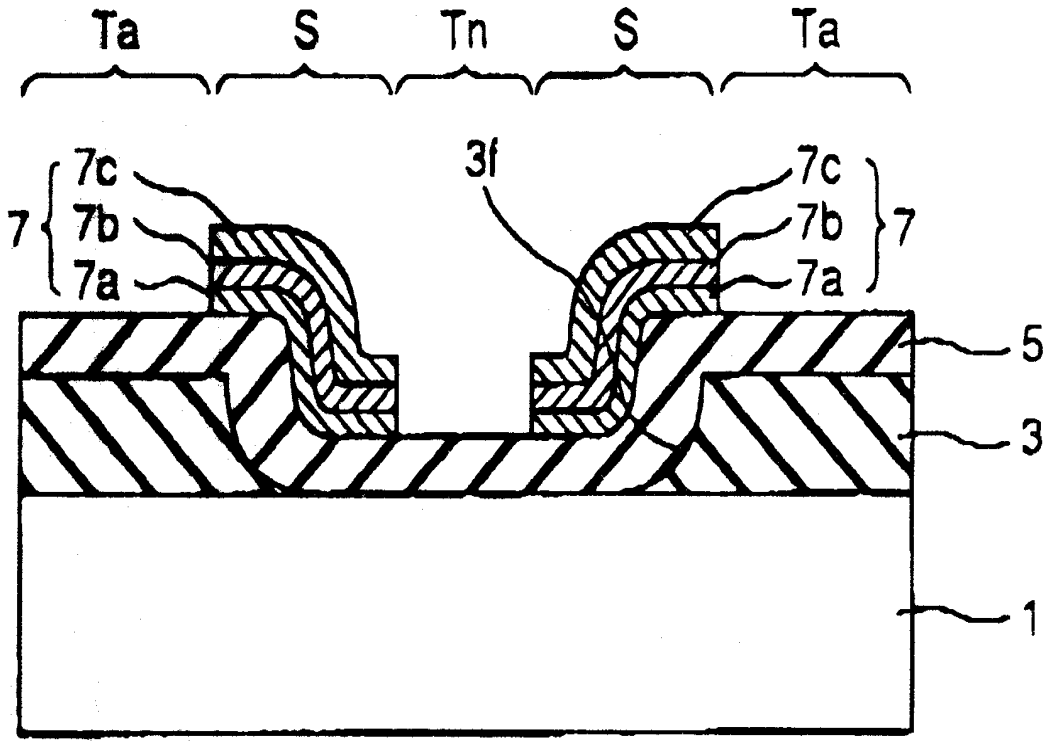
도면18



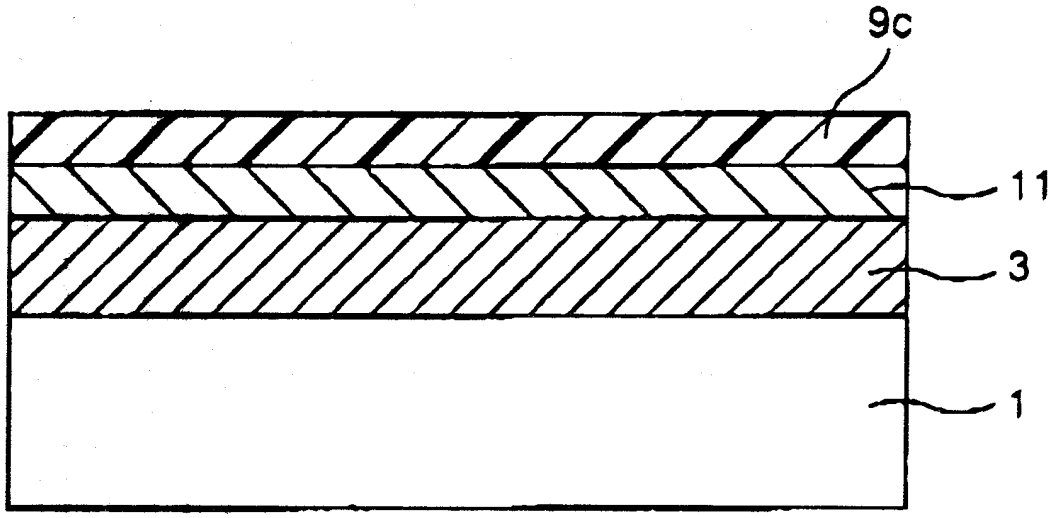
도면19



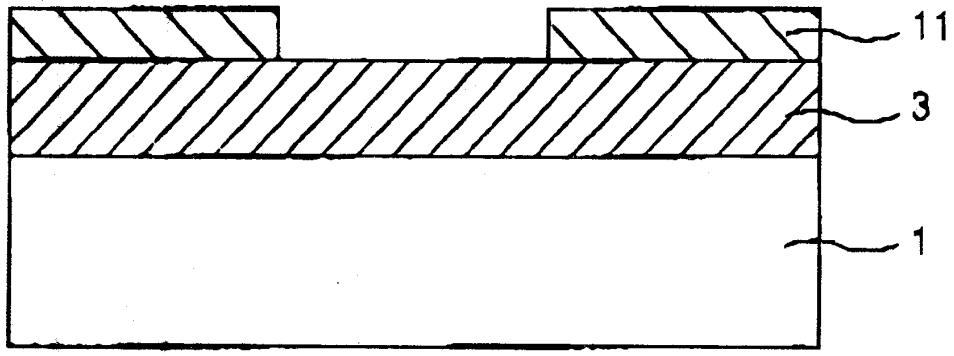
도면20



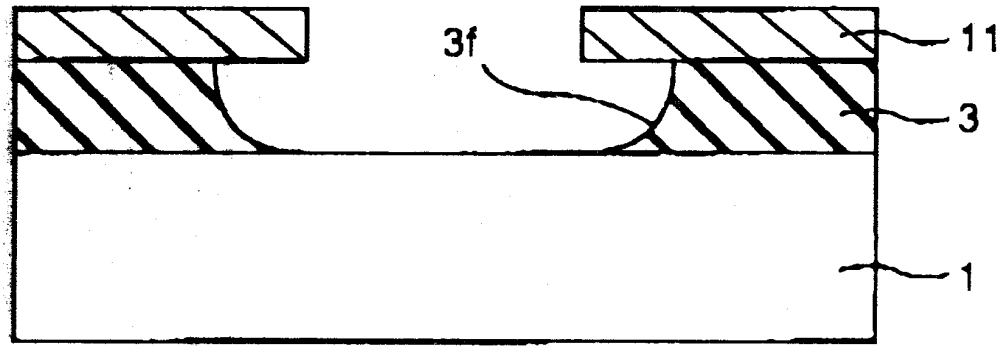
도면21



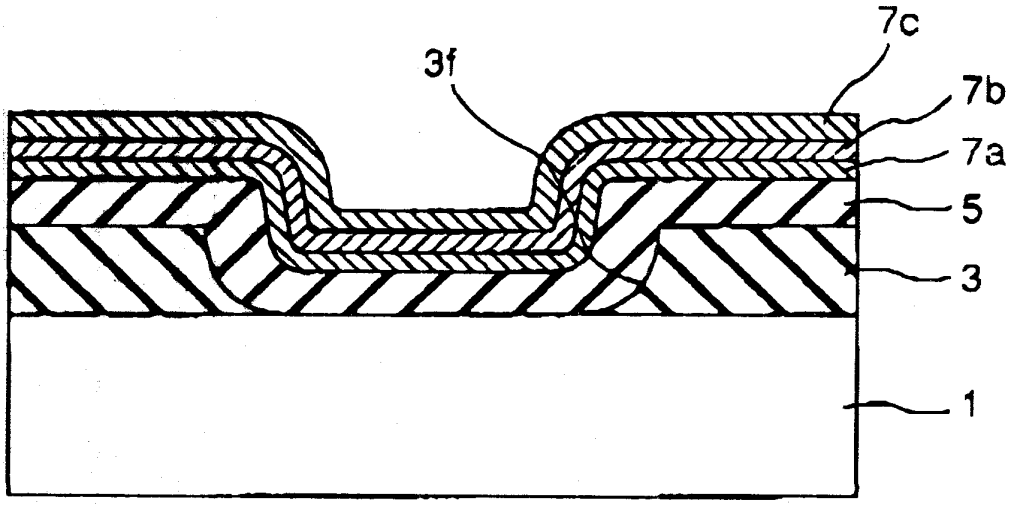
도면22



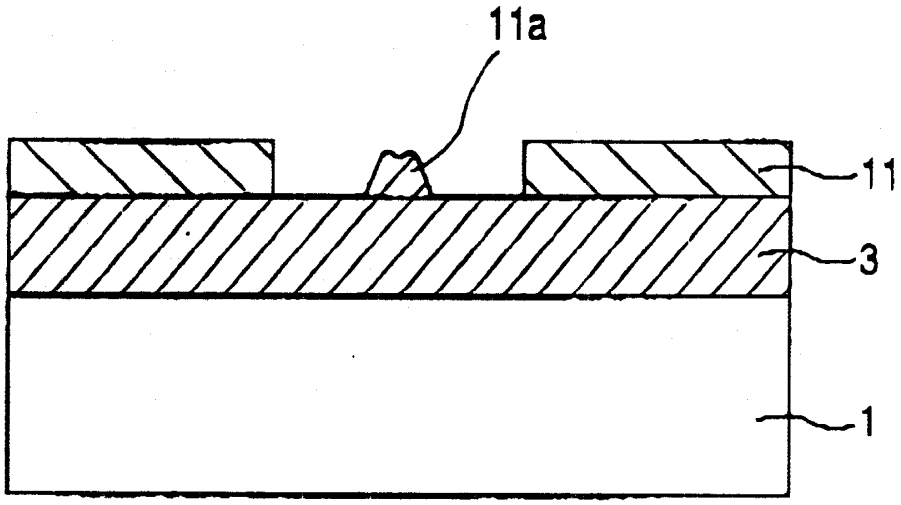
도면23



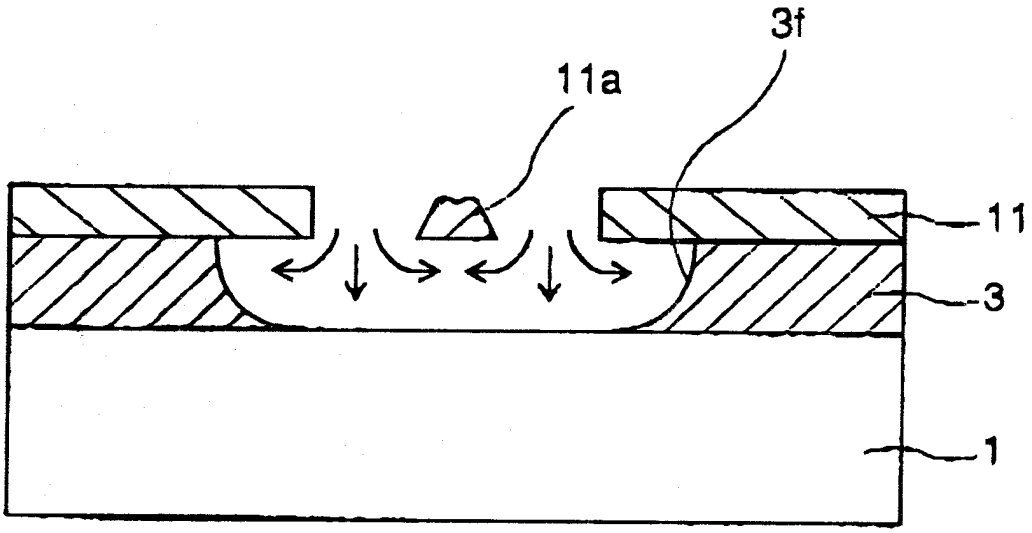
도면24



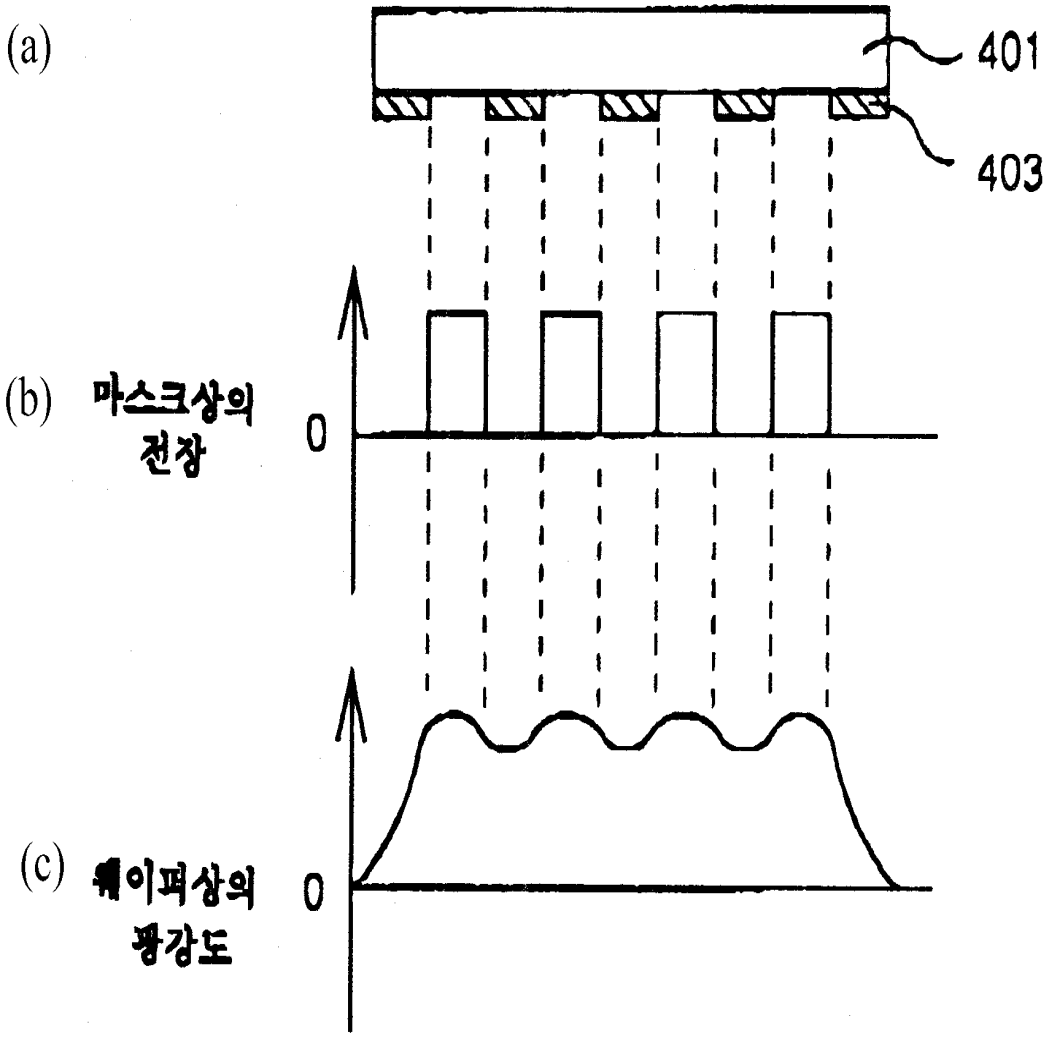
도면25



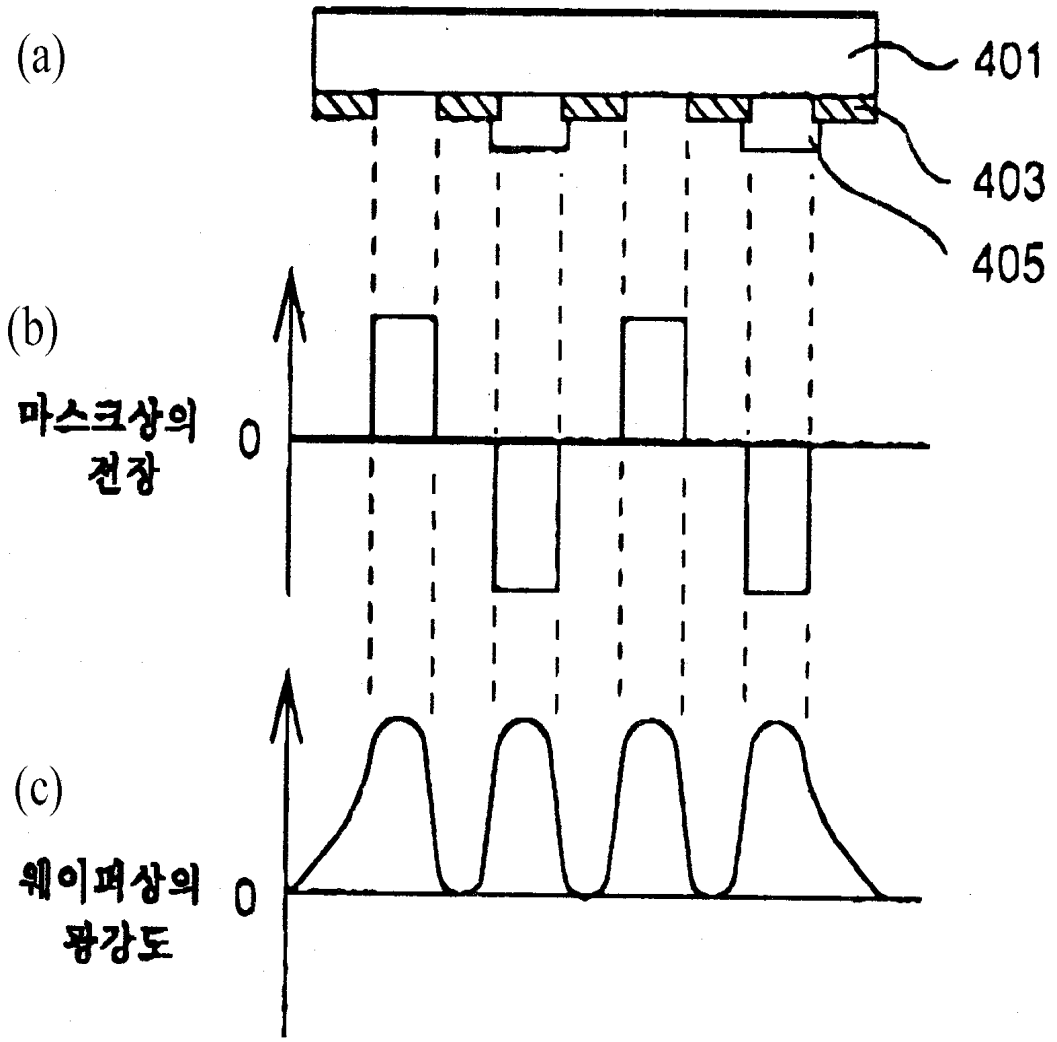
도면26



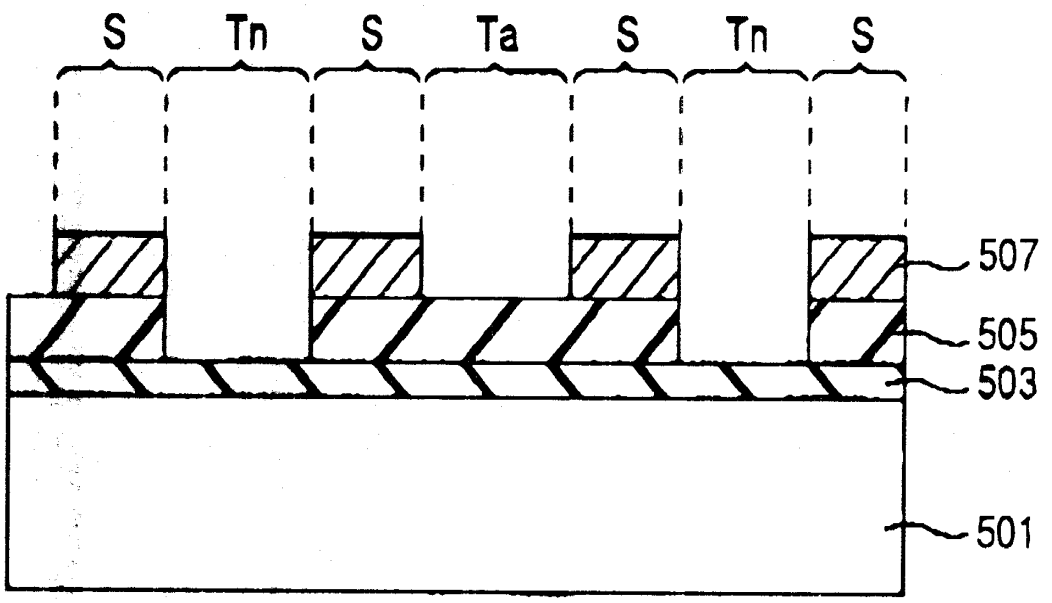
도면27



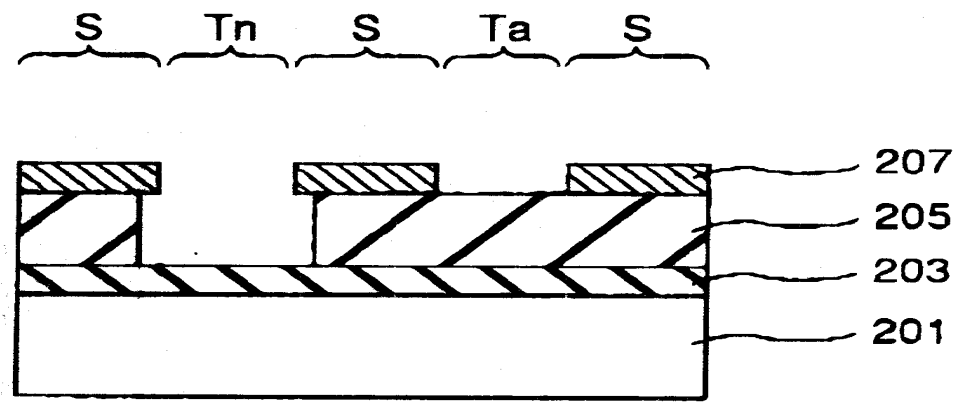
도면28


(a)
401
403
405
(b)
마스크상의
전장
0
(c)
웨이퍼상의
광강도
0

도면29


S
Tn
S
Ta
S
Tn
S
507
505
503
501

도면30



도면31

