

# (12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织  
国际局

(43) 国际公布日  
2021 年 12 月 2 日 (02.12.2021)



(10) 国际公布号  
**WO 2021/237784 A1**

- (51) 国际专利分类号:  
*H01L 29/267* (2006.01) *H01L 27/12* (2006.01)  
*H01L 29/786* (2006.01) *H01L 21/34* (2006.01)
- (21) 国际申请号: PCT/CN2020/094656
- (22) 国际申请日: 2020 年 6 月 5 日 (05.06.2020)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:  
202010454684.8 2020 年 5 月 26 日 (26.05.2020) CN
- (71) 申请人: 深圳市华星光电半导体显示技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518132 (CN)。
- (72) 发明人: 罗传宝 (LUO, Chuanbao); 中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518132 (CN)。
- (74) 代理人: 深圳紫藤知识产权代理有限公司 (PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南山区粤海街道高新区社区高新南一道006号TCL工业研究院大厦A802, Guangdong 518057 (CN)。
- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: THIN FILM TRANSISTOR AND MANUFACTURING METHOD THEREFOR, AND DISPLAY PANEL

(54) 发明名称: 薄膜晶体管及其制备方法、显示面板

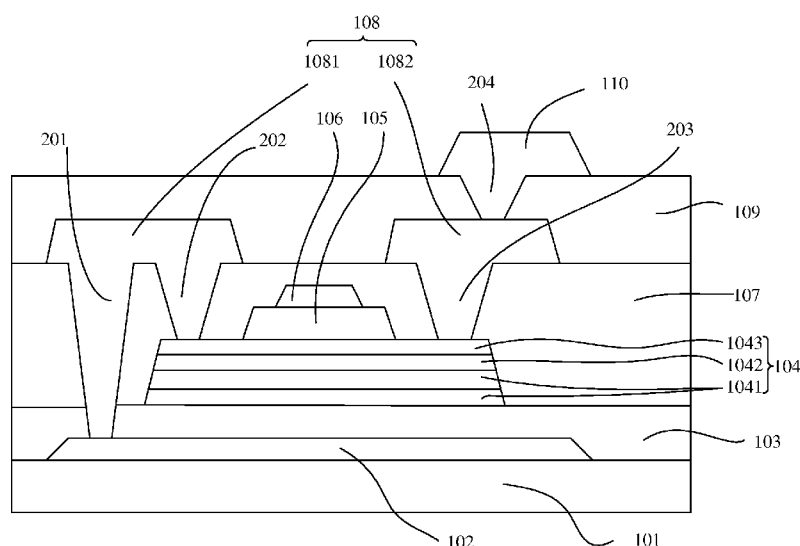


图 1

(57) Abstract: A thin film transistor. The thin film transistor comprises an active layer (104); the active layer (104) comprises a plurality of laminated structures; each laminated structure comprises: N indium oxide layers (1041); a gallium oxide layer (1042), the gallium oxide layer (1042) being provided on the Nth indium oxide layer (1041); and a zinc oxide layer (1043), the zinc oxide layer (1043) being provided on the gallium oxide layer (1042). The performance of the thin film transistor is improved. Also provided is a manufacturing method for the thin film transistor and a display panel comprising the thin film transistor.



WO 2021/237784 A1

ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,  
UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告 (条约第21条(3))。

---

(57) 摘要: 一种薄膜晶体管, 薄膜晶体管包括有源层(104), 所述有源层(104)包括若干叠层结构, 每个所述叠层结构包括: N层氧化铟层(1041); 氧化镓层(1042), 所述氧化镓层(1042)设于第N层所述氧化铟层(1041)上; 氧化锌层(1043), 所述氧化锌层(1043)设于所述氧化镓层(1042)上, 提高了薄膜晶体管的性能。还提供该薄膜晶体管的制备方法及包含该薄膜晶体管的显示面板。

## 发明名称：薄膜晶体管及其制备方法、显示面板

### 技术领域

[0001] 本发明涉及显示技术领域，尤其涉及一种薄膜晶体管及其制备方法、显示面板。

### 背景技术

[0002] 近年来，金属氧化物（Oxide）薄膜晶体管（Thin-Film Transistor, TFT）被普遍应用于有源矩阵液晶显示（Active Matrix Liquid Crystal Display, AMLCD）装置和有源矩阵有机发光二极管（Active-Matrix Organic Light-Emitting Diode, AMOLED）显示装置中，使用Oxide TFT的AMLCD装置和AMOLED显示装置具有高分辨率、大尺寸、高刷新频率和可见光范围内高穿透率等显著优点，在显示领域中具有广阔的应用前景。

[0003] 铟镓锌氧化物（IGZO）TFT是一种代表性的Oxide TFT，其具有多种典型结构。其中，顶栅型IGZO TFT因其寄生电容小、制作工艺中使用的掩膜数量少、栅极和栅极绝缘层能够保护沟道区使其不被大气环境和后续制程中的电浆所影响等优点而被广泛使用。但是，现有的顶栅型IGZO TFT无法兼顾高迁移率和高均匀性，导致现有的顶栅型IGZO TFT及包含其的显示面板的性能较差。

### 发明概述

#### 技术问题

[0004] 本发明提供一种薄膜晶体管及其制备方法、显示面板，以解决现有的顶栅型IGZO TFT及包含其的显示面板性能较差的技术问题。

#### 问题的解决方案

#### 技术解决方案

[0005] 第一方面，本发明提供一种薄膜晶体管，所述薄膜晶体管包括有源层，所述有源层包括若干叠层结构，每个所述叠层结构包括：

[0006] N层氧化铟层；其中，N为大于1的整数；

[0007] 氧化镓层，所述氧化镓层设于第N层所述氧化铟层上；

- [0008] 氧化锌层，所述氧化锌层设于所述氧化镓层上。
- [0009] 在一些实施例中，所述薄膜晶体管还包括：
- [0010] 基板；
- [0011] 遮光层，所述遮光层设于所述基板上；
- [0012] 缓冲层，所述缓冲层设于所述基板上，且覆盖所述遮光层；
- [0013] 所述有源层使用原子层沉积法制备于所述缓冲层上。
- [0014] 在一些实施例中，所述薄膜晶体管还包括：
- [0015] 栅极绝缘层，所述栅极绝缘层设于所述有源层上；
- [0016] 栅极层，所述栅极层设于所述栅极绝缘层上；
- [0017] 层间介质层，所述层间介质层设于所述缓冲层上，且覆盖所述栅极层、所述栅极绝缘层和所述有源层；
- [0018] 源漏极层，所述源漏极层设于所述层间介质层上，所述源漏极层包括间隔设置的源极和漏极；
- [0019] 钝化层，所述钝化层设于所述层间介质层上，且覆盖所述源漏极层；
- [0020] 像素电极层，所述像素电极层设于所述钝化层上。
- [0021] 在一些实施例中，所述薄膜晶体管还包括：
- [0022] 第一过孔，所述第一过孔设于所述层间介质层和所述缓冲层上，用于电性连接所述源极和所述遮光层；
- [0023] 第二过孔，所述第二过孔设于所述层间介质层上，用于电性连接所述源极和所述有源层；
- [0024] 第三过孔，所述第三过孔设于所述层间介质层上，用于电性连接所述漏极和所述有源层；
- [0025] 第四过孔，所述第四过孔设于所述钝化层上，用于电性连接所述漏极和所述像素电极层。
- [0026] 在一些实施例中，所述基板为玻璃基板，所述遮光层的制备材料为金属。
- [0027] 在一些实施例中，所述缓冲层为氧化硅薄膜、氮化硅薄膜或者氧化硅薄膜和氮化硅薄膜交替层叠设置形成的复合薄膜。
- [0028] 第二方面，本发明提供一种薄膜晶体管的制备方法，所述薄膜晶体管的制备方

法包括以下步骤：

[0029] 步骤S1，制备有源层；其中，所述有源层包括若干叠层结构，每个所述叠层结构包括：

[0030] N层氧化铟层；其中，N为大于1的整数；

[0031] 氧化镓层，所述氧化镓层设于第N层所述氧化铟层上；

[0032] 氧化锌层，所述氧化锌层设于所述氧化镓层上。

[0033] 在一些实施例中，在所述步骤S1之前，所述薄膜晶体管的制备方法还包括以下步骤：

[0034] 步骤S01，提供基板；

[0035] 步骤S02，在所述基板上制备遮光层；

[0036] 步骤S03，在所述基板上制备缓冲层，所述缓冲层覆盖所述遮光层；

[0037] 所述步骤S1具体为使用原子层沉积法在所述缓冲层上制备有源层。

[0038] 在一些实施例中，所述步骤“使用原子层沉积法在所述缓冲层上制备有源层”包括以下步骤：

[0039] 步骤S11，将所述缓冲层作为当前层；

[0040] 步骤S12，使用原子层沉积法，依次在所述当前层上沉积N层所述氧化铟层、在第N层所述氧化铟层上沉积所述氧化镓层、在所述氧化镓层上沉积所述氧化锌层，以形成一个所述叠层结构；

[0041] 步骤S13，将当前形成的所述叠层结构中的所述氧化锌层作为所述当前层，重复执行所述步骤S12直至形成若干所述叠层结构；

[0042] 步骤S14，将若干所述叠层结构进行图案化，得到所述有源层。

[0043] 在一些实施例中，在所述步骤S1之后，所述薄膜晶体管的制备方法还包括以下步骤：

[0044] S21，在所述有源层上制备栅极绝缘层；

[0045] S22，在所述栅极绝缘层上制备栅极层；

[0046] S23，在所述缓冲层上制备层间介质层，所述层间介质层覆盖所述栅极层、所述栅极绝缘层和所述有源层；

[0047] S24，在所述层间介质层上制备源漏极层，所述源漏极层包括间隔设置的源极

和漏极；

[0048] S25, 在所述层间介质层上制备钝化层, 所述钝化层覆盖所述源漏极层;

[0049] S26, 在所述钝化层上制备像素电极层。

[0050] 在一些实施例中, 所述薄膜晶体管的制备方法还包括以下步骤:

[0051] 在所述层间介质层和所述缓冲层上制备第一过孔, 用于电性连接所述源极和所述遮光层;

[0052] 在所述层间介质层上制备第二过孔, 用于电性连接所述源极和所述有源层;

[0053] 在所述层间介质层上制备第三过孔, 用于电性连接所述漏极和所述有源层;

[0054] 在所述钝化层上制备第四过孔, 用于电性连接所述漏极和所述像素电极层。

[0055] 在一些实施例中, 所述氧化铟层、所述氧化镓层和所述氧化锌层的厚度的取值范围为50-300Å。

[0056] 在一些实施例中, 所述氧化铟层、氧化镓层和所述氧化锌层的沉积速率的取值范围为0.8-2.2 A/cycle。

[0057] 在一些实施例中, 所述氧化锌层的沉积速率、所述氧化镓层和所述氧化铟层的沉积速率依次降低。

[0058] 第三方面, 本发明提供一种显示面板, 所述显示面板包括薄膜晶体管, 所述薄膜晶体管包括有源层, 所述有源层包括若干叠层结构, 每个所述叠层结构包括:

[0059] N层氧化铟层; 其中, N为大于1的整数;

[0060] 氧化镓层, 所述氧化镓层设于第N层所述氧化铟层上;

[0061] 氧化锌层, 所述氧化锌层设于所述氧化镓层上。

[0062] 在一些实施例中, 所述薄膜晶体管还包括:

[0063] 基板;

[0064] 遮光层, 所述遮光层设于所述基板上;

[0065] 缓冲层, 所述缓冲层设于所述基板上, 且覆盖所述遮光层;

[0066] 所述有源层使用原子层沉积法制备于所述缓冲层上。

[0067] 在一些实施例中, 所述薄膜晶体管还包括:

[0068] 栅极绝缘层, 所述栅极绝缘层设于所述有源层上;

- [0069] 栅极层，所述栅极层设于所述栅极绝缘层上；
- [0070] 层间介质层，所述层间介质层设于所述缓冲层上，且覆盖所述栅极层、所述栅极绝缘层和所述有源层；
- [0071] 源漏极层，所述源漏极层设于所述层间介质层上，所述源漏极层包括间隔设置的源极和漏极；
- [0072] 钝化层，所述钝化层设于所述层间介质层上，且覆盖所述源漏极层；
- [0073] 像素电极层，所述像素电极层设于所述钝化层上。
- [0074] 在一些实施例中，所述薄膜晶体管还包括：
- [0075] 第一过孔，所述第一过孔设于所述层间介质层和所述缓冲层上，用于电性连接所述源极和所述遮光层；
- [0076] 第二过孔，所述第二过孔设于所述层间介质层上，用于电性连接所述源极和所述有源层；
- [0077] 第三过孔，所述第三过孔设于所述层间介质层上，用于电性连接所述漏极和所述有源层；
- [0078] 第四过孔，所述第四过孔设于所述钝化层上，用于电性连接所述漏极和所述像素电极层。
- [0079] 在一些实施例中，所述基板为玻璃基板，所述遮光层的制备材料为金属。
- [0080] 在一些实施例中，所述缓冲层为氧化硅薄膜、氮化硅薄膜或者氧化硅薄膜和氮化硅薄膜交替层叠设置形成的复合薄膜。

## 发明的有益效果

### 有益效果

- [0081] 本发明通过将薄膜晶体管中的有源层的叠层结构中的氧化铟层的层数设置为至少为两层，能够有效增加有源层内部的电子浓度，提高薄膜晶体管的迁移率。同时，有源层采用N层氧化铟层、氧化镓层和氧化锌层的叠层设计，由于上述各膜层的均一性较高，因此总体上能够提高有源层的均一性。由于薄膜晶体管的迁移率和有源层的均一性得到了提高，因此薄膜晶体管的性能能够极大提高。

## 对附图的简要说明

### 附图说明

- [0082] 图1为本发明的实施例提供的薄膜晶体管的膜层示意图。
- [0083] 图2为本发明的实施例提供的薄膜晶体管的制备方法流程图。
- [0084] 图3为本发明的实施例提供的制备遮光层的示意图。
- [0085] 图4为本发明的实施例提供的制备缓冲层的示意图。
- [0086] 图5为本发明的实施例提供的制备有源层的方法流程图。
- [0087] 图6为本发明的实施例提供的制备有源层的示意图。
- [0088] 图7为本发明的实施例提供的制备栅极绝缘层和栅极层的示意图。
- [0089] 图8为本发明的实施例提供的制备层间介质层及多个过孔的示意图。
- [0090] 图9为本发明的实施例提供的制备源漏极层的示意图。
- [0091] 图10为本发明的实施例提供的制备钝化层的示意图。

## 发明实施例

### 本发明的实施方式

- [0092] 为使本发明的目的、技术方案及效果更加清楚、明确，以下参照附图并举实施例对本发明进一步详细说明。应当理解，此处所描述的具体实施例仅用以解释本发明，并不用于限定本发明。
- [0093] 如图1所示，本发明的实施例提供一种薄膜晶体管，该薄膜晶体管包括有源层104，该有源层104包括若干叠层结构，每个叠层结构包括：N层氧化铟（InOx）层1041、氧化镓（GaOx）层1042和氧化锌（ZnOx）层1043。其中，N为大于1的整数；氧化镓层1042设于第N层氧化铟层1041上；氧化锌层1043设于氧化镓层1042上。
- [0094] 具体的，图1中的有源层104包括一个叠层结构，该叠层结构包括两层氧化铟层1041，按照从下到上的顺序依次将两层氧化铟层1041称为第一层氧化铟层1041和第二层氧化铟层1041。此时，氧化镓层1042设于第二层氧化铟层1041上。
- [0095] 有源层104还可以包括多个叠层结构，例如，有源层104包括两个叠层结构，按照从下到上的顺序依次将两个叠层结构称为第一叠层结构和第二叠层结构。此时，第二叠层结构中的第一层氧化铟层1041设于第一叠层结构中的氧化锌层1043上。
- [0096] 需要说明的是，由于氧化铟层1041的层数为至少为两层，因此能够有效增加有

源层104内部的电子浓度，提高薄膜晶体管的迁移率。同时，有源层104采用N层氧化铟层1041、氧化镓层1042和氧化锌层1043的叠层设计，由于上述各膜层的均一性较高，因此总体上能够提高有源层104的均一性。可以理解的是，由于薄膜晶体管的迁移率和有源层104的均一性得到了提高，因此薄膜晶体管的性能能够极大提高。

[0097] 基于上述实施例，如图1所示，薄膜晶体管还包括：基板101、遮光层102和缓冲层103。其中，基板101优选为玻璃基板；遮光层102设于基板101上；缓冲层103设于基板101上，且覆盖遮光层102。有源层104使用原子层沉积法制备于缓冲层103上。其中，基板101优选为玻璃基板，遮光层102的制备材料为金属，缓冲层为氧化硅薄膜、氮化硅薄膜或者氧化硅薄膜和氮化硅薄膜交替层叠设置形成的复合薄膜。

[0098] 需要说明的是，通过原子层沉积法在缓冲层103上制备有源层104，可以改善有源层104中各膜层内的氧含量及氧空位缺陷，减少各膜层中的浅层缺陷，降低有源层104的界面态密度，进一步提高有源层104的均一性。

[0099] 基于上述任一实施例，如图1所示，薄膜晶体管还包括：栅极绝缘层105、栅极层106、层间介质层107、源漏极层108、钝化层109和像素电极层110。其中，栅极绝缘层105设于有源层104上；栅极层106设于栅极绝缘层105上；层间介质层107设于缓冲层103上，且覆盖栅极层106、栅极绝缘层105和有源层104；源漏极层108设于层间介质层107上，源漏极层108包括间隔设置的源极1081和漏极1082；钝化层109设于层间介质层107上，且覆盖源漏极层108；像素电极层110设于钝化层109上。

[0100] 基于上述任一实施例，如图1所示，薄膜晶体管还包括：第一过孔201、第二过孔202、第三过孔203和第四过孔204。其中，第一过孔201设于层间介质层107和缓冲层103上，用于电性连接源极1081和遮光层102；第二过孔202设于层间介质层107上，用于电性连接源极1081和有源层104；第三过孔203设于层间介质层107上，用于电性连接漏极1082和有源层104；第四过孔204设于钝化层109上，用于电性连接漏极1082和像素电极层110。

[0101] 另外需要说明的是，本发明的实施例提供的有源层104的结构不仅适用于顶栅

型薄膜晶体管，还适用于底栅型薄膜晶体管及刻蚀阻挡型薄膜晶体管。

[0102] 本发明的实施例还提供上述薄膜晶体管的制备方法，如图2所示，该薄膜晶体管的制备方法包括以下步骤：

[0103] 步骤S1，制备有源层104。其中，该有源层104包括若干叠层结构，每个叠层结构包括：N层氧化铟层1041、氧化镓层1042和氧化锌层1043。N为大于1的整数；氧化镓层1042设于第N层氧化铟层1041上；氧化锌层1043设于氧化镓层1042上。

[0104] 其中，有源层104的结构已在上述实施例中详细说明，此处不再赘述。

[0105] 需要说明的是，制备得到的有源层104中氧化铟层1041的层数为至少为两层，因此能够有效增加有源层104内部的电子浓度，提高薄膜晶体管的迁移率。同时，有源层104采用N层氧化铟层1041、氧化镓层1042和氧化锌层1043的叠层设计，由于上述各膜层的均一性较高，因此总体上能够提高有源层104的均一性。可以理解的是，由于薄膜晶体管的迁移率和有源层104的均一性得到了提高，因此薄膜晶体管的性能能够极大提高。

[0106] 基于上述任一实施例，如图2所示，在步骤S1之前，薄膜晶体管的制备方法还包括以下步骤：

[0107] 步骤S01，提供基板101；其中，基板101优选为玻璃基板。

[0108] 步骤S02，在基板101上制备遮光层102。

[0109] 步骤S03，在基板101上制备缓冲层103，缓冲层103覆盖遮光层102。

[0110] 步骤S1具体为使用原子层沉积法在缓冲层103上制备有源层104。

[0111] 具体的，如图3所示，提供基板101，利用物理气相溅射法在基板101上沉积金属，并采用光刻工艺刻蚀金属得到遮光层102。其中，金属的材料可以为钼（Mo）、铜（Cu）或者钼和铜组成的合金材料，光刻工艺中可使用过氧化氢（ $H_2O_2$ ）系药液作为蚀刻剂。

[0112] 如图4所示，遮光层102制备完成后，利用化学气相法在基板101上沉积缓冲层103并进行高温热退火以完成缓冲层103的制备。其中，缓冲层103的材料为氧化硅（ $SiO_x$ ）薄膜、氮化硅（ $SiN_x$ ）薄膜或者氧化硅薄膜和氮化硅薄膜交替层叠设置形成的复合薄膜。

[0113] 缓冲层103制备完成后，使用原子层沉积法在缓冲层103上制备有源层104。

- [0114] 需要说明的是，通过原子层沉积法在缓冲层103上制备有源层104，可以改善有源层104中各膜层内的氧含量及氧空位缺陷，减少各膜层中的浅层缺陷，降低有源层104的界面态密度，进一步提高有源层104的均一性。
- [0115] 基于上述任一实施例，如图5所示，步骤“使用原子层沉积法在缓冲层103上制备有源层104”包括以下步骤：
- [0116] 步骤S11，将缓冲层103作为当前层。
- [0117] 步骤S12，使用原子层沉积法，依次在当前层上沉积N层氧化铟层1041、在第N层氧化铟层1041上沉积氧化镓层1042、在氧化镓层1042上沉积氧化锌层1043，以形成一个叠层结构。
- [0118] 步骤S13，将当前形成的叠层结构中的氧化锌层1043作为当前层，重复执行步骤S12直至形成若干叠层结构。
- [0119] 步骤S14，将形成的若干叠层结构进行图案化，得到有源层104。
- [0120] 具体的，使用原子层沉积法在缓冲层103上制备有源层104，其中，使用原子层沉积法在缓冲层103上沉积氧化铟层1041时使用到的前驱体为铟源，铟源具体为(3-二甲基氨基丙基)-二甲基铟。使用原子层沉积法在第N层氧化铟层1041上沉积氧化镓层1042时使用到的前驱体为镓源，镓源具体为三甲基镓。使用原子层沉积法在氧化镓层1043上沉积氧化锌层1043时使用到的前驱体为锌源，锌源具体为二乙基锌。
- [0121] 如图6所示，将沉积得到N层氧化铟层1041、氧化镓层1042和氧化锌层1043称为一个叠层结构，若有源层104仅包含一个叠层结构，则将该叠层结构进行图案化，将图案化后的叠层结构称为有源层104；否则，在当前形成的氧化锌层1043上继续执行步骤S12，直至得到多个叠层结构，然后将这多个叠层结构进行图案化，得到有源层104。其中，采用光刻工艺将形成的若干叠层结构进行图案化，光刻工艺中可使用草酸系药液作为蚀刻剂。
- [0122] 需要说明的是，有源层104中各膜层的厚度的取值范围为50-300Å，各膜层的沉积速率控制在0.8~2.2 Å/cycle的范围内，且氧化锌层1043的沉积速率、氧化镓层1042和氧化铟层1041的沉积速率依次降低。
- [0123] 基于上述任一实施例，如图2所示，在步骤S1之后，薄膜晶体管的制备方法还

包括以下步骤:

- [0124] S21, 在有源层104上制备栅极绝缘层105。
- [0125] S22, 在栅极绝缘层105上制备栅极层106。
- [0126] S23, 在缓冲层103上制备层间介质层107, 层间介质层107覆盖栅极层106、栅极绝缘层105和有源层104。
- [0127] S24, 在层间介质层107上制备源漏极层108, 源漏极层108包括间隔设置的源极1081和漏极1082。
- [0128] S25, 在层间介质层107上制备钝化层109, 钝化层109覆盖源漏极层108。
- [0129] S26, 在钝化层109上制备像素电极层110。
- [0130] 具体的, 如图7所示, 使用化学气相法在有源层104上沉积绝缘材料, 在绝缘材料上沉积金属, 并采用光刻工艺刻蚀绝缘材料和金属分别得到栅极绝缘层105和栅极层106。其中, 金属的材料可以为钼(Mo)、铜(Cu)或者钼和铜组成的合金材料, 光刻工艺中可使用过氧化氢( $H_2O_2$ )系药液作为蚀刻剂。
- [0131] 如图8所示, 使用化学气相法在缓冲层103上沉积层间介质层107, 并采用光刻工艺分别对层间介质层107和缓冲层103进行挖孔, 得到第一过孔201、第二过孔202和第三过孔203。其中, 光刻工艺中可使用氟(F)系等氧化性气体作为蚀刻剂。
- [0132] 需要说明的是, 第一过孔201设于层间介质层107和缓冲层103上, 第二过孔202和第三过孔203设于层间介质层107上。
- [0133] 如图9所示, 使用物理气相法在层间介质层107上沉积金属, 并采用光刻工艺刻蚀金属形成源极1081和漏极1082, 此时, 将源极1081和漏极1082统称为源漏极层108。其中, 金属的材料可以为钼(Mo)、铜(Cu)或者钼和铜组成的合金材料, 光刻工艺中可使用过氧化氢( $H_2O_2$ )系药液作为蚀刻剂。此时, 源极1081通过第一过孔201与遮光层102电性连接, 源极1081通过第二过孔202与有源层104电性连接, 漏极1082通过第三过孔203与有源层104电性连接。
- [0134] 如图10所示, 使用化学气相法在源漏极层108上沉积钝化层109, 并采用光刻工艺分别对钝化层109进行挖孔, 得到第四过孔204。其中, 钝化层109的材料为氧化硅( $SiO_x$ )薄膜、氮化硅( $SiN_x$ )薄膜或者氧化硅薄膜和氮化硅薄膜交替层

叠设置形成的复合薄膜，光刻工艺中可使用氟（F）系等氧化性气体作为蚀刻剂。

[0135] 如图1所示，使用物理气相法在钝化层109上沉积氧化铟锡（ITO），并采用光刻工艺对氧化铟锡进行刻蚀，得到像素电极层110。其中，光刻工艺可使用草酸系药液作为蚀刻剂。

[0136] 本发明的实施例还提供一种显示面板，该显示面板包括上述的薄膜晶体管。

[0137] 需要说明的是，薄膜晶体管的结构已在上述实施例中详细说明，此处不再赘述。可以理解的是，由于薄膜晶体管的性能能够极大提高，因此包含薄膜晶体管的显示面板的性能能够极大提高。

[0138] 可以理解的是，对本领域普通技术人员来说，可以根据本发明的技术方案及其发明构思加以等同替换或改变，而所有这些改变或替换都应属于本发明所附的权利要求的保护范围。

## 权利要求书

- [权利要求 1] 一种薄膜晶体管，所述薄膜晶体管包括有源层，其中，所述有源层包括若干叠层结构，每个所述叠层结构包括：
- N层氧化铟层；其中，N为大于1的整数；
- 氧化镓层，所述氧化镓层设于第N层所述氧化铟层上；
- 氧化锌层，所述氧化锌层设于所述氧化镓层上。
- [权利要求 2] 如权利要求1所述的薄膜晶体管，其中，所述薄膜晶体管还包括：
- 基板；
- 遮光层，所述遮光层设于所述基板上；
- 缓冲层，所述缓冲层设于所述基板上，且覆盖所述遮光层；
- 所述有源层使用原子层沉积法制备于所述缓冲层上。
- [权利要求 3] 如权利要求2所述的薄膜晶体管，其中，所述薄膜晶体管还包括：
- 栅极绝缘层，所述栅极绝缘层设于所述有源层上；
- 栅极层，所述栅极层设于所述栅极绝缘层上；
- 层间介质层，所述层间介质层设于所述缓冲层上，且覆盖所述栅极层、所述栅极绝缘层和所述有源层；
- 源漏极层，所述源漏极层设于所述层间介质层上，所述源漏极层包括间隔设置的源极和漏极；
- 钝化层，所述钝化层设于所述层间介质层上，且覆盖所述源漏极层；
- 像素电极层，所述像素电极层设于所述钝化层上。
- [权利要求 4] 如权利要求3所述的薄膜晶体管，其中，所述薄膜晶体管还包括：
- 第一过孔，所述第一过孔设于所述层间介质层和所述缓冲层上，用于电性连接所述源极和所述遮光层；
- 第二过孔，所述第二过孔设于所述层间介质层上，用于电性连接所述源极和所述有源层；
- 第三过孔，所述第三过孔设于所述层间介质层上，用于电性连接所述漏极和所述有源层；
- 第四过孔，所述第四过孔设于所述钝化层上，用于电性连接所述漏极

和所述像素电极层。

- [权利要求 5] 如权利要求2所述的薄膜晶体管，其中，所述基板为玻璃基板，所述遮光层的制备材料为金属。
- [权利要求 6] 如权利要求2所述的薄膜晶体管，其中，所述缓冲层为氧化硅薄膜、氮化硅薄膜或者氧化硅薄膜和氮化硅薄膜交替层叠设置形成的复合薄膜。
- [权利要求 7] 一种薄膜晶体管的制备方法，其中，所述薄膜晶体管的制备方法包括以下步骤：  
步骤S1，制备有源层；其中，所述有源层包括若干叠层结构，每个所述叠层结构包括：  
N层氧化铟层；其中，N为大于1的整数；  
氧化镓层，所述氧化镓层设于第N层所述氧化铟层上；  
氧化锌层，所述氧化锌层设于所述氧化镓层上。
- [权利要求 8] 如权利要求7所述的薄膜晶体管的制备方法，其中，在所述步骤S1之前，所述薄膜晶体管的制备方法还包括以下步骤：  
步骤S01，提供基板；  
步骤S02，在所述基板上制备遮光层；  
步骤S03，在所述基板上制备缓冲层，所述缓冲层覆盖所述遮光层；  
所述步骤S1具体为使用原子层沉积法在所述缓冲层上制备有源层。
- [权利要求 9] 如权利要求8所述的薄膜晶体管的制备方法，其中，所述步骤“使用原子层沉积法在所述缓冲层上制备有源层”包括以下步骤：  
步骤S11，将所述缓冲层作为当前层；  
步骤S12，使用原子层沉积法，依次在所述当前层上沉积N层所述氧化铟层、在第N层所述氧化铟层上沉积所述氧化镓层、在所述氧化镓层上沉积所述氧化锌层，以形成一个所述叠层结构；  
步骤S13，将当前形成的所述叠层结构中的所述氧化锌层作为所述当前层，重复执行所述步骤S12直至形成若干所述叠层结构；  
步骤S14，将若干所述叠层结构进行图案化，得到所述有源层。

- [权利要求 10] 如权利要求9所述的薄膜晶体管的制备方法，其中，在所述步骤S1之后，所述薄膜晶体管的制备方法还包括以下步骤：
- S21，在所述有源层上制备栅极绝缘层；
- S22，在所述栅极绝缘层上制备栅极层；
- S23，在所述缓冲层上制备层间介质层，所述层间介质层覆盖所述栅极层、所述栅极绝缘层和所述有源层；
- S24，在所述层间介质层上制备源漏极层，所述源漏极层包括间隔设置的源极和漏极；
- S25，在所述层间介质层上制备钝化层，所述钝化层覆盖所述源漏极层；
- S26，在所述钝化层上制备像素电极层。
- [权利要求 11] 如权利要求10所述的薄膜晶体管的制备方法，其中，所述薄膜晶体管的制备方法还包括以下步骤：
- 在所述层间介质层和所述缓冲层上制备第一过孔，用于电性连接所述源极和所述遮光层；
- 在所述层间介质层上制备第二过孔，用于电性连接所述源极和所述有源层；
- 在所述层间介质层上制备第三过孔，用于电性连接所述漏极和所述有源层；
- 在所述钝化层上制备第四过孔，用于电性连接所述漏极和所述像素电极层。
- [权利要求 12] 如权利要求9所述的薄膜晶体管的制备方法，其中，所述氧化铟层、所述氧化镓层和所述氧化锌层的厚度的取值范围为50–300Å。
- [权利要求 13] 如权利要求9所述的薄膜晶体管的制备方法，其中，所述氧化铟层、所述氧化镓层和所述氧化锌层的沉积速率的取值范围为0.8–2.2 A/cycle。
- [权利要求 14] 如权利要求13所述的薄膜晶体管的制备方法，其中，所述氧化锌层的沉积速率、所述氧化镓层和所述氧化铟层的沉积速率依次降低。

- [权利要求 15] 一种显示面板，其中，所述显示面板包括薄膜晶体管，所述薄膜晶体管包括有源层，所述有源层包括若干叠层结构，每个所述叠层结构包括：
- N层氧化铟层；其中，N为大于1的整数；
- 氧化镓层，所述氧化镓层设于第N层所述氧化铟层上；
- 氧化锌层，所述氧化锌层设于所述氧化镓层上。
- [权利要求 16] 如权利要求15所述的显示面板，其中，所述薄膜晶体管还包括：
- 基板；
- 遮光层，所述遮光层设于所述基板上；
- 缓冲层，所述缓冲层设于所述基板上，且覆盖所述遮光层；
- 所述有源层使用原子层沉积法制备于所述缓冲层上。
- [权利要求 17] 如权利要求16所述的显示面板，其中，所述薄膜晶体管还包括：
- 栅极绝缘层，所述栅极绝缘层设于所述有源层上；
- 栅极层，所述栅极层设于所述栅极绝缘层上；
- 层间介质层，所述层间介质层设于所述缓冲层上，且覆盖所述栅极层、所述栅极绝缘层和所述有源层；
- 源漏极层，所述源漏极层设于所述层间介质层上，所述源漏极层包括间隔设置的源极和漏极；
- 钝化层，所述钝化层设于所述层间介质层上，且覆盖所述源漏极层；
- 像素电极层，所述像素电极层设于所述钝化层上。
- [权利要求 18] 如权利要求17所述的显示面板，其中，所述薄膜晶体管还包括：
- 第一过孔，所述第一过孔设于所述层间介质层和所述缓冲层上，用于电性连接所述源极和所述遮光层；
- 第二过孔，所述第二过孔设于所述层间介质层上，用于电性连接所述源极和所述有源层；
- 第三过孔，所述第三过孔设于所述层间介质层上，用于电性连接所述漏极和所述有源层；
- 第四过孔，所述第四过孔设于所述钝化层上，用于电性连接所述漏极

和所述像素电极层。

[权利要求 19] 如权利要求16所述的显示面板，其中，所述基板为玻璃基板，所述遮光层的制备材料为金属。

[权利要求 20] 如权利要求16所述的显示面板，其中，所述缓冲层为氧化硅薄膜、氮化硅薄膜或者氧化硅薄膜和氮化硅薄膜交替层叠设置形成的复合薄膜。

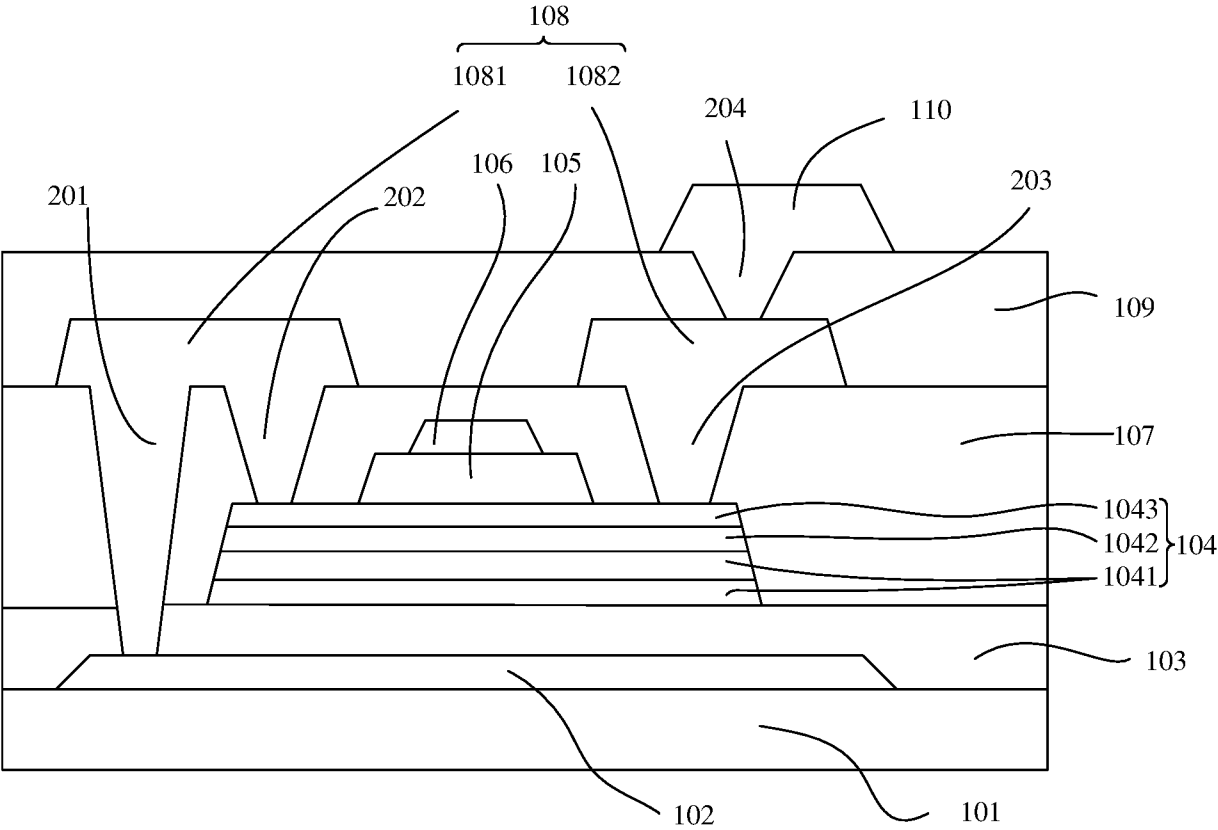


图 1

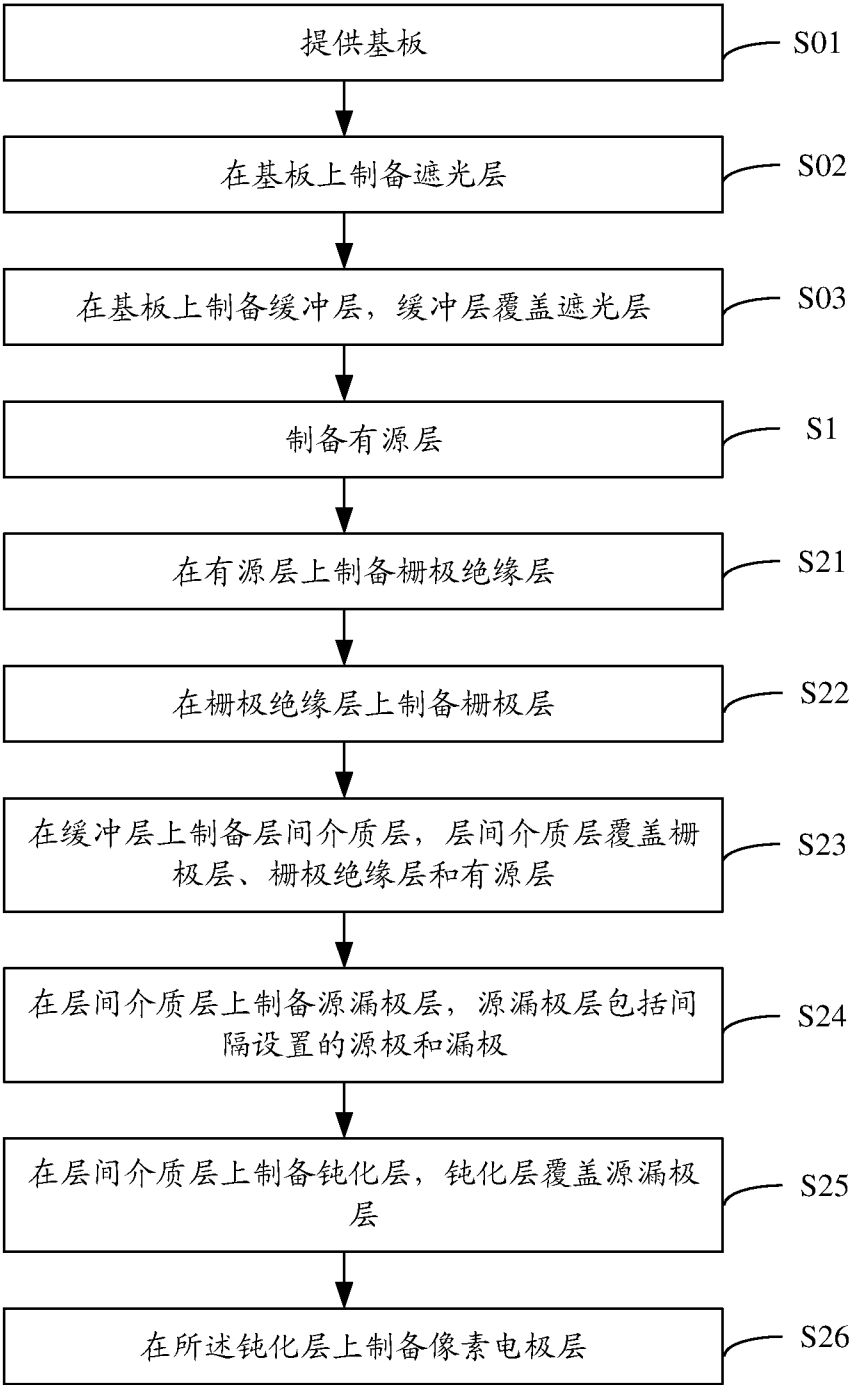


图 2

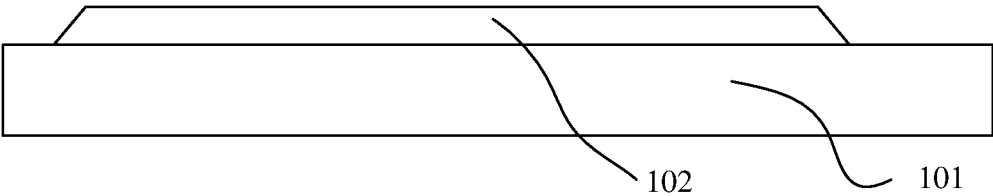


图 3

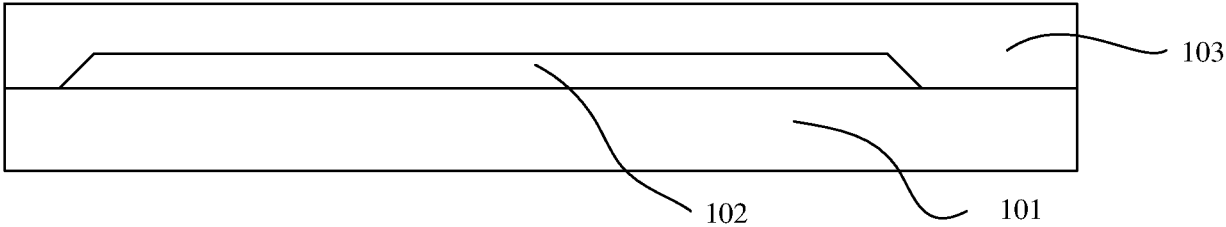


图 4

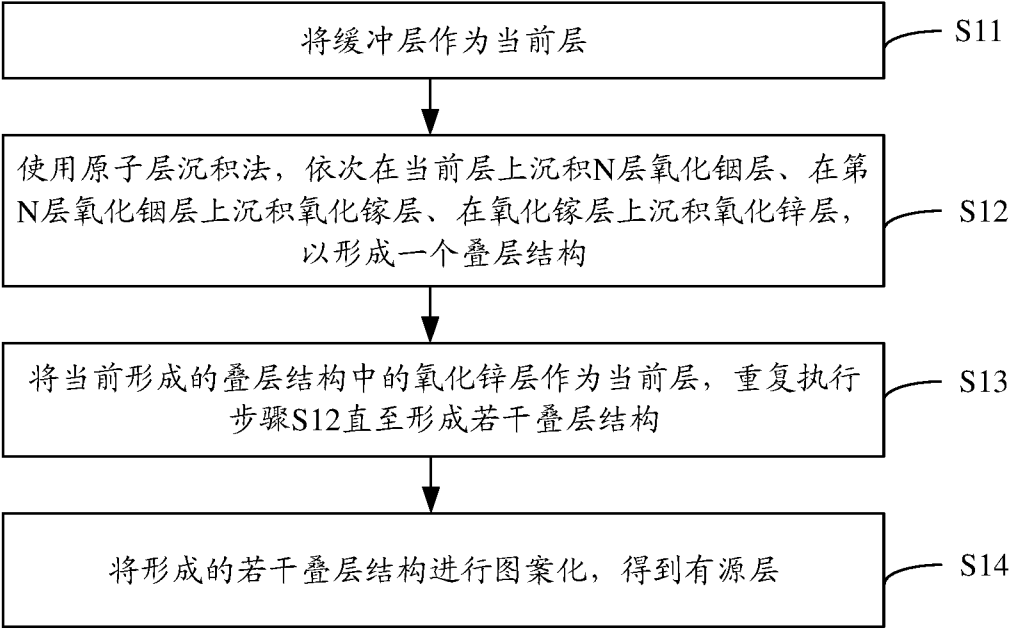


图 5

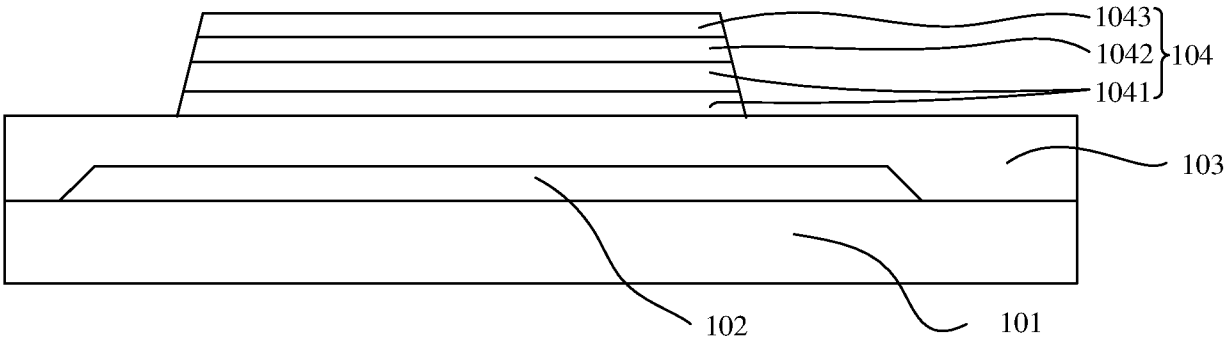


图 6

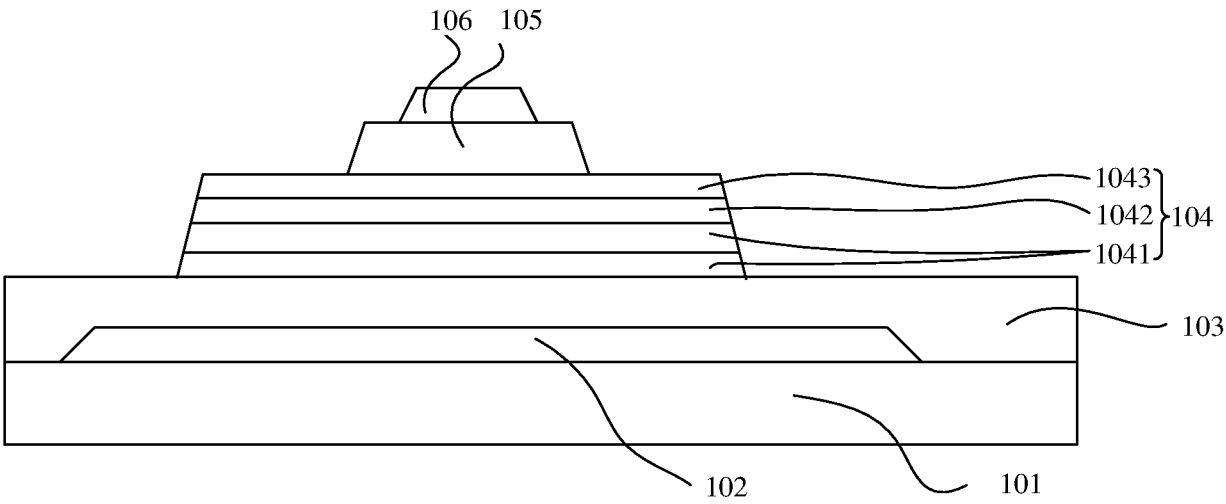


图 7

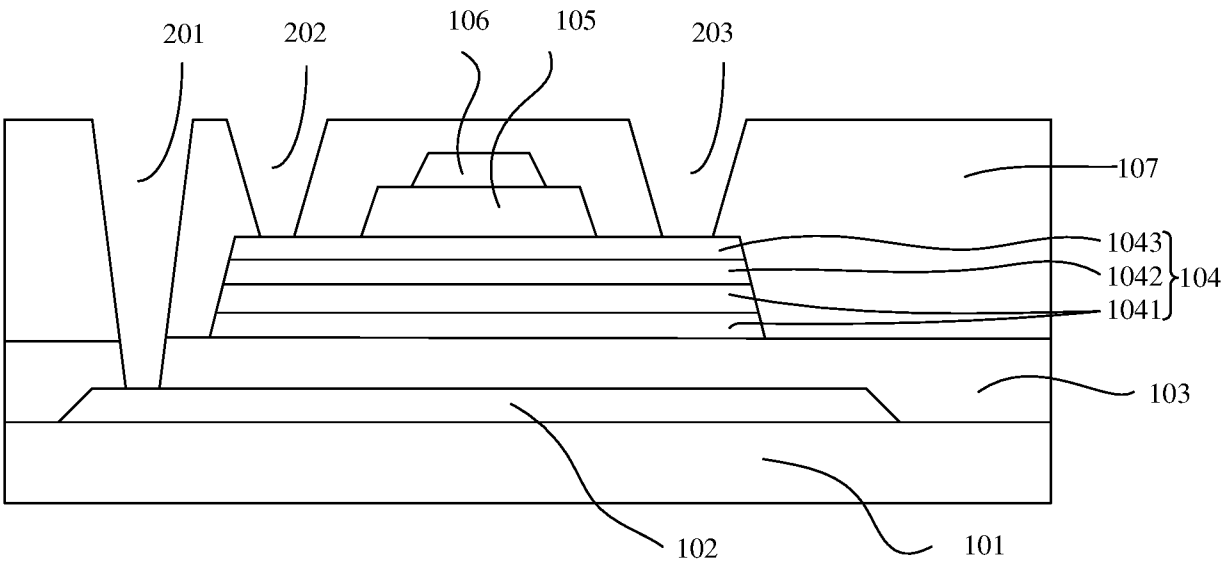


图 8

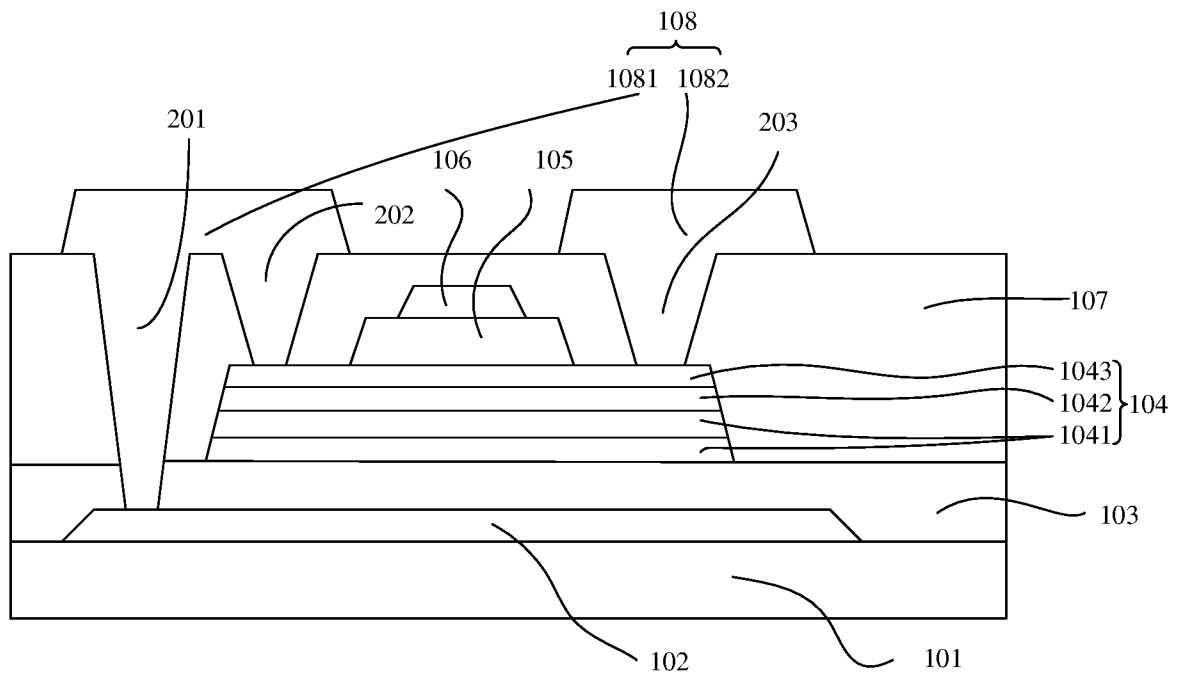


图 9

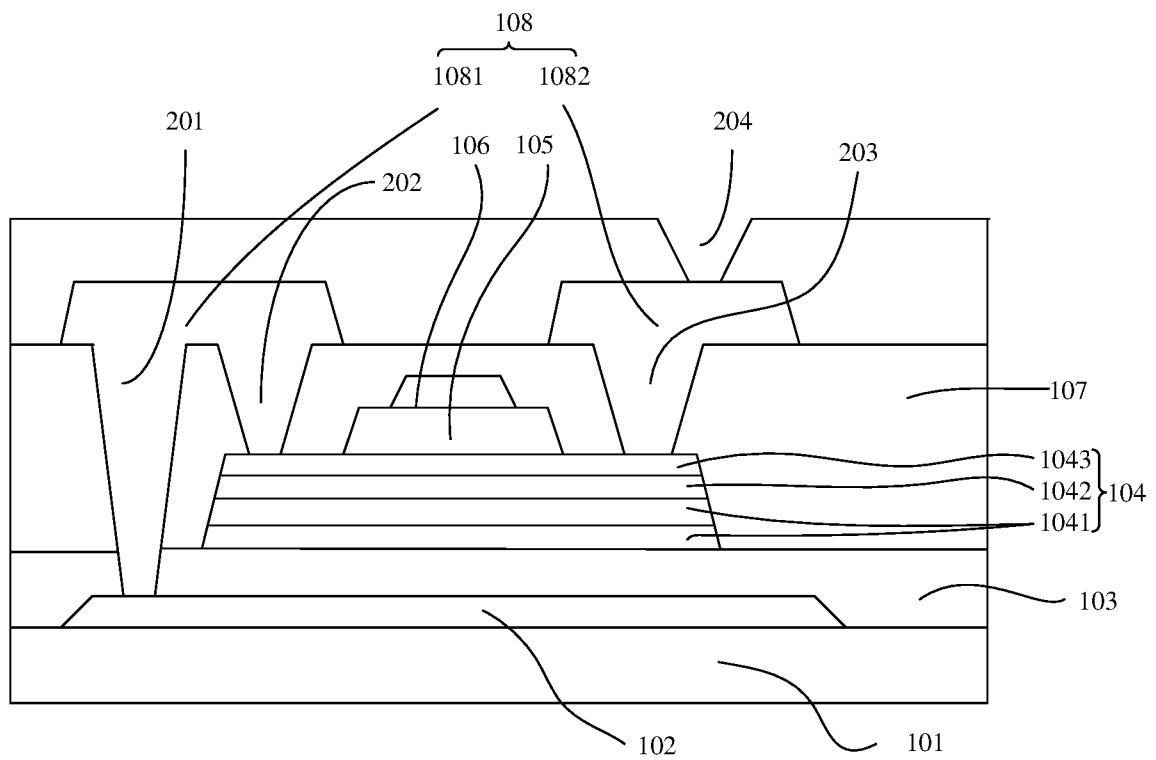


图 10

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/094656

**A. CLASSIFICATION OF SUBJECT MATTER**

H01L 29/267(2006.01)i; H01L 29/786(2006.01)i; H01L 27/12(2006.01)i; H01L 21/34(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNPAT, CNKI, IEEE: 薄膜晶体管, 有源层, 多叠层, 氧化铟, 迁移率, 均一, thin, film, transistor, active, layer, plurality, laminated, indium, oxide, mobility, uniformity

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                                                  | Relevant to claim No. |
|-----------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| Y         | CN 110416314 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 05 November 2019 (2019-11-05)<br>description paragraphs [0002]-[0051], figures 1-3f | 1-20                  |
| Y         | CN 103165676 A (PRIME VIEW INTERNATIONAL CO., LTD.) 19 June 2013 (2013-06-19)<br>description paragraphs [0002]-[0035], figures 1-4, claims 1-9                                      | 1-20                  |
| A         | CN 105097548 A (BOE TECHNOLOGY GROUP CO., LTD.) 25 November 2015 (2015-11-25)<br>entire document                                                                                    | 1-20                  |
| A         | CN 107799570 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 13 March 2018 (2018-03-13)<br>entire document                                       | 1-20                  |
| A         | JP 3-270254 A (FUJITSU LIMITED) 02 December 1991 (1991-12-02)<br>entire document                                                                                                    | 1-20                  |



Further documents are listed in the continuation of Box C.



See patent family annex.

\* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

04 February 2021

Date of mailing of the international search report

24 February 2021

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/  
CN)  
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing  
100088  
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

**PCT/CN2020/094656**

| Patent document<br>cited in search report |           |   | Publication date<br>(day/month/year) | Patent family member(s) |            |    | Publication date<br>(day/month/year) |
|-------------------------------------------|-----------|---|--------------------------------------|-------------------------|------------|----|--------------------------------------|
| CN                                        | 110416314 | A | 05 November 2019                     | None                    |            |    |                                      |
| CN                                        | 103165676 | A | 19 June 2013                         | CN                      | 103165676  | B  | 16 September 2015                    |
|                                           |           |   |                                      | US                      | 9236494    | B2 | 12 January 2016                      |
|                                           |           |   |                                      | US                      | 2013146868 | A1 | 13 June 2013                         |
|                                           |           |   |                                      | TW                      | 201324782  | A  | 16 June 2013                         |
|                                           |           |   |                                      | TW                      | I588997    | B  | 21 June 2017                         |
| CN                                        | 105097548 | A | 25 November 2015                     | US                      | 2016380105 | A1 | 29 December 2016                     |
| CN                                        | 107799570 | A | 13 March 2018                        | US                      | 2019172954 | A1 | 06 June 2019                         |
|                                           |           |   |                                      | US                      | 10403757   | B2 | 03 September 2019                    |
|                                           |           |   |                                      | WO                      | 2019071725 | A1 | 18 April 2019                        |
| JP                                        | 平3-270254 | A | 02 December 1991                     | None                    |            |    |                                      |

## 国际检索报告

国际申请号

PCT/CN2020/094656

## A. 主题的分类

H01L 29/267(2006.01)i; H01L 29/786(2006.01)i; H01L 27/12(2006.01)i; H01L 21/34(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

## B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI, EPDOC, CNPAT, CNKI, IEEE: 薄膜晶体管, 有源层, 多叠层, 氧化铟, 迁移率, 均一, thin, film, transistor, active, layer, plurality, laminated, indium, oxide, mobility, uniformity

## C. 相关文件

| 类 型* | 引用文件, 必要时, 指明相关段落                                                                               | 相关的权利要求 |
|------|-------------------------------------------------------------------------------------------------|---------|
| Y    | CN 110416314 A (深圳市华星光电半导体显示技术有限公司) 2019年 11月 5日 (2019 - 11 - 05)<br>说明书第[0002]-[0051]段, 附图1-3f | 1-20    |
| Y    | CN 103165676 A (元太科技工业股份有限公司) 2013年 6月 19日 (2013 - 06 - 19)<br>说明书第[0002]-[0035]段、附图1-4、权利要求1-9 | 1-20    |
| A    | CN 105097548 A (京东方科技集团股份有限公司) 2015年 11月 25日 (2015 - 11 - 25)<br>全文                             | 1-20    |
| A    | CN 107799570 A (深圳市华星光电半导体显示技术有限公司) 2018年 3月 13日 (2018 - 03 - 13)<br>全文                         | 1-20    |
| A    | JP 平3-270254 A (FUJITSU LTD.) 1991年 12月 2日 (1991 - 12 - 02)<br>全文                               | 1-20    |

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

\* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&amp;” 同族专利的文件

国际检索实际完成的日期

2021年 2月 4日

国际检索报告邮寄日期

2021年 2月 24日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

唐和香

电话号码 86-(10)-53961494

国际检索报告  
关于同族专利的信息

国际申请号

PCT/CN2020/094656

| 检索报告引用的专利文件 |           |   | 公布日<br>(年/月/日) | 同族专利 | 公布日<br>(年/月/日)              |
|-------------|-----------|---|----------------|------|-----------------------------|
| CN          | 110416314 | A | 2019年 11月 5日   | 无    |                             |
| CN          | 103165676 | A | 2013年 6月 19日   | CN   | 103165676 B 2015年 9月 16日    |
|             |           |   |                | US   | 9236494 B2 2016年 1月 12日     |
|             |           |   |                | US   | 2013146868 A1 2013年 6月 13日  |
|             |           |   |                | TW   | 201324782 A 2013年 6月 16日    |
|             |           |   |                | TW   | 1588997 B 2017年 6月 21日      |
| CN          | 105097548 | A | 2015年 11月 25日  | US   | 2016380105 A1 2016年 12月 29日 |
| CN          | 107799570 | A | 2018年 3月 13日   | US   | 2019172954 A1 2019年 6月 6日   |
|             |           |   |                | US   | 10403757 B2 2019年 9月 3日     |
|             |           |   |                | WO   | 2019071725 A1 2019年 4月 18日  |
| JP          | 平3-270254 | A | 1991年 12月 2日   | 无    |                             |