

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 973 186**

51 Int. Cl.:

H02P 27/06 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **24.08.2020 PCT/CN2020/110906**

87 Fecha y número de publicación internacional: **17.06.2021 WO21114720**

96 Fecha de presentación y número de la solicitud europea: **24.08.2020 E 20897834 (6)**

97 Fecha y número de publicación de la concesión europea: **13.12.2023 EP 3920408**

54 Título: **Circuito de ataque y procedimiento, y convertidor de frecuencia, dispositivo y medio de almacenamiento legible por ordenador**

30 Prioridad:

13.12.2019 CN 201911286180

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

18.06.2024

73 Titular/es:

GREE ELECTRIC APPLIANCES, INC. OF ZHUHAI (100.0%)

**West Jinji Road Qianshan
Zhuhai, Guangdong 519070, CN**

72 Inventor/es:

**JIANG, YINGYI;
DANG, PEIYU;
GUO, YONGYING;
LIU, YU y
HUANG, SONGRU**

74 Agente/Representante:

PONTI & PARTNERS, S.L.P.

ES 2 973 186 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Circuito de ataque y procedimiento, y convertidor de frecuencia, dispositivo y medio de almacenamiento legible por ordenador

5

REFERENCIA CRUZADA A SOLICITUDES RELACIONADAS

CAMPO TÉCNICO

10 **[0001]** La presente invención se refiere al campo de la tecnología electrónica y de energía y, en particular, a un circuito de ataque y procedimiento, a un convertidor de frecuencia, a un dispositivo y a un medio de almacenamiento legible por ordenador.

ANTECEDENTES

15

[0002] En el caso donde la tecnología de conversión de corriente se desarrolle rápidamente junto con el desarrollo de la tecnología electrónica de energía, cada vez habrá más sistemas de fuente de energía de CC (corriente continua). En la técnica relacionada como se muestra en la Fig. 1 conocida por los inventores, el convertidor de frecuencia con una fuente de energía de CC en esta técnica relacionada se modifica a partir del convertidor de frecuencia de entrada de CA (corriente alterna) existente, donde el convertidor de frecuencia de CA se divide en una unidad rectificadora y una unidad inversora. La unidad rectificadora está configurada para convertir una tensión de CA en una tensión de CC. También es posible introducir corriente continua desde un terminal frontal de la unidad rectificadora, y la unidad rectificadora es activada por el diodo dentro del módulo, la unidad rectificadora puede evitar una conexión inversa y puede implementar el accionamiento del motor por corriente continua.

25

[0003] Los documentos CN201126981Y y CN105518167A describen cada uno una fuente de energía que comprende un rectificador, un inversor y un conmutador de sobrepaso conectados entre la entrada del rectificador y la salida del inversor. El documento CN206820473U describe una fuente de energía que comprende un rectificador, un inversor y conmutadores de sobrepaso conectados entre la entrada del rectificador y la salida del inversor.

30

RESUMEN

[0004] La presente invención se define en las reivindicaciones independientes.

35 **[0005]** En algunas realizaciones de la presente descripción, el circuito comprende además: un segundo conmutador, donde un terminal del segundo conmutador está conectado a una fuente de energía de CC, y el otro terminal está conectado alternativamente al primer terminal de entrada o al segundo terminal de entrada de la unidad rectificadora.

40 **[0006]** En algunas realizaciones de la presente descripción, el segundo conmutador es un conmutador bidireccional de doble polo.

[0007] En algunas realizaciones de la presente descripción, la unidad rectificadora comprende un circuito en puente rectificador trifásico.

45

[0008] En algunas realizaciones de la presente descripción, la unidad inversora comprende un circuito en puente inversor trifásico.

50 **[0009]** La presente descripción proporciona además un circuito de ataque, que comprende: una unidad rectificadora que comprende un primer terminal de entrada, un segundo terminal de entrada y un terminal de salida; una unidad inversora que comprende un terminal de entrada y un terminal de salida, donde el terminal de entrada de la unidad inversora está conectado al terminal de salida y al segundo terminal de entrada de la unidad rectificadora, y el terminal de salida de la unidad inversora está conectado a una carga; un primer conmutador dispuesto entre el primer terminal de entrada de la unidad rectificadora y el terminal de salida de la unidad inversora, y configurado para controlar el circuito de ataque para conmutar entre un modo en serie y un modo en paralelo activándolo o desactivándolo; y un condensador conectado en paralelo entre la unidad rectificadora y la unidad inversora.

55

[0010] La presente descripción proporciona además un convertidor de frecuencia, que comprende el circuito de ataque según cualquiera de las realizaciones descritas anteriormente.

60

[0011] La presente descripción proporciona además un dispositivo que comprende un motor, donde el dispositivo comprende además el convertidor de frecuencia según cualquiera de las realizaciones descritas anteriormente.

65 **[0012]** La presente descripción proporciona además un procedimiento de ataque aplicado al circuito de ataque

según cualquiera de las realizaciones descritas anteriormente, donde el procedimiento comprende las etapas de: controlar una unidad rectificadora para cargar un condensador en un modo en serie, donde el condensador está conectado en paralelo entre la unidad rectificadora y una unidad inversora; controlar un segundo terminal de entrada de la unidad rectificadora de control para que se conecte a una fuente de energía de CC después de que se complete la carga; y controlar un primer terminal de entrada de la unidad rectificadora para que se conecte a un terminal de salida de la unidad inversora a fin de controlar además el circuito de ataque para conmutar a un modo en paralelo.

[0013] En algunas realizaciones de la presente descripción, la etapa de controlar una unidad rectificadora para cargar un condensador en un modo en serie comprende: controlar el primer terminal de entrada de la unidad rectificadora para que se conecte a la fuente de energía de CC, a fin de cargar el condensador.

[0014] En algunas realizaciones de la presente descripción, la etapa de controlar un primer terminal de entrada de la unidad rectificadora para que se conecte a un terminal de salida de la unidad inversora comprende: controlar dos polos del segundo conmutador para vincularlos a dos terminales de conexión del primer terminal de entrada de la unidad rectificadora; donde un terminal del segundo conmutador está conectado a la fuente de energía de CC, y el otro terminal está conectado alternativamente al primer terminal de entrada o al segundo terminal de entrada de la unidad rectificadora.

[0015] En algunas realizaciones de la presente descripción, la etapa de controlar un segundo terminal de entrada de la unidad rectificadora de control para que se conecte a una fuente de energía de CC después de que se complete la carga comprende: controlar dos polos del segundo conmutador para vincularlos a dos terminales de conexión del segundo terminal de entrada de la unidad rectificadora; donde un terminal del segundo conmutador está conectado a la fuente de energía de CC, y el otro terminal está conectado alternativamente al primer terminal de entrada o al segundo terminal de entrada de la unidad rectificadora.

[0016] En algunas realizaciones de la presente descripción, la etapa de controlar un primer terminal de entrada de la unidad rectificadora para que se conecte a un terminal de salida de la unidad inversora a fin de controlar además el circuito de ataque para conmutar a un modo en paralelo comprende: controlar el primer conmutador para que se active, donde el primer conmutador está dispuesto entre el terminal de entrada de la unidad rectificadora y el terminal de salida de la unidad inversora.

[0017] En algunas realizaciones de la presente descripción, después de la etapa de controlar un primer terminal de entrada de la unidad rectificadora para que se conecte a un terminal de salida de la unidad inversora a fin de controlar además el circuito de ataque para conmutar a un modo en paralelo, el procedimiento comprende además: controlar el primer conmutador para que se desconecte; y controlar el primer terminal de entrada de la primera unidad rectificadora para que se conecte a la fuente de energía de CC a fin de controlar además el circuito de ataque en un modo en serie.

[0018] La presente descripción proporciona además un procedimiento de ataque aplicado al circuito de ataque según cualquiera de las realizaciones descritas anteriormente, donde el procedimiento comprende las etapas de: controlar un segundo terminal de entrada de una unidad rectificadora para que se conecte a una fuente de energía de CC; y controlar un primer terminal de entrada de la unidad rectificadora para que se conecte a un terminal de salida de una unidad inversora a fin de controlar además el circuito de ataque para conmutar a un modo en paralelo.

[0019] En algunas realizaciones de la presente descripción, el procedimiento de ataque comprende además: controlar el primer terminal de entrada de la unidad rectificadora para que se conecte a la fuente de energía de CC; y controlar el primer terminal de entrada de la unidad rectificadora para que se desconecte del terminal de salida de la unidad inversora a fin de controlar además el circuito de ataque para conmutar al modo en serie.

[0020] La presente descripción proporciona además un medio de almacenamiento legible por ordenador que tiene un programa informático almacenado en el mismo, donde el programa, cuando es ejecutado por un procesador, implementa el procedimiento según cualquiera de las realizaciones descritas anteriormente.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

[0021] Con el fin de explicar más explícitamente las realizaciones de la presente descripción o las soluciones técnicas en la técnica relevante, a continuación, se proporcionará una breve introducción para los dibujos adjuntos que se deben usar en la descripción de las realizaciones o la técnica relevante. Resulta obvio que, los dibujos adjuntos descritos a continuación son simplemente algunas de las realizaciones de la presente descripción. Para los expertos en la materia, también se pueden obtener otros dibujos adjuntos según dichos dibujos adjuntos, partiendo de la premisa de que no se requiere ningún esfuerzo inventivo.

La Fig. 1 es una vista estructural de un convertidor de frecuencia según la técnica anterior;

La Fig. 2 es una vista estructural de un circuito de ataque según algunas realizaciones de la presente descripción;

La Fig. 3 es una vista estructural de un circuito de ataque según otras realizaciones de la presente descripción;

La Fig. 4 es una vista estructural de un circuito de ataque en un modo en serie según algunas realizaciones de la presente descripción;

La Fig. 5 es una vista estructural de un circuito de ataque en un modo en paralelo según algunas realizaciones de la presente descripción;

5 La Fig. 6 es una vista estructural de un circuito de ataque según otras realizaciones de la presente descripción; La Fig. 7 es un diagrama de flujo de un procedimiento de ataque según algunas realizaciones de la presente descripción.

DESCRIPCIÓN DETALLADA

10

[0022] La solución técnica en las realizaciones de la presente descripción se describirá explícita y completamente a continuación junto con los dibujos adjuntos en las realizaciones de la presente descripción. Al parecer, las realizaciones descritas son simplemente algunas de las realizaciones de la presente descripción, y no todas las realizaciones. Las siguientes descripciones de al menos una realización ejemplar que, de hecho, son
15 meramente ilustrativas, no servirán en modo alguno para delimitar la presente descripción ni su aplicación o uso. Sobre la base de las realizaciones de la presente descripción, todas las demás realizaciones obtenidas por un experto en la materia bajo la premisa de que no se involucra ningún esfuerzo inventivo deben entrar dentro del alcance de protección de la presente descripción.

20 **[0023]** A menos que se especifique lo contrario, las disposiciones relativas, las expresiones numéricas y los valores numéricos de los componentes y las etapas expuestos en estos ejemplos no limitarán el alcance de la presente invención.

25 **[0024]** Al mismo tiempo, debe entenderse que, con el fin de facilitar la descripción, las dimensiones de las diversas partes mostradas en los dibujos adjuntos no están delineadas según las relaciones proporcionales reales.

[0025] Las técnicas, procedimientos y aparatos conocidos por los expertos en la materia relevante podrían no analizarse en detalle. Sin embargo, las técnicas, procedimientos y aparatos se considerarán como parte de la descripción concedida cuando proceda.

30

[0026] Entre todos los ejemplos mostrados y analizados en este caso, cualquier valor específico se interpretará como meramente ejemplar, en lugar de como una delimitación. Por tanto, otros ejemplos en las realizaciones ejemplares pueden tener diferentes valores.

35 **[0027]** Cabe señalar que: los signos y letras de referencia similares presentan elementos similares en los siguientes dibujos adjuntos y, por lo tanto, una vez que un elemento se defina en un dibujo adjunto, es necesario realizar un análisis adicional sobre el mismo en los dibujos adjuntos posteriores.

40 **[0028]** Los inventores han descubierto a través de estudios que, en la solución técnica relacionada que se muestra en la Fig. 1, hay una unidad rectificadora inactiva en un extremo frontal, de modo que la unidad rectificadora en realidad no tiene ningún efecto práctico en el motor de entrada de CC después de que la tensión se cambie de corriente alterna a corriente continua. Es decir, la unidad rectificadora está inactiva en el circuito y, por tanto, no puede usarse.

45 **[0029]** En vista del problema técnico de que la unidad rectificadora está inactiva cuando el convertidor de frecuencia de entrada de CA se cambia al convertidor de frecuencia de entrada de CC en la técnica relacionada, la presente descripción proporciona un circuito de ataque y procedimiento, un convertidor de frecuencia, un dispositivo y un medio de almacenamiento legible por ordenador para resolver el problema de que la unidad rectificadora está
50 inactiva cuando el convertidor de frecuencia de entrada de CA se cambia al convertidor de frecuencia de entrada de CC en la técnica relacionada.

[0030] Las realizaciones alternativas de la presente descripción se describirán en detalle a continuación junto con los dibujos adjuntos.

55 **[0031]** La Fig. 2 es una vista estructural de un circuito de ataque según algunas realizaciones de la presente descripción. Como se muestra en la Fig. 2, el circuito de ataque comprende una unidad rectificadora 11, una unidad inversora 12, un primer conmutador K1 y un condensador C, donde:

60 **[0032]** La unidad rectificadora 11 comprende un primer terminal de entrada, un segundo terminal de entrada y un terminal de salida.

[0033] La unidad inversora 12 comprende un terminal de entrada y un terminal de salida. El terminal de entrada de la unidad inversora está conectado al terminal de salida y al segundo terminal de entrada de la unidad rectificadora, y el terminal de salida de la unidad inversora está conectado a una carga 13.

65

[0034] El primer conmutador K1 está dispuesto entre el primer terminal de entrada de la unidad rectificadora y el terminal de salida de la unidad inversora, y configurado para controlar el circuito de ataque para conmutar entre un modo en serie y un modo en paralelo activándolo o desactivándolo.

5 **[0035]** El condensador C está conectado en paralelo entre la unidad rectificadora 11 y la unidad inversora 12.

[0036] En algunas realizaciones de la presente descripción, como se muestra en la Fig. 2, el contenido técnico al que se refiere el condensador C conectado en paralelo entre la unidad rectificadora 11 y la unidad inversora 12: la unidad rectificadora 11 y la unidad inversora 12 están conectadas por dos cables de conexión a los que están
10 conectados dos terminales del condensador C respectivamente.

[0037] En algunas realizaciones de la presente descripción, se proporciona un circuito de ataque capaz de conmutar un modo de ataque. La Fig. 2 es una vista estructural de un circuito de ataque según algunas realizaciones de la presente descripción. Como se muestra en la Fig. 2, el circuito de ataque comprende: una unidad rectificadora
15 11 que comprende un primer terminal de entrada y un terminal de salida, donde el primer terminal de entrada comprende un primer terminal de conexión a1, un segundo terminal de conexión a2 y un tercer terminal de conexión a3, el terminal de salida de la unidad rectificadora 11 está conectado al terminal de entrada de la unidad inversora 12, el circuito entre la unidad rectificadora 11 y la unidad inversora 12 está conectado al segundo terminal de entrada de la unidad rectificadora 11, y el segundo terminal de entrada comprende un cuarto terminal de conexión b1 y un quinto
20 terminal de conexión b2; un primer conmutador K1 dispuesto entre el primer terminal de entrada de la unidad rectificadora 11 y el terminal de salida de la unidad inversora 12, y configurado para controlar el circuito de ataque para conmutar entre un modo en serie y un modo en paralelo activándolo o desactivándolo, y el terminal de salida de la unidad inversora 12 está conectado a una carga; un condensador C conectado en paralelo entre la unidad rectificadora y la unidad inversora, de tal manera que el condensador C se carga por la unidad rectificadora 11.

25 **[0038]** En algunas realizaciones específicas de la presente descripción, en el modo en serie, el primer conmutador K1 está desactivado, y el primer terminal de conexión a1 y el segundo terminal de conexión a2 del primer terminal de entrada de la unidad rectificadora 11 están conectados a la fuente de energía de CC. La unidad rectificadora 11 y la unidad inversora 12 están conectadas en serie entre la fuente de energía de CC y la carga 13, y la corriente continua pasa primero a través de la unidad rectificadora 11 y, a continuación, pasa a través de la unidad
30 inversora 12 para que se convierta en corriente alterna, y se emite a la carga 13. En el modo en paralelo, el primer conmutador K1 está activado, y el cuarto terminal de conexión b1 y el quinto terminal de conexión b2 del segundo terminal de entrada de la unidad rectificadora 11 están conectados a la fuente de energía de CC. La unidad rectificadora 11 y la unidad inversora 12 están conectadas en paralelo entre la fuente de energía de CC y la carga 13, donde una ruta de corriente continua pasa a través de la unidad inversora 12 de manera que la corriente continua se convierte en corriente alterna y se emite a la carga 13; y la otra ruta de corriente continua pasa a través del segundo
35 terminal de entrada de la unidad rectificadora 11 y, a continuación, pasa a través del primer terminal de conexión a1, del segundo terminal de conexión a2 y del tercer terminal de conexión a3 del primer terminal de entrada de la unidad rectificadora 11, y se emite a la carga 13. Dado que el segundo terminal de entrada de la unidad rectificadora 11 está conectado al terminal de salida de la unidad rectificadora 11 original, el primer terminal de entrada está conectado a la carga 13 a través del primer conmutador K1, cuando el circuito de ataque conmuta del modo en serie al modo en paralelo, el terminal de salida original de la unidad rectificadora 11 se convierte en un terminal de entrada de CC, y el primer terminal de entrada original se convierte en un terminal de salida de CA. La función inicial de la unidad
40 rectificadora 11 es convertir la corriente alterna en corriente continua. Después de intercambiar el terminal de entrada y el terminal de salida, la función de la unidad rectificadora es convertir la corriente continua en corriente alterna y, por tanto, es la misma que la función de la unidad inversora 12.

[0039] En algunas realizaciones de la presente descripción, la unidad rectificadora 11 sirve como una unidad inversora en espera. Cuando la unidad inversora 12 en el circuito funciona mal y no se puede usar normalmente, el
50 terminal de salida de la unidad rectificadora 11 está conectado al segundo terminal de entrada de la unidad rectificadora 11, y el primer terminal de entrada de la unidad rectificadora 11 está controlado para que se conecte a la carga 13, de modo que la unidad rectificadora 11 realice la función de convertir corriente continua en corriente alterna a fin de accionar la carga.

55 **[0040]** En el circuito de ataque de esta realización, el segundo terminal de entrada de la unidad rectificadora es llevado entre el terminal de salida de la unidad rectificadora existente y el terminal de entrada de la unidad inversora, y se proporciona un primer conmutador entre el terminal de entrada de la unidad rectificadora y el terminal de salida de la unidad inversora, el segundo terminal de entrada o el segundo terminal de entrada de la unidad rectificadora se controla para que se active para realizar la conmutación entre un modo en serie y un modo en paralelo del circuito de
60 ataque, de modo que la unidad rectificadora inactiva se convierte en una unidad inversora en espera a fin de que se utilice plenamente.

[0041] En algunas realizaciones de la presente descripción, se proporciona otro circuito de ataque capaz de conmutar un modo de ataque. La Fig. 3 es una vista estructural de un circuito de ataque según otras realizaciones de
65 la presente descripción, con el fin de realizar la conmutación entre un modo en serie y un modo en paralelo utilizando

la misma fuente de energía de CC. Como se muestra en la Fig. 3, en función de la realización descrita anteriormente, el circuito comprende además: un segundo conmutador K2, uno de cuyos terminales está conectado a la fuente de energía de CC, y el otro terminal está conectado alternativamente al primer terminal de entrada o al segundo terminal de entrada de la unidad rectificadora 11. Cuando se requiera conmutar al modo en serie, un terminal del segundo conmutador K2 se controla para que se conecte a la fuente de energía de CC, y el otro terminal se controla para que se conecte al primer terminal de entrada de la unidad rectificadora 11, de modo que la corriente continua pase secuencialmente a través de la unidad rectificadora 11 y la unidad inversora 12 y, a continuación, se envíe a la carga 13. Cuando se requiera conmutar al modo en paralelo, un terminal del segundo conmutador K2 está conectado a la fuente de energía de CC, y el otro terminal está conectado al segundo terminal de entrada de la unidad rectificadora 11, de modo que la corriente continua pasa a través de la unidad rectificadora 11 y la unidad inversora 12 respectivamente y, a continuación, se emite a la carga.

[0042] En algunas realizaciones específicas de la presente descripción, con el fin de lograr una conmutación simultánea de los dos puntos de conexión, el segundo conmutador K2 es un conmutador bidireccional de doble polo (DPDT). Cuando se requiera conmutar al modo en serie, un terminal del segundo conmutador K2 se controla para que se conecte a la energía de CC, uno de los polos del otro terminal del segundo conmutador K2 se vincula al primer terminal de conexión a1 del primer terminal de entrada de la unidad rectificadora 11, y el otro polo se vincula al segundo terminal de conexión del primer terminal de entrada a2 de la unidad rectificadora 11. Cuando se requiera conmutar al modo en paralelo, un terminal del segundo conmutador K2 se controla para que se conecte a la fuente de energía de CC, y uno de los polos del otro terminal del segundo conmutador K2 se vincula al cuarto terminal de conexión b1 del segundo terminal de entrada de la unidad rectificadora 11, y el otro polo se vincula al quinto terminal de conexión b2 del segundo terminal de entrada de la unidad rectificadora 11.

[0043] Cabe señalar que lo anterior son solamente algunas realizaciones de la presente descripción. En otras realizaciones, el segundo conmutador K2 comprende un primer subconmutador, un segundo subconmutador, un tercer subconmutador y un cuarto subconmutador, que están dispuestos entre el primer terminal de conexión a1, el segundo terminal de conexión a2, el cuarto terminal de conexión b1, el quinto terminal de conexión b2 y la fuente de energía de CC, respectivamente. En el modo en serie, el primer subconmutador y el segundo subconmutador se controlan para que se activen. En el modo en paralelo, el tercer subconmutador y el cuarto subconmutador se controlan para que se activen.

[0044] La Fig. 4 es una vista estructural de un circuito de ataque en un modo en serie según algunas realizaciones de la presente descripción. Como se muestra en la Fig. 4, la unidad rectificadora 11 comprende un circuito en puente rectificador trifásico que comprende un primer puente rectificador, un segundo puente rectificador y un tercer puente rectificador. El primer puente rectificador comprende un primer transistor Q1 con un diodo invertido en paralelo en su interior y un segundo transistor Q2 con la misma estructura, y el circuito entre el primer transistor Q1 y el segundo transistor Q2 está conectado al primer terminal de conexión a1. El segundo puente rectificador comprende un tercer transistor Q3 y un cuarto transistor Q4 que tienen la misma estructura que el primer transistor Q1, y el circuito entre el tercer transistor Q3 y el cuarto transistor Q4 está conectado al segundo terminal de conexión a2. El tercer puente rectificador comprende un quinto transistor Q5 y un sexto transistor Q6 que tienen la misma estructura que el primer transistor Q1, y el circuito entre el quinto transistor Q5 y el sexto transistor Q6 está conectado al tercer terminal de conexión a3. En el modo en serie, el primer terminal de conexión a1 y el segundo terminal de conexión a2 están conectados a los polos positivo y negativo de la fuente de energía de CC, y el tercer terminal de conexión a3 es flotante.

[0045] Como se muestra en la Fig. 4, la unidad inversora comprende un circuito en puente inversor trifásico que comprende un primer puente inversor, un segundo puente inversor y un tercer puente inversor. El puente inversor comprende un séptimo transistor Q7 con un diodo invertido en paralelo en su interior y un octavo transistor Q8 con la misma estructura, y el circuito entre el séptimo transistor Q7 y el octavo transistor Q8 está conectado a la primera línea de fase U. El segundo puente inversor comprende un noveno transistor Q9 y un décimo transistor Q10 que tienen la misma estructura que el séptimo transistor Q7, y el circuito entre el noveno transistor Q9 y el décimo transistor Q10 está conectado a la segunda línea de fase V. El tercer puente inversor comprende un undécimo transistor Q11 y un duodécimo transistor Q12 que tienen la misma estructura que el séptimo transistor Q7, y el circuito entre el undécimo transistor Q11 y el duodécimo transistor Q12 está conectado a la tercera línea de fase W. En el modo en serie, la primera línea de fase U, la segunda línea de fase V y la tercera línea de fase W emiten corriente alterna trifásica a la carga.

[0046] La Fig. 5 es una vista estructural de un circuito de ataque en un modo en paralelo según algunas realizaciones de la presente descripción. Como se muestra en la Fig. 5, en el modo en paralelo, el terminal de entrada de la unidad rectificadora 11 está conectado a la fuente de energía de CC. Después de que la corriente continua pase a través del puente rectificador trifásico, la primera línea de fase U, la segunda línea de fase V y la tercera línea de fase W emiten corriente alterna trifásica a la carga. La primera línea de fase U, la segunda línea de fase V y la tercera línea de fase W de la unidad rectificadora 11 son respectivamente tres líneas que se conectan al primer terminal de conexión a1, al segundo terminal de conexión a2 y al tercer terminal de conexión a3 del primer terminal de entrada de la unidad rectificadora 11 en el modo en serie.

- 5 **[0047]** En algunas realizaciones de la presente descripción, se proporciona otro circuito de ataque capaz de conmutar un modo de ataque. La Fig. 6 es una vista estructural de un circuito de ataque según otras realizaciones de la presente descripción. Como se muestra en la Fig. 6, el circuito de ataque comprende: un módulo rectificador 51 (es decir, la unidad rectificadora 11 en las realizaciones descritas anteriormente), un módulo inversor 52 (es decir, la unidad inversora 12 en las realizaciones descritas anteriormente), una carga de motor 53 (es decir, la carga 13 en las realizaciones descritas anteriormente), un conmutador de conmutación de modo K3 (y el primer conmutador K1 en las realizaciones descritas anteriormente), un conmutador de selección K4 (es decir, el segundo conmutador K2 en las realizaciones descritas anteriormente) y un condensador C1.
- 10 **[0048]** El módulo rectificador 51 comprende un primer terminal de entrada y un terminal de salida, de modo que el terminal de salida del módulo rectificador 51 está conectado al terminal de entrada del módulo inversor 52, y el circuito entre el módulo rectificador 51 y el módulo inversor 52 está conectado al segundo terminal de entrada del módulo rectificador 51. El terminal de salida del módulo inversor 52 está conectado a la carga. El conmutador de conmutación de modo K3 está dispuesto entre el primer terminal de entrada del módulo rectificador 51 y el terminal de salida del módulo inversor 52, y está configurado para controlar el circuito de ataque para conmutar entre un modo en serie y un modo en paralelo activándolo o desactivándolo. El conmutador de selección K4 está configurado para implementar que la fuente de energía de CC esté conectada alternativamente al primer terminal de entrada de CC o al segundo terminal de entrada de CC del módulo rectificador 51. El condensador C1 está conectado en paralelo entre la unidad rectificadora y la unidad inversora, de tal manera que el condensador C1 es cargado por el módulo rectificador 51.
- 15 **[0049]** En algunas realizaciones de la presente descripción, el módulo rectificador inactivo del convertidor de frecuencia general después de la entrada de CC se utiliza para formar un módulo inversor en espera o convertirse en un módulo de tensión de energía en paralelo para accionar la carga de motor 53 y realizar copias de seguridad redundantes o compartir energía entre módulos. La carga de motor 53 se acciona para formar un circuito de ataque que admite el funcionamiento en paralelo o tiene unidades inversoras redundantes. Los principios de funcionamiento de esta realización son los siguientes.
- 20 **[0050]** En primer lugar, el condensador intermedio se carga usando la estructura original del convertidor de frecuencia, y el cambio estructural debe realizarse después de que la carga del condensador intermedio se haya completado. Esta etapa comprende específicamente: controlar el conmutador selector K4 para que se vincule al primer terminal de entrada de CC, cargar el condensador C1 por el módulo de CC 51 y generar una tensión en ambos extremos del condensador C1 después de que se complete la carga.
- 25 **[0051]** A continuación, después de que el condensador C1 genere una tensión, el conmutador selector K4 se conmuta del primer terminal de entrada de CC al segundo terminal de entrada de CC, y el conmutador de conmutación de modo K3 se activa para conmutar el circuito de ataque al modo en paralelo.
- 30 **[0052]** Una vez finalizada la conmutación de modo, el terminal de salida del módulo rectificador 51 (es decir, el primer terminal de entrada en las realizaciones descritas anteriormente) se ha conectado a la carga de motor 53; el módulo rectificador 51 y el módulo inversor forman un sistema de ataque en paralelo o un sistema de ataque de respaldo redundante.
- 35 **[0053]** En las realizaciones mencionadas anteriormente de la presente descripción, el modo de ataque del sistema se conmuta de modo que sea posible cambiar rápidamente el convertidor de frecuencia de entrada de CA al convertidor de frecuencia de entrada de CC sin un módulo rectificador inactivo. La presente descripción es adecuada para una centrífuga de entrada de CA de frecuencia variable y un acondicionador de aire de entrada de CA de frecuencia variable, así como para todas las ocasiones donde se requiera convertir la entrada de CC en entrada de CA mediante el convertidor de frecuencia. El módulo rectificador en un funcionamiento en paralelo que tiene la misma función que el módulo inversor, puede compartir una parte de la energía del módulo inversor y suministrar energía a la carga de motor a través del módulo inversor redundante.
- 40 **[0054]** En algunas realizaciones de la presente descripción, cuando uno de los módulos inversores funciona mal, el otro módulo inversor actúa inmediatamente como un módulo inversor en espera para suministrar energía a la carga de motor, a fin de realizar la espera del módulo inversor redundante.
- 45 **[0055]** En algunas realizaciones de la presente descripción, se proporciona un procedimiento de ataque, donde el procedimiento de ataque se aplica al circuito de ataque descrito en cualquiera de las realizaciones mencionadas anteriormente (por ejemplo, cualquiera de las realizaciones de las Fig. 2 a 6). El procedimiento comprende las etapas de: controlar el segundo terminal de entrada de la unidad rectificadora para que se conecte a la fuente de energía de CC; controlar que el primer terminal de entrada de la unidad rectificadora para se conecte al terminal de salida de la unidad inversora a fin de controlar además el circuito de ataque para conmutar a un modo en paralelo.
- 50 **[0056]** En algunas realizaciones de la presente descripción, el procedimiento de ataque puede comprender
- 55
- 60
- 65

además: controlar el primer terminal de entrada de la unidad rectificadora para que se conecte a la fuente de energía de CC; controlar el primer terminal de entrada de la unidad rectificadora para que se desconecte del terminal de salida de la unidad inversora a fin de controlar además el circuito de ataque para conmutar a un modo en serie.

- 5 **[0057]** En algunas realizaciones de la presente descripción, también se proporciona un procedimiento de ataque capaz de conmutar un modo de ataque. La Fig. 7 es un diagrama de flujo de un procedimiento de ataque según algunas realizaciones de la presente descripción, donde el procedimiento de ataque se aplica al circuito de ataque descrito en cualquiera de las realizaciones mencionadas anteriormente (por ejemplo, cualquiera de las realizaciones de las Fig. 2 a 6). El procedimiento comprende las etapas de S101 a S103.
- 10 **[0058]** S101: en el modo en serie, la unidad rectificadora se controla para cargar el condensador; donde el condensador está conectado en paralelo entre la unidad rectificadora y la unidad inversora.
- [0059]** S102: después de completar la carga, el segundo terminal de entrada de la unidad rectificadora se controla para que se conecte a la fuente de energía de CC.
- 15 **[0060]** S103: el primer terminal de entrada de la unidad rectificadora se controla para que se conecte al terminal de salida de la unidad inversora a fin de controlar además el circuito de ataque para conmutar a un modo en paralelo.
- 20 **[0061]** Con el fin de implementar la carga del condensador, en una implementación específica, la etapa S101 comprende: controlar el primer terminal de entrada de la unidad rectificadora para que se conecte a la fuente de energía de CC a fin de cargar el condensador. Específicamente, la etapa de controlar el primer terminal de entrada de la unidad rectificadora para que se conecte a la fuente de energía de CC comprende: controlar los dos polos del segundo conmutador que se vinculan al primer terminal de conexión a1 y al segundo terminal de conexión a2 del primer terminal de entrada de la unidad rectificadora para controlar el primer terminal de entrada de la unidad rectificadora para que se conecte a la fuente de energía de CC, y controlar además la corriente continua que se introducirá en la unidad rectificadora a través del primer terminal de entrada. El condensador C es cargado por la unidad rectificadora. Al mismo tiempo, la corriente continua también se emite a la unidad inversora a través del terminal de salida de la unidad rectificadora y, a continuación, pasa a través de la unidad inversora para convertirse en corriente alterna y emitirse a la carga, donde un terminal del segundo conmutador está conectado a la fuente de energía de CC, y el otro terminal está conectado alternativamente al primer terminal de entrada o al segundo terminal de entrada de la unidad rectificadora.
- 25 **[0062]** En algunas realizaciones específicas de la presente descripción, con el fin de realizar la conmutación de los dos terminales de entrada de CC que comprenden el primer terminal de entrada y el segundo terminal de entrada, la etapa S102 comprende: controlar los dos polos del segundo conmutador para que se vinculen al cuarto terminal de conexión b1 y al quinto terminal de conexión b2 del segundo terminal de entrada de la unidad rectificadora, a fin de controlar el segundo terminal de entrada de la unidad rectificadora para que se conecte a la fuente de energía de CC, y controlar además la corriente continua que se introducirá en la unidad rectificadora a través del segundo terminal de entrada. La corriente continua se emite desde la unidad rectificadora a través del primer terminal de entrada, de modo que se convierta en una fuente de energía de CA a través de la unidad rectificadora y se transmita a la carga, donde un terminal del segundo conmutador está conectado a la fuente de energía de CC, y el otro terminal está conectado alternativamente al primer terminal de entrada o al segundo terminal de entrada de la unidad rectificadora.
- 30 **[0063]** En algunas realizaciones específicas de la presente descripción, con el fin de controlar la conmutación de ida y vuelta entre un modo en serie y un modo en paralelo, la etapa S103 comprende: controlar el primer conmutador para que se active, donde el primer conmutador está dispuesto entre el terminal de entrada de la unidad rectificadora y el terminal de salida de la unidad inversora.
- 35 **[0064]** En algunas realizaciones específicas de la presente descripción, con el fin de conmutar el circuito de ataque de nuevo a un modo en serie, después de controlar el primer terminal de entrada de la unidad rectificadora para que se conecte al terminal de salida de la unidad inversora a fin de controlar además el circuito de ataque para conmutar a un modo en paralelo, el procedimiento comprende además: controlar el primer conmutador para que se desactive; controlar el primer terminal de entrada de la segunda unidad rectificadora para que se conecte a la fuente de energía de CC a fin de controlar además el circuito de ataque para conmutar a un modo en serie, realizando de este modo la conmutación del modo en paralelo al modo en serie.
- 40 **[0065]** En algunas realizaciones de la presente descripción, se proporciona un convertidor de frecuencia que comprende el circuito de ataque descrito en cualquiera de las realizaciones descritas anteriormente de la presente descripción.
- 45 **[0066]** En algunas realizaciones de la presente descripción, también se proporciona un dispositivo que comprende un motor y que comprende además el convertidor de frecuencia descrito en cualquiera de las realizaciones descritas anteriormente de la presente descripción.
- 50 **[0066]** En algunas realizaciones de la presente descripción, también se proporciona un dispositivo que comprende un motor y que comprende además el convertidor de frecuencia descrito en cualquiera de las realizaciones descritas anteriormente de la presente descripción.
- 55 **[0066]** En algunas realizaciones de la presente descripción, también se proporciona un dispositivo que comprende un motor y que comprende además el convertidor de frecuencia descrito en cualquiera de las realizaciones descritas anteriormente de la presente descripción.
- 60 **[0066]** En algunas realizaciones de la presente descripción, también se proporciona un dispositivo que comprende un motor y que comprende además el convertidor de frecuencia descrito en cualquiera de las realizaciones descritas anteriormente de la presente descripción.
- 65 **[0066]** En algunas realizaciones de la presente descripción, también se proporciona un dispositivo que comprende un motor y que comprende además el convertidor de frecuencia descrito en cualquiera de las realizaciones descritas anteriormente de la presente descripción.

[0067] En algunas realizaciones de la presente descripción, también se proporciona un medio de almacenamiento legible por ordenador. El medio de almacenamiento legible por ordenador tiene instrucciones de programa informático almacenadas en el mismo, que, cuando son ejecutadas por un procesador, implementan las etapas del procedimiento de ataque según cualquiera de las realizaciones mencionadas anteriormente.

[0068] Las realizaciones del circuito descrito anteriormente son meramente ilustrativas, y las unidades descritas como componentes distintos pueden ser físicamente independientes o viceversa, y los componentes mostrados como unidades pueden ser unidades físicas o viceversa. Es decir, pueden estar ubicados en un lugar, o también pueden estar distribuidos en una pluralidad de unidades de red. Algunos o todos los módulos de las mismas pueden seleccionarse según las necesidades reales para lograr el objeto de la solución de esta realización.

[0069] Debe entenderse que cada parte de la presente descripción puede implementarse mediante hardware, software, firmware o una combinación de los mismos. En las realizaciones descritas anteriormente, se puede implementar una pluralidad de etapas o procedimientos mediante software o firmware almacenado en una memoria y ejecutado por instrucciones adecuadas para ejecutar el sistema. Por ejemplo, si se implementa mediante hardware, al igual que en otra realización, puede implementarse mediante cualquiera de las siguientes tecnologías conocidas en la técnica o una combinación de las mismas: un circuito lógico discreto que tiene un circuito de puerta lógica para realizar una función lógica sobre señales de datos, un circuito integrado para aplicaciones específicas que tiene un circuito de puerta lógica combinada adecuado, una matriz de puertas programables (PGA), una matriz de puertas programables de campo (FPGA) y similares.

[0070] Los expertos en la materia pueden entender que todas o algunas de las etapas en las realizaciones descritas anteriormente pueden lograrse mediante hardware o mediante programas para dar instrucciones al hardware relevante. Los programas se pueden almacenar en un medio de almacenamiento legible por ordenador. El medio de almacenamiento mencionado anteriormente puede ser una memoria de solo lectura, un disco magnético o un disco óptico, y similares.

REIVINDICACIONES

1. Un circuito de ataque, que comprende:
 - 5 una unidad rectificadora (11) que comprende un primer terminal de entrada (a1; a2; a3), un segundo terminal de entrada (b1; b2) y un terminal de salida, donde el terminal de salida de la unidad rectificadora está conectado a un terminal de entrada de una unidad inversora (13), y el segundo terminal de entrada (b1; b2) de la unidad rectificadora (11) está conectado al terminal de entrada de la unidad inversora (13);
 - 10 un primer conmutador (K1) dispuesto entre el primer terminal de entrada de la unidad rectificadora y un terminal de salida de la unidad inversora, **caracterizado por** un condensador (C) conectado en paralelo entre la unidad rectificadora (11) y la unidad inversora (13), y porque
 - 15 el primer conmutador (K1) está configurado para controlar el circuito de ataque para conmutar entre un modo en serie y un modo en paralelo activándolo o desactivándolo; la unidad inversora (12) con el terminal de salida conectada a una carga; y en caso de que el primer conmutador (K1)
 - 20 esté activado, el circuito de ataque está en modo en paralelo, la unidad rectificadora (11) y la unidad inversora (12) están conectadas en paralelo, el segundo terminal de entrada (b1; b2) de la unidad rectificadora (11) es un terminal de entrada de corriente continua, y el primer terminal de entrada (a1; a2; a3) de la unidad rectificadora (11) es un terminal de salida de corriente alterna, la unidad rectificadora (11) tiene la misma función que la de la unidad inversora (12), y la unidad rectificadora (11) está configurada para convertir la corriente continua en corriente alterna.
2. El circuito según la reivindicación 1, **caracterizado porque** comprende además: un segundo conmutador (K2), donde un terminal del segundo conmutador está conectado a una fuente de energía de corriente continua, y el otro terminal está conectado alternativamente al primer terminal de entrada (a1; a2; a3) o al
 - 25 segundo terminal de entrada (b1; b2) de la unidad rectificadora.
3. El circuito según la reivindicación 2, **caracterizado porque** el segundo conmutador (K2) es un conmutador bidireccional de doble polo.
- 30 4. El circuito según la reivindicación 1, **caracterizado porque** la unidad rectificadora comprende un circuito en puente rectificador trifásico (Q1; Q2; Q3; Q4; Q5; Q6).
5. El circuito según la reivindicación 1, **caracterizado porque** la unidad inversora comprende un circuito en puente inversor trifásico (Q7; Q8; Q9; Q10; Q11; Q12).
- 35 6. Un convertidor de frecuencia, **caracterizado por** comprender el circuito de ataque según cualquiera de las reivindicaciones 1 a 5.
7. Un dispositivo que comprende un motor (13), **caracterizado porque** el dispositivo comprende además
 - 40 el convertidor de frecuencia según la reivindicación 6.
8. Un procedimiento de ataque aplicado al circuito de ataque según cualquiera de las reivindicaciones 1 a 5, **caracterizado porque** el procedimiento comprende:
 - 45 controlar una unidad rectificadora (11) para cargar un condensador (C) en un modo en serie, donde el condensador está conectado en paralelo entre la unidad rectificadora y una unidad inversora (12);
 - controlar un segundo terminal de entrada (b1; b2) de la unidad rectificadora para que se conecte a una fuente de energía de corriente continua después de que se complete la carga; y
 - 50 controlar un primer terminal de entrada (a1; a2; a3) de la unidad rectificadora para que se conecte a un terminal de salida de la unidad inversora a fin de controlar además el circuito de ataque para conmutar a un modo en paralelo, donde el control de un primer terminal de entrada de la unidad rectificadora para que se conecte a un terminal de salida de la unidad inversora a fin de controlar además el circuito de ataque para conmutar a un modo en paralelo comprende:
 - 55 controlar el circuito de ataque para conmutar al modo en paralelo en caso de que se conecte un primer conmutador (K1), donde la unidad rectificadora y la unidad inversora están conectadas en paralelo, el segundo terminal de entrada (b1; b2) de la unidad rectificadora de control es un terminal de entrada de corriente continua, y el primer terminal de entrada (a1; a2; a3) de la unidad rectificadora de control es un terminal de salida de corriente alterna, la unidad rectificadora tiene la misma función que la de la unidad inversora y la unidad rectificadora está configurada para convertir la corriente continua en corriente alterna.
 - 60
9. El procedimiento de ataque según la reivindicación 8, **caracterizado porque** el control de una unidad rectificadora para cargar un condensador en un modo en serie comprende: controlar el primer terminal de entrada de la unidad rectificadora para que se conecte a la fuente de energía de corriente continua, a fin de cargar el condensador.
- 65 10. El procedimiento de ataque según la reivindicación 9, **caracterizado porque** el control de un primer

terminal de entrada de la unidad rectificadora para que se conecte a un terminal de salida de la unidad inversora comprende:

controlar dos polos de un segundo conmutador (K2) para vincularlos a dos terminales de conexión del primer terminal de entrada (a1; a2; a3) de la unidad rectificadora, donde un terminal del segundo conmutador está conectado a la fuente de energía de corriente continua, y el otro terminal está conectado alternativamente al primer terminal de entrada o al segundo terminal de entrada de la unidad rectificadora.

11. El procedimiento de ataque según la reivindicación 8, **caracterizado porque** el control de un segundo terminal de entrada de la unidad rectificadora de control para que se conecte a una fuente de energía de corriente continua después de que se complete la carga comprende:

controlar dos polos del segundo conmutador (K2) para vincularlos a dos terminales de conexión del segundo terminal de entrada de la unidad rectificadora, donde un terminal del segundo conmutador está conectado a la fuente de energía de corriente continua, y el otro terminal está conectado alternativamente al primer terminal de entrada o al segundo terminal de entrada de la unidad rectificadora.

12. El procedimiento de ataque según la reivindicación 8, **caracterizado porque** después de controlar un primer terminal de entrada de la unidad rectificadora para que se conecte a un terminal de salida de la unidad inversora a fin de controlar además el circuito de ataque para conmutar a un modo en paralelo, el procedimiento comprende además:

controlar el primer conmutador (K1) para que sea desactivado; y
controlar el primer terminal de entrada de la primera unidad rectificadora para que se conecte a la fuente de energía de corriente continua a fin de controlar además el circuito de ataque a un modo en serie.

13. El procedimiento de ataque según la reivindicación 8 **caracterizado por** comprender además:

controlar el primer terminal de entrada de la unidad rectificadora para que se conecte a la fuente de energía de corriente continua; y

controlar el primer terminal de entrada de la unidad rectificadora para que se desconecte del terminal de salida de la unidad inversora a fin de controlar además el circuito de ataque para conmutar al modo en serie.

14. Un medio de almacenamiento legible por ordenador que tiene un programa informático almacenado en el mismo, **caracterizado porque** el programa, cuando es ejecutado por un procesador, implementa el procedimiento según cualquiera de las reivindicaciones 8 a 13.

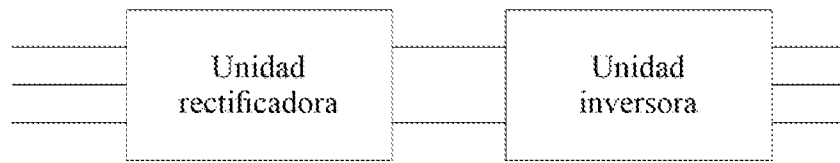


Fig. 1

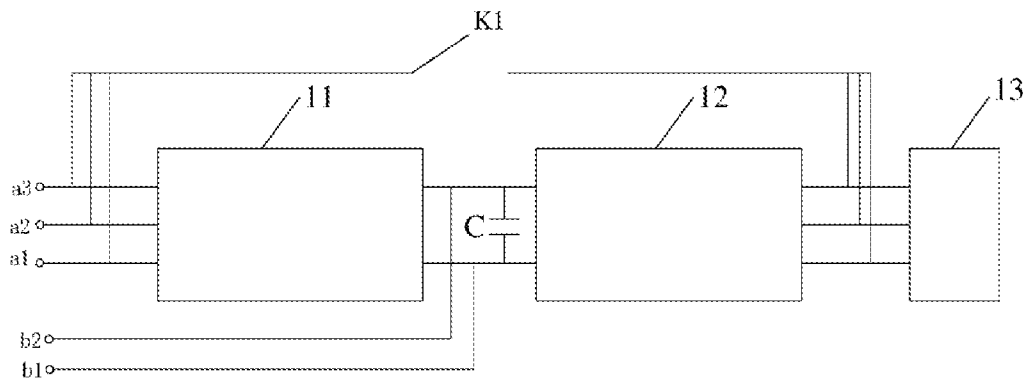


Fig. 2

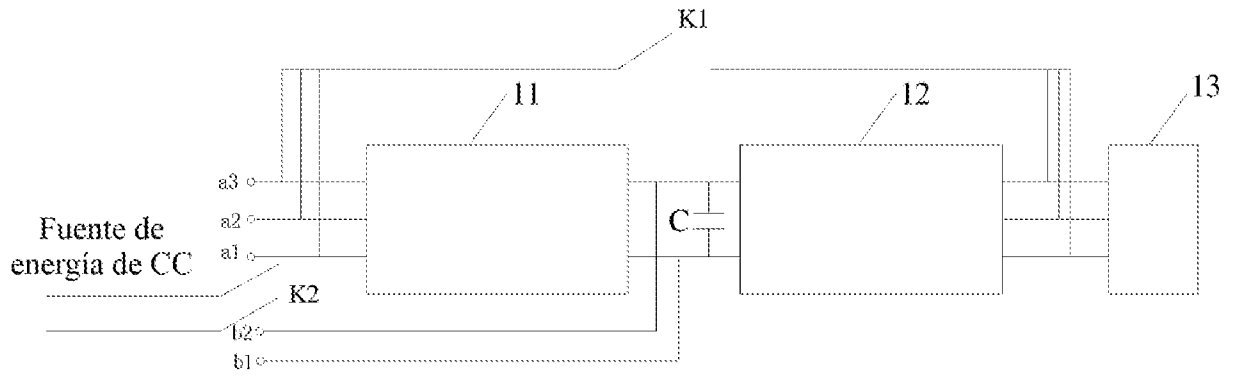


Fig. 3

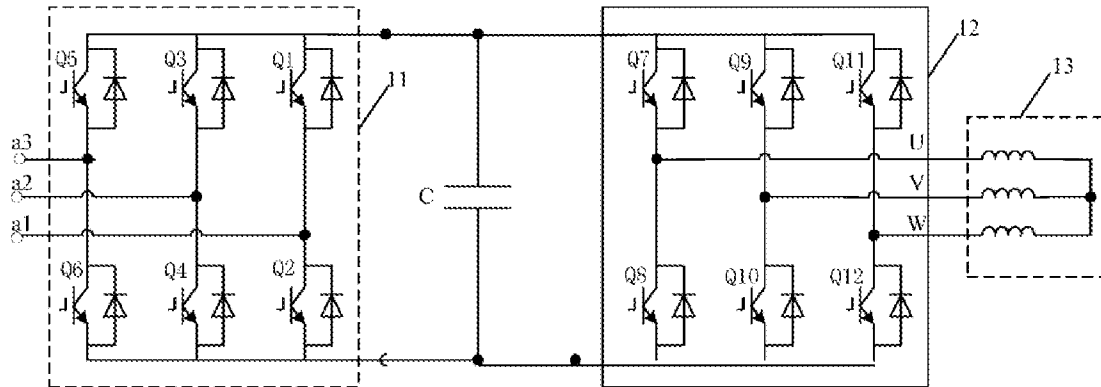


Fig. 4

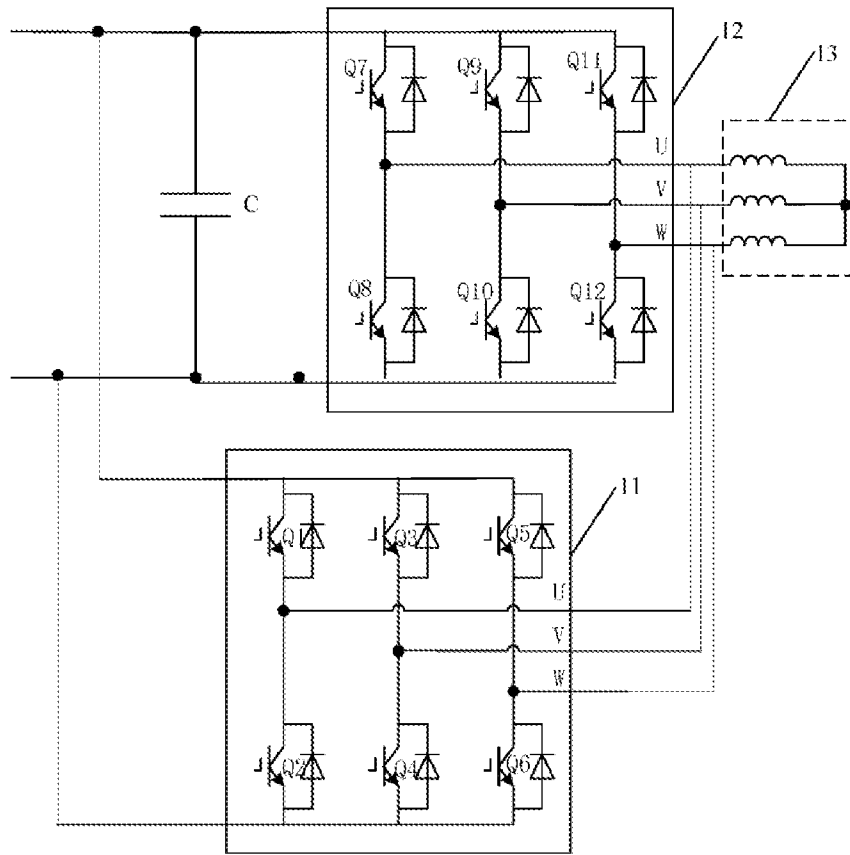


Fig. 5

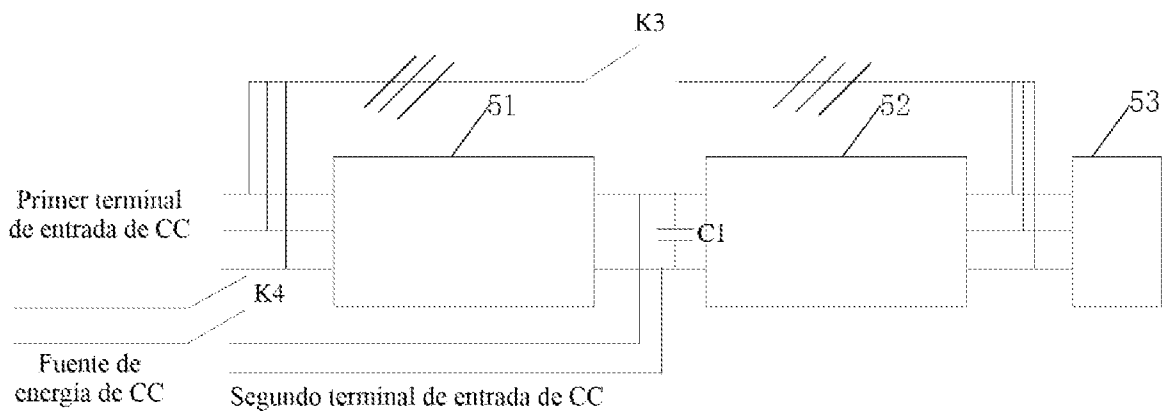


Fig. 6

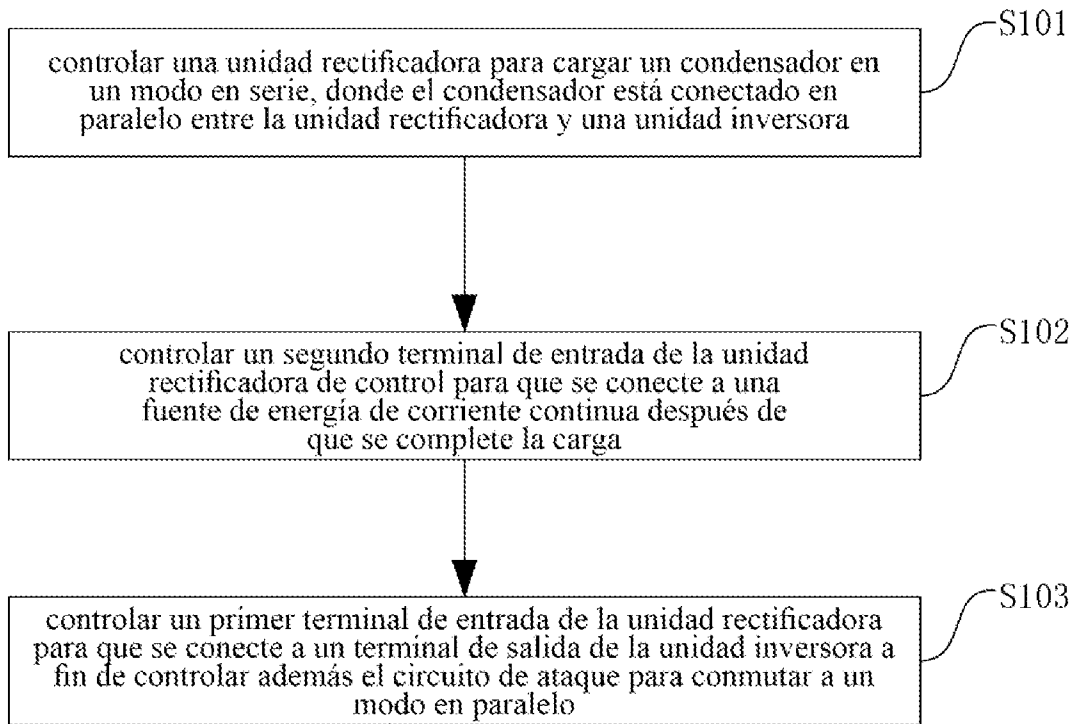


Fig. 7