

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4426876号
(P4426876)

(45) 発行日 平成22年3月3日(2010.3.3)

(24) 登録日 平成21年12月18日(2009.12.18)

(51) Int.Cl.

F I

G 1 1 C 15/02 (2006.01)

G 1 1 C 15/02

G 1 1 C 11/15 (2006.01)

G 1 1 C 11/15 1 1 O

H O 1 L 21/8246 (2006.01)

H O 1 L 27/10 4 4 7

H O 1 L 27/105 (2006.01)

H O 1 L 43/08 Z

H O 1 L 43/08 (2006.01)

請求項の数 5 (全 9 頁)

(21) 出願番号 特願2004-66147 (P2004-66147)
 (22) 出願日 平成16年3月9日(2004.3.9)
 (65) 公開番号 特開2005-259206 (P2005-259206A)
 (43) 公開日 平成17年9月22日(2005.9.22)
 審査請求日 平成18年12月27日(2006.12.27)

(73) 特許権者 509176684
 松山 公秀
 福岡県福岡市南区高宮4-22-7
 (73) 特許権者 509176695
 能崎 幸雄
 福岡県福岡市西区飯氏983-1-403
 (74) 代理人 100091443
 弁理士 西浦 ▲嗣▼晴
 (72) 発明者 松山 公秀
 福岡県福岡市南区高宮4-22-7
 (72) 発明者 能崎 幸雄
 福岡県福岡市博多区東比恵3-18-3-411

審査官 須原 宏光

最終頁に続く

(54) 【発明の名称】 磁気連想メモリ及び磁気連想メモリからの情報読み出し方法

(57) 【特許請求の範囲】

【請求項1】

列方向に並ぶ複数のデジット導電線と、行方向に並ぶ複数のビット導電線とが相互に電氣的に絶縁された状態でマトリックスを構成するように配置されてなる導電線マトリックスと、

前記導電線マトリックス中の前記デジット導電線と前記ビット導電線との交点に対応する位置にそれぞれ1個ずつ配置された複数の擬スピバルブ膜セルとを備え、

前記擬スピバルブ膜セルが導電性を有する非磁性層を間に介して対向する磁化反転磁界の小さい少なくとも一層のソフト磁性層と前記磁化反転磁界が大きい少なくとも一層のハード磁性層とから構成され、

前記ハード磁性層の磁化の向きを前記デジット導電線及び前記ビット導電線に電流を流して発生する磁界により決定し、

前記ソフト磁性層の磁化の向きを前記ビット導電線に電流を流して発生する磁界によって決定するように構成された磁気連想メモリであって、

前記列方向に並ぶ複数の前記擬スピバルブ膜セルの抵抗が検出用導電線により電氣的に直列接続されて複数の記憶セル列が構成され、

前記複数のビット導電線のそれぞれが検索データ入力線として用いられ、複数の前記検出用導電線が情報読み出し用出力線として用いられることを特徴とする磁気連想メモリ。

【請求項2】

前記ソフト磁性層はNiFeから構成され、前記非磁性層はCuによって構成され、前記ハー

ド磁性層はCoFeによって構成されている請求項1に記載の磁気連想メモリ。

【請求項3】

前記ソフト磁性層はNiFeから構成され、前記非磁性層はCuによって構成され、前記ハード磁性層はNiFeによって構成されている請求項1に記載の磁気連想メモリ。

【請求項4】

前記ソフト磁性層はCoFeから構成され、前記非磁性層はCuによって構成され、前記ハード磁性層はCoFeによって構成されている請求項1に記載の磁気連想メモリ。

【請求項5】

前記請求項1乃至4のいずれか1つに記載の磁気連想メモリ内の前記複数の記憶セル列に記憶された情報を読み出す磁気連想メモリからの情報読み出し方法であって、

10

前記複数のビット導電線の電位を検索データ列に対応した電位として、前記複数の記憶セル列をそれぞれ構成する前記複数の擬スピバルブ膜セルの前記ソフト磁性層に前記検索データ列を転写し、

前記転写後に前記複数の記憶セル列の前記検出用導電線の出力部にそれぞれ現れる前記記憶セル列に含まれる前記複数の擬スピバルブ膜セルの磁気抵抗変化に基づく電圧の変化を、前記検索データ列と前記記憶セル列の前記ハード磁性層に記憶されているデータ列とのハミング距離として前記複数の記憶セル列に記憶された情報を読み出すことを特徴とする磁気連想メモリからの情報読み出し方法。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は、磁気連想メモリ及び磁気連想メモリからの情報読み出し方法に関するものである。

【背景技術】

【0002】

不揮発特性と高集積化特性を有する磁気連想メモリは、電力消費に制限がある環境下で動画や音声などの大容量情報に対する高速な認識処理を行う次のような分野への利用が見込まれる。

【0003】

- ・ロボティクス産業における視覚、聴覚等の認識技術分野
- ・自動車産業で自立型自動運転を実現するために不可欠な画像処理メモリ分野（衝突防止機能）
- ・ノイズやデータ欠損がある曖昧な画像データを処理する情報処理分野（指紋検出技術）
- ・携帯カメラ、携帯オーディオ機器、携帯情報端末、ウェアラブルコンピュータ（ユビキタス情報環境技術）等のモバイル分野

30

従来の連想メモリ（CAM）は、CMOSを多数組合せた複雑な回路構成を有しているため、高集積化が難しい。従来のCMOS、DRAM、SRAMなどの半導体デバイス集積化技術を用いた連想メモリ（CAM）の研究に関しては、非特許文献4乃至6に記載されている。

40

【0004】

また高速動作を目的としたCAMの場合、SRAMに記憶データ群を蓄積するため、電源を切ると情報が消失してしまう。

【0005】

一方、不揮発かつ高集積化が可能な次世代メモリとして磁気抵抗効果を有する磁性体セルを集積した磁性ランダムアクセスメモリ（Magnetic Random Access Memory：MRAM）が注目を集めている。従来のMRAMの技術〔MRAMセルを用いた論理演算デバイスに関する研究〕に関しては、非特許文献5乃至7に記載されている。

【非特許文献1】S. Aragaki et al., "A high-density

50

ty multiple-valued content-addressable memory based on one transistor cell", IEICE Trans. Electron., E76-C (1993) 1649.]

【非特許文献2】T. Yamagita et al., "A bitline control circuit scheme and redundancy technique for high-density dynamic content addressable memories", IEICE Trans. Electron., E76-C (1993) 1657.

【非特許文献3】H. Kimura et al., "Implementation of a DRAM-cell-based multiple-valued logic-in-memory circuit", IEICE Trans. Electron., E85-C (2002) 1814.

10

【非特許文献4】K. Tamaru, "The trend of functional memory development", IEICE Trans. Electron., E76-C (1993) 1545.

【非特許文献5】W. C. Black, Jr. et al., "Programmable logic using giant-magnetoresistance and spin-dependent tunneling devices", J. Appl. Phys. 87 (2000) 6674.

【非特許文献6】R. Richter et al., "Nonvolatile field programmable spin-logic for reconfigurable computing", Appl. Phys. Lett. 80 (2002) 1291.

20

【非特許文献7】A. T. Hanbicki et al., "Nonvolatile reprogrammable logic elements using hybrid resonant tunneling diode-giant magnetoresistance circuits", Appl. Phys. Lett. 79 (2001) 1190.

【発明の開示】

【発明が解決しようとする課題】

30

【0006】

従来の磁気連想メモリは、強磁性体の磁化方向を情報担体としているため、記憶情報が不揮発であり実用上無制限の繰り返し書込みが可能である。MRAM記憶セルによりCAMを構成する技術も報告されているが、その機能動作は各記憶セルに対して個別にアクセスする方式であるため、本質的に高速動作が困難であり、導体電流磁界のごく一部しか機能動作に供されていないため、エネルギー利用効率が悪く実用化に際しての大きな障害となっている。

【0007】

本発明の目的は、不揮発特性と高集積化特性を有する磁気連想メモリを提供することにある。

40

【0008】

本発明の他の目的は、高速での読み取りが可能な磁気連想メモリ及び該メモリからの読み取り方法を提供することにある。

【課題を解決するための手段】

【0009】

本発明の磁気連想メモリは、列方向に並ぶ複数のデジット導電線と、行方向に並ぶ複数のビット導電線とが相互に電氣的に絶縁された状態でマトリックスを構成するように配置されてなる導電線マトリックスと、導電線マトリックス中のデジット導電線とビット導電線との交点に対応する位置にそれぞれ1個ずつ配置された複数の擬スピンバルブ膜セルとを備えている。なお本願明細書において、列方向及び行方向は、便宜的に定めたものであ

50

って、権利範囲の解釈においては、交差する２種類の導電線の一方及び他方と解釈することができる。また導電線マトリックスを構成するデジタル導電線と複数のビット導電線とは、必ずしも直交している必要はない。また擬スピナルバルブ膜セルは、導電性を有する非磁性層を間に介して対向する磁化反転磁界の小さい少なくとも一層のソフト磁性層と磁化反転磁界が大きい少なくとも一層のハード磁性層とから構成される。ハード磁性層の磁化の向きは、デジタル導電線及びビット導電線に電流を流して発生する磁界により決定する。またソフト磁性層の磁化の向きは、ビット導電線に電流を流して発生する磁界によって決定する。なおソフト磁性層は、ビット導電線から加わる磁界によって磁化方向が変わるものであればその構成はいかなる構成であってもよく、複数層によって構成されていてもよい。またハード磁性層は、ビット導電線とデジタル導電線とから加わる磁界によって磁化方向が変わるものであれば、その構成は複数層によって構成されてもよい。

10

【００１０】

本発明においては、列方向に並ぶ複数の擬スピナルバルブ膜セルの抵抗を、検出用導電線により電氣的に直列接続して複数の記憶セル列を構成する。そして複数のビット導電線のそれぞれを検索データ入力線として用い、複数の検出用導電線を情報読み出し出力線として用いる。

【００１１】

なおソフト磁性層はNiFeから構成することができ、また非磁性層はCuによって構成することができ、さらにハード磁性層はCoFeによって構成することができる。またソフト磁性層をNiFeから構成し、非磁性層をCuによって構成し、ハード磁性層をNiFeによって構成することができ、さらにソフト磁性層をCoFeから構成し、非磁性層をCuによって構成し、ハード磁性層をCoFeによって構成してもよい。

20

【００１２】

本発明の磁気連想メモリ内の複数の記憶セル列に記憶された情報を読み出す磁気連想メモリからの情報読み出し方法にあっては、次のようにするのが好ましい。複数のビット導電線の電位を検索データ列に対応した電位として、複数の記憶セル列をそれぞれ構成する複数の擬スピナルバルブ膜セルのソフト磁性層に検索データ列を転写する。そして転写後に複数の記憶セル列の検出用導電線の出力部にそれぞれ現れる記憶セル列に含まれる複数の擬スピナルバルブ膜セルの磁気抵抗変化に基づく電圧の変化を、検索データ列と記憶セル列のハード磁性層に記憶されているデータ列とのハミング距離として複数の記憶セル列に記憶された情報を読み出す。ハミング距離とは、検索データ列と記憶セル列のハード磁性層に記憶されているデータ列との近似度に相当するものである。例えば、検索データ列と記憶セル列のハード磁性層に記憶されているデータ列とが同じであれば、ハミング距離は０である。検索データ列と記憶セル列のハード磁性層に記憶されているデータ列とを比較したときに１つの擬スピナルバルブ膜セルのハード磁性層に記憶されているデータが異なる場合には、ハミング距離は ΔR である。なお ΔR は１つの擬スピナルバルブ膜セルの磁気抵抗変化分である。

30

【発明の効果】

【００１３】

本発明によれば、磁気連想メモリの記憶セルとしてMRAMなどの磁気メモリデバイスに用いられる擬スピナルバルブ膜セルを利用することにより、連想メモリの不揮発化、大容量化を同時に実現することができる。また、複数の記憶セル列に対して同時に磁界印加できるようにデバイス設計がなされることにより、消費電力を増加させることなく並列演算数（演算速度）を飛躍的に増加させることが可能となる。

40

【発明を実施するための最良の形態】

【００１４】

以下図面を参照して本発明の実施の形態の一例を詳細に説明する。図１に示すように、磁気連想メモリの１つの記憶セル１は、磁化反転磁界の小さなソフト磁性層３と比較的大きなハード磁性層５とを導電性を有する非磁性層４で分離した擬スピナルバルブ膜セルによって形成されている。図２に示すように、磁気連想メモリは、列方向に並ぶ複数のデジッ

50

ト導電線7と、行方向に並ぶ複数のビット導電線9とが相互に電氣的に絶縁された状態でマトリックスを構成するように配置されてなる導電線マトリックス（この例では直交導電線マトリックス）を備えている。そして導電線マトリックス中のデジット導電線7とビット導電線9との交点に対応する位置にそれぞれ1個ずつ擬スピンバルブ膜セルからなる記憶セル1が配置されている。

【0015】

記憶セル1の電気抵抗（磁気抵抗）は、巨大磁気抵抗効果によりソフト磁性層3とハード磁性層5の磁化の向きが平行な場合に比べて、ソフト磁性層3とハード磁性層5の磁化の向きが反平行な場合には、約十数%増加する。ソフト磁性層3の磁化方向は、ビット導電線9の電流 I_w によって発生する磁界のみにより変わる。またハード磁性層5の磁化方向は、ビット導電線9を流れる電流 I_w によって発生する磁界と、デジット導電線7を流れる電流 I_a によって発生する磁界とを同時に記憶セル1に印加することにより反転できるように記憶セル材料（ソフト磁性層3、非磁性層4及びハード磁性層5の材料）及び電流強度を設計してある。具体的には、ソフト磁性層3をNiFeから構成し、また非磁性層4をCuによって構成し、さらにハード磁性層5はCoFeによって構成することができる。またソフト磁性層3をNiFeから構成し、非磁性層4をCuによって構成し、ハード磁性層5をNiFeによって構成することができる。さらにソフト磁性層3をCoFeから構成し、非磁性層4をCuによって構成し、ハード磁性層5をCoFeによって構成してもよい。このような記憶セル1の抵抗を図3に示すようにセンス線と呼ばれる検出用導電線（情報読み出し出力線）11A～11Cを介して電氣的に直列接続して1つの記憶セル列13A～13Cを構成している（実際には多数の記憶セルがある）。そして複数の記憶セル列を並列に並べて磁気連想メモリを構成する。なおこの磁気連想メモリでは、複数のビット導電線9をそれぞれ検索データ入力線として利用する。

【0016】

この磁気連想メモリでは、各記憶セル1のソフト磁性層3の磁化の向きを検索データの1, 0に対応させており、各記憶セル1のハード磁性層5の磁化の向きを記憶データの1, 0にそれぞれ対応させている。したがって、記憶データと検索データとが一致する場合は、記憶セル1の磁気抵抗は低抵抗状態となり、記憶データと検索データとが異なる場合には記憶セル1の磁気抵抗は高抵抗状態となる。

【0017】

このように磁気連想メモリの記憶セルとしてMRAMなどの磁気メモリデバイスに用いられる擬スピンバルブ膜セルを利用することにより、連想メモリの不揮発化、大容量化を同時に実現する。また、導電マトリックスの交点に対応して（具体的には2つの導電線7及び9の交点の直下または直上に）配置した多数の記憶セルに対して同時に磁界を印加できるようにデバイス設計を行うことにより、消費電力を増加させることなく並列演算数を飛躍的に増加させることが可能となる。

【0018】

次に、この磁気連想メモリから記憶した情報を読み出す方法について説明する。まず、ビット導電線9及びデジット導電線7にそれぞれ電流を流して電流一致選択方式により、あらかじめ記憶セル1aから1iのハード磁性層5にそれぞれ任意の情報を記憶させる。ここで電流一致選択方式とは、ビット導電線9に流れる電流 I_w とデジット導電線7に流れる電流 I_a とが一致するときと異なるときとで、ハード磁性層5の磁化方向が変わる磁化方向選択方式を意味する。

【0019】

図3の場合には、記憶セル列13A～13Cを構成する記憶セル1a～1c、1d～1f及び1hのハード磁性層には、それぞれ(1, 0, 0), (1, 0, 1), (0, 1, 1)の3種類の3bitデータが入力されているものとする。データを記憶させたときには、図3に示すようにハード磁性層5の磁化方向とソフト磁性層3の磁化方向とは一致している。すなわちデータを入力した状態では、記憶セル列13Aのソフト磁性層とハード磁性層の磁化方向は、それぞれ(1, 1) (0, 0) (1, 1)の関係にある。また記憶

セル列 1 3 B のソフト磁性層とハード磁性層の磁化方向は、それぞれ (1, 1) (0, 0) (1, 1) の関係にある。さらに記憶セル列 1 3 C のソフト磁性層とハード磁性層の磁化方向は、それぞれ (0, 0) (1, 1) (1, 1) の関係にある。

【0020】

データの検索を行う場合について説明する。例えば、記憶セル列のハード磁性層 5 に (1, 0, 1) のデータが記憶されているものを検索する場合には、ビット導電線 9 A ~ 9 C に印加する電位を図示の矢印の方向に電流が流れるように定める。すなわち検索したいデータが 1 の場合にはビット導電線 9 A 及び 9 C の電位を + とし、図示の矢印の方向に電流 (この例では + 方向の電流と言う) を流し、検索したいデータが 0 の場合にはビット導電線 9 B の電位を - とし、図示の矢印の方向に電流 (この例では - 方向の電流と言う) を流す。このようにすると各記憶セルのソフト磁性層 3 の磁化方向は、電流の向きによって生じる磁界に応じた方向に磁化される。このことを本願明細書においては、転写と言う。ビット導電線 9 A を + 電位にして電流を流した場合、ビット導電線 9 A に対応する記憶セル 1 a, 1 d 及び 1 g のうち、転写により記憶セル 1 g のソフト磁性層だけが磁化方向を反転する。その結果記憶セル 1 g のソフト磁性層の磁化方向とハード磁性層の磁化方向とが不一致となり、記憶セル 1 g の磁気抵抗が ΔR 増大する。またビット導電線 9 B に対応する記憶セル 1 b, 1 e 及び 1 f のうち、記憶セル 1 h のソフト磁性層だけが転写により磁化方向を反転する。その結果、記憶セル 1 g のソフト磁性層の磁化方向とハード磁性層の磁化方向とが不一致となり、記憶セル 1 g の磁気抵抗が ΔR 増大する。更にビット導電線 9 C に対応する記憶セル 1 c, 1 f 及び 1 i のうち、記憶セル 1 c のソフト磁性層だけが転写により磁化方向を反転する。その結果、記憶セル 1 c のソフト磁性層の磁化方向とハード磁性層の磁化方向とが不一致となり、記憶セル 1 c の磁気抵抗が ΔR 増大する。このような転写動作によりソフト磁性層の磁化方向が反転する記憶セルを含んだ記憶セル列の検出用導電線 (情報読み出し用出力線) 1 1 A 及び 1 1 C の電位または抵抗値は変化する。図 4 に示すように、この例では、検出用導電線 (情報読み出し用出力線) 1 1 A の抵抗値が ΔR 分増大し、検出用導電線 (情報読み出し用出力線) 1 1 C の抵抗値が $2 \Delta R$ 分増大する。このように本実施の形態では、ソフト磁性層とハード磁性層とが不一致ビットになる記憶セルは、高抵抗状態となるので、複数の記憶セルを直列接続した記憶セル列は不一致ビットの数、すなわち後述するハミング距離に比例した大きさの抵抗増加を示す。本実施の形態の磁気連想メモリの特徴は、記憶データが不揮発であるとともに、導体電流磁界の並列印加特性を利用して一対多数のハミング距離演算を同時に行うことができる点にある。

【0021】

本願明細書では、検索前の各記憶セル列の検出用導電線 (情報読み出し用出力線) の電圧または抵抗値と、検索後の各記憶セル列の検出用導電線 (情報読み出し用出力線) の電圧または抵抗値との相対的な差を、ハミング距離と呼ぶ。このハミング距離が 0 であれば、検索データと記憶データとが一致していることを意味し、ハミング距離が大きくなるほど、検索データと記憶データとの相違が大ききこと、すなわち類似度が小さくなることを意味する。ハミング距離の利用方法については、公知の利用方法を用いれば、その利用形態は限定されるものではない。

【0022】

具体的に使用可能な擬スピンバルブ膜セル材料は、ソフト磁性層を $\text{Fe}_{21}\text{Co}_{79}$ (3 nm ~ 4 nm) で形成し、また非磁化層を Cu (4 nm ~ 5 nm) として、ハード磁化層を $\text{Fe}_{27}\text{Co}_{73}$ (4 nm ~ 5 nm) として形成することができる。そしてデジット導電線、ビット導電線及び検出用導電線は Cu (0.4 μm ~ 0.6 μm) で形成し、擬スピンバルブ膜セル材料の上に熱処理高分子膜で形成した絶縁層 (0.6 μm ~ 0.8 μm) を介してビット導電線及びデジット導電線を順次マトリックス状に形成する。このようにして作成した具体的な擬スピンバルブ膜セル材料を用いて形成した磁気連想メモリでは、7 ~ 10 mA の電流をビット導電線とデジット導電線に流すことにより、ハード磁性層の記録情報を反映した両極性の電圧出力が得られることが確認された。また転写の際に

も7～10mAの電流を電流をビット導電線に流せばソフト磁性層の磁化方向を反転できることが確認された。

【産業上の利用可能性】

【0023】

画像認識技術やロボティクス技術等の分野では連想記憶機能が渴望されているが、実際の応用の場においては多種多様な認識機能が必要とされ、かつバッテリーによる駆動が想定されているため、連想メモリの大容量・低消費電力化が大きな課題とされている。本発明の磁気連想メモリは、従来の連想メモリには無い不揮発特性と高集積化特性を実現できるメモリである。したがって、記憶保持に電力を必要としないため、必要とするときだけ電源を供給し（ノーマリー・オフ機能）、かつ電源を入れて瞬時に起動させる（インストール・オン機能）ことが可能となり、大幅な動作消費電力低減効果が期待できる。また、電流磁界の並列印加特性を利用することにより、従来の連想メモリに比べて大幅な並列演算数の向上が見込めることから、大容量データ間の比較・連想を必要とする諸分野への貢献は大きいと考えられる。

10

【図面の簡単な説明】

【0024】

【図1】本実施の形態の磁気連想メモリで用いる擬スピバルブ膜セルの構成を説明するために用いる斜視図である。

【図2】本実施の形態の磁気連想メモリの書き込みに用いる導電性マトリックスと記憶セルとの関係を説明するために用いる斜視図である。

20

【図3】本実施の形態の磁気連想メモリへの構成を説明するために用いる斜視図である。

【図4】本実施の形態の磁気連想メモリからのデータの読み出し方法を説明するために用いる図である。

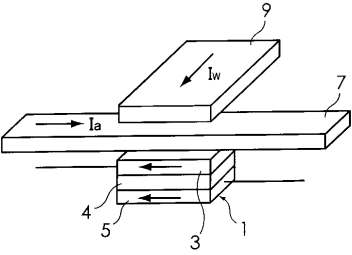
【符号の説明】

【0025】

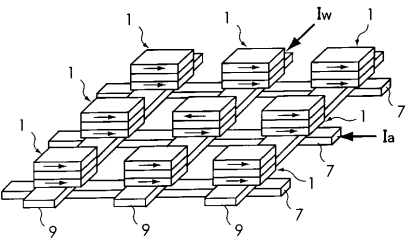
- 1 記憶セル
- 3 ソフト磁性層
- 4 非磁性層
- 5 ハード磁性層
- 7 デジット導電線
- 9 ビット導電線
- 11A～11C 検出用導電線（情報読み出し出力線）

30

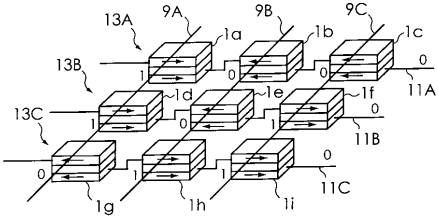
【図 1】



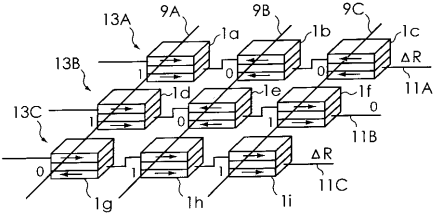
【図 2】



【図 3】



【図 4】



フロントページの続き

(56)参考文献 特公昭44-023675 (JP, B1)

(58)調査した分野(Int.Cl., DB名)

G11C 11/14-11/15

JSTPlus/JST7580 (JDreamII)