

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
【部門区分】第 7 部門第 2 区分  
【発行日】令和 6 年 9 月 30 日(2024.9.30)

【公開番号】特開 2023-169593(P2023-169593A)  
【公開日】令和 5 年 11 月 30 日(2023.11.30)  
【年通号数】公開公報(特許)2023-225  
【出願番号】特願 2022-80809(P2022-80809)  
【国際特許分類】

H 0 1 L 21/336(2006.01)  
H 0 1 L 29/78(2006.01)  
H 0 1 L 29/739(2006.01)  
H 0 1 L 29/06(2006.01)  
H 0 1 L 21/28(2006.01)  
H 0 1 L 29/41(2006.01)  
H 0 1 L 29/417(2006.01)  
H 0 1 L 29/423(2006.01)  
H 0 1 L 21/265(2006.01)

10

【F I】

H 0 1 L 29/78 6 5 8 F  
H 0 1 L 29/78 6 5 2 Q  
H 0 1 L 29/78 6 5 2 M  
H 0 1 L 29/78 6 5 2 D  
H 0 1 L 29/78 6 5 2 J  
H 0 1 L 29/78 6 5 5 G  
H 0 1 L 29/78 6 5 5 F  
H 0 1 L 29/78 6 5 5 B  
H 0 1 L 29/78 6 5 7 A  
H 0 1 L 29/78 6 5 3 C  
H 0 1 L 29/78 6 5 2 K  
H 0 1 L 29/06 3 0 1 V  
H 0 1 L 29/06 3 0 1 G  
H 0 1 L 21/28 E  
H 0 1 L 29/44 S  
H 0 1 L 29/50 B  
H 0 1 L 29/58 G  
H 0 1 L 21/265 R

20

30

【手続補正書】

【提出日】令和 6 年 9 月 19 日(2024.9.19)

40

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

(a) 第 1 主面、および、前記第 1 主面とは反対側の第 2 主面を有する半導体基板に、第 1 幅を有する第 1 トレンチと、前記第 1 幅よりも広い第 2 幅を有する第 2 トレンチとを形成する工程と、

50

(b) 前記第 1 トレンチと前記第 2 トレンチとのそれぞれに、第 1 導電膜と第 2 導電膜とを順に積層して埋め込み、それぞれ、第 1 トレンチ電極と、第 2 トレンチ電極とを形成する工程と、

(c) 前記第 1 主面上に層間絶縁膜を形成する工程と、

(d) 前記層間絶縁膜を貫通し、かつ、前記第 1 トレンチ電極の一部と前記第 1 主面の一部とを露出する第 1 コンタクト開口と、前記層間絶縁膜を貫通し、かつ、前記第 2 トレンチ電極を露出する第 2 コンタクト開口と、を形成する工程と、

(e) 露出した前記第 1 トレンチ電極の上面と、前記第 1 主面の一部と、前記第 2 トレンチ電極の上面とに、エッチング処理を施す工程と、

(f) 前記第 1 コンタクト開口、および、前記第 2 コンタクト開口にコンタクト部材を埋め込む工程と、

を有し、

前記 (e) 工程は、

(e1) 前記第 1 コンタクト開口内の前記第 1 トレンチ電極の上面と、前記第 2 コンタクト開口内の前記第 2 トレンチ電極の上面および前記第 1 主面の一部と、のそれぞれを前記半導体基板の厚さ方向に後退させる工程と、

(e2) 前記 (e1) 工程後、前記第 1 コンタクト開口内と、前記第 2 コンタクト開口内とに残された残渣を除去する工程とを備えた、半導体装置の製造方法。

【請求項 2】

前記 (e2) 工程では、前記残渣の除去は、 $CF_4$  を含むガスを使用した等方性ドライエッチングにより行われる、請求項 1 記載の半導体装置の製造方法。

【請求項 3】

前記 (b) 工程において、前記第 1 導電膜と前記第 2 導電膜との間には、自然酸化膜が形成され、前記 (e2) 工程において除去される前記残渣は、前記自然酸化膜の一部である、請求項 1 記載の半導体装置の製造方法。

【請求項 4】

前記 (d) 工程において、前記第 1 コンタクト開口は、平面視で、前記第 1 トレンチ電極の一部と前記第 1 主面の一部との間を跨ぐように形成される、請求項 1 記載の半導体装置の製造方法。

【請求項 5】

前記半導体基板は第 1 導電型であり、

(g) 前記 (c) 工程の前に、前記第 1 主面に、前記第 1 トレンチに接する、第 1 の導電型と反対の第 2 の導電型の第 1 不純物領域を形成する工程をさらに有し、

前記 (d) 工程において、前記半導体基板の前記第 1 主面の一部は、前記第 1 不純物領域に含まれる、請求項 1 記載の半導体装置の製造方法。

【請求項 6】

(b1) 前記 (b) 工程において、前記第 1 導電膜と前記第 2 導電膜とを順に積層する途中に、エッチバック処理を施す工程をさらに有する、請求項 1 記載の半導体装置の製造方法。

【請求項 7】

前記第 1 導電膜と前記第 2 導電膜とは、ポリシリコン膜である、請求項 1 記載の半導体装置の製造方法。

【請求項 8】

前記 (b) 工程では、前記第 1 トレンチ電極は、第 1 絶縁膜を介して前記第 1 トレンチに埋め込まれ、

前記 (e) 工程では、前記第 1 コンタクト開口の底部に露出する前記第 1 絶縁膜の上面が後退される、請求項 1 記載の半導体装置の製造方法。

【請求項 9】

前記 (d) 工程では、前記第 1 コンタクト開口と前記第 2 コンタクト開口とは同時に形成される、請求項 1 記載の半導体装置の製造方法。

10

20

30

40

50

## 【請求項 10】

前記 (a) 工程では、前記第 1 幅を有し、前記半導体基板の前記第 1 主面の一部と接し、前記第 1 トレンチとは前記第 1 主面の一部を介在させて離間する、第 3 トレンチがさらに形成され、

前記 (b) 工程では、前記第 3 トレンチに、前記第 1 導電膜と前記第 2 導電膜とを順に積層して埋め込み、第 3 トレンチ電極がさらに形成される、請求項 1 記載の半導体装置の製造方法。

## 【請求項 11】

前記 (a) 工程では、

前記第 1 幅を有し、前記半導体基板の前記第 1 主面の一部と接し、前記第 1 トレンチとは前記第 1 主面の一部を介在させて離間する第 4 トレンチと、

前記第 1 幅を有し、互いに離間する第 5 トレンチおよび第 6 トレンチとが、さらに形成され、

前記 (b) 工程では、前記第 4 トレンチ、前記第 5 トレンチおよび前記第 6 トレンチに、前記第 1 導電膜と前記第 2 導電膜とを順に積層して埋め込み、第 4 トレンチ電極、第 5 トレンチ電極および第 6 トレンチ電極が、それぞれさらに形成され、

前記 (d) 工程では、前記層間絶縁膜を貫通し、前記第 5 トレンチ電極と前記第 6 トレンチ電極との間に位置する前記半導体基板の前記第 1 主面の一部を露出する第 3 コンタクト開口がさらに形成され、

前記 (f) 工程では、前記コンタクト部材が前記第 3 コンタクト開口に埋め込まれ、

前記 (e 1) 工程では、前記第 3 コンタクト開口内の前記第 1 主面の一部が後退される、請求項 1 記載の半導体装置の製造方法。

## 【請求項 12】

前記 (d) 工程では、前記第 1 コンタクト開口と前記第 2 コンタクト開口と前記第 3 コンタクト開口とは同時に形成される、請求項 11 記載の半導体装置の製造方法。

## 【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正の内容】

【0019】

トレンチゲート電極 TGE は、トレンチ TRC (第 3 トレンチ) 内に絶縁膜 GIF を介在させて形成されている。トレンチエミッタ電極 TEE は、トレンチ TRC (第 1 トレンチ) 内に絶縁膜 EIF (第 1 絶縁膜) を介在させて形成されている。トレンチ TRC は、N 型領域 NSR (ドリフト層) を有する半導体基板 SUB の第 1 主面から第 2 主面に向かって形成されている。

## 【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0022

【補正方法】変更

【補正の内容】

【0022】

トレンチゲート電極 TGE、トレンチエミッタ電極 TEE およびソース拡散層 SDR 等を覆うように、層間絶縁膜 CIL が形成されている。層間絶縁膜 CIL を貫通して、トレンチエミッタ電極 TEE、ベース拡散層 BDR (P+層 PPR) およびソース拡散層 SDR 等に接触するように、共通コンタクト部材 CCN (コンタクト部材) が形成されている。共通コンタクト部材 CCN は、バリアメタル膜 BME とタングステンプラグ WPG とを含む。

## 【手続補正 4】

【補正対象書類名】明細書

10

20

30

40

50

【補正対象項目名】 0 0 2 7

【補正方法】 変更

【補正の内容】

【 0 0 2 7 】

層間絶縁膜 C I L を貫通して、トレンチゲート引き出し電極 T G I における第 2 部 T G W に接触するように、ゲート引き出しコンタクト部材 G C N ( コンタクト部材 ) が形成されている。ゲート引き出しコンタクト部材 G C N は、バリアメタル膜 B M E とタングステンブラグ W P G とを含む。層間絶縁膜 C I L の表面 ( 上面 ) に接触するように、ゲート引き出し配線 M G I が形成されている。ゲート引き出しコンタクト部材 G C N は、ゲート引き出し配線 M G I に電氣的に接続されている。ゲート引き出し配線 M G I は、たとえば、アルミニウム膜等から形成されている。

10

【手続補正 5】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 4 2

【補正方法】 変更

【補正の内容】

【 0 0 4 2 】

これにより、トレンチエミッタ電極 T E E とトレンチゲート電極 T G E との間に位置する半導体基板 S U B の領域に、ソース拡散層 S D R とベース拡散層 B D R とが形成される。ソース拡散層 S D R は、第 1 主面から所定の深さにわたり形成される。ベース拡散層 B D R は、ベース拡散層 B D R の底からさらに深い位置にわたり形成される。その後、シリコン酸化膜 S O F 2 が除去される。

20

【手続補正 6】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 4 4

【補正方法】 変更

【補正の内容】

【 0 0 4 4 】

次に、図 1 5 に示すように、フォトリジストパターン P H R 2 をエッチングマスクとして、層間絶縁膜 C I L にエッチング処理が施される。このエッチング処理によって、コンタクト開口部 C H 1 ( 第 1 コンタクト開口 )、コンタクト開口部 C H 2 ( 第 2 コンタクト開口 ) およびコンタクト開口部 C H 3 が、同時に形成される。

30

【手続補正 7】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 4 8

【補正方法】 変更

【補正の内容】

【 0 0 4 8 】

次に、図 1 6 に示すように、コンタクト開口部 C H 1、コンタクト開口部 C H 2 およびコンタクト開口部 C H 3 のそれぞれの底に露出した部分に、異方性エッチング処理 ( エッチング処理 ) が施される。

40

【手続補正 8】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 5 2

【補正方法】 変更

【補正の内容】

【 0 0 5 2 】

次に、図 1 7 に示すように、コンタクト開口部 C H 1 およびコンタクト開口部 C H 2 のそれぞれの底に露出し、異方性エッチング処理が施された部分に対して、さらに、エッチング処理が施される。ここでは、エッチング処理として、C F 4 を含むガスをを用いた等

50

方性のドライエッチング処理が施される。この等方性のドライエッチング処理によって、コンタクト開口部 C H 2 の底では、残渣 R E S として露出した自然酸化膜 S S M が除去される。また、コンタクト開口部 C H 1 の底では、残渣 R E S が除去されて、リセス部 R C S が形成される。

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0 0 8 2

【補正方法】変更

【補正の内容】

【0 0 8 2】

10

一のトレンチエミッタ電極 T E E と他のトレンチエミッタ電極 T E E との間に位置する半導体基板 S U B の領域には、第 1 主面から所定の深さにわたり、P 型のベース拡散層 B D R が形成されている。ベース拡散層 B D R には、P 型の不純物濃度がより高い P + 層 P P R が形成されている。

【手続補正 1 0】

【補正対象書類名】明細書

【補正対象項目名】0 0 8 3

【補正方法】変更

【補正の内容】

【0 0 8 3】

20

一のトレンチゲート電極 T G E と他のトレンチゲート電極との間に位置する半導体基板 S U B の領域には、N + 型のソース拡散層 S D R が形成されている。そのソース拡散層 S D R の底からさらに所定の深さにわたり、P 型のベース拡散層 B D R が形成されている。

【手続補正 1 1】

【補正対象書類名】明細書

【補正対象項目名】0 0 8 9

【補正方法】変更

【補正の内容】

【0 0 8 9】

これにより、互いに隣り合う一のトレンチエミッタ電極 T E E と他のトレンチエミッタ電極 T E E との間に位置する半導体基板 S U B の領域（第 1 領域）に、ベース拡散層 B D R が形成される。また、互いに隣り合う一のトレンチゲート電極 T G E と他のトレンチゲート電極 T G E との間に位置する半導体基板 S U B の領域に、ベース拡散層 B D R とソース拡散層 S D R とが形成される。その後、シリコン酸化膜 S O F 2 が除去される。

30

【手続補正 1 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 9 0

【補正方法】変更

【補正の内容】

【0 0 9 0】

40

次に、半導体基板 S U B の第 1 主面を覆うように、層間絶縁膜 C I L が形成される（図 3 1 参照）。次に、所定の写真製版処理を施すことにより、層間絶縁膜 C I L にコンタクト開口部を形成するためのフォトレジストパターン P H R 2 が形成される。次に、図 3 1 に示すようように、フォトレジストパターン P H R 2 をエッチングマスクとして、層間絶縁膜 C I L にエッチング処理が施される。このエッチング処理によって、コンタクト開口部 C H 1（第 1 コンタクト開口）、コンタクト開口部 C H 2（第 2 コンタクト開口）、コンタクト開口部 C H 3 およびコンタクト開口部 C H 4（第 3 コンタクト開口）が、同時に形成される。

50