

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004 年 9 月 23 日 (23.09.2004)

PCT

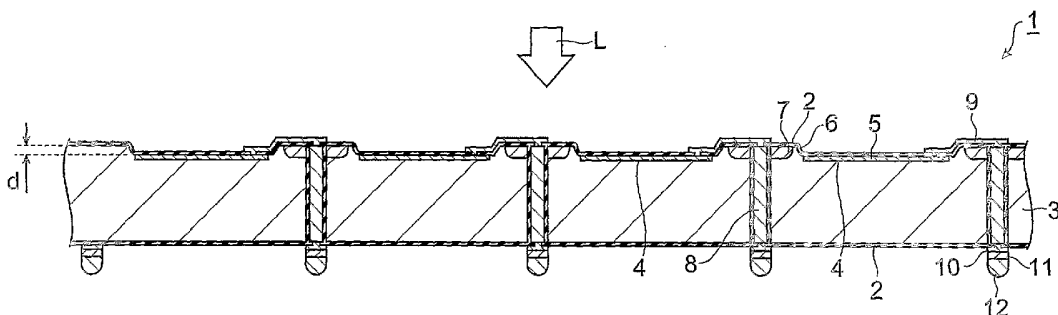
(10) 国際公開番号
WO 2004/082024 A1

- (51) 国際特許分類⁷: H01L 27/146, 23/12, 31/10, G01T 1/20 (74) 代理人: 長谷川 芳樹, 外 (HASEGAWA, Yoshiki et al.); 〒1040061 東京都中央区銀座一丁目10番6号 銀座ファーストビル 創英国際特許法律事務所 Tokyo (JP).
- (21) 国際出願番号: PCT/JP2004/003115
- (22) 国際出願日: 2004 年 3 月 10 日 (10.03.2004) (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2003-063708 2003 年 3 月 10 日 (10.03.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 浜松ホトニクス株式会社 (HAMAMATSU PHOTONICS K.K.) [JP/JP]; 〒4358558 静岡県浜松市市野町1126番地の1 Shizuoka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 柴山 勝己 (SHIBAYAMA, Katsumi) [JP/JP]; 〒4358558 静岡県浜松市市野町1126番地の1 浜松ホトニクス株式会社 内 Shizuoka (JP).
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告書

[続葉有]

(54) Title: PHOTODIODE ARRAY, METHOD FOR MANUFACTURING SAME, AND RADIATION DETECTOR

(54) 発明の名称: ホトダイオードアレイおよびその製造方法並びに放射線検出器



(57) Abstract: A photodiode array, a method for manufacturing the same, and a radiation detector are disclosed wherein noises attributed to damage in a photo-sensing portion which is given during mounting are prevented. A photodiode array (1) comprises an array of a plurality of photodiodes (4) formed on a surface of an n-type silicon substrate (3) upon which a light to be sensed is incident and through wirings (8) which respectively correspond to the photodiodes (4) and penetrate the substrate from the incidence surface to the back surface. The incidence surface of the photodiode array (1) is provided with recessed portions (6) which are dented with a certain depth when compared with other surface portions where no photodiode (4) is formed. The photodiodes (4) are respectively formed in these recessed portions (6).

(57) 要約: ホトダイオードアレイおよびその製造方法並びに放射線検出器において、実装時における光検出部のダメージによるノイズの発生を防止することを課題とする。n型シリコン基板(3)の被検出光の入射面側に、複数のホトダイオード4がアレイ状に形成され、かつ入射面側とその裏面側とを貫通する貫通配線(8)がホトダイオード(4)について形成されたホトダイオードアレイにおいて、その入射面側に、各ホトダイオード(4)の非形成領域よりも窪んだ所定の深さを有する凹部(6)を設け、その凹部(6)にホトダイオード(4)を設けてホトダイオードアレイ(1)とする。

WO 2004/082024 A1



2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明細書

ホトダイオードアレイおよびその製造方法並びに放射線検出器

技術分野

【０００１】 本発明は、ホトダイオードアレイおよびその製造方法並びに放射線検出器に関する。

背景技術

【０００２】 この種のホトダイオードアレイとして、従来から、光入射面側と裏面側とを接続する貫通配線（電極）により、ホトダイオードアレイからの出力信号を裏面側に電氣的に接続するタイプの表面入射型ホトダイオードアレイが知られている（例えば、日本国特許公開２００１－３１８１５５号公報参照）。この公報に開示されているホトダイオードアレイは、図１９に示すように光電変換部の本体となるホトダイオード１４４ a、１４４ b、１４４ c、・・・１４４ nが形成されている各々の拡散層１５１から信号を取り出す配線１５２がホトダイオードアレイ１４４の表面に形成され、その配線１５２がＳｉ配線基板１５３の表裏を貫通する貫通配線１５４に接続されるように延設されている。また、ホトダイオード１４４の裏面側には貫通配線１５４に接続したバンプ１５５が形成され、配線１５２、貫通配線１５４とＳｉ配線基板１５３との間がシリコン酸化膜の絶縁膜１５６ a、１５６ b、１５６ cによって絶縁されている。

発明の開示

【０００３】 ところで、上述のホトダイオードアレイ、例えばＣＴ用ホトダイオードアレイを実装するには、チップを吸着するコレットとして、平コレットと角錐コレットを使用することができるが、通常フリップチップボンディングを行う場合は平コレットが使用されている。ＣＴ用ホトダイオードアレイは、チップ面積が大きく（例えば、１辺２０mmの矩形状）、図１８Ｂに示すように、通常のマウンタで使用される角錐コレット１６１を使用すると、チップ１６２と角錐コレット１６１との隙間１６３により反り返りを生じ、この反り返りにより位置ず

れを生じて実装精度が低下するおそれがある。また、フリップチップボンディングの際には加熱や加圧が必要となるが、角錐コレット161では熱伝導の効率が良くなりしか、加えられる圧力によって、チップエッジに損傷がもたらされるおそれもあり、角錐コレット161は薄いチップには不向きである。このような理由からフリップチップボンディングを行う場合は、図18Aに示すように、チップ面に面接触する平コレット160でチップ162を吸着しつつ、そのチップ162にヒータブロック164から熱と圧力を加えている。

【0004】 しかしながら、平コレット160を使用すると、チップ162のチップ面全体が平コレット160に接触することになる。このチップ162において、平コレット160に接触するチップ面は、光検出部、すなわち、ホトダイオードアレイを構成する不純物拡散層が形成されている光入射面である。この光入射面となるチップ面全体が平コレット160に接触して加圧および加熱を受けると、光検出部自体が物理的なダメージ（損傷）を受けてしまう。そうすると、表面傷による外観不良や特性劣化（暗電流や雑音増加など）が光検出部にもたらされる。

【0005】 そこで、本発明は上記課題を解決し、実装時におけるホトダイオードアレイのダメージによる特性劣化を防止することが可能なホトダイオードアレイおよびその製造方法並びに放射線検出器を提供することを目的とする。

【0006】 上記課題を解決するため、本発明によるホトダイオードアレイは、被検出光の入射面側に、複数のホトダイオードがアレイ状に形成された半導体基板と、半導体基板の入射面側とその裏面側とを貫通し、ホトダイオードに電氣的に接続された貫通配線とを備え、半導体基板の入射面側に、所定の深さを有する凹部が形成され、その凹部にホトダイオードが形成されていることを特徴とする。

【0007】 このホトダイオードアレイは、ホトダイオードが形成された領域よりも形成されない領域が突出しているため、その形成されない領域により、形成された領域と実装時に使用される平コレットとの間に隙間が形成される。その

ため、形成された領域が平コレットに直に接触することなく、加圧や加熱によるストレスを受けることがない。

【0008】 また、上記ホットダイオードアレイは、上記凹部が複数形成され、その隣接する各凹部が互いに連通していることが好ましい。上記凹部がホットダイ
5 オード毎に分けて形成され、その隣接する各凹部が互いに連通し、かつその各凹部にホットダイオードが一つずつ形成されていてもよい。

【0009】 これらのホットダイオードアレイは隣接する各凹部が互いに連通しているため、入射面側に樹脂（例えばシンチレータパネルを取り付ける際の光学樹脂）を塗布したときに、その樹脂が各凹部に行き渡り、また各凹部内ではボイ
10 ドが発生し難くなる。

【0010】 また、上記ホットダイオードアレイは、半導体基板の前記入射面側に形成され、ホットダイオードと貫通配線とを電氣的に接続する電極配線を更に備え、所定の深さが電極配線の厚さよりも大きく設定されていることが好ましい。
15 このようにすると、ホットダイオードがその非形成領域により確実に保護されるようになる。

さらに、これらのホットダイオードアレイにおいて、半導体基板には、隣接する各ホットダイオードの間に、その各ホットダイオードを分離する不純物領域（分離層）が設けられているとよい。これらのホットダイオードアレイは、分離層により表面
20 リークが抑えられるために、隣接するホットダイオード同士が電氣的に確実に分離されている。

【0011】 そして、本発明は第1導電型の半導体からなる半導体基板に、半導体基板の両側表面を貫通する貫通配線を形成する第1工程と、半導体基板の片側表面に、周囲の領域よりも窪んだ凹部を所定の領域に形成する第2工程と、凹部に不純物を添加して複数の第2導電型の不純物拡散層を形成し、各不純物拡散層と半導体基板とによる複数のホットダイオードをアレイ状に配列して設ける第3
25 工程とを備えるホットダイオードアレイの製造方法を提供する。

【0012】 このホトダイオードアレイの製造方法によれば、半導体基板の片側表面に、周囲の領域よりも窪んだ凹部が形成され、その凹部に、複数のホトダイオードがアレイ状に配列されたホトダイオードアレイが得られる。

5 【0013】 上記ホトダイオードアレイの製造方法において、上記第1工程は、半導体基板に複数の穴部を形成する工程と、その各穴部を含む半導体基板の少なくとも片側表面に導電性被膜を形成する工程と、半導体基板を研磨して導電性被膜を除去する工程を備えるようにすることができる。

10 【0014】 これらのホトダイオードアレイの製造方法は、上記第1工程よりも後に、隣接する不純物を添加する領域の間に別の不純物を添加して第1導電型の不純物領域を設ける工程を更に備えるようにすることができる。この製造方法によれば、隣接する各ホトダイオードが確実に分離されたホトダイオードアレイが得られる。

15 【0015】 さらに、この発明は、上記いずれかのホトダイオードアレイと、ホトダイオードアレイの被検出光の入射面側に取り付けられ、入射した放射線により発光するシンチレータパネルとを備える放射線検出器を提供する。

【0016】 また、上記いずれかの製造方法で製造されたホトダイオードアレイと、ホトダイオードアレイの上記凹部の形成された側に取り付けられ、入射した放射線により発光するシンチレータパネルとを備える放射線検出器を提供する。

20 【0017】 これらの放射線検出器は、上記ホトダイオードアレイを備えているため、その光入射面側に形成されたホトダイオードが、非形成領域の存在により、実装時における加圧や加熱によるダメージを受けることなく保護され、これらによるノイズや暗電流増加などによる特性劣化を防止できる。

図面の簡単な説明

25 【0018】 図1は、実施形態に係るホトダイオードアレイの要部を拡大して模式的に示す断面図である。

【0019】 図2は、ホトダイオードアレイを構成する半導体チップの側面図

およびその要部を拡大して示す断面図である。

【0020】 図3は、実施形態のホトダイオードアレイの製造工程の途中の過程を示す要部拡大断面図である。

【0021】 図4は、図3の後続の工程を示す要部拡大断面図である。

5 【0022】 図5は、図4の後続の工程を示す要部拡大断面図である。

【0023】 図6は、図5の後続の工程を示す要部拡大断面図である。

【0024】 図7は、図6の後続の工程を示す要部拡大断面図である。

【0025】 図8は、図7の後続の工程を示す要部拡大断面図である。

【0026】 図9は、図8の後続の工程を示す要部拡大断面図である。

10 【0027】 図10は、図9の後続の工程を示す要部拡大断面図である。

【0028】 図11は、図10の後続の工程を示す要部拡大断面図である。

【0029】 図12は、実施形態に係る別のホトダイオードアレイの要部を拡大して模式的に示す断面図である。

15 【0030】 図13は、実施形態に係るさらに別のホトダイオードアレイの要部を拡大して模式的に示す断面図である。

【0031】 図14は、実施形態に係るさらにまた別のホトダイオードアレイの要部を拡大して模式的に示す断面図である。

【0032】 図15は、実施形態に係るホトダイオードアレイを有する放射線検出器の要部を拡大して模式的に示す断面図である。

20 【0033】 図16Aは、実施形態に係るホトダイオードアレイを模式的に示す平面図で、非形成領域を連続した十字交差状の壁部として設けた場合である。

【0034】 図16Bは、実施形態に係るホトダイオードアレイを模式的に示す平面図で、非形成領域をその辻部以外の部分が断続的につながる壁部として設けた場合である。

25 【0035】 図16Cは、実施形態に係るホトダイオードアレイを模式的に示す平面図で、辻部の部分が十字状につながった壁部として設けた場合である。

【0036】 図17Aは、実施形態に係るホトダイオードアレイを模式的に示す別の平面図で、形成領域全体を取り囲める位置に縁取りした壁部を設けた場合である。

【0037】 図17Bは、図17Aの一部欠落した壁部として設けた場合である。

【0038】 図17Cは、図16Aと図17Aの壁部をともに設けた場合である。

【0039】 図18Aは、半導体チップをコレットにより吸着した状態を模式的に示し、平コレットにより吸着した状態を示す断面図である。

【0040】 図18Bは、半導体チップをコレットにより吸着した状態を模式的に示し、角錐コレットにより吸着した状態を示す断面図である。

【0041】 図19は、従来技術のホトダイオードアレイを示す断面図である。
発明を実施するための最良の形態

【0042】 以下、本発明の実施の形態について説明する。なお、同一要素には同一符号を用い、重複する説明は省略する。

【0043】 図1は、本発明の実施形態に係るホトダイオードアレイ1を模式的に示す断面図である。なお、以下の説明においては、光Lの入射面を表面とし、その反対側の面を裏面する。以下の各図においては、図示の都合上、寸法が適宜変更されている。

【0044】 ホトダイオードアレイ1は、pn接合による複数のホトダイオード4が縦横に規則正しいアレイ状に2次元配列されて、その一つ一つのホトダイオード4がホトダイオードアレイ1の画素としての機能を有し、全体で一つの光検出部を構成している。

【0045】 ホトダイオードアレイ1は厚さが150～500 μm （好ましくは400 μm ）程度で、不純物濃度が $1 \times 10^{12} \sim 10^{15} / \text{cm}^3$ 程度のn型（第1導電型）シリコン基板3を有している。n型シリコン基板3の表面および裏面は、

厚さ $0.05 \sim 1 \mu\text{m}$ （好ましくは $0.1 \mu\text{m}$ ）程度の SiO_2 からなるパッシベーション膜2が形成されている。また、ホットダイオードアレイ1はその表面側において、凹部6がホットダイオード4毎に分けて複数形成されている。

【0046】 各凹部6は、例えば、 $1 \text{ mm} \times 1 \text{ mm}$ の大きさの矩形状に窪んで形成され、所定の深さを有している。それぞれの底部には、不純物濃度が $1 \times 10^{15} \sim 10^{20} / \text{cm}^3$ 程度で、膜厚が $0.05 \sim 20 \mu\text{m}$ 程度（好ましくは $0.2 \mu\text{m}$ ）のp型（第2導電型）不純物拡散層5が1つつつ配置されている。このp型不純物拡散層5とn型シリコン基板3とによるpn接合が縦横の規則正しいアレイ状に配列され、そのそれぞれがホットダイオード4を構成している。

【0047】 そして、各p型不純物拡散層5の存在する領域がホットダイオード4の形成されている領域（形成領域）で、それ以外の領域がホットダイオードの形成されない非形成領域となっていて、両者の段差、すなわち、凹部6の深さdは後述する電極配線9の膜厚よりも大きく（例えば $0.05 \sim 30 \mu\text{m}$ 、好ましくは $10 \mu\text{m}$ 程度）設定されている。

【0048】 また、ホットダイオードアレイ1は、ホットダイオード4それぞれについて、貫通配線8を有している。各貫通配線8はn型シリコン基板3の表面側と裏面側を貫通して直径 $10 \mu\text{m} \sim 100 \mu\text{m}$ 程度（好ましくは $50 \mu\text{m}$ 程度）に形成されていて、リンの濃度が $1 \times 10^{15} \sim 10^{20} / \text{cm}^3$ 程度のポリシリコンからなり、その表面側はアルミニウムからなる電極配線9（膜厚は $1 \mu\text{m}$ 程度）を介してp型不純物拡散層5に電氣的に接続され、裏面側は同じくアルミニウムからなる電極パッド10（膜厚は $0.05 \mu\text{m} \sim 5 \mu\text{m}$ 、好ましくは $1 \mu\text{m}$ 程度）が電氣的に接続されている。また、その各電極パッド10に、Ni-Auからなるアンダーバンプメタル（UBM）11を介して半田のバンプ電極12が接続されている。各貫通配線8はホットダイオード4の形成されない非形成領域に設けているが、それ以外の部分に設けてもよい。

【0049】 さらに、図示したホットダイオードアレイ1は、p型不純物拡散層

5 同士の間、すなわち、隣接するホットダイオード4, 4の間に、n⁺型不純物領域（分離層）7を深さ0. 5～6μm程度で設けている。このn⁺型不純物領域（分離層）7は、隣接するホットダイオード4, 4を電氣的に分離する機能を有するもので、これを設けることにより、隣接するホットダイオード4, 4が電氣的に確実に分離され、ホットダイオード4同士のクロストークを低減することができる。しかし、ホットダイオードアレイ1はこのn⁺型不純物領域7を設けなくても実用上十分許容し得る程度の光検出特性を有している。

【0050】 図2は、ホットダイオードアレイ1を構成する半導体チップ30の側面図およびその要部を拡大して示す断面図である。図2に示すように、半導体チップ30は幅W1が22. 4mm程度で、厚さDが約0. 3mmの極めて薄い板状であり、上述のホットダイオード4を多数有し（例えば16×16個の2次元配置）、隣接する画素間のピッチW2が1. 4mm程度の大面积（例えば、22. 4mm×22. 4mm程度）のチップである。

【0051】 そして、以上のように構成されたホットダイオードアレイ1は表面側から光Lが入射すると、その被検出光Lが各p型不純物拡散層5に入射し、その入射光に応じたキャリアを各ホットダイオード4が生成する。生成されたキャリアによる光電流は各p型不純物拡散層5に接続された電極配線9および貫通配線8を介して、更に裏面側の各電極パッド10とUBM11を介してバンプ電極12から取り出される。このバンプ電極12からの出力によって、入射光の検出が行われる。

【0052】 上述のとおり、ホットダイオードアレイ1は、ホットダイオード4それぞれが各凹部6の底部に配置されているため、各ホットダイオード4の形成領域よりも、その周囲の領域（非形成領域）が最大で深さdに対応する大きさで突出している。そのため、ホットダイオードアレイ1は、半導体チップ30を平コレットに吸着してフリップチップボンディングを行う場合は、その非形成領域が平コレットに接触して、光検出部を構成するホットダイオード4の形成領域と平コレット

トとの間に隙間を確保するように機能するため、その形成領域は非形成領域により保護され、平コレットに直接接触することはない。したがって、ホットダイオードアレイ 1 は光検出部が加圧によるストレスや加熱によるストレスを直接受けないので、光検出部自体が物理的なダメージ（損傷）を受けることもなく、そのようなダメージに起因するノイズや暗電流などの発生を抑制することができる。よって、ホットダイオードアレイ 1 は高精度な（S/N比が高い）光検出を行うことができる。

【0053】 また、後述するように、フリップチップボンディング以外、例えばホトダイオードアレイ1をシンチレータに一体化してCT用センサとする場合にも、シンチレータが直接光検出部に接触することがないから、シンチレータの取り付け時におけるダメージも回避することができる。

【0054】 上述の凹部6は、ホトダイオード4毎に分けて形成されているが、このようにするためには、n型シリコン基板3の表面において、例えば、図16Aに示すように、ホトダイオードの非形成領域を、形成領域に対して段差を有する連続した壁部13aが縦横に複数配置され、かつ十字状に交差するようにして形成すればよい。また、図16Bに示すように非形成領域をその辻部13b以外の部分に壁部13cを断続的に配置して形成してもよく、図16Cに示すように、辻部13bに十字状壁部13dを配置して形成してもよい。さらに、図示はしないが、凹部6は大きく左右2つに分ける等して、複数の領域に分けて形成し、それぞれの凹部にホトダイオード4を1または2以上形成してもよい。

【0055】 このようにして凹部6を複数形成する場合、隣接する各凹部6は互いに非形成領域により完全に仕切られることなく連通しているとよい。そのためには、例えば非形成領域を、上述の壁部13c、十字状壁部13dを断続的に配置して形成すればよい。

【0056】 また、隣接する各凹部6を連通させる代わりに、n型シリコン基板3の表面側に、例えば、図17Aに示すように、ホトダイオード4の形成領域

全体を取り囲める位置に縁取りした枠状壁部 13 e を設けて、その内側全体が凹部 6 となるようにしてもよい。この枠状壁部 13 e の代わりに、図 17 B に示す一部欠落した枠状壁部 13 f を設けてもよい。これらの場合は、凹部 6 が互いに非形成領域により仕切られることなく形成される。

5 【0057】 一方、非形成領域は必ずしもそのすべてが凹部 6 よりも膜厚の厚い部分に設けられていることを要せず、その一部が、図 17 A, 図 17 B に示すように、凹部 6 に設けられていてもよい（枠状壁部 13 e、13 f のみが表面からみた高さの高い部分に形成され、その他は凹部 6 に形成されている）。しかし、ホトダイオード 4 は、そのすべてが凹部 6 に設けられていなければならない。

10 【0058】 上述のように、壁部を断続的に配置して非形成領域を形成し、隣接する凹部 6 が互いに仕切られることなく連通するようにすると、隣接する壁部同士の隙間が樹脂（例えば、後述のシンチレータパネル 31 を接着して放射線検出器 40 を設ける際の光学樹脂 35）の逃げ道として機能する。したがって、n 型シリコン基板 3 の表面側に樹脂を塗布したときに、凹部 6 内にボイド（気泡）
15 が発生し難くなり（ボイドが少なくなる）、その塗布した樹脂を各凹部 6 に偏りなく行き渡らせて均一に充填することができる。

【0059】 なお、図 17 C に示すように、壁部 13 a と枠状壁部 13 e をともに設けることもできるが、この場合は、各凹部 6 が非形成領域により完全に仕切られることとなる。

20 【0060】 ところで、上述したホトダイオードアレイ 1 は次のように構成されていてもよい。例えば、図 12 に示すように孔部 15 の側壁にもリンを拡散させ、n⁺型不純物領域 7 を貫通配線 8 の周囲に設けてもよい。こうすると、孔部 15（穴部 14）を形成した際のダメージ層からの不要なキャリアをトラップすることができ、暗電流を抑制することができる。この場合の添加するリンの濃度は、
25 $1 \times 10^{15} \sim 10^{20} / \text{cm}^3$ 程度、n⁺型不純物領域 7 の厚さ（深さ）は、0.1 ~ 5 μm 程度にするとよい。

【0061】 また図13に示すように、孔部15内のシリコン酸化膜20の上に膜厚が0.1～2 μ m程度のシリコン窒化膜24を設けてもよい。こうすると、n型シリコン基板3と貫通配線8との絶縁を確実にして動作不良を低減することができる。

5 【0062】 さらに、裏面側にもリンをドーピングして拡散させ、図14に示すように、n⁺型不純物領域7を設けてもよい。この場合は、裏面からカソード電極16をとることができる。こうすると、カソードのための貫通配線を設ける必要がなくなるのでダメージの低減につながり、暗電流の低減、不良率の低減につながる。もちろん、必要に応じては表面に形成されているn⁺型不純物領域7から貫通配線を設けてカソードとしての電極を裏面側に出しても構わない。

10 【0063】 次に、本実施形態に係るホトダイオードアレイ1の製造方法について、図3～図11に基づいて説明する。

【0064】 まず、厚さ150～500 μ m（好ましくは400 μ m）程度のn型シリコン基板3を準備する。続いて、図3に示すように、ICP-RIEにより、n型シリコン基板3の片面（以下この面が表面で、反対側の面が裏面となる）側に、直径10 μ m～100 μ m（好ましくは50 μ m）程度の貫通していない穴部14を、n型シリコン基板3の厚さに応じた深さ（例えば100～350 μ m程度）でホトダイオード4に対応して複数形成した上で、基板の表面および裏面に熱酸化を施し、シリコン酸化膜（SiO₂）20を形成する。各穴部14には、後に貫通配線8が形成される。シリコン酸化膜（SiO₂）20は後述の貫通配線8とn型シリコン基板3との電氣的絶縁を実現するものとなる。

20 【0065】 次に、図4に示すように、不純物としてリンを添加した導電性被膜として、ポリシリコン膜21を基板の表面と裏面あるいは表面のみに形成すると同時に、穴部14をその不純物を添加して低抵抗化したポリシリコンにより穴埋めする。続いて、図5に示すように、基板の表面および裏面を研磨して、表面と裏面に形成されたポリシリコン膜21を除去するとともに、表面と裏面から穴

部 1 4 に埋めたポリシリコンを露出させ、両側表面を貫通する孔部 1 5 とした上で前述の埋めたポリシリコンを貫通配線 8 となし、再度、基板の表面および裏面に熱酸化を施し、シリコン酸化膜 2 2 を形成する。このシリコン酸化膜 2 2 は後続の工程において n^+ 熱拡散のマスクとして利用される。

- 5 【0066】 そして、 n 型シリコン基板 3 の表面側のシリコン酸化膜 2 2 について、所定のホトマスクを用いたパターニングを行い、 n^+ 型不純物領域 7 を設けようとする領域のみ開口し、その開口された部分（開口部）からリンを拡散させて n^+ 型不純物領域 7 を設ける（ n^+ 型不純物領域 7 を設けない場合はこの工程（不純物領域形成工程）を省略してもよい）。その後再び基板の表面および裏面に熱酸化
- 10 化を施してシリコン酸化膜 2 3 を形成する（図 6 参照）。このシリコン酸化膜 2 3 は後続の工程において、 p 型不純物拡散層 5 を形成する際のマスクとして利用される。

- 【0067】 続いて、 n 型シリコン基板 3 の表面および裏面に、LP-CVD（またはプラズマ CVD）によりシリコン窒化膜（SiN）2 4 を形成した上で、
- 15 図 7 に示すように、所定のホトマスクを用いたパターニングを行い、各凹部 6 に対応する部分からシリコン窒化膜 2 4 とシリコン酸化膜 2 3 を除去して、各凹部 6 を形成しない部分にのみシリコン窒化膜 2 4 とシリコン酸化膜 2 3 を残す。この工程で、シリコン窒化膜 2 4 とシリコン酸化膜 2 3 の残される領域を適宜変更することにより、非形成領域を上述した種々のパターンで形成することができる。

- 20 【0068】 そして、水酸化カリウム溶液（KOH）や TMAH 等のシリコンエッチング液を用い、残されたシリコン窒化膜（SiN）2 4 とシリコン酸化膜 2 3 をマスクに用いて、 n 型シリコン基板 3 を対象とする異方性エッチングを行い、熱酸化を施した後に残されたシリコン窒化膜（SiN）2 4 を除去する。この工程を経ることにより、シリコン窒化膜（SiN）2 4（およびシリコン酸化
- 25 膜 2 3）に被覆されていなかった部分が周囲の領域よりも窪んで上述の凹部 6 が形成される。前述の熱酸化によりシリコン酸化膜 2 3 と凹部 6 に形成されたシリ

コン酸化膜はつながり、シリコン酸化膜 25 を形成する (図 8 参照)。なお、このパッシベーション膜 2 は、各 p 型不純物拡散層 5 の上において反射防止膜の効果もあり、厚みを変えることにより所望の波長に対して高い光検出感度を得ることができる。

5 【0069】 次に、シリコン酸化膜 25 について、所定のホトマスクを用いたパターニングを行い、各凹部 6 の底部の、各 p 型不純物拡散層 5 を形成しようとする領域のみ開口する。そして、その開口部からボロンを拡散させ、p 型不純物拡散層 5 を縦横のアレイ状に 2 次元配列で形成する。その後再び基板の表面および裏面に熱酸化を施してシリコン酸化膜 26 を形成する (図 9 参照)。このシリコン酸化膜 26 がパッシベーション膜 2 となる。なお、このパッシベーション膜 2 は、各 p 型不純物拡散層 5 の上において反射防止膜の効果もあり、厚みを変えることにより所望の波長に対して高い光検出感度を得ることができる。これにより、各 p 型不純物拡散層 5 と n 型シリコン基板 3 の p n 接合によるホトダイオード 4 が凹部 6 の底部に縦横のアレイ状に 2 次元配列で形成され、このホトダイオード 4 が画素に対応する部分となる。

15 【0070】 さらに、ホトエッチング技術により、各貫通配線 8 が形成されている領域にコンタクトホールを形成する。続いて、表面および裏面それぞれについてアルミニウム金属膜を全面に形成した上で、所定のホトマスクを用いてパターニングを行い、ホトエッチング技術により、その金属膜の不要な部分を除去し、表面側に電極配線 9、裏面側に電極パッド 10 をそれぞれ形成する (図 10 参照)。

20 【0071】 続いて各電極パッド 10 にバンプ電極 12 を設けるが、そのバンプ電極 12 として半田を用いる場合、半田はアルミニウムに対する濡れ性が悪いので、各電極パッド 10 とバンプ電極 12 を仲介するための UBM 11 を各電極パッド 10 に形成し、その UBM 11 に重ねてバンプ電極 12 を形成する。以上の工程を経ることにより、実装時におけるダメージに起因するノイズが発生せず、高精度な光検出を行えるホトダイオードアレイ 1 を製造することができる。

【0072】 この場合、UBM11は、無電解メッキにより、Ni-Auを用いて形成するが、リフトオフ法により、Ti-Pt-AuやCr-Auを用いて形成してもよい。無電解メッキによりUBM11を形成する場合は、UBM11を形成したい部分、すなわち各電極パッド10のみが露出するように絶縁膜で表面と裏面を保護してメッキを行う必要がある。実施例では、表面に電極配線9が露出しているため、メッキの際に表面にレジストやプラズマCVDなどによるSiO₂やSiNを形成すれば良い。SiO₂やSiNを用いる場合には、ホットダイオードの光学特性に影響がないと判断されるならば除去せずに残しても構わない。これにより表面にある電極配線9を保護するとともに、更にホットダイオードを保護することにより信頼性が向上する。また、バンプ電極12は半田ボール搭載法や印刷法で所定のUBM11に半田を形成し、リフロすることによって得られる。なお、バンプ電極12は半田に限られるものではなく、金バンプ、ニッケルバンプ、銅バンプでもよく、導電性フィラー等の金属を含む導電性樹脂バンプでもよい。

【0073】 次に、本発明の放射線検出器の実施形態について説明する。図15は、本実施形態に係る放射線検出器40の側断面図である。この放射線検出器40は、放射線を入射して、その放射線によって生じた光を光出射面31aから出射するシンチレータパネル31と、シンチレータパネル31から出射された光を光入射面から入射し、電気信号に変換する上述のホットダイオードアレイ1とを備えている。この放射線検出器40は、本発明に係るホットダイオードアレイ1を備えることを特徴としている。

【0074】 シンチレータパネル31はホットダイオードアレイ1の表面側（入射面側）に取り付けられているが、ホットダイオードアレイ1は、その表面側に上述した凹部6が設けられている。そのため、シンチレータパネル31の裏面、すなわち、光出射面31aはホットダイオードアレイ1の非形成領域に当接するが、直接ホットダイオード4の形成領域に接することはない。また、シンチレータパネ

ル 3 1 の光出射面 3 1 a と、凹部 6 との間には隙間が形成されるが、この隙間には光透過特性が劣化しないように配慮した屈折率を有する光学樹脂 3 5 が充填され、この光学樹脂 3 5 により、シンチレータパネル 3 1 から出射された光が効率よくホトダイオードアレイ 1 に入射するようになっている。この光学樹脂 3 5 は、
5 シンチレータパネル 3 1 から出射された光を透過する性質を有するエポキシ樹脂や、アクリル樹脂、ウレタン樹脂、シリコーン樹脂、フッ素樹脂等を用いることができ、これらを基材とした複合材料を用いてもよい。

【0075】 そして、ホトダイオードアレイ 1 を図示しない実装配線基板上にボンディングする際には平コレットで表面を吸着する。しかし、ホトダイオード
10 アレイ 1 の表面には、上述した凹部 6 が設けられているため、平コレットの吸着面が直接光検出部に接することではなく、またシンチレータパネル 3 1 を取り付けたことによってその光出射面 3 1 a がホトダイオード 4 の形成領域に直接接することもない。したがって、このようなホトダイオードアレイ 1 とシンチレータパネル 3 1 とを有する放射線検出器 4 0 は、実装時における光検出部のダメージによるノイズや暗電流などの発生を防止することができるから、光検出が精度よく
15 行われ、放射線の検出も精度良く行える。

産業上の利用可能性

【0076】 以上詳述したように本発明によれば、ホトダイオードアレイおよびその製造方法並びに放射線検出器において、実装時におけるホトダイオードの
20 ダメージによるノイズや暗電流などの発生を効果的に防止することができる。

請求の範囲

1. 被検出光の入射面側に、複数のホトダイオードがアレイ状に形成された半導体基板と、

5 前記半導体基板の前記入射面側とその裏面側とを貫通し、前記ホトダイオードに電氣的に接続された貫通配線とを備え、

前記半導体基板の入射面側に、所定の深さを有する凹部が形成され、該凹部に前記ホトダイオードが形成されている

ことを特徴とするホトダイオードアレイ。

10 2. 前記凹部が複数形成され、その隣接する各凹部が互いに連通していることを特徴とする請求項1記載のホトダイオードアレイ。

3. 前記凹部が前記ホトダイオード毎に分けて形成され、その隣接する各凹部が互いに連通し、かつ該各凹部に前記ホトダイオードが一つずつ形成されている

ことを特徴とする請求項1記載のホトダイオードアレイ。

15 4. 前記半導体基板の前記入射面側に形成され、前記ホトダイオードと前記貫通配線とを電氣的に接続する電極配線を更に備え、前記所定の深さが前記電極配線の厚さよりも大きく設定されている

ことを特徴とする請求項1～3のいずれか一項記載のホトダイオードアレイ。

20 5. 前記半導体基板には、隣接する前記各ホトダイオードの間にその各ホトダイオードを分離する不純物領域が設けられている

ことを特徴とする請求項1～4のいずれか一項記載のホトダイオードアレイ。

6. 第1導電型の半導体からなる半導体基板に、該半導体基板の両側表面を貫通する貫通配線を形成する第1工程と、

25 前記半導体基板の片側表面に、周囲の領域よりも窪んだ凹部を所定の領域に形成する第2工程と、

前記凹部に不純物を添加して複数の第2導電型の不純物拡散層を形成し、各不

純物拡散層と前記半導体基板とによる複数のホトダイオードをアレイ状に配列して設ける第3工程と

を備えることを特徴とするホトダイオードアレイの製造方法。

5 7. 前記第1工程は、前記半導体基板に複数の穴部を形成する工程と、該各穴部を含む前記半導体基板の少なくとも片側表面に導電性被膜を形成する工程と、前記半導体基板を研磨して前記導電性被膜を除去する工程と

を備えることを特徴とする請求項6記載のホトダイオードアレイの製造方法。

10 8. 前記第1工程よりも後に、隣接する前記不純物を添加する領域の間に別の不純物を添加して第1導電型の不純物領域を設ける工程を更に備えることを特徴とする請求項6または7記載のホトダイオードアレイの製造方法。

9. 請求項1～5のいずれか一項記載のホトダイオードアレイと、該ホトダイオードアレイの前記被検出光の入射面側に取り付けられ、入射した放射線により発光するシンチレータパネルと

を備えることを特徴とする放射線検出器。

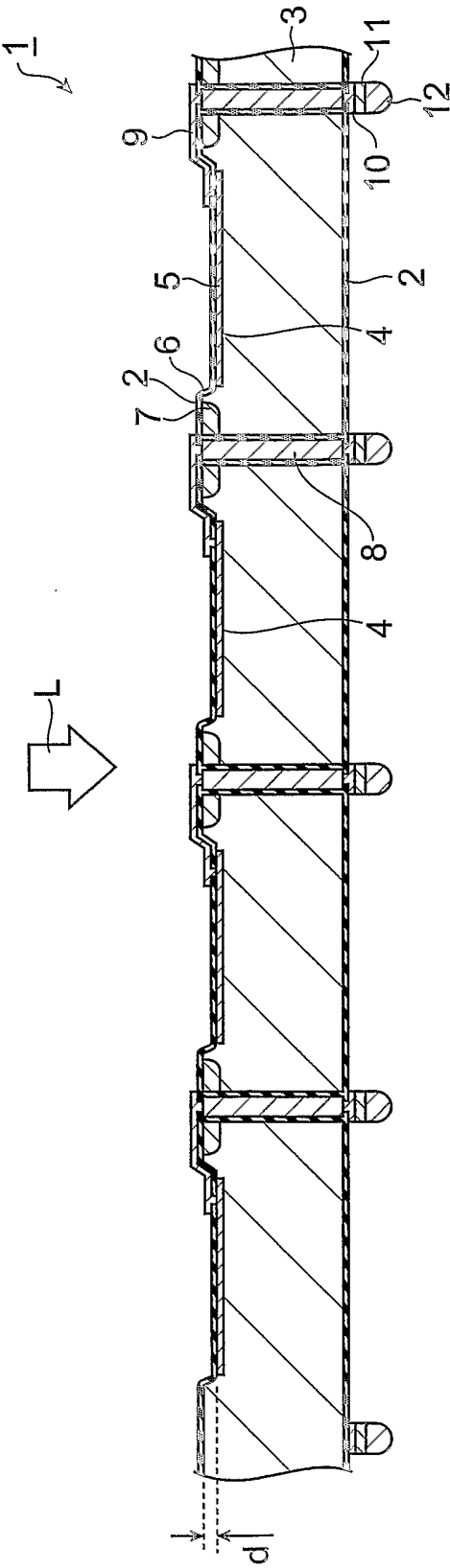
15 10. 請求項6～8のいずれか一項記載の製造方法で製造されたホトダイオードアレイと、

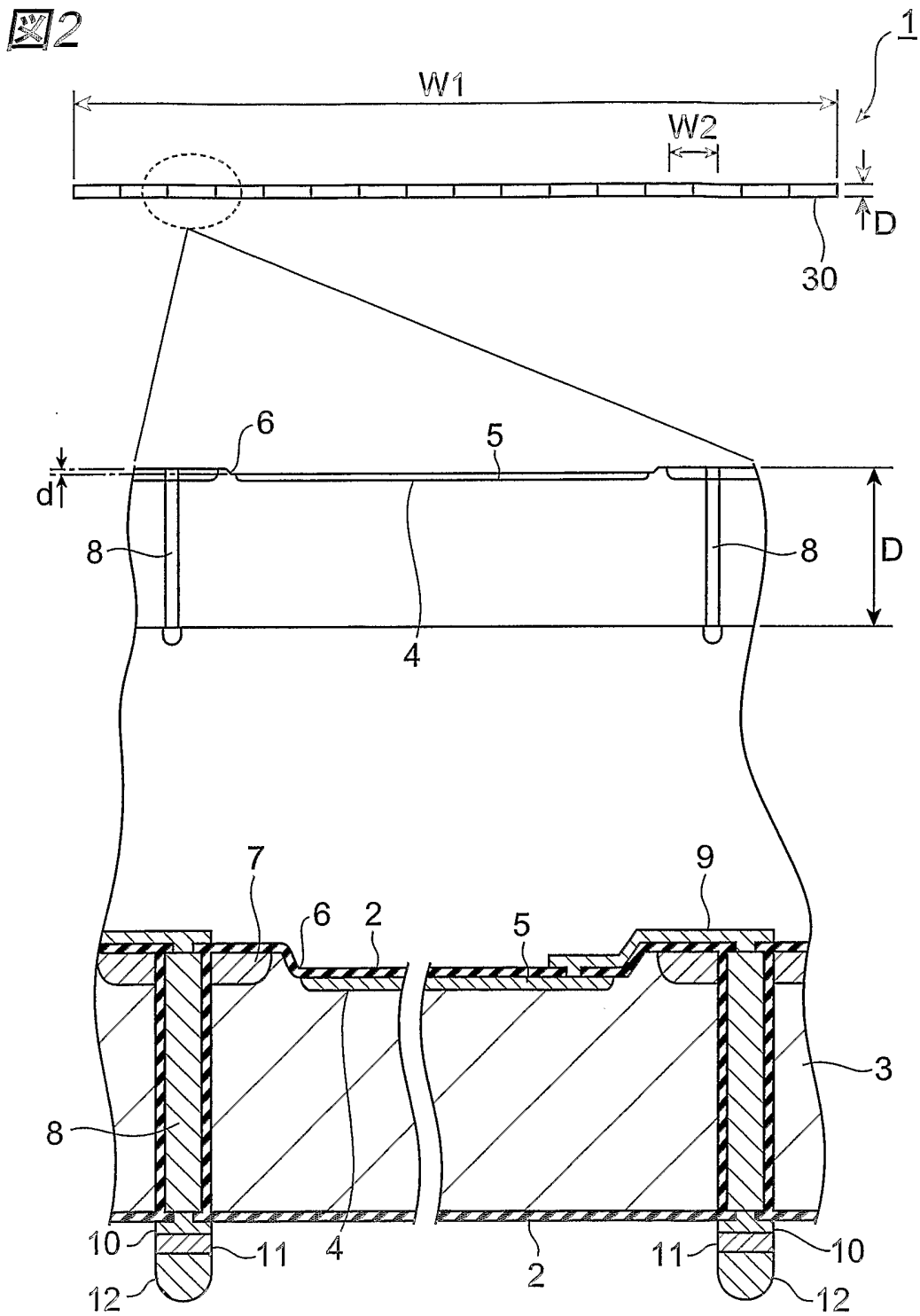
該ホトダイオードアレイの凹部の形成された側に取り付けられ、入射した放射線により発光するシンチレータパネルと

を備えることを特徴とする放射線検出器。

20

図1





3

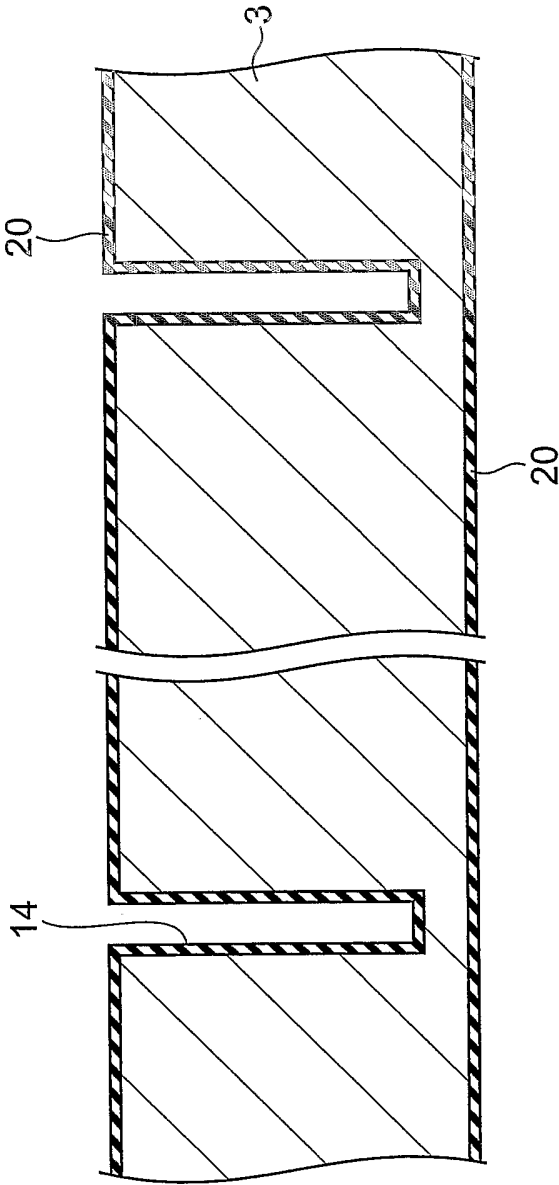
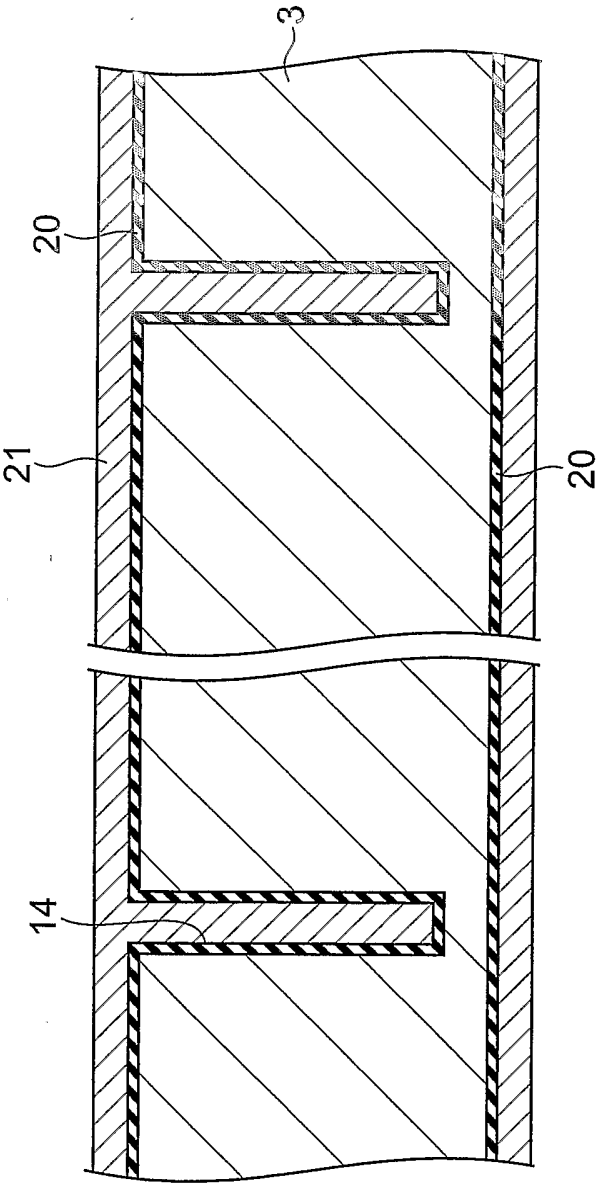


図4



5/5

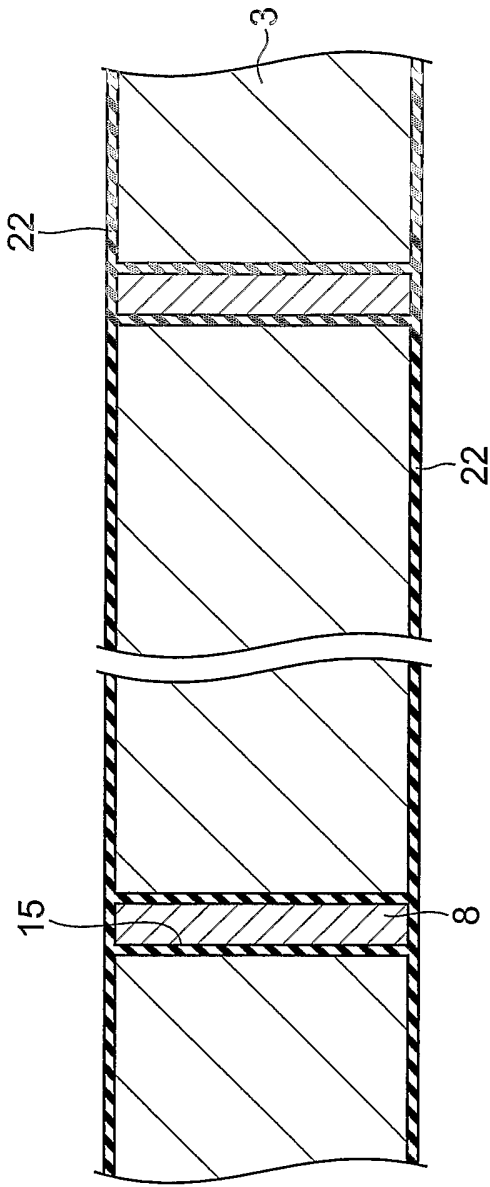


図6

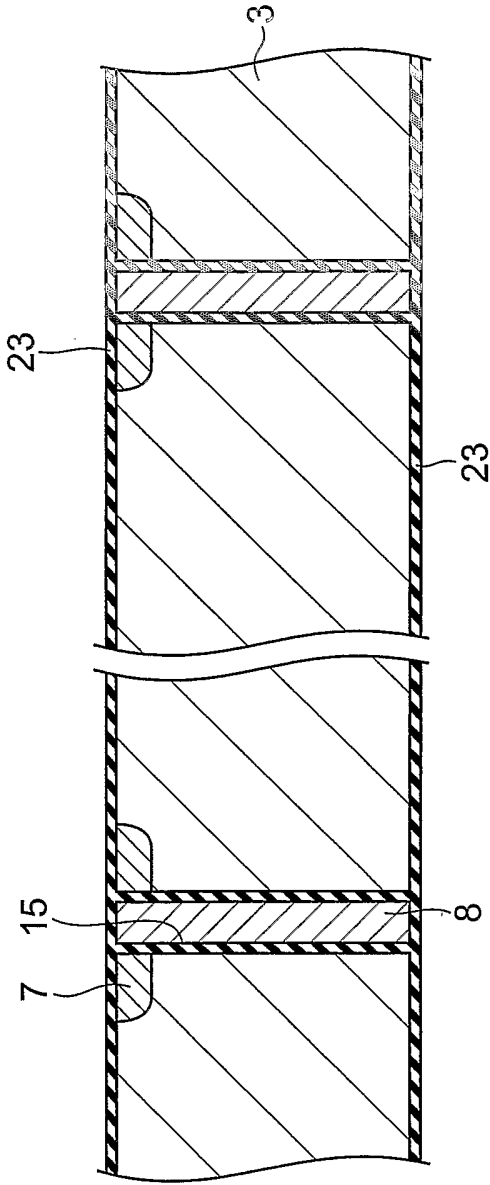


図7

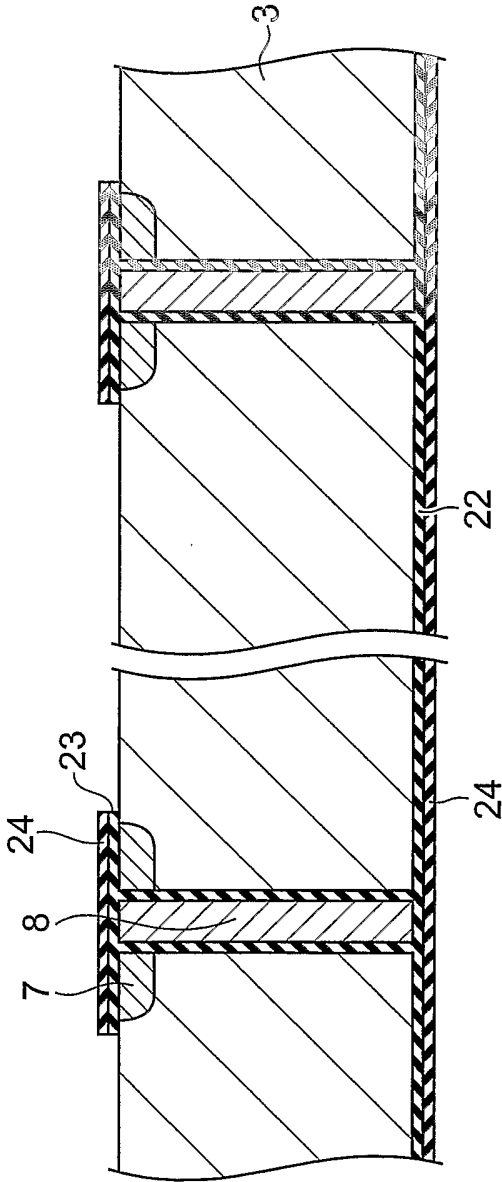
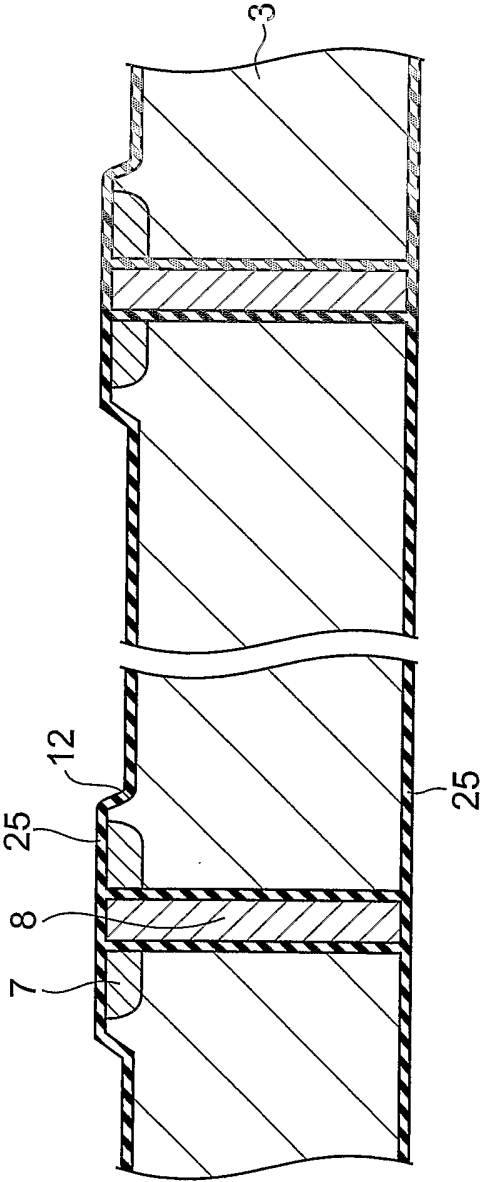


図8



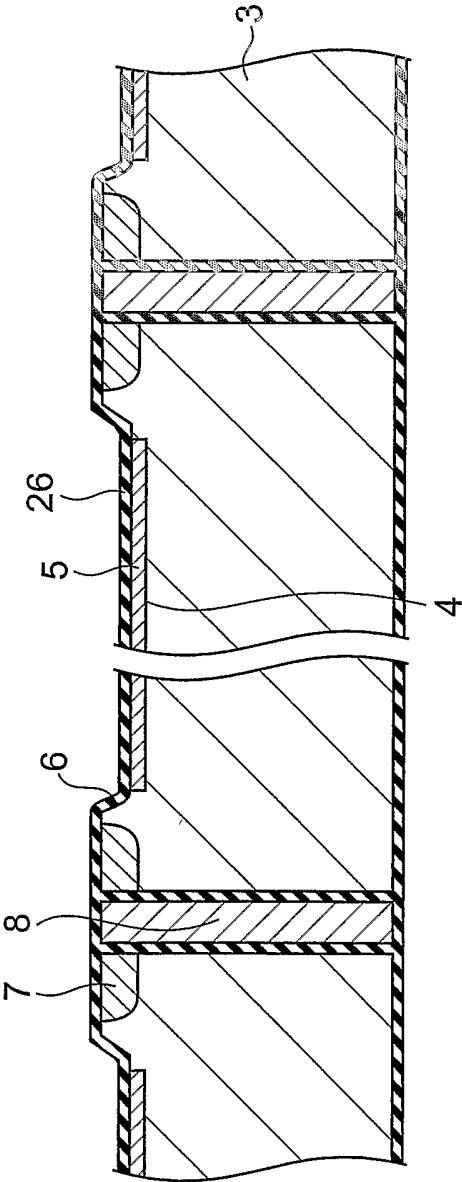


図10

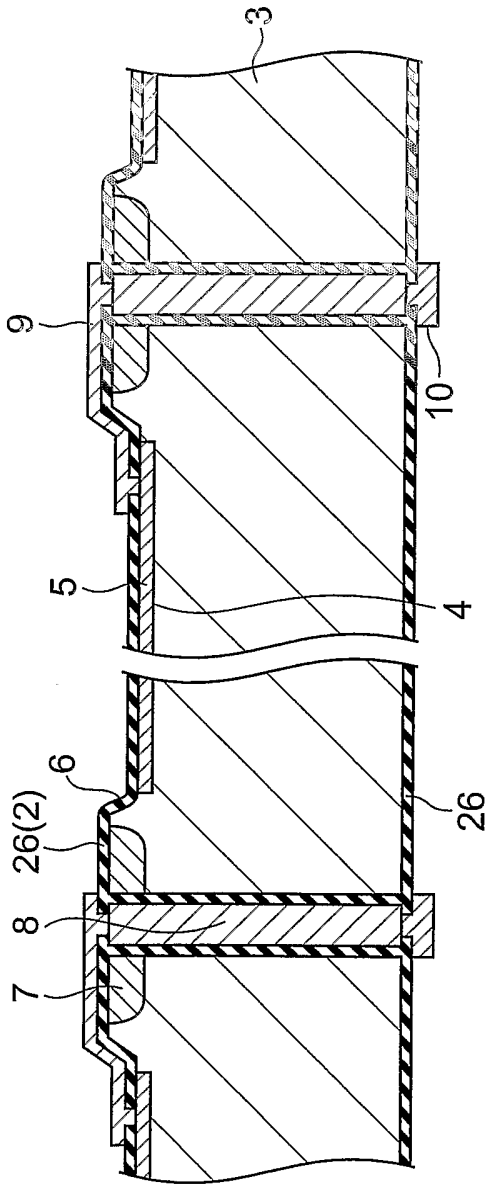


図11

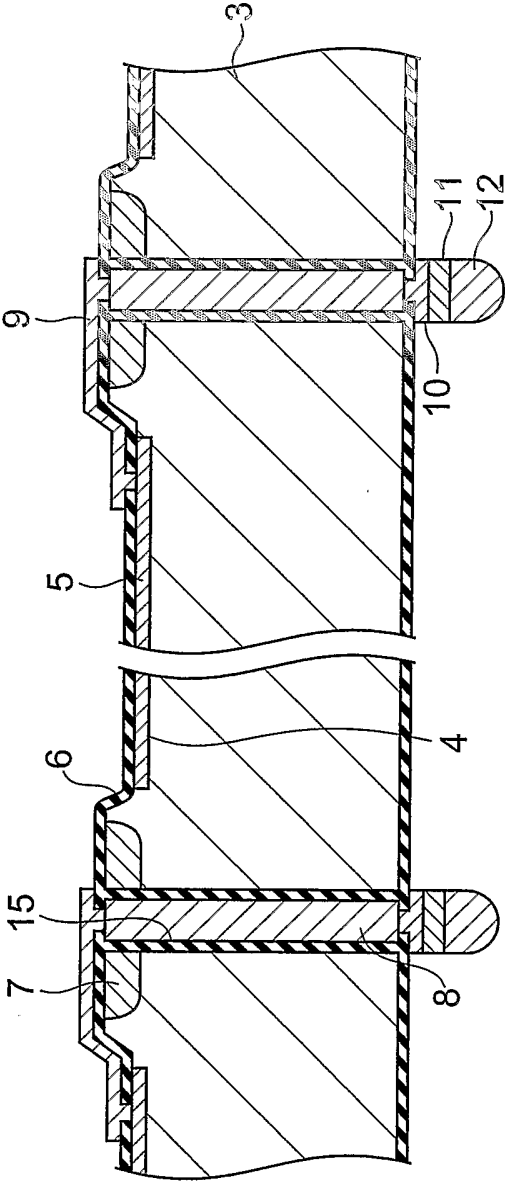


図12

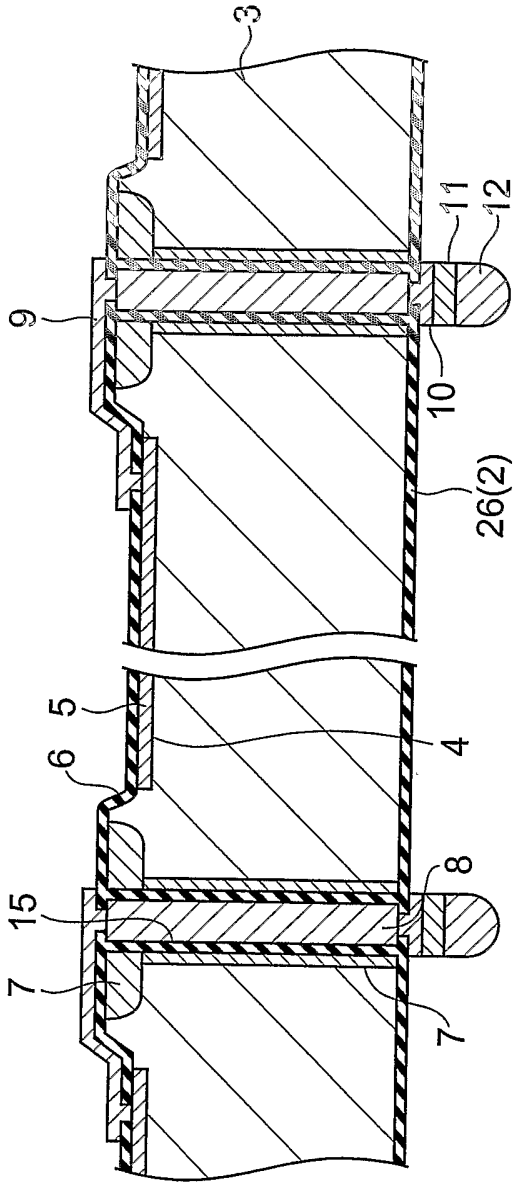


図13

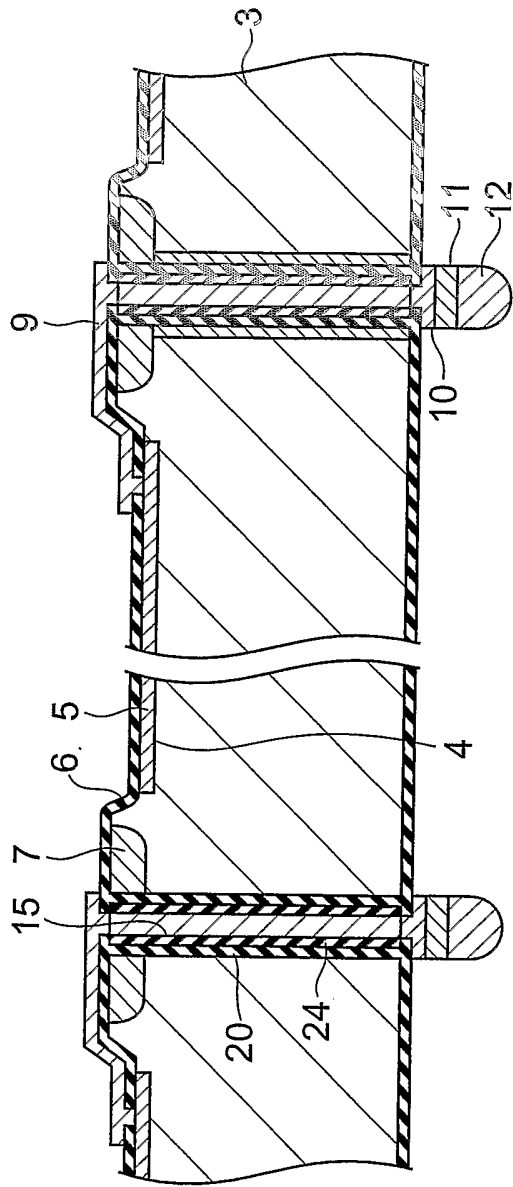
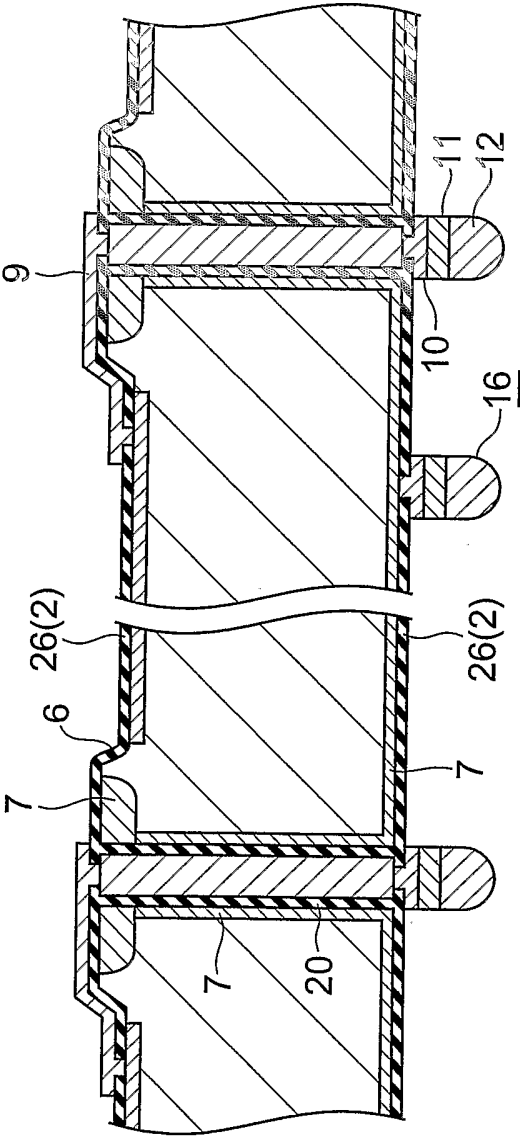


図14



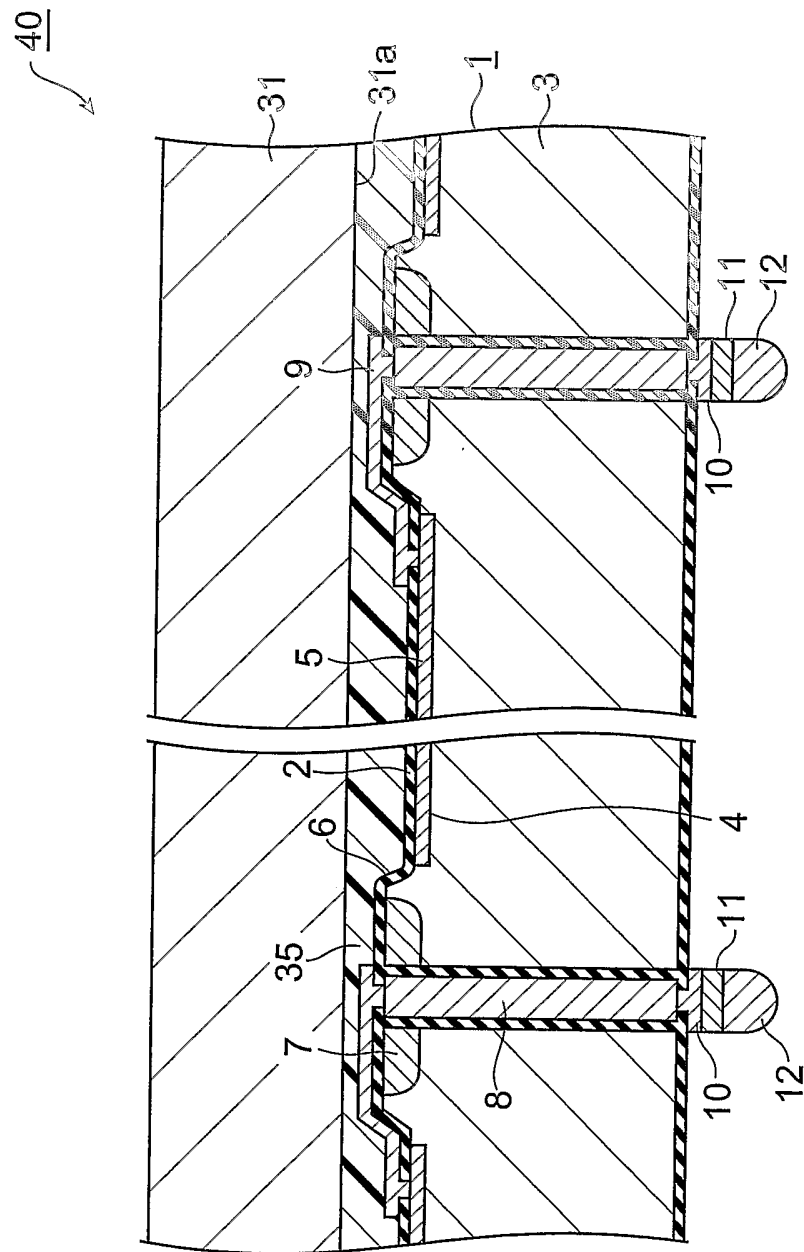


図16A

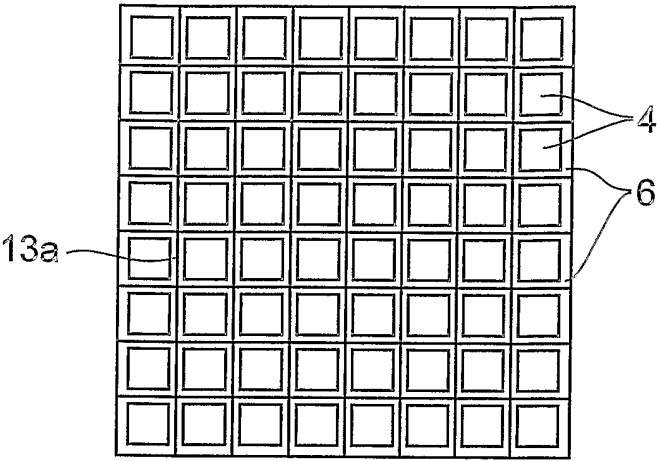


図16B

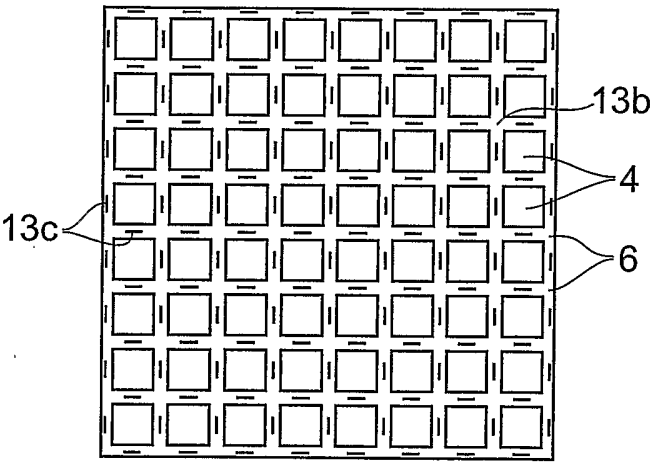


図16C

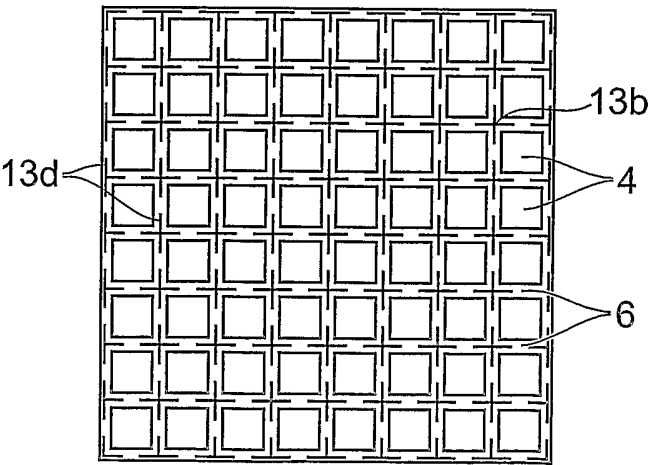


図17A

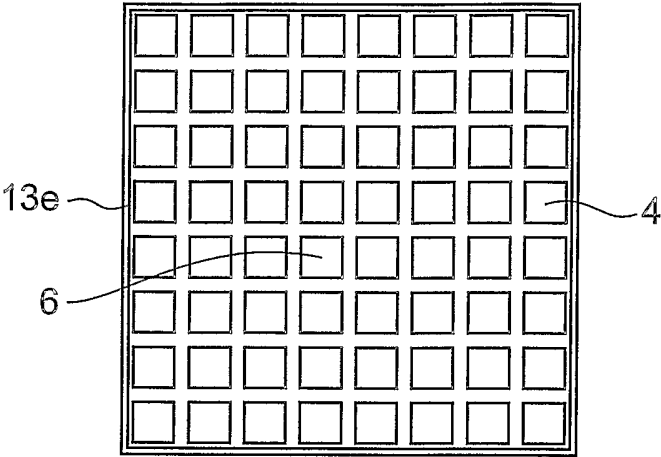


図17B

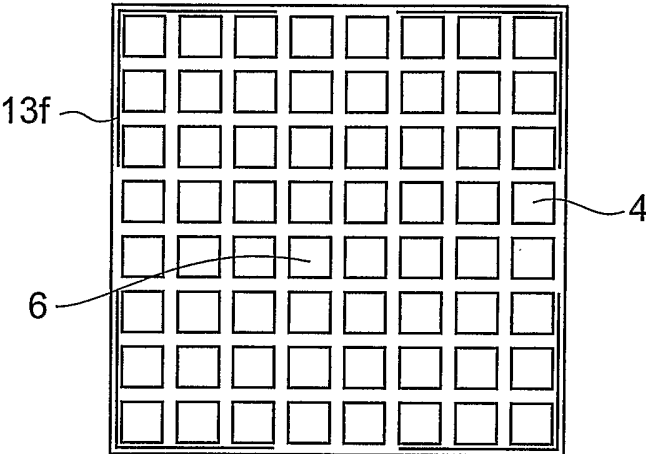


図17C

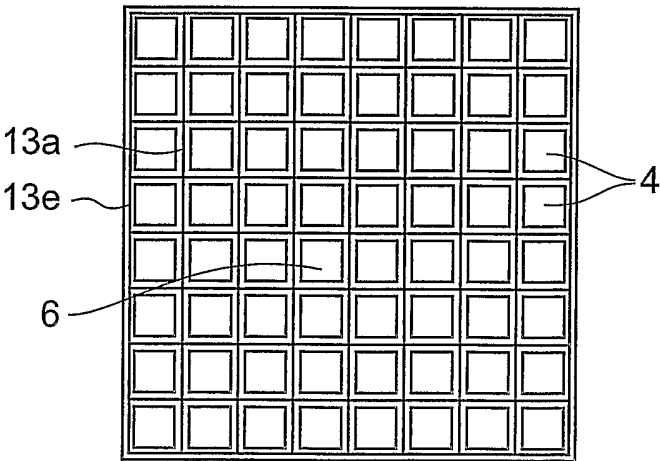


図18B

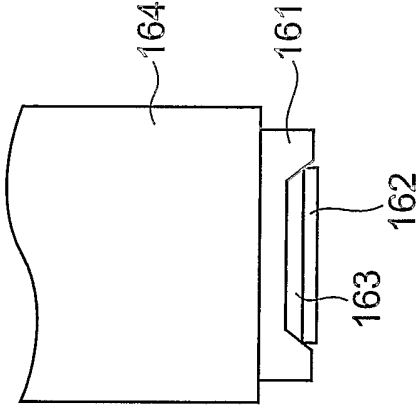
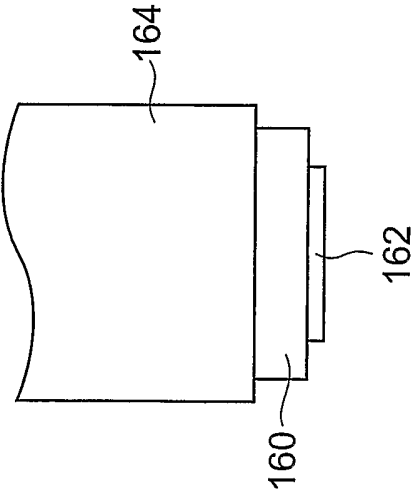
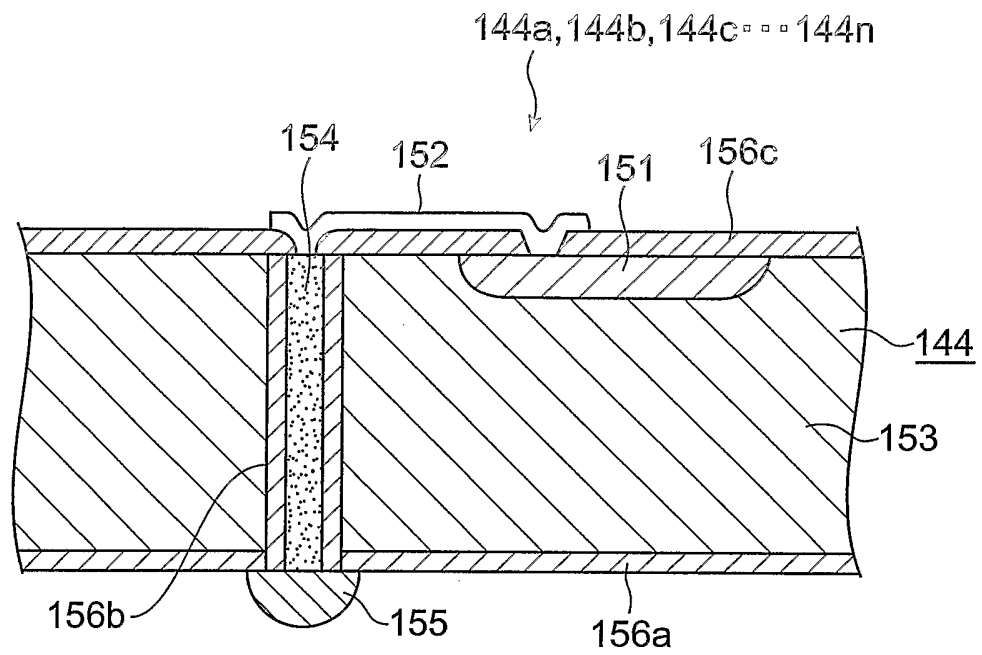


図18A



19

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/003115

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.⁷ H01L27/146, H01L23/12, H01L31/10, G01T1/20

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ H01L27/146, H01L23/12, H01L31/10, G01T1/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Toroku Jitsuyo Shinan Koho	1994-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2001-318155 A (Toshiba Corp.), 16 November, 2001 (16.11.01), Full text; all drawings (Family: none)	1, 4-10 2, 3
Y	JP 2002-64218 A (Sharp Corp.), 28 February, 2002 (28.02.02), Full text; all drawings & CN 1328334 A & KR 1111028 A & US 2002/47175 A1	1, 4-10
Y	JP 58-60568 A (Mitsubishi Electric Corp.), 11 April, 1983 (11.04.83), Full text; all drawings (Family: none)	1, 4-10

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
21 May, 2004 (21.05.04)

Date of mailing of the international search report
08 June, 2004 (08.06.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/003115

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 59-85188 A (NEC Corp.), 17 May, 1984 (17.05.84), Full text; all drawings (Family: none)	5, 8, 9, 10
Y	JP 2003-68779 A (Toshiba Corp.), 07 March, 2003 (07.03.03), Full text; all drawings & CN 1419285 A & KR 3019187 A & US 2003/52409 A1	7, 8, 10
Y	JP 2003-66150 A (Canon Inc.), 05 March, 2003 (05.03.03), Full text; all drawings (Family: none)	9, 10

A. 発明の属する分野の分類 (国際特許分類 (IPC))		
Int. Cl ⁷ H01L27/146, H01L23/12, H01L31/10, G01T1/20		
B. 調査を行った分野		
調査を行った最小限資料 (国際特許分類 (IPC))		
Int. Cl ⁷ H01L27/146, H01L23/12, H01L31/10, G01T1/20		
最小限資料以外の資料で調査を行った分野に含まれるもの		
日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2004年 日本国実用新案登録公報 1996-2004年 日本国登録実用新案公報 1994-2004年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 2001-318155 A (株式会社東芝)	1,4-10
A	2001. 11. 16, 全文, 全図 (ファミリーなし)	2,3
Y	J P 2002-64218 A (シャープ株式会社)	1,4-10
	2002. 02. 28, 全文, 全図	
	&CN 1328334 A &KR 1111028 A	
	&US 2002/47175 A1	
☒ C欄の続きにも文献が列举されている。 ☐ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日	国際調査報告の発送日	
21. 05. 2004	08. 6. 2004	
国際調査機関の名称及びあて先	特許庁審査官 (権限のある職員)	4 L 3035
日本国特許庁 (ISA/J P)	柴山 将隆	
郵便番号100-8915	電話番号 03-3581-1101	内線 3462
東京都千代田区霞が関三丁目4番3号		

C (続き). 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 58-60568 A (三菱電機株式会社) 1983. 04. 11, 全文, 全図 (ファミリーなし)	1, 4-10
Y	J P 59-85188 A (日本電気株式会社) 1984. 05. 17, 全文, 全図 (ファミリーなし)	5, 8, 9, 10
Y	J P 2003-68779 A (株式会社東芝) 2003. 03. 07, 全文, 全図 &CN 1419285 A &KR 3019187 A &US 2003/52409 A1	7, 8, 10
Y	J P 2003-66150 A (キヤノン株式会社) 2003. 03. 05, 全文, 全図 (ファミリーなし)	9, 10