

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3542504号
(P3542504)

(45) 発行日 平成16年7月14日(2004.7.14)

(24) 登録日 平成16年4月9日(2004.4.9)

(51) Int. Cl.⁷

F I

G09F 9/30
G02F 1/1335
G02F 1/1343

G09F 9/30 349B
G02F 1/1335 505
G02F 1/1343

請求項の数 4 (全 29 頁)

(21) 出願番号	特願平10-197845	(73) 特許権者	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成10年7月13日(1998.7.13)	(74) 代理人	100082337 弁理士 近島 一夫
(65) 公開番号	特開平11-133887	(72) 発明者	神田 俊之 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(43) 公開日	平成11年5月21日(1999.5.21)	(72) 発明者	松林 一弘 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
審査請求日	平成12年12月22日(2000.12.22)	(72) 発明者	森 秀雄 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(31) 優先権主張番号	特願平9-233043		
(32) 優先日	平成9年8月28日(1997.8.28)		
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 カラー表示装置

(57) 【特許請求の範囲】

【請求項1】

基板上に配置した複数の走査電極及び複数の情報電極と、これらの電極の交差部に配置されて、単色を表示するサブ画素を構成するカラーフィルタとを備え、前記サブ画素を縦横に複数並べて配置し、隣接された複数のサブ画素を一組として画素を構成して、これらの隣接されたサブ画素の組み合わせにより多色表示を行うカラー表示装置において、

隣接される3本の走査電極を第1乃至第3の走査電極とした場合において、前記第1の走査電極に沿って第1色及び第2色のカラーフィルターを交互に配置し、前記第2の走査電極に沿って第3色及び第1色のカラーフィルターを交互に配置し、前記第3の走査電極に沿って第2色及び第3色のカラーフィルターを交互に配置し、かつ

10

、前記第1の走査電極に沿って配置された第1色及び第2色のカラーフィルターと前記第2の走査電極に沿って配置された第3色のカラーフィルターとによって1つの画素を構成すると共に、該第2の走査電極に沿って配置された第1色のカラーフィルターと前記第3の走査電極に沿って配置された第2色及び第3色のカラーフィルターとによって1つの画素を構成する、

ことを特徴とするカラー表示装置。

【請求項2】

基板上に配置した複数の走査電極及び複数の情報電極と、これらの電極の交差部に配置されて、単色を表示するサブ画素を構成するカラーフィルタとを備え、前記サブ画素を縦横

20

に複数並べて配置し、隣接された複数のサブ画素を一組として画素を構成して、これらの隣接されたサブ画素の組み合わせにより多色表示を行うカラー表示装置において、隣接される3本の走査電極を第1乃至第3の走査電極とした場合において、前記第1の走査電極に沿って第1色及び第2色のカラーフィルターを交互に配置し、前記第2の走査電極に沿って第3色のカラーフィルターを複数配置し、前記第3の走査電極に沿って第1色及び第2色のカラーフィルターを交互に配置し、かつ、前記第1の走査電極に沿って配置された第1色及び第2色のカラーフィルターと前記第2の走査電極に沿って配置された第3色のカラーフィルター、該第2の走査電極に沿って配置された第3色のカラーフィルターと前記第3の走査電極に沿って配置された第1色及び第2色のカラーフィルター、とによってそれぞれ1つの画素を構成する、ことを特徴とするカラー表示装置。

10

【請求項3】

基板上に配置した複数の走査電極及び複数の情報電極と、これらの電極の交差部に配置されて、単色を表示するサブ画素を構成するカラーフィルタとを備え、前記サブ画素を縦横に複数並べて配置し、隣接された複数のサブ画素を一組として画素を構成して、これらの隣接されたサブ画素の組み合わせにより多色表示を行うカラー表示装置において、隣接される3列の内の第1列を、第1色及び第2色のサブ画素を交互に配置して構成し、第3色のサブ画素を複数配置して第2列を構成し、第1色及び第2色のサブ画素を交互に配置して第3列を構成し、かつ、前記第1列における第1色及び第2色のサブ画素と前記第2列における第3色のサブ画素、並びに前記第2列における第3色のサブ画素と前記第3列における第1色及び第2色のサブ画素、とによってそれぞれ1つの画素を構成する、ことを特徴とするカラー表示装置。

20

【請求項4】

前記カラーフィルターが、RGB3色のカラーフィルターからなる、ことを特徴とする請求項1乃至3のいずれか1項に記載のカラー表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、隣接されたサブ画素の組み合わせにより多色表示を行うカラー表示装置に関する。

30

【0002】

【従来の技術】

従来より、カラー表示装置としては、液晶素子（液晶パネル）にカラーフィルターを配置したものや、自発光型LEDを用いたものが種々使用されている。

【0003】

図1は、従来の液晶パネルの構造の一例を示す断面図であるが、この液晶パネルP₁は、相対向するように配置された一对の基板1a、1bを備えており、これらの基板1a、1bはシール材2によって貼り合わされて、その内部間隙には液晶3が挟持されている。

40

【0004】

そして、一方の基板1aの表面には、ストライプ状の走査電極9aが多数形成されており、これらの走査電極9aは、絶縁膜10aや配向膜11aによって被覆されている。

【0005】

また、他方の基板1bの表面には、R（Red）色、G（Green）色、B（Blue）色の3色のカラーフィルター6が横一列に順に並べて配置されており、これらのカラーフィルター6は保護膜7によって被覆されている。そして、保護膜7の表面にはストライプ状の情報電極9bが多数形成されており、これらの情報電極9bは、絶縁膜10bや配向膜11bによって被覆されている。

【0006】

50

本明細書においては便宜上“ R , G , B ”を多用するが、色を意味する場合には“ R 色 ”、“ G 色 ”、“ B 色 ”とし、サブ画素の符号として用いる場合には単に“ R , G , B ”とし、カラーフィルターを色別で表現する場合には“ 6 R ”、“ 6 G ”、“ 6 B ”とする。

【 0 0 0 7 】

なお、上述した走査電極 9 a 並びに情報電極 9 b は互いに交差してマトリクス電極を形成するように配置されていると共に、カラーフィルター 6 はその交差部に配置されており、これらによってサブ画素 R , G , B が構成されている。

【 0 0 0 8 】

図 2 (a) は、サブ画素 R , G , B 、走査電極 9 a 並びに情報電極 9 b の配置状態を示す模式図であるが、図より明らかなように、1本の走査電極 9 a に沿って3つのサブ画素 R , G , B が順に配置されており、これら3つのサブ画素 R , G , B によって1つの画素 (1 p i x e l) が構成されている (図 2 (b) 参照) 。また、走査電極 9 a 並びに情報電極 9 b には、TCP (Tape Carrier Package) 方式による実装やベアチップ実装が施されて駆動信号が印加されるように構成されており、各色を呈するサブ画素 R , G , B の ON / OFF の組み合わせによって多色表示を行うようになっている。

【 0 0 0 9 】

なお、図 2 に示したものは、各サブ画素 R , G , B が縦長の長方形状に形成されると共に、画素 (1 p i x e l) がほぼ正方形状となるように構成されているが、図 1 1 に示すように、各サブ画素 R , G , B が正方形状に形成されたものもある。

【 0 0 1 0 】

また、図 1 2 に示すように4つのサブ画素 G , G , R , B を配置したものや、図 1 3 に示すように4つのサブ画素 R , G , B , W (白) を配置したもの (カルテット配置型) もある。そして、図 1 2 及び図 1 3 に示す画素配置のものは、縦横のバランスが良く、見かけ上の解像度を上げることができる。また、図 1 3 に示す画素配置のものは、サブ画素 W の透過率が良いことから、表示の輝度を上げることができる。

【 0 0 1 1 】

ところで、このような液晶パネルにおける表示密度は、従来は 8 0 ~ 1 0 0 d p i が一般的であったが、日本語 (特に漢字) を鮮明に表示したり、CADにおいて微細なグラフィックを表現したりするにはもっと高い表示密度が要望されている。

【 0 0 1 2 】

次に、液晶パネルの表示密度をどの程度まで高くするのが好ましいかを、図 3 を参照して説明する。

【 0 0 1 3 】

図 3 は、視覚解像度 (輪郭をトレースする能力) を示す図、すなわち、テキストや図形や写真などの画像を表示した場合における解像度 (表示密度) と応答値との関係を示す図である。また、応答値とは、高ければ、画像中の1つ1つのドットがドットとして認識され、低ければ、連続性のある画像として認識されることを示す値である。さらに、図中の実線は、紙等の反射型の被観察物に表した画像を 2 5 c m の明視距離で観察した場合についてのものである。この実線より、反射型の被観察物においては、1 0 0 d p i 程度の表示密度で応答値が最大値を取って1つ1つのドットが最もはっきりと認識され、表示密度が 1 0 0 d p i より大きくなれば応答値が低下してドットが認識されにくくなり、さらに 3 0 0 d p i 以上では応答値が急激に低下してドットがほとんど認識されないこと、すなわち、画像が連続性のある画像として認識されるためには表示密度を 3 0 0 d p i 以上にする必要があることが理解できる。このような点を考慮して、市販のプリンタやデジタル複写機においては、3 0 0 d p i ~ 6 0 0 d p i (特殊用途のものにおいては 6 0 0 d p i ~ 1 0 0 0 d p i) の表示密度に設定されている。

【 0 0 1 4 】

ところで、液晶パネルのような透過型の被観察物の場合も、表示密度と応答値との関係はほぼ同様となるが、パソコンやワークステーション等にモニターとして用いられる液晶パネルの場合の明視距離は通常 3 0 ~ 5 0 c m であることから、図中の破線のように、実線

10

20

30

40

50

よりも低解像度側へ寄った（シフトした）ものとなることが予想できる。

【0015】

この破線を考慮すると、液晶パネルの表示密度としては300dpi程度が好ましく、高精度のもので600dpi程度が好ましいと思われる。

【0016】

【発明が解決しようとする課題】

ところで、液晶パネルにおいて表示密度を高めるには画素ピッチを小さくすれば良く、画素ピッチを小さくするには電極ピッチを小さくすれば良い。しかし、TCP方式による実装やベアチップ実装を行う必要から電極ピッチは所定長さ以上でなければならず、表示密度を高めるには限界があった。

10

【0017】

例えば、TCP方式のドライバICを配置するには電極ピッチが約60μmよりも大きくなければならないため、図2や図11に示すように3つのサブ画素R、G、Bを一列に並べる構造のものでは、その3倍、すなわち、180μmが画素ピッチの最小値となる。この画素ピッチから表示密度を計算すると約140dpiが表示密度の上限であることが分かる。また、ベアチップ実装の場合には電極ピッチは60μmよりも小さくて済むが、それでも表示密度を高めるには限界があった。

【0018】

また、図12や図13に示すようなカルテット配置型とした場合には、画素ピッチは120μm程度で図2に示すものよりも小さくなるが、それでも不十分であった。さらに、図13に示すもの場合には、三原色の3つのサブ画素R、G、Bの他に、サブ画素Gやサブ画素Wを用いているため、色純度が悪くなるという問題があった。

20

【0019】

なお、表示密度を高める方法として、いわゆる両側実装（液晶パネルにおける一对の平行な端縁の両方にドライバICを配置する方法）があるが、この方法を用いても表示密度は2倍程度にしかならない。

【0020】

一方、走査電極9aに沿った方向に配置された画素の数をXとし、情報電極9bに沿った方向に配置された画素の数をYとすると、情報電極9bの総本数は3Xで走査電極9aの総本数はYとなり、ドライバICのチャンネルは、走査電極9a及び情報電極9bの総本数 N_0 （ $N_0 = 3X + Y$ ）と同数だけ必要となるが、製造コスト及び製品コストの低減のためには該総本数 N_0 を低くすることが望まれる。

30

【0021】

因に、上記従来構造のものにおける走査電極及び情報電極の総本数 N_0 は、

1 SVGAの場合には、 $800 \times 3 + 600 = 3000$ 本であり、

2 SXGAの場合には、 $1280 \times 3 + 1024 = 4864$ 本であり、

3 対角15インチで縦横比が4:3（縦寸法が12インチ、横寸法が9インチ）の液晶パネルであって、表示密度が300dpiの場合には、

$\{ (12 \times 300) \times 3 \} + (9 \times 300) = 13500$ 本

となる。

40

【0022】

そこで、本発明は、高い表示密度を実現できるカラー表示装置を提供することを目的とするものである。

【0023】

また、本発明は、製品コスト並びに製造コストの増加を防止し、色純度が良く色調ムラが低減されたカラー表示装置を提供することを目的とするものである。

【0024】

【課題を解決するための手段】

本発明は上記事情を考慮してなされたものであり、基板上に配置した複数の走査電極及び複数の情報電極と、これらの電極の交差部に配置されて、単色を表示するサブ画素を構成

50

するカラーフィルタとを備え、前記サブ画素を縦横に複数並べて配置し、隣接された複数のサブ画素を一組として画素を構成して、これらの隣接されたサブ画素の組み合わせにより多色表示を行うカラー表示装置において、

隣接される3本の走査電極を第1乃至第3の走査電極とした場合において、

前記第1の走査電極に沿って第1色及び第2色のカラーフィルタを交互に配置し、

前記第2の走査電極に沿って第3色及び第1色のカラーフィルタを交互に配置し、

前記第3の走査電極に沿って第2色及び第3色のカラーフィルタを交互に配置し、かつ

前記第1の走査電極に沿って配置された第1色及び第2色のカラーフィルタと前記第2の走査電極に沿って配置された第3色のカラーフィルタとによって1つの画素を構成すると共に、該第2の走査電極に沿って配置された第1色のカラーフィルタと前記第3の走査電極に沿って配置された第2色及び第3色のカラーフィルタとによって1つの画素を構成する、ことを特徴とする。

10

【0026】

また、基板上に配置した複数の走査電極及び複数の情報電極と、これらの電極の交差部に配置されて、単色を表示するサブ画素を構成するカラーフィルタとを備え、前記サブ画素を縦横に複数並べて配置し、隣接された複数のサブ画素を一組として画素を構成して、これらの隣接されたサブ画素の組み合わせにより多色表示を行うカラー表示装置において、

隣接される3本の走査電極を第1乃至第3の走査電極とした場合において、

前記第1の走査電極に沿って第1色及び第2色のカラーフィルタを交互に配置し、

前記第2の走査電極に沿って第3色のカラーフィルタを複数配置し、

前記第3の走査電極に沿って第1色及び第2色のカラーフィルタを交互に配置し、かつ

20

前記第1の走査電極に沿って配置された第1色及び第2色のカラーフィルタと前記第2の走査電極に沿って配置された第3色のカラーフィルタ、該第2の走査電極に沿って配置された第3色のカラーフィルタと前記第3の走査電極に沿って配置された第1色及び第2色のカラーフィルタ、とによってそれぞれ1つの画素を構成する、ことを特徴とする。

【0027】

さらに、基板上に配置した複数の走査電極及び複数の情報電極と、これらの電極の交差部に配置されて、単色を表示するサブ画素を構成するカラーフィルタとを備え、前記サブ画素を縦横に複数並べて配置し、隣接された複数のサブ画素を一組として画素を構成して、これらの隣接されたサブ画素の組み合わせにより多色表示を行うカラー表示装置において

30

隣接される3列の内の第1列を、第1色及び第2色のサブ画素を交互に配置して構成し、第3色のサブ画素を複数配置して第2列を構成し、

第1色及び第2色のサブ画素を交互に配置して第3列を構成し、かつ、

前記第1列における第1色及び第2色のサブ画素と前記第2列における第3色のサブ画素、並びに前記第2列における第3色のサブ画素と前記第3列における第1色及び第2色のサブ画素、とによってそれぞれ1つの画素を構成する、ことを特徴とする。

40

【0031】

【発明の実施の形態】

以下、図4乃至図18及び図24乃至図26を参照して、本発明の実施の形態について説明する。なお、図1に示すものと同一部分は同一符号を付して説明を省略する。

【0032】

本実施の形態に係るカラー表示装置 P_2 は、例えば図5(a)及び(b)に示すように、種々の単色を表示するサブ画素R、G、Bを縦横に複数並べて配置し、隣接された複数のサブ画素を一組として画素(1 pixel)を構成して、これらの隣接されたサブ画素の点灯/非点灯の組み合わせにより多色表示を行うようになっている。また、縦方向又は横方向に配置されたサブ画素の総数を同方向に配置された画素(pixel)の総数で除した値

50

nが、

【0033】

【式1】

$$1 < n < k$$

但し、kはサブ画素の色数

なる関係を満たす、ようになっている。

【0034】

このようなカラー表示装置P₂は、自発光型のカラーLEDによって構成しても良く、液晶パネルによって構成しても良い。

【0035】

カラー表示装置P₂を液晶パネルによって構成する場合には、図4に示すように、相対向するように配置された一对の基材1a、1bと、これら一对の基材1a、1bに挟持された液晶3と、互いに交差するように前記一对の基材1a、1bの間に配置された複数の走査電極9a及び複数の情報電極9bと、これらの電極9a、9bの交差部にそれぞれ配置されて前記サブ画素R、G、Bを構成する複数のカラーフィルター6と、によって構成しても良い。この場合、所定数の交差部(サブ画素R、G、B)を一組として画素(pixel)が形成され、この画素(pixel)によって多色表示が行われる。そして、前記nの値は、情報電極9bの総本数を走査電極9aに沿った方向に配置された画素の数(後述するX)で除した値となる。また、上記kの値は、カラーフィルターの色数となる。

10

20

【0036】

この場合、前記走査電極9aが、前記一对の基材のうち一方の基材1aに形成され、かつ、前記情報電極9bが他方の基材1bに形成された、ようにしてもよい。

【0037】

次に、本発明のカラー表示装置の別の実施の形態を以下に説明する。

【0038】

図25は、本発明のカラー表示装置の一実施の形態の構成を模式的に示す平面図である。図中の符号101は画素電極、符号102はTF T(薄膜トランジスタ)、符号103は走査信号線、符号104は情報信号線、符号105は走査信号印加回路、符号106は情報信号印加回路である。本実施の形態は、本発明の好ましい構成例であり、画素毎にアクティブ素子を備えたアクティブマトリクス型の装置である。本実施の形態においては、図25に示すように、複数の画素電極101をマトリクス状に配置し、各画素電極101毎に配置したTF T102のゲート電極を走査信号線103に、ソース電極を情報信号線104にそれぞれマトリクス配線し、各走査信号線103には走査信号印加回路105より順次走査選択信号(TF T102のオン信号)を印加し、該走査選択信号と同期して情報信号印加回路106より所定の階調情報を持った情報信号を印加して選択されたラインの画素電極101に書き込み、所定の電圧を液晶層に印加して表示を行う。

30

【0039】

図26は、本発明に係るカラー表示装置の一画素の構成例を模式的に示す断面図である。図中の符号111は基板、符号112はゲート電極、符号113はゲート絶縁膜、符号114は半導体層、符号115はオーミックコンタクト層、符号116は絶縁層、符号117はソース電極、符号118はドレイン電極、符号119はパッシベーション膜、符号120は保持容量電極、符号121は配向膜、符号122は基板、符号123は共通電極、符号124は配向膜、符号125は液晶である。

40

【0040】

図26の液晶素子において、透過型の場合には基板111には通常ガラスやプラスチック等の透明性を有する基板が用いられ、反射型の場合にはシリコン基板など不透明な基板が用いられる場合もある。画素電極101及び共通電極123は、透過型の場合にはいずれもITO等透明導電材が用いられるが、反射型の場合には、画素電極101を反射性の高い金属で形成して反射板を兼ねる場合もある。半導体層114としては、一般にアモルフ

50

アス(a-)Siが用いられ、その他、多結晶(p-)Siも好ましく用いられる。さらに、オーミックコンタクト層115としては、例えば、 n^+ a-Si層などが用いられる。ゲート絶縁膜113としては、窒化シリコン(SiN_x)等が用いられる。さらに、ゲート電極112、ソース電極117、ドレイン電極118、保持容量電極120、配線等には一般にAl等の金属が用いられる。保持容量電極120については、面積が広い場合には、ITO等の透明導電材を用いる場合もある。絶縁層116及びパッシベーション膜119には窒化シリコン等の絶縁膜が好ましく用いられる。また、配向膜121, 124としては、用いる液晶やモードによって適宜選択されるが、例えばスメクチック液晶の水平配向にはポリイミドやポリアミド等の高分子膜をラビングして用いる。

【0041】

液晶としては、自発分極を有するスメクチック液晶、例えば閾値のない反強誘電性液晶(TAFLC)を用いて、良好に階調表示を行うことができる。TAFLCは、印加電圧の変化に対して連続的に透過率が変化し、明確な閾値を有していない反強誘電性液晶である。従って、液晶への印加電圧を制御することによって透過率を連続的に変化させることができる。

【0042】

また、その他にもネマチック液晶をOCBモードで用いることができる。OCBモードは、基板との界面において液晶分子がプレチルト角を有し、液晶層の基板の法線方向の中央部における液晶分子が該法線方向に平行である、ベンド配向状態をとるモードである。OCBモードにおいては、上下基板に水平配向膜を形成し、互いのラビング方向が平行或いはほぼ平行になるように配置することによって、液晶分子に、基板との界面においてプレチルト角を有しかつ上記ラビング方向(ラビング方向が上下基板で交差する場合には平均ラビング方向)に平行に配置したスプレイ配向をとらせる。この状態で所定のベンド電圧を液晶層に印加すると、液晶層の基板法線方向中央部の液晶分子が該法線に平行に配向し、順次基板に近づくにつれて該基板との界面に位置する液晶分子のプレチルト角に近づくベンド配向を取る。このベンド配向は上記ベンド電圧よりも低い保持電圧によって維持することができ、該保持電圧よりも高い所定の電圧を液晶層に印加すると基板との界面付近を除く液晶層の大部分で液晶分子が基板法線方向に平行に配向する。該配向とベンド配向との間の応答時間は速く、かつ中間状態も取り得るため、保持電圧を低電圧側として印加電圧を変化させることによって階調表示を行うことができる。

【0043】

本発明においては、上記OCBモードの他にも、従来のTNモードや、3状態安定性を示す反強誘電性液晶、DHF(Deformed Helix Ferroelectric)液晶等を適宜用いることができる。

【0044】

上記実施の形態においては、アクティブ素子としてTFTを用いたが、MIM等の2端子素子を用いることも可能である。

【0045】

また、サブ画素R, G, Bの色数を3とし、前記nの値が、

【0046】

【式2】

$$1 < n < 3$$

なる関係を満たすようにしてもよい。

【0047】

この場合、カラーフィルター6が、RGB3色のカラーフィルターからなる、ようにしてもよい。

【0048】

具体的には、図5乃至図9に示すようにサブ画素R, G, Bを配置すれば良い。

【0049】

ここで、図5は $n = 2$ のときの具体例を示すもので、隣接される3本の走査電極(第1の

10

20

30

40

50

走査電極 $9 a_n$ 、第2の走査電極 $9 a_{n+1}$ 、第3の走査電極 $9 a_{n+2}$)において、第1の走査電極 $9 a_n$ に沿って第1色及び第2色のカラーフィルター $6 R$ 、 $6 G$ を交互に配置し、第2の走査電極 $9 a_{n+1}$ に沿って第3色及び第1色のカラーフィルター $6 B$ 、 $6 R$ を交互に配置し、第3の走査電極 $9 a_{n+2}$ に沿って第2色及び第3色のカラーフィルター $6 G$ 、 $6 B$ を交互に配置し、かつ、第1の走査電極 $9 a_n$ に沿って配置された第1色及び第2色のカラーフィルター $6 R$ 、 $6 G$ と第2の走査電極 $9 a_{n+1}$ に沿って配置された第3色のカラーフィルター $6 B$ とによって1つの画素 (1 p i x e l) を構成すると共に、第2の走査電極 $9 a_{n+1}$ に沿って配置された第1色のカラーフィルター $6 R$ と第3の走査電極 $9 a_{n+2}$ に沿って配置された第2色及び第3色のカラーフィルター $6 G$ 、 $6 B$ とによって1つの画素 (1 p i x e l) を構成するものである。

10

【 0 0 5 0 】

また、図6は $n = 3 / 2$ のときの具体例を示すもので、隣接される2本の走査電極 (第1の走査電極 $9 a_n$ 、第2の走査電極 $9 a_{n+1}$) において、第1の走査電極 $9 a_n$ に沿って第1色乃至第3色のカラーフィルター $6 R$ 、 $6 G$ 、 $6 B$ を順に配置し、第2の走査電極 $9 a_{n+1}$ に沿って第1色乃至第3色のカラーフィルター $6 R$ 、 $6 G$ 、 $6 B$ を順に配置し、第2の走査電極 $9 a_{n+1}$ に沿って配置された第3色のカラーフィルター $6 B$ を、第1の走査電極 $9 a_n$ に沿って配置された第1色又は第2色のカラーフィルター $6 R$ 、 $6 G$ に隣接させ、かつ、第1の走査電極 $9 a_n$ に沿って配置された第1色及び第2色のカラーフィルター $6 R$ 、 $6 G$ と第2の走査電極 $9 a_{n+1}$ に沿って配置された第3色のカラーフィルター $6 B$ とによって1つの画素 (1 p i x e l) を構成すると共に、第1の走査電極 $9 a_n$ に沿って配置された第3色のカラーフィルター $6 R$ と第2の走査電極 $9 a_{n+1}$ に沿って配置された第1色及び第2色のカラーフィルター $6 R$ 、 $6 G$ とによって1つの画素 (1 p i x e l) を構成するものである。

20

【 0 0 5 1 】

さらに、図7は、 $n = 2$ のときの具体例を示すもので、隣接される2本の走査電極 (第1の走査電極 $9 a_n$ 、第2の走査電極 $9 a_{n+1}$) において、第1の走査電極 $9 a_n$ に沿って第1色及び第2色のカラーフィルター $6 R$ 、 $6 G$ を交互に配置し、第2の走査電極 $9 a_{n+1}$ に沿って第3色のカラーフィルター $6 B$ を配置し、これら第1色及び第2色のカラーフィルター $6 R$ 、 $6 G$ と2つの第3色のカラーフィルター $6 B$ とによって1つの画素 (1 p i x e l) を構成するものである。

30

【 0 0 5 2 】

またさらに、図8は $n = 2$ のときの具体例を示すもので、隣接される3本の走査電極 (第1の走査電極 $9 a_n$ 、第2の走査電極 $9 a_{n+1}$ 、第3の走査電極 $9 a_{n+2}$) において、3色のカラーフィルター $6 R$ 、 $6 G$ 、 $6 B$ を、

* 各走査電極 $9 a_n$ 、 $9 a_{n+1}$ 、 $9 a_{n+2}$ に沿った方向においても第1色乃至第3色の順序となるように、

* 各情報電極 $9 b_n$ 、 $9 b_{n+1}$ 、 $9 b_{n+2}$ 、 $9 b_{n+3}$ に沿った方向においても

第1色乃至第3色の順序となるように、

配置して、同色のカラーフィルターが対角線の方に斜めに配置されるように構成されている。

40

【 0 0 5 3 】

そして、

* 第1の走査電極 $9 a_n$ に沿って配置された第1色及び第2色のカラーフィルター $6 R$ 、 $6 G$ と第2の走査電極 $9 a_{n+1}$ に沿って配置された第3色のカラーフィルター $6 B$ 、

* 第1の走査電極 $9 a_n$ に沿って配置された第3色及び第1色のカラーフィルター $6 B$ 、 $6 R$ と第2の走査電極 $9 a_{n+1}$ に沿って配置された第2色のカラーフィルター $6 G$ 、

* 第1の走査電極 $9 a_n$ に沿って配置された第2色及び第3色のカラーフィルター $6 G$ 、 $6 B$ と第2の走査電極 $9 a_{n+1}$ に沿って配置された第1色のカラーフィルター $6 R$ 、

* 第2の走査電極 $9 a_{n+1}$ に沿って配置された第3色のカラーフィルター $6 B$ と第3の走査電極 $9 a_{n+2}$ に沿って配置された第1色及び第2色のカラーフィルター $6 R$ 、 $6 G$ 、

50

* 第2の走査電極9 a_{n+1} に沿って配置された第2色のカラーフィルター6 Gと第3の走査電極9 a_{n+2} に沿って配置された第3色及び第1色のカラーフィルター6 B, 6 R、
 * 第2の走査電極9 a_{n+1} に沿って配置された第1色のカラーフィルター6 Rと第3の走査電極9 a_{n+2} に沿って配置された第2色及び第3色のカラーフィルター6 G, 6 B、
 がそれぞれ1つの画素(1 pixel)を構成するものである。

【0054】

また、図9はn=2のときの具体例を示すもので、隣接される3本の走査電極(第1の走査電極9 a_n、第2の走査電極9 a_{n+1}、第3の走査電極9 a_{n+2})において、第1の走査電極9 a_n に沿って第1色及び第2色のカラーフィルター6 R, 6 Gを交互に配置し、
 第2の走査電極9 a_{n+1} に沿って第3色のカラーフィルター6 Bを複数配置し、第3の走
 査電極9 a_{n+2} に沿って第1色及び第2色のカラーフィルター6 R, 6 Gを交互に配置し、
 かつ、

* 第1の走査電極9 a_n に沿って配置された第1色及び第2色のカラーフィルター6 R, 6 Gと第2の走査電極9 a_{n+1} に沿って配置された第3色のカラーフィルター6 B、
 * 第2の走査電極9 a_{n+1} に沿って配置された第3色のカラーフィルター6 Bと第3の走査電極9 a_{n+2} に沿って配置された第1色及び第2色のカラーフィルター6 R, 6 G、
 がそれぞれ1つの画素(1 pixel)を構成するものである。

【0055】

この場合、前記走査電極9 aに沿った方向に配置された画素の数をXとし、前記情報電極9 bに沿った方向に配置された画素の数をYとした場合に、前記X、Y及びnの値が、

【0056】

【式3】

$$\frac{Y}{X} < n < 3$$

なる関係を満たす、ようにすると好ましい。

【0057】

また、前記nの値が、

【0058】

【式4】

$$n \doteq \sqrt{\frac{3 \cdot Y}{X}}$$

である、ようにしてもよい。

【0059】

さらに、液晶3が、強誘電性状態を示す液晶であるようにすると好ましい。

【0060】

一方、図14乃至図16及び図24に示すように、

* 隣接される3列の内の第1列を、第1色及び第2色のサブ画素を交互に配置して構成し、

* 第3色のサブ画素を複数配置して第2列を構成し、

* 第1色及び第2色のサブ画素を交互に配置して第3列を構成し、かつ、

* 前記第1列における第1色及び第2色のサブ画素と前記第2列における第3色のサブ画素、並びに前記第2列における第3色のサブ画素と前記第3列における第1色及び第2色のサブ画素、とによってそれぞれ1つの画素を構成する、ようにしてもよい。

【0061】

10

20

30

40

50

この場合、図14に示すように、前記第1色が緑色で、前記第2色が青色で、前記第3色が赤色である、ようにしても良い。また、図24に示すように、前記第1色が青色で前記第2色が緑色で前記第3色が赤色であるようにしてもよい。さらに、図15に示すように、前記第1色が緑色で、前記第2色が赤色で、前記第3色が青色である、ようにしてもよい。またさらに、図16に示すように、前記第1色が青色で、前記第2色が赤色で、前記第3色が緑色である、ようにしてもよい。

【0062】

また一方、図17に示すように、

- * 隣接される3列の内の第1列を、第1色及び第2色のサブ画素を交互に配置して構成し、
 - * 第2色及び第3色のサブ画素を交互に配置して第2列を構成し、
 - * 第3色及び第1色のサブ画素を交互に配置して第3列を構成し、かつ、
 - * 前記第1列における第1色及び第2色のサブ画素と前記第2列における第3色のサブ画素とによって1つの画素を構成し、
 - * 前記第2列における第2色のサブ画素と前記第3列における第3色及び第1色のサブ画素とによって1つの画素を構成する、
- ようにしてもよい。かかる場合、前記第1色が緑色で、前記第2色が赤色で、前記第3色が青色である、ようにしてもよい。

【0063】

また一方、図18に示すように、

- * 第1色乃至第3色のサブ画素を順に配置して第1列を構成し、
- * 第1色のサブ画素が前記第1列における第3色のサブ画素に隣接するように第1色乃至第3色のサブ画素を順に配置して第2列を構成し、
- * 第1色のサブ画素が前記第2列における第3色のサブ画素に隣接するように第1色乃至第3色のサブ画素を順に配置して第3列を構成し、かつ、
- * 前記第1列における $(2i-1)$ 番目及び $(2i)$ 番目のサブ画素と前記第2列における $(2i)$ 番目のサブ画素、並びに前記第2列における $(2i-1)$ 番目のサブ画素と前記第3列における $(2i-1)$ 番目及び $(2i)$ 番目のサブ画素、とによってそれぞれ1つの画素を構成する(但し、 i は自然数)、ようにしてもよい。この場合、前記第1色が緑色で、前記第2色が赤色で、前記第3色が青色である、ようにしてもよい。

【0064】

なお、前記第1色乃至第3色のサブ画素R, G, Bが、ほぼ同じ面積に形成され、かつ、ほぼ等間隔に配置された、ようにすると良い。

【0065】

次に、本実施の形態の効果について説明する。

【0066】

本実施の形態によれば、 $1 < n < k$ (カラーフィルターの色数が3の場合には $1 < n < 3$)の範囲で n の値を設定しているため、画素ピッチの最小値が従来よりも小さくなり、それに伴って表示密度の上限を高めることができる。例えば、TCP方式のドライバICを用いる場合には電極ピッチの最小値は上述のように約 $60 \mu\text{m}$ であるが、 $n = 2$ とした場合、その2倍、すなわち、 $120 \mu\text{m}$ が画素ピッチの最小値となる。この画素ピッチから表示密度の上限を逆算すると約 210dpi となり、従来よりも高表示密度化が可能であることが理解できる。ベアチップ実装を行う場合においても、同様の理由によって従来よりも高表示密度化が可能となる。

【0067】

なお、 n の値を小さくすればする程画素ピッチ(正確には、走査電極9aに沿って配置された画素のピッチ)は小さくなるが、情報電極9bに沿って配置された画素のピッチの方は逆に大きくなる。したがって、高表示密度を達成するには両画素ピッチの釣り合いを考慮して n の値を決定する必要がある。以下、表示密度が最大となる n の値を求める(但し、 $k = 3$ とする)。

10

20

30

40

50

【0068】

上述のように、情報電極 9 b の総本数を走査電極 9 a に沿った方向に配置された画素の数（上述した X）で除した値を n とすると、走査電極 9 a の総本数を情報電極 9 b に沿った方向に配置された画素の数（上述した Y）で除した値は（3 / n）となる。したがって、ドライバ IC を配置するために必要な最小限スペースを S（TCP 方式のドライバ IC を用いる場合には約 60 μm）とすると、一方の画素ピッチ（走査電極 9 a に沿って配置された画素のピッチ）は n S となり、他方の画素ピッチ（情報電極 9 b に沿って配置された画素のピッチ）は（3 / n）S となる。したがって、走査電極 9 a に沿った方向の表示密度の上限は、

【0069】

【式 5】

$$\frac{25.4 \times 10^3}{n S}$$

10

となり、情報電極 9 b に沿った方向の表示密度の上限は、

【0070】

【式 6】

$$\frac{25.4 \times 10^3}{(3/n) S}$$

20

となる。そして、これらが等しいことが高表示密度化の条件となるため、

【0071】

【式 7】

$n = 3 / n$ より、 $n = 1.7$

が求まる。

【0072】

ところで、上述のように“走査電極 9 a に沿って配置された画素のピッチ”と“情報電極 9 b に沿って配置された画素のピッチ”との差を小さくするために電極（走査電極又はゲート電極）の数を増やした場合には、STN 型液晶素子においては画質の劣化を招くおそれがあり、TFT 型液晶素子にあってはゲート電極の抵抗値の低減を要する場合も出てくるが、双安定性を有する強誘電性液晶を用いた液晶素子においてはそのような弊害は無い。

30

【0073】

一方、

【0074】

【式 8】

$$\frac{Y}{X} < n < 3$$

40

を満足するように n の値を設定した場合には、走査電極及び情報電極の総本数を従来よりも低減でき、それに伴ってドライバ IC の総チャンネル数を少なくでき、その分製品コスト並びに製造コストを低減できる。以下、その理由を、図 10 を参照して説明する。

【0075】

図 10 は、N（走査電極 9 a 及び情報電極 9 b の総本数）と n（情報電極 9 b の総本数を

50

走査電極 9 a に沿った方向に配置された画素の数で除した値)との関係を示す図であり、
N と n との間には、

【0076】

【式 9】

$$N = nX + \frac{3}{n}Y$$

なる関係が成立する(図中の実線参照)。

10

【0077】

そして、従来の液晶パネルにおいては $n = 3$ であったため、電極の総本数 N_0 は、

【0078】

【式 10】

$$N_0 = 3X + Y$$

であった。ここで、電極の総本数が N_0 となるような他の n の値を求めると、

【0079】

【式 11】

$$N_0 = 3X + Y = nX + \frac{3}{n}Y$$

20

より、

【0080】

【式 12】

$$n = \frac{Y}{X}$$

30

となる。したがって、

【0081】

【式 13】

$$\frac{Y}{X} < n < 3$$

とした場合には、電極の総本数は常に N_0 よりも小さくなることが理解できる。

40

また一方、 n の値を、

【0082】

【式 14】

$$n \cong \sqrt{\frac{3 \cdot Y}{X}}$$

とした場合には電極の総本数 N を最小にでき、ドライバ IC の総チャンネル数を最小にできる。その理由を、以下に説明する。

50

【0083】

走査電極及び情報電極の総本数Nは、

【0084】

【式15】

$$N = nX + \frac{3}{n}Y$$

で表されるが、このNが極小値を取るためのnを求める。

10

【0085】

【式16】

$$dN = X - \frac{3}{n^2}Y = 0$$

より、nの値を、

【0086】

【式17】

20

$$n \approx \sqrt{\frac{3 \cdot Y}{X}}$$

とした場合には電極の総本数Nを最小にできることが分かる。

【0087】

次に、X = 1280個、Y = 1024個である場合に、電極の総本数Nを最小にするnの値を求める。電極の総本数Nは、

【0088】

【式18】

$$N = n \cdot 1280 + (3/n) \cdot 1024$$

となり、これをnで微分すると、

【0089】

【式19】

$$dN/dn = 0 = 1280 - 3072/n^2$$

となり、n = 1.55が求まる。

【0090】

次に、電極の総本数Nが最小となるような(すなわち、n = 1.55となるような)サブ画素の配置を求める方法について説明する。

40

【0091】

n = 1.55の場合、走査電極9aの総本数を情報電極9bに沿った方向に配置された画素の数で除した値mは、

【0092】

【式20】

$$m = 3/n = 3/1.55 = 1.94$$

となる。

【0093】

ところで、いまa x a個の画素(pixel)を構成するに必要な情報電極9bの本数をnとし、走査電極9aの本数をm(a, n, mは共に自然数)とすると、サブ画

50

素の数は、

$$3 \times a \times a = n \times m$$

となる。

【0094】

ここで、上記 n 、 m は、 $a = 1$ としたときの n 、 m (但し、 n 、 m は自然数では無い) を意味し、

$$3 \times 1 \times 1 = n \times m$$

が成立する。

【0095】

したがって、 n 、 m と n 、 m との間には、

$$n : m = n : m \quad 1.55 : 1.94$$

なる関係が成立し、このような関係を満たすような自然数 n 、 m を求めると、

$$n = 3, \quad m = 4$$

となる。

【0096】

これより、 $a = 2$ となり、縦 2 画素 \times 横 2 画素からなる 4 画素 (pixel) を、4 本の走査電極 9a と 3 本の情報電極 9b とで構成したとき、電極の総本数 N は最小となる。

【0097】

一方、カラーフィルター 6 を RGB 3 色のカラーフィルターとした場合には、3 原色以外の色を含む場合 (図 12、図 13 参照) に比べて色純度に優れたカラー表示装置を得ることができる。

【0098】

また、サブ画素 R、G、B の面積をほぼ同じとし、サブ画素 R、G、B の配置間隔をほぼ等しくした場合には、縦方向の表示密度と横方向の表示密度とはほぼ等しくなり、画質は良好なものとなる。

【0099】

【実施例】

(実施例 1)

本実施例においては、1 つの画素 (1 pixel) 当たりに必要な情報電極 9b の本数 n を 2 とし、 $1 < n < 3$ を満足するようにしている。また、1 つの画素 (1 pixel) 当たりに必要な走査電極 9a の本数を $3/2$ 本としている。

【0100】

具体的には、図 5 (a) に示すように、隣接される 3 本の走査電極 (第 1 の走査電極 9a_n、第 2 の走査電極 9a_{n+1}、第 3 の走査電極 9a_{n+2}) において、第 1 の走査電極 9a_n に沿って第 1 色及び第 2 色のカラーフィルター 6R、6G を交互に配置し、第 2 の走査電極 9a_{n+1} に沿って第 3 色及び第 1 色のカラーフィルター 6B、6R を交互に配置し、第 3 の走査電極 9a_{n+2} に沿って第 2 色及び第 3 色のカラーフィルター 6G、6B を交互に配置している。そして、図 5 (b) に示すように、第 1 の走査電極 9a_n に沿って配置された第 1 色及び第 2 色のカラーフィルター 6R、6G と第 2 の走査電極 9a_{n+1} に沿って配置された第 3 色のカラーフィルター 6B とによって 1 つの画素 (1 pixel) を構成すると共に、第 2 の走査電極 9a_{n+1} に沿って配置された第 1 色のカラーフィルター 6R と第 3 の走査電極 9a_{n+2} に沿って配置された第 2 色及び第 3 色のカラーフィルター 6G、6B とによって 1 つの画素 (1 pixel) を構成している。つまり、本実施例においては、4 本の情報電極 9b と 3 本の走査電極 9a とによって 4 つの画素 (pixel) を形成している。

【0101】

一方、液晶パネルは、対角 15 インチで縦横比が 4 : 3 (縦寸法が 12 インチ、横寸法が 9 インチ) とし、表示密度は 300 dpi とした。したがって、走査電極 9a に沿った方向に配置された画素の数 X は $12 \times 300 = 3600$ 個となり、情報電極 9b に沿った方向に配置された画素の数 Y は $9 \times 300 = 2700$ 個となつて、

10

20

30

40

50

【0102】

【式21】

$$\frac{Y}{X} < n < 3$$

の関係も満足する。

【0103】

本実施例によれば、発明の実施の形態の箇所で詳述したように、画素ピッチの最小値を従来よりも小さくでき、表示密度の上限を高めることができる（例えば、TCP方式のドライバICを用いる場合には210dpi程度に高めることができる。）。なお、両側実装を行った場合には、420dpi程度に表示密度を高めることができる。

10

【0104】

また、ドライバICの総チャンネル数を少なくでき、その分製品コスト並びに製造コストを低減できる。具体的には、

【0105】

【式22】

$$\begin{aligned} N &= 3600 \text{個} \times 2 \text{本} + 2700 \text{個} \times 3 / 2 \text{本} \\ &= 7200 \text{本} + 4050 \text{本} \\ &= 11250 \text{本} \end{aligned}$$

20

となり、従来の13500本よりも低減できる。

【0106】

(実施例2)

本実施例においては、1つの画素(1pixel)あたりに必要な情報電極9bの本数nを3/2本とし、 $1 < n < 3$ を満足するようにしている。また、1つの画素(1pixel)あたりに必要な走査電極9aの本数を2本としている。

【0107】

具体的には、図6(a)に示すように、第1の走査電極 $9a_n$ に沿って第1色乃至第3色のカラーフィルター6R, 6G, 6Bを順に配置し、第2の走査電極 $9a_{n+1}$ に沿って第1色乃至第3色のカラーフィルター6B, 6R, 6Gを順に配置し(すなわち、6R, 6G, 6Bの順でもある)、第2の走査電極 $9a_{n+1}$ に沿って配置された第3色のカラーフィルター6Bを、第1の走査電極 $9a_n$ に沿って配置された第1色又は第2色のカラーフィルター6R, 6Gに隣接させている。そして、図6(b)に示すように、第1の走査電極 $9a_n$ に沿って配置された第1色及び第2色のカラーフィルター6R, 6Gと第2の走査電極 $9a_{n+1}$ に沿って配置された第3色のカラーフィルター6Bとによって1つの画素(1pixel)を構成すると共に、第1の走査電極 $9a_n$ に沿って配置された第3色のカラーフィルター6Rと第2の走査電極 $9a_{n+1}$ に沿って配置された第1色及び第2色のカラーフィルター6R, 6Gとによって1つの画素(1pixel)を構成させている。つまり、本実施例においては、3本の情報電極9bと4本の走査電極9aとによって4つの画素(pixel)を形成している。

30

40

【0108】

一方、液晶パネルは、対角15インチで縦横比が4:3(縦寸法が12インチ、横寸法が9インチ)とし、表示密度は300dpiとした。したがって、走査電極9aに沿った方向に配置された画素の数Xは $12 \times 300 = 3600$ 個となり、情報電極9bに沿った方向に配置された画素の数Yは $9 \times 300 = 2700$ 個となって、

【0109】

【式23】

50

$$\frac{Y}{X} < n < 3$$

の関係も満足する。

【0110】

本実施例によれば、発明の実施の形態の箇所で詳述したように、画素ピッチの最小値を従来よりも小さくでき、表示密度の上限を高めることができる（例えば、TCP方式のドライバICを用いる場合には210dpi程度に高めることができる。）。なお、両側実装を行った場合には、420dpi程度に表示密度を高めることができる。

10

【0111】

また、ドライバICの総チャンネル数を少なくでき、その分製品コスト並びに製造コストを低減できる。具体的には、

【0112】

【式24】

$$\begin{aligned} N &= 2700\text{個} \times 2\text{本} + 3600\text{個} \times 3 / 2\text{本} \\ &= 5400\text{本} + 5400\text{本} \\ &= 10800\text{本} \end{aligned}$$

20

となり、従来の13500本よりも低減できる。

【0113】

さらに、本実施例においては、

【0114】

【式25】

$$n = 1.5 = \sqrt{\frac{3 \cdot Y}{X}}$$

30

であるため、電極の総本数を最小にでき、ドライバICの総チャンネル数を最小にできる。

【0115】

（実施例3）

本実施例においては、1つの画素（1pixel）あたりに必要な情報電極9bの本数nを2本とし、 $1 < n < 3$ を満足するようにしている。また、1つの画素（1pixel）あたりに必要な走査電極9aの本数を2本としている。

【0116】

具体的には、図7(a)に示すように、第1の走査電極9a_nに沿って第1色及び第2色のカラーフィルター6R、6Gを交互に配置すると共に、第2の走査電極9a_{n+1}に沿って第3色のカラーフィルター6Bを配置した。なお、第3色のカラーフィルター6Bは、第1色及び第2色のカラーフィルター6R、6Gの面積の半分とした。そして、図7(b)に示すように、これら第1色及び第2色のカラーフィルター6R、6Gと2つの第3色のカラーフィルター6Bとによって1つの画素（1pixel）を構成するようにした。つまり、本実施例においては、4本の情報電極9bと4本の走査電極9aとによって4つの画素（pixel）を形成している。

40

【0117】

一方、液晶パネルは、対角15インチで縦横比が4：3（縦寸法が12インチ、横寸法が9インチ）とし、表示密度は300dpiとした。したがって、走査電極9aに沿った方

50

向に配置された画素の数 X は $12 \times 300 = 3600$ 個となり、情報電極 9 b に沿った方向に配置された画素の数 Y は $9 \times 300 = 2700$ 個となって、

【0118】

【式26】

$$\frac{Y}{X} < n < 3$$

の関係も満足する。

10

【0119】

本実施例によれば、発明の実施の形態の箇所で詳述したように、画素ピッチの最小値を従来よりも小さくでき、表示密度の上限を高めることができる（例えば、TCP方式のドライバICを用いる場合には210 dpi程度に高めることができる。）。なお、両側実装を行った場合には、420 dpi程度に表示密度を高めることができる。

【0120】

また、ドライバICの総チャンネル数を少なくでき、その分製品コスト並びに製造コストを低減できる。具体的には、

【0121】

【式27】

$$\begin{aligned} N &= 2700 \text{個} \times 2 \text{本} + 3600 \text{個} \times 2 \text{本} \\ &= 5400 \text{本} + 7200 \text{本} \\ &= 12800 \text{本} \end{aligned}$$

20

となり、従来の13500本よりも低減できる。

【0122】

さらに、本実施例によれば、画素(1 pixel)の形状を正方形に近いものとしてでき、色再現性に富む液晶パネルを得ることができる。

【0123】

(実施例4)

本実施例においては、カラー表示装置として図19に示す液晶パネルP₃を用いた。なお、液晶パネルP₃は、透明な走査電極9aを形成したガラス基板1aと、透明な情報電極9bを形成したガラス基板1bとによって構成し、これらの電極9a、9bの表面は、不図示の配向膜によって被覆した。また、符号20は偏光板であり、符号21はスペーサである。

30

【0124】

次に、本実施例におけるサブ画素の配置構成について、図14に沿って説明する。

【0125】

隣接される3列の内、

40

- * G色(第1色)及びB色(第2色)のサブ画素を交互に配置して第1列を構成し、
- * R色(第3色)のサブ画素を複数配置して第2列を構成し、
- * G色(第1色)及びB色(第2色)のサブ画素を交互に配置して第3列を構成し、
- * 第1列におけるG色(第1色)及びB色(第2色)のサブ画素と第2列におけるR色(第3色)のサブ画素とによって1つの画素(1 pixel)を構成し、
- * 第2列におけるR色(第3色)のサブ画素と第3列におけるG色(第1色)及びB色(第2色)のサブ画素とによって1つの画素(1 pixel)を構成した。そして、このようなサブ画素配置を、3列を1組として繰り返した。

【0126】

本実施例においてはサブ画素を上述のように配置しているため、上記nの値は2となり、

50

$1 < n < k = 3$ の関係を満足する。

【0127】

また、本実施例においては、サブ画素 R, G, B の面積はほぼ同じになるようにし、かつ、サブ画素 R, G, B の配置間隔は、ほぼ等間隔になるようにした。

【0128】

次に、本実施例の効果について説明する。

【0129】

本実施例によれば、サブ画素は、3 原色である R, G, B 色にて構成されているため、3 原色以外の色を含む場合（図 13 参照）に比べて色純度に優れた液晶パネルを得ることができる。

10

【0130】

また、本実施例によれば、サブ画素 R, G, B の面積がほぼ同じで、サブ画素 R, G, B の配置間隔はほぼ等しいため、縦方向の表示密度と横方向の表示密度とはほぼ等しくなり、画像品質は良好なものとなる。

【0131】

さらに、本実施例によれば、画素ピッチの最小値を従来よりも小さくでき、表示密度の上限を高めることができる。

【0132】

またさらに、ドライバ IC の総チャンネル数を少なくでき、その分製品コスト並びに製造コストを低減できる。

20

【0133】

次に、輝度ムラに関する本実施例の効果について図 20 を参照して考察する。

【0134】

280dpi 程度の解像度のものにおいては、列単位の輝度（列を構成するサブ画素の輝度の総和をサブ画素の総数で除した値）にムラがあり明暗の繰り返しであっても、ほぼ等しい輝度の列が連続しない限り（例えば、明の列が連続したり、暗の列が連続しない限り）その明暗の差が肉眼で認識されてしまうことはない。これに対して、ほぼ等しい輝度の列が連続した場合であって、該連続した列の輝度と他の列の輝度との差が大きい場合には、その輝度差が色調のムラ（色線）として肉眼で認識されてしまつて画像品質が劣化することとなる。

30

【0135】

ここで、図 20 (a) 及び図 20 (b) は、全ての色のサブ画素 R, G, B を点灯させた場合の各列毎の輝度とサブ画素 R, G, B の配置との関係を示す図であるが、図示のサブ画素配置ものでは、横列毎の輝度は明暗の繰り返し（例えば、図 20 (a) は 37 と 17 の繰り返し、図 20 (b) は 23 と 30 の繰り返し）であって、等しい輝度の列は連続せず、その明暗の差が肉眼で認識されてしまうことはないものの、縦列毎の輝度は、ほぼ等しい輝度の列が連続（図 20 (a) では 35 の輝度の列が 2 本連続し、図 20 (b) では 15 の輝度の列が 2 本連続）しており、他の列との輝度差が大きいため（図 20 (a) の場合は $35 - 10 = 25$ 、図 20 (b) の場合は $50 - 15 = 35$ ）、その輝度差が色調のムラ（色線）として肉眼で認識されてしまつて画像品質が劣化することとなる。

40

【0136】

これに対して、本実施例の場合は、図 20 (c) に示すように、横列毎の輝度は明暗の繰り返し（40 と 13 の繰り返し）であって、等しい輝度の列は連続せず、その明暗の差が肉眼で認識されてしまうことはない。また、縦列毎の輝度にあつては、30 の輝度の列が 2 本連続しているものの、他の列との輝度差は $30 - 20 = 10$ と小さく、その輝度差が肉眼で認識されてしまうことはない。したがって、本実施例によれば、縦列及び横列共に明暗の差が認識されず、画像品質が良好なものとなる。なお、R, G, B の各サブ画素毎の輝度（すなわち、液晶用のカラーフィルター毎の透過率）の比は 20 : 50 : 10 であつた。

【0137】

50

次に、画像品質に関する本実施例の効果について図21乃至図23を参照して考察する。

【0138】

画像情報を表示する場合、通常は全ての画素(pixel)を点灯させることが行われる。ここで、図21(a)は、全ての画素(pixel)の全てのサブ画素を点灯させて白表示を行う様子を示した図であり、図21(b)は、全ての画素(pixel)のG色のサブ画素のみを点灯させてG色表示を行う様子を示した図である。

【0139】

一方、中間調を表示する場合には、点灯させる画素(pixel)の数を減らすことが行われる。ここで、図20(c)は、点灯させる画素(pixel)と点灯させない画素(pixel)とを市松模様(チェッカーパターン)のように交互に配置して点灯させる画素(pixel)の数を減らした様子を示した図である。

10

【0140】

本実施例によれば、図21(a)乃至(c)のいずれのパターンで画像表示を行う場合であっても、輝度ムラ(縞状やライン状のムラ)が発生せず、画像品質が良好に保たれる。このような効果は、擬似中間調処理を行う場合でも同様である。

【0141】

これに対し、図22(a)に示すサブ画素配置のものにおいて、点灯させる画素(pixel)と点灯させない画素(pixel)とを市松模様(チェッカーパターン)のように交互に配置した場合には、図22(c)に示すように、明の横列(G色のサブ画素が点灯している横列)と暗の横列(いずれのサブ画素も点灯していない横列)とが2列ずつ交互に配置される状態となり、明の横列が横縞として認識されて画像品質が悪くなるという問題がある。なお、図22(b)は、全ての画素(pixel)のG色のサブ画素のみを点灯させてG色表示を行う様子を示した図である。

20

【0142】

一方、図23(a)に示すサブ画素配置のものにおいて、点灯させる画素(pixel)と点灯させない画素(pixel)とを市松模様(チェッカーパターン)のように交互に配置した場合には、図23(b)に示すように、明の横列(G色のサブ画素が点灯している横列)が6列中に2列しか存在しない部分D(粗)と、明の横列が6列中に4列も存在する部分L(密)とが交互に配置される状態となり、明の部分Lが横縞として認識されて画像品質が悪くなるという問題がある。

30

【0143】

(実施例5)

本実施例においては、図15に示すように、隣接される3列の内、

- * G色(第1色)及びR色(第2色)のサブ画素を交互に配置して第1列を構成し、
- * B色(第3色)のサブ画素を複数配置して第2列を構成し、
- * G色(第1色)及びR色(第2色)のサブ画素を交互に配置して第3列を構成し、
- * 第1列におけるG色(第1色)及びR色(第2色)のサブ画素と第2列におけるB色(第3色)のサブ画素とによって1つの画素(1pixel)を構成し、
- * 第2列におけるB色(第3色)のサブ画素と第3列におけるG色(第1色)及びR色(第2色)のサブ画素とによって1つの画素(1pixel)を構成、

40

した。

【0144】

その他の構成は実施例4と同じにした。

【0145】

次に、本実施例の効果について説明する。

【0146】

本実施例によれば、実施例4と同様に、色純度に優れ、縦横の表示密度が等しくて画像品質に優れた液晶パネルを得ることができる。また、画素ピッチの最小値を従来よりも小さくして、表示密度の上限を高めることができる。さらに、ドライバICの総チャンネル数を少なくでき、その分製品コスト並びに製造コストを低減できる。

50

【0147】

また、点灯させる画素 (pixel) と点灯させない画素 (pixel) とを市松模様 (チェッカーパターン) のように交互に配置して中間調を表示する場合においても、輝度ムラ (縞状やライン状のムラ) が発生せず、画像品質が良好に保たれる。

【0148】

(実施例 6)

本実施例においては、図 16 に示すように、隣接される 3 列の内、

- * B 色 (第 1 色) 及び R 色 (第 2 色) のサブ画素を交互に配置して第 1 列を構成し、
 - * G 色 (第 3 色) のサブ画素を複数配置して第 2 列を構成し、
 - * B 色 (第 1 色) 及び R 色 (第 2 色) のサブ画素を交互に配置して第 3 列を構成し、
 - * 第 1 列における B 色 (第 1 色) 及び R 色 (第 2 色) のサブ画素と第 2 列における G 色 (第 3 色) のサブ画素とによって 1 つの画素 (1 pixel) を構成し、
 - * 第 2 列における G 色 (第 3 色) のサブ画素と第 3 列における B 色 (第 1 色) 及び R 色 (第 2 色) のサブ画素とによって 1 つの画素 (1 pixel) を構成、
- した。

10

【0149】

その他の構成は実施例 4 と同じにした。

【0150】

次に、本実施例の効果について説明する。

【0151】

本実施例によれば、実施例 4 と同様に、色純度に優れ、縦横の表示密度が等しくて画像品質に優れた液晶パネルを得ることができる。また、画素ピッチの最小値を従来よりも小さくして、表示密度の上限を高めることができる。さらに、ドライバ IC の総チャンネル数を少なくでき、その分製品コスト並びに製造コストを低減できる。

20

【0152】

また、点灯させる画素 (pixel) と点灯させない画素 (pixel) とを市松模様 (チェッカーパターン) のように交互に配置して中間調を表示する場合においても、輝度ムラ (縞状やライン状のムラ) が発生せず、画像品質が良好に保たれる。

【0153】

(実施例 7)

本実施例においては、図 17 に示すように、隣接される 3 列の内、

- * G 色 (第 1 色) 及び R 色 (第 2 色) のサブ画素を交互に配置して第 1 列を構成し、
 - * R 色 (第 2 色) 及び B 色 (第 3 色) のサブ画素を交互に配置して第 2 列を構成し、
 - * B 色 (第 3 色) 及び G 色 (第 1 色) のサブ画素を交互に配置して第 3 列を構成し、
 - * 第 1 列における G 色 (第 1 色) 及び R 色 (第 2 色) のサブ画素と第 2 列における B 色 (第 3 色) によって 1 つの画素 (1 pixel) を構成し、
 - * 第 2 列における R 色 (第 2 色) のサブ画素と第 3 列における B 色 (第 3 色) 及び G 色 (第 1 色) のサブ画素とによって 1 つの画素 (1 pixel) を構成、
- した。

30

【0154】

その他の構成は実施例 4 と同じにした。

【0155】

次に、本実施例の効果について説明する。

【0156】

本実施例によれば、実施例 4 と同様に、色純度に優れ、縦横の表示密度が等しくて画像品質に優れた液晶パネルを得ることができる。また、画素ピッチの最小値を従来よりも小さくして、表示密度の上限を高めることができる。さらに、ドライバ IC の総チャンネル数を少なくでき、その分製品コスト並びに製造コストを低減できる。

40

【0157】

(実施例 8)

50

本実施例においては、図 18 に示すように、

* G 色 (第 1 色)、R 色 (第 2 色) 及び B 色 (第 3 色) のサブ画素を順に配置して第 1 列を構成し、

* G 色 (第 1 色) のサブ画素が第 1 列における B 色 (第 3 色) のサブ画素に隣接するように G 色 (第 1 色)、R 色 (第 2 色) 及び B 色 (第 3 色) のサブ画素を順に配置して第 2 列を構成し、

* G 色 (第 1 色) のサブ画素が第 2 列における B 色 (第 3 色) のサブ画素に隣接するように G 色 (第 1 色)、R 色 (第 2 色) 及び B 色 (第 3 色) のサブ画素を順に配置して第 3 列を構成し、

* 第 1 列における $(2i - 1)$ 番目及び $(2i)$ 番目のサブ画素と第 2 列における $(2i)$ 番目のサブ画素とによって 1 つの画素を構成し、

* 第 2 列における $(2i - 1)$ 番目のサブ画素と第 3 列における $(2i - 1)$ 番目及び $(2i)$ 番目のサブ画素とによって 1 つの画素を構成した (但し、 i は自然数)。

【0158】

その他の構成は実施例 4 と同じにした。

【0159】

次に、本実施例の効果について説明する。

【0160】

本実施例によれば、実施例 4 と同様に、色純度に優れ、縦横の表示密度が等しくて画像品質に優れた液晶パネルを得ることができる。また、画素ピッチの最小値を従来よりも小さくして、表示密度の上限を高めることができる。さらに、ドライバ IC の総チャンネル数を少なくでき、その分製品コスト並びに製造コストを低減できる。

【0161】

【発明の効果】

以上説明したように、本発明によると、画素ピッチの最小値が従来よりも小さくなり、それに伴って表示密度の上限を高めることができる。

【0163】

ところで、上述のように“走査電極に沿って配置された画素のピッチ”と“情報電極に沿って配置された画素のピッチ”との差を小さくするために電極 (走査電極又はゲート電極) の数を増やした場合には、STN 型液晶素子においては画質の劣化を招くおそれがあり、TFT 型液晶素子にあってはゲート電極の抵抗値の低減を要する場合も出てくる。しかし、前記液晶を、強誘電性状態を示す液晶にした場合には、そのような弊害は無い。

【図面の簡単な説明】

【図 1】従来の液晶パネルの構造の一例を示す断面図。

【図 2】(a) は、サブ画素、走査電極並びに情報電極の配置状態を示す模式図、(b) はサブ画素と画素との関係を示す模式図。

【図 3】視覚解像度 (輪郭をトレースする能力) を示す図。

【図 4】本発明に係る液晶パネルの構造の一例を示す断面図。

【図 5】(a) は、本発明におけるサブ画素、走査電極並びに情報電極の配置状態の一例を示す模式図、(b) はサブ画素と画素との関係を示す模式図。

【図 6】(a) は、本発明におけるサブ画素、走査電極並びに情報電極の配置状態の他の例を示す模式図、(b) はサブ画素と画素との関係を示す模式図。

【図 7】(a) は、本発明におけるサブ画素、走査電極並びに情報電極の配置状態のさらに他の例を示す模式図、(b) はサブ画素と画素との関係を示す模式図。

【図 8】(a) は、本発明におけるサブ画素、走査電極並びに情報電極の配置状態の他の例を示す模式図、(b) はサブ画素と画素との関係を示す模式図。

【図 9】(a) は、本発明におけるサブ画素、走査電極並びに情報電極の配置状態の他の例を示す模式図、(b) はサブ画素と画素との関係を示す模式図。

【図 10】走査電極及び情報電極の総本数 N と、情報電極の総本数を走査電極に沿った方

向に配置された画素の数で除した値 n との関係を示す図。

- 【図 1 1】従来のサブ画素配置の一例を示す模式図。
- 【図 1 2】従来のサブ画素配置の他の例を示す模式図。
- 【図 1 3】従来のサブ画素配置の他の例を示す模式図。
- 【図 1 4】本発明が適用されるサブ画素配置の一例を示す模式図。
- 【図 1 5】本発明が適用されるサブ画素配置の一例を示す模式図。
- 【図 1 6】本発明が適用されるサブ画素配置の一例を示す模式図。
- 【図 1 7】本発明が適用されるサブ画素配置の一例を示す模式図。
- 【図 1 8】本発明が適用されるサブ画素配置の一例を示す模式図。
- 【図 1 9】本発明に係るカラー表示装置の構造の一例を示す模式図。
- 【図 2 0】本発明の効果を説明するための図。
- 【図 2 1】本発明の効果を説明するための図。
- 【図 2 2】本発明の効果を説明するための図。
- 【図 2 3】本発明の効果を説明するための図。
- 【図 2 4】本発明が適用される画素配置の一例を示す模式図。
- 【図 2 5】本発明のカラー表示装置の一実施の形態の構成を模式的に示す平面図。
- 【図 2 6】本発明に係るカラー表示装置の一画素の構成例を模式的に示す断面図。

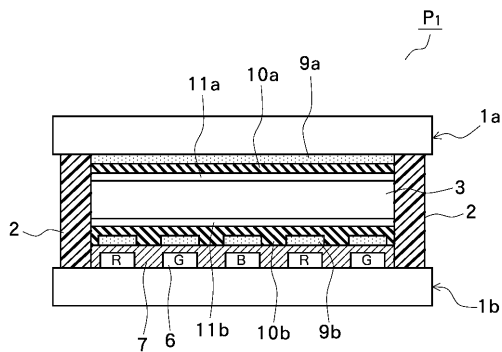
10

【符号の説明】

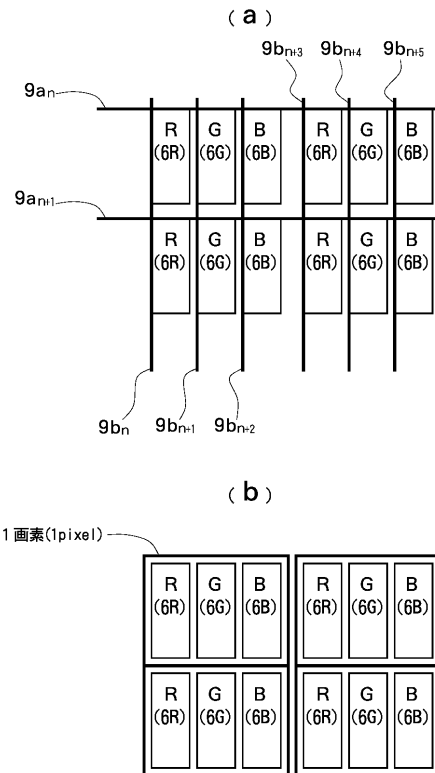
- 1 a , 1 b 基板 (基材)
- 3 液晶
- 9 a 走査電極
- 9 b 情報電極
- 6 カラーフィルター
- P₂ 液晶パネル (カラー表示装置)

20

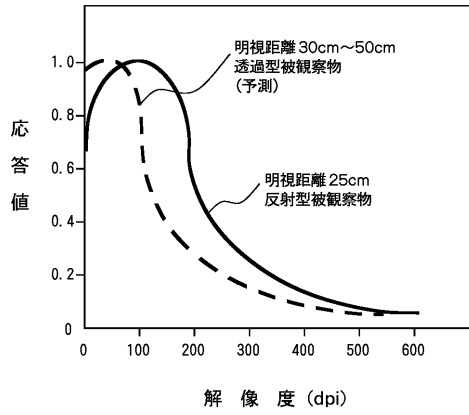
【 図 1 】



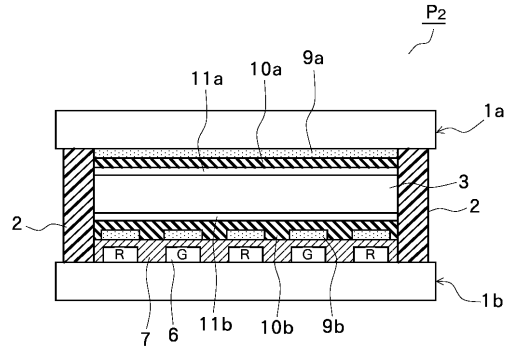
【 図 2 】



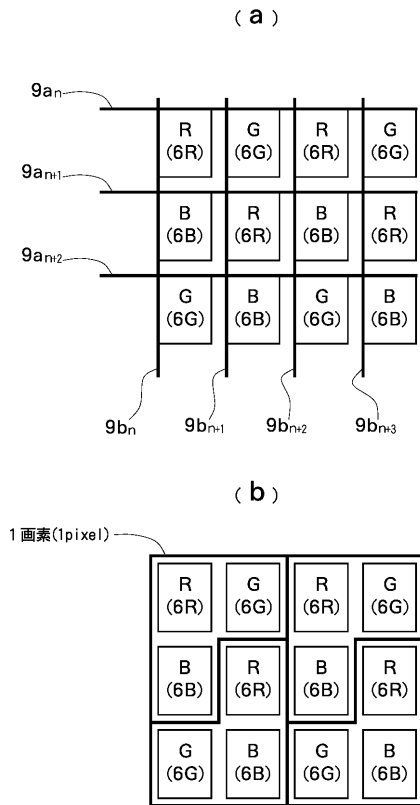
【 図 3 】



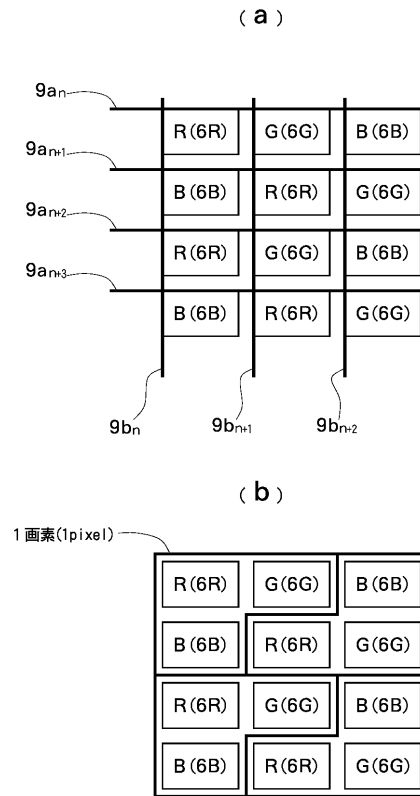
【 図 4 】



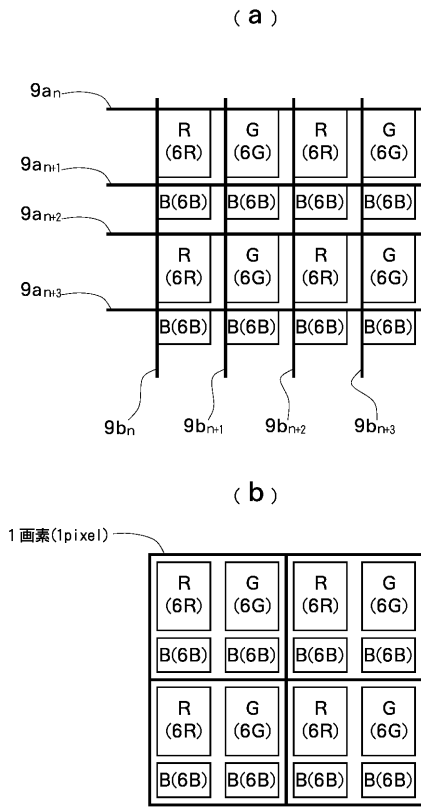
【 図 5 】



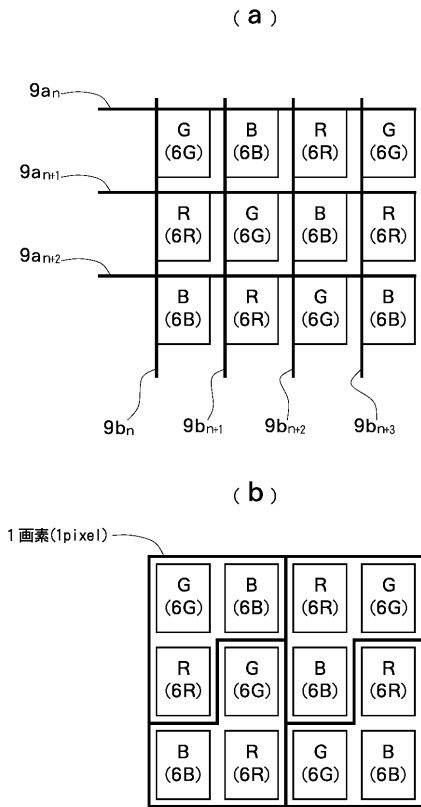
【 図 6 】



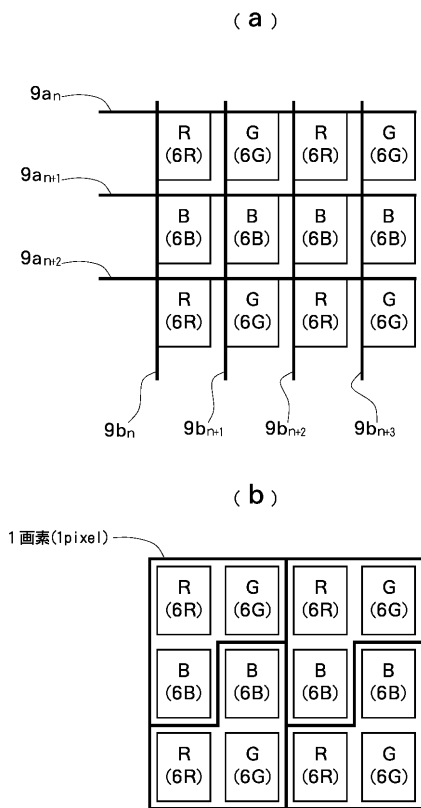
【 図 7 】



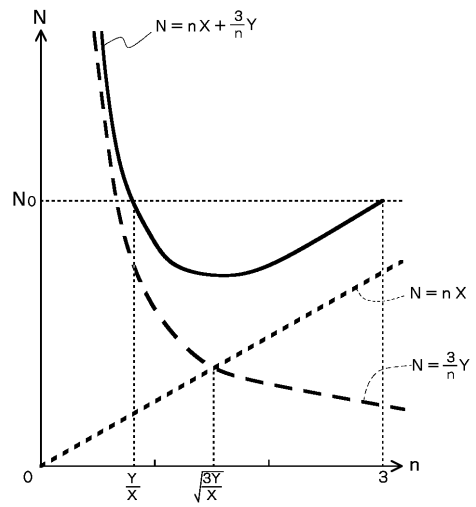
【 図 8 】



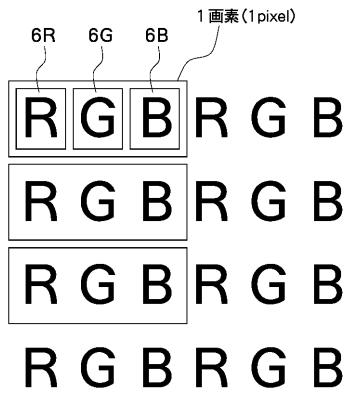
【 図 9 】



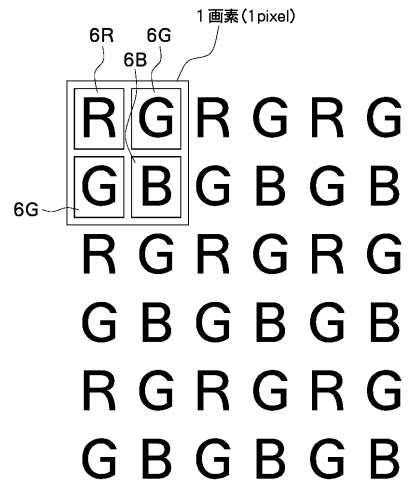
【 図 10 】



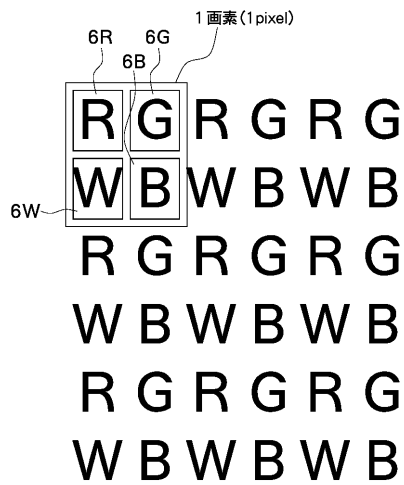
【 図 1 1 】



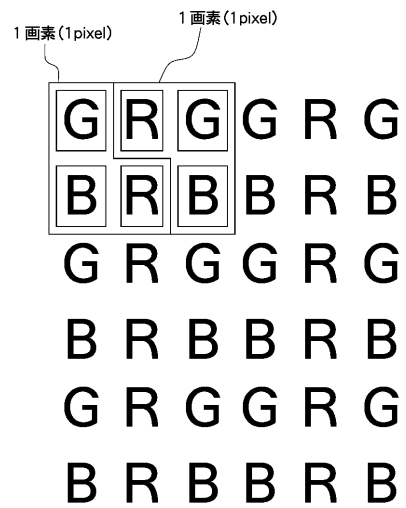
【 図 1 2 】



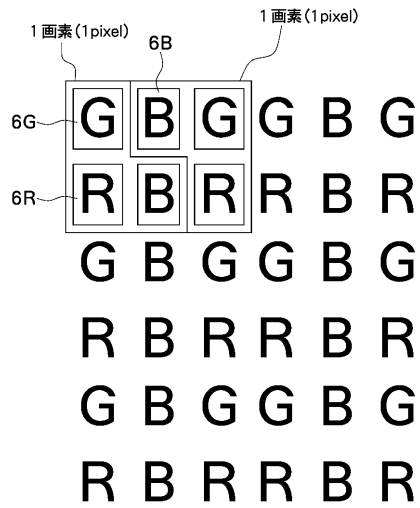
【 図 1 3 】



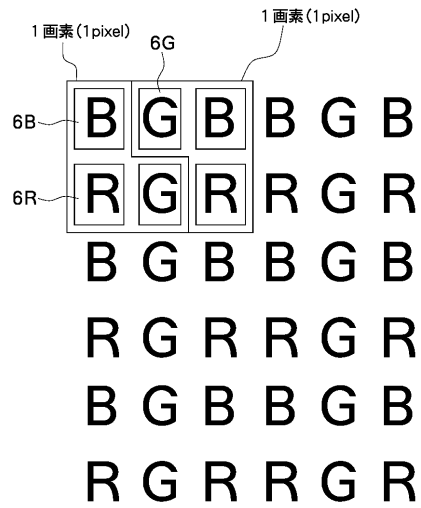
【 図 1 4 】



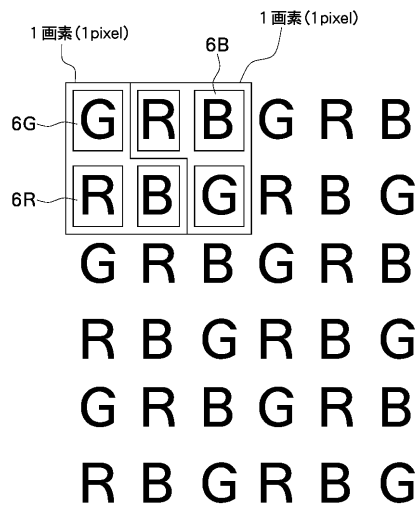
【 図 1 5 】



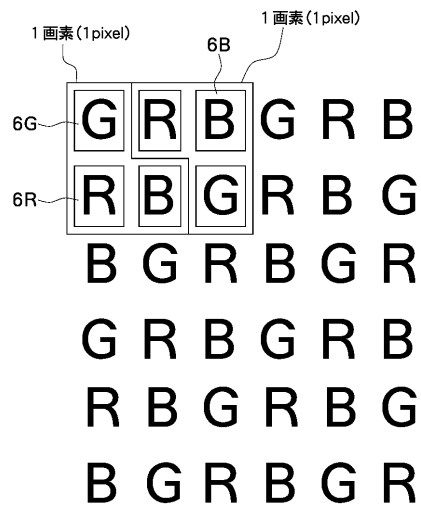
【 図 1 6 】



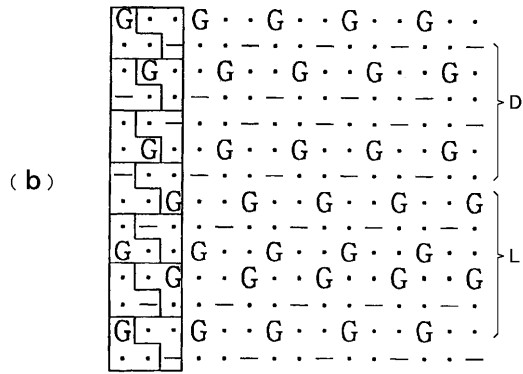
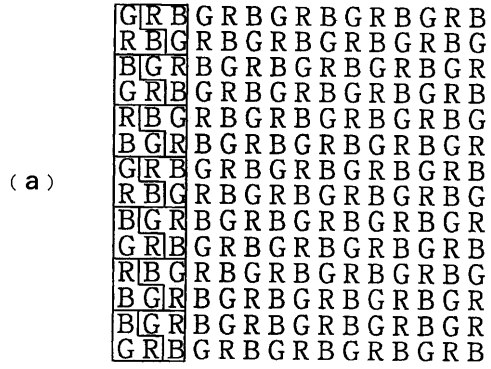
【 図 1 7 】



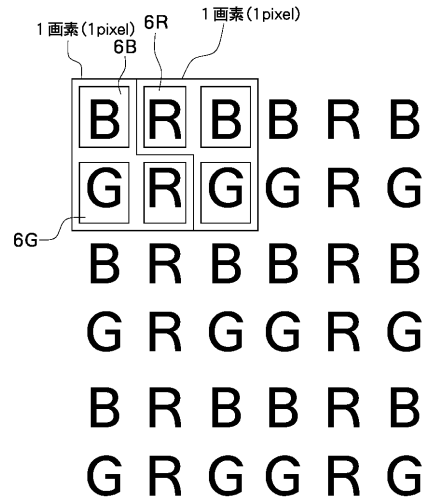
【 図 1 8 】



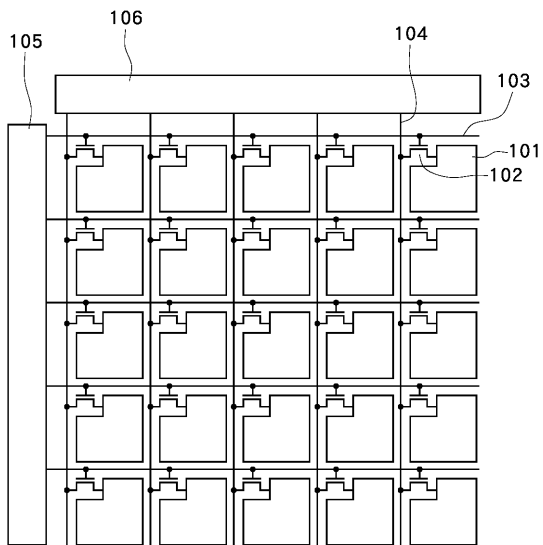
【 図 2 3 】



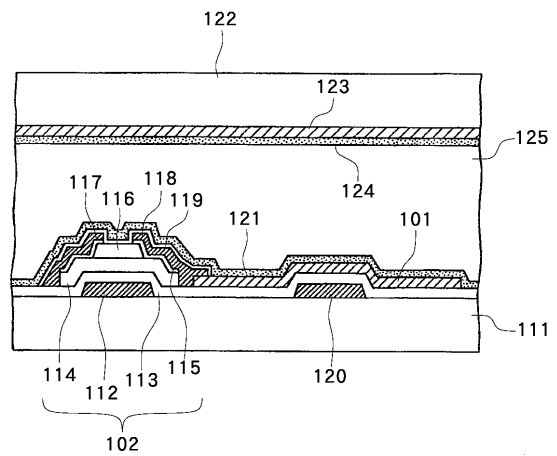
【 図 2 4 】



【 図 2 5 】



【 図 2 6 】



フロントページの続き

(72)発明者 高橋 雅則

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 巽 栄作

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 伊藤 昌哉

(56)参考文献 特開昭56-080081(JP,A)

特開昭60-042784(JP,A)

特開平02-110515(JP,A)

特開昭60-186823(JP,A)

特開昭59-111196(JP,A)

特開平02-042420(JP,A)

特開昭61-174586(JP,A)

特開昭60-043686(JP,A)

特開平11-003051(JP,A)

(58)調査した分野(Int.Cl.⁷, DB名)

G09F 9/30

G02F 1/133-1/141

H05B 33/12-33/28