(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0073754
(43) 공개일자 2012년07월05일

(51) 국제특허분류(Int. Cl.)
H01L 21/8238 (2006.01)
(21) 출원번호 10-2010-0135609
(22) 출원일자 2010년12월27일
심사청구일자 2010년12월27일

(71) 출원인
경희대학교 산학협력단
경기도 용인시 기흥구 덕영대로 1732, 국제캠퍼스내 (서천동, 경희대학교)
(72) 발명자
이선희
서울특별시 중랑구 망우로25길 12-3 (중화동)
김성훈
서울특별시 서초구 신반포로 261, 현대패밀리 아파트 101동 1704호 (잠원동)
장진
서울특별시 서초구 잠원로 195, 302동 908호 (잠원동, 신반포아파트)
(74) 대리인
박용순, 김희곤, 김인한

전체 청구항 수 : 총 11 항

(54) 발명의 명칭 **용액 공정을 이용한 유기 시모스 회로 제작 방법, 인버터 및 링 오실레이터**

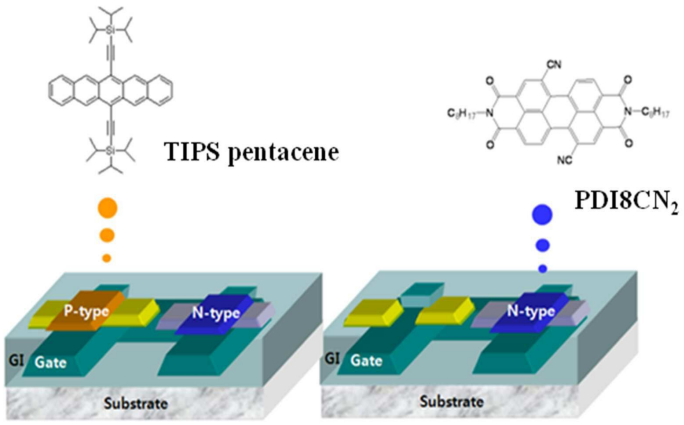
(57) 요 약

본 발명에서는 용액 공정을 이용한 유기 시모스 회로 제작 방법이 제공된다.

본 발명의 용액 공정을 이용한 유기 시모스 회로 제작 방법은, (a) 기판 위에 게이트 전극을 형성하는 단계, (b) 상기 게이트 전극 위에 용액 공정을 이용하여 절연막을 형성하는 단계, (c) 데이터 라인을 형성하고 p 타입 유기물 용액 및 n 타입 유기물 용액을 용액 공정을 통해 형성하는 단계를 포함하는 것을 특징으로 한다.

상기와 같은 구성에 의하면, 본 발명은 절연막을 용액 공정을 통해서 형성하고, 반도체층을 잉크젯 프린팅 방식을 이용하여 형성하여 유기 회로를 구현하였으므로, 낮은 단가의 저소비 전력의 유기 회로를 구현할 수 있으며, 유기 절연막과 유기 반도체를 모두 용액 공정을 통해 250℃미만의 낮은 온도에서 형성함으로써 플라스틱 기판과 같은 플렉서블 소자 적용이 가능하게 한다.

대 표 도 - 도1



이 발명을 지원한 국가연구개발사업

과제고유번호	10030099
부처명	지식경제부
연구사업명	산업원천기술개발사업
연구과제명	비진공 공정을 이용한 TFT CMOS 회로 기반 기술 개발
주관기관	경희대학교 산학협력단
연구기간	2007.09.01 ~ 2014.06.30

특허청구의 범위

청구항 1

(a) 기판 위에 게이트 전극을 형성하는 단계,

(b) 상기 게이트 전극 위에 용액 공정을 이용하여 절연막을 형성하는 단계,

(c) 데이터 라인을 형성하고 p 타입 유기물 용액 및 n 타입 유기물 용액을 용액 공정을 통해 형성하는 단계를 포함하는 것을 특징으로 하는 용액 공정을 이용한 유기 CMOS 회로 제작 방법.

청구항 2

청구항 1에 있어서,

상기 (b) 단계는,

알루미늄 옥사이드 전구체 용액을 코팅 방법으로 형성한 후 가열하여 절연막을 형성하는 것을 특징으로 하는 용액 공정을 이용한 유기 CMOS 회로 제작 방법.

청구항 3

청구항 1 또는 청구항 2에 있어서,

상기 p 타입 유기물 용액은 TIPS(Triisopropylsilylethynyl) pentacene 용액인 것을 특징으로 하는 용액 공정을 이용한 유기 CMOS 회로 제작 방법.

청구항 4

청구항 1 또는 청구항 2에 있어서,

상기 n 타입 유기물 용액은 PDI8CN_2(N,NO-bis(n-octyl)-(1,7&1,6)-dicyanoperyline-3,4,:9,10bis(dicarboximide)) 용액인 것을 특징으로 하는 용액 공정을 이용한 유기 CMOS 회로 제작 방법.

청구항 5

청구항 3에 있어서,

상기 n 타입 유기물 용액은 PDI8CN_2(N,NO-bis(n-octyl)-(1,7&1,6)-dicyanoperyline-3,4,:9,10bis(dicarboximide)) 용액인 것을 특징으로 하는 용액 공정을 이용한 유기 CMOS 회로 제작 방법.

청구항 6

청구항 1 또는 청구항 2에 있어서,

상기 (c) 단계의 용액 공정은 잉크젯 프린팅 방식을 이용하는 것을 특징으로 하는 용액 공정을 이용한 유기 CMOS 회로 제작 방법.

청구항 7

청구항 1 또는 청구항 2에 있어서,

상기 기판은 플라스틱(plastic) 재질인 것을 특징으로 하는 용액 공정을 이용한 유기 CMOS 회로 제작 방법.

청구항 8

청구항 1 또는 청구항 2에 있어서,

상기 게이트 전극은 몰리브덴(Mo)이고, 상기 데이타 라인은 금(Au)인 것을 특징으로 하는 용액 공정을 이용한 유기 CMOS 회로 제작 방법.

청구항 9

청구항 2에 있어서,

상기 (b) 단계의 가열은 100℃이상 250℃미만의 온도로 가열하는 것을 특징으로 하는 용액 공정을 이용한 유기 CMOS 회로 제작 방법.

청구항 10

청구항 1 또는 청구항 2의 용액 공정을 이용한 유기 CMOS 회로 제작 방법으로 제작된 인버터.

청구항 11

청구항 1 또는 청구항 2의 용액 공정을 이용한 유기 CMOS 회로 제작 방법으로 제작된 시프트 레지스터 등의 회로 제작 방법

명 세 서

기 술 분 야

[0001] 본 발명은 CMOS(Complementary metal-oxide-semiconductor) 회로 제작 방법, 인버터 및 링 오실레이터에 관한 것으로, 특히 용액 공정을 이용한 유기 CMOS 회로 제작 방법, 인버터 및 링 오실레이터에 관한 것이다.

배 경 기 술

[0002] 최근 저전압 구동 방식의 소자를 제작하기 위해, 절연막의 두께를 낮추거나 유전율이 큰 옥사이드 절연막을 사용한 결과가 보고되고 있다.

[0003] 유기 박막의 경우 용액 공정을 통해 50 nm 미만 두께의 절연막을 통해 낮은 구동 전압에서 동작하는 소자 특성을 확보하고 있으며, 옥사이드 절연막의 경우 증착이나 알루미늄 플라즈마 처리를 통하여 소자를 제작하고 있다.

[0004] 이같은 소자의 경우 아직까지 증착을 통해 반도체층을 형성하여 소자의 특성을 확보하고 있다.

[0005] 그러나 증착의 경우 제작 과정이 복잡하고 대면적 공정에는 부적당하며 유연 기판에 적용하는데 어려움이 있었다. 또한 물질의 낭비 및 제작 비용이 크다는 단점이 있었다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 상기의 문제점을 해결하기 위해 유기 절연막/유기 반도체층 용액 공정을 통해 저전압 구동이 가능한 고성능 유기 회로 제작방법, 인버터 및 7단 링 오실레이터를 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0007] 상기 기술적 과제를 달성하기 위해 본 발명에서는 용액 공정을 이용한 유기 시모스 회로 제작 방법이 제공된다.

[0008] 본 발명의 용액 공정을 이용한 유기 시모스 회로 제작 방법은, (a) 기판 위에 게이트 전극을 형성하는 단계, (b) 상기 게이트 전극 위에 용액 공정을 이용하여 절연막을 형성하는 단계, (c) 데이터 라인을 형성하고 p 타입 유기물 용액 및 n 타입 유기물 용액을 용액 공정을 통해 형성하는 단계를 포함하는 것을 특징으로 한다.

[0009] 여기서 상기 (b) 단계는 알루미늄 옥사이드 전구체 용액을 회전 도포를 이용하여 형성한 후 가열하여 절연막을 형성하는 것을 특징으로 한다.

[0010] 또한 여기서 가열은 100℃이상 250℃미만의 온도로 가열하는 것을 특징으로 한다.

[0011] 한편 상기 p 타입 유기물 용액은 TIPS(Triisopropylsilylethynyl) pentacene 용액이고, 상기 n 타입 유기물 용액은 PDI8CN_2(N,NO-bis(n-octyl)-(1,7&1,6)-dicyanoperyline-3,4,:9,10bis(dicarboximide)) 용액인 것이 바람직하다.

[0012] 또한 여기서 상기 (c) 단계의 용액 공정은 잉크젯 프린팅 방식을 이용하는 것을 특징으로 한다.

[0013] 여기서 상기 기판은 플라스틱(plastic) 재질인 것을 특징으로 한다.

[0014] 나아가 상기 게이트 전극은 몰리브덴(Mo)이고, 상기 데이터 라인은 금(Au)인 것을 특징으로 한다.

[0015] 또한 상기와 같은 제작 방법을 응용하여 본 발명에서는 인버터 또는 7단 링 오실레이터를 제작할 수 있다.

발명의 효과

[0016] 상기와 같은 구성에 의하면, 본 발명은 절연막을 용액 공정을 통해서 형성하고, 반도체층을 잉크젯 프린팅 방식을 이용하여 형성하여 유기 회로를 구현하였으므로, 낮은 단가의 저소비 전력의 유기 회로를 구현할 수 있으며, 유기 절연막과 유기 반도체를 모두 용액 공정을 통해 250℃미만의 낮은 온도에서 형성함으로써 플라스틱 기판과 같은 플렉서블(flexible) 소자 적용이 가능하게 한다.

도면의 간단한 설명

[0017] 도 1은 본 발명의 용액 공정을 이용한 유기 CMOS 회로 제작 방법에 있어서 잉크젯 프린팅 방식을 이용한 유기 CMOS 회로 제작 모식도이다.

도 2는 본 발명의 용액 공정을 이용한 유기 CMOS 회로 제작 방법에 있어서 잉크젯 프린팅 방식을 이용하여 제작된 저전압 구동 유기 CMOS 인버터 회로도이다.

도 3은 본 발명의 용액 공정을 이용한 유기 CMOS 회로 제작 방법에 있어서 잉크젯 프린팅 방식을 이용하여 제작된 저전압 구동 유기 CMOS 인버터의 광학 이미지이다.

도 4는 본 발명의 용액 공정을 이용한 유기 CMOS 회로 제작 방법에 있어서 잉크젯 프린팅 방식을 이용하여 제작된 저전압 구동 유기 CMOS 인버터의 동작 특성이다.

도 5는 본 발명의 용액 공정을 이용한 유기 CMOS 회로 제작 방법에 있어서 잉크젯 프린팅 방식을 이용하여 제작된 저전압 구동 유기 CMOS 7단 링 오실레이터이다.

도 6은 본 발명의 용액 공정을 이용한 유기 CMOS 회로 제작 방법에 있어서 잉크젯 프린팅 방식을 이용하여 제작된 저전압 구동 유기 CMOS 7단 링 오실레이터의 동작 특성이다.

발명을 실시하기 위한 구체적인 내용

[0018] 이하, 본 발명의 바람직한 실시예를 첨부된 도면들을 참조하여 상세히 설명한다. 우선 각 도면의 구성 요소들에 참조 부호를 부가함에 있어서, 동일한 구성 요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가지도록 하고 있음에 유의해야 한다. 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략한다.

[0019] 본 발명의 용액 공정을 이용한 유기 CMOS 회로 제작 방법에 있어서 바람직한 일실시예들을 통하여 제작된 유기 박막 트랜지스터는 3V 이내의 낮은 전압에서 구동되었으며, 본 발명의 용액 공정을 이용한 유기 CMOS 회로의 경우 1.5V의 낮은 드레인 전원 전압(V_{DD})에서도 인버팅(inverting) 특성을 보였다.

[0020] 이와 같이 일반적인 유기 박막 트랜지스터의 동작전압은 20 V 이상인 반면, 본 발명에서는 3 V이내의 낮은 동작 전압에서도 용액 공정을 통해 p- 와 n- 타입 유기 박막 트랜지스터가 공기 중에서 안정하게 동작하고, 이를 통해 CMOS 회로까지 구현이 가능하게 되었다.

[0021] 또한 본 발명을 이용하여 7단으로 구성된 링-오실레이터(ring-oscillator)를 제작하여 동작 특성을 확보하였다.

[0022] 이하에서는 도면을 통하여 본 발명의 용액 공정을 이용한 유기 CMOS 회로 제작 방법을 이용한 바람직한 일실시예들을 설명한다.

[0023] 도 1은 본 발명의 용액 공정을 이용한 유기 CMOS 회로 제작 방법에 있어서 잉크젯 프린팅 방식을 이용한 유기 CMOS 회로 제작 모식도이다.

[0024] 도 1에 도시된 바와 같이, 본 발명에서는 역 코플라나(inverted co-planar) 구조를 이용하여 유기 CMOS 회로

를 제작하였다. 절연막을 Al_2O_3 절연막으로 구성하여 용액 공정을 통해 형성하였다. 보다 구체적으로, 기판(substrate) 상의 몰리브덴(Mo) 게이트(gate) 전극 위에 알루미늄 옥사이드 전구체 용액을 회전 도포를 이용하여 형성한 후, 250℃ 미만의 온도에서 가열하여 절연막을 형성하였다.

[0025] 이후 금(Au) 데이터 라인을 형성한 후, P 타입, 특히 TIPS(Triisopropylsilylethynyl) pentacene 용액과, N 타입, 특히 PDI8CN_2(N,NO-bis(n-octyl)-(1,7&1,6)-dicyanoperyline-3,4,:9,10bis(dicarboximide)) 용액을 각각 회로 기판에 잉크젯 프린팅 기술로 형성하였다.

[0026] 이로써 낮은 단가의 저소비 전력의 유기 회로를 구현할 수 있으며, 유기 절연막과 유기 반도체를 모두 용액 공정을 통해 250℃ 미만의 낮은 온도에서 형성함으로써 플라스틱과 같은 플렉서블 소자를 기판에 적용할 수 있도록 한다.

[0027] 도 2는 본 발명의 용액 공정을 이용한 유기 CMOS 회로 제작 방법에 있어서 잉크젯 프린팅 방식을 이용하여 제작된 저전압 구동 유기 CMOS 인버터 회로도이다.

[0028] 도 3은 본 발명의 용액 공정을 이용한 유기 CMOS 회로 제작 방법에 있어서 잉크젯 프린팅 방식을 이용하여 제작된 저전압 구동 유기 CMOS 인버터의 광학 이미지이다.

[0029] 도 4는 본 발명의 용액 공정을 이용한 유기 CMOS 회로 제작 방법에 있어서 잉크젯 프린팅 방식을 이용하여 제작된 저전압 구동 유기 CMOS 인버터의 동작 특성이다.

[0030] 도 4에서, (a)는 전압 전달(voltage transfer) 특성이고, (b)는 신호 이득(gain) 특성을 나타낸다.

[0031] 도 4에 도시된 바와 같이, 3 V 미만의 낮은 V_{DD}에서도 Vout 전압이 정확하게 전달됨으로서, p 및 n 타입 유기 박막 트랜지스터가 각각 잘 동작하여 풀 스윙(full swing) 유기 반도체 CMOS 회로가 낮은 전압 범위에서도 구현됨을 확인할 수 있다. 이를 통해 3 V 이내에서 96정도의 gain 특성을 나타내었다.

[0032] 도 5는 본 발명의 용액 공정을 이용한 유기 CMOS 회로 제작 방법에 있어서 잉크젯 프린팅 방식을 이용하여 제작된 저전압 구동 유기 CMOS 7단 링 오실레이터이다.

[0033] 도 5에서, (a)와 (b)는 각각 상기 7단 링 오실레이터의 모식도 및 광학 이미지이다. 본 실시예에서는 폭(width)/길이(length)가 400㎛/10㎛의 p 타입과, 폭/길이가 10㎛/10㎛의 n 타입으로 제작하였다.

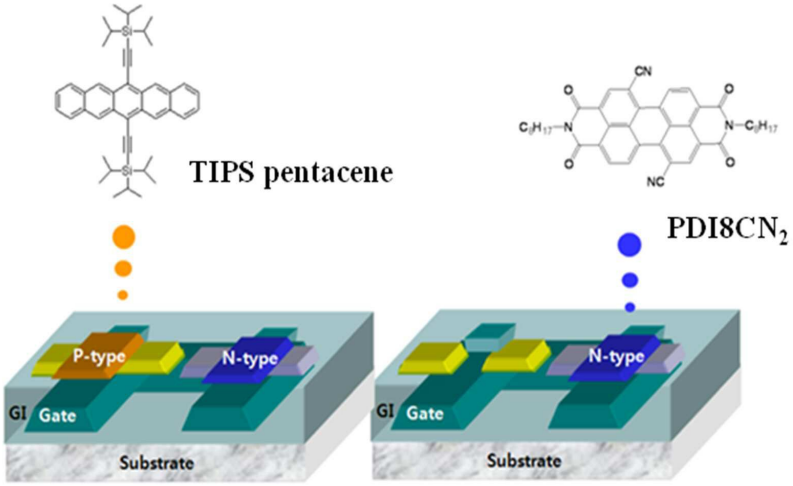
[0034] 도 6은 본 발명의 용액 공정을 이용한 유기 CMOS 회로 제작 방법에 있어서 잉크젯 프린팅 방식을 이용하여 제작된 저전압 구동 유기 CMOS 7단 링 오실레이터의 동작 특성이다. 본 실시예에서는 드레인 전원 전압(V_{DD})이 4 V이다.

[0035] 도 6에 도시된 바와 같이, 링 오실레이터(Ring oscillator)는 인버터(inverter)를 홀수단으로 연결하여 제작하며 스테이지당 지연시간(delay time)을 입력 전압과 함께 비교함으로써 소자 성능, 공정 및 설계 등에 대한 우위를 판단할 수 있는 지표로, 용액 공정을 통해 형성된 본 발명에서는 4V의 낮은 입력 전압에서도 스테이지당 2.24ms의 지연 시간을 나타냄으로서 용액 공정을 이용한 CMOS 소자의 동작 특성을 확인하였다.

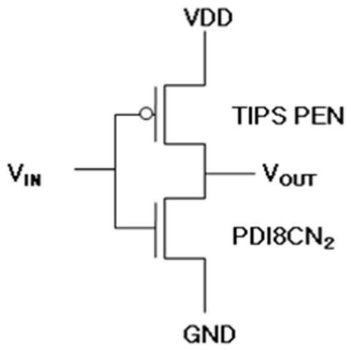
[0036] 이상에서 설명한 본 발명은 전술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 부가 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

도면

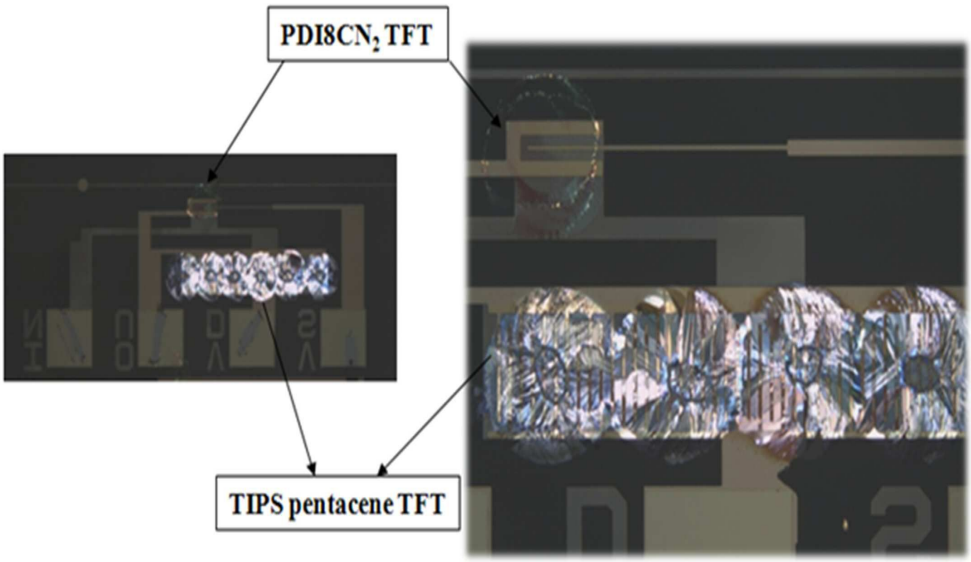
도면1


TIPS pentacene
PDI8CN2
P-type
N-type
GI
Gate
Substrate
N-type
GI
Gate
Substrate

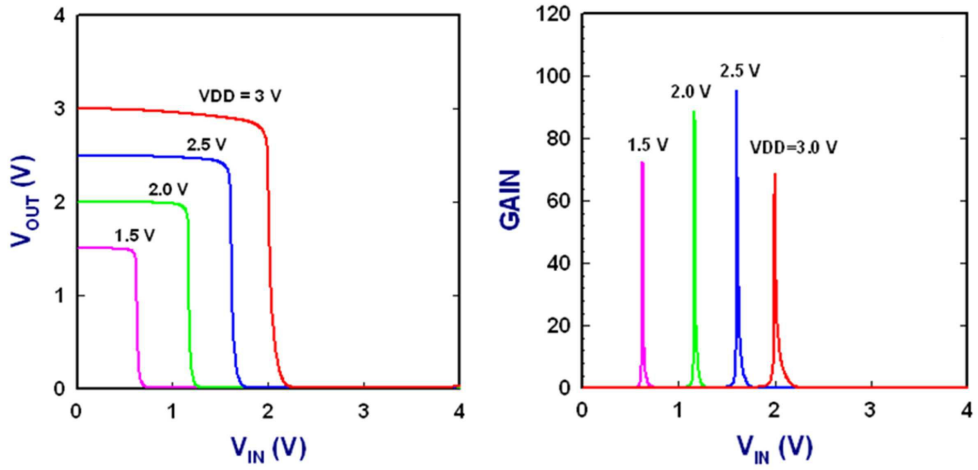
도면2


VDD
TIPS PEN
VIN
VOUT
PDI8CN2
GND

도면3

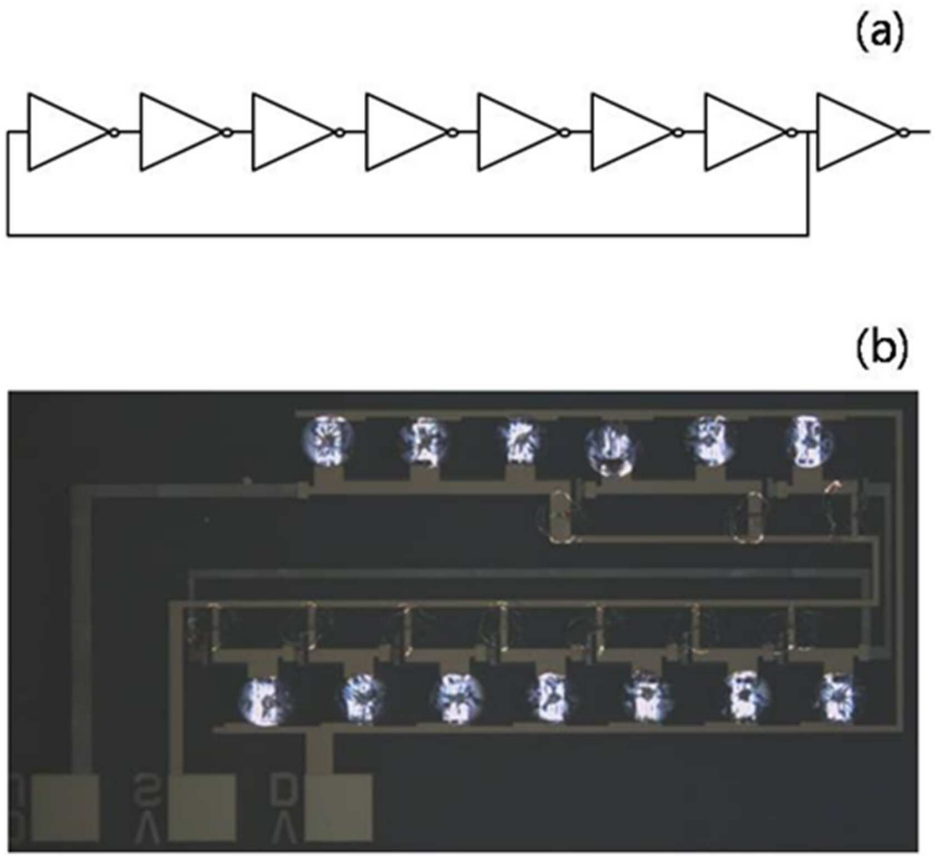

PDI8CN2 TFT
TIPS pentacene TFT

도면4



(a) (b)

도면5



도면6

