(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年9月17日(17.09.2020)

WIPO | PCT

(10) 国際公開番号
WO 2020/183822 A1

(51) 国際特許分類:
H01L 23/12 (2006.01)　*H01L 23/36* (2006.01)

(21) 国際出願番号：　PCT/JP2019/048095

(22) 国際出願日：　2019年12月9日(09.12.2019)

(25) 国際出願の言語：　日本語

(26) 国際公開の言語：　日本語

(30) 優先権データ：
特願 2019-045100　2019年3月12日(12.03.2019)　JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(**SONY SEMICONDUCTOR SOLUTIONS CORPORATION**) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

(72) 発明者: 五十嵐　浩一 (**IGARASHI, Koichi**); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 丸島 敏一 (**MARUSHIMA, Toshikazu**); 〒1600022 東京都新宿区新宿３－３－２ 京王新宿三丁目第二ビル ５Ｆ クラフト国際特許事務所 Tokyo (JP).

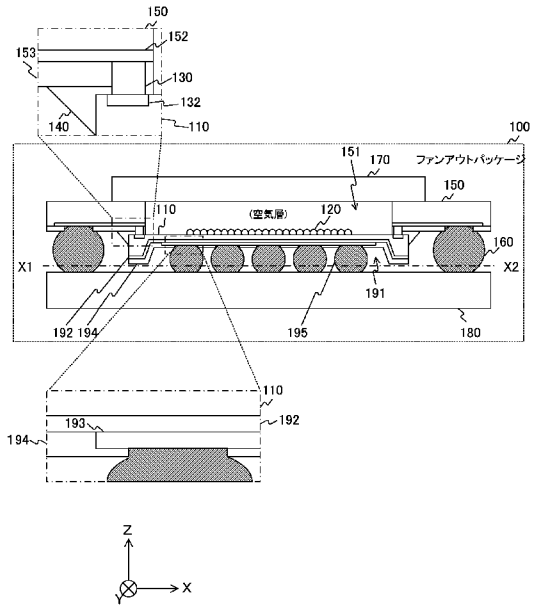
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,

(54) **Title:** SEMICONDUCTOR PACKAGE, AND METHOD FOR MANUFACTURING SEMICONDUCTOR PACKAGE

(54) 発明の名称： 半導体パッケージ、および、半導体パッケージの製造方法

[図1]



100 Fan-out package
151 Air layer

(57) **Abstract:** The present invention provides a semiconductor package on which a semiconductor substrate is mounted, wherein the heat resistance of the semiconductor substrate is reduced. This semiconductor package comprises a semiconductor substrate, an insulation layer, a metal layer, an interposer substrate, a mounting substrate, a signal-transmitting solder ball, and a solder member. A pad is provided to one surface of the semiconductor substrate. The other surface of the semiconductor substrate is covered by the insulation layer. The metal layer covers the insulation layer. Wiring connecting to the pad is formed on the interposer substrate. The signal-transmitting solder ball is joined to the wiring and the mounting substrate and transmits a prescribed electrical signal. The solder member is joined to the metal layer and the mounting substrate.

WO 2020/183822 A1

［続葉有］

TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一　国際調査報告（条約第21条(3)）

(57) 要約：半導体基板を実装した半導体パッケージにおいて、半導体基板の熱抵抗を低減する。半導体パッケージは、半導体基板、絶縁層、メタル層、インターポーザ基板、実装基板、信号伝送半田ボールおよび半田部材を具備する。半導体基板の一方の面にパッドが設けられる。その半導体基板の他方の面が絶縁層により被覆される。メタル層は、その絶縁層を被覆する。インターポーザ基板には、パッドに接続される配線が形成される。信号伝送半田ボールは、配線と実装基板とに接合されて所定の電気信号を伝送する。半田部材は、メタル層と実装基板とに接合される。

明　細　書

発明の名称 ：

半導体パッケージ、および、半導体パッケージの製造方法

技術分野

[0001]　本技術は、半導体パッケージ、および、半導体パッケージの製造方法に関する。詳しくは、半導体基板がインターポーザ基板を介して実装基板に実装される半導体パッケージ、および、半導体パッケージの製造方法に関する。

背景技術

[0002]　従来より、半導体集積回路の取り扱いを容易にするなどの目的で、その半導体集積回路を基板に実装して密閉した半導体パッケージが用いられている。この半導体パッケージの種類は様々であるが、その中でも多数の端子数が必要な場合には、半導体基板の外側まで端子をファンのように広げるファンアウトパッケージが用いられている（例えば、特許文献１参照。）。また、ファンアウトパッケージの実装例としては、半導体基板と、その半導体基板の端子に接続されたインターポーザ基板と、そのインターポーザ基板に半田ボールにより接続された実装基板とを設けた構造が挙げられる。

先行技術文献

特許文献

[0003] 特許文献1：国際公開第２０１７／０１４０７２号

発明の概要

発明が解決しようとする課題

[0004]　上述のインターポーザ基板を用いるファンアウトパッケージでは、インターポーザ基板および半田ボールを介して半導体基板と実装基板とが電気的に接続され、その実装基板上の駆動回路により、半導体基板上の半導体集積回路が駆動される。しかしながら、このファンアウトパッケージでは、駆動時の半導体基板の単位時間当たりの温度上昇量（すなわち、熱抵抗）を低下させることが困難である。半田ボールを介して半導体基板から実装基板へ熱を

放出させたとしても、半導体基板の発熱量が大きい場合には、半田ボールのみでは放熱量が不足するおそれがある。基板の損傷防止のために設けられた基板間の隙間に樹脂をアンダーフィルとして充填して、放熱量を向上させたとしても、樹脂の熱伝導性は金属ほど高くなく、熱抵抗の十分な低減が困難である。

[0005] 本技術はこのような状況に鑑みて生み出されたものであり、半導体基板を実装した半導体パッケージにおいて、半導体基板の熱抵抗を低減することを目的とする。

課題を解決するための手段

[0006] 本技術は、上述の問題点を解消するためになされたものであり、その第１の側面は、一方の面にパッドが設けられた半導体基板と、上記半導体基板の他方の面を被覆する絶縁層と、上記絶縁層を被覆するメタル層と、上記パッドに接続される配線が形成されたインターポーザ基板と、上記配線と所定の実装基板とに接合されて所定の電気信号を伝送する信号伝送半田ボールと、上記メタル層と上記実装基板とに接合される半田部材とを具備する半導体パッケージである。これにより、半田部材を介して半導体基板の熱が放出されるという作用をもたらす。

[0007] また、この第１の側面において、上記半田部材は、複数の放熱半田ボールを含むものであってもよい。これにより、複数の放熱半田ボールを介して半導体基板の熱が放出されるという作用をもたらす。

[0008] また、この第１の側面において、上記半田部材の形状は、板状であってもよい。これにより、板状の半田部材を介して半導体基板の熱が放出されるという作用をもたらす。

[0009] また、この第１の側面において、上記半導体基板の上記他方の面には、開口部が形成され、上記絶縁層は、上記開口部を被覆し、上記メタル層は、上記開口部に埋め込まれてもよい。これにより、開口部に埋め込まれたメタル層と半田部材とを介して半導体基板の熱が放出されるという作用をもたらす。

[0010] また、この第１の側面において、上記絶縁層の材料は、セラミックであってもよい。これにより、セラミック製の絶縁層および半田部材を介して半導体基板の熱が放出されるという作用をもたらす。

[0011] また、この第１の側面において、上記セラミックは、アルミナであってもよい。これにより、アルミ製の絶縁層および半田部材を介して半導体基板の熱が放出されるという作用をもたらす。

[0012] また、この第１の側面において、上記セラミックは、シリコンカーバイドであってもよい。これにより、シリコンカーバイド製の絶縁層および半田部材を介して半導体基板の熱が放出されるという作用をもたらす。

[0013] また、この第１の側面において、上記メタル層の材料は、銅を含んでもよい。これにより、銅製のメタル層に接合された半田部材を介して半導体基板の熱が放出されるという作用をもたらす。

[0014] また、この第１の側面において、上記インターポーザ基板に接続された蓋材をさらに具備し、上記半導体基板には、固体撮像素子がさらに形成されてもよい。これにより、固体撮像素子の熱が放出されるという作用をもたらす。

[0015] また、本技術の第２の側面は、一方の面にパッドが設けられた半導体基板の他方の面に絶縁層を成膜する絶縁層コーティング手順と、上記絶縁層にメタル層を成膜するメタル層コーティング手順と、インターポーザ基板に形成された配線を上記パッドに接続するボンディング手順と、所定の電気信号を伝送する信号伝送半田ボールを上記配線に接合するとともに半田部材を上記メタル層に接合する接合手順とを具備する半導体パッケージの製造方法である。これにより、半田部材を介して半導体基板の熱が放出される半導体パッケージが製造されるという作用をもたらす。

[0016] また、この第２の側面において、上記半田部材は、板状であってもよい。これにより、板状の半田部材を介して半導体基板の熱が放出されるという作用をもたらす。

[0017] また、この第２の側面において、複数の放熱半田ボールを上記メタル層に

搭載する搭載手順をさらに具備し、上記接合手順において、上記半田部材は、上記複数の放熱半田ボールを融合することにより形成されてもよい。これにより、複数の放熱半田ボールの融合により板状の半田部材が形成されるという作用をもたらす。

[0018] また、この第２の側面において、上記接合手順において、上記半田部材は、クリーム半田を上記メタル層に塗布することにより形成されてもよい。これにより、クリーム半田の塗布により板状の半田部材が形成されるという作用をもたらす。

[0019] また、この第２の側面において、上記半導体基板の上記他方の面をエッチングにより開口して開口部を形成する開口手順をさらに具備し、上記絶縁層コーティング手順において上記絶縁層は、上記開口部の開口面に成膜され、上記メタル層コーティング手順において上記メタル層は、上記開口部に埋め込まれてもよい。これにより、開口部にメタル層が埋め込まれた半導体パッケージが製造されるという作用をもたらす。

図面の簡単な説明

[0020] [図1]本技術の第１の実施の形態におけるファンアウトパッケージの一構成例を示す断面図である。

[図2]本技術の第１の実施の形態におけるファンアウトパッケージの一構成例を示す平面図である。

[図3]本技術の第１の実施の形態における絶縁層のパターニングまでの製造工程を説明するための図である。

[図4]本技術の第１の実施の形態におけるダイシングまでの製造工程を説明するための図である。

[図5]本技術の第１の実施の形態における蓋材の接着までの製造工程を説明するための図である。

[図6]本技術の第１の実施の形態における基板実装までの製造工程を説明するための図である。

[図7]本技術の第１の実施の形態における製造工程の一例を示すフローチャー

トである。

[図8]本技術の第２の実施の形態におけるファンアウトパッケージの一構成例を示す断面図である。

[図9]本技術の第２の実施の形態におけるファンアウトパッケージの一構成例を示す平面図である。

[図10]本技術の第２の実施の形態におけるダイシングまでの製造工程を説明するための図である。

[図11]本技術の第２の実施の形態における蓋材の接着までの製造工程を説明するための図である。

[図12]本技術の第２の実施の形態における基板実装までの製造工程を説明するための図である。

[図13]本技術の第３の実施の形態におけるファンアウトパッケージの一構成例を示す断面図である。

[図14]本技術の第３の実施の形態におけるダイシングまでの製造工程を説明するための図である。

[図15]本技術の第３の実施の形態における蓋材の接着までの製造工程を説明するための図である。

[図16]本技術の第３の実施の形態における基板実装までの製造工程を説明するための図である。

[図17]本技術の第４の実施の形態におけるファンアウトパッケージの一構成例を示す断面図である。

[図18]本技術の第４の実施の形態における蓋材の接着までの製造工程を説明するための図である。

[図19]本技術の第４の実施の形態における基板実装までの製造工程を説明するための図である。

[図20]車両制御システムの概略的な構成例を示すブロック図である。

[図21]撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0021] 以下、本技術を実施するための形態（以下、実施の形態と称する）について説明する。説明は以下の順序により行う。

１．第１の実施の形態（ボール状の半田部材によりメタル層と実装基板とを接合する例）

２．第２の実施の形態（板状の半田部材によりメタル層と実装基板とを接合する例）

３．第３の実施の形態（開口部に埋め込まれたメタル層と実装基板とをボール状の半田部材により接合する例）

４．第４の実施の形態（開口部に埋め込まれたメタル層と実装基板とを板状の半田部材により接合する例）

５．移動体への応用例

[0022] ＜１．第１の実施の形態＞

［ファンアウトパッケージの構成例］

図１は、本技術の第１の実施の形態におけるファンアウトパッケージ１００の一構成例を示す断面図である。このファンアウトパッケージ１００には、半導体基板１１０、インターポーザ基板１５０および実装基板１８０の３つの基板が配置される。なお、ファンアウトパッケージ１００は、特許請求の範囲に記載の半導体パッケージの一例である。

[0023] まず、半導体基板１１０について、この半導体基板１１０は、固体撮像素子１２０などの半導体集積回路が両面のうち一方の面に形成されたシリコン製の基板である。以下、半導体基板１１０の両面のうち、固体撮像素子１２０が形成された面を「受光面」と称し、受光面に対向する面を「裏面」と称する。また、受光面に平行な所定方向を「Ｘ方向」とし、受光面に垂直な方向を「Ｚ方向」とする。Ｘ方向およびＺ方向に垂直な方向を「Ｙ方向」とする。

[0024] 次に固体撮像素子１２０について、この固体撮像素子１２０は、光電変換により画像データを生成するものである。ここで、一般に、固体撮像素子の両面のうち回路が配置された面を表面として、その表面にフォトダイオード

を配置する構造の固体撮像素子は、表面照射型（ＦＳＩ：Front Side Illumination）の固体撮像素子と呼ばれる。一方、表面に対する裏面にフォトダイオードを配置する構造の固体撮像素子は、裏面照射型（ＢＳＩ：Back Side Illumination）の固体撮像素子と呼ばれる。固体撮像素子１２０の構造は、ＦＳＩおよびＢＳＩのいずれであってもよい。

[0025] スタッドバンプ１３０およびパッド１３２について説明する。半導体基板１１０の受光面の外周に沿って、複数のパッド１３２が設けられる。これらのパッド１３２は、固体撮像素子１２０の外部との間で、画素信号などの所定の電気信号をやりとりするための電極である。

[0026] また、パッド１３２のそれぞれには、スタッドバンプ１３０が設けられる。このスタッドバンプ１３０は、インターポーザ基板１５０側のパッド（不図示）と接続される。このように、ワイヤを用いずにバンプにより接続する実装技術は、フリップチップ実装と呼ばれる。

[0027] また、スタッドバンプ１３０の保護と、後述するキャビティ１５１へのダストの混入を防ぐために、半導体基板１１０の外周部には、シール樹脂１４０が形成される。このシール樹脂１４０として、例えば、エポキシ樹脂等の熱硬化樹脂が用いられる。なお、熱硬化樹脂の代わりに、紫外線硬化樹脂を用いることもできる。また、シール樹脂１４０は、セラミック等の無機物であるフィラー等を混入した樹脂であってもよいし、フィラー等が混入されない樹脂のみで構成されてもよい。

[0028] インターポーザ基板１５０について説明する。このインターポーザ基板１５０は、例えば、有機基板と呼ばれるガラス繊維にエポキシ樹脂を含浸させ、その層の中に銅配線を埋没させ、ソルダーレジスト１５３の一部を開口させてインターポーザ配線１５２を露出させた構造となっている。インターポーザ基板１５０は、例えば、ＦＲ４（Flame Retardant type 4）や、ＦＲ５の材料により構成されることが多い。ただし、ＦＲ４やＦＲ５の他、近年材料開発が進み、熱膨張係数（ＣＴＥ：Coefficient of Thermal Expansion）が低く抑えられ、市場環境での使用温度差による影響を抑制した材料も出現

している。このため、インターポーザ基板１５０の材料は、ＦＲ４やＦＲ５に限定されず、ファンアウトパッケージ１００の使用環境等に合わせて、適宜に選択される。

[0029] また、単純な表層配線のみにする場合や、表層のみでの配線引き回しが困難な場合、貫通基板やビルドアップ基板などをインターポーザ基板１５０として用いることができる。ここで、貫通基板は、貫通ビアを用いる基板であり、例えば、複数層の全層をドリルで貫通させ、内側を銅メッキで被覆して貫通ビアを貫通孔に配置した構成が挙げられる。一方、ビルドアップ基板は、層間のビアをレーザ等で開口し、銅メッキで上層と下層とをコンタクトさせる基板である。

[0030] また、インターポーザ基板１５０の中央部は、後述する蓋材１７０を介して固体撮像素子１２０に外光を取りいれるために開口されている。例えば、インターポーザ基板１５０の生成後にパンチング等の手法やドリルにより開口する方法や、予め開口された構造のインターポーザ基板１５０を生成する方法がキャビティ１５１の形成に用いられる。なお、これらの方法に限定されず、形状の寸法精度を確保することができ、開口端面のバリや欠けが発生しない方法であれば、どのような方法であってもよい。

[0031] キャビティ１５１について説明する。インターポーザ基板１５０の開口部と固体撮像素子１２０と後述する蓋材１７０とにより、外部から隔離された空間がキャビティ１５１に該当する。ファンアウトパッケージ１００の外部からの入射光は、蓋材１７０の屈折率に応じて、入射角度が変化するが、キャビティ１５１内は、屈折率が約「１」の空気層である。このため、固体撮像素子１２０のオンチップレンズに対しては、蓋材１７０への入射角を反映した形の入射角度を再現することができる。

[0032] 信号伝送半田ボール１６０について、この信号伝送半田ボール１６０によりインターポーザ配線１５２と、実装基板１８０とが接合される。また、信号伝送半田ボール１６０は、画素信号や駆動信号などの所定の電気信号を伝送する。この信号伝送半田ボール１６０の材料として、環境問題を反映し、

鉛フリーのものが用いられることが多いが、その材料は、製品や要求コストに応じて適宜に選択される。また、信号伝送半田ボール１６０は、例えば、インターポーザ基板１５０のソルダーレジスト１５３の開口部にフラックスを塗布した状態で大きさが揃えられた半田ボールを精度よく乗せる方法により製造される。あるいは、信号伝送半田ボール１６０は、そのソルダーレジスト１５３の開口部に印刷技術によりソルダーペーストを印刷し、その後にリフローして半田をボール状に形成する方法により製造される。

[0033] 蓋材１７０について、この蓋材１７０は、インターポーザ基板１５０の端部に接続される。この蓋材１７０として、ガラス板やプラスチック板、あるいは、赤外光のみを透過するシリコン板が用いられる。蓋材１７０の上部には、レンズなどの光学部（不図示）が配置される。蓋材１７０は、光学部からの入射光を透過し、キャビティ１５１を挟んで対向する固体撮像素子１２０に、その光を伝達する他、インターポーザ基板１５０とともにキャビティ１５１内への、外部からのゴミや水蒸気の侵入を遮断する。なお、固体撮像素子１２０の使用上の都合を考慮し、蓋材１７０の表面に、特定の波長を透過する光学フィルター膜が形成されていてもよい。また、さらに、蓋材１７０の表面に、キャビティ１５１内外からの反射を防止する反者防止膜がコーティングされていてもよい。

[0034] 実装基板１８０について、この実装基板１８０は、固体撮像素子１２０を駆動する回路や、駆動用のチップセットなどが実装された基板である。この実装基板１８０には、信号伝送半田ボール１６０に接合されるランドと、後述する放熱半田ボール１９５に接続されるランドとが設けられる。また、受光面への方向を上方向として、ランドの下部には、必要に応じて放熱のためのビアが設けられる。これは、チップセットの基板構造により決定される。

[0035] 開口部１９１について説明する。半導体基板１１０の裏面の中央部には、シリコン基板に対するエッチングにより開口部１９１が形成されている。この開口部１９１の断面形状は、同図においては、受光側を上辺とする台形である。このエッチングにより、半導体基板１１０が薄化される。半導体基板

１１０の中央部は、固体撮像素子１２０が設けられており、固体撮像素子１２０の動作中に発熱する。この発熱箇所が薄化されることにより、後述する放熱半田ボール１９５までの距離が近くなり、かつ、半導体基板１１０自体の熱容量を小さくすることができる。さらに、エッチングにより半導体基板１１０の容積を小さくした分、放熱半田ボール１９５の容積を増大させることができる。これらの作用がファンアウトパッケージ１００全体の熱抵抗の低減に寄与し、半導体基板１１０の放熱特性が向上する。

[0036] また、エッチングを行うことにより、半導体基板１１０の高さを、放熱半田ボール１９５を設けない場合と同一の高さに維持することができる。このように高さが変わらないことは、特に半導体パッケージの高さが、その半導体パッケージを用いる製品自体の厚みに大きく影響する、スマートフォン等の薄型セットにおいては有利な特徴となる。

[0037] 開口部１９１を形成するために、ウェットエッチングなどが用いられる。例えば、ＭＥＭＳ（Micro Electro Mechanical Systems）の製造工程で一般的に用いられる異方性エッチングを適用することができる。この異方性エッチングでは、例えば、シリコンの半導体基板１１０の裏面に耐アルカリレジスト等で所望の開口パターンを形成し、そのパターンをマスクとして水酸化カリウム等の強アルカリ液に浸漬し、エッチングを行う。そして、異方性エッチングでは、使用している半導体基板１１０の結晶配向性によって、開口形状が一義的に決定される。通常、固体撮像素子をはじめとする半導体では、表面配向が（１，０，０）の単結晶シリコン基板が使用される場合が多い。この場合、シリコンの裏面に矩形の酸化膜、窒化膜やレジストの開口マスクを形成しておくと、約５５度の傾斜を持ち、受光面への方向を深さ方向として、その深さ方向に徐々に深くなるエッチング形状の開口部１９１が形成される。このエッチング時間やエッチング溶液の温度、さらには、エッチング装置内での半導体基板１１０の保持、揺動方法等を細かく制御することにより、エッチングの深さ（言い換えれば、半導体基板１１０の中央部の厚み）を高い精度で調整することができる。

[0038] また、単に半導体基板１１０全体を薄化する場合と比較して、その周辺は薄化せずに額縁構造とすることにより、構造体としても強度を維持することができ、かつ、本来の外形サイズを踏襲することができる。さらに、後述する製造工程において行うスタッドバンプ１３０の形成工程においても、パッド１３２の下部は薄化されず、厚みが確保されていることから、その工程に必要な超音波振動を問題なく印加することができる。

[0039] 絶縁層１９２について、この絶縁層１９２により開口部１９１が被覆されている。開口部１９１により、半導体基板１１０の裏面は、エッチング直後はシリコンがむき出しになり、放熱半田ボール１９５は、その裏面を実装基板１８０と直接コンタクトさせる。この裏面は、電気的に確実にフローティングになっているとは限らず、実装基板１８０との間で導通すると、固体撮像素子１２０は、その外部の回路のリーク電流や、外部からのノイズの影響を受けやすくなる。このため、裏面は、絶縁層１９２により絶縁されていることが望ましい。しかし、放熱特性を向上させるためには、絶縁層１９２の熱伝導性を良好にする必要がある。そこで、例えば、熱伝導率の高いセラミックが絶縁層１９２の材料として用いられる。例えば、２７ワット毎ミリケルビン（Ｗ／ｍＫ）の熱伝導率のものが用いられる。セラミックとしては、例えば、シリコンカーバイドやアルミナが用いられる。シリコンカーバイドの熱伝導率は、例えば、２６４ワット毎ミリケルビン（Ｗ／ｍＫ）である。絶縁層１９２のコーティング方法として、例えば、ＰＶＤ（Physical Vapor Deposition）が挙げられる。なお、ＰＶＤの代わりに、ＣＶＤ（Chemical Vapor Deposition）を用いることもできる。

[0040] メタル層１９３について、このメタル層１９３の形状はＸ方向やＹ方向から見て薄い膜状であり、メタル層１９３により、絶縁層１９２が被覆されている。メタル層１９３の材料は、例えば、銅である。一般的な半田の材料として、昨今の環境問題を考慮して、鉛フリーである、錫、銀および銅の３元金属のものが用いられる。セラミック等の絶縁層１９２は、半田付け性が低いが、特にメタル層１９３内の銅は、半田内の錫と合金を形成しやすい（す

なわち、半田付け性が高い）。このため、メタル層１９３に銅を用いることにより、他の金属と比較して、半田との間で高い接合強度を得ることができる。かつ、銅自体、熱伝導率が４００ワット毎ミリケルビン（Ｗ／ｍＫ）と比較的高いため、放熱特性の向上の観点からも、銅の使用が望ましい。また、銅は、半導体プロセスで一般的に用いられるＰＶＤを用いた製造方法で比較的に容易に形成することができるため、好適である。

[0041] メタル層１９３は、放熱効果を発揮させるために、Ｚ方向から見て面状態であることが望ましい。なお、十分に放熱効果が得られるのであれば、Ｚ方向から見て、数十ミクロン乃至数百ミクロン程度の線幅の配線状にメタル層１９３を形成することもできる。

[0042] ソルダーレジスト１９４について、このソルダーレジスト１９４は、放熱半田ボール１９５を搭載箇所を規定するための樹脂である。ソルダーレジスト１９４として、例えば、耐熱性、高耐絶縁性を有する感光性エポキシ樹脂が用いられる。感光性エポキシ樹脂を用いることにより、フォトレジストなどの工程によって、放熱半田ボール１９５の搭載箇所において、メタル層１９３の露出した開口部を容易に形成することができる。また、メタル層１９３が線状の場合、配線の間をソルダーレジスト１９４により確実に被覆することによって、導電性の異物による配線間ショートを防止することができる。また、ソルダーレジスト１９４の開口部を放熱半田ボール１９５の搭載箇所のみとすることにより、メタル層１９３と放熱半田ボール１９５との接合面積を規定し、隣接する放熱半田ボール１９５同士のショートを防止することができる。また、ソルダーレジスト１９４として、例えば、いわゆる「ネガ型」の感光性材料が用いられる。このネガ型では、液状樹脂の塗布後にフォトマスクを通して、露光用の光が照射される部分（すなわち、フォトマスクの開口部）が、その後の現像工程で現像液に対して不溶性を持つ。なお、ネガ型の代わりに、特性がネガ型とは逆の「ポジ型」の感光性材料をソルダーレジスト１９４として用いることもできる。また、材料の線膨張率を調整するために、ソルダーレジスト１９４内に、シリカ等のフィラーを含まれて

いても構わない。

[0043] 放熱半田ボール１９５について、この放熱半田ボール１９５は、ボール状の半田部材である。ファンアウトパッケージ１００には複数の放熱半田ボール１９５が配置され、これらの放熱半田ボール１９５は、露出したメタル層１９３と実装基板１８０とを接合する。また、放熱半田ボール１９５は、固体撮像素子１２０で発生した熱を、実装基板１８０へ放出するための経路として利用され、画素信号等の電気信号の伝送には用いられない。一方、電気信号の伝送には、信号伝送半田ボール１６０が用いられる。また、半導体基板１１０と実装基板１８０との間の狭いスペースに配置する必要があるため、放熱半田ボール１９５のＺ方向におけるサイズは、信号伝送半田ボール１６０のＺ方向におけるサイズよりも小さい。この放熱半田ボール１９５の材料は、例えば、信号伝送半田ボール１６０と同様に３元金属である。なお、実装基板１８０との接合工程であるリフロープロファイル（例えば、リフロー内での温度カーブ）が同一であれば、放熱性を重視して、放熱半田ボール１９５の合金比率や構成金属等を信号伝送半田ボール１６０と異なるものに変更することもできる。

[0044] なお、上述したように放熱半田ボール１９５は、放熱のみに用いられ、信号伝送には用いられないが、この放熱半田ボール１９５を放熱および信号伝送の両方に用いる構成とすることもできる。この場合、例えば、半導体基板１１０のパッド１３２から、その裏面まで貫通するＴＳＶ（Through-Silicon Via）を形成し、このＴＳＶをメタル層１９３に接続すればよい。これにより、画素信号や駆動信号を伝送する配線や、電源やグランドの配線として、メタル層１９３および放熱半田ボール１９５を用いることができる。

[0045] また、ファンアウトパッケージ１００では、固体撮像素子１２０が形成された半導体基板１１０を用いているが、この構成に限定されない。固体撮像素子１２０以外の半導体集積回路が形成された半導体基板１１０を用いることもできる。

[0046] また、半導体基板１１０やインターポーザ基板１５０は、実装基板１８０

に実装されているが、実装基板１８０に未実装の状態で出荷されることもある。この場合には、同図における実装基板１８０以外の部分（半導体基板１１０やインターポーザ基板１５０など）が、ファンアウトパッケージ１００として扱われる。

[0047] 上述の構成をまとめると、半導体基板１１０の両面のうち受光面にパッド１３２が設けられ、裏面に開口部１９１が形成されている。裏面の開口部１９１は、絶縁層１９２により被覆され、絶縁層１９２はメタル層１９３により被覆される。また、インターポーザ基板１５０には、スタッドバンプ１３０を介してパッド１３２に接続されるインターポーザ配線１５２が形成される。また、信号伝送半田ボール１６０は、そのインターポーザ配線１５２と実装基板１８０とに接合され、所定の電気信号を伝送する。一方、複数の放熱半田ボール１９５は、メタル層１９３と実装基板１８０とに接合される。なお、放熱半田ボール１９５は、特許請求の範囲に記載の半田部材の一例である。

[0048] また、絶縁層１９２の材料は、例えば、セラミックである。セラミックとしては、アルミナやシリコンカーバイドが挙げられる。また、メタル層１９３の材料は、銅を含むことが望ましい。

[0049] また、インターポーザ基板１５０には、蓋材１７０が接続され、半導体基板１１０には、固体撮像素子１２０が形成される。

[0050] ここで、放熱半田ボール１９５を設けない比較例を想定する。この比較例では、開口部１９１は必要なく、開口部１５１、絶縁層１９２およびメタル層１９３も不要である。この構成において、半導体基板と実装基板との間には、若干の隙間が設けられる。これは、半導体基板と実装基板とのそれぞれの線膨張率が異なり、その差異に起因して、半導体基板の裏面と実装基板とがこすれ合って、半導体基板が損傷することを防止するためである。このように隙間を設ける場合でも、信号伝送半田ボールを介して半導体基板から実装基板へ熱を放出することができるが、半導体基板の発熱量が大きい場合には、その半田ボールのみでは、放熱量が不足することがある。また、隙間に

樹脂をアンダーフィルとして充填して熱を放出させることもできるが、樹脂は熱伝導性があまり高くなく、熱抵抗の十分な低減が困難である。

[0051] これに対して、隙間に複数の放熱半田ボール１９５を設ける同図の構成では、それらの放熱半田ボール１９５が、固体撮像素子１２０で生じた熱を実装基板１８０に放出する。これにより、比較例と比較して、半導体基板１１０の熱抵抗を低減することができる。

[0052] 図２は、本技術の第１の実施の形態におけるファンアウトパッケージ１００の一構成例を示す平面図である。同図におけるａは、受光側から見たファンアウトパッケージ１００の上面図である。同図におけるｂは、図１の線分Ｘ１－Ｘ２を通り、受光面に平行な平面を裏面側から見た際の平面図である。言い換えれば、図２におけるｂは、実装基板１８０に実装される前のファンアウトパッケージ１００の下面図である。

[0053] 図２におけるａに例示するように、インターポーザ基板１５０の周囲のＸ方向やＹ方向に沿って、信号伝送半田ボール１６０が配列される。また、インターポーザ基板１５０の中央部に半導体基板１１０が配置される。このインターポーザ基板１５０により、半導体基板１１０のスタッドバンプ１３０に接続された信号線は、ファンのように広がった形で配線される。

[0054] また、同図におけるｂに例示するように、半導体基板１１０の裏面には、信号伝送半田ボール１６０とともに、複数の放熱半田ボール１９５が配列される。

[0055] ［半導体パッケージの製造方法の例］

図３は、本技術の第１の実施の形態における絶縁層のパターニングまでの製造工程を説明するための図である。同図におけるａは、研磨工程を説明するための図である。同図におけるｂは、耐アルカリ性レジスト５０３の塗布の工程を説明するための図である。同図におけるｃは、異方性エッチングの工程を説明するための図である。同図におけるｄは、絶縁層１９２のコーティングの工程を説明するための図である。同図におけるｅは、絶縁層１９２のパターニングの工程を説明するための図である。

[0056] まず、固体撮像素子１２０が形成されたシリコンウェーハが準備される。このウェーハは裏面（すなわち、前述の受光面）に固体撮像素子１２０を形成するための各種工程（不図示）を経たもので、近年は主に８インチや１２インチのウェーハが使用される。この完成されたウェーハに対して表面に保護シートが貼り付けられる。通常、ウェーハの裏面には、それまでの様々な工程でつけられた各種の薄膜が積層されており、また工程途中のハンドリングで微細な傷やダストがついていることが多く、一旦元のシリコン面を露出させこれらを除去する必要がある場合が多い。また、近年スマートフォンやデジタルカメラの薄型・小型化の要望も多く、センサーデバイス自体も極力薄化する必要もある。そこで、製造システムは、保護シートをラミネータ装置等の設備を使用してウェーハの裏面全体に貼り付ける。この保護シートは、ウェーハ状態でシリコンの裏面を所望の厚みまで削るＢＧＲ（Back-Grinding-Remove）工程を行うためと、今後は画素が作りこまれたウェーハの表面をハンドリングから保護するために貼り付けられる。なお、このときに貼り付けるテープは剥離時に紫外光を照射して粘着力を弱めるタイプ、加熱して粘着力を弱めるタイプや、その他のもののいずれでもよい。また、ＢＧＲ工程後にさらに表面の面粗度を上げるため、ケミカルポリッシュやドライポリッシュ等の「鏡面仕上げ」工程を入れてもよい。

[0057] 製造システムは、同図におけるａに例示するように保護シートの面を下側にし、裏面を研磨装置５０２により所望の厚みになるまで研磨する。このように、裏面を研磨する工程は、ＢＧＲ（Back Ground Remove）と呼ばれる。

[0058] 製造システムは、同図におけるｂに例示するように、ＢＧＲの工程により所望の厚みに薄化されたシリコンウェーハの面に耐アルカリ性レジスト５０３を形成する。この工程において製造システムは、ＢＧＲによりシリコンが露出したウェーハ裏面に、次工程であるシリコンに対する「異方性エッチング」に耐えうるレジストを耐アルカリ性レジスト５０３として塗布する。製造システムは、例えばスピンコート法などにより、ウェーハ裏面に耐アルカリ性レジスト５０３をできるだけ均一に塗布する。その後に製造システムは

、フォトマスクを用いて耐アルカリ性レジスト５０３を露光し、異方性エッチングしたい部分を現像およびパターニングにより開口する。

[0059] 製造システムは、前工程でパターニングされた開口部のシリコンに対して、同図におけるｃに例示するように水酸化カリウム等の強アルカリ水溶液を用いて異方性エッチングを行う。なお、水酸化カリウム溶液の代わりに、水酸化アンモニウム溶液等を使用してもよい。イメージセンサーやＬＳＩ製造で広く使用される（１、０、０）面方位のシリコン基板は、異方性エッチングを行った場合、平面方向の端面に対して約５５度の角度を持った（１、１、１）面が露出するように（１、０、０）面の異方性エッチングが進む。このため、ウェーハの裏面側に開口が大きなエッチング形状が形成される。また、水酸化カリウムでのエッチングにおいて、製造システムは、複数枚のウェーハを一括に処理する所謂バッチ式のウェットエッチング装置を用い、約８０℃前後に加熱した水酸化カリウム溶液にウェーハを投入する。

[0060] そして、製造システムは、エッチングがウェーハ面内で均一になるように回転及び揺動しながら、所定のエッチング時間に亘ってエッチングを行う。なお、エッチングの深さについては、事前に同様のウェーハを用いてエッチングレートを確認しておけば、所望の深さを、エッチング時間によりコントロールできる。このエッチング時間と水酸化カリウム溶液の温度を精度よく制御することにより、一定のエッチング量に保つことができる。もちろん、水酸化カリウムのエッチング後に洗浄やＱＤＲ（Quick-Dump-Rinse）を実施することもできる。

[0061] この異方性エッチングの工程において、前工程のＢＧＲで使用された保護シートが、水酸化カリウムに対しての耐性を持つのであれば、そのまま使用しても良い。また、製造システムは、異方性エッチング工程に適した他の保護シートに貼りなおしてもかまわない。

[0062] そして、製造システムは、同図におけるｄに例示するように、前工程の異方性エッチングにより開口されたシリコン表面上に、絶縁層１９２をウェーハ裏面全面にコーティングする。この絶縁層１９２の材料として、比較的熱

伝導率が良く、かつ適度な絶縁性をもったセラミックス等が好適に用いられる。成膜方法としては、ＣＶＤやＰＶＤが用いられる。なお、耐アルカリ性レジスト５０３については、そのまま残した状態で成膜される。

[0063] 製造システムは、同図におけるｅに例示するように、前工程で成膜した絶縁層１９２を、エッチング開口した部分のみに残すべく、耐アルカリ性レジスト５０３を、その上に形成された絶縁層１９２ごとリフトオフする。このとき、製造システムは、耐アルカリ性レジスト５０３を剥離しやすいように、専用の剥離液等を用いて除去を行うが、残渣が残らないように、リフトオフ後に有機溶剤や純水を用いてリンスを行ってもよい。

[0064] 図４は、本技術の第１の実施の形態におけるダイシングまでの製造工程を説明するための図である。同図におけるａは、メッキリフトオフレジスト５０７の塗布の工程を説明するための図である。同図におけるｂは、メタル層１９３のコーティングの工程を説明するための図である。同図におけるｃは、メタル層１９３のパターニングの工程を説明するための図である。同図におけるｄは、ソルダーレジスト１９４のパターニングの工程を説明するための図である。同図におけるｅは、ダイシングの工程を説明するための図である。

[0065] 次は、メタル層１９３を形成するための前工程となる。製造システムは、メタル層１９３の形成前に同図におけるａに例示するように、そのメタル層１９３の形成部分を規定する目的で、メッキリフトオフレジスト５０７を用いたパターニングを行う。このメッキリフトオフレジスト５０７の材料として、以降の成膜工程に耐えうる材料を用いる必要がある。ただし、耐アルカリ性レジスト５０３と異なり、レジストを塗布する部分には前の工程で形成したシリコン異方性エッチングによる凹形状があることから、表面凹凸に対するコーティングカバレッジのよい、スプレイコート法が好適に用いられる。なお、メッキリフトオフレジスト５０７のコーティング後に、製造システムは、レジストベーク、マスクを用いた露光、および、所定の現像液を用いた現像パターニングを行い、所望のパターンを形成する。また、メッキリフ

トオフレジスト５０７として、後のプロセスであるリフトオフがしやすいように、「逆テーパ形状」に形成可能な、リフトオフ専用のレジストを用いることも可能である。

[0066] 次に、メタル層１９３を形成する工程の説明を行う。同図におけるｂに例示するように製造システムは、予めメッキリフトオフレジスト５０７により所望のパターンを形成したウェーハに、ＰＶＤにより約２マイクロメートル程度のメタル層１９３をウェーハ全面に形成する。この成膜時の温度は、メッキリフトオフレジスト５０７の変質を避けるために、できるだけ低温、できれば１００℃以下であることが好ましい。

[0067] 製造システムは、同図におけるｃに例示するように、先にパターニングされていたメッキリフトオフレジスト５０７を、そのレジスト上に成膜されているメタル層１９３ごとリフトオフする。このとき、製造システムは、メッキリフトオフレジスト５０７を剥離しやすいように、専用の剥離液等を用いて除去を行うが、残渣が残らないように、リフトオフ後に有機溶剤や純水を用いてリンスを行ってもよい。このプロセスによって、比較的簡便にメタル層１９３が所望のパターンにパターニングされる。

[0068] 製造システムは、同図におけるｄに例示するように、前工程で形成されたメタル層１９３上に、ソルダーレジスト１９４を塗布する。このとき、ソルダーレジスト１９４を塗布する部分にはシリコンの異方性エッチングによる凹形状があることから、表面凹凸に対するコーティングカバレッジのよい、スプレイコート法が好適に用いられる。なお、ソルダーレジスト１９４のコーティング後に、製造システムは、レジストベーク、マスクを用いた露光、および、所定の現像液を用いた現像パターニングを行い、所望のパターンを形成する。ここでは、放熱半田ボール１９５を搭載するためのランド形状のパターンが形成される。ソルダーレジスト１９４として、例えば、いわゆる「ネガ型」の感光性材料が用いられる。なお、ネガ型の代わりに、いわゆる「ポジ型」の感光性材料をソルダーレジスト１９４として用いることもできる。また、ソルダーレジスト１９４内に、シリカ等のフィラーが含まれてい

ても構わない。

[0069] 上述の諸工程を経て、製造システムは、同図におけるｅに例示するように、裏面にランドが形成されたウェーハを最終的に個片化する。個片化については、ダイシング装置により、半導体基板１１０となるチップの境界部（いわゆる、スクライブライン部）で切断され、個片化される。

[0070] 図５は、本技術の第１の実施の形態における蓋材１７０の接着までの製造工程を説明するための図である。同図におけるａは、個片化後の半導体基板１１０の一例を示す図である。同図におけｂは、スタッドバンプ１３０の形成の工程を説明するための図である。同図におけるｃは、インターポーザ基板１５０の接続工程を説明するための図である。同図におけるｄは、シーリングの工程を説明するための図である。同図におけるｅは、蓋材１７０の接着の工程を説明するための図である。

[0071] 製造システムは、個片化された半導体基板１１０をピックアップし、同図におけるａに例示するように、設備の台座、または、保護テープ等の上に並べてスタッドバンプボンディングの準備を行う。ボンディング設備の台座上に半導体基板１１０を載せるか、保護テープに並べてテープごと装置にかけるかは、使用する設備によって異なる。

[0072] 製造システムは、同図におけるｂに例示するように、専用設備において、半導体基板１１０のパッド１３２上に金のスタッドバンプ１３０をボンディングする。ボンディングの方法としては、ワイヤーボンディングと同様に、超音波を用いてパッド１３２上にスタッドバンプ１３０を形成する方法が一般的である。なお、スタッドバンプ１３０の高さが必要な場合は、最初に立てたスタッドバンプ上に重ねて２段目のバンプを立てることも可能である。スタッドバンプ１３０の表面の平坦性が必要な場合は、スタッドバンプ１３０の形成後にバンプを押しつぶす「スタンピング」と呼ばれるプロセスを追加することもできる。

[0073] 次に、製造システムは、同図におけるｃに例示するように、別に準備したインターポーザ基板１５０へ半導体基板１１０をボンディングする。インタ

ーポーザ基板１５０の中央部（すなわち、半導体基板１１０が搭載される箇所）には、画素の大きさに準じた開口部が設けられている。その開口部の周辺のスタッドバンプ１３０と相対応する場所に、インターポーザ側のパッドおよびランド（不図示）が設けられている。このランドは、インターポーザ配線１５２を通じて、信号伝送半田ボール１６０に接続される。

[0074] 製造システムは、スタッドバンプ１３０の接合性を確保し、キャビティ１５１を形成するために、同図におけるｄに例示するように、シール樹脂１４０を、半導体基板１１０の外周周辺に塗布してシールする。このシール樹脂１４０により、キャビティ１５１内に位置する固体撮像素子１２０の受光面を、外部から隔離し、外部からキャビティ１５１内へのゴミの侵入等を防止することができるようになる。

[0075] 次に、同図におけるｅに例示するように、製造システムは、インターポーザ基板１５０に蓋材１７０をガラス接着剤により貼り付ける。このガラス接着剤として、通常、紫外線硬化型、熱硬化型や常温硬化型等のエポキシ樹脂製や、アクリル樹脂製のものが好適に用いられる。なお、これらの樹脂に物性が近いものをガラス接着剤として用いることもできる。

[0076] 図６は、本技術の第１の実施の形態における基板実装までの製造工程を説明するための図である。同図におけるａは、リフローの工程を説明するための図である。同図におけるｂは、パッケージングの終了時の断面図である。同図におけるｃは、基板実装の工程を説明するための図である。

[0077] 製造システムは、蓋材１７０の表面を保護するために、保護テープを貼り付ける。工程流動中、表面についたダストや傷によって、固体撮像素子１２０の撮像画質を低下させる原因となるため表面保護が蓋材１７０において必要とされる。特に、本工程では、半田ボールのリフローの際、蓋材１７０を下に向けた状態でのハンドリングが必須となるため、保護テープにより、リフロー炉の雰囲気中の様々なアウトガスによる蓋材１７０の表面の汚染も同時に防止することができる。

[0078] 保護テープが貼り付けられた状態で、同図におけるａに例示するように、

製造システムは、インターポーザ基板１５０および半導体基板１１０の所定位置に、信号伝送半田ボール１６０および放熱半田ボール１９５を搭載する。搭載時には、事前にフラックス（不図示）が搭載部に塗布される。製造システムは、それらの半田ボールの搭載後、リフロー炉においてリフローし、それらの半田ボールを接合させる。

[0079] 製造システムは、同図におけるｂに例示するように、半田ボール側を下にし、保護テープを剥離する。

[0080] 製造システムは、同図におけるｃに例示するように、実装基板１８０に、他の実装部品と同様にしてリフロー実装する。この実装基板１８０については、一般的に多層基板が用いられる。ただし、層数や層構成については、使用されるセットの都合で決定される。特に実装基板１８０の内部構成については、放熱経路を考慮した内層配線が施されたものであればよく、ファンアウトパッケージが使用されるセット側の都合によって決定される。

[0081] 図７は、本技術の第１の実施の形態における製造工程の一例を示すフローチャートである。製造システムは、ウェーハの裏面を所望の厚みになるまで研磨し（ステップＳ９０１）、耐アルカリ性レジスト５０３を塗布する（ステップＳ９０２）。製造システムは、異方性エッチングを行い（ステップＳ９０３）、絶縁層１９２をコーティングする（ステップＳ９０４）。

[0082] そして、製造システムは、絶縁層１９２のパターニングを行い（ステップＳ９０５）、メッキリフトオフレジスト５０７を塗布する（ステップＳ９０６）。製造システムは、メタル層１９３をコーティングし（ステップＳ９０７）、そのパターニングを行う（ステップＳ９０８）。製造システムは、ソルダーレジスト１９４の塗布およびパターニングを行い（ステップＳ９０９）、ダイシングおよび個片化を行う（ステップＳ９１０）。

[0083] 続いて、製造システムは、パッド１３２上にスタッドバンプ１３０を形成し（ステップＳ９１１）、インターポーザ基板１５０のインターポーザ配線１５２を、スタッドバンプ１３０と接続する（ステップＳ９１２）。製造システムは、スタッドバンプ１３０の周辺をシール樹脂１４０によりシーリン

グし（ステップＳ９１３）、蓋材１７０を接着する（ステップＳ９１４）。

[0084] 製造システムは、リフローにより、信号伝送半田ボール１６０および放熱半田ボール１９５をインターポーザ基板１５０および半導体基板１１０と接合し（ステップＳ９１５）、実装基板１８０への実装を行う（ステップＳ９１６）。

[0085] このように、本技術の第１の実施の形態によれば、半導体基板１１０と実装基板１８０とを接合する放熱半田ボール１９５を設けたため、その放熱半田ボール１９５を介して半導体基板１１０の熱を実装基板１８０へ放出させることができる。これにより、放熱半田ボール１９５を設けない場合と比較して、半導体基板１１０の単位時間当たりの温度上昇量（すなわち、熱抵抗）を低減することができる。

[0086] ＜２．第２の実施の形態＞

上述の第１の実施の形態では、半導体基板１１０と実装基板１８０との間に、複数の放熱半田ボール１９５を配置していた。しかし、半導体基板１１０の発熱量が大きいと、それらの放熱半田ボール１９５の接合面積が不足し、熱抵抗を十分に低減することができないことがある。この第２の実施の形態のファンアウトパッケージ１００は、板状に半田を形成して接合面積を広くした点において第１の実施の形態と異なる。

[0087] 図８は、本技術の第２の実施の形態におけるファンアウトパッケージ１００の一構成例を示す断面図である。この第２のファンアウトパッケージ１００は、複数の放熱半田ボール１９５の代わりに、板状の半田部材が面半田１９６として配置される点において第１の実施の形態と異なる。なお、面半田１９６は、特許請求の範囲に記載の半田部材の一例である。

[0088] ここで、「板状」とは、受光面に垂直なＺ方向の面半田１９６のサイズ（厚み）が、Ｘ方向およびＹ方向の面半田１９６のサイズよりも小さい形状であることを意味する。

[0089] 第２の実施の形態のソルダーレジスト１９４は、第１の実施の形態と異なり、面半田１９６全体を接続すべく、その開口が大きく一体化した形状とな

っている。

[0090] 面半田１９６について、通常、半田は、自身の持つ溶融時の表面張力によって球形になる。しかし、接合面（ここでは、ソルダーレジスト１９４の開口部）が広いと、その半田量を球形にならない程度のボリュームに調整することによって、半田を板状に形成することができる。板状の面半田１９６を用いることにより、放熱半田ボール１９５を用いる第１の実施の形態よりも広い接合面積を確保することができる。これにより、放熱量を増大させることができる。

[0091] 図９は、本技術の第２の実施の形態におけるファンアウトパッケージ１００の一構成例を示す平面図である。なお、第２の実施の形態のファンアウトパッケージ１００の上面図は、第１の実施の形態と同様である。

[0092] 同図に例示するように、第２の実施の形態の面半田１９６の接合面積は、図２に例示した第１の実施の形態の複数の放熱半田ボール１９５のそれぞれの接合面積の合計よりも広い。

[0093] また、第２の実施の形態のダイシングまでの工程のそれぞれのうち、メタル層１９３のパターニングの工程までは、第１の実施の形態と同様である。すなわち、第１の実施の形態における図３に例示した工程と、図４におけるａ乃至ｃの工程は、第２の実施の形態と同様である。以下、第１の実施の形態と相違する工程について説明する。

[0094] 図１０は、本技術の第２の実施の形態におけるダイシングまでの製造工程を説明するための図である。同図におけるａは、ソルダーレジスト１９４パターニングの工程を説明するための図である。同図におけるｂは、ダイシングの工程を説明するための図である。

[0095] 製造システムは、同図におけるａに例示するように、前工程で形成されたメタル層１９３上に、ソルダーレジスト１９４を塗布する。例えば、スプレイコート法が好適に用いられる。なお、ソルダーレジスト１９４のコーティング後に、製造システムは、レジストベーク、マスクを用いた露光、および、所定の現像液を用いた現像パターニングを行い、所望のパターンを形成す

る。ここでは、面半田１９６を搭載するため、面積の広いランド形状のパターンが形成される。ソルダーレジスト１９４として、例えば、いわゆる「ネガ型」の感光性材料が用いられる。なお、ネガ型の代わりに、いわゆる「ポジ型」の感光性材料をソルダーレジスト１９４として用いることもできる。また、ソルダーレジスト１９４内に、シリカ等のフィラーを含まれていても構わない。そして、製造システムは、同図におけるｂに例示するように、裏面にランドが形成されたウェーハを最終的に個片化する。

[0096] 図１１は、本技術の第２の実施の形態における蓋材１７０の接着までの製造工程を説明するための図である。同図におけるａは、個片化後の半導体基板１１０の一例を示す図である。同図におけｂは、スタッドバンプ１３０の形成の工程を説明するための図である。同図におけるｃは、インターポーザ基板１５０の接続工程を説明するための図である。同図におけるｄは、シーリングの工程を説明するための図である。同図におけるｅは、蓋材１７０の接着の工程を説明するための図である。同図に例示した第２の実施の形態の工程のそれぞれは、第１の実施の形態の対応する工程と同様である。

[0097] 図１２は、本技術の第２の実施の形態における基板実装までの製造工程を説明するための図である。同図におけるａは、半田ボールを搭載した半導体基板１１０およびインターポーザ基板１５０の一例を示す図である。同図におけるｂは、リフローの工程を説明するための図である。同図におけるｃは、パッケージングの終了時の断面図である。同図におけるｄは、基板実装の工程を説明するための図である。

[0098] 保護テープが貼り付けられた状態で、同図におけるａに例示するように、製造システムは、インターポーザ基板１５０および半導体基板１１０の所定位置に、複数の信号伝送半田ボール１６０と、複数の放熱半田ボール１９５とを搭載する。

[0099] 信号伝送半田ボール１６０および放熱半田ボール１９５の搭載後、製造システムは、リフロー炉においてリフローし、それらの半田ボールを接合させる。この際、同図におけるｂに例示するように、ランドの開口が広いため、

複数の放熱半田ボール１９５がリフローにより融合されて一体化し、濡れ広がる。これにより、面半田１９６が形成される。このリフローの後の工程は、第１の実施の形態の対応する工程と同様である。

[0100] なお、製造システムは、複数の放熱半田ボール１９５を融合することにより面半田１９６を形成しているが、面半田１９６の形成方法は、この方法に限定されない。例えば、製造システムは、放熱半田ボール１９５を用いずに、クリーム半田を塗布することにより面半田１９６を形成することもできる。

[0101] このように、本技術の第２の実施の形態によれば、板状の面半田１９６を設けたため、ボール状の放熱半田ボール１９５を配置する第１の実施の形態と比較して、接合面積を広くすることができる。これにより、放熱量を増大して、半導体基板１１０の熱抵抗をさらに低下させることができる。

[0102] ＜３．第３の実施の形態＞

上述の第１の実施の形態では、開口部１９１の絶縁層１９２を膜状のメタル層１９３により被覆し、そのメタル層１９３と放熱半田ボール１９５とを接合していた。しかし、半導体基板１１０の発熱量が大きいと、膜状のメタル層１９３では放熱量が不足し、熱抵抗を十分に低減することができないことがある。この第３の実施の形態のファンアウトパッケージ１００は、ブロック状のメタル層を開口部１９１に埋め込んで、放熱量を増大させた点において第１の実施の形態と異なる。

[0103] 図１３は、本技術の第３の実施の形態におけるファンアウトパッケージ１００の一構成例を示す断面図である。この第３の実施の形態のファンアウトパッケージ１００は、メタル層１９３の代わりにメタル層１９７が形成されている点において第１の実施の形態と異なる。

[0104] メタル層１９７は、ブロック状の銅であり、絶縁層１９２により被覆された開口部１９１に埋め込まれている。言い換えれば、半導体基板１１０の開口された空間（すなわち、開口部１９１）が銅で充填されている。第３の実施の形態において、開口部１９１がメタル層１９７により塞がれているため

、半導体基板１１０の裏面には凹凸が無く、平面になっている。

[0105] 半導体基板１１０自体は、単結晶シリコン製で、その熱伝導率は約１６０ワット毎ミリケルビン（Ｗ／ｍＫ）程度である。しかし、その半導体基板１１０の開口部１９１を、熱伝導率が約４００ワット毎ミリケルビン（Ｗ／ｍＫ）の放熱特性の良い銅で埋めることにより、半導体基板１１０自体の放熱性を向上させることができる。また、シリコンの異方性エッチングを用いて形成した凹部（開口部１９１）に、銅メッキで形成したメタル層１９７を埋め込む形であることから、見かけ上の基板厚は変わらないままで熱抵抗を下げることができる。なお、このメタル層１９７は、事前に形成したシード層を電極として用いた電界メッキ法により形成される。

[0106] なお、第３の実施の形態のファンアウトパッケージ１００の平面図は、第１の実施の形態と同様である。

[0107] また、第３の実施の形態のダイシングまでの工程のそれぞれのうち、絶縁層１９２のパターニングの工程までは、図３に例示した第１の実施の形態と同様である。以下、第１の実施の形態と相違する工程について説明する。

[0108] 図１４は、本技術の第３の実施の形態におけるダイシングまでの製造工程を説明するための図である。同図におけるａは、シード層７０６の塗布の工程を説明するための図である。同図におけるｂは、耐メッキ性レジスト７０７の塗布の工程を説明するための図である。同図におけるｃは、メタル層１９７のコーティングの工程を説明するための図である。同図におけるｄは、メタル層１９７のパターニングの工程を説明するための図である。同図におけるｅは、ソルダーレジスト１９４パターニングの工程を説明するための図である。同図におけるｆは、ダイシングの工程を説明するための図である。

[0109] 製造システムは、同図におけるａに例示するように、メタル層１９７の形成前に、予めチタンおよび銅の薄膜をシード層７０６として、例えばスパッタリング等の成膜プロセスで積層形成する。

[0110] 製造システムは、同図におけるｂに例示するように、シード層７０６上にメタル層１９７のパターンをフォトリソプロセスにてパターニングする。そ

して、製造システムは、耐メッキ性レジスト７０７を塗布し、異方性エッチングで形成した凹部（開口部１９１）を電解銅メッキで埋め込むため、その部分のみをパターニング開口しておく。

[0111] 製造システムは、同図におけるｃに例示するように、メタル層１９７を形成するために、銅メッキを施す。製造システムは、ウェーハ全面に成膜形成されているシード層７０６の一部を専用のメッキ冶具の電極に接続して、専用のメッキ液中に投入し、電極に電流を流すことによって銅メッキを電解メッキ成長させる。これにより、開口部１９１にメタル層１９７が埋め込まれる。

[0112] 製造システムは、同図におけるｄに例示するように、前工程での電解メッキによるメタル層１９７の形成後に、不要となった耐メッキ性レジスト７０７を、専用の剥離液やリンス液を用いて剥離する。耐メッキ性レジスト７０７の剥離後には、その下に前述のシード層７０６が露出するが、専用エッチング液でエッチングする。

[0113] 製造システムは、同図におけるｅに例示するように、前工程で形成されたメタル層１９７上に、ソルダーレジスト１９４を塗布する。第３の実施の形態では、第１および第２の実施の形態と比較して、ソルダーレジスト１９４を塗布する部分のシリコン異方性エッチングによる凹形状（開口部１９１）がメタル層１９７によって埋められていることから、表面凹凸はほとんど発生しない。よって、ソルダーレジスト１９４のコーティングには通常のスピンコート法を用いることが可能である。なお、スピンコート法の代わりに、スプレイコート法を用いてもかまわない。

[0114] また、製造システムは、コーティング後に、ソルダーレジスト１９４について、レジストベーク（溶剤除去）、マスクを用いた露光、および、所定の現像液を用いた現像パターニングを行い、所望のパターンを形成する。ここでは、放熱半田ボール１９５を搭載するためのランド形状のパターンが形成される。

[0115] ソルダーレジスト１９４として、例えば、いわゆる「ネガ型」の感光性材

料が用いられる。なお、ネガ型の代わりに、いわゆる「ポジ型」の感光性材料をソルダーレジスト１９４として用いることもできる。また、ソルダーレジスト１９４内に、シリカ等のフィラーを含まれていても構わない。

[0116] 図１５は、本技術の第３の実施の形態における蓋材１７０の接着までの製造工程を説明するための図である。同図におけるａは、個片化後の半導体基板１１０の一例を示す図である。同図におけｂは、スタッドバンプ１３０の形成の工程を説明するための図である。同図におけるｃは、インターポーザ基板１５０の接続工程を説明するための図である。同図におけるｄは、シーリングの工程を説明するための図である。同図におけるｅは、蓋材１７０の接着の工程を説明するための図である。同図に例示した第３の実施の形態の工程のそれぞれは、第１の実施の形態の対応する工程と同様である。

[0117] 図１６は、本技術の第１の実施の形態における基板実装までの製造工程を説明するための図である。同図におけるａは、リフローの工程を説明するための図である。同図におけるｂは、パッケージングの終了時の断面図である。同図におけるｃは、基板実装の工程を説明するための図である。同図に例示した第３の実施の形態の工程のそれぞれは、第１の実施の形態の対応する工程と同様である。

[0118] このように、本技術の第３の実施の形態によれば、半導体基板１１０の開口部１９１にメタル層１９７を埋め込んだため、開口部１９１を膜状のメタル層により被覆する第１の実施の形態と比較して、半導体基板１１０の放熱量を増大させることができる。

[0119] ＜４．第４の実施の形態＞

上述の第３の実施の形態では、半導体基板１１０と実装基板１８０との間に、複数の放熱半田ボール１９５を配置していた。しかし、半導体基板１１０の発熱量が大きいと、それらの放熱半田ボール１９５の接合面積が不足し、熱抵抗を十分に低減することができないことがある。この第４の実施の形態のファンアウトパッケージ１００は、面状に半田を形成して接合面積を広くした点において第３の実施の形態と異なる。

[0120] 図１７は、本技術の第４の実施の形態におけるファンアウトパッケージ１００の一構成例を示す断面図である。この第２のファンアウトパッケージ１００は、複数の放熱半田ボール１９５の代わりに、板状の半田部材が面半田１９６として配置される点において第３の実施の形態と異なる。

[0121] なお、第４の実施の形態のファンアウトパッケージ１００の平面図は、第２の実施の形態と同様である。

[0122] また、第４の実施の形態のダイシングまでの工程は、第３の実施の形態と同様である。

[0123] 図１８は、本技術の第４の実施の形態における蓋材１７０の接着までの製造工程を説明するための図である。同図におけるａは、個片化後の半導体基板１１０の一例を示す図である。同図におけｂは、スタッドバンプ１３０の形成の工程を説明するための図である。同図におけるｃは、インターポーザ基板１５０の接続工程を説明するための図である。同図におけるｄは、シーリングの工程を説明するための図である。同図におけるｅは、蓋材１７０の接着の工程を説明するための図である。同図に例示した第４の実施の形態の工程のそれぞれは、第３の実施の形態の対応する工程と同様である。

[0124] 図１９は、本技術の第４の実施の形態における基板実装までの製造工程を説明するための図である。同図におけるａは、半田ボールを搭載した半導体基板１１０およびインターポーザ基板１５０の一例を示す図である。同図におけるｂは、リフローの工程を説明するための図である。同図におけるｃは、パッケージングの終了時の断面図である。同図におけるｄは、基板実装の工程を説明するための図である。同図に例示した第４の実施の形態の工程のそれぞれは、第２の実施の形態の対応する工程と同様である。

[0125] 最後に、第１乃至第４の実施の形態のそれぞれの効果について測定値を例示する。ある測定条件における放熱半田ボール１９５を設けない比較例の熱抵抗を２２．９度毎ワット（℃／Ｗ）とすると、同じ条件の第１の実施の形態の熱抵抗は、１７．７度毎ワット（℃／Ｗ）に低減し、低減率は－２２パーセント（％）である。また、第２の実施の形態では、熱抵抗が１６．９（

℃／Ｗ）にさらに低減し、比較例に対する低減率は－２６パーセント（％）である。第３の実施の形態では、熱抵抗が１６．９度毎ワット（℃／Ｗ）にさらに低減し、比較例に対する低減率は－２６パーセント（％）である。また、第４の実施の形態では、熱抵抗が１６．６度毎ワット（℃／Ｗ）にさらに低減し、比較例に対する低減率は－２８パーセント（％）である。このように、複数の放熱半田ボール１９５により、熱抵抗を低減することができる。また、放熱半田ボール１９５を面半田１９６に置き換え、開口部１５１にメタル層１９７を埋め込むことにより、さらに熱抵抗を低減することができる。

[0126] このように、本技術の第４の実施の形態によれば、板状の面半田１９６を設けたため、ボール状の放熱半田ボール１９５を配置する第３の実施の形態と比較して、接合面積を広くすることができる。これにより、放熱量を増大して、半導体基板１１０の熱抵抗をさらに低下させることができる。

[0127] ＜５．移動体への応用例＞

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0128] 図２０は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0129] 車両制御システム１２０００は、通信ネットワーク１２００１を介して接続された複数の電子制御ユニットを備える。図２０に示した例では、車両制御システム１２０００は、駆動系制御ユニット１２０１０、ボディ系制御ユニット１２０２０、車外情報検出ユニット１２０３０、車内情報検出ユニット１２０４０、及び統合制御ユニット１２０５０を備える。また、統合制御ユニット１２０５０の機能構成として、マイクロコンピュータ１２０５１、音声画像出力部１２０５２、及び車載ネットワークＩ／Ｆ(interface)１２０

５３が図示されている。

[0130] 駆動系制御ユニット１２０１０は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット１２０１０は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0131] ボディ系制御ユニット１２０２０は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット１２０２０は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウィンカー又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット１２０２０には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット１２０２０は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0132] 車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0133] 撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0134] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状態検出部１２０４１から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0135] マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット１２０１０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むＡＤＡＳ(Advanced Driver Assistance System)の機能実現を目的とした協調制御を行うことができる。

[0136] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0137] また、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で取得される車外の情報に基づいて、ボディ系制御ユニット１２０２０に対して制御指令を出力することができる。例えば、マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0138] 音声画像出力部１２０５２は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少

なくとも一方の出力信号を送信する。図２０の例では、出力装置として、オーディオスピーカ１２０６１、表示部１２０６２及びインストルメントパネル１２０６３が例示されている。表示部１２０６２は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでいてもよい。

[0139] 図２１は、撮像部１２０３１の設置位置の例を示す図である。

[0140] 図２１では、撮像部１２０３１として、撮像部１２１０１，１２１０２，１２１０３，１２１０４，１２１０５を有する。

[0141] 撮像部１２１０１，１２１０２，１２１０３，１２１０４，１２１０５は、例えば、車両１２１００のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部１２１０１及び車室内のフロントガラスの上部に備えられる撮像部１２１０５は、主として車両１２１００の前方の画像を取得する。サイドミラーに備えられる撮像部１２１０２，１２１０３は、主として車両１２１００の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部１２１０４は、主として車両１２１００の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部１２１０５は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0142] なお、図２１には、撮像部１２１０１ないし１２１０４の撮影範囲の一例が示されている。撮像範囲１２１１１は、フロントノーズに設けられた撮像部１２１０１の撮像範囲を示し、撮像範囲１２１１２，１２１１３は、それぞれサイドミラーに設けられた撮像部１２１０２，１２１０３の撮像範囲を示し、撮像範囲１２１１４は、リアバンパ又はバックドアに設けられた撮像部１２１０４の撮像範囲を示す。例えば、撮像部１２１０１ないし１２１０４で撮像された画像データが重ね合わせられることにより、車両１２１００を上方から見た俯瞰画像が得られる。

[0143] 撮像部１２１０１ないし１２１０４の少なくとも１つは、距離情報を取得

する機能を有していてもよい。例えば、撮像部１２１０１ないし１２１０４の少なくとも１つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0144] 例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４から得られた距離情報を基に、撮像範囲１２１１１ないし１２１１４内における各立体物までの距離と、この距離の時間的変化（車両１２１００に対する相対速度）を求めることにより、特に車両１２１００の進行路上にある最も近い立体物で、車両１２１００と略同じ方向に所定の速度（例えば、０ｋｍ／ｈ以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ１２０５１は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0145] 例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４から得られた距離情報を元に、立体物に関する立体物データを、２輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ１２０５１は、車両１２１００の周辺の障害物を、車両１２１００のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ１２０５１は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ１２０６１や表示部１２０６２を介してドライバに警報を出力することや、駆動系制御ユニット１２０１０を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0146] 撮像部１２１０１ないし１２１０４の少なくとも１つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ１２０５１は、撮像部１２１０１ないし１２１０４の撮像画像中に歩行者が存在するか

否かを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部１２１０１ないし１２１０４の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ１２０５１が、撮像部１２１０１ないし１２１０４の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部１２０５２は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部１２０６２を制御する。また、音声画像出力部１２０５２は、歩行者を示すアイコン等を所望の位置に表示するように表示部１２０６２を制御してもよい。

[0147] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、例えば、撮像部１２０３１に適用され得る。具体的には、図１のファンアウトパッケージ１００は、撮像部１２０３１に適用することができる。撮像部１２０３１に本開示に係る技術を適用することにより、固体撮像素子の熱抵抗を低減し、車両制御システムの信頼性を向上させることが可能になる。

[0148] なお、上述の実施の形態は本技術を具現化するための一例を示したものであり、実施の形態における事項と、特許請求の範囲における発明特定事項とはそれぞれ対応関係を有する。同様に、特許請求の範囲における発明特定事項と、これと同一名称を付した本技術の実施の形態における事項とはそれぞれ対応関係を有する。ただし、本技術は実施の形態に限定されるものではなく、その要旨を逸脱しない範囲において実施の形態に種々の変形を施すことにより具現化することができる。

[0149] なお、本明細書に記載された効果はあくまで例示であって、限定されるものではなく、また、他の効果があってもよい。

[0150] なお、本技術は以下のような構成もとることができる。

（１）一方の面にパッドが設けられた半導体基板と、

前記半導体基板の他方の面を被覆する絶縁層と、

前記絶縁層を被覆するメタル層と、

前記パッドに接続される配線が形成されたインターポーザ基板と、

前記配線と所定の実装基板とに接合されて所定の電気信号を伝送する信号伝送半田ボールと、

前記メタル層と前記実装基板とに接合される半田部材と

を具備する半導体パッケージ。

（２）前記半田部材は、複数の放熱半田ボールを含む

前記（１）記載の半導体パッケージ。

（３）前記半田部材の形状は、板状である

前記（１）記載の半導体パッケージ。

（４）前記半導体基板の前記他方の面には、開口部が形成され、

前記絶縁層は、前記開口部を被覆し、

前記メタル層は、前記開口部に埋め込まれる

前記（１）から（３）のいずれかに記載の半導体パッケージ。

（５）前記絶縁層の材料は、セラミックである

前記（１）から（４）のいずれかに記載の半導体パッケージ。

（６）前記セラミックは、アルミナである

前記（５）記載の半導体パッケージ。

（７）前記セラミックは、シリコンカーバイドである

前記（５）記載の半導体パッケージ。

（８）前記メタル層の材料は、銅を含む

前記（１）から（７）のいずれかに記載の半導体パッケージ。

（９）前記インターポーザ基板に接続された蓋材をさらに具備し、

前記半導体基板には、固体撮像素子がさらに形成される

前記（１）から（８）のいずれかに記載の半導体パッケージ。

（１０）一方の面にパッドが設けられた半導体基板の他方の面に絶縁層を成膜する絶縁層コーティング手順と、

前記絶縁層にメタル層を成膜するメタル層コーティング手順と、

インターポーザ基板に形成された配線を前記パッドに接続するボンディング手順と、

所定の電気信号を伝送する信号伝送半田ボールを前記配線に接合するとともに半田部材を前記メタル層に接合する接合手順と

を具備する半導体パッケージの製造方法。

（１１）前記半田部材は、板状である

前記（１０）記載の半導体パッケージの製造方法。

（１２）複数の放熱半田ボールを前記メタル層に搭載する搭載手順をさらに具備し、

前記接合手順において、前記半田部材は、前記複数の放熱半田ボールを融合することにより形成される

前記（１１）記載の半導体パッケージの製造方法。

（１３）前記接合手順において、前記半田部材は、クリーム半田を前記メタル層に塗布することにより形成される

前記（１１）記載の半導体パッケージの製造方法。

（１４）前記半導体基板の前記他方の面をエッチングにより開口して開口部を形成する開口手順をさらに具備し、

前記絶縁層コーティング手順において前記絶縁層は、前記開口部の開口面に成膜され、

前記メタル層コーティング手順において前記メタル層は、前記開口部に埋め込まれる

前記（１０）から（１３）のいずれかに記載の半導体パッケージの製造方法。

符号の説明

[0151] １００　ファンアウトパッケージ

１１０　半導体基板

１２０　固体撮像素子

１３０　スタッドバンプ

１３２　パッド

１４０　シール樹脂

１５０　インターポーザ基板

１５１　キャビティ

１５２　インターポーザ配線

１５３、１９４　ソルダーレジスト

１６０　信号伝送半田ボール

１７０　蓋材

１８０　実装基板

１９１　開口部

１９２　絶縁層

１９３、１９７　メタル層

１９５　放熱半田ボール

１９６　面半田

１２０３１　撮像部

請求の範囲

[請求項1] 一方の面にパッドが設けられた半導体基板と、

前記半導体基板の他方の面を被覆する絶縁層と、

前記絶縁層を被覆するメタル層と、

前記パッドに接続される配線が形成されたインターポーザ基板と、

前記配線と所定の実装基板とに接合されて所定の電気信号を伝送する信号伝送半田ボールと、

前記メタル層と前記実装基板とに接合される半田部材と

を具備する半導体パッケージ。

[請求項2] 前記半田部材は、複数の放熱半田ボールを含む

請求項１記載の半導体パッケージ。

[請求項3] 前記半田部材の形状は、板状である

請求項１記載の半導体パッケージ。

[請求項4] 前記半導体基板の前記他方の面には、開口部が形成され、

前記絶縁層は、前記開口部を被覆し、

前記メタル層は、前記開口部に埋め込まれる

請求項１記載の半導体パッケージ。

[請求項5] 前記絶縁層の材料は、セラミックである

請求項１記載の半導体パッケージ。

[請求項6] 前記セラミックは、アルミナである

請求項５記載の半導体パッケージ。

[請求項7] 前記セラミックは、シリコンカーバイドである

請求項５記載の半導体パッケージ。

[請求項8] 前記メタル層の材料は、銅を含む

請求項１記載の半導体パッケージ。

[請求項9] 前記インターポーザ基板に接続された蓋材をさらに具備し、

前記半導体基板の前記一方の面には、固体撮像素子がさらに形成される

請求項１記載の半導体パッケージ。

[請求項10] 一方の面にパッドが設けられた半導体基板の他方の面に絶縁層を成膜する絶縁層コーティング手順と、

前記絶縁層にメタル層を成膜するメタル層コーティング手順と、

インターポーザ基板に形成された配線を前記パッドに接続するボンディング手順と、

所定の電気信号を伝送する信号伝送半田ボールを前記配線に接合するとともに半田部材を前記メタル層に接合する接合手順と

を具備する半導体パッケージの製造方法。

[請求項11] 前記半田部材は、板状である

請求項１０記載の半導体パッケージの製造方法。

[請求項12] 複数の放熱半田ボールを前記メタル層に搭載する搭載手順をさらに具備し、

前記接合手順において、前記半田部材は、前記複数の放熱半田ボールを融合することにより形成される

請求項１１記載の半導体パッケージの製造方法。

[請求項13] 前記接合手順において、前記半田部材は、クリーム半田を前記メタル層に塗布することにより形成される

請求項１１記載の半導体パッケージの製造方法。

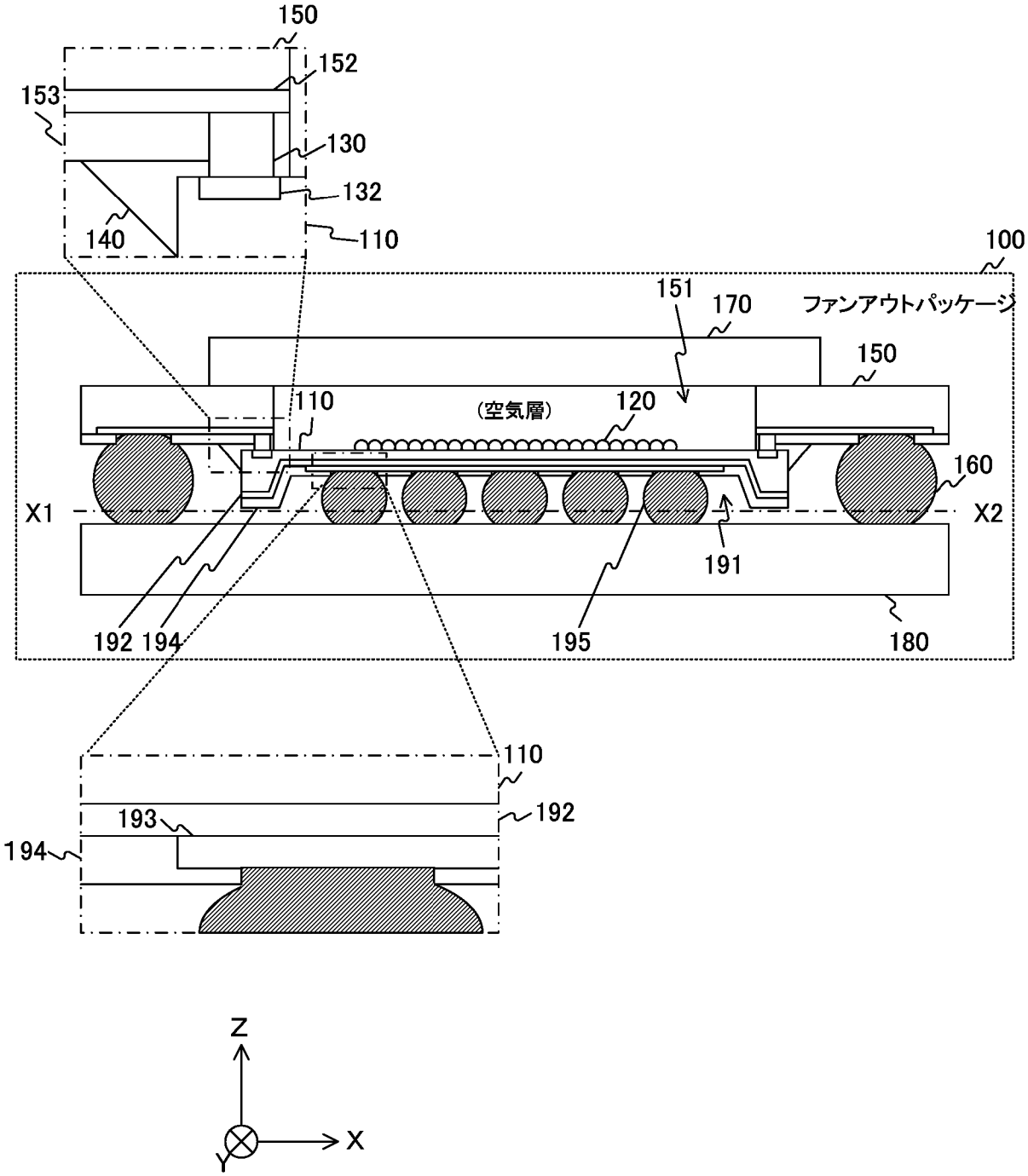
[請求項14] 前記半導体基板の前記他方の面をエッチングにより開口して開口部を形成する開口手順をさらに具備し、

前記絶縁層コーティング手順において前記絶縁層は、前記開口部の開口面に成膜され、

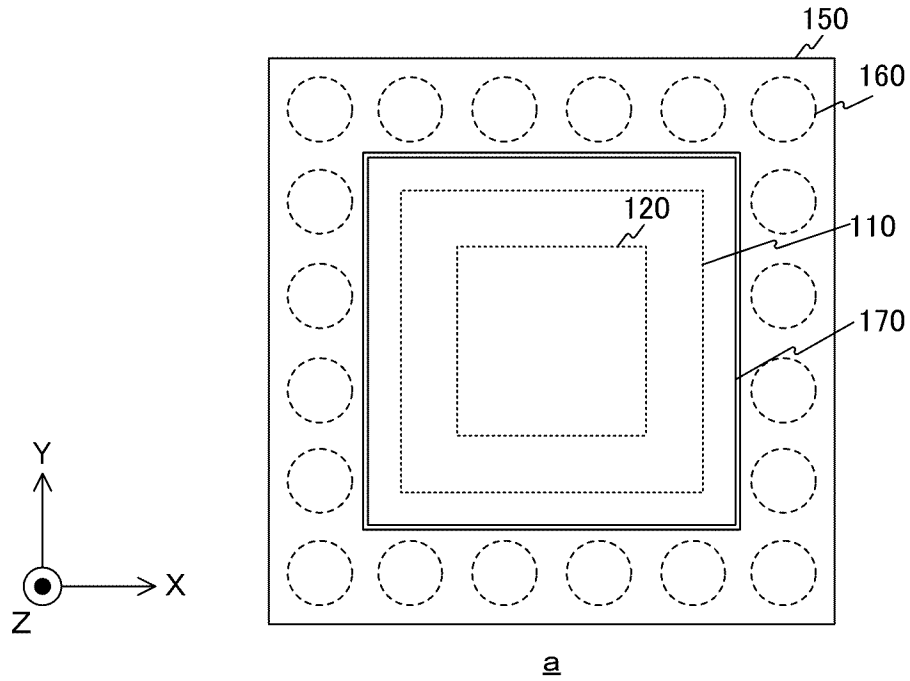
前記メタル層コーティング手順において前記メタル層は、前記開口部に埋め込まれる

請求項１０記載の半導体パッケージの製造方法。

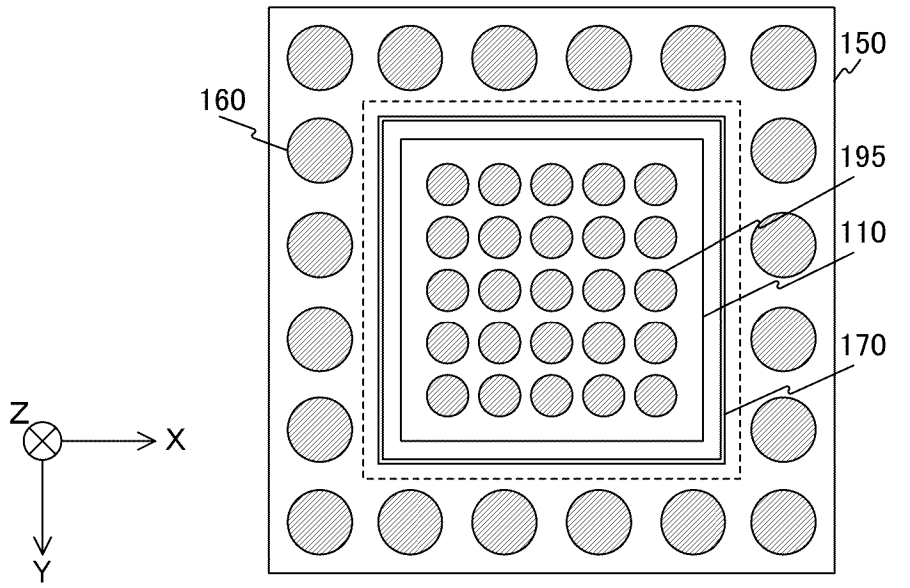
[図1]


150
152
153
130
132
140
110
100
151
170
ファンアウトパッケージ
150
110
(空気層)
120
160
X1
X2
191
192 194
195
180
110
193
192
194
Z
X
Y

[図2]

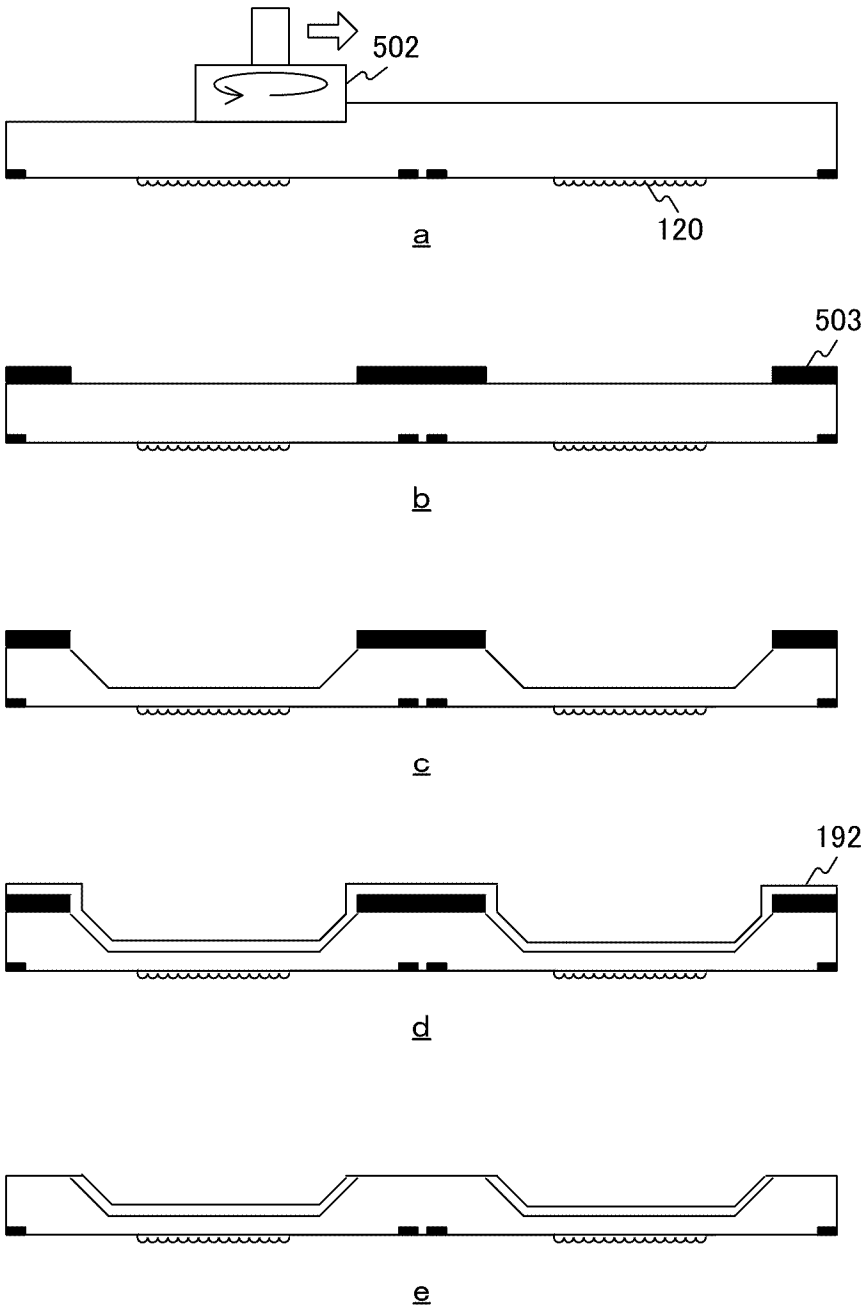


a

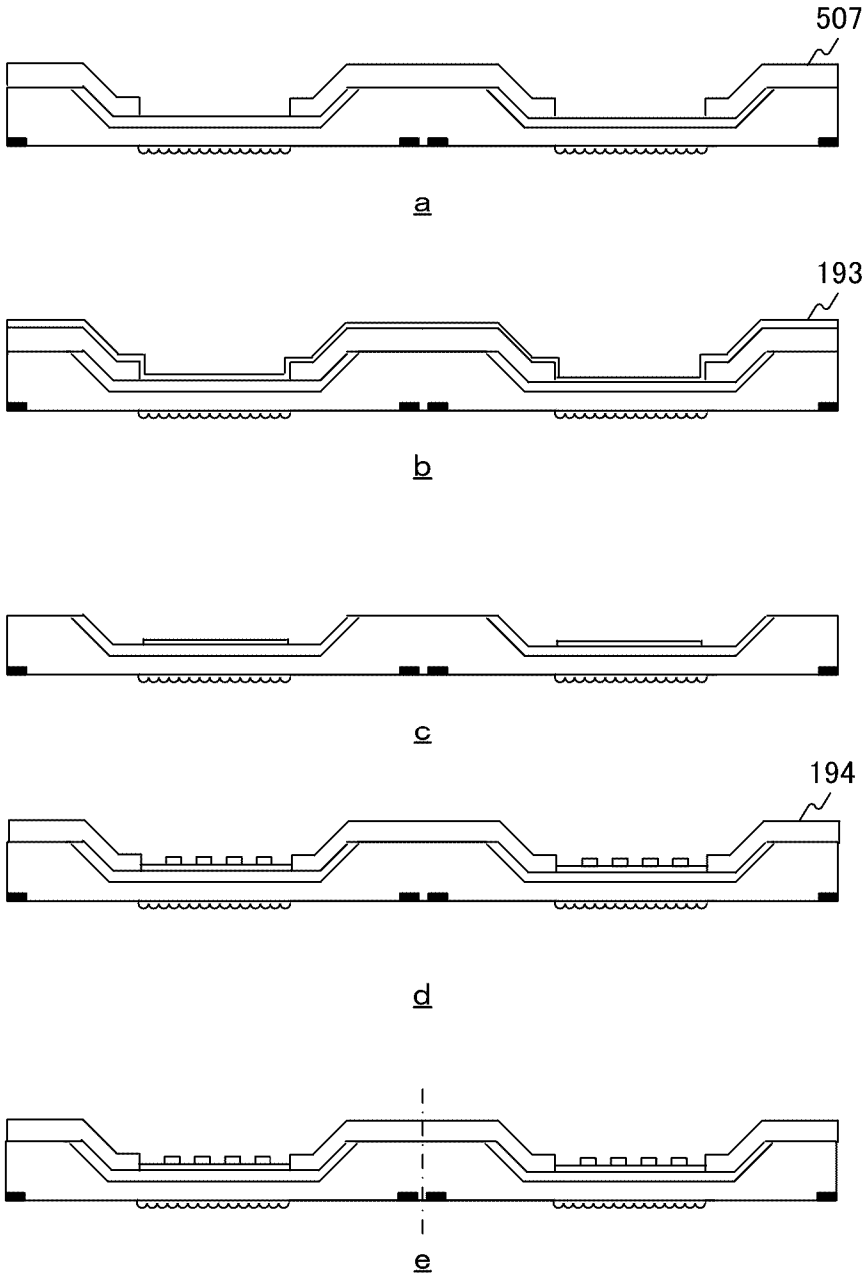


b

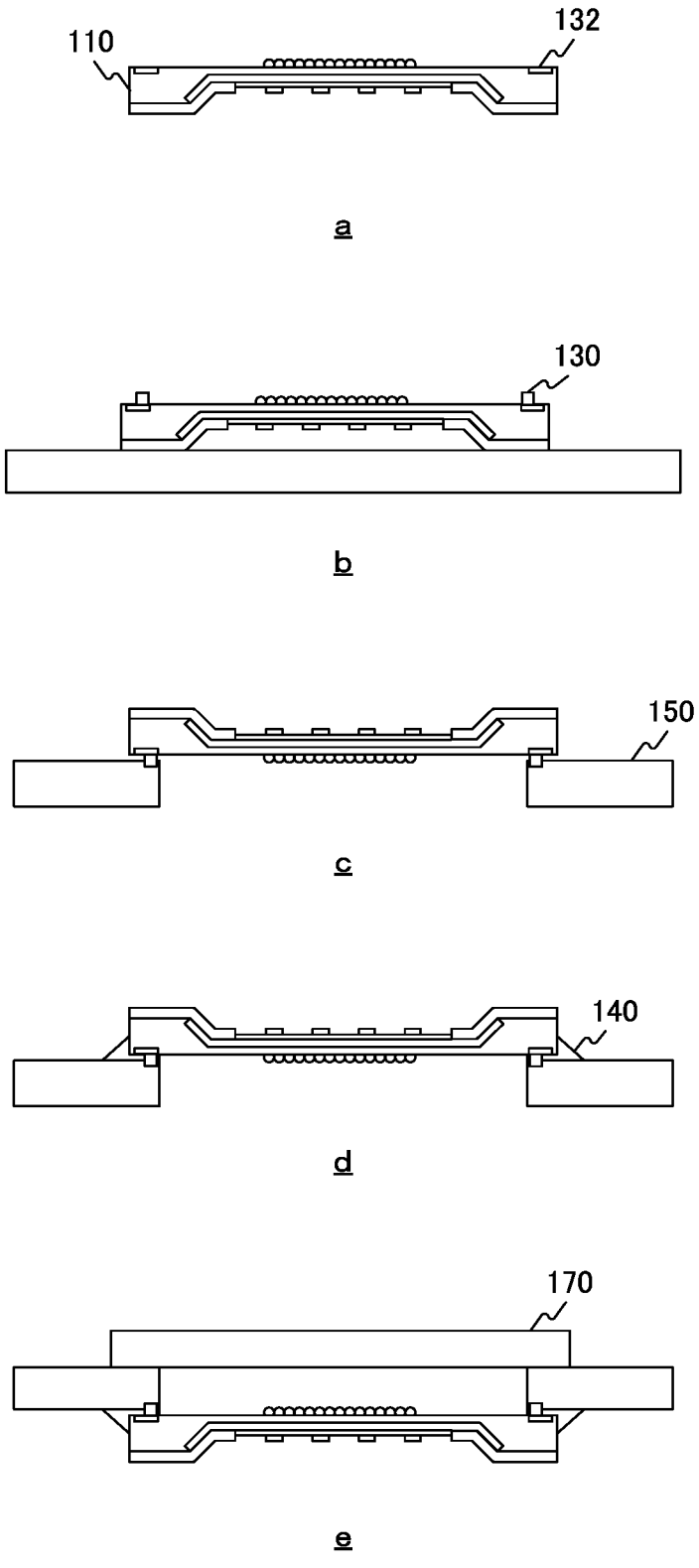
[図3]



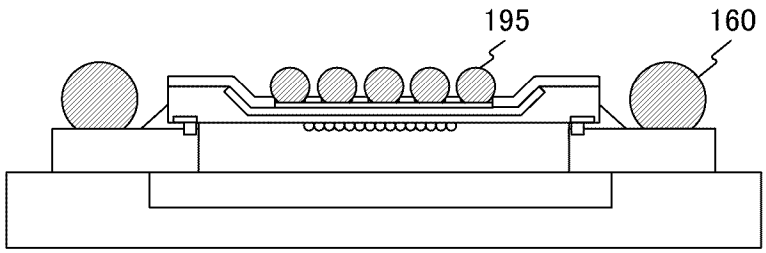
[図4]



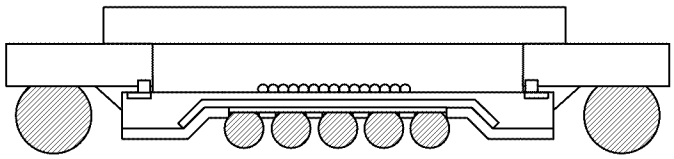
[図5]



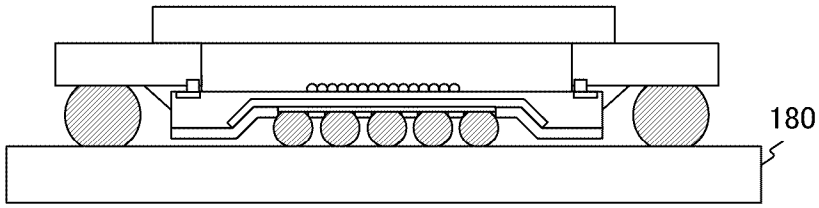
[図6]



a

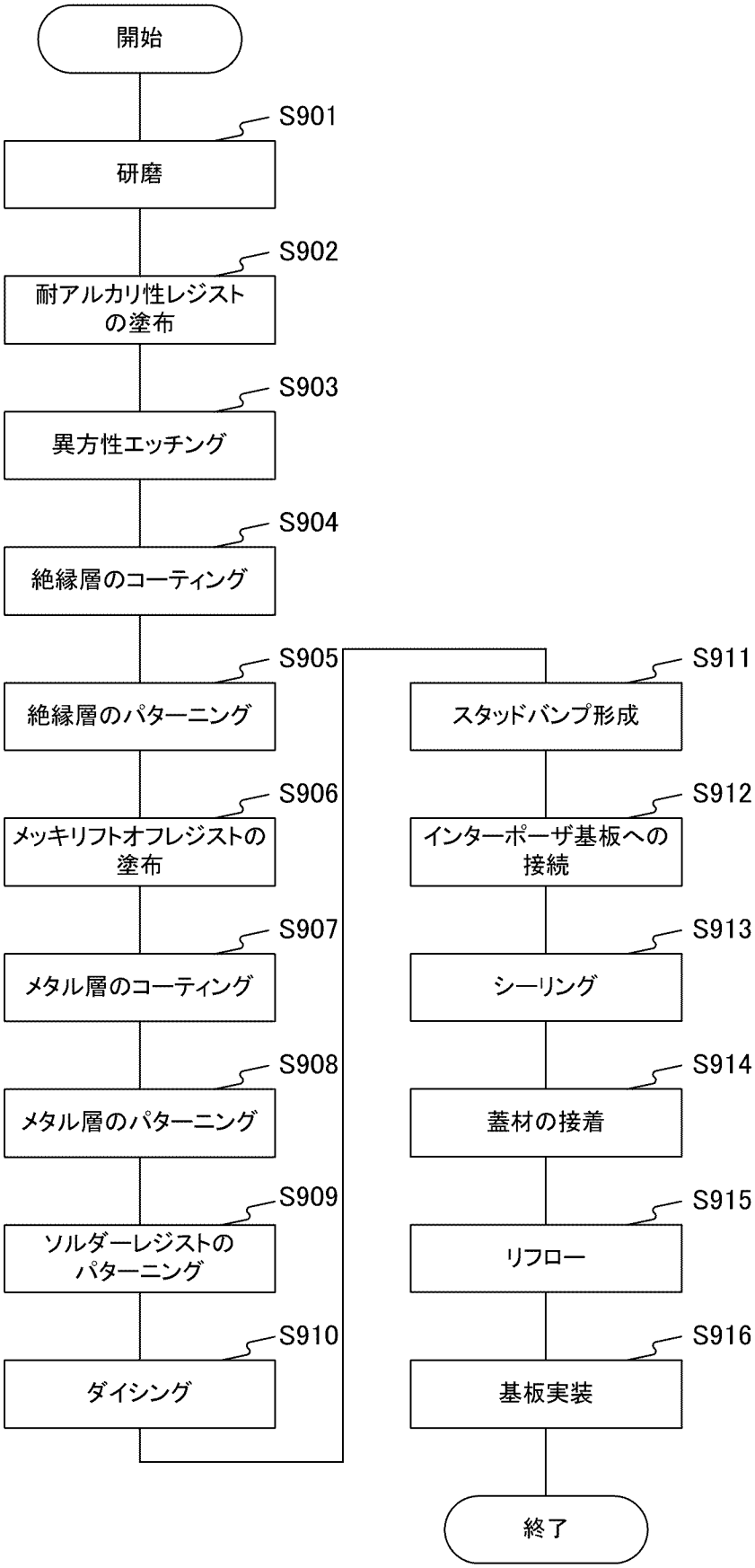


b

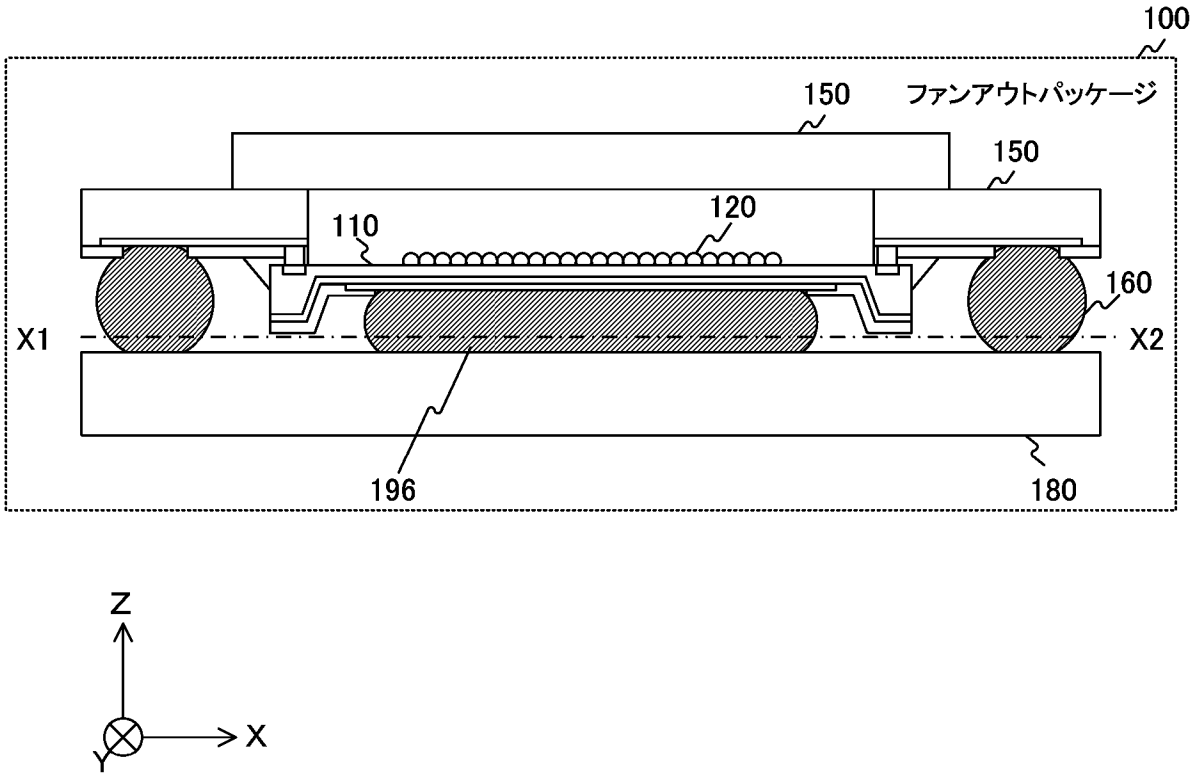


c

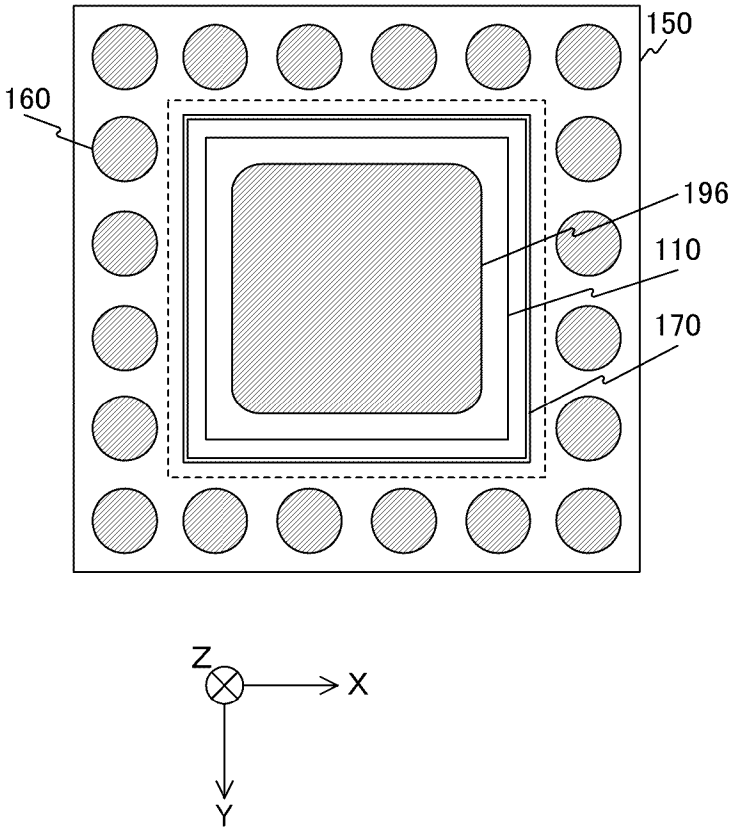
[図7]


開始
S901
研磨
S902
耐アルカリ性レジストの塗布
S903
異方性エッチング
S904
絶縁層のコーティング
S905
絶縁層のパターニング
S906
メッキリフトオフレジストの塗布
S907
メタル層のコーティング
S908
メタル層のパターニング
S909
ソルダーレジストのパターニング
S910
ダイシング
S911
スタッドバンプ形成
S912
インターポーザ基板への接続
S913
シーリング
S914
蓋材の接着
S915
リフロー
S916
基板実装
終了

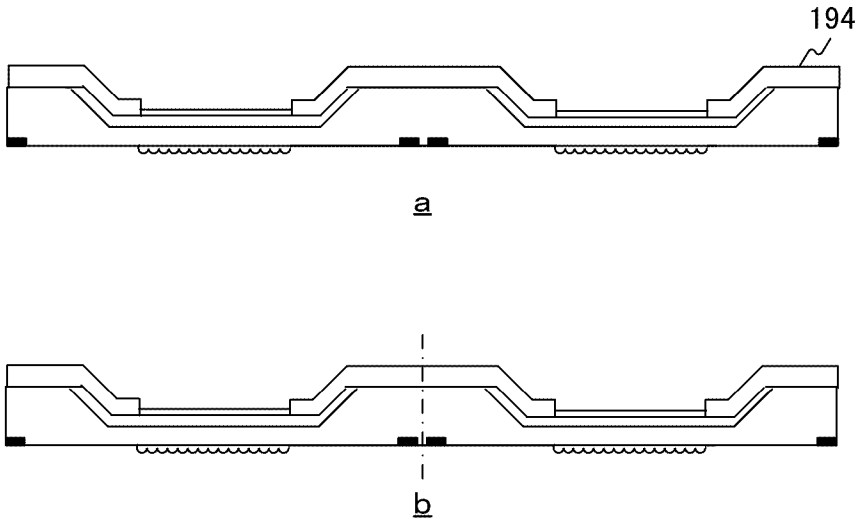
[図8]



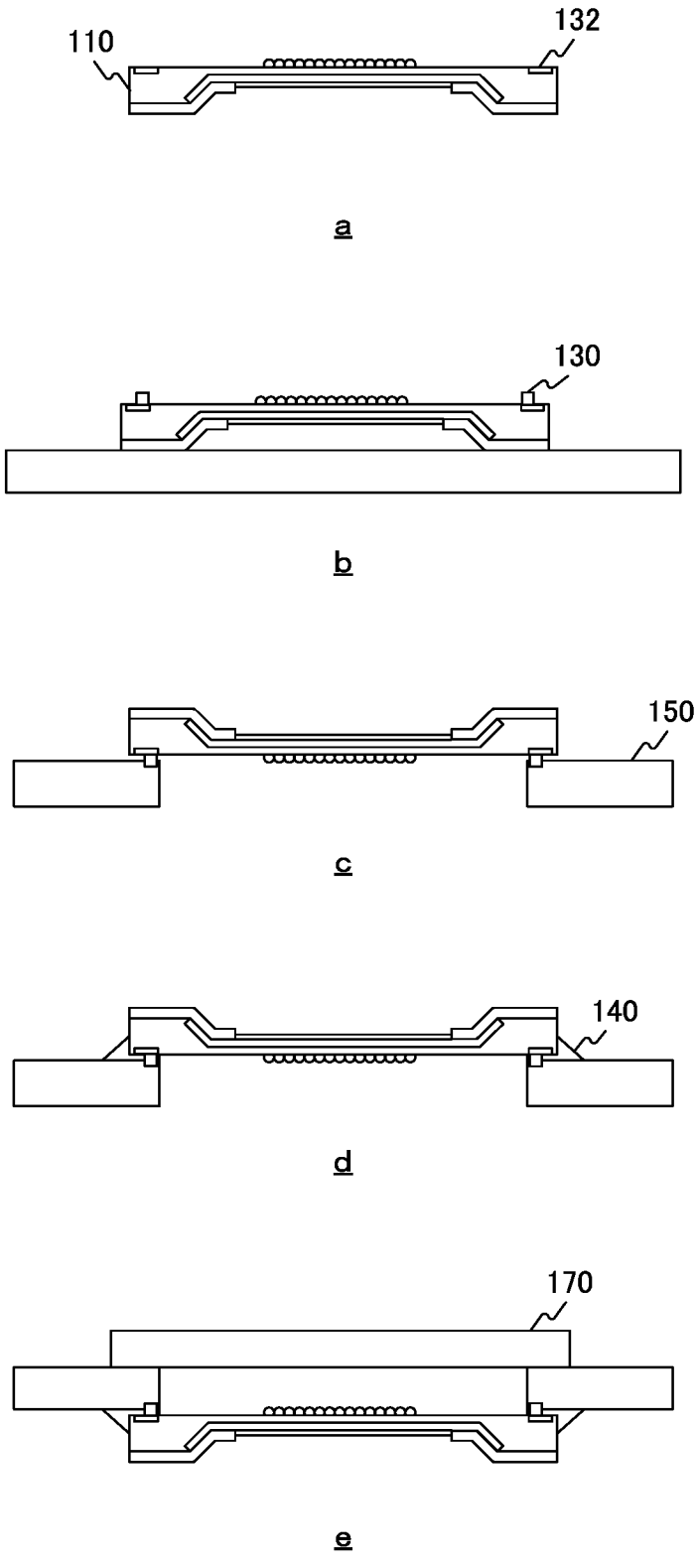
[図9]



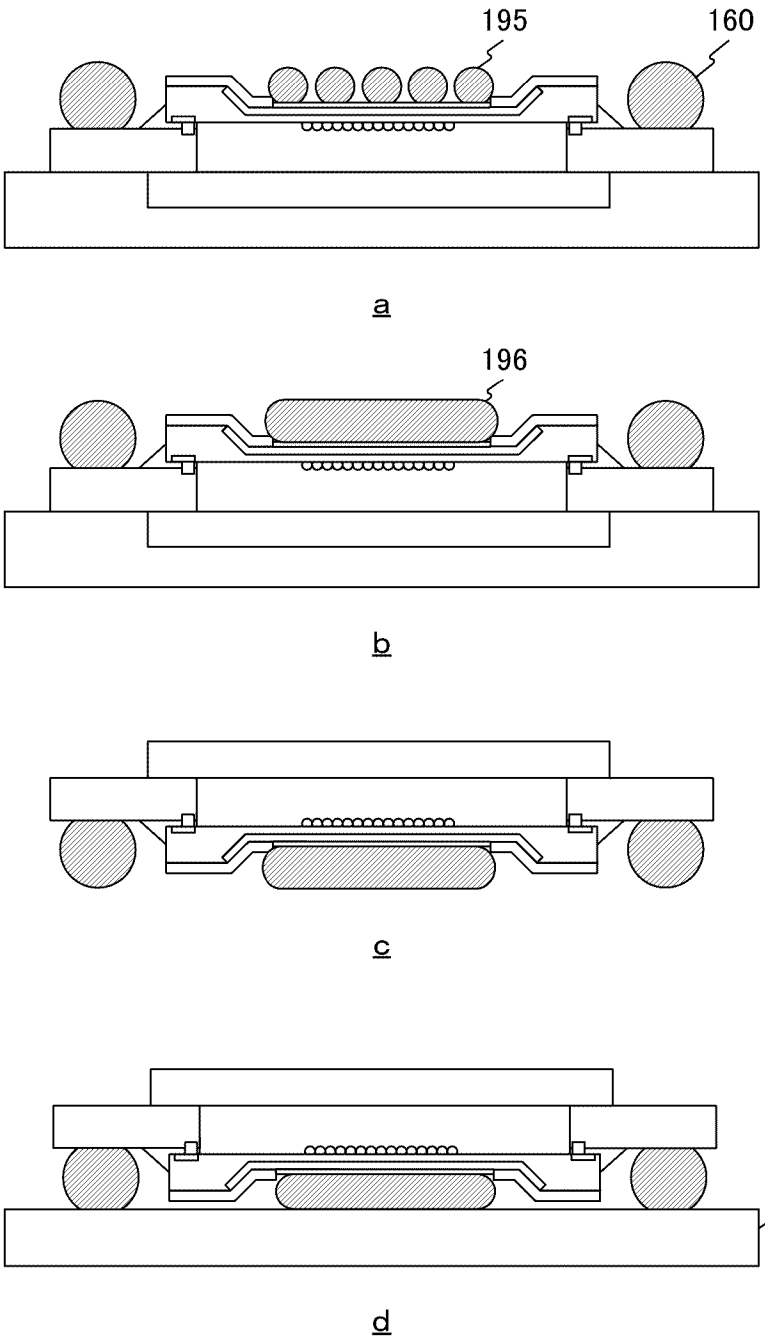
[図10]



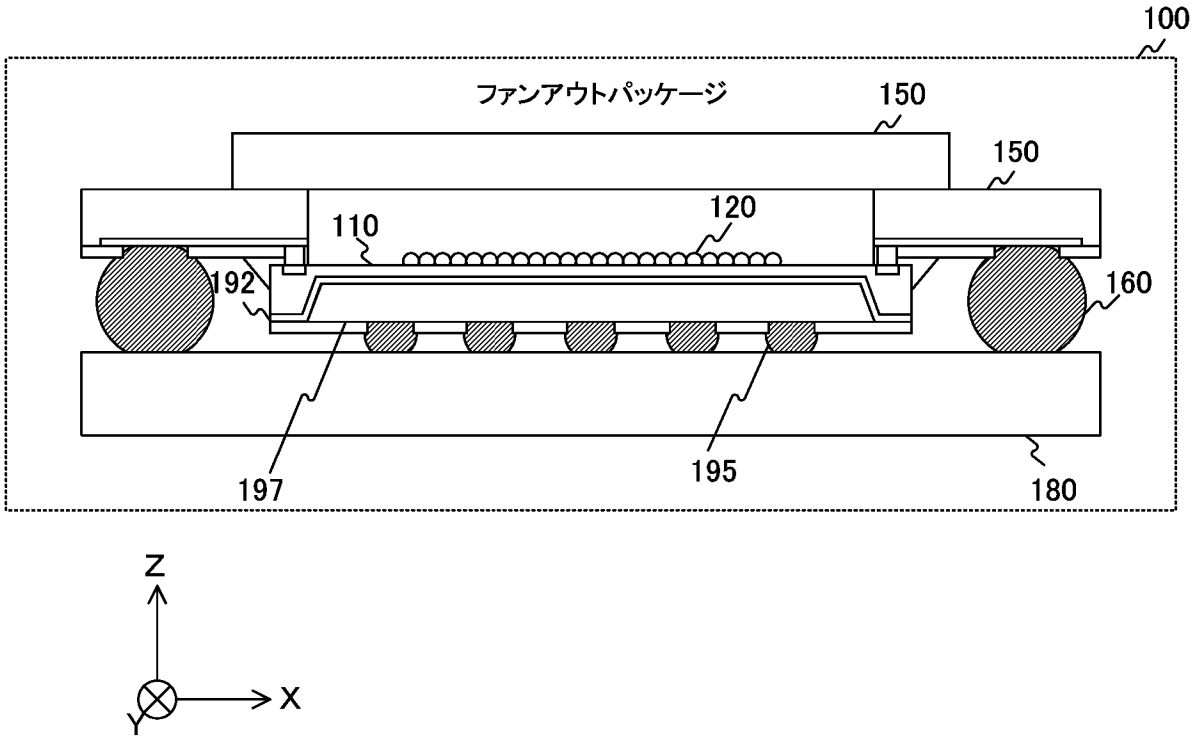
[図11]



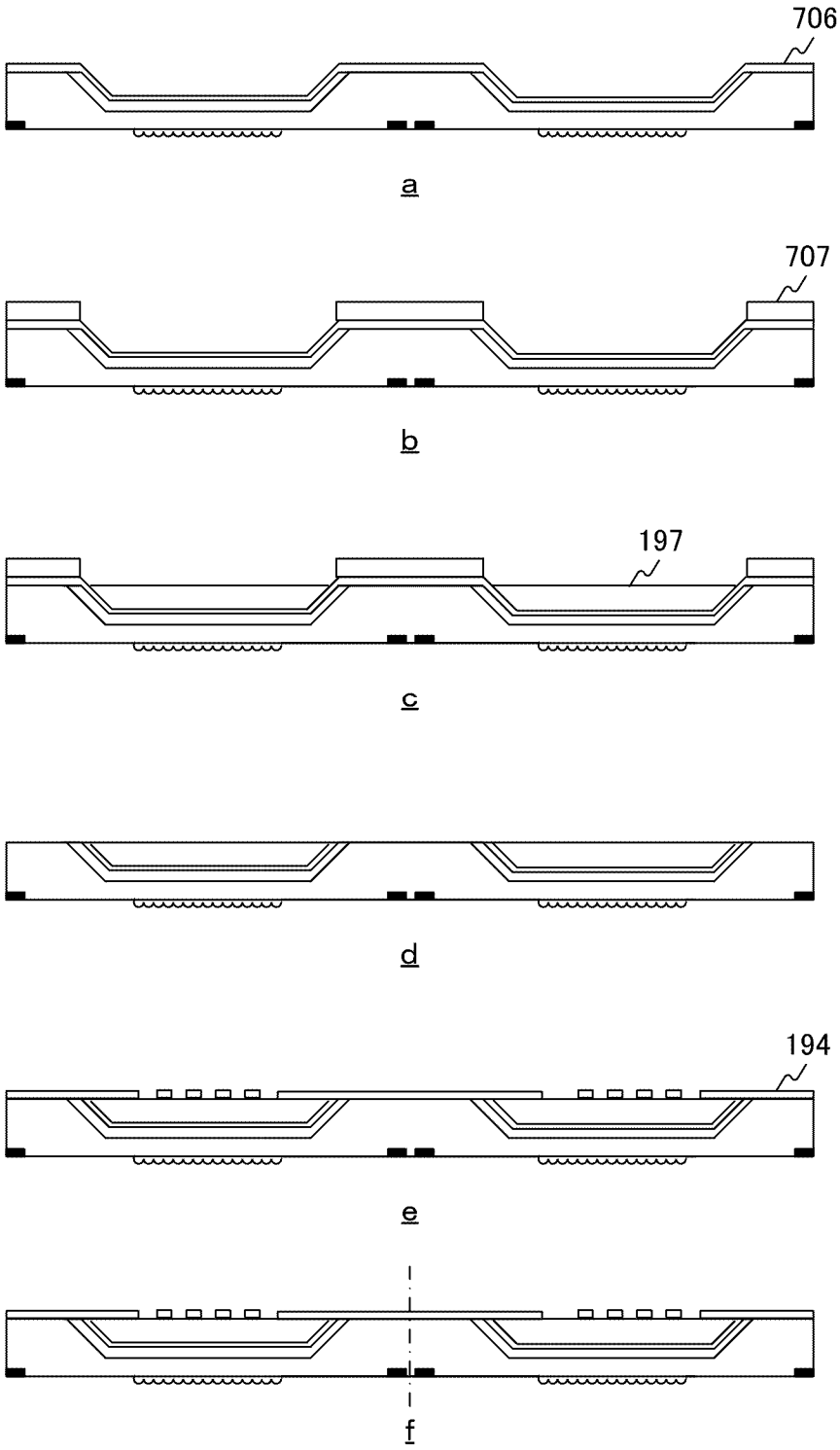
[図12]



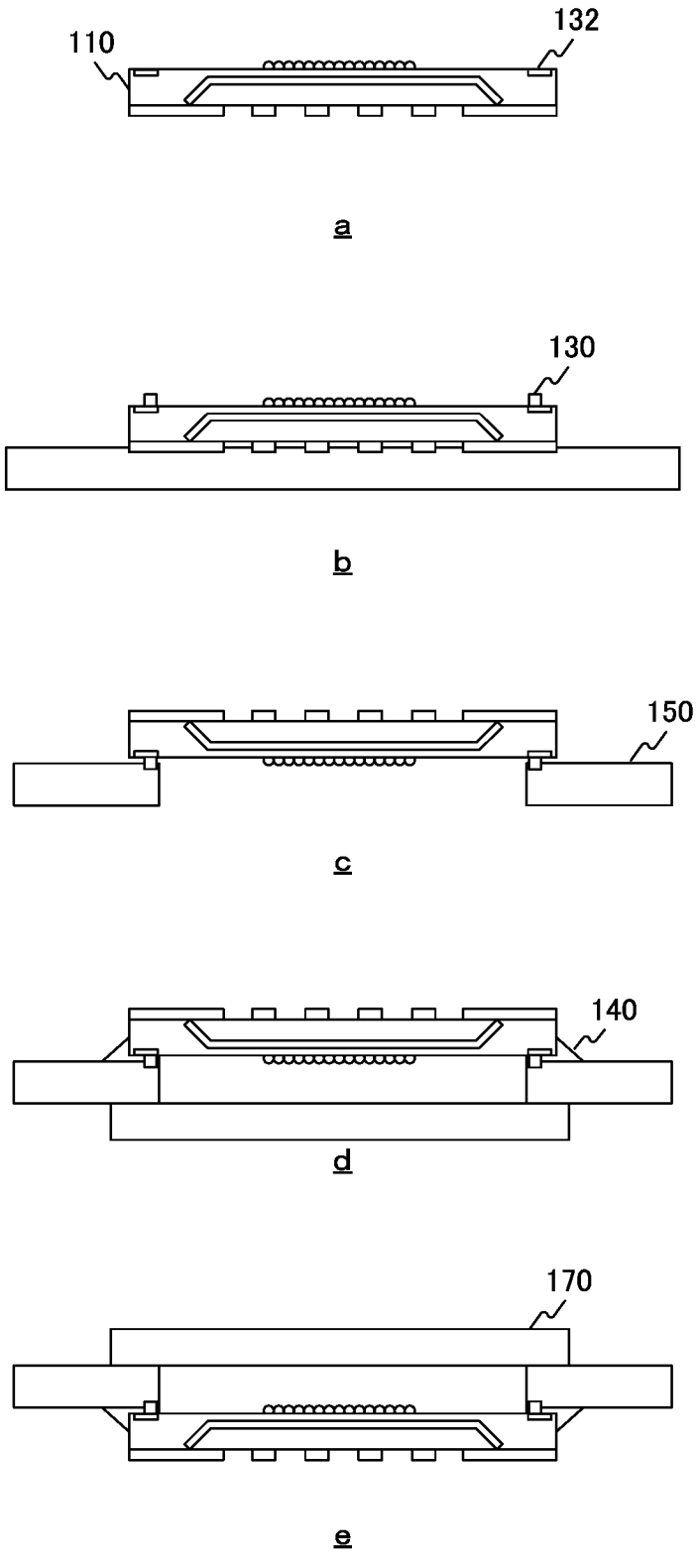
[図13]



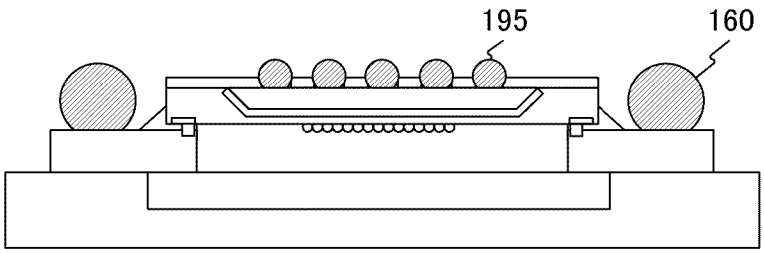
[図14]



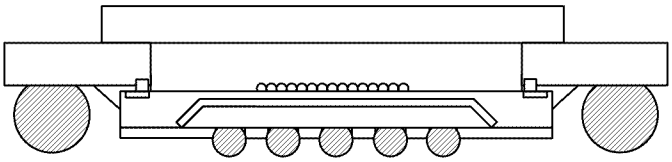
[図15]



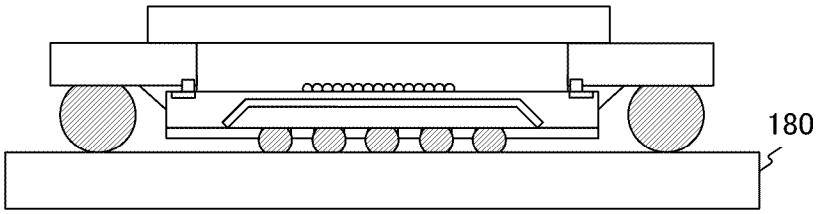
[図16]



a

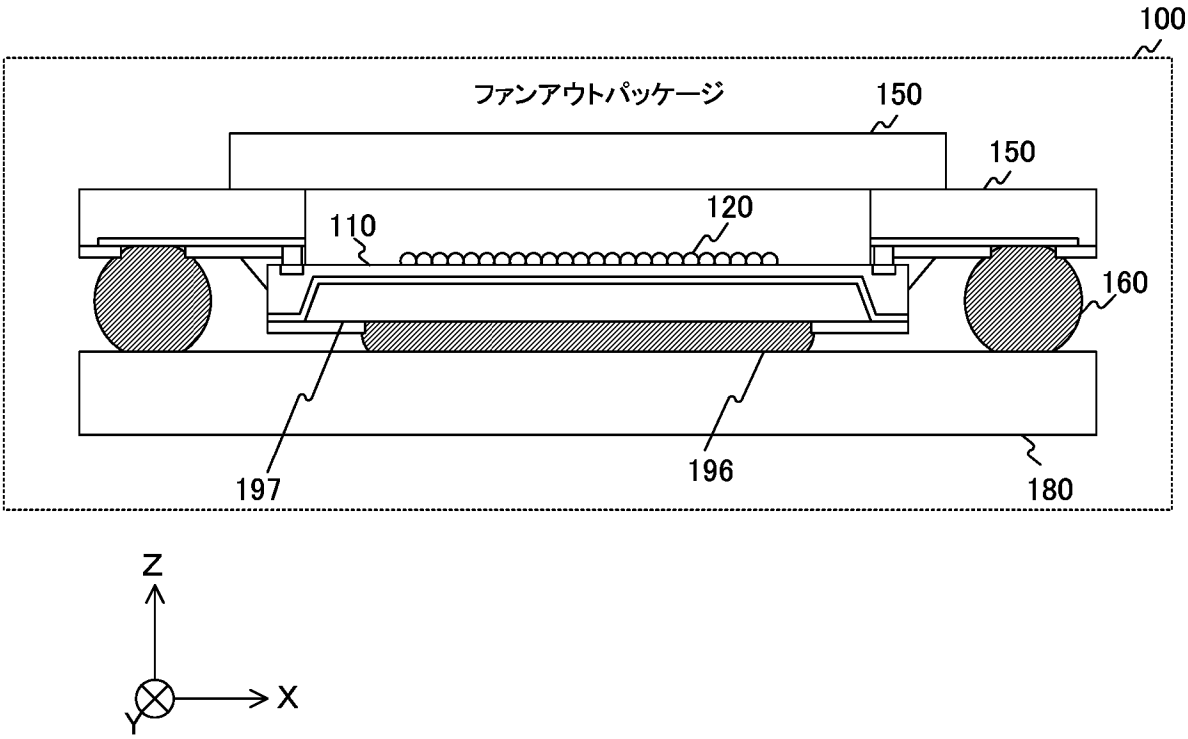


b

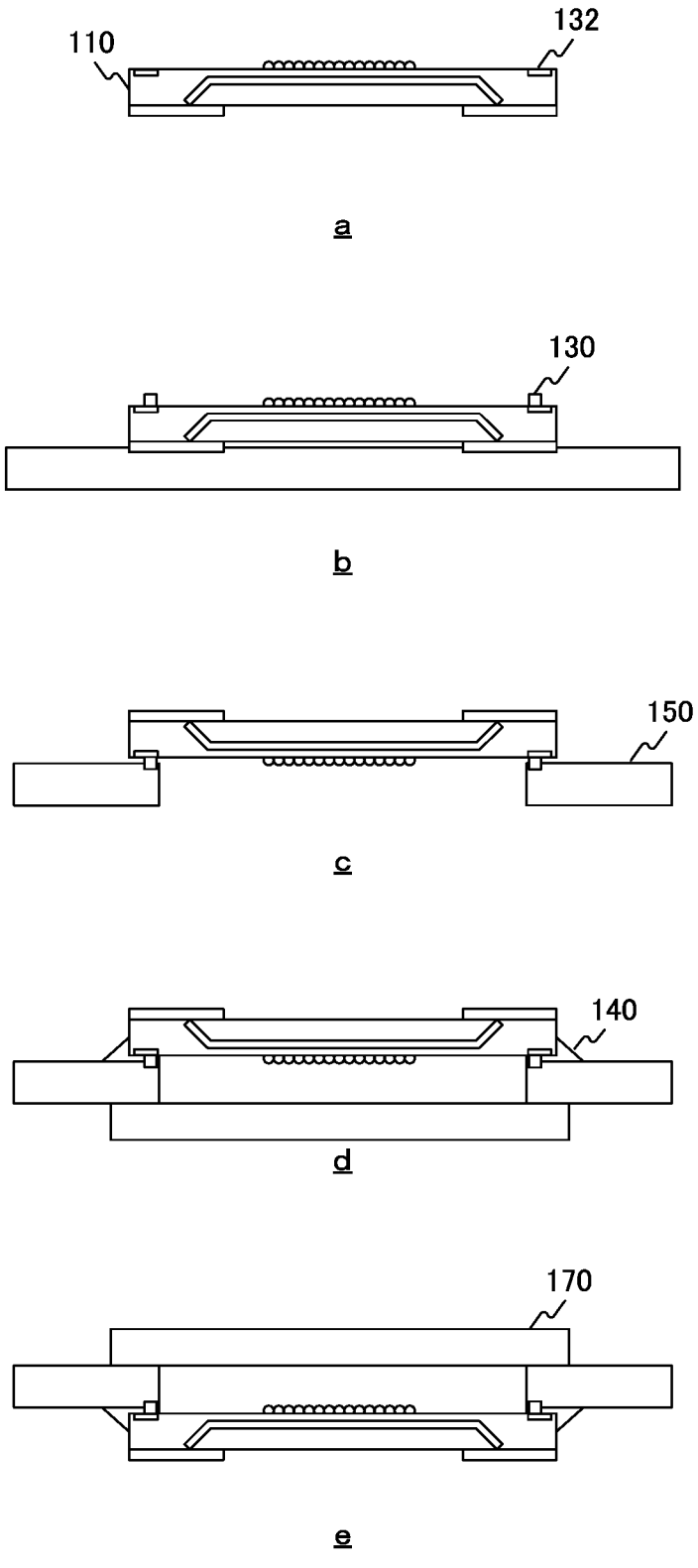


c

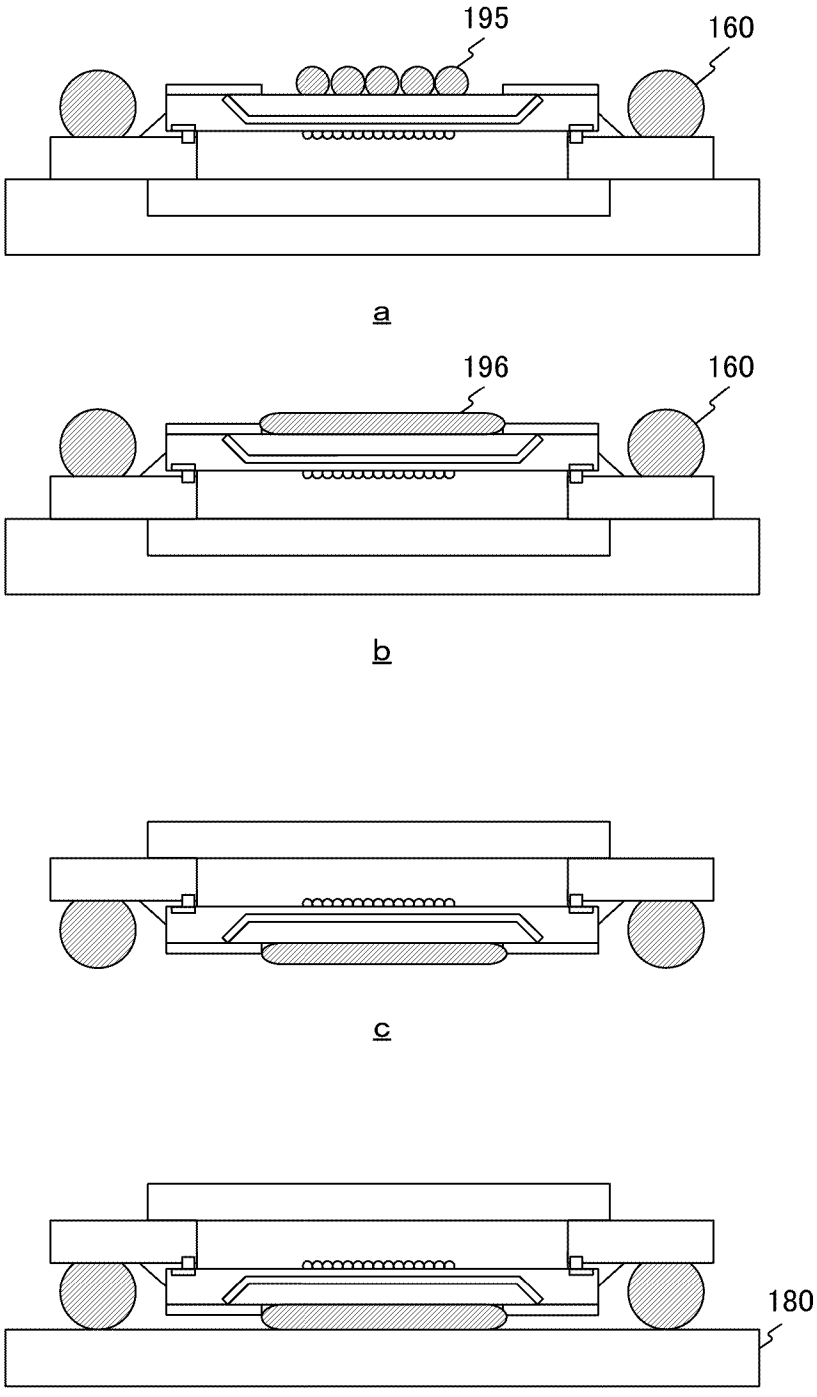
[図17]



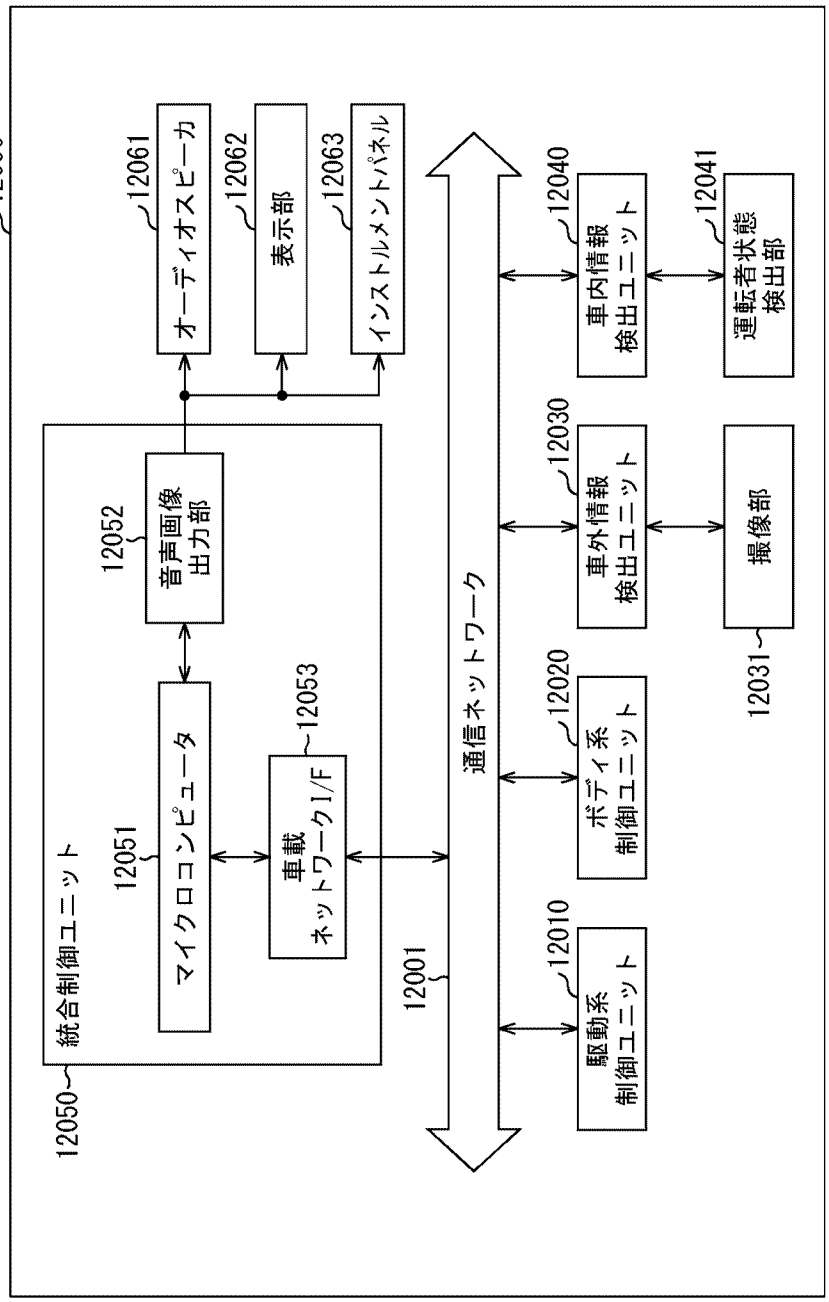
[図18]



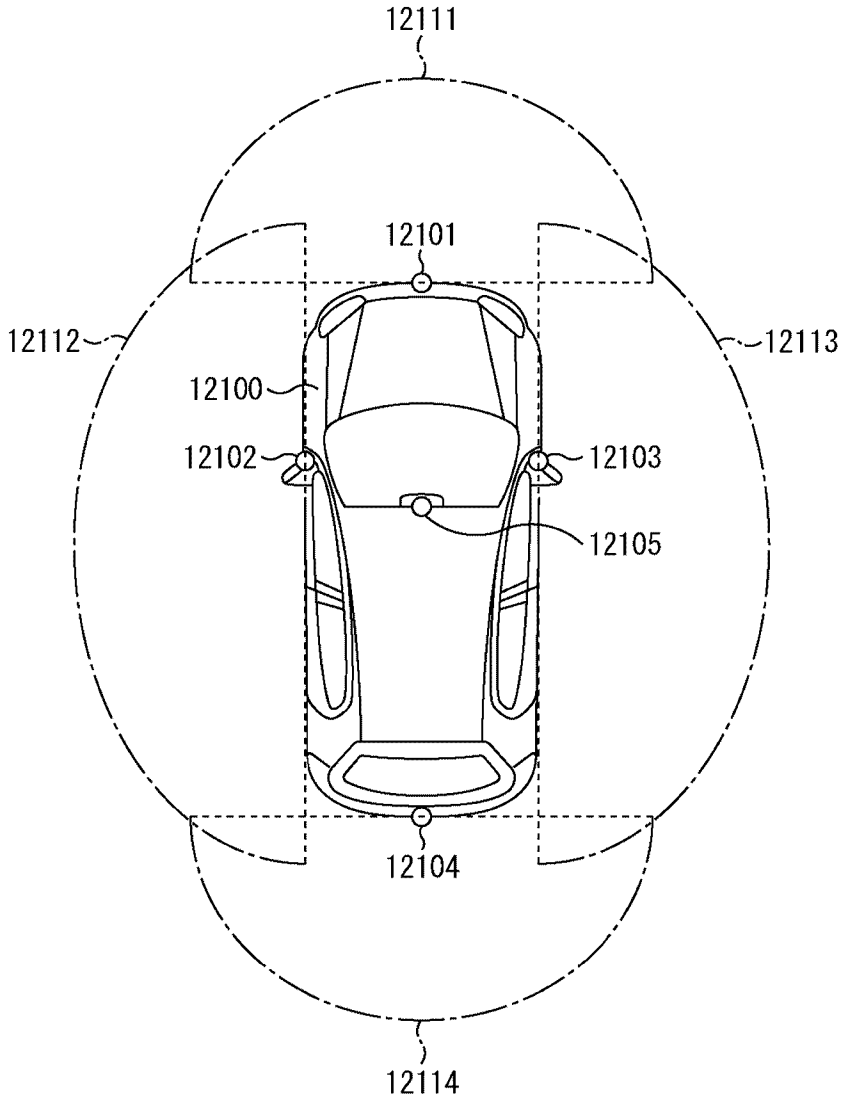
[図19]



[図20]


12000
12061
オーディオスピーカ
12062
表示部
12063
インストルメントパネル
12040
車内情報
検出ユニット
12041
運転者状態
検出部
12052
音声画像
出力部
12030
車外情報
検出ユニット
撮像部
12031
12051
マイクロコンピュータ
12053
車載
ネットワークI/F
通信ネットワーク
12001
12020
ボディ系
制御ユニット
12010
駆動系
制御ユニット
統合制御ユニット
12050

[図21]


12111
12101
12112
12113
12100
12102
12103
12105
12104
12114

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2019/048095

A. CLASSIFICATION OF SUBJECT MATTER
Int. Cl. H01L23/12(2006.01)i, H01L23/36(2006.01)i
FI: H01L23/36 D, H01L23/12 501Z

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int. Cl. H01L23/12, H01L23/36

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2020
Registered utility model specifications of Japan 1996-2020
Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2018-93162 A (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 14 June 2018, paragraphs [0009]-[0103], fig. 9, 11b, paragraphs [0009]-[0103], fig. 9, 11b	1, 2, 8 3, 5-7, 10-13 4, 9, 14
Y A	JP 2001-352021 A (SONY CORP.) 21 December 2001, paragraphs [0015]-[0084], fig. 13	3, 5-7, 10-13 1, 2, 4, 8, 9, 14
Y A	JP 2015-162651 A (NICHIA CHEMICAL INDUSTRIES, LTD.) 07 September 2015, paragraphs [0006], [0045]-[0047], fig. 7	12, 13 1-11, 14
A	JP 2003-516634 A (SHELLCASE LTD.) 13 May 2003, entire text, all drawings	1-14

☒ Further documents are listed in the continuation of Box C.
☒ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
26.02.2020	10.03.2020
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2019/048095

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 9-266231 A (NEC CORP.) 07 October 1997, entire text, all drawings	1-14

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2019/048095

Patent Documents referred to in the Report	Publication Date	Patent Family	Publication Date
JP 2018-93162 A	14.06.2018	KR 10-2018-0064743 A entire text, all drawings	
JP 2001-352021 A	21.12.2001	(Family: none)	
JP 2015-162651 A	07.09.2015	US 2015/0249191 A1 entire text, fig. 7	
JP 2003-516634 A	13.05.2003	US 2001/0018236 A1 entire text, all drawings	
JP 9-266231 A	07.10.1997	(Family: none)	

国際調査報告

国際出願番号
PCT/JP2019/048095

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H01L 23/12(2006.01)i; H01L 23/36(2006.01)i
FI: H01L23/36 D; H01L23/12 501Z

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01L23/12; H01L23/36

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２０年
日本国実用新案登録公報	１９９６－２０２０年
日本国登録実用新案公報	１９９４－２０２０年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X	JP 2018-93162 A (サムソン エレクトローメカニックス カンパニーリミテッド.) 14.06.2018 (2018-06-14) [0009]-[0103],図9,11b	1,2,8
Y	[0009]-[0103],図9,11b	3,5-7,10-13
A	全文,全図	4,9,14
Y	JP 2001-352021 A (ソニー株式会社) 21.12.2001 (2001-12-21) [0015]-[0084],図13	3,5-7,10-13
A		1,2,4,8,9,14
Y	JP 2015-162651 A (日亜化学工業株式会社) 07.09.2015 (2015-09-07) [0006],[0045]-[0047],図7	12,13
A		1-11,14
A	JP 2003-516634 A (シェルケース リミティド) 13.05.2003 (2003-05-13) 全文,全図	1-14
A	JP 9-266231 A (日本電気株式会社) 07.10.1997 (1997-10-07) 全文,全図	1-14

☐ C欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
"A" 特に関連のある文献ではなく、一般的技術水準を示すもの
"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
"O" 口頭による開示、使用、展示等に言及する文献
"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
"Y" 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
"&" 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
26.02.2020	10.03.2020

名称及びあて先

日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）

庄司　一隆 5F 1215

電話番号 03-3581-1101 内線 3516

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2019/048095

引用文献	公表日	パテントファミリー文献	公表日
JP 2018-93162 A	14.06.2018	KR 10-2018-0064743 A 全文,全図	
JP 2001-352021 A	21.12.2001	（ファミリーなし）	
JP 2015-162651 A	07.09.2015	US 2015/0249191 A1 全文,図7	
JP 2003-516634 A	13.05.2003	US 2001/0018236 A1 全文,全図	
JP 9-266231 A	07.10.1997	（ファミリーなし）	