

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-32789

(P2010-32789A)

(43) 公開日 平成22年2月12日(2010.2.12)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 K	3K107
G09G 3/20 (2006.01)	G09G 3/20 611A	5C080
H01L 51/50 (2006.01)	G09G 3/20 612U	
H05B 33/08 (2006.01)	G09G 3/20 624B	
	G09G 3/20 624E	
審査請求 未請求 請求項の数 10 O L (全 21 頁) 最終頁に続く		

(21) 出願番号 特願2008-195071 (P2008-195071)
 (22) 出願日 平成20年7月29日 (2008.7.29)

(71) 出願人 000006633
 京セラ株式会社
 京都府京都市伏見区竹田鳥羽殿町6番地
 (74) 代理人 100089118
 弁理士 酒井 宏明
 (72) 発明者 佐藤 昭典
 神奈川県大和市下鶴間1623-14 株
 式会社京セラディスプレイ研究所内
 Fターム(参考) 3K107 AA01 BB01 CC31 EE03 HH04
 5C080 AA06 BB05 DD04 DD05 DD26
 EE29 FF11 JJ02 JJ03 JJ04
 JJ05 JJ06 JJ07

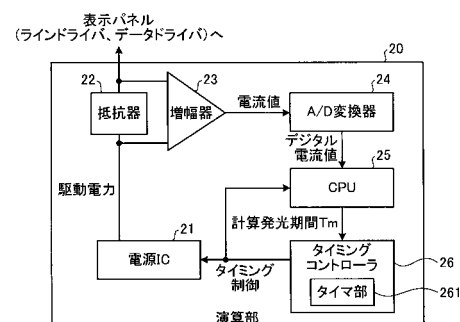
(54) 【発明の名称】 画像表示装置および画像表示装置の駆動方法

(57) 【要約】

【課題】表示対象となる画像に応じた輝度の制御を、フレーム毎に一括して行うことが可能な画像表示装置において、輝度補正が容易であるとともに視認性に優れた画像表示装置および画像表示装置の駆動方法を提供する。

【解決手段】フレーム単位の画像に応じた電力を各画素回路に供給し、当該各画素回路の発光素子を一齐に発光させる電源部と、当該電源部からの印加電圧に応じた電流値を検出する電流検出部と、検出された電流値に基づいて前記画素回路への電力供給量が所定の値となる供給時間を計算発光期間として導出する発光期間導出部と、前記電源部を制御し、発光開始からの発光継続期間が前記計算発光期間を経過したタイミングで、各画素回路の発光素子を一齐に消灯させるタイミング制御部と、を備える。

【選択図】 図4



【特許請求の範囲】**【請求項 1】**

発光素子を夫々有する複数の画素回路と、
表示対象となるフレーム単位の画像に応じた電力を前記各画素回路に供給し、当該各画素回路の発光素子を一齐に発光させる電源部と、
前記電源部からの供給電力に応じた電流値を検出する電流検出部と、
前記電流検出部により検出された電流値に基づいて、前記画素回路への電力供給量が所定の値となるよう、前記電力の供給時間を計算発光期間として導出する発光期間導出部と、
前記電源部を制御し、前記発光の開始からの発光継続期間が前記計算発光期間を経過したタイミングで、前記各画素回路の発光素子を一齐に消灯させるタイミング制御部と、
を備えたことを特徴とする画像表示装置。

10

【請求項 2】

前記発光期間導出部は、上限値となる所定の基準電力量を、前記電流検出部により検出された電流値と、前記電源部からの印加電圧との積から求まる電力で除算し、この結果を前記計算発光期間とすることを特徴とする請求項 1 に記載の画像表示装置。

【請求項 3】

前記発光期間導出部は、前記電流検出部により検出された電流を時間積分し、この積分結果が上限値となる所定の基準電流量に達するまでの期間を、前記計算発光期間とすることを特徴とする請求項 1 に記載の画像表示装置。

20

【請求項 4】

前記発光期間導出部は、前記発光素子の発光開始直時に前記計算発光期間の導出を開始することを特徴とする請求項 1 ～ 3 の何れか一項に記載の画像表示装置。

【請求項 5】

前記タイミング制御部は、前記発光素子の発光開始から始まる所定の期間内において、前記発光素子の発光と消灯との割合を前記計算発光期間に基づいて制御することを特徴とする請求項 1 ～ 4 の何れか一項に記載の画像表示装置。

【請求項 6】

発光素子を夫々有する複数の画素回路と、
表示対象となるフレーム単位の画像に応じた電力を前記各画素回路に供給し、当該各画素回路の発光素子を一齐に発光させる電源部と、
前記電源部からの供給電力に応じた電流値を検出する電流検出部と、
を備える画像表示装置の駆動方法であって、
前記電流検出部により検出された電流値に基づいて、前記画素回路への電力供給量が所定の値となるよう、前記電力の供給時間を計算発光期間として導出する発光期間導出工程と、
前記電源部を制御し、前記発光の開始からの発光継続期間が前記計算発光期間を経過したタイミングで、前記各画素回路の発光素子を一齐に消灯させるタイミング制御工程と、
を含むことを特徴とする画像表示装置の駆動方法。

30

【請求項 7】

前記発光期間導出工程では、上限値となる所定の基準電力量を、前記電流検出部により検出された電流値と、前記電源部からの印加電圧との積から求まる電力で除算し、この結果を前記計算発光期間とすることを特徴とする請求項 6 に記載の画像表示装置の駆動方法。

40

【請求項 8】

前記発光期間導出工程では、前記電流検出部により検出された電流を時間積分し、この積分結果が上限値となる所定の基準電流量に達するまでの期間を、前記計算発光期間とすることを特徴とする請求項 6 に記載の画像表示装置の駆動方法。

【請求項 9】

前記発光期間導出工程では、前記発光素子の発光開始直時に前記計算発光期間の導出を

50

開始することを特徴とする請求項 6 ~ 8 の何れか一項に記載の画像表示装置の駆動方法。

【請求項 10】

前記タイミング制御工程では、前記発光素子の発光開始から始まる所定の期間内において、前記発光素子の発光と消灯との割合を前記計算発光期間に基づいて制御することを特徴とする請求項 6 ~ 9 の何れか一項に記載の画像表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画像表示装置および画像表示装置の駆動方法に関する。

【背景技術】

10

【0002】

従来から、発光型の画像表示装置として、CRT（ブラウン管）、FED（電界放出型ディスプレイ）、PDP（プラズマディスプレイ）、OLED（有機ELディスプレイ）等が知られている。これらの発光型ディスプレイにおいては、輝度が大きくなると、それに伴い消費電力が大きくなる。そのため、従来から輝度を一定値以下に制御することにより、消費電力を低下させる種々の技術が提案されている。例えば、特許文献 1 には、映像信号のライン単位で順次表示処理を行う画像表示装置において、映像輝度の平均値をライン単位毎に調整する技術が開示されている。また、特許文献 2 には、画像の全輝度レベルとデューティサイクルとを対応付けた LUT（Look Up Table）に基づいて、現在のフレーム（画像）を表示する前に、フレームの輝度レベルに対応するデューティサイク

20

【0003】

【特許文献 1】特開平 11 - 288246 号公報

【特許文献 2】特表 2007 - 528016 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

有機ELディスプレイにおいては、有機EL素子に流れる電流量に輝度が比例する。また、当該電流量によって有機EL素子の劣化が進行するため、上記輝度の調整機能は他の発光型の画像表示装置よりも要望が大きい。

30

【0005】

しかしながら、上記特許文献 1 の技術では、各ラインの入力データの最大輝度と映像輝度の平均値の差異により各ライン輝度が異なるため、表示画面に輝度ムラが発生してしまうという問題がある。また、上記特許文献 2 の技術では、入力データ（フレーム）に対する LUT の与え方によっては、入力データの階調が明るくなるにつれて暗くなるような設定ができてしまう可能性があり、この場合、表示画面が不自然となる。また、入力データから全輝度レベルを求めるため、有機EL素子に流れる実際の電流量との間で誤差が発生し、想定した表示結果と異なる画面が表示される可能性がある。

【0006】

本発明は、上記に鑑みてなされたものであって、表示対象となる画像に応じた輝度の制御を、フレーム毎に一括して行うことが可能な画像表示装置において、輝度補正が容易であるとともに視認性に優れた画像表示装置および画像表示装置の駆動方法を提供することを目的とする。

40

【課題を解決するための手段】

【0007】

上述した課題を解決し、目的を達成するために、請求項 1 にかかる発明は、発光素子を夫々有する複数の画素回路と、表示対象となるフレーム単位の画像に応じた電力を前記各画素回路に供給し、当該各画素回路の発光素子を一齐に発光させる電源部と、前記電源部からの供給電力に応じた電流値を検出する電流検出部と、前記電流検出部により検出された電流値に基づいて、前記画素回路への電力供給量が所定の値となるよう、前記電力の供

50

給時間を計算発光期間として導出する発光期間導出部と、前記電源部を制御し、前記発光の開始からの発光継続期間が前記計算発光期間を経過したタイミングで、前記各画素回路の発光素子を一齐に消灯させるタイミング制御部と、を備えたことを特徴とする。

【0008】

また、請求項2にかかる発明は、請求項1にかかる発明において、前記発光期間導出部は、上限値となる所定の基準電力量を、前記電流検出部により検出された電流値と、前記電源部からの印加電圧との積から求まる電力で除算し、この結果を前記計算発光期間とすることを特徴とする。

【0009】

また、請求項3にかかる発明は、請求項1にかかる発明において、前記発光期間導出部は、前記電流検出部により検出された電流を時間積分し、この積分結果が上限値となる所定の基準電流量に達するまでの期間を、前記計算発光期間とすることを特徴とする。

10

【0010】

また、請求項4にかかる発明は、請求項1～3の何れか一項にかかる発明において、前記発光期間導出部は、前記発光素子の発光開始直時に前記計算発光期間の導出を開始することを特徴とする。

【0011】

また、請求項5にかかる発明は、請求項1～4の何れか一項にかかる発明において、前記タイミング制御部は、前記発光素子の発光開始から始まる所定の期間内において、前記発光素子の発光と消灯との割合を前記計算発光期間に基づいて制御することを特徴とする。

20

【0012】

また、請求項6にかかる発明は、発光素子を夫々有する複数の画素回路と、表示対象となるフレーム単位の画像に応じた電力を前記各画素回路に供給し、当該各画素回路の発光素子を一齐に発光させる電源部と、前記電源部からの供給電力に応じた電流値を検出する電流検出部と、を備える画像表示装置の駆動方法であって、前記電流検出部により検出された電流値に基づいて、前記画素回路への電力供給量が所定の値となるよう、前記電力の供給時間を計算発光期間として導出する発光期間導出工程と、前記電源部を制御し、前記発光の開始からの発光継続期間が前記計算発光期間を経過したタイミングで、前記各画素回路の発光素子を一齐に消灯させるタイミング制御工程と、を含むことを特徴とする。

30

【0013】

また、請求項7にかかる発明は、請求項6にかかる発明において、前記発光期間導出工程では、上限値となる所定の基準電力量を、前記電流検出部により検出された電流値と、前記電源部からの印加電圧との積から求まる電力で除算し、この結果を前記計算発光期間とすることを特徴とする。

【0014】

また、請求項8にかかる発明は、請求項6にかかる発明において、前記発光期間導出工程では、前記電流検出部により検出された電流を時間積分し、この積分結果が上限値となる所定の基準電流量に達するまでの期間を、前記計算発光期間とすることを特徴とする。

【0015】

また、請求項9にかかる発明は、請求項6～8の何れか一項にかかる発明において、前記発光期間導出工程では、前記発光素子の発光開始直時に前記計算発光期間の導出を開始することを特徴とする。

40

【0016】

また、請求項10にかかる発明は、請求項6～9の何れか一項にかかる発明において、前記タイミング制御工程では、前記発光素子の発光開始から始まる所定の期間内において、前記発光素子の発光と消灯との割合を前記計算発光期間に基づいて制御することを特徴とする。

【発明の効果】

【0017】

50

本発明によれば、表示対象となるフレーム単位の画像に応じた供給電力の電流値に基づいて、各画素回路の発光素子への電力供給量が所定の値となる計算発光期間を導出し、発光の開始からの発光継続期間が前記計算発光期間を経過したタイミングで、各画素回路の発光素子を一齐に消灯させることで、発光継続期間中に供給される電力量を一定とする。これにより、表示対象となる画像に応じて各発光素子に流れる電流量を調整することが可能となるため、輝度補正が容易であるとともに視認性に優れた画像を表示することができる。

【発明を実施するための最良の形態】

【0018】

以下、本発明の好適な実施の形態にかかる画像表示装置を図面に基づいて詳細に説明する。なお、以下の実施の形態によって本発明が限定されるものではない。

10

【0019】

[第1の実施形態]

<画像表示装置の概略構成>

図1は、以下の各実施形態の説明に好適な画像表示装置の概略構成を示す図である。図1において、画像表示装置の表示パネル10には、電源線、走査線等からなる制御線11および画像信号線12が配設されている。制御線11は、表示パネル10に設けられたラインドライバ13に接続されている。一方、画像信号線12は、制御線11と異なる方向に沿って配設されるとともに、表示パネル10に設けられたデータドライバ14に接続されている。なお、図1では、図示を省略しているが、表示パネル10は、有機EL素子を具備し、マトリクス状に配列された複数の画素回路を有しており、これらの画素回路には制御線11および画像信号線12が接続されている。

20

【0020】

ラインドライバ13は、例えばスイッチング素子等を内部に含む駆動用IC等を用いて構成することができ、制御線11への印加電圧の大きさや印加するタイミングを制御する。データドライバ14は、演算回路等を内部に含む駆動用IC等を用いて構成することができ、画像データや画像電位調整データに基づいて画像信号線12に供給するための画像信号電位を生成するとともに、生成した画像信号線電位を画像信号線12に供給するタイミングを制御する。

【0021】

30

また、画像表示装置は、画像データが入力される演算部20を備えている。演算部20は、入力された画像データに対して表示パネル10の表示形式に応じた所定の処理を施し、ラインドライバ13およびデータドライバ14に供給する。

【0022】

なお、各制御線11、画像信号線12、ラインドライバ13およびデータドライバ14のレイアウトは、図1に示すレイアウトに限られるものではない。また、演算部20を表示パネル10の外部に配置する例を示しているが、表示パネル10内に配置することも可能である。

【0023】

<画素回路の構成>

40

図2は、例えば図1に示した表示パネル10に設けられる画素回路(1画素)の構成を示した図である。なお、図2において、第1電源線111、第2電源線112および走査線113は、制御線11に含まれる。

【0024】

同図に示す画素回路は、表示パネル10上にマトリクス状に配列されており、各画素回路は、有機EL素子の一つである有機発光素子OLED、有機発光素子OLEDを駆動するためのドライバ素子である駆動トランジスタTd、閾値電圧の検出や画像信号電圧の印加を制御するスイッチングトランジスタTs、閾値電圧(Vth)や画像信号電位を保持する容量Csを備えている。なお、図2では、有機発光素子OLEDの容量をCol edとして等価的に表している。

50

【 0 0 2 5 】

図 2 において、駆動トランジスタ T d は、ゲート電極・ソース電極間に与えられる電位差に応じて有機発光素子 O L E D に流れる電流量を制御するためのドライバ素子である。また、スイッチングトランジスタ T s は、オン状態となったときに、駆動トランジスタ T d のゲート電極とドレイン電極とを電氣的に接続することにより、C o l e d に蓄積した電荷を駆動トランジスタ T d のゲート電極からドレイン電極に向かって流し、駆動トランジスタ T d のゲート電極・ソース電極間の電位差を駆動トランジスタ T d の閾値電圧 V t h に近づけるもしくは閾値電圧 V t h とする機能（以下「V t h 補償機能」という）を有している。

【 0 0 2 6 】

10

有機発光素子 O L E D は、両端に閾値電圧以上の電位差（アノード - カソード間電圧）が生じることにより電流が流れ、発光する特性を有する素子である。具体的な構造や機能として、有機発光素子 O L E D は、A l、C u、I T O（I n d i u m T i n O x i d e）等によって形成されたアノード層およびカソード層と、アノード層とカソード層との間にフタルシアニン、トリスアルミニウム錯体、ベンゾキノリノラト、ベリリウム錯体等の有機系の材料によって形成された発光層とを少なくとも備えた構造を有し、発光層に注入された正孔と電子とが再結合することによって光を生じる機能を有する。

【 0 0 2 7 】

駆動トランジスタ T d およびスイッチングトランジスタ T s は、例えば、薄膜トランジスタである。なお、以下に参照される各図面において、各薄膜トランジスタのチャネル（n 型または p 型）については、n 型、p 型のいずれのタイプを用いてもよいが、本実施形態では n 型を用いるものとする。

20

【 0 0 2 8 】

第 1 電源線 1 1 1 および第 2 電源線 1 1 2 は、有機発光素子 O L E D や駆動トランジスタ T d に対して、これらの各動作期間に応ずる所定の電位（可変電位）を付与する。また、走査線 1 1 3 は、スイッチングトランジスタ T s を制御するための信号を供給する。画像信号線 1 2 は、有機発光素子 O L E D の発光輝度に対応する画像信号に比例した電荷を容量 C s に供給する。

【 0 0 2 9 】

< 画素回路の動作 >

30

つぎに、図 2 に示す画素回路の動作について、図 2 および図 3 を参照して説明する。ここで、図 3 は、図 2 に示す画素回路の動作を説明するためのシーケンス図である。図 2 に示す画素回路にあっては、図 3 に示すように、C s リセット期間、V t h 検出準備期間、V t h 検出期間、データ書込み期間、C o l e d リセット期間および発光期間という 6 つの期間を経て動作する。この制御シーケンスに示されるように、C s リセット、V t h 検出準備、V t h 検出、C o l e d リセットおよび発光は全画素一括であるが、データ書込みのみは走査線 1 1 3 ごとの順次走査である。

【 0 0 3 0 】

（C s リセット期間）

C s リセット期間では、第 1 電源線 1 1 1 が高電位（V D D）、第 2 電源線 1 1 2 が高電位（V D D）、走査線 1 1 3 が高電位（V g H）、画像信号線 1 2 がゼロ電位（G N D）とされる。この制御により、スイッチングトランジスタ T s がオン、駆動トランジスタ T d がオフとされ、第 1 電源線 1 1 1 → 有機発光素子 O L E D → スwitchングトランジスタ T s → 容量 C s という経路で電流が流れ、容量 C s に所定の基準電位を印加することにより、容量 C s の電位をリセットする。

40

【 0 0 3 1 】

（V t h 検出準備期間）

V t h 検出準備期間では、第 1 電源線 1 1 1 がマイナス電位（- V E）、第 2 電源線 1 1 2 がゼロ電位（G N D）、走査線 1 1 3 が低電位（V g L）、画像信号線 1 2 が高電位（V d H）とされる。この制御により、スイッチングトランジスタ T s がオフ、駆動トラン

50

ンジスタT_dがオンとされ、第2電源線112→駆動トランジスタT_d→有機発光素子OLE_Dという経路で電流が流れ、有機発光素子OLE_Dが固有に有している素子容量(以下「素子容量C_{oled}」と表記)に電荷が蓄積される。なお、このV_{th}検出準備期間において、有機発光素子OLE_Dに電荷を蓄積する理由は、後述するV_{th}検出期間に駆動トランジスタT_dのゲート・ソース間電圧を閾値電圧に近づける際に、有機発光素子OLE_Dを駆動トランジスタT_dのドレイン・ソース間に流す電流の供給源として作用させるためである。

【0032】

(V_{th}検出期間)

V_{th}検出期間では、第1電源線111がゼロ電位(GND)、走査線113が高電位(V_{gH})とされる一方で、画像信号線12が高電位(V_{dH})に、第2電源線112がゼロ電位(GND)に維持される。この制御により、スイッチングトランジスタT_sがオンとなり、駆動トランジスタT_dのゲートとドレインとが接続される。

【0033】

また、容量C_sおよび有機発光素子OLE_Dに蓄積されていた電荷が放電され、容量C_s→スイッチングトランジスタT_s→駆動トランジスタT_d→第2電源線112および有機発光素子OLE_D→駆動トランジスタT_d→第2電源線112という両経路での電流が流れる。そして、駆動トランジスタT_dのゲート・ソース間電圧V_{gs}が閾値電圧V_{th}に達すると、駆動トランジスタT_dがオフとなるため、結果的に、駆動トランジスタT_dの閾値電圧V_{th}が検出される。

【0034】

(データ書込み期間)

データ書込み期間では、画像信号電位(V_{data})を容量C_sに反映させることにより、駆動トランジスタT_dのゲート電位を所望電位に変化させることが行われる。より詳細には、第1電源線111がゼロ電位(GND)に、第2電源線112がゼロ電位(GND)にそれぞれ維持される。また、画像信号線12は、V_{th}検出期間時の印加電位(V_{dH})から画像信号電位(V_{data})を差し引いた分の電位(V_{dH}-V_{data})とされ、走査線113は、データ書込み期間内の所定期間において、高電位(V_{gH})とされる。

【0035】

この制御により、スイッチングトランジスタT_sがオンとなり、素子容量C_{oled}に蓄積された電荷が放電され、有機発光素子OLE_D→スイッチングトランジスタT_s→容量C_sという経路で電流が流れる。すなわち、有機発光素子OLE_Dに蓄積されていた電荷が容量C_sに移動する。この結果、容量C_sには、画像信号電位(V_{data})に基づいて決定される所定の電荷が蓄積される。

【0036】

なお、データ書込み期間では、容量C_sと有機発光素子OLE_Dとが直列に接続されるので、容量C_sの一端(駆動トランジスタT_dのゲートに接続される端)の電位の低下量は、画像信号線12の画像信号電位V_{data}とはならず、容量C_sと有機発光素子OLE_Dとの容量比の影響を受ける。

【0037】

(C_{oled}リセット期間)

C_{oled}リセット期間では、第1電源線111がマイナス電位(-V_E)、第2電源線112もマイナス電位(-V_E)とされる。一方、走査線113が低電位(V_{gL})に、画像信号線12が高電位(V_{dH})に維持される。このとき、スイッチングトランジスタT_sがオフ、駆動トランジスタT_dがオンとされ、有機発光素子OLE_D→駆動トランジスタT_d→第2電源線112という経路で電流が流れ、有機発光素子OLE_Dに残存する電荷が放電される。なお、このC_{oled}リセット期間に素子容量C_{oled}の電荷を放電する理由は、素子容量C_{oled}の残存電荷による発光への影響を回避するためである。

10

20

30

40

50

【 0 0 3 8 】

(発 光 期 間)

発光期間では、第 1 電源線 1 1 1 が高電位 (V D D)、第 2 電源線 1 1 2 がゼロ電位 (G N D) とされ、走査線 1 1 3 が低電位 (V g L) に維持される。一方、画像信号線 1 2 は、画像データに応じた高電位 (V d H) まで引き上げられ、そのレベルが維持される。すなわち、発光期間における発光開始時からの制御では、制御対象の画素回路における有機発光素子 O L E D に流れる電流が所望の発光輝度を発光させるに必要な電流レベルとなるまで引き上げられる。

【 0 0 3 9 】

この制御により、駆動トランジスタ T d のオン、スイッチングトランジスタ T s のオフは継続される一方で、有機発光素子 O L E D に順バイアスの電圧が印加されるので、有機発光素子 O L E D → 駆動トランジスタ T d → 第 2 電源線 1 1 2 という経路で電流が流れ、有機発光素子 O L E D が発光する。

【 0 0 4 0 】

< 演算部の構成 >

図 4 は、第 1 の実施形態にかかる演算部 2 0 の構成を示した図である。同図に示すように、演算部 2 0 は、電源 I C 2 1 と、抵抗器 2 2 と、増幅器 2 3 と、A / D 変換器 2 4 と、C P U 2 5 と、タイミングコントローラ 2 6 と、を備えている。

【 0 0 4 1 】

電源 I C 2 1 はレギュレータ等であって、タイミングコントローラ 2 6 から指示されるタイミングに従い、表示対象となる画像データに (フレーム) に応じた発光制御用の駆動電圧 (V D D 、 V g H 、 V d H 、 V d a t a 、 - V E 、 V g L 等) を、抵抗器 2 2 を介して表示パネル 1 0 (ラインドライバ 1 3 およびデータドライバ 1 4) に供給する。

【 0 0 4 2 】

抵抗器 2 2 は、電流検出のためのセンス抵抗であって、増幅器 2 3 とともに電流検出部として機能する。増幅器 2 3 は、抵抗器 2 2 の両端に接続され、電源 I C 2 1 からの印加電圧に伴い抵抗器 2 2 で検出された電流を電圧値に変換し、電流値として A / D 変換器 2 4 に出力する。また、A / D 変換器 2 4 は、増幅器 2 3 からの出力、すなわち表示パネル 1 0 の各画素回路に流れる電流値をデジタル信号に変換し、C P U 2 5 に出力する。

【 0 0 4 3 】

ここで、表示パネル 1 0 として 7 インチのパネルを用いた場合での、電流検出部の具体的な構成例について説明する。なお、電流検出部により検出されるピーク電流が 5 0 0 m A 程度であるとし、後述する発光期間制御を開始する電流値を 2 0 0 m A とする。また、抵抗器 2 2 に生じる電位差の検出開始レベルを 1 0 0 m V とすると、抵抗器 2 2 として 0 . 5 Ω の抵抗を用いることになる。また、C P U 2 5 の電源は 3 . 3 V であるとする。この条件の下、増幅器 2 3 を単電源のレールツレールオペアンプとすると、増幅器 2 3 への入力電圧はほぼ 0 V となるため、増幅器 2 3 の正電源は C P U 2 5 と同じ 3 . 3 V を使用することができる。この場合、増幅器 2 3 が 3 0 倍に非反転増幅し、A / D 変換器 2 4 に入力することで、C P U 2 5 では直に電圧値を得て、電流値を算出することができる。

【 0 0 4 4 】

C P U 2 5 は、マイクロプロセッサであって、A / D 変換器 2 4 から入力される電流値と、予め定められた発光時の設定電力とに基づいて、表示パネル 1 0 の発光を継続する時間 (以下、発光継続時間という) を算出し、タイミングコントローラ 2 6 に出力する。

【 0 0 4 5 】

具体的に、C P U 2 5 は、表示パネル 1 0 の発光時における供給電力の積算量の W s (単位は電力 $\times$ 時間) が、A / D 変換器 2 4 から入力される電流値 I と、電源 I C 2 1 からの印加電圧 V と、電力供給時間 T m との積に等しいことから、下記式 (1) を用いて T m の値を算出し、これを計算発光期間 T m としてタイミングコントローラ 2 6 に出力する。

$$T m = W s / (I \cdot V) \quad (1)$$

【 0 0 4 6 】

10

20

30

40

50

ここで、電源 IC 21 から供給された電力に対応する“ $I \cdot V$ ”、即ち、表示パネル 10 の消費電力は、表示対象となる画像データの特性に応じて変動する。具体的には、画像データを表示する際の輝度レベル、即ち画像データの明度特性に応じて消費電力の値は変動する。例えば、白の背景に黒のテキスト表示等の明度の高い画像データでは、黒の背景に白のテキスト表示等の明度の低い画像データと比べて表示する際の消費電力が大きくなる。そのため、上記式(1)により導出される計算発光期間 T_m は、表示対象となる画像データの明度が高いほど小さな値となり、明度が低いほど大きな値となる。つまり、CPU 25 は、電流検出部により検出された電流値に基づいて、表示パネル 10 への電力供給量が所定の値 W_s となるよう、電力の供給時間を計算発光期間 T_m として導出する。

【0047】

なお、 W_s 及び V の値は、発光開始以前の表示パネル 10 の設定時に定められているものとする。具体的には、CPU 25 の内蔵 ROM や外部 ROM 等の記憶素子（何れも図示せず）に予め記憶された値、又は、外部からシリアルインタフェース等の通信手段（図示せず）を介して入力された値が、CPU 25 にセットされるものとする。

【0048】

タイミングコントローラ 26 は、例えばカウンタや演算回路等を内部に含む駆動用 IC 等を用いて構成することができ、経過時間を計時するタイマ部 261 による計時結果に基づいて上述した各期間の開始と終了とを制御し、フレームバッファ等の外部装置から入力されるフレーム単位の画像データを表示パネル 10 に表示させる駆動電圧の供給タイミングを電源 IC 21 に指示する。

【0049】

具体的に、タイミングコントローラ 26 は、上述した $Coled$ リセット期間の終了後、予め定められた初期値 T_i を発光継続期間 T として設定すると、電源 IC 21 および CPU 25 に発光期間の開始を指示するとともに、タイマ部 261 による発光期間の計時を開始することで当該発光期間を開始する。なお、初期値 T_i は、駆動波形の発光期間で設定可能な最長のものと同ーであるものとする。また、初期値 T_i は、タイミングコントローラ 26 のレジスタに、ROM 等の記憶素子（何れも図示せず）に予め記憶された値、又は、外部からシリアルインタフェース等の通信手段を介して入力された値がセットされるものとする。

【0050】

また、タイミングコントローラ 26 は、発光期間の開始後、CPU 25 から入力される計算発光期間 T_m と、現在設定されている発光継続期間 $T (= T_i)$ とを比較し、 T_m の値が T_i 未満の場合、この T_m の値を発光継続期間 T として設定し直す。さらに、タイミングコントローラ 26 は、タイマ部 261 による計時が発光継続期間 T に達すると、電源 IC 21 に表示パネル 10 の消灯を指示することで、当該表示パネル 10 を消灯状態とする。なお、タイマ部 261 による計時時間が発光期間に達した場合には、タイミングコントローラ 26 は、電源 IC 21 および CPU 25 に発光期間の終了を指示するものとする。

【0051】

ここで、計算発光期間 T_m が初期値 T_i 未満である場合に、当該 T_m を発光継続期間に採用する理由は以下のとおりである。画像データを表示する場合での見え方の特性として、白の背景に黒のテキスト表示等の明度の高い画像データを表示する際には、輝度レベルを低下させた状態で表示しても視認性がさほど悪化しないことが分かっている。上述したように、画像データの明度が高いほどより多くの電力を消費することになるが、最大輝度まで引き上げなくとも、画像データの明度特性に応じた輝度レベルを設定することで、視認性を維持することが可能である。そのため、タイミングコントローラ 26 では、CPU 25 により画像データの明度に応じて導出された計算発光期間 T_m が初期値 T_i 未満の場合には、この T_m を発光継続期間とし、当該発光継続期間に達した場合には表示パネル 10 を消灯することで輝度を抑制する。この制御により、画像データの視認性を維持し、且つ、当該画像データの表示にかかる消費電力を抑えることが可能となる。

10

20

30

40

50

【 0 0 5 2 】

< 演算部の動作 >

次に、図 5 を参照して、表示パネル 1 0 の発光時における演算部 2 0 の動作について説明する。なお、図 5 は、演算部 2 0 により実行される発光期間の制御に係る処理（発光期間制御処理）の手順を示したフローチャートである。

【 0 0 5 3 】

まず、タイミングコントローラ 2 6 は、C o l e d リセット期間の終了直後、発光継続期間 T として予め定められた初期値 T_i を設定する（ステップ S 1 1）。次いで、タイミングコントローラ 2 6 は、電源 I C 2 1 および C P U 2 5 に発光開始を指示するとともに、タイマ部 2 6 1 による計時を開始する（ステップ S 1 2）。これにより、電源 I C 2 1 10 では、タイミングコントローラ 2 6 から指示されたタイミングに従い、表示対象の画像データに応じた駆動電圧の印加を開始することで、当該表示パネル 1 0 の各有機発光素子 O L E D を一括点灯させる。

【 0 0 5 4 】

一方、当該一括点灯の直後、C P U 2 5 では、タイミングコントローラ 2 6 からの指示に応じ、電流検出部（抵抗器 2 2、増幅器 2 3）により検出された電流値 I を A / D 変換器 2 4 を介して読み込むと（ステップ S 1 3）、上記式（1）を用いて計算発光期間 T_m を算出する（ステップ S 1 4）。なお、一括点灯直後は、負荷の容量成分へのラッシュ電流が発生するため、タイミングコントローラ 2 6 からの指示を受けてから所定時間（例えば、0 . 5 m s）経過後に、電流値 I を読み込む態様としてもよい。 20

【 0 0 5 5 】

タイミングコントローラ 2 6 では、C P U 2 5 により算出された計算発光期間 T_m を読み込むと、ステップ S 1 1 で設定した発光継続期間 T （ $= T_i$ ）と比較し、 T_m の値が T_i 未満か否かを判定する（ステップ S 1 5）。ここで、 T_m の値が T_i 以上と判定した場合（ステップ S 1 5；N o）には、ステップ S 1 7 の処理に直ちに移行する。また、ステップ S 1 5 において、 T_m の値が T_i 未満と判定した場合（ステップ S 1 5；Y e s）には、タイミングコントローラ 2 6 は、発光継続期間 T に T_m を設定し（ステップ S 1 6）、ステップ S 1 8 の処理に移行する。

【 0 0 5 6 】

続くステップ S 1 7 において、タイミングコントローラ 2 6 は、ステップ S 1 2 で開始したタイマ部 2 6 1 による計時時間が発光継続期間 T に達するまで待機する（ステップ S 1 7；N o）。タイミングコントローラ 2 6 は、タイマ部 2 6 1 による計時時間が発光継続期間 T に達したと判定すると（ステップ S 1 7；Y e s）、電源 I C 2 1 に消灯を指示する（ステップ S 1 8）。これにより、電源 I C 2 1 では、タイミングコントローラ 2 6 から指示されたタイミングに従い、表示パネル 1 0 への電力供給を制御することで、当該表示パネル 1 0 の各有機発光素子 O L E D を消灯状態へと移行させる。なお、タイマ部 2 6 1 により計時結果が発光期間に達した場合には、電源 I C 2 1 および C P U 2 5 に発光期間の終了を指示することは上述したとおりである。 30

【 0 0 5 7 】

続いて、タイミングコントローラ 2 6 は、上述した C s リセット期間、V t h 検出準備期間、V t h 検出期間、データ書込み期間、C o l e d リセット期間の各々に応じたタイミングで電源 I C 2 1 を制御することで、次の発光期間の準備を行い（ステップ S 1 9）、ステップ S 1 1 の処理に再び戻る。 40

【 0 0 5 8 】

ここで、図 3 を参照して、上記発光期間制御処理の動作のタイミングについて説明する。C o l e d リセット期間の終了後、タイミングコントローラ 2 6 により発光継続期間 T （ $= T_i$ ）が設定され、電源 I C 2 1 から発光期間に応じた電圧が表示パネル 1 0 に印加されることで発光期間が開始されると、この開始直後の“P 1”のタイミングで、電流検出部は電流値 I を検出する。

【 0 0 5 9 】

CPU25は、電流検出部が検出した電流値Iに基づいて、上記式(1)により計算発光期間 T_m を算出する。ここで、計算発光期間 T_m が図3に示した期間であったとすると、 $T_m < T_i$ であるため、タイミングコントローラ26は、発光継続期間 T を T_m に設定し、この T_m に到達する“P2”のタイミングで表示パネル10の発光を停止し消灯状態とする。なお、図3では、発光停止方法として、第2電源線112を高電位(VDD)とすることで、有機発光素子OLEDに流れる電流を停止し消灯状態とする例を示しているが、有機発光素子OLEDに流れる電流を停止することが可能であれば、この例に限定されないものとする。例えば、図2の構成を用いた場合には、画像信号線12の電位を下げることによって、OLEDに流れる電流を停止することができる。

【0060】

図6は、画像データの階調と、その表示にかかる消費電力との関係を示した図である。同図において、横軸は画像データの階調を表し、黒色に対応する階調0から右方向に行くほど白色に近づく、つまり、明度がより高くなることを意味している。また、縦軸は画像データの表示にかかる消費電力(電源IC21からの供給電力)を表しており、上方向に行くほどより大きな消費電力を要することを意味している。

【0061】

上述したように、表示パネル10の消費電力は、画像データの階調レベル(明度)に比例して上昇することになるが、上記発光期間制御処理を行うことで、或るレベル以上の階調を有した画像データの表示にかかる消費電力を一定の消費電力、即ち、 W_s とすることができる。消費電力が一定となる階調の値は、上記式(1)の W_s や V により定まることになるが、図6の例ではそのレベルを階調 g_1 としている。なお、発光期間制御処理を行わずに画像データを表示した場合には、図中破線で示したように階調レベルに応じて消費電力も上昇し続けることになるため、上記した視認性の観点からすると、不要な電力消費が行われていることがわかる。

【0062】

以上のように、第1の実施形態によれば、表示対象となるフレーム単位の画像に応じた供給電力の電流値に基づいて、各画素回路の発光素子への電力供給量が所定の値となる計算発光間を導出し、発光の開始からの発光継続期間が前記計算発光期間を経過したタイミングで、各画素回路の発光素子を一齐に消灯させることで、発光継続期間中に供給される電力量を一定とする。これにより、表示対象となる画像に応じて各発光素子に流れる電流量を調整することが可能となるため、輝度補正が容易であるとともに視認性に優れた画像を表示することができる。

【0063】

なお、本実施形態では、上記式(1)を用いて計算発光期間 T_m を算出したが、他の式を用いて算出することとしてもよい。例えば、上記式(1)に任意の係数やオフセット値を組み込むことで、使用環境に応じて計算発光期間 T_m の値を調整する態様としてもよい。

【0064】

また、本実施形態では、電流検出部(抵抗器22、増幅器23)を電源IC21から表示パネル10への経路上に設けたが、電源IC21の印加電圧に応じた電流を検出できれば、これに限らないものとする。

【0065】

例えば、電源IC21から印加される駆動波形の電位が正極15V、負極0Vであるような場合、増幅器23の正電源が15V以上となり、高耐圧のA/D変換器が必要となる。この場合、通常のA/D変換器を使うためには、電源IC21からの印加電圧を分圧して増幅器23に入力することになるが、感度が低くなるという問題がある。また、その感度を補うためには抵抗器22の抵抗値を大きくする必要があるが、電流検出時における消費電力が増大することになる。このような場合、駆動波形の負極が0Vになるので、図7に示したように、負極側に抵抗器22を接続して電流を検出することで、抵抗器22の抵抗値を小さくすることができる。ここで、図7は、電流検出部(抵抗器22、増幅器23

10

20

30

40

50

）が接続される位置の他の態様を示した図である。

【 0 0 6 6 】

また、抵抗器 2 2 の抵抗値は表示パネル 1 0 のパネルサイズに依存するが、抵抗器 2 2 から増幅器 2 3 への入力は 1 0 0 m V 程度となることが好ましく、例えば、中小型パネルを用いる場合、その値は 0 . 5 Ω 程度となる。この場合、電流検出部の消費電力は大きくはないが、携帯機器等の機器では、さらなる省電力化が求められる。そのため、図 8 に示したように、抵抗器 2 2 と並列に当該抵抗器 2 2 よりも低抵抗な F E T (電界効果トランジスタ) 2 7 を設け、タイミングコントローラ 2 6 による制御により、F E T 2 7 の導通 / 非導通を制御する構成することで、電流検出部が消費する電力をより小さくすることができる。ここで、図 8 は、電流検出部 (抵抗器 2 2 、増幅器 2 3) が接続される位置の他の態様を示した図である。

10

【 0 0 6 7 】

具体的には、電流検出部による電流検出時に F E T 2 7 を非導通とする制御信号がタイミングコントローラ 2 6 から出力される。このとき、電流は抵抗器 2 2 を通じて流れることになるので、増幅器 2 3 は、当該抵抗器 2 2 の両端電圧を検出することによって画素回路に流れる電流が検出される。なお、電流検出部による電流検出時以外の期間には、F E T 2 7 を導通させる制御信号がタイミングコントローラ 2 6 から出力され、画素回路に流れる電流は抵抗器 2 2 を流れることなく、より低抵抗な F E T 2 7 を流れることになる。このように、電流検出部に F E T 2 7 を設け、電流検出時か否かに応じて、タイミングコントローラ 2 6 により F E T 2 7 の非導通 / 導通を制御することで、電流検出部が消費する電力をより小さくすることができる。

20

【 0 0 6 8 】

[第 2 の実施形態]

次に、第 2 の実施形態として、図 1 に示した画像表示装置に設けられる演算部 2 0 の他の構成例について説明する。なお、第 1 の実施形態と同様の構成要素については、同一の符号を付与し説明を省略する。

【 0 0 6 9 】

< 演算部の構成 >

図 9 は、第 2 の実施形態にかかる演算部 3 0 の構成の一例を示した図である。同図に示したように、演算部 3 0 は、電源 I C 2 1 と、抵抗器 2 2 と、増幅器 2 3 と、積分器 3 1 と、比較器 3 2 と、タイミングコントローラ 3 3 と、を備えている。

30

【 0 0 7 0 】

積分器 3 1 は、増幅器 2 3 から出力される電流値を時間積分し、この積分結果となる電流量に応じた電圧を比較器 3 2 に出力する。また、積分器 3 1 は、タイミングコントローラ 3 3 から入力されるリセット信号に応じて、時間積分の開始と積分結果のリセットとを行う。

【 0 0 7 1 】

比較器 3 2 は、積分器 3 1 から出力される電圧と、予め定められた基準電圧とを比較し、積分器 3 1 からの印加電圧が基準電圧以上の場合、タイミングコントローラ 3 3 への出力を高電位 (H i g h) とする。なお、積分器 3 1 からの印加電圧が基準電圧未満の場合、タイミングコントローラ 3 3 への出力は低電位 (L o w) であるものとする。

40

【 0 0 7 2 】

タイミングコントローラ 3 3 は、タイミングコントローラ 2 6 と同様、カウンタや演算回路等を内部に含む駆動用 I C 等を用いて構成することができ、経過時間を計時するタイマ部 2 6 1 による計時結果に基づいて上述した各期間の開始と終了とを制御し、フレームバッファ等の外部装置から入力されるフレーム単位の画像データを表示パネル 1 0 に表示させるための駆動電圧の供給タイミングを電源 I C 2 1 に指示する。

【 0 0 7 3 】

具体的に、タイミングコントローラ 3 3 は、上述した C o l e d リセット期間の終了後、予め定められた初期値 T i を発光継続期間 T として設定すると、電源 I C 2 1 に発光期

50

間の開始を指示するとともに、積分器 3 1 に時間積分の開始を指示するリセット信号を出力し、タイマ部 2 6 1 による発光期間の計時を開始することで当該発光期間を開始する。なお、電源 IC 2 1 に出力する発光期間の開始 / 終了を指示する制御信号を、時間積分の開始 / 積分結果のリセットを指示するリセット信号として積分器 3 1 に出力することとしてもよい。

【 0 0 7 4 】

また、タイミングコントローラ 3 3 は、発光期間において、タイマ部 2 6 1 による計時時間が発光継続期間 $T (= T_i)$ に達するか、又は、比較器 3 2 から高電位 (High) の信号が入力されると、電源 IC 2 1 に表示パネル 1 0 の消灯を指示する。ここで、比較器 3 2 からの入力が高電位となった場合に表示パネル 1 0 の消灯を指示する理由は、第 1 10
の実施形態で説明した発光継続期間 T に T_m を採用する理由と同様である。なお、タイマ部 2 6 1 による計時時間が発光期間に達した場合には、電源 IC 2 1 に発光期間の終了を指示するとともに、積分器 3 1 に積分結果のリセットを指示するリセット信号を出力するものとする。

【 0 0 7 5 】

< 演算部の動作 >

次に、図 1 0 を参照して、表示パネル 1 0 の発光時における演算部 3 0 の動作について説明する。

【 0 0 7 6 】

図 1 0 は、演算部 3 0 により実行される発光期間の制御に係る処理 (発光期間制御処理) の手順を示したフローチャートである。まず、タイミングコントローラ 3 3 は、C o l e d リセット期間の終了直後、発光継続期間 T として予め定められた初期値 T_i を設定する (ステップ S 2 1)。次いで、タイミングコントローラ 3 3 は、電源 IC 2 1 に発光の開始を指示するとともに、積分器 3 1 に時間積分の開始を指示するリセット信号を出力し、タイマ部 2 6 1 による計時を開始する (ステップ S 2 2)。これにより、電源 IC 2 1 20
では、タイミングコントローラ 3 3 から指示されたタイミングに従い、表示対象の画像データに応じた駆動電圧の印加を開始することで、当該表示パネル 1 0 の各有機発光素子 O L E D を一括点灯させる。

【 0 0 7 7 】

一方、積分器 3 1 では、タイミングコントローラ 2 6 から指示されたタイミングで、増幅器 2 3 から出力された電流値の時間積分を開始すると (ステップ S 2 3)、この積分結果に応じた電圧を比較器 3 2 に出力する (ステップ S 2 4)。次いで、比較器 3 2 は、積分器 3 1 からの電圧と、所定の基準電圧とを比較すると、この比較結果に応じたレベルの信号をタイミングコントローラ 3 3 に出力する (ステップ S 2 5)。 30

【 0 0 7 8 】

タイミングコントローラ 3 3 では、ステップ S 2 2 で開始したタイマ部 2 6 1 による計時時間が発光継続期間 $T (= T_i)$ に達するか、又は、比較器 3 2 から高電位 (High) の信号が入力されるまで待機する (ステップ S 2 6 ; N o)。ステップ S 2 6 において、何れか一方の条件を満たしたと判定すると (ステップ S 2 6 ; Y e s)、タイミングコントローラ 3 3 は、電源 IC 2 1 に消灯を指示する (ステップ S 2 7)。これにより、電源 IC 2 1 40
では、タイミングコントローラ 2 6 から指示されたタイミングで、表示パネル 1 0 への印加電圧を制御することで、当該表示パネル 1 0 の各有機発光素子 O L E D を消灯状態へと移行させる。なお、タイマ部 2 6 1 により計時結果が発光期間に達した場合には、電源 IC 2 1 に発光期間の終了を指示するとともに、積分器 3 1 に積分結果のリセットを指示するリセット信号を出力することは上述したとおりである。

【 0 0 7 9 】

続いて、タイミングコントローラ 2 6 は、上述した C s リセット期間、V t h 検出準備期間、V t h 検出期間、データ書込み期間、C o l e d リセット期間の各々に応じたタイミングで電源 IC 2 1 を制御することで、次の発光期間の準備を行い (ステップ S 2 8)、ステップ S 2 1 の処理に再び戻る。 50

【 0 0 8 0 】

以下、図 1 1 を参照し、上記発光期間制御処理時において、演算部 3 0 の各機能部から出力される信号レベルの状態について説明する。

【 0 0 8 1 】

図 1 1 では、3 つの画像データ（フレーム）を表示することを前提としており、図中 A 1 ~ A 3 の各期間が各フレームについての処理期間を表している。また、各処理期間で処理されるフレームは夫々異なる画像特性（明度特性）を有しており、A 1 ~ A 3 の処理期間にかけて段階的に暗い画像から明るい画像となっている。なお、各処理期間のうち、“B”の期間は、上述したCsリセット期間、Vth検出準備期間、Vth検出期間、データ書込み期間及びColedリセット期間からなる準備期間を意味しており、“C”の期間は初期値Tiにより定まる発光継続期間（＝発光期間）を意味している。また、各グラフの横軸は時間経過を表し、縦軸は信号の大きさを表している。

10

【 0 0 8 2 】

準備期間Bの後、タイミングコントローラ33による制御に従い、電源IC21が発光期間に応じた電圧を表示パネル10に印加すると、増幅器23は、抵抗器22で検出された電流を電圧値に変換し、電流値として積分器31に出力する。このとき、上述したように、表示パネル10へ供給電力は画像データの明度特性に応じて変動する。そのため、A1~A3の各処理期間において増幅器23から出力される電流値は、画像が明るいほど大きな値となっている。

【 0 0 8 3 】

また、積分器31では、増幅器23が出力する電流値を時間積分し、この積分結果に応じた電圧を比較器32に出力する。積分結果は入力された電流値の大きさに比例するため、処理対象となるフレームの画像が明るいほど単位時間あたりに出力される電圧値は大きくなる。

20

【 0 0 8 4 】

比較器32では、積分器31から出力された電圧と、所定の基準電圧とを比較し、この比較結果に応じて高電位（High）又は低電位（Low）の信号をタイミングコントローラ33に出力する。ここで、基準電圧が図中に示したThであるとする、処理期間A2、A3で処理されるフレームについては、積分器31からの出力がThと一致したタイミングE1、E2の夫々で、タイミングコントローラ33への出力は高電位となる。なお、処理期間A1で処理されるフレームについては、積分器31からの出力がThに満たないため、比較器32からの出力は低電位のまま維持される。

30

【 0 0 8 5 】

タイミングコントローラ33は、タイマ部261による計時時間が発光継続期間T（＝Ti）に達するか、又は、比較器32から高電位の信号が入力されるまで待機し、何れか一方の条件を満たすと、表示パネル10を消灯状態とする。そのため、A1の期間で処理されるフレームについては、発光継続期間Tに対応する期間D1に達したタイミングで増幅器23からの出力は低下する。

【 0 0 8 6 】

一方、A2の期間で処理されるフレームについては、比較器32からの出力が高電位となったE1のタイミングで増幅器23からの出力は低下する。そのため、期間D2は当初の期間C（D1）よりも短いものとなっている。また同様に、A3の期間で処理されるフレームについては、比較器32からの出力が高電位となったE2のタイミングで増幅器23からの出力は低下する。そのため、期間D3は、当初の期間C（D1）や、処理期間A2での期間D2よりも短いものとなっている。

40

【 0 0 8 7 】

また、タイミングコントローラ33は、発光期間終了のタイミングで、積算結果のリセットを指示するリセット信号を積分器31に出力する。なお、図11では、リセット信号が低電位（Low）のとき積算結果のリセットを指示し、リセット信号が高電位（High）のとき時間積分の実行を指示するものとしている。

50

【 0 0 8 8 】

なお、上記発光期間制御処理の動作のタイミングは、第 1 の実施形態において図 3 を用いて説明したタイミングと同様となる。また、タイミングコントローラ 33 による発光停止方法は、第 1 の実施形態と同様、第 2 電源線 112 を高電位 (VDD) とすることで、有機発光素子 OLED に流れる電流を停止し消灯状態としてもよいし、他の方法を用いてもよい。

【 0 0 8 9 】

以上のように、第 2 の実施形態によれば、表示対象となるフレーム単位の画像に応じた供給電力の電流値に基づいて、各画素回路の発光素子への電力供給量が所定の値となる計算発光期間を導出し、発光の開始からの発光継続期間が前記計算発光期間を経過したタイミングで、各画素回路の発光素子を一齐に消灯させることで、発光継続期間中に供給される電力量を一定とする。これにより、表示対象となる画像に応じて各発光素子に流れる電流量を調整することが可能となるため、輝度補正が容易であるとともに視認性に優れた画像を表示することができる。

10

【 0 0 9 0 】

以上、発明の実施の形態について説明したが、本発明はこれに限定されるものではなく、本発明の主旨を逸脱しない範囲での種々の変更、置換、追加等が可能である。

【 0 0 9 1 】

例えば、上記実施形態では、表示パネル 10 の画素回路を図 2 に示した構成としたが、これに限らず、各画素回路に対する発光制御を全画素回路で一斉に行うことが可能な一括発光方式に対応した構成であれば、本願発明を適用することが可能である。以下、上記実施形態の変形例として、一括発光方式に対応する画素回路の他の構成について説明する。

20

【 0 0 9 2 】

図 12 は、図 1 に示した表示パネル 10 に設けられる画素回路 (1 画素) の他の構成例を示した図である。図 12 に示す画素回路は、発光手段である有機発光素子 OLED、有機発光素子 OLED を駆動するためのドライバ手段である駆動トランジスタ Td、閾値電圧を検出する際に主として用いられる閾値電圧検出用トランジスタ Tth、第 1 の容量素子として閾値電圧を保持する第 1 の容量 Cs1 と、第 2 の容量素子として画像信号電圧を保持する第 2 の容量 Cs2 と、画像信号電圧の印加を制御するスイッチングトランジスタ Ts と、を備える。なお、図 12 には、有機発光素子 OLED の容量を Coled として

30

【 0 0 9 3 】

図 13 は、図 12 に示した画素回路での発光制御の一例を示したシーケンス図である。同図に示したように、図 12 の画素回路は、閾値電圧検出期間、有機発光素子初期化期間、データ書込み期間および発光期間という 4 つの期間を経て動作する。この制御シーケンスに示されるように、閾値電圧検出、有機発光素子初期化および発光は全画素一括であるが、データ書込みのみは走査線 113 ごとの順次走査である。

【 0 0 9 4 】

(閾値電圧検出期間)

閾値電圧検出期間では、第 1 電源線 111 がゼロ電位 (GND) とされ、第 2 電源線 112 が電源電位 (VDD) とされ、Tth 制御線 114 が高電位 (VgH) とされ、走査線 113 が高電位 (VgH) とされ、画像信号線 12 がゼロ電位 (GND) とされる。この制御によって、スイッチングトランジスタ Ts がオン、閾値電圧検出用トランジスタ Tth がオン、駆動トランジスタ Td がオンとされる。その結果、駆動トランジスタ Td のソース電極に対するゲート電極の電位が閾値電圧 Vth に達するまで素子容量 Coled、第 1 の容量 Cs1 および第 2 の容量 Cs2 に蓄積された電荷が放電され、駆動トランジスタ Td → 第 1 電源線 111 という経路で電流が流れる。そして、駆動トランジスタ Td のゲート電極 - ソース電極間の電位差が閾値電圧 Vth に達すると、駆動トランジスタ Td がオフとなり、この時点で、第 1 と第 2 の容量 Cs1, Cs2 の両端には閾値電圧 Vth の電圧が生じる。

40

50

【 0 0 9 5 】

(有機発光素子初期化期間)

有機発光素子初期化期間では、第1電源線111のゼロ電位(GND)と、走査線113の高電位(VgH)が維持される一方で、第2電源線112がゼロ電位(GND)とされ、Tth制御線114が低電位(VgL)とされる。また、画像信号線12には、たとえば画像信号電圧の最大電位(Vdh)が供給される。この制御によって、スイッチングトランジスタTsがオン、閾値電圧検出用トランジスタTthがオフ、駆動トランジスタTdがオンとされる。その結果、駆動トランジスタTd→素子容量Coled、および駆動トランジスタTd→第2の容量Cs2という経路で電流が流れ、素子容量Coledおよび第2の容量Cs2に残存していた電荷と、上記の経路で流れてきた電流による電荷とが中和される。この動作によって、素子容量Coled自身の残存電荷による発光への影響が回避される。また、第2の容量Cs2に溜まっていた電荷がなくなるので、第2の容量Cs2の両端にかかっていた閾値電圧Vthもゼロ電位(GND)となり、その結果、第1の容量Cs1にのみその両端に閾値電圧Vthがかかることになる。

10

【 0 0 9 6 】

(書込み期間)

書込み期間では、第1電源線111と第2電源線112のゼロ電位(GND)と、Tth制御線114の低電位(VgL)が維持される一方で、走査線113による走査信号と画像信号線12による画像信号に応じた所定のレベルの信号電位が供給される。本実施の形態にかかる書込み処理では、全画素一括ではなく、走査線113ごとの順次走査が行われる。この制御によって、画像信号線12からはその画素に応じた画像信号電位Vdata(VdH)が供給され、スイッチングトランジスタTs→第2の容量Cs2→駆動トランジスタTd→第1電源線111という経路で電流が流れ、第2の容量Cs2には画像信号電位Vdataに応じた電荷が保持されることになる。なお、図13中の画像信号線12における網掛け部は、画像信号に応じた最大VdHまでの所定の電圧が印加されることを示している。

20

【 0 0 9 7 】

(発光期間)

発光期間では、第1電源線111が電源電位(VDD)とされる一方で、第2電源線112がゼロ電位(GND)に維持され、Tth制御線114は低レベル(VgL)に維持される。また、走査線113は低レベル(VgL)とされ、画像信号線12はゼロ電位(GND)とされる。このとき、駆動トランジスタTdの閾値電圧を保持する第1の容量Cs1と画像信号に応じた画像信号電圧を保持する第2の容量Cs2とが直列に接続され、両者の電圧の和Vth+Vdataが駆動トランジスタTdのゲート電極とソース電極との間に印加される。その結果、駆動トランジスタTdがオンとなり、第1電源線111→駆動トランジスタTd→有機発光素子OLED→第2電源線112という経路で電流が流れ、有機発光素子OLEDが発光する。

30

【 0 0 9 8 】

図12の回路においても、図2の画素回路と同様に、表示対象となる画像データ(フレーム)に応じて、表示パネル10の発光継続期間を制御することができる。具体的には、上述した第1、第2の実施形態と同様、発光期間の開始直後(例えば、図13中、“P3”のタイミング)において、電流検出部(抵抗器22、増幅器23)で検出した電流値に基づき、第1の実施形態又は第2の実施形態の発光期間制御処理を行うことで、画像データに応じた計算発光期間(発光継続期間)Tmが経過する“P4”のタイミングまで、表示パネル10を発光状態とすることができる。

40

【 0 0 9 9 】

なお、図13では、発光停止方法として、第2電源線112を高電位(VDD)とすることで、有機発光素子OLEDに流れる電流を停止し、表示パネル10を消灯状態とする例を示しているが、有機発光素子OLEDに流れる電流を停止することが可能であれば、この例に限定されないものとする。

50

【産業上の利用可能性】

【0100】

以上のように、本発明にかかる画像表示装置およびその駆動方法は、画素回路における発光輝度の改善に大きく寄与することができる発明として有用である。

【図面の簡単な説明】

【0101】

【図1】本発明の好適な実施の形態にかかる画像表示装置の構成を示した図である。

【図2】図1に示した表示パネルに設けられる画素回路（1画素）の構成を示した図である。

【図3】図2に示した画素回路の動作を説明するためのシーケンス図である。

10

【図4】図1に示した演算部の構成を示したブロック図である。

【図5】図1に示した演算部のより実行される発光期間制御処理の手順を示したフローチャートである。

【図6】画像データの階調と、その表示にかかる消費電力との関係を示した図である。

【図7】電流検出部（抵抗器22、増幅器23）が接続される位置の他の態様を示した図である。

【図8】電流検出部（抵抗器22、増幅器23）が接続される位置の他の態様を示した図である。

【図9】図1に示した演算部の他の構成例を示したブロック図である。

【図10】図9に示した演算部のより実行される発光期間制御処理の手順を示したフローチャートである。

20

【図11】図9に示した演算部の各機能部から出力される信号レベルの状態を示した図である。

【図12】図1に示した表示パネルに設けられる画素回路（1画素）の他の構成例を示した図である。

【図13】図12に示した画素回路の動作を説明するためのシーケンス図である。

【符号の説明】

【0102】

10 表示パネル

11 制御線

30

111 第1電源線

112 第2電源線

113 走査線

114 T t h 制御線

12 画像信号線

13 ラインドライバ

14 データドライバ

20 演算部

21 電源IC

22 抵抗器

40

23 増幅器

24 A / D 変換器

25 CPU

26 タイミングコントローラ

261 タイマ部

27 FET

30 演算部

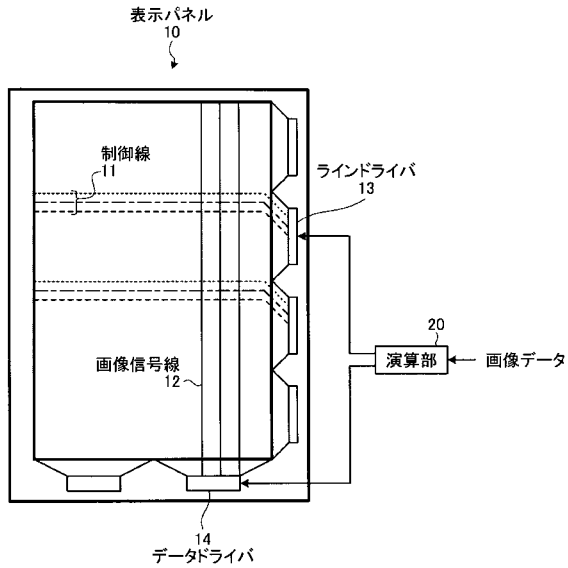
31 積分器

32 比較器

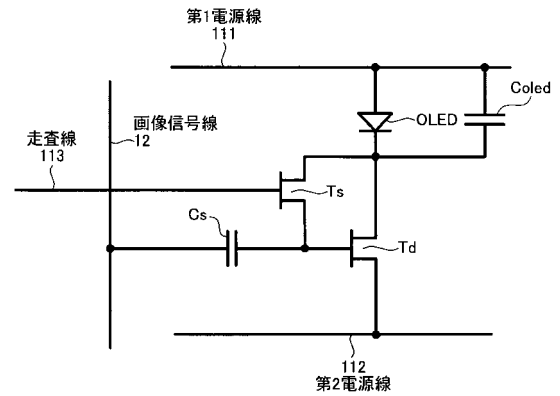
33 タイミングコントローラ

50

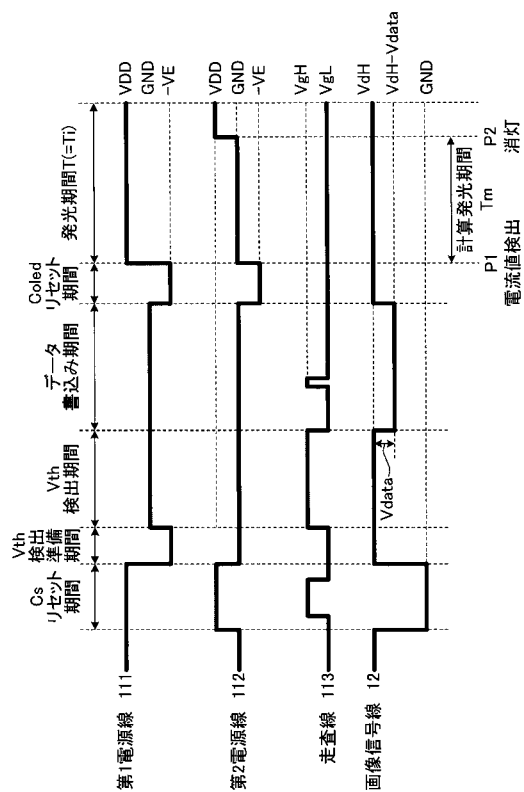
【図 1】



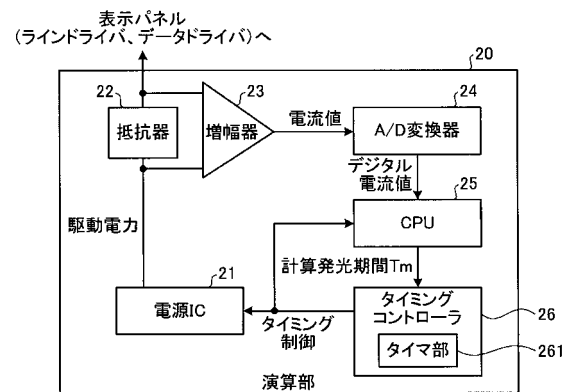
【図 2】



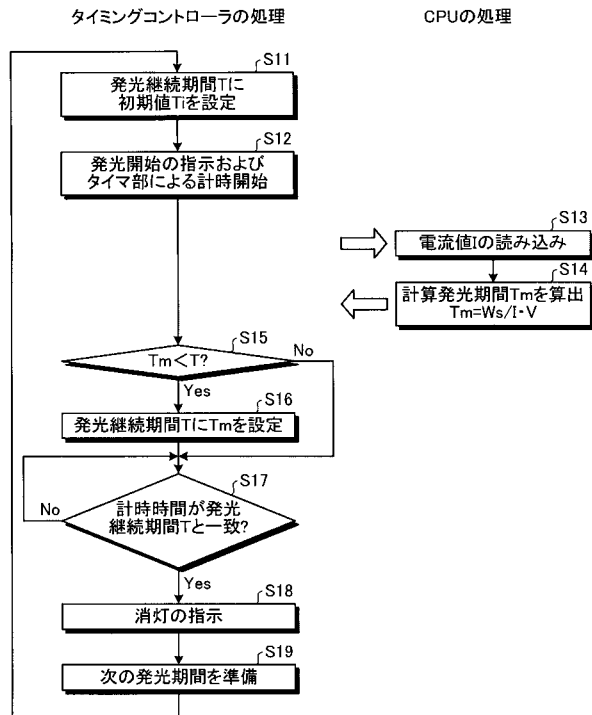
【図 3】



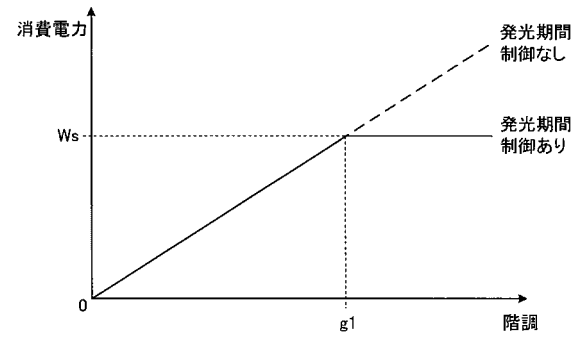
【図 4】



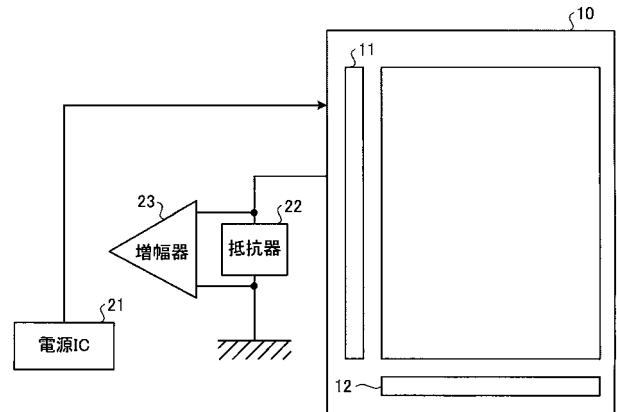
【図 5】



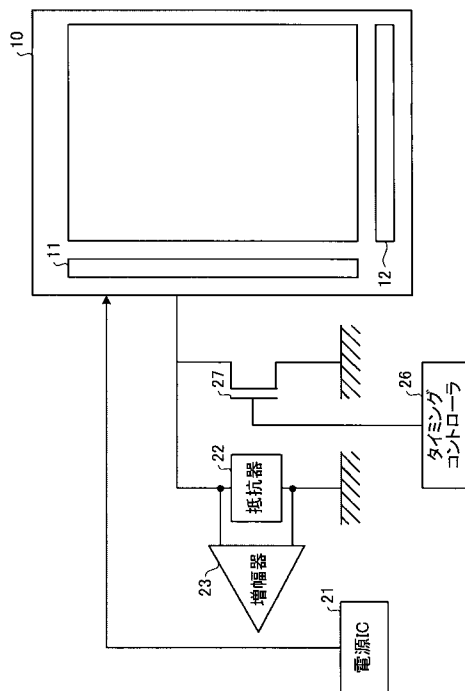
【図 6】



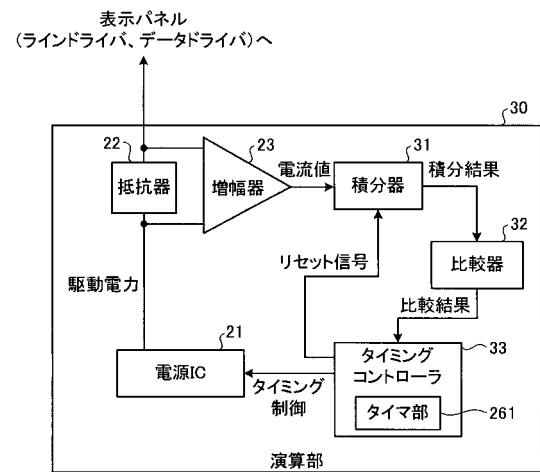
【図 7】



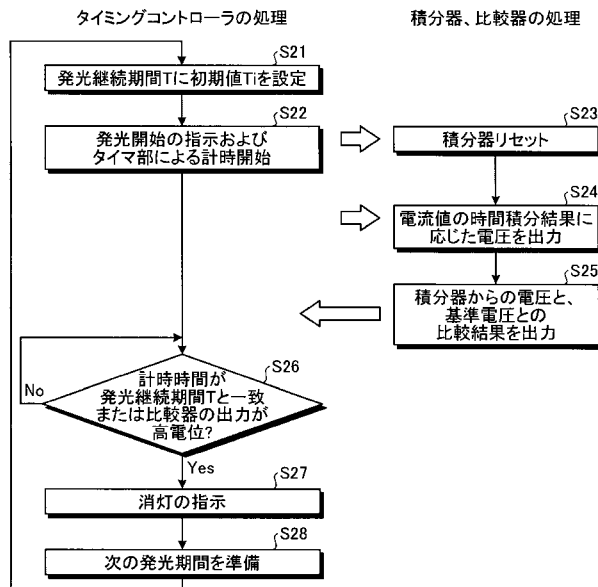
【図 8】



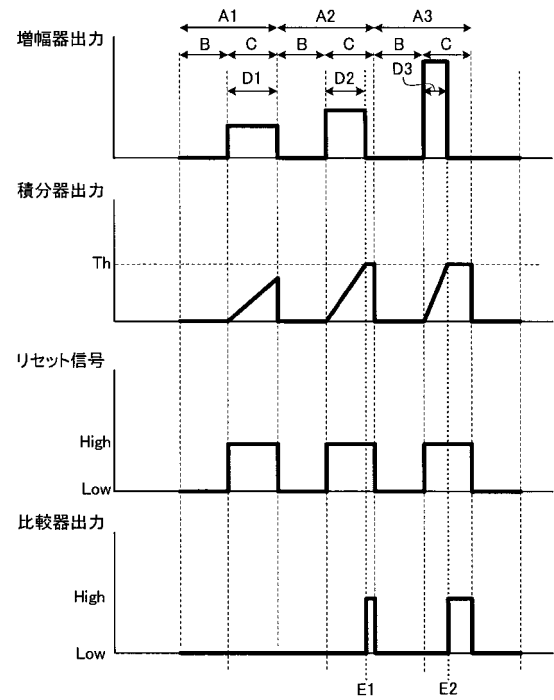
【図 9】



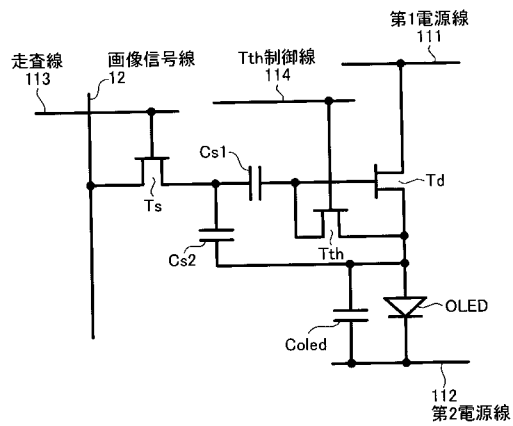
【図 10】



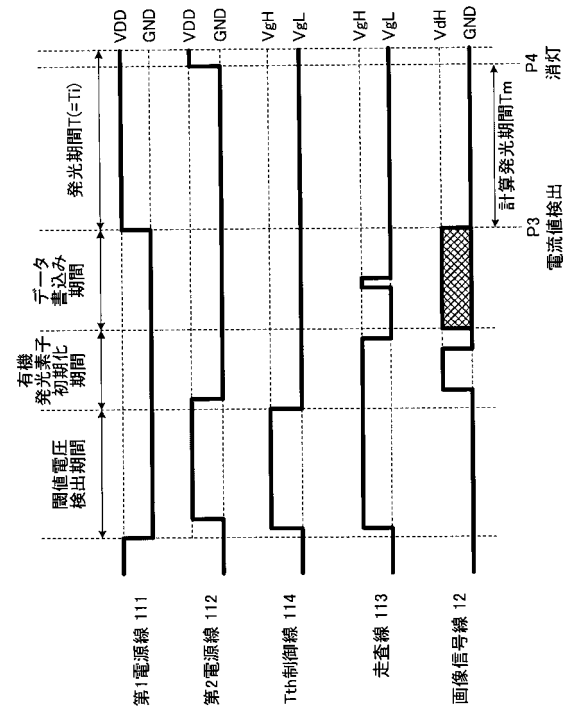
【図 11】



【図 12】



【図 13】



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 2 1 A
G 0 9 G	3/20	6 4 2 E
G 0 9 G	3/20	6 4 2 P
G 0 9 G	3/30	J
G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/20	6 1 2 G
H 0 5 B	33/14	A
H 0 5 B	33/08	