

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2015 年 12 月 17 日 (17.12.2015)



(10) 国际公布号
WO 2015/188471 A1

- (51) 国际专利分类号:
G09G 3/32 (2006.01)
- (21) 国际申请号: PCT/CN2014/085833
- (22) 国际申请日: 2014 年 9 月 3 日 (03.09.2014)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201410261475.6 2014 年 6 月 11 日 (11.06.2014) CN
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。合肥鑫晟光电科技有限公司 (HEFEI XINSHENG OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国安徽省合肥市新站区工业园, Anhui 230012 (CN)。
- (72) 发明人: 胡祖权 (HU, Zuquan); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。公伟刚 (GONG, Weigang); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。

- (74) 代理人: 中科专利商标代理有限责任公司 (CHINA SCIENCE PATENT AND TRADEMARK AGENT LTD.); 中国北京市海淀区西三环北路 87 号 4-1105 室, Beijing 100089 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: PIXEL CIRCUIT, DISPLAY DEVICE AND METHOD FOR DRIVING PIXEL CIRCUIT

(54) 发明名称: 像素电路、显示装置和像素电路的驱动方法

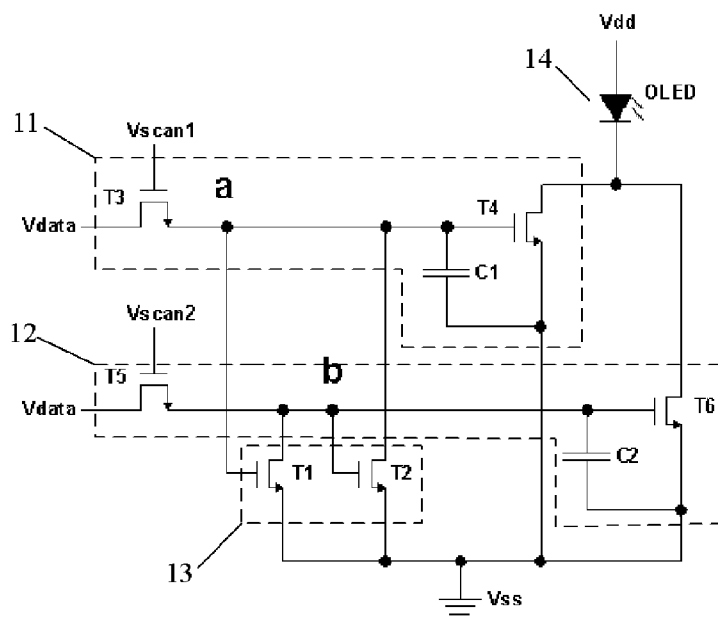


图 4 / FIG. 4

(57) Abstract: A pixel circuit, a display device and a method for driving the pixel circuit. The pixel circuit comprises: a light-emitting element (14); at least two groups of driving units (11, 12) used for driving the light-emitting element (14); and a coupling unit (13) used for controlling the at least two groups of driving units (11, 12) to drive the light-emitting element (14) alternately. With the pixel circuit, the display device and the method for driving the pixel circuit, the problem of the threshold voltage drift of driving transistors (T4, T6) caused by the prolonged working in an ON state can be solved, the impact of the threshold voltage drift of the driving transistors (T4, T6) upon display is reduced, and the display effect of AMOLED panels is improved.

(57) 摘要: 一种像素电路、显示装置和像素电路的驱动方法, 所述像素电路包括: 发光元件 (14); 至少两组驱动单元 (11、12), 用于驱动所述发光元件 (14); 耦合单元 (13), 用于控制所述至少两组驱动单元 (11、12) 交替地驱动所述发光元件 (14)。所述的像素电路、显示装置和像素电路的驱动方法, 可以解

决长时间在接通状态下工作导致的驱动晶体管 (T4、T6) 阈值电压漂移问题, 降低驱动晶体管 (T4、T6) 的阈值电压漂移对显示的影响, 并且提高 AMOLED 面板的显示效果。



本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

像素电路、显示装置和像素电路的驱动方法

本申请要求了 2014 年 6 月 11 日提交的、申请号为 201410261475.6、发明名称为“像素电路、显示装置和像素电路的驱动方法”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本发明涉及 LED 显示领域，尤其涉及一种 LED 像素电路、显示装置和像素电路的驱动方法。

背景技术

有机发光二极管 (Organic Light Emitting Diode, OLED) 是一种电流驱动的主动发光型器件，因其具有自发光、快速响应、宽视角和可制作在柔性衬底上等特点，以 OLED 为基础的有机发光显示即将成为显示领域的主流技术。

有机发光显示系统的每个显示单元都是由 OLED 构成的。有机发光显示按驱动方式可分为有源有机发光显示和无源有机发光显示，其中有源有机发光显示是指每个 OLED 都由薄膜晶体管 (Thin Film Transistor, TFT) 电路来控制流过 OLED 的电流，并且 OLED 和用于驱动 OLED 的 TFT 电路构成像素电路。

一种典型的像素电路如图 1 所示，包括 2 个 TFT 晶体管 M1 和 M2、1 个存储电容 C 和 1 个 OLED。其中，TFT M2 的栅极与扫描信号线 Vscan 相连，M2 的漏极与数据信号线 Vdata 相连，M2 的源极与 TFT M1 的栅极相连，M1 的漏极与 OLED 的阴极相连，M1 的源极与低电平 Vss 相连；存储电容 C 的两端分别跨接在 M1 的栅极与源极之间；OLED 的阳极与高电平 Vdd 相连。图 1 中的 TFT 均是采用 n 型 TFT 作为示例进行说明的。

图 2 示出了图 1 所述像素电路的驱动信号时序图。如图 2 所示，像素电路的工作过程如下：在 t1 时间段，Vscan 处于高电平，因此 TFT M2 接通，这时 Vdata 的高电平写入到存储电容 C 以及 TFT M1 的栅极，使得 TFT M1 接通，OLED 的阴极与低电平 Vss 相连，OLED 开始发光；在 t2 时间段，Vscan 处于低电平，因此 TFT M2 关断，此时由于存储电容 C 的电荷保持作用，TFT M1

的栅极将继续维持高电平状态，使得 TFT M1 继续接通，OLED 将继续发光，直到后面某个时刻 Vscan 的高电平信号到来时，OLED 的发光状态才可能会改变。如果在后面某个时刻 Vscan 是高电平信号，并且 Vdata 也为高电平信号，则 OLED 继续发光，表示在这两个时段都需要像素发光；而如果在后面某个时刻 Vscan 是高电平信号，而 Vdata 为低电平信号，则电容器 C 存储的电荷放电，M1 关断，从而 OLED 停止发光，表示在这一个时间段不需要像素发光。由上可知，TFT M2 控制着数据线电压 Vdata 的写入，因此 TFT M2 通常称为开关晶体管(Switch TFT)；而 TFT M1 控制着 OLED 的工作状态，因此 TFT M1 称为驱动晶体管(Driver TFT)。存储电容 C 主要起着电压保持作用，用于保持数据电压。

以上为一般有源矩阵有机发光二极管 (AMOLED: Active Matrix/Organic Light Emitting Diode) 像素电路的工作过程，其存在如下问题：长时间在接通状态下工作会导致驱动 TFT M1 的阈值电压发生漂移，而 OLED 的发光亮度与 M1 的阈值电压密切相关。也即 TFT M1 的阈值电压变化会影响 OLED 的亮度均一性，进而影响 AMOLED 面板的显示效果。

发明内容

本发明的目的在于提供一种像素电路、显示装置和像素电路的驱动方法，可以解决长时间在接通状态下工作导致的驱动晶体管阈值电压漂移问题，降低驱动晶体管的阈值电压漂移对显示的影响，并且提高显示装置的显示效果。

根据本发明的一个方面，提出了一种像素电路，包括：发光元件；至少两组驱动单元，用于驱动所述发光元件；耦合单元，用于交替地接通所述至少两组驱动单元以驱动所述发光元件，使得一组驱动单元驱动所述发光元件发光时，其余组的驱动单元处于阈值电压恢复状态。

可选地，所述驱动单元至少包括：用于控制数据信号输入的开关晶体管，用于储存数据信号的存储电容，以及用于驱动所述发光元件的驱动晶体管。

具体地，所述驱动单元为两组，分别为第一驱动单元和第二驱动单元；

对于所述第一驱动单元，其开关晶体管的控制极连接到第一扫描信号线，其开关晶体管的第一极连接到数据信号线，其开关晶体管的第二极与其驱动晶

体管的控制极相连，其驱动晶体管的第一极与所述发光元件的第二极相连，其驱动晶体管的第二极与低电平信号线相连，其存储电容的两端分别连接在其驱动晶体管的控制极与第二极之间，发光元件的第一极与工作电压信号线相连；对于所述第二驱动单元，其开关晶体管的控制极连接到第二扫描信号线，其开关晶体管的第一极连接到数据信号线，其开关晶体管的第二极与其驱动晶体管的控制极相连，其驱动晶体管的第一极与所述发光元件的第二极相连，其驱动晶体管的第二极与低电平信号线相连，其存储电容的两端分别连接在其驱动晶体管的控制极与第二极之间。

可选地，所述耦合单元包括：

第一薄膜晶体管，其控制极连接到所述第一驱动单元中驱动晶体管的控制极，其第二极与低电平信号线相连，其第一极连接到所述第二驱动单元中驱动晶体管的控制极，

第二薄膜晶体管，其控制极连接到所述第二驱动单元中驱动晶体管的控制极，其第二极与低电平信号线相连，其第一极连接到所述第一驱动单元中驱动晶体管的控制极。

可选地，所述驱动晶体管、所述开关晶体管、所述第一薄膜晶体管和所述第二薄膜晶体管均为 N 型薄膜晶体管、均为耗尽型薄膜晶体管、或者均为增强型薄膜晶体管。

可选地，所述发光元件为有机发光二极管，其中，所述发光元件的第一极为有机发光二极管的阳极，所述发光元件的第二极为有机发光二极管的阴极。

本发明还提供一种显示装置，包括如上所述的任一像素电路。

另一方面，本发明还提供一种像素电路的驱动方法，包括：交替地接通至少两组驱动电路以驱动所述像素电路的发光元件，使得一组驱动单元驱动所述发光元件发光时，其余组的驱动单元处于阈值电压恢复状态。

优选地，交替地接通所述至少两组驱动电路以驱动所述发光元件，具体包括：

在 N 帧的第一时间段，第一扫描信号为高电平，第二扫描信号为低电平，第一驱动电路的开关晶体管接通，数据线信号线的高电平写入到节点 a，所述节点 a 为第一驱动电路中驱动晶体管的控制极，使得第一驱动电路的电容充电

并且第一驱动电路的驱动晶体管接通，发光元件开始发光，此时第二驱动电路的开关晶体管关断，耦合单元中的第一薄膜晶体管接通，使得第二驱动电路中驱动晶体管的控制极与低电平信号线相连，节点 b 为低电平且第二驱动电路的驱动晶体管处于关断状态，所述节点 b 为第二驱动电路中驱动晶体管的控制极，

在 N 帧的第二时间段，第一扫描信号和第二扫描信号均为低电平，因此第一、第二驱动电路中的开关晶体管均关断，由于第一驱动电路中电容的电荷保持作用，节点 a 仍然维持为高电平，耦合单元中的第一薄膜晶体管继续接通，节点 b 仍然为低电平，第二驱动电路的驱动晶体管仍处于关断状态，发光元件保持发光状态；

在 N+1 帧的第一时间段，第一扫描信号为低电平，第二扫描信号为高电平，第一驱动电路的开关晶体管关断，第二驱动电路的开关晶体管接通，数据线信号线的高电平写入到节点 b，使得第二驱动电路的存储电容充电并且第二驱动电路的驱动晶体管接通，发光元件开始发光，此时，耦合单元中的第一薄膜晶体管关断，第二薄膜晶体管接通，使得第一驱动电路中驱动晶体管的控制极与低电平信号线相连，节点 a 变为低电平且第一驱动电路的驱动晶体管处于关断状态，

在 N+1 帧的第二时间段，第一扫描信号和第二扫描信号均为低电平，因此第一、第二驱动电路的开关晶体管均关断，由于第二驱动电路中电容的电荷保持作用，节点 b 仍然维持为高电平，耦合单元中的第二薄膜晶体管继续接通，节点 a 仍然为低电平，第一驱动电路的驱动晶体管仍处于关断状态，发光元件保持发光状态，其中，N 为非零自然数。

本发明提供的像素电路、显示装置和像素电路的驱动方法，其像素电路设置有至少两组驱动单元，工作时各组驱动单元交替地驱动发光元件。当各组驱动单元处于不工作状态的时候，对应驱动电路的驱动晶体管处于阈值电压恢复状态，因而该种电路设计能够有效改善驱动晶体管因长时间在接通状态下工作导致的阈值电压漂移问题，从而提高显示装置的显示效果。

附图说明

图 1 为现有素电路的结构示意图；

图 2 为现有像素电路的驱动时序图；

图 3 为本发明实施例中的驱动单元示意图；

图 4 为本发明实施例提供的像素电路示意图；

图 5 为图 4 所示像素电路的驱动时序图；

图 6 为本发明实施例中像素电路的驱动方法流程图。

具体实施方式

本发明实施例提供一种像素电路、显示装置和像素电路的驱动方法，可以解决长时间在接通状态下工作导致的驱动晶体管阈值电压漂移问题，降低驱动晶体管的阈值电压漂移对显示的影响，提高显示装置的显示效果

下面结合附图对本发明实施例进行详细描述。此处所描述的具体实施方式是为了解释而不是限制本发明。

需要说明的是，对于液晶显示领域的晶体管来说，漏极和源极没有明确的区别，因此本发明实施例中所提到的晶体管的源极可以为晶体管的漏极，晶体管的漏极也可以为晶体管的源极。

本发明实施例提供一种像素电路，参照图 4 所示，该电路包括：发光元件 14；至少两组驱动单元 11 和 12，用于驱动所述发光元件；耦合单元 13，用于交替地所述至少两组驱动单元 11 和 12 交替地驱动发光元件 14，使得一组驱动单元驱动所述发光元件发光时，其余组的驱动单元处于阈值电压恢复状态。

本发明实施例提出一种 AMOLED 像素电路设计，该电路采用至少两组驱动单元设计，并使得其中的一组处于驱动状态时，其余组处于不工作状态，从而使不工作状态的驱动电路中的驱动晶体管处于阈值电压恢复状态，该种电路设计能够有效改善驱动晶体管的阈值电压漂移问题以及提高 AMOLED 面板的显示效果。

现有技术中使用一级像素驱动电路进行驱动，而本实施例采用并行的至少两组驱动单元。本实施例所述的“驱动单元”，包括但不限于本领域技术人员所熟知的任意像素驱动电路，例如，所述的“驱动单元”可以是图 1 所示的典型像素驱动电路，包括 2 个 TFT 晶体管 M1 和 M2，1 个电容 C 和 1 个 OLED；也可以是更复杂的像素驱动电路，如还可以如图 3 所示带有补偿功能的像素驱

动电路。一般而言，每组驱动电路至少包括：用于控制数据信号输入的开关晶体管，用于储存数据信号的存储电容，以及用于驱动发光元件的驱动晶体管。

虽然驱动单元的具体电路结构并不影响本实施例的具体实施效果，本实施例对驱动电路的具体电路结构也不做限定，但为保证显示效果的统一，所述“至少两组驱动单元”中的每一驱动单元均应采用相同的电路设计。

需要说明的是，在两组以上驱动单元中轮流选择一组单元，使之处于工作状态以驱动发光元件时，本领域技术人员很容易想到多种设计方案。对应地，耦合单元也存在多种设计，而发光元件、至少两组驱动单元、耦合单元具体的连接关系依赖于耦合单元的具体设计原理。

为了便于对本实施例进一步理解，现结合附图及具体的实施实例对本发明实施例进行详述说明。

如图4所示，具体地，本发明实施例所述像素电路包括两组驱动单元，分别为第一驱动单元11和第二驱动单元12，均为典型的2T1C结构；对于第一驱动单元11，其开关晶体管T3的控制极连接到第一扫描信号线Vscan1，其开关晶体管T3的第一极连接到数据信号线Vdata，其开关晶体管T3的第二极与其驱动晶体管T4的控制极相连，其驱动晶体管T4的第一极与发光元件OLED的阴极相连，其驱动晶体管T4的第二极与低电平信号线Vss相连，其存储电容C1的两端分别连接在其驱动晶体管T4的控制极与第二极之间；对于第二驱动电路12，其开关晶体管T5的控制极连接到第二扫描信号线Vscan2，其开关晶体管T5的第一极连接到数据信号线Vdata，其开关晶体管T5的第二极与其驱动晶体管T6的控制极相连，其驱动晶体管T6的第一极与发光元件OLED的阴极相连，其驱动晶体管T6的第二极与低电平信号线Vss相连，其存储电容C2的两端分别连接在其驱动晶体管T6的控制极与第二极之间。其中，发光元件OLED的阳极输入工作电压VDD。

所述耦合单元13包括：第一薄膜晶体管T1，其控制极连接到第一驱动电路11中驱动晶体管T4的控制极，其第二极与低电平信号线Vss相连，其第一极连接到第二驱动电路12中驱动晶体管T6的控制极；第二薄膜晶体管T2，其控制极连接到第二驱动电路12中驱动晶体管T6的控制极，其第二极与低

电平信号线 V_{ss} 相连,其第一极连接到第一驱动电路 11 中驱动晶体管 T4 的控制极。发光元件 14 可以是有机发光二极管 (OLED)。

图 5 给出了对应图 4 的像素驱动时序图。现在参考图 5 的时序图来阐述在以下不同时间段像素电路的工作过程。下面以像素电路在 N 帧和 N+1 帧 (N 为非零自然数) 的工作过程为例分别进行说明:

如图 5 所示,在前面的 N 帧时,当在 t_1 时间段, V_{scan1} 为高电平, V_{scan2} 为低电平, 因此 TFT T3 接通, TFT T5 关断, 数据线信号 V_{data} 高电平通过 TFT T3 写入到节点 a, 存储电容 C1 充电, 因此驱动 TFT T4 接通, OLED 的阴极与低电平 V_{ss} 相连, OLED 开始工作发光。由于 TFT T1 的控制极与节点 a 相连, 因此 TFT T1 也接通, 故其第一极与低电平 V_{ss} 相连, 也即驱动 TFT T6 的控制极与低电平 V_{ss} 相连, TFT T6 处于关断状态, 也即 TFT T6 处于阈值电压恢复状态; 在 t_2 时间段, 此时 V_{scan1} 和 V_{scan2} 均为低电平, 因此开关 TFT T3 和 T5 均关断, 由于存储电容 C1 的电荷保持作用, 节点 a 仍然维持为高电平, TFT T1 继续接通, 节点 b 仍然为低电平, TFT T6 处于关断状态, OLED 工作状态保持。这时 TFT T2 一直处于关断状态, 存储电容 C2 的两端均处于低电平 V_{ss} 。

在后面的 N+1 帧时, 当在 t_3 时间段时, 此时 V_{scan1} 为低电平, V_{scan2} 为高电平, 因此开关 TFT T5 接通, TFT T3 关断, 数据线信号 V_{data} 高电平通过 TFT T5 写入到节点 b, 存储电容 C2 充电, 因此驱动 TFT T6 接通, OLED 工作状态调整为由另一驱动单元驱动的另一发光状态。由于 TFT T3 关断以及 TFT T2 的控制极与节点 b 相连, 因此 TFT T2 接通, 节点 a 与低电平 V_{ss} 相连, 驱动 TFT T4 关断, 也即驱动 TFT T4 处于阈值电压恢复状态。由于 TFT T1 的控制极与节点 a 相连, 因此 TFT T1 关断, 存储电容 C1 的两端均处于低电平 V_{ss} 。

通过前面的 N 帧和 N+1 帧时间内像素驱动的工作过程可知, 当其中的一组驱动单元, 比如 TFT T3、T4 和存储电容 C1 以及耦合 TFT T1 处于工作状态时, 另外的一组驱动单元, 比如 TFT T5、T6 和存储电容 C2 以及耦合 TFT T2 就处于不工作状态, 其中的驱动 TFT T3(T1) 处于阈值电压恢复状态, 反之, 亦然。

图 4 中所示 6 个薄膜晶体管 (T1~T6) 均为 N 型薄膜晶体管。为便于制造, 优选地, 采用相同规格的 N 型薄膜晶体管。进一步地, 驱动晶体管 T4 和 T6、开关晶体管 T3 和 T5、第一薄膜晶体管 T1 和第二薄膜晶体管 T2 均为耗尽型薄膜晶体管或者均为增强型薄膜晶体管。可选地, 发光元件为有机发光二极管 (OLED)。在本发明实施例中, 所述各薄膜晶体管的具体型号 (即各薄膜晶体管是 N 型或 P 型, 是耗尽型或增强型) 并不能用于限定像素电路, 对于本领域普通技术人员来讲, 在不付出创造性劳动的前提下, 对各薄膜晶体管的选型变化及因选型变化产生的连接变动, 也在本发明的保护范围之内。

在上文描述中, 由 TFT T3、T4 和电容 C1 构成第一驱动单元, 由 TFT T5、T6 和电容 C2 构成第二驱动单元, 第一驱动单元和第二驱动单元交替工作驱动发光元件, 其中处于工作状态的驱动单元中的驱动晶体管处于接通状态, 而处于不工作状态的驱动电路对应的驱动晶体管处于关断状态, 即处于阈值电压恢复状态。因而该种电路设计能够有效改善驱动晶体管因长时间在接通状态下工作导致的阈值电压漂移问题, 从而提高显示装置的显示效果。

上述的第一、第二驱动单元也可替换为图 3 所示具有补偿功能的驱动单元。驱动时序在图 4 基础上增加控制信号 PR 和 ER (控制信号 PR 和 ER 与本发明没有关系), 其具体工作过程 (限与本发明相关部分) 与上面叙述大致类似, 在此不再详述。

此外, 虽然本实施例中以并行的第一、第二两组驱动单元为例进行说明, 但可以理解的是, 驱动单元的并不限于两组, 例如, 本实施例所述像素电路中, 还可以设置三组驱动单元, 工作原理基本类似: 将一帧分为三个时段, 每一时段通过帧扫描信号控制第一、第二和第三驱动单元中开关晶体管的接通/关断, 实现每一时段选择轮流选择一组驱动单元进行工作。其中一组驱动单元工作时, 通过耦合单元将其余组驱动单元中驱动晶体管的控制极连接低电平 V_{ss} , 使其处于阈值电压恢复状态。

本发明实施例还提供了一种显示装置, 包括上述的任意一种像素电路。由于所述像素电路设置有至少两组驱动单元, 工作时各组驱动单元轮流工作驱动发光元件, 当各组驱动单元处于不工作状态的时候, 对应驱动单元的驱动晶体

管处于阈值电压恢复状态,因而该种电路设计能够有效改善驱动晶体管因长时间在接通状态工作导致的阈值电压漂移问题,因此本实施例所述显示装置亮度均一,显示效果更好。所述显示装置可以为:电子纸、OLED面板、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

另一方面,本发明还提供一种适用于像素电路的驱动方法,包括:交替地控制所述至少两组驱动单元以驱动所述像素电路的发光元件。处于不工作状态的驱动电路,其对应的驱动晶体管处于阈值电压恢复状态,因而能够有效改善驱动晶体管因长时间在接通状态下工作导致的阈值电压漂移问题,从而提高显示装置的显示效果。

具体地,针对图4所示的设置有两组驱动单元的像素电路,本发明提供的像素电路的驱动方法具体如图6所示,包括:

101、在N帧的第一时间段,第一扫描信号Vscan1为高电平,第二扫描信号Vscan2为低电平,第一驱动电路的开关晶体管T3接通,数据线信号线Vdata的高电平写入到节点a,所述节点a为第一驱动电路中驱动晶体管T4的控制极,使得第一驱动电路的存储电容C1充电并且第一驱动电路的驱动晶体管T4接通,发光元件OLED开始发光,此时第二驱动电路的开关晶体管T5关断,耦合单元中的第一薄膜晶体管T1接通,使得第二驱动电路中驱动晶体管T6的控制极与低电平信号线Vss相连,节点b为低电平且第二驱动电路的驱动晶体管T6处于关断状态,所述节点b为第二驱动电路中驱动晶体管T6的控制极。

102、在N帧的第二时间段,第一扫描信号Vscan1和第二扫描信号Vscan2均为低电平,因此第一、第二驱动电路中的开关晶体管T3、T5均关断,由于第一驱动电路中存储电容C1的电荷保持作用,节点a仍然维持为高电平,耦合单元中的第一薄膜晶体管T1继续接通,节点b仍然为低电平,第二驱动电路的驱动晶体管T6仍处于关断状态,发光元件OLED保持发光状态;

103、在N+1帧的第一时间段,第一扫描信号Vscan1为低电平,第二扫描信号Vscan2为高电平,第一驱动电路的开关晶体管T3关断,第二驱动电路

的开关晶体管 T5 接通，数据线信号线 Vdata 的高电平写入到节点 b，使得第二驱动电路的存储电容 C2 充电并且第二驱动电路的驱动晶体管 T6 接通，发光元件 OLED 开始发光，此时，耦合单元中的第一薄膜晶体管 T1 关断，第二薄膜晶体管 T2 接通，使得第一驱动电路中驱动晶体管 T4 的控制极与低电平信号线相连，节点 a 变为低电平且第一驱动电路的驱动晶体管 T4 处于关断状态；

104、在 N+1 帧的第二时间段，第一扫描信号 Vscan1 和第二扫描信号 Vscan2 均为低电平，因此第一、第二驱动单元的开关晶体管 T3、T5 均关断，由于第二驱动单元中存储电容 C2 的电荷保持作用，节点 b 仍然维持为高电平，耦合单元中的第二薄膜晶体管 T2 继续接通，节点 a 仍然为低电平，第一驱动单元的驱动晶体管 T4 仍处于关断状态，发光元件 OLED 保持发光状态，其中，N 为非零自然数。

本发明提供的像素电路的驱动方法，适用于设置有至少两组驱动单元的像素电路，工作时使各组驱动电路轮流工作驱动发光元件，其中处于不工作状态的驱动电路的驱动晶体管处于阈值电压恢复状态，因而该种电路设计能够有效改善驱动晶体管因长时间在接通状态下工作导致的阈值电压漂移问题，从而提高显示装置的显示效果。

本发明实施例所述的技术特征，在不冲突的情况下，可任意相互组合使用。

以上所述，仅为本发明的具体实施方式，但本发明的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本发明揭露的技术范围内，可轻易想到变化或替换，都应涵盖在本发明的保护范围之内。因此，本发明的保护范围应所述以权利要求的保护范围为准。

权 利 要 求 书

1、一种像素电路，包括：

发光元件；

至少两组驱动单元，用于驱动所述发光元件；

耦合单元，用于交替地接通所述至少两组驱动单元以驱动所述发光元件，使得一组驱动单元驱动所述发光元件发光时，其余组的驱动单元处于阈值电压恢复状态。

2、根据权利要求1所述的像素电路，其中所述驱动单元至少包括：用于控制数据信号输入的开关晶体管，用于储存数据信号的存储电容，以及用于驱动所述发光元件的驱动晶体管。

3、根据权利要求2所述的像素电路，其特征在于，所述驱动单元为两组，分别为第一驱动单元和第二驱动单元；

对于所述第一驱动单元，其开关晶体管的控制极连接到第一扫描信号线，其开关晶体管的第一极连接到数据信号线，其开关晶体管的第二极与其驱动晶体管的控制极相连，其驱动晶体管的第一极与所述发光元件的第二极相连，其驱动晶体管的第二极与低电平信号线相连，其存储电容的两端分别连接在其驱动晶体管的控制极与第二极之间，发光元件的第一极与工作电压信号线相连；

对于所述第二驱动单元，其开关晶体管的控制极连接到第二扫描信号线，其开关晶体管的第一极连接到数据信号线，其开关晶体管的第二极与其驱动晶体管的控制极相连，其驱动晶体管的第一极与所述发光元件的第二极相连，其驱动晶体管的第二极与低电平信号线相连，其存储电容的两端分别连接在其驱动晶体管的控制极与第二极之间。

4、根据权利要求1或2所述的像素电路，其中所述耦合单元包括：

第一薄膜晶体管，其控制极连接到所述第一驱动单元中驱动晶体管的控制极，其第二极与低电平信号线相连，其第一极连接到所述第二驱动单元中驱动晶体管的控制极，

第二薄膜晶体管，其控制极连接到所述第二驱动单元中驱动晶体管的控制极，其第二极与低电平信号线相连，其第一极连接到所述第一驱动单元中驱动

晶体管的控制极。

5、根据权利要求 4 所述的像素电路，其中

所述驱动晶体管、所述开关晶体管、所述第一薄膜晶体管和所述第二薄膜晶体管均为 N 型薄膜晶体管、均为耗尽型薄膜晶体管或者均为增强型薄膜晶体管。

6、根据权利要求 1 所述的像素电路，其中所述发光元件为有机发光二极管。

7、一种显示装置，包括根据权利要求 1-6 任一项所述的像素电路。

8、一种像素电路的驱动方法，包括：

交替地接通至少两组驱动单元以驱动所述像素电路的发光元件，使得一组驱动单元驱动所述发光元件发光时，其余组的驱动单元处于阈值电压恢复状态。

9、根据权利要求 8 所述的驱动方法，其中交替地接通所述至少两组驱动单元以驱动所述发光元件包括：

在 N 帧的第一时间段，第一扫描信号为高电平，第二扫描信号为低电平，第一驱动单元的开关晶体管接通，数据线信号线的高电平写入到节点 a，所述节点 a 为第一驱动单元中驱动晶体管的控制极，使得第一驱动单元的存储电容充电并且第一驱动单元的驱动晶体管接通，发光元件开始发光，此时第二驱动单元的开关晶体管关断，耦合单元中的第一薄膜晶体管接通，使得第二驱动单元中驱动晶体管的控制极与低电平信号线相连，节点 b 为低电平且第二驱动单元的驱动晶体管处于关断状态，所述节点 b 为第二驱动单元中驱动晶体管的控制极，

在 N 帧的第二时间段，第一扫描信号和第二扫描信号均为低电平，因此第一、第二驱动单元中的开关晶体管均关断，由于第一驱动电路中电容的电荷保持作用，节点 a 仍然维持为高电平，耦合单元中的第一薄膜晶体管继续接通，节点 b 仍然为低电平，第二驱动单元的驱动晶体管仍处于关断状态，发光元件保持发光状态；

在 N+1 帧的第一时间段，第一扫描信号为低电平，第二扫描信号为高电平，第一驱动单元的开关晶体管关断，第二驱动单元的开关晶体管接通，数据

线信号线的高电平写入到节点 b, 使得第二驱动单元的存储电容充电并且第二驱动单元的驱动晶体管接通, 发光元件开始发光, 此时, 耦合单元中的第一薄膜晶体管关断, 第二薄膜晶体管接通, 使得第一驱动单元中驱动晶体管的控制极与低电平信号线相连, 节点 a 变为低电平且第一单元电路的驱动晶体管处于关断状态,

在 N+1 帧的第二时间段, 第一扫描信号和第二扫描信号均为低电平, 因此第一、第二驱动单元的开关晶体管均关断, 由于第二驱动单元中存储电容的电荷保持作用, 节点 b 仍然维持为高电平, 耦合单元中的第二薄膜晶体管继续接通, 节点 a 仍然为低电平, 第一驱动单元的驱动晶体管仍处于关断状态, 发光元件保持发光状态, 其中 N 为非零自然数。

1/4

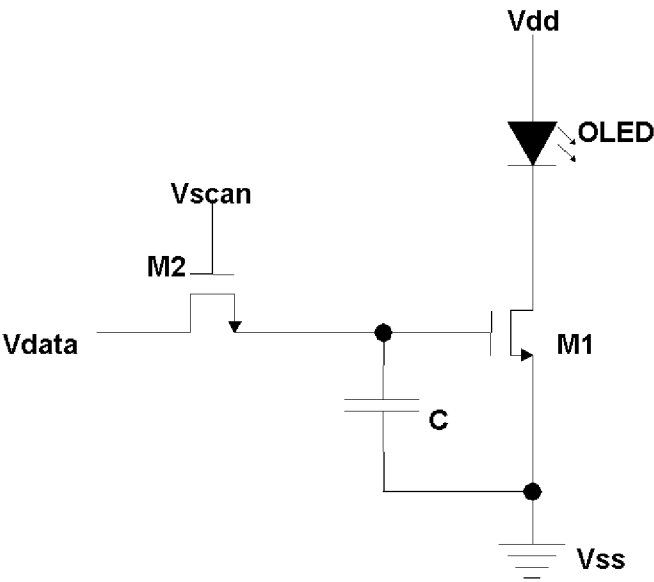


图 1

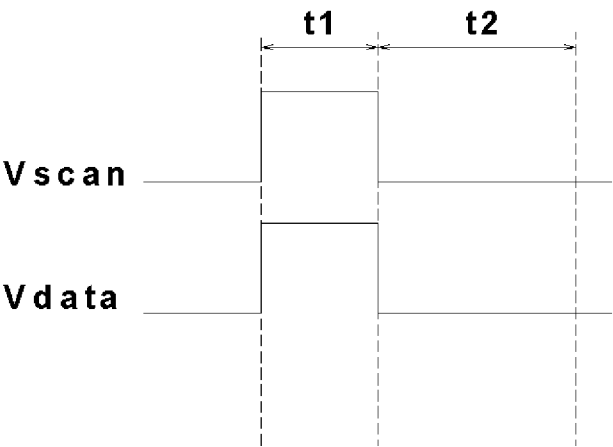


图 2

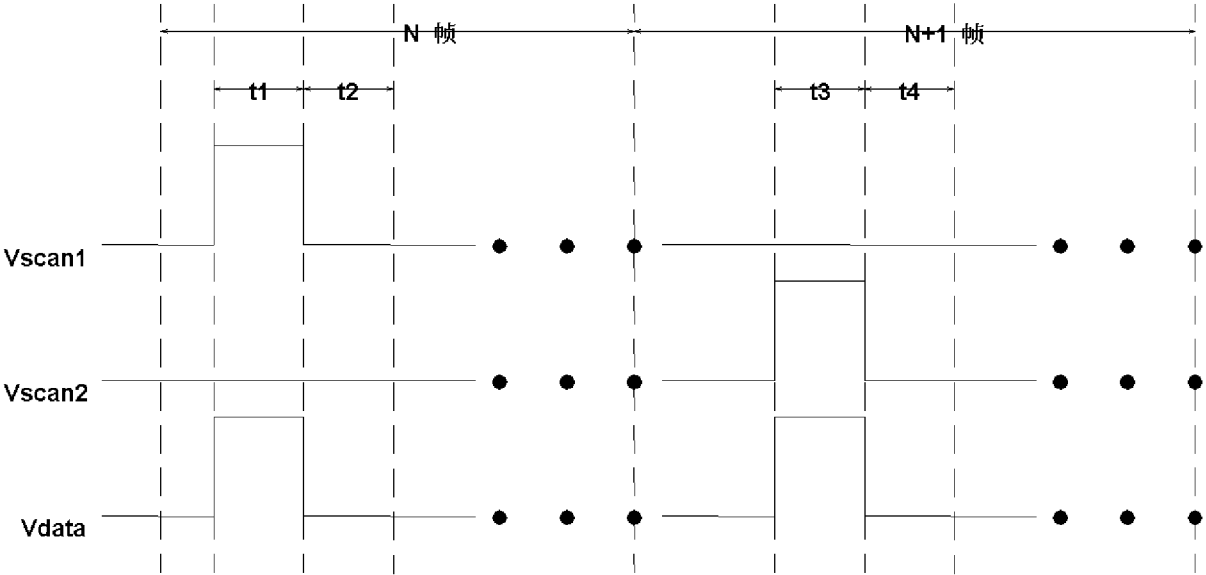


图 5

4/4

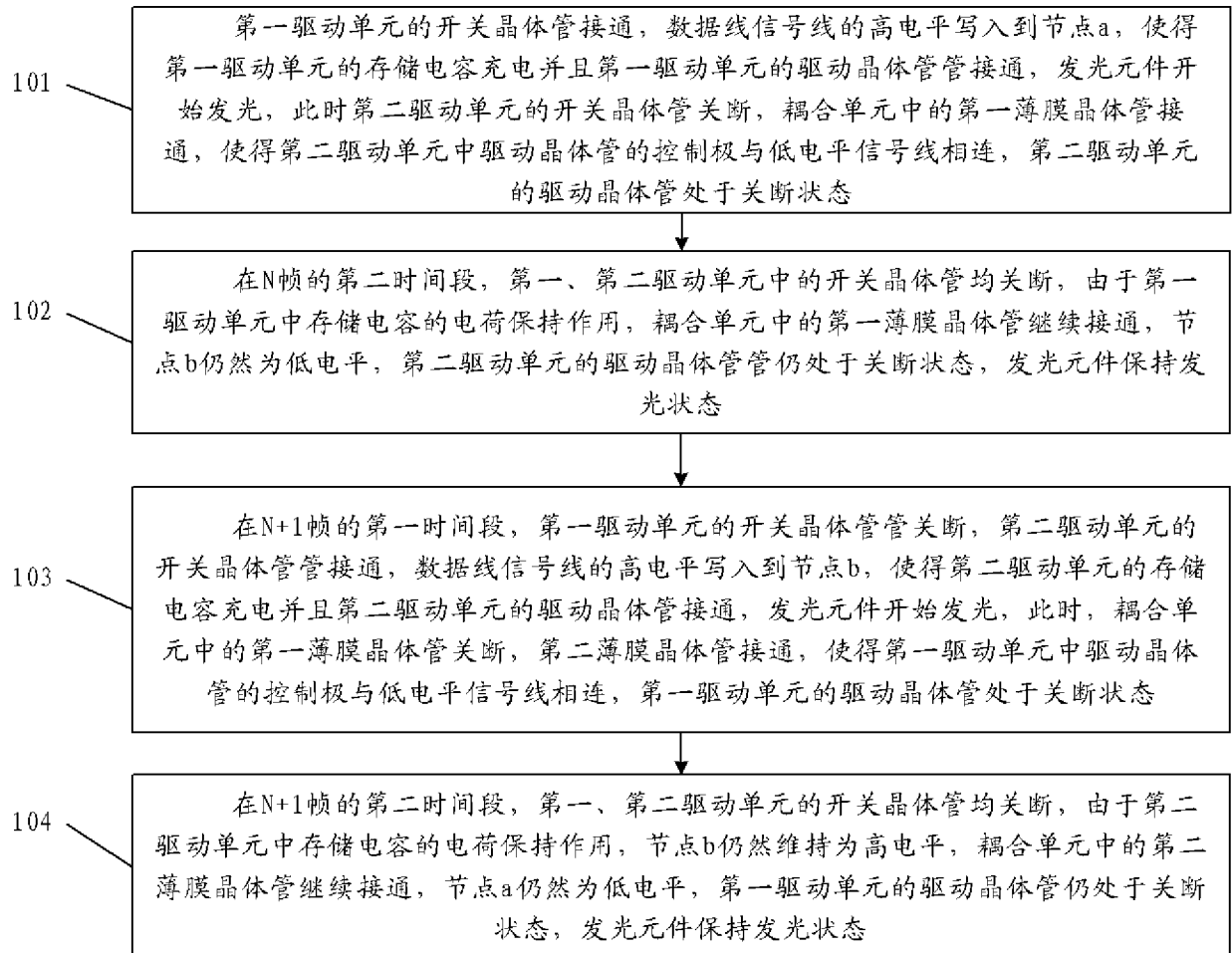


图 6

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2014/085833

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/32 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G 3/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, EPODOC, CNKI, ISI, GOOGLE, IEEE: pixel, light, display+, driv+, circuit, (two or dual, double), first, second, turn?, alternat+, interval, threshold, voltage, drift+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 1700287 A (SAMSUNG ELECTRONICS CO LTD et al.) 23 November 2005 (23.11.2005) description, page 3, line 2 to page 10, line 4 and figure 3	1, 7, 8
Y	CN 1700287 A (SAMSUNG ELECTRONICS CO LTD et al.) 23 November 2005 (23.11.2005) description, page 3, line 2 to page 10, line 4 and figure 3	2-6
Y	CN 101937647 A (UNIV SHANGHAI JIAOTONG) 05 January 2011 (05.01.2011) description, paragraphs [0007]-[0032] and figures 1, 2a, 2b, 3a and 3b	2-6
X	CN 101937647 A (UNIV SHANGHAI JIAOTONG) 05 January 2011 (05.01.2011) description, paragraphs [0007]-[0032] and figures 1, 2a, 2b, 3a and 3b	1, 7, 8
X	CN 101174381 A (LG PHILIPS LCD CO LTD) 07 May 2008 (07.05.2008) description, page 5, line 17 to page 17, line 8 and figures 5-13	1, 2, 7, 8

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 10 February 2015	Date of mailing of the international search report 02 March 2015
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer YANG, Bin Telephone No. (86-10) 62413474

INTERNATIONAL SEARCH REPORTInternational application No.
PCT/CN2014/085833

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 1797525 A (SAMSUNG ELECTRONICS CO LTD) 05 July 2006 (05.07.2006) description, page 2, line 16 to page 16, line 5 and figures 1-12	1, 2, 7, 8
X	CN 1742308 A (KONINK PHILIPS ELECTRONICS NV) 01 March 2006 (01.03.2006) description, page 3, line 25 to page 16, line 5 and figures 3-20	1, 2, 7, 8
X	CN 1720567 A (KONINK PHILIPS ELECTRONICS NV) 11 January 2006 (11.01.2006) description, page 1, line 20 to page 8, line 5 and figures 2-7	1, 2, 7, 8
X	CN 1553421 A (YUDA PHOTOELECTRIC CO LTD) 08 December 2004 (08.12.2004) description, page 2, line 15 to page 5, line 6 and figures 2 and 3	1, 2, 7, 8
X	CN 1474371 A (YUDA PHOTOELECTRIC CO LTD) 11 February 2004 (11.02.2004) description, page 2, line 16 to page 4, line 20 and figures 1-6	1, 2, 7, 8
E	CN 203870952 U (HEFEI XINSHENG OPTOELECTRONIC SCI & TECH) 08 October 2014 (08.10.2014) description, paragraphs [0007]-[0055] and figures 1-6	1-8

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2014/085833

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 1700287 A	23 November 2005	CN 100492476 C	27 May 2009
		US 2005259703 A1	24 November 2005
		US 7616178 A2	10 November 2009
		KR 20050110823 A	24 November 2005
		KR 101066414 B1	21 September 2011
		JP 2005331941 A	02 December 2005
		JP 5430049 B2	26 February 2014
		TWI 397042 B	21 May 2013
CN 101937647 A	05 January 2011	CN 101937647 B	05 September 2012
CN 101174381 A	07 May 2008	US 2008100545 A1	01 May 2008
		US 7903060 B2	08 March 2011
		KR 20080039003 A	07 May 2008
		KR 101285537 B1	11 July 2013
		CN 101174381 B	18 August 2010
		CN 100541583 C	16 September 2009
CN 1797525 A	05 July 2006	US 2006145968 A1	06 July 2006
		US 7592986 B2	22 September 2009
		KR 20060079519 A	06 July 2006
		KR 101142996 B1	08 May 2012
		JP 2006189871 A	20 July 2006
		JP 4896521 B2	14 March 2012
		US 2009303220 A1	10 December 2009
		US 8411000 B2	02 April 2013
		TW 1410912 B	01 October 2013
		TW 201351368 A	16 December 2013
		WO 2004066250 A1	05 August 2004
CN 1742308 A	01 March 2006	WO 2004066250 A8	05 August 2004
		TW 200418074 A	16 September 2004

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2014/085833

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 1720567 A	11 January 2006	KR 20050101183 A	20 October 2005
		EP 1590786 A1	02 November 2005
		US 2006097965 A1	11 May 2006
		US 8130173 B2	06 March 2012
		JP 2006518473 A	10 August 2006
		WO 2004051617 A2	17 June 2004
		AU 2003280198 A1	23 June 2004
		AU 2003280198 A8	23 June 2004
		KR 20050087820 A	31 August 2005
		EP 1570457 A2	07 September 2005
CN 1553421 A	08 December 2004	JP 2006509233 A	16 March 2006
		US 2006071879 A1	06 April 2006
		US 7737925 B2	15 June 2010
CN 1474371 A	11 February 2004	CN 100353399 C	05 December 2007
CN 203870952 U	08 October 2014	CN 1198250 C	20 April 2005
		None	

国际检索报告

国际申请号

PCT/CN2014/085833

A. 主题的分类

G09G 3/32(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G 3/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, WPI, EPODOC, CNKI, ISI, GOOGLE, IEEE, 像素, 发光, 显示, 驱动, 电路, 两组, 两个, 第一, 第二, 交替, 轮流, 间隔, 阈值, 电压, 漂移, pixel, light, display+, driv+, circuit, (two or dual or double), first, second, turn?, alternat+, interval, threshold, voltage, drift+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 1700287 A (三星电子株式会社 等) 2005年 11月 23日 (2005 - 11 - 23) 说明书第3页第2行-第10页第4行, 图3	1, 7-8
Y	CN 1700287 A (三星电子株式会社 等) 2005年 11月 23日 (2005 - 11 - 23) 说明书第3页第2行-第10页第4行, 图3	2-6
Y	CN 101937647 A (上海交通大学) 2011年 1月 5日 (2011 - 01 - 05) 说明书第0007-0032段, 图1、2a、2b、3a、3b	2-6
X	CN 101937647 A (上海交通大学) 2011年 1月 5日 (2011 - 01 - 05) 说明书第0007-0032段, 图1、2a、2b、3a、3b	1, 7-8
X	CN 101174381 A (LG. 飞利浦LCD株式会社) 2008年 5月 7日 (2008 - 05 - 07) 说明书第5页第17行-第17页第8行, 图5-13	1-2, 7-8
X	CN 1797525 A (三星电子株式会社 等) 2006年 7月 5日 (2006 - 07 - 05) 说明书第2页第16行-第24页第3行, 图1-12	1-2, 7-8
X	CN 1742308 A (皇家飞利浦电子股份有限公司) 2006年 3月 1日 (2006 - 03 - 01) 说明书第3页第25行-第16页第5行, 图3-20	1-2, 7-8

☒ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2015年 2月 10日

国际检索报告邮寄日期

2015年 3月 2日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
北京市海淀区蓟门桥西土城路6号
100088 中国

传真号 (86-10)62019451

授权官员

杨彬

电话号码 (86-10)62413474

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 1720567 A (皇家飞利浦电子股份有限公司) 2006年 1月 11日 (2006 - 01 - 11) 说明书第1页第20行-第8页第5行, 图2-7	1-2, 7-8
X	CN 1553421 A (友达光电股份有限公司) 2004年 12月 8日 (2004 - 12 - 08) 说明书第2页第15行-第5页第6行, 图2-3	1-2, 7-8
X	CN 1474371 A (友达光电股份有限公司) 2004年 2月 11日 (2004 - 02 - 11) 说明书第2页第16行-第4页第20行, 图1-6	1-2, 7-8
E	CN 203870952 U (合肥鑫晟光电科技有限公司 等) 2014年 10月 8日 (2014 - 10 - 08) 说明书第0007-0055段, 图1-6	1-8

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2014/085833

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	1700287	A	2005年 11月 23日	CN	100492476	C	2009年 5月 27日
				US	2005259703	A1	2005年 11月 24日
				US	7616178	B2	2009年 11月 10日
				KR	20050110823	A	2005年 11月 24日
				KR	101066414	B1	2011年 9月 21日
				JP	2005331941	A	2005年 12月 2日
				JP	5430049	B2	2014年 2月 26日
				TW	I397042	B	2013年 5月 21日
CN	101937647	A	2011年 1月 5日	CN	101937647	B	2012年 9月 5日
CN	101174381	A	2008年 5月 7日	US	2008100545	A1	2008年 5月 1日
				US	7903060	B2	2011年 3月 8日
				KR	20080039003	A	2008年 5月 7日
				KR	101285537	B1	2013年 7月 11日
				CN	101174381	B	2010年 8月 18日
CN	1797525	A	2006年 7月 5日	CN	100541583	C	2009年 9月 16日
				US	2006145968	A1	2006年 7月 6日
				US	7592986	B2	2009年 9月 22日
				KR	20060079519	A	2006年 7月 6日
				KR	101142996	B1	2012年 5月 8日
				JP	2006189871	A	2006年 7月 20日
				JP	4896521	B2	2012年 3月 14日
				US	2009303220	A1	2009年 12月 10日
				US	8411000	B2	2013年 4月 2日
				TW	I410912	B	2013年 10月 1日
				TW	201351368	A	2013年 12月 16日
CN	1742308	A	2006年 3月 1日	WO	2004066250	A1	2004年 8月 5日
				WO	2004066250	A8	2004年 8月 5日
				TW	200418074	A	2004年 9月 16日
				KR	20050101183	A	2005年 10月 20日
				EP	1590786	A1	2005年 11月 2日
				US	2006097965	A1	2006年 5月 11日
				US	8130173	B2	2012年 3月 6日
				JP	2006518473	A	2006年 8月 10日
CN	1720567	A	2006年 1月 11日	WO	2004051617	A2	2004年 6月 17日
				AU	2003280198	A1	2004年 6月 23日
				AU	2003280198	A8	2004年 6月 23日
				KR	20050087820	A	2005年 8月 31日
				EP	1570457	A2	2005年 9月 7日
				JP	2006509233	A	2006年 3月 16日
				US	2006071879	A1	2006年 4月 6日
				US	7737925	B2	2010年 6月 15日
CN	1553421	A	2004年 12月 8日	CN	100353399	C	2007年 12月 5日
CN	1474371	A	2004年 2月 11日	CN	1198250	C	2005年 4月 20日
CN	203870952	U	2014年 10月 8日	无			

表 PCT/ISA/210 (同族专利附件) (2009年7月)