



(12) 发明专利

(10) 授权公告号 CN 109891786 B

(45) 授权公告日 2022. 03. 29

(21) 申请号 201780065893.X

(22) 申请日 2017.06.22

(65) 同一申请的已公布的文献号
申请公布号 CN 109891786 A

(43) 申请公布日 2019.06.14

(66) 本国优先权数据
PCT/CN2016/103351 2016.10.26 CN

(85) PCT国际申请进入国家阶段日
2019.04.24

(86) PCT国际申请的申请数据
PCT/CN2017/089590 2017.06.22

(87) PCT国际申请的公布数据
W02018/076733 EN 2018.05.03

(73) 专利权人 高通股份有限公司

地址 美国加利福尼亚州

(72) 发明人 许昌龙 J·李 J·B·索里亚加
J·侯

(74) 专利代理机构 上海专利商标事务所有限公
司 31100

代理人 陈炜 唐杰敏

(51) Int.Cl.
H04L 1/00 (2006.01)

(56) 对比文件
US 2009279633 A1, 2009.11.12
US 2016248547 A1, 2016.08.25
US 2016285479 A1, 2016.09.29

审查员 张浩

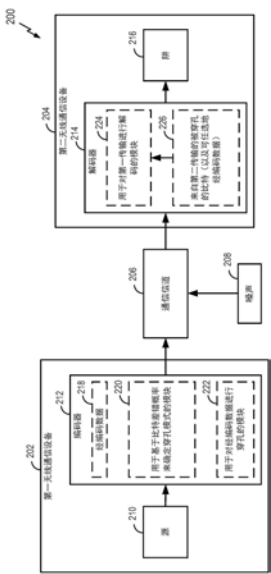
权利要求书4页 说明书28页 附图25页

(54) 发明名称

用于经编码传输的穿孔和重传技术

(57) 摘要

本公开的各个方面涉及用于信息通信(例如,用于无线通信)的重传技术。在一些方面,如果设备的包括经穿孔的经编码数据的第一传输失败,则设备的第二传输(例如,响应于NAK)可涉及传送被穿孔比特。在一些方面,选择用于编码用于第一传输的数据的编码率以满足针对第二传输的差错率(例如,块差错率)。该第二传输还可包括经编码数据的至少一些。在一些方面,可根据基于用于经编码数据的比特位置的比特差错概率来生成的穿孔模式来执行穿孔。



1. 一种通信的方法, 包括:
对第一数据块进行编码以生成包括极化码字的经编码数据;
使用第一穿孔模式对所述极化码字进行穿孔以提供被穿孔的极化码字;
基于与所述被穿孔的极化码字相关联的比特位置的比特差错概率来生成第二穿孔模式;
根据所述第二穿孔模式对所述被穿孔的极化码字的一部分进行穿孔以生成第二数据块;
存储所述被穿孔的极化码字的被穿孔部分;
传送包括所述第二数据块的第一信息;
确定需要另一传输; 以及
传送包括所述被穿孔的极化码字的所存储被穿孔部分的第二信息, 其中作为所述确定的结果传送所述第二信息。
2. 如权利要求1所述的方法, 其中生成所述第二穿孔模式包括:
从第一初步穿孔模式到最后初步穿孔模式连续生成多个初步穿孔模式, 其中所述初步穿孔模式中的任何一个初步穿孔模式的穿孔比特数量与所述初步穿孔模式中的任何一个其他初步穿孔模式的穿孔比特数量不同; 以及
选择所述最后初步穿孔模式作为最终穿孔模式。
3. 如权利要求2所述的方法, 其中在所述最后初步穿孔模式中的穿孔比特的数量大于所述初步穿孔模式中的任何一个其他初步穿孔模式的穿孔比特的数量。
4. 如权利要求2所述的方法, 其中生成所述第一初步穿孔模式包括:
基于用于穿孔比特的多个位置来计算多个块差错率;
标识所述块差错率中的最低块差错率; 以及
基于所述最低块差错率来标识所述第一初步穿孔模式。
5. 如权利要求1所述的方法, 其中生成所述第二穿孔模式包括:
生成第一初步穿孔模式; 以及
在生成所述第一初步穿孔模式之后生成第二初步穿孔模式。
6. 如权利要求5所述的方法, 其中生成所述第一初步穿孔模式包括:
确定第一噪声方差; 以及
基于用于第一穿孔比特的多个位置来计算多个第一块差错率, 其中每个第一块差错率是基于所述第一噪声方差的。
7. 如权利要求6所述的方法, 其中生成所述第二初步穿孔模式包括:
确定与所述第一噪声方差不同的第二噪声方差; 以及
基于用于第二穿孔比特的多个位置来计算多个第二块差错率, 其中每个第二块差错率是基于所述第二噪声方差的。
8. 如权利要求1所述的方法, 其中生成所述第二穿孔模式包括:
确定第一信噪比的第一噪声方差;
基于所述第一噪声方差来确定所述比特差错概率的第一子集;
基于所述比特差错概率的第一子集来生成第一初步穿孔模式;
确定与所述第一信噪比不同的第二信噪比的第二噪声方差;

基于所述第二噪声方差来确定所述比特差错概率的第二子集;以及
基于所述第一初步穿孔模式和所述比特差错概率的第二子集来生成第二初步穿孔模式。

9. 如权利要求8所述的方法,进一步包括:

通过增加初步第一信噪比直到用于所述第一初步穿孔模式的第一块差错率小于或等于目标块差错率,来确定所述第一信噪比;以及

通过增加初步第二信噪比直到用于所述第二初步穿孔模式的第二块差错率小于或等于所述目标块差错率,来确定所述第二信噪比。

10. 如权利要求8所述的方法,其中确定所述比特差错概率的第一子集和确定所述比特差错概率的第二子集是基于高斯逼近算法的。

11. 如权利要求8所述的方法,其中确定所述比特差错概率的第一子集和确定所述比特差错概率的第二子集是基于密度演进算法的。

12. 如权利要求1所述的方法,其中生成所述第二穿孔模式包括:

生成多个初步穿孔模式;

基于所述初步穿孔模式来确定多个块差错率;

将所述初步穿孔模式中的一初步穿孔模式标识为与所述块差错率中的最低块差错率相关联;以及

选择所标识的初步穿孔模式作为最终穿孔模式。

13. 如权利要求1所述的方法,其中所述编码包括极化编码。

14. 如权利要求1所述的方法,进一步包括:

选择第一编码率以满足所述第二信息的传输的目标块差错率,
其中所述第一数据块的编码是基于所述第一编码率的。

15. 如权利要求14所述的方法,进一步包括:

在一段时间内确定信道的状况,

其中所述第一编码率是基于所述信道的状况来选择的。

16. 如权利要求14所述的方法,进一步包括:

选择第二编码率以满足所述第一信息的传输的目标块差错率,
其中根据所述第二编码率传送所述第一信息。

17. 如权利要求16所述的方法,其中用于所述第一信息的传输的目标块差错率与用于所述第二信息的传输的目标块差错率不同。

18. 如权利要求1所述的方法,其中所述第二信息进一步包括经编码数据的至少一部分。

19. 如权利要求18所述的方法,进一步包括:

基于用于所述第二信息的传输的编码率来确定所述经编码数据的所述至少一部分的比特数量。

20. 如权利要求1所述的方法,进一步包括:

将用于所述第一信息的传输的第一编码率与用于所述第二信息的传输的第二编码率进行比较;以及

基于所述比较来确定是否要在所述第二信息中包括所述经编码数据的至少一部分。

21. 一种通信的装置, 包括:
存储器; 以及
耦合至所述存储器的处理器,
所述处理器和所述存储器被配置为:
对第一数据块进行编码以生成包括极化码字的经编码数据;
使用第一穿孔模式对所述极化码字进行穿孔以提供被穿孔的极化码字;
基于与所述被穿孔的极化码字相关联的比特位置的比特差错概率来生成第二穿孔模式;
根据所述第二穿孔模式对所述被穿孔的极化码字的一部分进行穿孔以生成第二数据块;
存储所述被穿孔的极化码字的被穿孔部分;
传送包括所述第二数据块的第一信息;
确定需要另一传输; 以及
传送包括所述被穿孔的极化码字的所存储被穿孔部分的第二信息, 其中作为所述确定的结果传送所述第二信息。

22. 如权利要求21所述的装置, 其中所述第二穿孔模式的生成包括:
从第一初步穿孔模式到最后初步穿孔模式连续生成多个初步穿孔模式, 其中所述初步穿孔模式中的任何一个初步穿孔模式的穿孔比特数量与所述初步穿孔模式中的任何一个其他初步穿孔模式的穿孔比特数量不同; 以及
选择所述最后初步穿孔模式作为最终穿孔模式。

23. 如权利要求22所述的装置, 其中所述第一初步穿孔模式的生成包括:
基于用于穿孔比特的多个位置来计算多个块差错率;
标识所述块差错率中的最低块差错率; 以及
基于所述最低块差错率来标识所述第一初步穿孔模式。

24. 如权利要求21所述的装置, 其中所述第二穿孔模式的生成包括:
生成第一初步穿孔模式; 以及
在所述第一初步穿孔模式的生成之后生成第二初步穿孔模式。

25. 根据权利要求24所述的装置, 其中:
所述第一初步穿孔模式的生成包括: 确定第一噪声方差; 以及基于用于第一穿孔比特的多个位置来计算多个第一块差错率, 其中每个第一块差错率是基于所述第一噪声方差的; 以及

所述第二初步穿孔模式的生成包括: 确定与所述第一噪声方差不同的第二噪声方差; 以及基于用于第二穿孔比特的多个位置来计算多个第二块差错率, 其中每个第二块差错率是基于所述第二噪声方差的。

26. 一种通信的装备, 包括:
用于对第一数据块进行编码以生成包括极化码字的经编码数据的装置;
用于使用第一穿孔模式对所述极化码字进行穿孔以提供被穿孔的极化码字的装置;
用于基于与所述被穿孔的极化码字相关联的比特位置的比特差错概率来生成第二穿孔模式的装置;

用于根据所述第二穿孔模式对所述被穿孔的极化码字的一部分进行穿孔以生成第二数据块的装置；

用于存储所述被穿孔的极化码字的被穿孔部分的装置；

用于传送包括所述第二数据块的第一信息的装置；以及

用于确定需要另一传输的装置；以及

其中用于传送的装置被配置为传送包括所述被穿孔的极化码字的所存储被穿孔部分的第二信息，并且其中作为所述确定的结果传送所述第二信息。

27. 如权利要求26所述的装备，进一步包括：

用于选择第一编码率以满足用于所述第二信息的传输的目标块差错率的装置，其中所述第一数据块的编码是基于所述第一编码率的；以及

用于选择第二编码率以满足用于所述第一信息的传输的目标块差错率的装置，其中根据所述第二编码率传送所述第一信息。

28. 根据权利要求26所述的装备，其中：

所述第二信息进一步包括所述经编码数据的至少一部分；以及

所述装备进一步包括用于基于用于所述第二信息的传输的编码率来确定所述经编码数据的所述至少一部分的比特数量的装置。

29. 如权利要求26所述的装备，进一步包括：

用于将用于所述第一信息的传输的第一编码率与用于所述第二信息的传输的第二编码率进行比较的装置；以及

用于基于所述比较来确定是否要在所述第二信息中包括所述经编码数据的至少一部分的装置。

30. 一种存储计算机可执行代码的非瞬态计算机可读介质，所述计算机可执行代码包括用于以下操作的代码：

对第一数据块进行编码以生成包括极化码字的经编码数据；

使用第一穿孔模式对所述极化码字进行穿孔以提供被穿孔的极化码字；

基于与所述被穿孔的极化码字相关联的比特位置的比特差错概率来生成第二穿孔模式；

根据所述第二穿孔模式对所述被穿孔的极化码字的一部分进行穿孔以生成第二数据块；

存储所述被穿孔的极化码字的被穿孔部分；

传送包括所述第二数据块的第一信息；

确定需要另一传输；以及

传送包括所述被穿孔的极化码字的所存储被穿孔部分的第二信息，其中作为所述确定的结果传送所述第二信息。

用于经编码传输的穿孔和重传技术

[0001] 相关申请的交叉引用

[0002] 本申请要求于2016年10月26日提交的专利合作条约申请号PCT/CN2016/103351的优先权和权益,该申请的全部内容通过引用纳入于此。

[0003] 引言

[0004] 本文中描述的各个方面涉及通信,并且尤其但不排他地涉及用于经编码传输的穿孔和重传技术。

[0005] 无线通信系统可使用纠错码来促成在有噪信道上数字消息的可靠传输。块码是纠错码的一种。在典型块码中,信息消息或序列被拆分为块,并且传送方设备处的编码器数学地将冗余添加至该信息消息。对经编码信息消息中的这一冗余的利用提高了该消息的可靠性,从而使得能够纠正可能因噪声而发生的比特差错。即,接收方设备处的解码器可以利用该冗余来可靠地恢复信息消息,即使比特差错可能部分地因由信道添加的噪声而产生。纠错块码的示例包括汉明码、博斯-乔赫里-黑姆(BCH)码和turbo码以及其他。许多现有无线通信网络利用此类块码,诸如利用turbo码的3GPP LTE网络、以及IEEE 802.11n Wi-Fi网络。

[0006] 为了进一步改善通信性能(例如,在无线通信系统中),可使用诸如混合自动重传请求(HARQ)方案等的重传方案。在HARQ方案中,如果第一传输未被正确解码,则重传编码块。在一些情形中,可能需要若干次重传以实现通信性能的所期望水平。然而,给定与多次重传相关联的延迟,HARQ方案可能无法为具有非常严格的等待时间和/或可靠性要求的系统提供足够稳健的性能。相应地,需要能够提供高性能水平的纠错技术(例如,用于低等待时间应用和其他稳健应用)。

[0007] 概述

[0008] 以下给出本公开的一些方面的简要概述以提供对这些方面的基本理解。此概述不是本公开的所有构想到的特征的详尽综览,并且既非旨在标识出本公开的所有方面的关键性或决定性要素亦非试图界定本公开的任何或所有方面的范围。其唯一目的是要以简化形式给出本公开的一些方面的各种概念以作为稍后给出的更详细描述之序。

[0009] 在一方面,本公开提供了一种被配置用于通信的装置,该装置包括存储器以及耦合到该存储器的处理器。该处理器和存储器被配置为:对第一数据块进行编码以生成包括多个比特的经编码数据;基于与多个比特相关联的比特位置的比特差错概率来生成穿孔模式;根据穿孔模式对多个比特的一部分进行穿孔以生成第二数据块;传送包括第二数据块的第一信息;确定需要另一传输;以及传送包括多个比特的该部分的第二信息,其中作为该确定的结果传送第二信息。

[0010] 本公开的另一方面提供了一种用于通信的方法,包括:对第一数据块进行编码以生成包括多个比特的经编码数据;基于与多个比特相关联的比特位置的比特差错概率来生成穿孔模式;根据穿孔模式对多个比特的一部分进行穿孔以生成第二数据块;传送包括第二数据块的第一信息;确定需要另一传输;以及传送包括多个比特的该部分的第二信息,其中作为该确定的结果传送第二信息。

[0011] 本公开的另一方面提供了一种被配置用于通信的装备。该装备包括：用于对第一数据块进行编码以生成包括多个比特的经编码数据的装置；用于基于与多个比特相关联的比特位置的比特差错概率来生成穿孔模式的装置；用于根据穿孔模式对多个比特的一部分进行穿孔以生成第二数据块的装置；用于传送包括第二数据块的第一信息的装置；用于确定需要另一传输的装置，其中用于传送的装置被配置为传送包括多个比特的该部分的第二信息，并且其中作为该确定的结果传送第二信息。

[0012] 本公开的另一方面提供了一种存储计算机可执行代码的非瞬态计算机可读介质，包括用于以下操作的代码：对第一数据块进行编码以生成包括多个比特的经编码数据；基于与多个比特相关联的比特位置的比特差错概率来生成穿孔模式；根据穿孔模式对多个比特的一部分进行穿孔以生成第二数据块；传送包括第二数据块的第一信息；确定需要另一传输；以及传送包括多个比特的该部分的第二信息，其中作为该确定的结果传送第二信息。

[0013] 本公开的这些和其他方面将在阅览以下详细描述后得到更全面的理解。在结合附图研读了下文对本公开的具体实现的描述之后，本公开的其他方面、特征和实现对于本领域普通技术人员将是明显的。尽管本公开的特征在以下可能是针对某些实现和附图来讨论的，但本公开的所有实现可包括本文所讨论的有利特征中的一个或多个。换言之，尽管可能讨论了一个或多个实现具有某些有利特征，但也可以根据本文讨论的本公开的各种实现使用此类特征中的一个或多个特征。以类似方式，尽管一些实现在下文可能是作为设备、系统或方法实现进行讨论的，但是应该理解，此类实现可以在各种设备、系统、和方法中实现。

[0014] 附图简述

[0015] 给出附图以帮助对本公开的各方面进行描述，且提供附图仅用于解说各方面而非对其进行限定。

[0016] 图1是其中可使用本公开的各方面的示例通信系统的框图。

[0017] 图2是其中可使用本公开的各方面的示例通信设备的框图。

[0018] 图3是通信信道的示例表示的示意图。

[0019] 图4是用于极化码的极化的示例的示意图。

[0020] 图5是基于极化码的编码器的示例结构的示意图。

[0021] 图6是用于极化码的示例HARQ技术的示意图。

[0022] 图7是根据本公开的一些方面的示例穿孔和重传技术的示意图。

[0023] 图8是解说根据本公开的一些方面的HARQ过程的示例的流程图。

[0024] 图9是解说根据本公开的一些方面的HARQ过程的另一示例的流程图。

[0025] 图10是解说根据本公开的一些方面的用于生成母码的过程的示例的流程图。

[0026] 图11是解说根据本公开的一些方面的用于进行第一传输的过程的示例的流程图。

[0027] 图12是解说根据本公开的一些方面的重传过程的示例的流程图。

[0028] 图13是根据本公开的一些方面的确定母码中的信息比特的位置的示例的示意图。

[0029] 图14是解说根据本公开的一些方面的用于确定母码中的信息比特的位置的过程的示例的流程图。

[0030] 图15是解说根据本公开的一些方面的用于生成穿孔模式的迭代过程的示例的流程图。

[0031] 图16是解说根据本公开的一些方面的用于确定穿孔模式的迭代过程的示例的流

程图。

[0032] 图17是根据本公开的一些方面的穿孔模式的示例的示图。

[0033] 图18是解说根据本公开的一些方面的用于确定初步穿孔模式的生成的SNR的过程的示例的流程图。

[0034] 图19是根据本公开的一些方面的示例编码器和解码器设备的框图。

[0035] 图20是解说根据本公开的一些方面的提供编码的装置(例如,电子设备)的示例硬件实现的框图。

[0036] 图21是解说根据本公开的一些方面的通信过程的示例的流程图。

[0037] 图22是解说根据本公开的一些方面的生成穿孔模式的各方面的示例的流程图。

[0038] 图23是解说根据本公开的一些方面的用于以基于用于另一传输的目标块差错率的速率对数据进行编码的过程的示例的流程图。

[0039] 图24是解说根据本公开的一些方面的用于基于信道状况来选择编码率的过程的示例的流程图。

[0040] 图25是解说根据本公开的一些方面的用于以基于目标块差错率的速率传送数据的过程的示例的流程图。

[0041] 图26是解说根据本公开的一些方面的用于确定要被包括在重传中的经编码比特的数量的过程的示例的流程图。

[0042] 图27是解说根据本公开的一些方面的用于确定是否在重传中包括经编码比特的过程的示例的流程图。

[0043] 详细描述

[0044] 本公开的各个方面涉及经编码信息的重传。例如,本文的教导可用于提供用于信息通信(例如,用于无线通信)的混合自动重传请求(HARQ)功能性。在一些方面,设备对经编码数据进行穿孔以提供第一经穿孔的经编码数据集(例如,母码)。随后,该设备对第一经穿孔的经编码数据集进行穿孔以提供用于第一传输的第二经穿孔的经编码数据集。在一些方面,选择用于编码用于第一传输的数据的编码率以满足针对第二传输的差错率(例如,块差错率)。如果设备的第一传输失败(例如,从接收方接收到NAK),则设备调用涉及传送先前被穿孔的经编码比特的第二传输。第二传输还可包括来自第一经穿孔的经编码数据集的经编码数据中的至少一些。在一些方面,可根据基于用于经编码数据的比特位置的比特差错概率来生成的穿孔模式来执行穿孔。

[0045] 以下结合附图阐述的详细描述旨在作为各种配置的描述,而无意表示可实践本文所描述的概念的仅有配置。本详细描述包括具体细节以提供对各种概念的透彻理解。然而,对于本领域技术人员将显而易见的是,没有这些具体细节也可以实践这些概念。此外,可以设计出替代配置而不会脱离本公开的范围。另外,众所周知的要素将不被详细描述或将被省去以免混淆本公开的相关细节。

[0046] 本公开通篇给出的各种概念可跨种类繁多的电信系统、网络架构、和通信标准来实现。例如,第三代伙伴项目(3GPP)是为涉及演进型分组系统(EPS)的网络(常常被称为长期演进(LTE)网络)定义若干无线通信标准的标准体。LTE网络的演进版本(诸如第五代(5G)网络)可以提供许多不同类型的服务或应用,包括但不限于网页浏览、视频流送、VoIP、任务关键型应用、多跳网络、具有实时反馈的远程操作(例如,远程手术)等。由此,本文中的教导

可以根据各种网络技术来实现,包括但不限于:5G技术、第四代(4G)技术、第三代(3G)技术、以及其他网络架构。另外,本文中描述的技术可用于下行链路、上行链路、对等链路、或某个其他类型的链路。

[0047] 所采用的实际的电信标准、网络架构和/或通信标准将取决于具体应用以及加诸于该系统的整体设计约束。出于说明目的,以下可描述5G系统和/或LTE系统的上下文中的各个方面。然而应领会,本文中的教导也可以在其它系统中使用。因此,在5G和/或LTE术语的上下文中对功能的引用应该被理解为同样适用于其他类型的技术、网络、组件、信令等等。

[0048] 示例通信系统

[0049] 图1解说了无线通信系统100的示例,其中用户装备(UE)能经由无线通信信令来与其他设备通信。例如,第一UE 102和第二UE 104可使用由传送接收点(TRP) 106和/或其他网络组件(例如,核心网108、因特网服务提供商(ISP) 110、对等设备)管理的无线通信资源来与TRP 106通信。在一些实现中,系统100的一个或多个组件可直接经由设备到设备(D2D)链路112或某个其他相似类型的直接链路来彼此通信。

[0050] 系统100的两个或更多个组件之间的信息通信可涉及对信息进行编码。例如,TRP 106可对TRP 106发送给UE 102或UE 104的数据或控制信息进行编码。作为另一示例,UE 102可对UE 102发送给TRP 106或UE 104的数据或控制信息进行编码。编码可涉及块编码(诸如,极化编码)。根据本文中的教导,UE 102、UE 104、TRP 106中的一者或多者、或者系统100的某个其他组件可包括用于进行穿孔和用先前被穿孔的信息114进行重传的编码器。

[0051] 无线通信系统100的组件和链路可在不同实现中采取不同形式。UE的示例可包括但不限于蜂窝设备、物联网(IoT)设备、蜂窝IoT(CIoT)设备、LTE无线蜂窝设备、机器类型通信(MTC)蜂窝设备、智能警报、远程传感器、智能电话、移动电话、智能仪表、个人数字助理(PDA)、个人计算机、网状节点、以及平板计算机。

[0052] 在一些方面,TRP可以指包含用于特定物理蜂窝小区的无线电头端功能的物理实体。在一些方面,TRP可包括具有基于正交频分复用(OFDM)的空中接口的5G新无线电(NR)功能性。NR可支持例如但不限于增强型移动宽带(eMBB)、关键任务服务、以及IoT设备的大规模部署。在一个或多个方面,TRP的功能性可以类似于(或包括或被纳入到)以下各项的功能性:CIoT基站(C-BS)、B节点、演进型B节点(eNodeB)、无线电接入网(RAN)接入节点、无线网络控制器(RNC)、基站(BS)、无线电基站(RBS)、基站控制器(BSC)、基收发机站(BTS)、收发机功能(TF)、无线电收发机、无线电路由器、基本服务集(BSS)、扩展服务集(ESS)、宏蜂窝小区、宏节点、家用演进型B节点(HeNB)、毫微微蜂窝小区、毫微微节点、微微节点、或其他某个合适的实体。在不同情景(例如,NR、LTE等)中,TRP可被称为g B节点(gNB)、eNB、基站、或者使用其他术语来引用。

[0053] 在无线通信系统100中可支持各种类型的网络到设备链路和D2D链路。例如,D2D链路可包括但不限于:机器到机器(M2M)链路、MTC链路、交通工具到交通工具(V2V)链路、以及交通工具到万物(V2X)链路。网络到设备链路可包括但不限于:上行链路(或反向链路)、下行链路(或前向链路)、以及交通工具到网络(V2N)链路。

[0054] 示例通信组件

[0055] 图2是包括可使用本文的教导的第一无线通信设备202和第二无线通信设备204的

无线通信系统200的示意解说。在一些实现中,第一无线通信设备202或第二无线通信设备204中可对应于图1的UE 102、UE 104或TRP 106。

[0056] 在所解说的示例中,第一无线通信设备202在通信信道206 (例如,无线信道) 上向第二无线通信设备204传送消息。此类方案中应该得到解决以提供消息的可靠通信的一个问题是要计及影响通信信道206的噪声208。

[0057] 块码或纠错码被频繁地用于在有噪信道上提供消息的可靠传输。在典型块码中,来自第一(传送方)无线通信设备202处的信息源210的信息消息或序列被划分成块,每个块具有K比特的长度。编码器212数学地将冗余添加至信息消息,结果得到具有长度N的码字,其中 $N > K$ 。此处,编码率R是消息长度与块长度之间的比率(即, $R = K/N$)。在经编码信息消息中该冗余的利用是在第二(接收方)无线通信设备204处可靠地接收所传送的消息的关键,由此冗余使得能够纠正由于在所传送的消息上施加的噪声208而可能发生的比特差错。即,第二(接收方)无线通信设备204处的解码器214可以利用冗余来可靠地恢复提供给信息源210的信息消息,即使比特差错可能部分地因将噪声208添加至信道206而发生。

[0058] 此类纠错块码的许多示例对于本领域普通技术人员而言是已知的,包括汉明码、博斯-乔赫里-黑姆(BCH)码、以及turbo码等等。一些现有的无线通信网络利用此块码。例如,3GPP LTE网络可以使用turbo码。然而,对于将来网络,一种被称为极化码的新类型的块码呈现出了对于具有相对于其他码而言改善的性能的可靠且高效的信息传输的潜在机会。

[0059] 极化码是线性块纠错码,其中使用定义极化码的递归算法生成信道极化。极化码是达成对称二进制输入离散无记忆信道的信道容量的第一显式码。即,极化码达成了在存在噪声的情况下可在具有给定带宽的离散无记忆信道上传送的无差错信息量的信道容量(香农极限)或理论上限。该容量能用简单的连续消除(SC)解码器来实现。

[0060] 在一些方面,本公开涉及混合自动重传请求(HARQ)与极化码的联用。例如,编码器212可生成用于第一传输的经编码数据218。编码器212包括用于基于比特差错概率220来确定穿孔模式的模块和用于使用所确定的穿孔模式对经编码数据222进行穿孔的模块。如本文所使用的,术语穿孔可以指例如通过省略(例如,消除)原始块的一些比特来减小块的大小。

[0061] 第一无线通信设备202向第二无线通信设备204发送包括经穿孔的经编码数据的第一传输。此外,在需要重传的情形中,编码器212存储用于第二传输的经编码信息(例如,在第一传输期间未被发送的经编码数据的被穿孔部分)。

[0062] 在第二无线通信设备204处,解码器214包括用于对第一传输进行解码的模块224 (例如,根据本文的教导实现的SC解码器)。如果解码器214不能对收到的第一传输的经穿孔的经编码数据进行正确地解码,则第二无线通信设备204可向第一无线通信设备202发送NAK反馈(未示出)。

[0063] 响应于NAK反馈,第一无线通信设备202可向第二无线通信设备204发送包括未在第一传输中发送的经编码数据(例如,被穿孔的经编码数据)的第二传输(可被称为重传)。在一些情形中,第二传输还可以包括重复信息。该重复信息可以包括,例如,在第一传输中发送的经编码数据(例如,经编码数据的至少一部分)的重复。

[0064] 因此,第二无线通信设备204可以从第二传输获得被穿孔的比特(以及可任选地,经编码数据)226。根据本文的教导,用于对第一传输进行解码的模块224可使用经由第二传

输接收到的经编码比特对(第一传输的)收到数据进行解码。如上所述,该信息包括在第一传输中未发送(例如,被穿孔)的数据信息。此外,在一些情形中,该信息可包括来自第一传输的经编码数据的至少一部分的重复。因此,第一传输的解码224可执行第一传输的经编码数据与第二传输的经编码数据的软组合。

[0065] 如以下更详细讨论的,在一些方面,所公开的HARQ方案对于超可靠性低等待时间通信(URLLC)可能是有效的。URLLC应用可用在例如5G系统或某种其他类型的通信系统中。URLLC可用于支持诸如智能电网、工业自动化、增强现实和其他高性能应用等应用。在一些方面,URLLC应用可具有非常严格的性能要求。例如,可以指定 $1E-5$ 或甚至更低数量级的块差错率(BLER)。此外,可以指定1毫秒(ms)或更低数量级的等待时间。

[0066] 极化码

[0067] 以下简要介绍极化码。参考图3的顶部,二进制输入离散无记忆信道302可以表示为 $W: X \rightarrow Y$,其中 X 是输入而 Y 是信道 W 的输出。该信道的容量 C 是: $C = I(X; Y)$,其中 I 代表互信息功能。

[0068] 参考图3的底部,用于多个输入的有效信道 W_{VEC} 308可以表示如下。对于二进制输入的示例, $0 \leq C \leq 1$,变换可包括以下操作。以信道 W 302的 N 个副本开始;将一对一映射 $G_{N \times N}$ 310从 U 输入(U_0, U_1, \dots, U_N)应用至 X 输出(X_0, X_1, \dots, X_N),如表1的式1中所阐述。因此创建了有效信道 W_{VEC} 308,其中 $X^N = U^N \cdot G_{N \times N}$ 。对于 $N=2$ 的相对简单的情形, $G_{N \times N}$ 可以表示为表1的式2中所阐述的。

[0069]	$X^N = U^N \cdot G_{N \times N},$ 其中 $G_{N \times N} = \{0, 1\}^N \rightarrow \{0, 1\}^N$ 。	式 1
	$G_{2 \times 2} = \begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix}$	式 2
	$U_0 = X_0 \oplus X_1 = Y_{01} \oplus Y_1$ (对应于奇偶校验) $U_1 = X_1 = X_0 \oplus U_0$ (对应于重复)	式 3
	$\epsilon^- = 1 - (1 - \epsilon)^2 = 2\epsilon - \epsilon^2$	式 4
	$\epsilon^+ = \epsilon^2$	式 5

[0070] 表1

[0071] 假设 W 是具有擦除概率‘ ϵ ’的二进制擦除信道(BEC),则表1的式3中所阐述的关系为真(参考图4的示意图400)。在图4中, U_0 是输入,而 Y_0 是信道 W_0 的输出。类似地, U_1 是输入,而 Y_1 是信道 W_1 的输出。

[0072] 对于信道 $W_0: U_0 \rightarrow Y^N$,擦除概率(ϵ^-)在表1的式4中阐述。对于信道 $W_1: U_1 \rightarrow (Y^N, U_0)$,擦除概率(ϵ^+)在表1的式5中阐述。鉴于以上内容, W_1 是比 W_0 更好的信道。相应地, U_1 将具有比 U_0 更高的可靠性。以上操作可被递归地执行,跨 N 产生更多的极化。

[0073] 极化码编码器结构

[0074] 用于极化码的编码器结构500的示例在图5中描绘。如上所讨论的,不同极化码子信道的质量可能完全不同。在一些实现中,子信道对应于传送方中的编码器的输入与接收

方中的连续消除 (SC) 解码器的输出之间的比特信道。

[0075] 在图5的示例中,基于如前一节中所讨论的与每个子信道相关联的对应差错概率,将极化码子信道分配到子集中,从最佳子信道到最差子信道。在该示例中,信息比特502被置于最佳子信道上,而冻结比特504(具有零值)被置于最差子信道上。比特反转置换506用于期望序列提供解码器的输出比特。在乘以Hadamard矩阵508之后执行编码。极化码的生成矩阵包括Hadamard矩阵的行。对应于SC解码器的低差错概率的行被选择用于信息比特,而其余行被用于冻结比特。

[0076] 因此可以看出,极化码是块码(N,K)的一种类型,其中N是码块大小(码字长度)而K是信息比特的数目。对于极化码,因为极化矩阵的原始构造是基于 $\begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix}$ 的Kronecker积,所以码字长度N是2的幂(例如,256、512、1024等)。

[0077] HARQ示例

[0078] HARQ增量冗余(HARQ-IR)方案被广泛用于无线通信系统中以改善传输效率。在HARQ-IR方案中,如果第一传输未被正确解码,则将重传经编码块。典型应用中的最大传输次数为四次。然而,一些应用可使用不同的重传限制。

[0079] 用于极化码的HARQ-IR方案600的示例在图6中描绘。出于简化起见,仅示出了第一传输和第二传输(重传)。在第一传输的 μ 域602中,信息比特被分配到表示为A和B的两个子块中。F块用于具有零值的冻结比特。在比特反转置换和编码之后,获得X域中的经编码块。如果在接收方处对该块的第一传输(1TX)604进行正确地解码,则传输结束。

[0080] 然而,如果第一传输(1TX)604未被正确地解码,则传送方将在 μ 域606中生成具有B信息比特的新码字。在比特反转置换和编码之后,发射方调用第二传输(2TX)608以在X2域中发送对应的经编码块。如果接收方没有对用于第二传输(2TX)608的B信息进行正确地解码,则可调用第三传输,以此类推。

[0081] 如果第二传输(2TX)608中的B信息由接收方被正确地解码,则第一传输中的B信息将被设置为冻结比特,而第一传输中的A信息将被相应地解码。在该情形中,这相当于获得针对第一传输中A信息的低速率。

[0082] 从性能的角度来看,图6的算法可因此等同于按照编码增益的现有的(例如,非极化编码)HARQ-IR方案。在图6中,两次传输之后的等效编码率是具有第一传输的块大小的第一传输的一半。如此,该性能可能比使用具有第一传输的块大小的两倍的半速率编码的性能更差。而且,图6的算法涉及两个单独的编码过程:一个用于第一传输而另一个用于第二传输。

[0083] 在图6的算法中,通过将第二传输的信息比特设置为冻结比特,将两次传输之后的等效编码率减小到第一传输的一半。这意味着不能如用于turbo码和低密度奇偶校验(LDPC)码的常规HARQ-IR方案那样获得编码增益。此外,因为多次传输没有分集增益,所以在衰落信道下性能可能变更差。

[0084] 鉴于以上内容,现有算法可能难以应用于URLLC中。在URLLC系统中,最大传输次数可能相对较低以满足低等待时间要求。例如,最大传输次数可被限制为两次(或某个其他数目),其中要求仍然满足该少量传输所期望的块差错率(BLER)。现有方案可能无法在最大允许的传输次数内满足所期望的BLER。因此,考虑到URLLC应用中的超可靠性和低等待时间要

求,现有的HARQ方案对于URLLC可能不够高效。

[0085] 用于极化码的低等待时间和超可靠性HARQ方案

[0086] 在一些方面,本公开涉及用于极化码的高效增量冗余HARQ。根据本文以下教导,用于极化码的HARQ的设计目标的示例可提供低等待时间和超可靠性(例如,足以用于URLLC应用)。首先,可以保证最终传输的目标BLER。例如,所公开的技术可在衰落信道下为第二传输提供具有稳健性能的所保证BLER。其次,可选择适合第一传输的编码率以提高效率。第三,可以为最终传输分配更多资源以提供超低残留BLER。例如,为了获得更好的性能,第一传输的目标BLER可与第二传输的目标BLER不同。此外,如果信道比预期差,则可传送更多经编码比特。

[0087] 示例HARQ操作

[0088] 图7描绘了可用于满足以上设计目标的极化码的示例HARQ操作700。HARQ操作700的输入包括输入比特702,该输入比特包括用于数据的长度为K比特的块D和用于冻结比特(每个具有值0)的长度为N-K的块F。图7中的块D通常对应于图6的块A和B。

[0089] 将结合图8的过程800来描述HARQ操作700。过程800可以在处理电路(例如,图20的处理电路2010)内进行,该处理电路可位于UE、TRP、gNB、接入终端、基站或一些其它合适的装置(例如,提供编码的装置)中。当然,在本公开的范围内的各个方面,过程800可以由能够支持通信相关操作的任何合适的装置来实现。

[0090] 在框802处,装置(例如,包括编码器的设备)对输入比特进行编码以生成极化码字。在框804处,该装置通过使用第一穿孔模式对极化码字进行穿孔来生成所谓的母码。被穿孔比特的数目是基于所选的编码率的。

[0091] 这些操作由图7的编码和穿孔704表示。在该示例中,所期望的母码706是极化码(M,K)。对原始码(N,K)(即具有长度N并包括K个信息比特的输入比特702)进行编码,并且使用以下描述的算法确定信息比特的位置。通过根据穿孔模式 P_{N-M} (以下所讨论的)对N-M个经编码比特708进行穿孔来获得母码706(极化码(M,K))。

[0092] 在图8的框806处,该装置使用第二穿孔模式(基于穿孔模式 P_{N-M} 和 P_{M-L} ,以下所讨论的)对母码进行穿孔,以提供用于第一传输的数据块。如图7所示,对母码706的经编码比特X(M)的M-L个比特710(被指定为X”(M-L))进行穿孔,留下经编码比特712(被指定为X'(L))以供第一传输(1TX)714。即,比特710(1)、710(2)至710(M-L)将被穿孔(连同先前被穿孔的比特708一起),留下经编码比特712(1)、712(2)至712(L)以供第一传输714。

[0093] 在图8的框808处,该装置进行第一传输。因此,如果是图7,则在第一传输714期间传送比特712(1)至712(L)。

[0094] 如文本所讨论的,在一些情形中,可能需要重传。例如,该装置可接收对接收方装置不能对第一传输进行成功地解码的指示(例如,NAK)。取决于应用要求,可允许一个或多个重传。

[0095] 在框810处,如果需要重传,则装置在框806处发送从母码进行穿孔的比特。此外,在一些情形中,也可发送来自母码的经编码比特中的至少一些(即,在框808处的第一传输期间发送的比特)。因此,在图7中,第二传输(2TX)716包括M-L个经编码比特710A(对应于X”(M-L)比特710)。此外,在一些情形中,可在传输716期间重传来自母码712A的经编码比特中的至少一些(即,在第一传输714期间发送的编码比特中的至少一者)也可被发送。

[0096] 示例编码操作

[0097] 如上所述,根据本文的教导的HARQ过程可被设计为满足关于第一传输和第二传输(或最终传输)的某些BLER目标。图9解说了此过程900的示例。过程900可以在处理电路(例如,图20的处理电路2010)内进行,该处理电路可位于UE、TRP、gNB、接入终端、基站或一些其它合适的装置(例如,提供编码的装置)中。当然,在本公开的范围内的各个方面,过程900可以由能够支持通信相关操作的任何合适的装置来实现。

[0098] 在框902处,装置(例如,包括编码器的设备)确定用于母码的信息比特的数目(例如,母码的大小)。在一些方面,该数目可基于传输块大小。

[0099] 在框904处,该装置选择用于编码母码的编码率。在一些方面,可基于用于最终传输的目标差错率(例如,用于第二传输的目标BLER)来选择该编码率。如本文所讨论的,目标差错率可基于信道的状况(例如,目标长期SNR)。

[0100] 在框906处,该装置生成母码。例如,该装置可根据在框902处所选择的编码率对输入数据进行编码。如本文所讨论的,该编码可以是极化编码。

[0101] 在框908处,该装置选择用于第一传输的编码率。在一些方面,可基于用于第一传输的目标差错率(例如,目标BLER)来选择该编码率。例如,可根据该编码率对母码进行编码(使用穿孔)以生成要传送的数据块。

[0102] 在框910处,该装置进行第一传输。例如,该装置可经由有线或无线通信介质将经编码的数据块发送至接收方装置。

[0103] 如文本所讨论的,在一些情形中,可能发送重传。例如,该装置可接收对接收方装置不能对第一传输进行成功地解码的指示(例如,NAK)。取决于应用要求,可允许一个或多个重传。

[0104] 在框912处,如果需要,该装置为最终传输分配资源以满足用于最终传输的目标差错率(例如,目标BLER)。

[0105] 在框914处,该装置使用在框912处分配的资源来进行最终传输。

[0106] 生成母码

[0107] 图10解说了用于生成母码的过程1000的示例。过程1000可以在处理电路(例如,图20的处理电路2010)内进行,该处理电路可位于UE、TRP、gNB、接入终端、基站或一些其它合适的装置(例如,提供编码的装置)中。当然,在本公开的范围内的各个方面,过程1000可以由能够支持通信相关操作的任何合适的装置来实现。

[0108] 在框1002处,装置(例如,包括编码器的设备)获得包括K个信息比特和N-K个冻结比特的原始码。

[0109] 在框1004处,该装置确定要用于生成具有大小M的母码的穿孔模式。该穿孔模式的生成在以下结合图13来更详细地讨论。

[0110] 如上所述,母码的信息比特的数目可以基于传输块大小。因此,母码的大小可取决于由上层协议层指定的协议数据单元(PDU)的大小。在一些方面,上层可基于正在传送的数据的类型、系统要求或其他因素来设置传输块大小。

[0111] 通常,URLLC中的传输块大小可能相对较小。因此,在该情形中,可将传输块编码为一个码块以避免高等待时间。

[0112] 鉴于以上内容,在一些方面,图7中的D的大小可取决于传输块大小。在一个非排他

性示例中,用于图7的第一传输714的块大小与图6的块大小相同(例如,D也是相同的)。因此,用于图7的母码706的块大小大于图6的块大小,从而实现更好的性能。

[0113] 在框1006处,结合框1008的编码(以下),该装置确定用于母码中的信息比特的位置。在一些方面,该操作可对应于可在接收方处执行的解码操作。这些比特位置的确定在以下结合图13和14来更详细地讨论。

[0114] 在框1008处,该装置对信息比特和冻结比特进行编码以生成具有大小(例如,长度)N的码字。可选择用于生成母码的调制阶数和编码率以根据长期信噪比(SNR)来实现用于第二传输的目标BLER。例如,可通过对在一段时间内经由信道接收到的数据的SNR求平均来获得长期SNR。

[0115] 在框1010处,该装置通过根据穿孔模式 P_{N-M} 对来自原始极化码(N,K)的N-M个经编码比特进行穿孔来完成母码的生成。

[0116] 生成用于第一传输的码

[0117] 图11解说了用于从母码生成用于第一传输的码的过程1100的示例。过程1100可以在处理电路(例如,图20的处理电路2010)内进行,该处理电路可位于UE、TRP、gNB、接入终端、基站或一些其它合适的装置(例如,提供编码的装置)中。当然,在本公开的范围内的各个方面,过程1100可以由能够支持通信相关操作的任何合适的装置来实现。

[0118] 在框1102处,装置(例如,包括编码器的设备)执行迭代过程以确定用于对母码进行穿孔的穿孔模式 P_{M-L} 。如以下结合图15-17更详细地讨论的,迭代过程涉及针对 $i=0$ 到 $i=M-L$ 确定 P_{N-M+i} 。在一些方面,穿孔比特的数目可基于用于第一传输的目标BLER。

[0119] 在框1104处,该装置使用在框1102处确定的穿孔模式对母码进行穿孔。该穿孔提供用于第一传输的块 $X'(L)$ (例如,图7的经编码比特712)。

[0120] 在框1106处,该装置传送该块 $X'(L)$ 。

[0121] 生成用于第二传输的码

[0122] 如果第一传输中的码未被正确地解码,则接收方可将NAK信号反馈给传送方。作为响应,传送方将为第二(或最后)传输生成经编码比特。可基于信道质量(例如,基于CQI反馈)来确定用于第二传输的编码率。如果该编码率不小于用于第一传输的编码率,则第二传输将包括第一传输的M-L个被穿孔比特 X' 。发送所有穿孔比特有助于确保满足第二传输的所期望性能。如果所确定的用于第二传输的编码率小于第一传输的编码率,则将传送母码的附加经编码比特以满足用于第二传输的目标BLER。如果需要附加经编码比特,则可根据第二传输的最佳性能来选择比特。

[0123] 从以上内容应理解,由于在生成母码时较大的块大小的使用,第二传输的BLER可能低于现有算法的BLER。此外,所公开的算法可按照保证第二传输的目标BLER提供良好的吞吐量。此外,与图6的示例相比,第二传输不涉及单独的极化编码操作。

[0124] 图12解说了用于从母码生成用于第一传输的码的过程1200的示例。过程1200可以在处理电路(例如,图20的处理电路2010)内进行,该处理电路可位于UE、TRP、gNB、接入终端、基站或一些其它合适的装置(例如,提供编码的装置)中。当然,在本公开的范围内的各个方面,过程1200可以由能够支持通信相关操作的任何合适的装置来实现。

[0125] 可任选框1202和1204涉及确定所支持的最大重传次数。在给定场景中使用的重传次数可基于操作要求。在一些方面,最大传输次数可能受到帧结构的限制。例如,在时分双

工 (TDD) 系统中,在要求转向 (例如,到下行链路) 之前,为在一个方向 (例如,上行链路) 上的传输分配固定量的时间。因此,在一些情形中,可能需要在转向发生之前完成所有重传。因此,在一些情形中,重传时间预算可以取决于帧结构。替换地或附加地,重传时间预算可基于某个其他因素或某些其他因素。

[0126] 在可任选框1202处,装置 (例如,包括编码器的设备) 可确定时间预算。例如,该装置可基于要用于HARQ过程的帧结构来计算时间预算。

[0127] 在可任选框1204处,该装置可基于时间预算来选择与第一信息的传输相关联的重传数量。例如,该装置可通过将时间预算除以重传的历时 (例如,重传将花费的最大时间量) 来确定最大重传次数。

[0128] 框1206-1210涉及确定是否随第二 (或最后) 传输发送附加经编码比特。在该情形中,该确定基于用于第一和第二传输的编码率。

[0129] 在框1206处,该装置将用于第一信息的传输的第一编码率与用于第二信息的传输的第二编码率进行比较。

[0130] 在框1208处,该装置基于该比较来确定是否随被穿孔比特传送来自母码的经编码比特。例如,如果第二编码率小于第一编码率,则装置可传送重复信息。

[0131] 在框1210处,如果框1208的确定是要传送经编码比特,则该装置基于用于第二信息的传输的编码率来确定要发送的经编码比特的数量。例如,如果编码率允许附加比特,则可发送附加经编码比特。

[0132] 在框1212处,该装置传送为第一传输被穿孔的比特。此外,该装置可取决于框1208的确定来传送来自母码的经编码比特。

[0133] 穿孔模式生成

[0134] 如上所讨论的,通过根据穿孔模式对来自母码的编码比特中的一些进行穿孔来获得用于每个传输的经编码比特。在一些方面,可指定穿孔模式以获得更好的性能。

[0135] 用于极化码的原始经编码块大小是2的幂。如果原始块大小不是2的幂,则可通过对原始经编码块进行穿孔来获得母码。如上所讨论的,使用另一穿孔操作以通过对来自母码的一些比特进行穿孔来产生用于每个传输的经编码比特。现在将讨论用于为这两种穿孔操作生成统一穿孔模式的技术。

[0136] 以下给出示例,其中所期望的母极化码是 (M, K) , 其中 M 和 L 用于块大小而 K 用于信息比特数目。用于第一传输的经编码比特长度为 L 。 N 是大于 M 的2的最小整数次幂,其。母极化码 (M, K) 可通过对来自原始极化码 (N, K) 中 $N-M$ 个经编码比特进行穿孔来获得,并且用于第一传输的经编码比特可通过进一步对来自母码的另一 $M-L$ 个经编码比特进行穿孔来获得。最终的穿孔模式可由以下步骤1、2和3获得。

[0137] 步骤1-生成用于母码的穿孔模式

[0138] 穿孔模式可表示为 $P_{N-M} = (1, 1, \dots, 1, 0, \dots, 0)_N$, 包括 M 个连续的1, 随后 $N-M$ 个连续0。穿孔模式中的0值意味着对应位置中的经编码比特将被穿孔。

[0139] 步骤2-确定母码中信息比特的位置

[0140] 可使用步骤1中所定义的穿孔模式来确定母码中的信息比特的位置。最初,选择用于高斯逼近 (GA)、密度演进 (DE) 算法、或某个其他类似算法的合适信噪比 (SNR)。随着编码率的增加,构造SNR变得更大。在一实现中,所选构造SNR是具有噪声方差 δ^2 的 $S_{\text{初始}}$ dB。信息比

特的位置可按照图13所示的规程获得如在图14中进一步所描述的。

[0141] 信息比特的位置是由“D”表示的位置。在每个传输中,信息比特的位置可保持相同(即,不需要不改变)。这与图6的HARQ-IR方案形成对比。

[0142] 图14解说了用于确定在母码中的信息比特的位置的过程1400的示例。过程1400可以在处理电路(例如,图20的处理电路2010)内进行,该处理电路可位于UE、TRP、gNB、接入终端、基站或一些其它合适的装置(例如,提供编码的装置)中。当然,在本公开的范围内的各个方面,过程1400可以由能够支持通信相关操作的任何合适的装置来实现。

[0143] 在框1402处,装置(例如,包括编码器的设备)确定适用于所指定的块大小和编码率的SNR。随后,SNR的对应噪声方差值 δ^2 与图13的穿孔模式向量1300一起使用。

[0144] 在框1404处,该装置将图13的N比特向量1302的每个项初始化为 $2/\delta^2$,如所示。

[0145] 在框1406处,该装置通过将最后N-M个项设置为零来应用穿孔模式 P_{N-M} (来自步骤1)。在图13中,对应穿孔操作1304因此导致穿孔1306之后的所解说向量。

[0146] 在框1408处,该装置使用高斯逼近(GA)或密度演进(DE)确定每个位置的比特差错概率(BEP)。在框1410处,该装置随后按升序对BEP进行排序。在图13中,对应BEP和排序操作1308因此导致具有所排序比特1310的所解说向量。

[0147] 在框1412处,该装置为信息比特分配最可靠的位置(在图13中用“D”表示),并为冻结比特分配最不可靠的位置(在图13中用“F”表示)。

[0148] 步骤3-获得最终穿孔模式 P_{N-L}

[0149] 通过运行步骤3a和3b中所述的两个操作M-L次(即,迭代穿孔模式选择过程)来获得最终穿孔模式 P_{N-L} 。

[0150] 步骤3a-确定穿孔模式 P_{N-M+i} $i=1, \dots, M-L$

[0151] 穿孔模式 P_{N-M+i} 用于穿孔N-M+i个比特。为了得到嵌套结构,通过在穿孔模式 P_{N-M+i} 中的1字段的位置上再加一个零来获得穿孔模式 P_{N-M+i} 。因为在穿孔模式 $P_{N-M+i-1}$ 中存在M-i+1个1,所以对于 P_{N-M+i} 存在M-i+1个可能的穿孔模式。使用前一小节中描述的规程,可通过GA、DE或一些其他合适的算法的使用获得针对所有可能的穿孔模式的BEP集合。可通过计算信息比特的位置中的BEP之和来获得对应的块差错率(BLER)。将选择具有最小BLER的穿孔模式作为穿孔模式M-i+1。

[0152] 步骤3b-更新用于GA的构造SNR

[0153] 因为构造SNR可随着穿孔比特数目的增加而变大,所以如果更多经编码比特被穿孔则构造SNR增加。因此,可在确定穿孔模式 P_{N-M+i} 之后更新构造SNR。该规程可类似于用于确定穿孔模式 P_{N-M+i} 的规程。首先,将穿孔模式固定为 P_{N-M+i} 。随后,将构造SNR设置为 $S_{\text{初始}} + \Delta$,并确定信息比特的BLER。步进 Δ 是固定值(例如,0.01dB的值或某个其他合适的值)。如果所计算的BLER低于目标BLER,则当前构造SNR将用于确定下一穿孔模式 $P_{N-M+i+1}$ 。否则,构造SNR增加一个步进 Δ ,并再次计算信息比特的BLER。一旦获得的BLER小于(或等于)目标BLER,循环就将终止。

[0154] 穿孔位置是嵌套的,因为当前穿孔模式包括先前穿孔模式中的经穿孔比特。因此,所公开的穿孔模式生成方案对于速率匹配是非常灵活的。

[0155] 示例迭代过程

[0156] 图15-18解说了对应于步骤3a和3b的若干迭代过程。具体而言,图15-17在一些方

面对应于步骤3a而图18在一些方面对应于步骤3b。

[0157] 图15解说了用于确定用于穿孔母码的穿孔模式的迭代过程1500的示例。过程1500可以在处理电路(例如,图20的处理电路2010)内进行,该处理电路可位于UE、TRP、gNB、接入终端、基站或一些其它合适的装置(例如,提供编码的装置)中。当然,在本公开的范围内的各个方面,过程1500可以由能够支持通信相关操作的任何合适的装置来实现。

[0158] 在框1502处,装置(例如,包括编码器的设备)可确定 $SNR_{\text{初始}}$ 并且设置 $i=1$ 。

[0159] 在框1504处,该装置确定针对为 i 的当前迭代的穿孔模式 P_{N-M+i} 。该操作在以下结合图16来更详细地描述。

[0160] 在框1506处,该装置更新SNR(例如,以获得新的噪声方差值)以供循环的下一迭代。如上所讨论的,SNR可随着穿孔比特数目的改变而改变。

[0161] 在框1508处,该装置确定循环的最后迭代是否已经完成。如果 $i \neq M-L$,则过程继续到框1510,其中递增 i 。随后过程流返回到框1504,以供循环的下一迭代。

[0162] 如果在框1508处 $i=M-L$,则过程流传递到框1512。这里,用于循环的最后迭代(对于 $i=M-L$)的穿孔模式被用作最终穿孔模式。例如,该穿孔模式可以在图11的框1104处被使用。

[0163] 图16解说了用于确定用于穿孔母码的穿孔模式的迭代过程1600的更详细示例。过程1600可以在处理电路(例如,图20的处理电路2010)内进行,该处理电路可位于UE、TRP、gNB、接入终端、基站或一些其它合适的装置(例如,提供编码的装置)中。当然,在本公开的范围内的各个方面,过程1600可以由能够支持通信相关操作的任何合适的装置来实现。

[0164] 过程1600涉及连续地产生一系列初步穿孔模式,其中每个连续的初步穿孔模式比紧接在先的初步穿孔模式多一个穿孔比特。例如,第一初步穿孔模式包括来自母码($N-M$)的穿孔比特数目加1。第二初步穿孔模式包括来自第一初步穿孔模式的穿孔比特数目加1等等,直到获得具有用于穿孔母码的指定数目的穿孔比特的最后初步穿孔模式($i=M-L$)。具体而言,最后初步穿孔模式将具有 $N-L$ 个穿孔比特(来自穿孔模式 P_{N-M} 的 $N-M$ 个穿孔比特加上通过 $M-L$ 个初步穿孔模式的连续生成而添加的 $M-L$ 个穿孔比特)。

[0165] 对于每个初步穿孔模式,确定为该初步穿孔模式(即,在循环的该迭代处)添加的穿孔比特的最佳位置。如上所讨论的,这是通过比较与(在经编码比特内)新添加的穿孔比特的不同潜在位置对应的BLER来确定的。对应于具有最低BLER的比特位置的模式被指定为最终的初步穿孔模式。

[0166] 重复迭代过程,直到生成最后初步穿孔模式。在循环的每个迭代中,添加另一穿孔比特并且标识该比特的最佳位置(并且因此标识对应的初步穿孔模式)。

[0167] 图17示出了初步穿孔模式集1700。从用于生成母码的穿孔模式 P_{N-M} 1702开始,连续生成初步穿孔模式。在循环的第一迭代1706之后生成的第一初步穿孔模式 P_{N-M+1} 1704相对于穿孔模式 P_{N-M} 1702多一个穿孔比特。在循环的第二迭代1710之后生成的第二初步穿孔模式 P_{N-M+2} 1708相对于第一初步穿孔模式 P_{N-M+1} 1704多一个穿孔比特。在循环的 $M-L$ 个迭代之后生成的最后初步穿孔模式 P_{N-M+1} 1712相对于穿孔模式 P_{N-M} 1702多 $M-L$ 个穿孔比特。

[0168] 穿孔模式 P_{N-M} 1702包括 M 个经编码比特1714(1)、1714(2)至1714(M)连同 $N-M$ 个穿孔比特。使用为穿孔模式 P_{N-M} 1702的生成而特定计算的噪声方差值 δ^2 来填充 M 个经编码比特1714(1)、1714(2)至1714(M)。

[0169] 第一初步穿孔模式 P_{N-M+1} 1704包括附加穿孔比特1716。如本文所讨论的,通过连续计算针对穿孔比特在比特1714 (1) 处的情形的BLER、针对穿孔比特在比特1714 (2) 处的情形的BLER等等直到针对穿孔比特在比特1714 (M) 处的情形的BLER来标识穿孔模式 P_{N-M} 1702的M个经编码比特1714 (1)、1714 (2) 至1714 (M) 之中针对该附加穿孔比特的最佳位置。从这些M个BLER中标识最低BLER,并且选择对应的比特位置作为第一初步穿孔模式 P_{N-M+1} 1704的穿孔比特1716。

[0170] 所标识的第一初步穿孔模式 P_{N-M+1} 1704具有M-1个经编码比特1718 (1)、1718 (2) 至1718 (M-1) 连同N-M+1个穿孔比特。使用为第一穿孔模式 P_{N-M+1} 1704的生成而特定计算的噪声方差值 δ^2 来填充M-1个经编码比特1716 (1)、1716 (2) 至1718 (M-1)。

[0171] 第二初步穿孔模式 P_{N-M+2} 1708包括另一穿孔比特1720。同样,通过连续计算针对穿孔比特在比特1718 (1) 处的情形的BLER、针对穿孔比特在比特1718 (2) 处的情形的BLER等等直到针对穿孔比特在比特1718 (M-1) 处的情形的BLER来标识穿孔模式 P_{N-M+1} 1704的M-1个经编码比特1718 (1)、1718 (2)、到1718 (M) 之中针对该附加穿孔比特的最佳位置。从这些M-1个BLER中标识最低BLER,并且选择对应的比特位置作为第二初步穿孔模式 P_{N-M+2} 1708的穿孔比特1720。

[0172] 所标识的第二初步穿孔模式 P_{N-M+2} 1708具有M-2个经编码比特1722 (1)、1722 (2) 至1722 (M-2) 连同N-M+2个穿孔比特。使用为第二穿孔模式 P_{N-M+2} 1708的生成而特定计算的噪声方差值 δ^2 来填充M-2个经编码比特1722 (1)、1722 (2) 至1722 (M-2)。

[0173] 对循环的每个迭代重复上述操作,直到产生最后初步穿孔模式 P_{N-L} 1712。最后初步穿孔模式 P_{N-L} 1712具有L个经编码比特1724 (1)、1724 (2) 至1724 (L) 连同N-L个穿孔比特。使用为穿孔模式 P_{N-L} 1712的生成而特定计算的噪声方差值 δ^2 来填充L个经编码比特1724 (1)、1724 (2) 至1724 (L)。

[0174] 现在参考图16的细节,框1602到1608表示为生成初步穿孔模式而执行的操作。因此,装置(例如,包括编码器的设备)重复地执行框1602到1608M-L次,以连续地生成第一初步穿孔模式、第二初步穿孔模式等等直到最后初步穿孔模式。

[0175] 在框1602处,该装置确定要用于标识穿孔模式 P_{N-M+1} 的噪声方差。例如,该装置可确定针对循环的当前迭代的经编码比特数(M-i)的SNR,如以下结合图18更详细地讨论的。

[0176] 在框1604处,对于初步穿孔模式 P_{N-M+1} 的当前迭代的M-i+1个经编码比特中的每个经编码比特(即,对于每个潜在的穿孔比特位置),该装置:将该比特设置为0;针对剩余M-i个比特中的每一个比特计算BEP;并且从针对这些剩余的M-i个比特的BEP计算BLER(例如,通过对BEP加和)。

[0177] 在框1606处,该装置从框1604处计算的M-i+1个BLER中标识最佳BLER。例如,该装置可标识BLER集合中具有最低值的BLER。

[0178] 在框1608处,该装置选择对应于最佳BLER的穿孔模式作为循环的该迭代的穿孔模式。在框1606处将不止一个BLER标识为具有最低值的情况下,则可采用打破平局规程来选择各潜在模式之一。例如,可以选择具有与最低可靠性相关联的穿孔比特位置的候选穿孔模式。

[0179] 在框1610处,该装置针对剩余i值重复框1602至1608直到i=M-L。因此,在该迭代规程结束时,生成的最后穿孔模式是穿孔模式 P_{N-L} 。

[0180] 在框1612处,该装置使用针对循环的最后迭代的穿孔模式(穿孔模式 P_{N-L})作为用于穿孔母码的最终穿孔模式。例如,图17的最后初步穿孔模式 P_{N-L} 1712可用于图15的框1512、图11的框1104或图8的框806中。

[0181] 图18解说了用于确定用于生成给定初步穿孔模式的噪声方差的迭代过程1800的示例。过程1800可以在处理电路(例如,图20的处理电路2010)内进行,该处理电路可位于UE、TRP、gNB、接入终端、基站或一些其它合适的装置(例如,提供编码的装置)中。当然,在本公开的范围内的各个方面,过程1800可以由能够支持通信相关操作的任何合适的装置来实现。

[0182] 在框1802处,装置(例如,包括编码器的设备)最初将要在迭代过程1800中使用的SNR设置为等于 $SNR_{\text{初始}}$ 。在一些实现中, $SNR_{\text{初始}}$ 被计算为一段时间内的平均SNR。

[0183] 在框1804处,该装置基于SNR的当前值来计算BLER。因此,对于循环的第一迭代,用于BLER计算的SNR等于 $SNR_{\text{初始}}$ 。

[0184] 在框1808,该装置确定在框1804处计算的BLER是否小于目标BLER。如果BLER小于目标BLER,则过程继续到框1808,其中SNR递增步进 Δ 。随后处理流返回到框1804,以供循环的下一迭代。因此,对于循环的第二迭代(如果适用),用于BLER计算的SNR等于 $SNR_{\text{初始}} + \Delta$ 。对于循环的第三迭代(如果适用),用于BLER计算的SNR等于 $SNR_{\text{初始}} + 2\Delta$,以此类推。例如,可将步进 Δ 的值选择为所期望的精度水平(具有较小 Δ 的较高精度)和计算成本(具有较大 Δ 的较高成本)之间的折衷。

[0185] 如果在框1806处BLER不小于目标BLER,则过程流传递到框1810。在此,最后SNR的噪声方差(即,导致BLER小于或等于目标BLER的SNR)被用作初步穿孔模式循环的当前迭代的噪声方差。例如,该噪声方差可以在图16的框1602处被使用。

[0186] 示例编码器和解码器

[0187] 图19解说了根据本文的教导构造的示例编码器1902和示例解码器1904。在一些方面,编码器1902和解码器1904可分别对应于图2的编码器212和解码器214。

[0188] 编码器1902对数据1906进行编码以生成经编码数据1908。根据本文的教导,编码器1902可包括用于利用包括未被包括在第一传输1910中的被穿孔信息重传进行极化编码的模块。

[0189] 解码器1904对经编码数据1908进行解码(例如,在通信信道(未示出)上的传输之后)以提供经恢复数据1912。根据本文的教导,解码器1904可包括用于使用在重传1914中收到的被穿孔信息对来自第一传输的信息进行解码的模块。

[0190] 在一些实现中,编码器1902可包括接口1916、接口1918或两者。此接口可包括例如接口总线、总线驱动器、总线接收机、其他合适的电路系统或其组合。例如,接口1916可包括接收机设备、缓冲器或用于接收信号的其他电路系统。作为另一示例,接口1918可包括输出设备、驱动器或用于发送信号的其他电路系统。在一些实现中,接口1916和1918可被配置为与编码器1902的一个或多个其他组件(图19中未示出的其他组件)进行对接。

[0191] 在一些实现中,解码器1904可包括接口1920、接口1922或两者。此接口可包括例如接口总线、总线驱动器、总线接收机、其他合适的电路系统或其组合。例如,接口1920可包括接收机设备、缓冲器或用于接收信号的其他电路系统。作为另一示例,接口1922可包括输出设备、驱动器或用于发送信号的其他电路系统。在一些实现中,接口1920和1922可被配置为

与解码器1904的一个或多个其他组件(图19中未示出的其他组件)进行对接。

[0192] 编码器1902和解码器1904可以在不同实现中采取不同形式。在一些情形中,编码器1902和/或解码器1904可以是集成电路。在一些情形中,编码器1902和/或解码器1904可被包括在包含其他电路系统(例如,处理器和相关电路系统)的集成电路中。

[0193] 示例装置

[0194] 图20解说了根据本公开的一个或多个方面的被配置为使用编码的装置2000的示例硬件实现的框图。装置2000可实施或实现在UE、传送接收点(TRP)、gNB、基站、或者支持如本文教导的编码的某种其他类型的设备中。在各种实现中,装置2000可以实施接入终端、接入点或某种其他类型的设备或在其中实现。在各种实现中,装置2000可以实施或实现在移动电话、智能电话、平板设备、便携式计算机、服务器、网络实体、个人计算机、传感器、警报、车辆、机器、娱乐设备、医疗设备或具有电路系统的任何其他电子设备中。

[0195] 装置2000包括通信接口2002(例如,至少一个收发机)、存储介质2004、用户接口2006、存储器设备2008以及处理电路2010(例如,至少一个处理器)。这些组件可以经由信令总线或其他合适的组件(由图20中的连接线一般化地表示)彼此耦合和/或彼此置于电通信。取决于处理电路2010的具体应用和整体设计约束,信令总线可包括任何数目的互连总线和桥接器。信令总线将各种电路链接在一起以使得通信接口2002、存储介质2004、用户接口2006和存储器设备2008中的每一者与处理电路2010耦合和/或处于电通信。信令总线还可链接各种其他电路(未示出),诸如定时源、外围设备、电压调节器和功率管理电路,这些电路在本领域中是众所周知的,且因此将不再进一步描述。

[0196] 通信接口2002可被适配成促成装备2000的无线通信。例如,通信接口2002可包括被适配成促成相对于网络中的一个或多个通信设备进行双向信息通信的电路系统和/或编程。因此,在一些实现中,通信接口2002可耦合至一个或多个天线2012以用于无线通信系统内的无线通信。在一些实现中,通信接口2002可被配置成用于基于有线的通信。例如,通信接口2002可以是总线接口、发送/接收接口、或者某种其他类型的信号接口(包括驱动器、缓冲器)、或者用于输出和/或获得信号(例如,从集成电路输出信号和/或接收进入集成电路的信号)的其他电路系统。通信接口2002可以配置有一个或多个自立接收机和/或发射机以及一个或多个收发机。在所解说的示例中,通信接口2002包括发射机2014和接收机2016。

[0197] 存储器设备2008可表示一个或多个存储器设备。如所指示的,存储器设备2008可维持编码相关信息2018连同装置2000所使用的其他信息。在一些实现中,存储器设备2008和存储介质2004被实现为共用存储器组件。存储器设备2008也可被用于存储由处理电路2010或装置2000的某一其他组件操纵的数据。

[0198] 存储介质2004可表示用于存储编程(诸如处理器可执行代码或指令(例如,软件、固件))、电子数据、数据库、或其他数字信息的一个或多个计算机可读、机器可读、和/或处理器可读设备。存储介质2004也可被用于存储由处理电路2010在执行编程时操纵的数据。存储介质2004可以是能被通用或专用处理器访问的任何可用介质,包括便携式或固定存储设备、光学存储设备、以及能够存储、包含或携带编程的各种其他介质。

[0199] 作为示例而非限制,存储介质2004可包括:磁存储设备(例如,硬盘、软盘、磁条)、光盘(例如,压缩碟(CD)或数字多功能碟(DVD))、智能卡、闪存存储器设备(例如,记忆卡、记忆棒、或钥匙驱动器)、随机存取存储器(RAM)、只读存储器(ROM)、可编程ROM(PROM)、可擦式

PROM (EPROM)、电可擦式PROM (EEPROM)、寄存器、可移动盘、以及任何其他用于存储可由计算机访问和读取的软件和/或指令的合适介质。存储介质2004可以实施在制品(例如,计算机程序产品)中。作为示例,计算机程序产品可包括封装材料中的计算机可读介质。鉴于上述内容,在一些实现中,存储介质2004可以是非瞬态(例如,有形的)存储介质。

[0200] 存储介质2004可被耦合至处理电路2010,以使得该处理电路2010能从存储介质2004读取信息和向存储介质410写入信息。即,存储介质2004可耦合至处理电路2010,以使得存储介质2004至少能由处理电路2010接入,包括其中至少一个存储介质被集成到处理电路2010的示例和/或其中至少一个存储介质与处理电路2010分开(例如,驻留在装置2000中、在装置2000外部、跨多个实体分布等)的示例。

[0201] 由存储介质2004存储的编程在由处理电路2010执行时使处理电路2010执行本文所描述的各种功能和/或过程操作中之一者或多者。例如,存储介质2004可包括被配置用于以下动作的操作:调节处理电路2010的一个或多个硬件块处的操作以及将通信接口2002用于利用其相应通信协议的无线通信。在一些方面,存储介质2004可以是存储计算机可执行代码的非瞬态计算机可读介质,包括用于执行本文中描述的操作的代码。

[0202] 处理电路2010一般适配成用于处理,包括执行存储在存储介质2004上的此类编程。如本文中使用的,术语“代码”或“编程”应当被宽泛地解释成不构成限定地包括指令、指令集、数据、代码、代码段、程序代码、程序、编程、子程序、软件模块、应用、软件应用、软件包、例程、子例程、对象、可执行件、执行的线程、规程、函数等,无论其被称为软件、固件、中间件、微代码、硬件描述语言、还是其他术语。

[0203] 处理电路2010被安排成获得、处理和/或发送数据,控制数据访问和存储,发布命令,以及控制其他期望操作。在至少一个示例中,处理电路2010可包括被配置成实现由适当的介质提供的期望编程的电路系统。例如,处理电路2010可被实现为一个或多个处理器、一个或多个控制器、和/或配置成执行可执行编程的其他结构。处理电路2010的示例可包括被设计成执行本文所描述的功能的通用处理器、数字信号处理器(DSP)、专用集成电路(ASIC)、现场可编程门阵列(FPGA)或其他可编程逻辑组件、分立的门或晶体管逻辑、分立的硬件组件或其任何组合。通用处理器可包括微处理器,以及任何常规的处理器、控制器、微控制器或状态机。处理电路2010还可被实现为计算组件的组合,诸如DSP与微处理器的组合、数个微处理器、结合DSP核的一个或多个微处理器、ASIC和微处理器或任何其他数目的变化配置。处理电路2010的这些示例是为了解说,并且还设想了落在本公开范围内的其他合适的配置。

[0204] 根据本公开的一个或多个方面,处理电路2010可适配成执行用于本文中描述的任何或所有装置的特征、过程、功能、操作和/或例程中的任一者或全部。例如,处理电路2010可被配置成执行关于图1-19和21-27描述的步骤、功能和/或过程中的任一者。如本文所使用的,涉及处理电路2010的术语“适配”可指处理电路2010被配置、采用、实现和/或编程(以上一者或多者)为执行根据本文描述的各种特征的特定过程、功能、操作和/或例程。

[0205] 处理电路2010可以用作用于执行结合图1-19和21-27描述的任一操作的装置(例如,结构)的专用处理器,诸如专用集成电路(ASIC)。处理电路2010可用作用于传送的装置和/或用于接收的装置的一个示例。在各种实现中,处理电路2010可提供和/或纳入图2的第一无线通信设备202(例如,编码器212)或图19的编码器1902的功能性。

[0206] 根据装置2000的至少一个示例,处理电路2010可包括用于编码的电路/模块2020、用于生成的电路/模块2022、用于穿孔的电路/模块2024、用于输出的电路/模块2026、用于确定需要另一传输的电路/模块2028、用于确定SNR的电路/模块2030、用于确定比特差错概率的电路/模块2032、用于选择编码率的电路/模块2034、用于确定信道的状况的电路/模块2036、用于确定比特数量的电路/模块2038、用于比较的电路/模块2040、或用于确定是否要包括经编码数据的电路/模块2042中的一者或多者。在各种实现中,用于编码的电路/模块2020、用于生成的电路/模块2022、用于穿孔的电路/模块2024、用于输出的电路/模块2026、用于确定需要另一传输的电路/模块2028、用于确定SNR的电路/模块2030、用于确定比特差错概率的电路/模块2032、用于选择编码率的电路/模块2034、用于确定信道的状况的电路/模块2036、用于确定比特数量的电路/模块2038、用于比较的电路/模块2040、或用于确定是否要包括经编码数据的电路/模块2042可至少部分提供和/或纳入以上图2的第一无线通信设备202(例如,编码器212)或图19的编码器1902描述的功能性。

[0207] 如以上所提及的,由存储介质2004存储的编程在由处理电路2010执行时使得处理电路2010执行本文描述的各种功能和/或过程操作中之一者或多者。例如,在各种实现中,编程可使处理电路2010执行本文中关于图1-19和21-27所描述的各种功能、步骤、和/或过程。如图20所示,存储介质2004可包括用于编码的代码2044、用于生成的代码2046、用于穿孔的代码2048、用于输出的代码2050、用于确定需要另一传输的代码2052、用于确定SNR的代码2054、用于确定比特差错概率的代码2056、用于选择编码率的代码2058、用于确定信道的状况的代码2060、用于确定比特数量的代码2062、用于比较的代码2064、或用于确定是否要包括经编码数据的代码2066中的一者或多者。在各种实现中,用于编码的代码2044、用于生成的代码2046、用于穿孔的代码2048、用于输出的代码2050、用于确定需要另一传输的代码2052、用于确定SNR的代码2054、用于确定比特差错概率的代码2056、用于选择编码率的代码2058、用于确定信道的状况的代码2060、用于确定比特数量的代码2062、用于比较的代码2064、或用于确定是否要包括经编码数据的代码2066可被执行或者以其他方式被使用以提供本文描述的用于编码的电路/模块2020、用于生成的电路/模块2022、用于穿孔的电路/模块2024、用于输出的电路/模块2026、用于确定需要另一传输的电路/模块2028、用于确定SNR的电路/模块2030、用于确定比特差错概率的电路/模块2032、用于选择编码率的电路/模块2034、用于确定信道的状况的电路/模块2036、用于确定比特数量的电路/模块2038、用于比较的电路/模块2040、或用于确定是否要包括经编码数据的电路/模块2042的功能性。

[0208] 用于编码的电路/模块2020可包括被适配成执行与例如编码信息相关的若干功能的电路系统和/或编程(例如,存储在存储介质2004上的用于编码的代码2044)。在一些方面,用于编码的电路/模块2020(例如,用于编码的装置)可对应于例如处理电路。

[0209] 在一些方面,用于编码的电路/模块2020可执行编码算法。例如,用于编码的电路/模块2020可执行块编码算法或极化编码算法。在一些方面,用于编码的电路/模块2020可执行本文结合图1-19和21-27描述的编码操作。用于编码的电路/模块2020随后输出所得到的经编码信息(例如,输出至用于穿孔的电路/模块2024、存储器设备2008、通信接口2002或某一其它组件)。

[0210] 用于生成的电路/模块2022可包括被适配成执行与例如生成穿孔模式相关的若干功能的电路系统和/或编程(例如,存储在存储介质2004上的用于生成的代码2046)。在一些

方面,用于生成的电路/模块2022(例如,用于生成的装置)可对应于例如处理电路。

[0211] 在一些方面,用于生成的电路/模块2022可生成穿孔模式以对母码进行穿孔和/或经由迭代过程生成穿孔模式。例如,用于生成的电路/模块2022可执行如本文结合图1-19和21-27描述的穿孔模式生成操作。用于生成的电路/模块2022随后输出所得到的穿孔模式(例如,输出至用于穿孔的电路/模块2022、存储器设备2008、通信接口2002或某一其它组件)。

[0212] 用于穿孔的电路/模块2024可包括被适配成执行与例如穿孔信息相关的若干功能的电路系统和/或编程(例如,存储在存储介质2004上的用于穿孔的代码2048)。在一些方面,用于穿孔的电路/模块2024(例如,用于穿孔的装置)可对应于例如处理电路。

[0213] 在一些方面,用于穿孔的电路/模块2024可对经编码数据进行穿孔。例如,用于穿孔的电路/模块2024可执行如本文结合图1-19和21-27描述的穿孔操作。用于穿孔的电路/模块2024随后输出所得到的经穿孔信息(例如,输出至用于输出的电路/模块2026、存储器设备2008、通信接口2002或某一其它组件)。

[0214] 用于输出的电路/模块2026可包括被适配成执行与例如输出(例如,发送或传送)信息相关的若干功能的电路系统和/或编程(例如,存储在存储介质2004上的用于输出的代码2050)。在一些实现中,用于输出的电路/模块2026可获得信息(例如,从用于编码的电路/模块2020、用于穿孔的电路/模块2024、存储器设备2008、或装置2000的某个其他组件)并且处理该信息(例如,编码该信息以供传输)。在一些情景中,用于输出的电路/模块2026向另一组件(例如,发射机2002、通信接口1402、或某一其他组件)发送该信息,该另一组件将向另一设备发送该信息。在一些情景中(例如,如果用于输出的电路/模块2026包括发射机),用于输出的电路/模块2026经由射频信令或者适于适用的通信介质的某种其他类型的信令来直接向另一设备(例如,最终目的地)传送该信息。

[0215] 用于输出的电路/模块2026(例如,用于输出的装置、用于发送的装置、用于传送的装置等)可采取各种形式。在一些方面,用于输出的电路/模块2026可对应于例如处理电路,如本文中所讨论的。在一些方面,用于输出的电路/模块2026可对应于例如接口(例如,总线接口、发送接口、或某种其他类型的信号接口)、通信设备、收发机、发射机、或某个其他类似组件,如本文中所讨论的。在一些实现中,通信接口2002包括用于输出的电路/模块2026和/或用于输出的代码2050。在一些实现中,用于输出的电路/模块2026和/或用于输出的代码2050被配置为控制通信接口2002(例如,收发机或发射机)以传送信息。

[0216] 用于确定需要另一传输的电路/模块2028可包括被适配成执行涉及例如确定是否需要执行重传的若干功能的电路系统和/或编程(例如,存储在存储介质2004上的用于确定需要另一传输的代码2052)。在一些方面,用于确定需要另一传输的电路/模块2028(例如,用于确定需要另一传输的装置)可对应于例如处理电路。

[0217] 在一些场景中,用于确定需要另一传输的电路/模块2028可获得反馈信息。例如,用于确定需要另一传输的电路/模块2028可获得ACK或NAK(例如,来自通信接口2002、存储器设备2008或装置2000的某个其他组件)。如果反馈是NAK或某个其他类似值,则用于确定需要另一传输的电路/模块2028可以选择重传。用于确定需要另一传输的电路/模块2028可随后输出对确定的指示(例如,输出至用于输出的电路/模块2026、存储器设备2008、或某个其他组件)。

[0218] 用于确定SNR的电路/模块2030可包括被适配成执行与例如确定用于生成穿孔模式的SNR相关的若干功能的电路系统和/或编程(例如,存储在存储介质2004上的用于确定SNR的代码2054)。在一些方面,用于确定SNR的电路/模块2030(例如,用于生成的装置)可对应于例如处理电路。

[0219] 在一些方面,用于确定SNR的电路/模块2030可执行如本文结合图1-19和21-27描述的穿孔模式生成操作。例如,用于确定SNR的电路/模块2030可通过增加初步信噪比直到初步穿孔模式的块差错率小于或等于目标块差错率来确定信噪比。用于确定SNR的电路/模块2030随后输出所得到的SNR(例如,输出至用于生成的电路/模块2022、存储器设备2008、通信接口2002或某一其他组件)。

[0220] 用于确定比特差错概率的电路/模块2032可包括被适配成执行与例如确定用于不同穿孔比特的位置的比特差错概率相关的若干功能的电路系统和/或编程(例如,存储在存储介质2004上的用于确定比特差错概率的代码2056)。在一些方面,用于确定比特差错概率的电路/模块2032(例如,用于生成的装置)可对应于例如处理电路。

[0221] 在一些方面,用于确定比特差错概率的电路/模块2032可如本文结合图1-19和21-27描述地确定比特差错概率。例如,用于确定比特差错概率的电路/模块2032可基于噪声方差来确定比特差错概率。在一些方面,比特差错概率的确定可以是基于高斯逼近算法或密度演进算法的。用于确定比特差错概率的电路/模块2032随后输出所得到的穿孔模式(例如,输出至用于生成的电路/模块2022、存储器设备2008、通信接口2002或某一其他组件)。

[0222] 用于选择编码率的电路/模块2034可包括被适配成执行与例如选择用于编码信息的编码率有关的若干功能的电路系统和/或编程(例如,存储在存储介质2004上的用于选择编码率的代码2058)。在一些方面,用于选择编码率的电路/模块2034(例如,用于选择编码率的装置)可对应于例如处理电路。

[0223] 用于选择编码率的电路/模块2034可基于各种输入来选择编码率。例如,用于选择编码率的电路/模块2034可基于目标差错率、信道状况或某个其他输入来选择编码率。因此,用于选择编码率的电路/模块2034可最初获得输入信息(例如,从用于确定信道的状况的电路/模块2036、存储器设备2008或装置2000的某个其他组件)。因此,用于选择编码率的电路/模块2034可以基于适当的输入来确定要使用的编码率(例如,如本文结合图1-19和21-27所讨论的)。用于选择编码率的电路/模块2034可随后输出对选择的指示(例如,输出至用于编码的电路/模块2020、用于输出的电路/模块2026、用于确定比特数量的电路/模块2038、存储器设备2008、编码器或某个其他组件)。

[0224] 用于确定信道的状况的电路/模块2036可包括被适配成执行与例如确定在一段时间内信道的状况相关的若干功能的电路系统和/或编程(例如,存储在存储介质2004上的用于确定信道的状况的代码2060)。在一些方面,用于确定信道的状况的电路/模块2036(例如,用于确定信道的状况的装置)可对应于例如处理电路。

[0225] 在一些场景中,用于确定信道的状况的电路/模块2036可调用信道测量。例如,用于确定信道的状况的电路/模块2036可控制通信接口2002以监视信道(并且可任选地发送用于由另一设备进行信道测量的模式),或者控制装置2000的某个其他组件。因此,用于确定信道的状况的电路/模块2036可获得收到信号信息并处理该信息以生成至少一个信道估计。用于确定信道的状况的电路/模块2036可随后输出对信道估计的指示(例如,输出至用

于选择编码率的电路/模块2034、存储器设备2008或某个其它组件)。

[0226] 用于确定比特数量的电路/模块2038可包括被适配成执行与例如确定(例如,先前所传送的经编码数据)的多少比特要用于重传相关的若干功能的电路系统和/或编程(例如,存储在存储介质2004上的用于确定比特数目的代码2062)。在一些方面,用于确定比特数量的电路/模块2038(例如,用于确定比特数量的装置)可对应于例如处理电路。

[0227] 用于确定比特数量的电路/模块2038可基于编码率来确定比特数量。因此,用于确定比特数量的电路/模块2034可获得编码率信息(例如,从用于选择编码率的电路/模块2034、存储器设备2008或装置2000的某个其他组件)。随后,用于确定比特数量的电路/模块2038可基于编码率信息来确定要使用的比特数目(例如,如本文所讨论的)。用于确定比特数量的电路/模块2034可随后输出对比特数目的指示(例如,输出至用于输出的电路/模块2026、用于编码的电路/模块2020、编码器或某个其他组件)。

[0228] 用于比较的电路/模块2040可包括被适配成执行与例如比较两个值相关的若干功能的电路系统和/或编程(例如,存储在存储介质2004上的用于比较的代码2064)。在一些方面,用于比较的电路/模块2040(例如,用于比较的装置)可对应于例如处理电路。

[0229] 在一些情景中,用于比较的电路/模块2040可获得第一编码率和第二编码率(例如,从用于确定选择编码率的电路/模块2034、存储器设备2008或装置2000的某个其他组件)。用于比较的电路/模块2040确定这些值中的哪一个值大于这些值中的另一值(例如,通过执行减法操作)。用于比较的电路/模块2040可随后输出该确定的结果(例如,输出至用于确定是否要包括经编码数据的电路/模块2042、存储器设备2008、或某个其他组件)。

[0230] 用于确定是否要包括经编码数据的电路/模块2042可包括被适配成执行涉及例如确定是否要在第二信息(例如,用于重传)包括经编码数据相关的若干功能的电路系统和/或编程(例如,存储在存储介质2004上的用于确定是否要包括经编码数据的代码2066)。在一些方面,用于确定是否要包括经编码数据的电路/模块2042(例如,用于确定是否要包括经编码的装置)可对应于例如处理电路。

[0231] 在一些情景中,用于确定是否要包括经编码数据的电路/模块2042可确定是否要随重传包括经编码数据。例如,用于确定是否要包括经编码数据2042的电路/模块可确定所获得的编码率是否小于第一传输的编码率。如果小于,则可能需要传送附加经编码比特以满足用于第二传输的目标BLER。用于确定是否要包括经编码数据的电路/模块2042可随后输出对以上确定的指示(例如,输出至用于输出的电路/模块2022、通信接口2002、存储器设备2008、或某个其他组件)。

[0232] 第一示例过程

[0233] 图21解说了根据本公开的一些方面的用于通信的过程2100。过程2100可以在处理电路(例如,图20的处理电路2010)内进行,该处理电路可位于UE、TRP、gNB、接入终端、基站或一些其它合适的装置(例如,提供编码的装置)中。当然,在本公开的范围内的各个方面,过程2100可以由能够支持通信相关操作的任何合适的装置来实现。

[0234] 在框2102处,装置(例如,包括编码器的设备)对第一数据块进行编码以生成包括多个比特的经编码数据。在一些方面,编码可包括极化编码。

[0235] 在一些实现中,图20的用于编码的电路/模块2020执行框2102的操作。在一些实现中,图20的用于编码的代码2044被执行以执行框2102的操作。

[0236] 在框2104处,该装置基于与多个比特相关联的比特位置的比特差错概率来生成穿孔模式。在不同实现中穿孔模式的生成可采取不同形式。

[0237] 在一些方面,穿孔模式的生成可包括从第一初步穿孔模式到最后初步穿孔模式连续地生成多个初步穿孔模式,其中初步穿孔模式中的任何一个初步穿孔模式的穿孔比特的数量不同于初步穿孔模式中的任何一个其他初步穿孔模式的穿孔比特的数量,并选择最后初步穿孔模式作为最终穿孔模式。在一些方面,最后初步穿孔模式中的穿孔比特的数量可以大于初步穿孔模式中的任何一个其他初步穿孔模式的穿孔比特的数量。在一些方面,第一初步穿孔模式的生成可包括基于穿孔比特的多个位置来计算多个块差错率(的计算),标识各块差错率中的最低块差错率(的标识),并基于最低块差错率来标识第一初步穿孔模式。

[0238] 在一些方面,穿孔模式的生成可包括生成第一初步穿孔模式,以及在第一初步穿孔模式的生成之后生成第二初步穿孔模式。在一些方面,第一初步穿孔模式的生成可包括确定第一噪声方差,以及基于第一穿孔比特的多个位置来计算多个第一块差错率,其中每个第一块差错率可以是基于第一噪声方差的。在一些方面,第二初步穿孔模式的生成可包括确定与第一噪声方差不同的第二噪声方差,以及基于第二穿孔比特的多个位置来计算多个第二块差错率,其中每个第二块差错率可以是基于第二噪声方差的。

[0239] 在一些方面,穿孔模式的生成可包括确定第一信噪比的第一噪声方差,基于第一噪声方差来确定比特差错概率的第一子集,基于比特差错概率的第一子集来生成第一初步穿孔模式,确定与第一信噪比不同的第二信噪比的第二噪声方差,基于第二噪声方差来确定比特差错概率的第二子集,并基于第一初步穿孔模式和比特差错概率的第二子集来生成第二初步穿孔模式。在一些方面,过程2100可进一步包括通过增加初步第一信噪比直到第一初步穿孔模式的第一块差错率小于或等于目标块差错率来确定第一信噪比,并通过增加初步第二信噪比直到第二初步穿孔模式的第二块差错率小于或等于目标块差错率来确定第二信噪比。在一些方面,每个比特差错概率的确定可以是基于高斯逼近算法的。在一些方面,每个比特差错概率的确定可以是基于密度演进算法的。

[0240] 在一些方面,穿孔模式的生成可包括生成多个初步穿孔模式,基于该初步穿孔模式来确定多个块差错率,将各初步穿孔模式中的初步穿孔模式标识为与各块差错率中的最低块差错率相关联,并选择所标识的初步穿孔模式作为最终穿孔模式。

[0241] 在一些方面,穿孔模式的生成可包括基于比特差错概率来确定多个初步穿孔模式的对应块差错率(BLER),将该初步穿孔模式中的一个初步穿孔模式标识为具有最低块差错率,以及选择所标识的初步穿孔模式作为最终穿孔模式。

[0242] 在一些实现中,图20的用于生成的电路/模块2022执行框2104的操作。在一些实现中,图20的用于生成的代码2046被执行以执行框2104的操作。

[0243] 在框2106处,该装置根据框2104的穿孔模式对多个比特的一部分进行穿孔以生成第二数据块。

[0244] 在一些实现中,图20的用于穿孔的电路/模块2024执行框2106的操作。在一些实现中,图20的用于穿孔的代码2048被执行以执行框2106的操作。

[0245] 在框2108处,该装置传送包括第二数据块的第一信息。

[0246] 在一些实现中,图20的用于输出的电路/模块2026执行框2108的操作。在一些实现

中,图20的用于输出的代码2050被执行以执行框2108的操作。

[0247] 在框2110处,该装置确定需要另一传输。例如,该装置可以从接收到第一传输的另一装置接收NAK。

[0248] 在一些实现中,图20的用于确定需要另一传输的电路/模块2028执行框2110的操作。在一些实现中,图20的用于确定需要另一传输的电路/模块2052被执行以执行框2110的操作。

[0249] 在框2112处,作为框2106的确定的结果,该装置传送第二信息。在一些方面,第二信息可包括来自框2106的多个比特的一部分。

[0250] 在一些实现中,图20的用于输出的电路/模块2026执行框2112的操作。在一些实现中,图20的用于输出的代码2050被执行以执行框2112的操作。

[0251] 在一些方面,过程2100可进一步包括选择第一编码率以满足用于第二信息的传输的目标差错率。在该情形中,可根据第一编码率对第一数据进行编码。在一些方面,过程2100可进一步包括在一段时间内确定信道的信噪比(SNR)。在该情形中,可基于SNR来选择第一编码率。在一些方面,过程2100可进一步包括选择第二编码率以满足用于第一信息的传输的目标差错率。在该情形中,可根据第二编码率传送第一信息。

[0252] 在一些方面,第二信息还可包括经编码数据的一部分。在一些方面,重复信息可包括经编码奇偶校验信息的至少一部分。在一些方面,过程2100可进一步包括将用于第一信息的传输的第一编码率与用于第二信息的传输的第二编码率进行比较,以及基于该比较来确定是否要在第二信息中传送经编码数据。在一些方面,过程2100可进一步包括基于用于第二信息的传输的编码率来确定经编码数据的比特数量。

[0253] 在一些方面,过程2100可包括上述特征的任何组合。

[0254] 第二示例过程

[0255] 图22解说了根据本公开的一些方面的用于通信的过程2200。过程2200的一个或多个方面可与图21的过程2100结合使用(例如,附加地或作为其一部分)。例如,过程2200可至少在一些方面对应于图21的框2104。过程2200可以在处理电路(例如,图20的处理电路2010)内进行,该处理电路可位于UE、TRP、gNB、接入终端、基站或一些其它合适的装置(例如,提供编码的装置)中。当然,在本公开的范围内的各个方面,过程2200可以由能够支持通信相关操作的任何合适的装置来实现。

[0256] 在框2202处,装置(例如,包括编码器的设备)通过增加初步第一信噪比直到第一初步穿孔模式的第一块差错率小于或等于目标块差错率,来确定第一信噪比。

[0257] 在一些实现中,图20的用于确定SNR的电路/模块2030执行框2202的操作。在一些实现中,图20的用于确定SNR的代码2054被执行以执行框2202的操作。

[0258] 在框2204处,该装置确定第一信噪比的第一噪声方差。

[0259] 在一些实现中,图20的用于确定SNR的电路/模块2030执行框2204的操作。在一些实现中,图20的用于确定SNR的代码2054被执行以执行框2204的操作。

[0260] 在框2206处,该装置基于第一噪声方差来确定比特差错概率的第一子集(例如,图21的框2104的比特差错概率的子集)。

[0261] 在一些实现中,图20的用于确定比特差错概率的电路/模块2032执行框2206的操作。在一些实现中,图20的用于确定比特差错概率的代码2056被执行以执行框2206的操作。

[0262] 在框2208处,该装置基于比特差错概率的第一子集来生成第一初步穿孔模式。

[0263] 在一些实现中,图20的用于生成的电路/模块2022执行框2208的操作。在一些实现中,图20的用于生成的代码2046被执行以执行框2208的操作。

[0264] 在框2210处,该装置通过增加初步第二信噪比直到第二初步穿孔模式的第二块差错率小于或等于目标块差错率,来确定第二信噪比。在一些方面,第二信噪比可与第一信噪比不同。

[0265] 在一些实现中,图20的用于确定SNR的电路/模块2030执行框2210的操作。在一些实现中,图20的用于确定SNR的代码2054被执行以执行框2210的操作。

[0266] 在框2212处,该装置确定第二信噪比的第二噪声方差。

[0267] 在一些实现中,图20的用于确定SNR的电路/模块2030执行框2212的操作。在一些实现中,图20的用于确定SNR的代码2054被执行以执行框2212的操作。

[0268] 在框2214处,该装置基于第二噪声方差来确定比特差错概率的第二子集(例如,图21的框2104的比特差错概率的子集)。

[0269] 在一些实现中,图20的用于确定比特差错概率的电路/模块2032执行框2214的操作。在一些实现中,图20的用于确定比特差错概率的代码2056被执行以执行框2214的操作。

[0270] 在框2216处,该装置基于第一初步穿孔模式和比特差错概率的第二子集来生成第二初步穿孔模式。

[0271] 在一些实现中,图20的用于生成的电路/模块2022执行框2216的操作。在一些实现中,图20的用于生成的代码2046被执行以执行框2216的操作。

[0272] 在一些方面,过程2200可包括上述特征的任何组合。

[0273] 第三示例过程

[0274] 图23解说了根据本公开的一些方面的用于通信的过程2300。过程2300的一个或多个方面可与图21的过程2100结合使用(例如,附加地或作为其一部分)。例如,过程2300可至少在一些方面对应于图21的框2102。过程2300可以在处理电路(例如,图20的处理电路2010)内进行,该处理电路可位于UE、TRP、gNB、接入终端、基站或一些其它合适的装置(例如,提供编码的装置)中。当然,在本公开的范围内的各个方面,过程2300可以由能够支持通信相关操作的任何合适的装置来实现。

[0275] 在框2302处,装置(例如,包括编码器的设备)选择第一编码率以满足用于第二信息的传输(例如,图21的框2112的传输)的目标块差错率。

[0276] 在一些实现中,图20的用于选择编码率的电路/模块2034执行框2302的操作。在一些实现中,图20的用于选择编码率的代码2058被执行以执行框2302的操作。

[0277] 在框2304处,该装置根据第一编码率对第一数据块进行编码(例如,图21的块2102的编码)。

[0278] 在一些实现中,图20的用于编码的电路/模块2020执行框2304的操作。在一些实现中,图20的用于编码的代码2044被执行以执行框2304的操作。

[0279] 在一些方面,过程2300可包括上述特征的任何组合。

[0280] 第四示例过程

[0281] 图24解说了根据本公开的一些方面的用于通信的过程2400。过程2400的一个或多个方面可与图21的过程2100结合使用(例如,附加地或作为其一部分)。例如,过程2400可至

少在一些方面对应于图21的框2102。过程2400可以在处理电路(例如,图20的处理电路2010)内进行,该处理电路可位于UE、TRP、gNB、接入终端、基站或一些其它合适的装置(例如,提供编码的装置)中。当然,在本公开的范围内的各个方面,过程2400可以由能够支持通信相关操作的任何合适的装置来实现。

[0282] 在框2402处,装置(例如,包括编码器的设备)在一段时间内确定信道的状况。

[0283] 在一些实现中,图20的用于确定信道的状况的电路/模块2036执行框2402的操作。在一些实现中,图20的用于确定信道的状况的代码2060被执行以执行框2402的操作。

[0284] 在框2404处,该装置基于信道的状况来选择第一编码率。例如,图23的框2302的第一编码率可基于在框2402处确定的信道状况来计算。因此,满足目标块差错率的第一编码率的选择可以是基于信道状况的。

[0285] 在一些实现中,图20的用于选择编码率的电路/模块2034执行框2404的操作。在一些实现中,图20的用于选择编码率的代码2058被执行以执行框2404的操作。

[0286] 在一些方面,过程2400可包括上述特征的任何组合。

[0287] 第五示例过程

[0288] 图25解说了根据本公开的一些方面的用于通信的过程2500。过程2500的一个或多个方面可与图21的过程2100结合使用(例如,附加地或作为其一部分)。例如,过程2500可至少在一些方面对应于图21的框2106和2108。过程2500可以在处理电路(例如,图20的处理电路2010)内进行,该处理电路可位于UE、TRP、gNB、接入终端、基站或一些其它合适的装置(例如,提供编码的装置)中。当然,在本公开的范围内的各个方面,过程2500可以由能够支持通信相关操作的任何合适的装置来实现。

[0289] 在框2502处,装置(例如,包括编码器的设备)选择第二编码率以满足用于第一信息的传输的目标块差错率。例如,该编码率可用于确定要应用于母码的穿孔(例如,图21的框2106的穿孔)。在一些方面,用于第一信息的传输的目标块差错率可以与用于第二信息的传输的目标块差错率不同。

[0290] 在一些实现中,图20的用于选择编码率的电路/模块2034执行框2502的操作。在一些实现中,图20的用于选择编码率的代码2058被执行以执行框2502的操作。

[0291] 在框2504处,该装置根据第二编码率传送第一信息。例如,该传输可对应于图21的框2108的传输。

[0292] 在一些实现中,图20的用于输出的电路/模块2026执行框2504的操作。在一些实现中,图20的用于输出的代码2050被执行以执行框2504的操作。

[0293] 在一些方面,过程2500可包括上述特征的任何组合。

[0294] 第六示例过程

[0295] 图26解说了根据本公开的一些方面的用于通信的过程2600。过程2600的一个或多个方面可与图21的过程2100结合使用(例如,附加地或作为其一部分)。例如,过程2600可至少在一些方面对应于图21的框2112。过程2600可以在处理电路(例如,图20的处理电路2010)内进行,该处理电路可位于UE、TRP、gNB、接入终端、基站或一些其它合适的装置(例如,提供编码的装置)中。当然,在本公开的范围内的各个方面,过程2600可以由能够支持通信相关操作的任何合适的装置来实现。

[0296] 在框2602处,装置(例如,包括编码器的设备)选择用于第二信息(例如,图21的框

2112的第二信息)的传输的编码率。在一些方面,该选择可以基于信道质量指示(CQI)反馈。在一些方面,第二信息可包括经编码数据的至少一部分(例如,图21的框2102的经编码数据的至少一部分)。

[0297] 在一些实现中,图20的用于选择编码率的电路/模块2034执行框2602的操作。在一些实现中,图20的用于选择编码率的代码2058被执行以执行框2602的操作。

[0298] 在框2604处,该装置确定经编码数据的至少一部分的比特数量。在一些方面,该确定可以基于用于第二信息的传输的编码率。例如,在图21的框2212处,如果编码率允许附加比特,则附加经编码数据比特可被包括在第二信息的传输中。

[0299] 在一些实现中,图20的用于确定比特数量的电路/模块2038执行框2604的操作。在一些实现中,图20的用于确定比特数量的代码2062被执行以执行框2604的操作。

[0300] 在一些方面,过程2600可包括上述特征的任何组合。

[0301] 第七示例过程

[0302] 图27解说了根据本公开的一些方面的用于通信的过程2700。过程2700的一个或多个方面可与图21的过程2100结合使用(例如,附加地或作为其一部分)。例如,过程2700可至少在一些方面对应于图21的框2112。过程2700可以在处理电路(例如,图20的处理电路2010)内进行,该处理电路可位于UE、TRP、gNB、接入终端、基站或一些其它合适的装置(例如,提供编码的装置)中。当然,在本公开的范围内的各个方面,过程2700可以由能够支持通信相关操作的任何合适的装置来实现。

[0303] 在框2702处,装置(例如,包括编码器的设备)将用于第一信息的传输的第一编码率与用于第二信息的传输的第二编码率进行比较。例如,图23的框2302的编码率可与图25的框2502的第二编码率进行比较。

[0304] 在一些实现中,图20的用于比较的电路/模块2040执行框2702的操作。在一些实现中,图20的用于比较的代码2064被执行以执行框2702的操作。

[0305] 在框2704处,该装置基于框2702的比较来确定是否要在第二信息中包括经编码数据的至少一部分。例如,如果第二编码率小于第一编码率,则该装置可传送经编码数据的至少一部分(例如,来自图26的框2604的至少一部分)。

[0306] 在一些实现中,图20的用于确定是否包括经编码数据的电路/模块2042执行框2704的操作。在一些实现中,图20的用于确定是否包括经编码数据的代码2066被执行以执行框2704的操作。

[0307] 在一些方面,过程2700可包括上述特征的任何组合。

[0308] 附加方面

[0309] 提供本文中阐述的示例是用于解说本公开的某些概念。本领域普通技术人员将理解,这些示例在本质上仅仅是说明性的,且其他示例可落在本公开和所附权利要求的范围内。基于本文的教导,本领域技术人员应领会本文所公开的方面可独立于任何其它方面来实现并且这些方面中的两个或更多个方面可以按各种方式加以组合。例如,可使用本文中所阐述的任何数目的方面来实现装置或实践方法。另外,可使用作为本文所阐述的一个或多个方面的补充或与之不同的其他结构、功能、或者结构和功能来实现此种装置或实践此种方法。

[0310] 如本领域技术人员将容易领会的那样,贯穿本公开描述的各个方面可扩展到任何

合适的电信系统、网络架构和通信标准。作为示例,各个方面可适用于广域网、对等网络、局域网、其他合适系统、或其任何组合,包括由尚未定义的标准描述的那些。

[0311] 许多方面以将由例如计算设备的元件执行的动作序列的形式来描述。将认识到,本文中所描述的各动作可以由特定电路来执行,例如,中央处理单元(CPU)、图形处理单元(GPU)、数字信号处理器(DSP)、专用集成电路(ASIC)、现场可编程门阵列(FPGA),或者各种其他类型的通用目的或专门目的的处理器或电路,由可以由一个或多个处理器执行的程序指令执行,或由两个结合来执行。另外,本文中描述的这些动作序列可被认为是完全实施在任何形式的计算机可读存储介质内,该计算机可读存储介质内存储有一经执行就将使得相关联的处理器执行本文中描述的功能性的对应计算机指令集。由此,本公开的各个方面可以数种不同形式实施,所有这些形式都已被构想为落在所要求保护的主体内容的范围内。另外,对于本文中描述的每一方面,任何此类方面的对应形式可在本文中被描述为例如“被配置成执行所描述的动作的逻辑”。

[0312] 本领域技术人员将领会,信息和信号可使用各种不同技术和技艺中的任何一种来表示。例如,贯穿上面说明始终可能被述及的数据、指令、命令、信息、信号、比特、码元和码片可由电压、电流、电磁波、磁场或磁粒子、光场或光粒子、或其任何组合来表示。

[0313] 此外,本领域技术人员将领会,结合本文中所公开的方面描述的各种解说性逻辑块、模块、电路、和算法步骤可被实现为电子硬件、计算机软件、或两者的组合。为清楚地解说硬件与软件的这一可互换性,各种解说性组件、块、模块、电路、以及步骤在上面是以其功能性的形式作一般化描述的。此类功能性是被实现为硬件还是软件取决于具体应用和施加于整体系统的设计约束。技术人员可针对每种特定应用以不同方式来实现所描述的功能性,但此类实现决策不应被解读为致使脱离本公开的范围。

[0314] 以上解说的组件、步骤、特征和/或功能中的一者或更多者可以被重新安排和/或组合成单个组件、步骤、特征或功能,或者可以实施在若干组件、步骤、或功能中。还可添加附加的元件、组件、步骤、和/或功能而不会脱离本文中所公开的新颖性特征。以上解说的装置、设备和/或组件可以被配置成执行本文所描述的一个或多个方法、特征、或步骤。本文中所描述的新颖算法还可以高效地实现在软件中和/或嵌入在硬件中。

[0315] 应该理解,所公开的方法中各步骤的具体次序或阶层是示例过程的解说。基于设计偏好,应该理解,可以重新编排这些方法中各步骤的具体次序或阶层。所附方法权利要求以样本次序呈现各种步骤的要素,且并不意味着被限定于所呈现的具体次序或阶层,除非在本文中有特别叙述。

[0316] 结合本文所公开的方面描述的方法、序列或算法可直接在硬件中、在由处理器执行的软件模块中、或在这两者的组合中体现。软件模块可驻留在RAM存储器、闪存、ROM存储器、EPROM存储器、EEPROM存储器、寄存器、硬盘、可移动盘、CD-ROM或者本领域中所知的任何其他形式的存储介质中。存储介质的示例耦合到处理器以使得该处理器能从/向该存储介质读写信息。替换地,存储介质可被整合到处理器。

[0317] 措辞“示例性”在本文中用于意指“用作示例、实例、或解说”。本文中描述为“示例性”的任何方面不必被解释为优于或胜过其他方面。同样,术语“方面”并不要求所有方面都包括所讨论的特征、优点、或工作模式。

[0318] 本文所使用的术语仅出于描述特定方面的目的,而并不旨在限定这些方面。如本

文所使用的,单数形式的“一”、“某”和“该”旨在也包括复数形式,除非上下文另有明确指示。还将理解,术语“包括”、“具有”、“包含”和/或“含有”在本文中使用时指定所陈述的特征、整数、步骤、操作、要素、和/或组件的存在,但并不排除一个或多个其他特征、整数、步骤、操作、要素、组件和/或其群组的存在或添加。此外,要理解,单词“或”与布尔运算符“OR (或)”具有相同含义,即它涵盖了“任一者”以及“两者”的可能性并且不限于“异或”(“XOR”),除非另外明确声明。还要理解,两个毗邻单词之间的符号“/”具有与“或”相同的意思,除非另外明确声明。此外,除非另外明确声明,否则诸如“连接到”、“耦合到”或“处于通信”之类的短语并不限于直接连接。

[0319] 本文中诸如“第一”、“第二”等指定对元素的任何引述一般并不限定那些元素的数量或次序。确切而言,这些指定可在本文中用作区别两个或更多个元素或者元素实例的便捷方法。因此,对第一元素和第二元素的引述并不意味着这里可采用仅两个元素或者第一元素必须以某种方式位于第二元素之前。同样,除非另外声明,否则元素集合可包括一个或多个元素。另外,在说明书或权利要求中使用的“a、b、或c中的至少一者”或者“a、b、或c中的一者或多者”形式的术语意指“a或b或c或这些元素的任何组合”。例如,此术语可以包括a、或b、或c、或者a和b、或者a和c、或者a和b和c、或者2a、或者2b、或者2c、或2a和b、等等。

[0320] 如本文所使用的,术语“确定”涵盖各种各样的动作。例如,“确定”可包括演算、计算、处理、推导、研究、查找(例如,在表、数据库或其他数据结构中查找)、查明、及类似动作。而且,“确定”可包括接收(例如接收信息)、访问(例如访问存储器中的数据)、及类似动作。同样,“确定”还可包括解析、选择、选取、建立、及类似动作。

[0321] 尽管前面的公开示出了解说性方面,但是应当注意在其中可作出各种改变和修改而不脱离所附权利要求的范围。根据本文中所描述的诸方面的方法权利要求的功能、步骤和/或作不必按任何特定次序来执行,除非另有明确声明。另外,尽管元件可能以单数形式来描述或要求,但是也构想了复数形式,除非明确声明了对单数形式的限制。

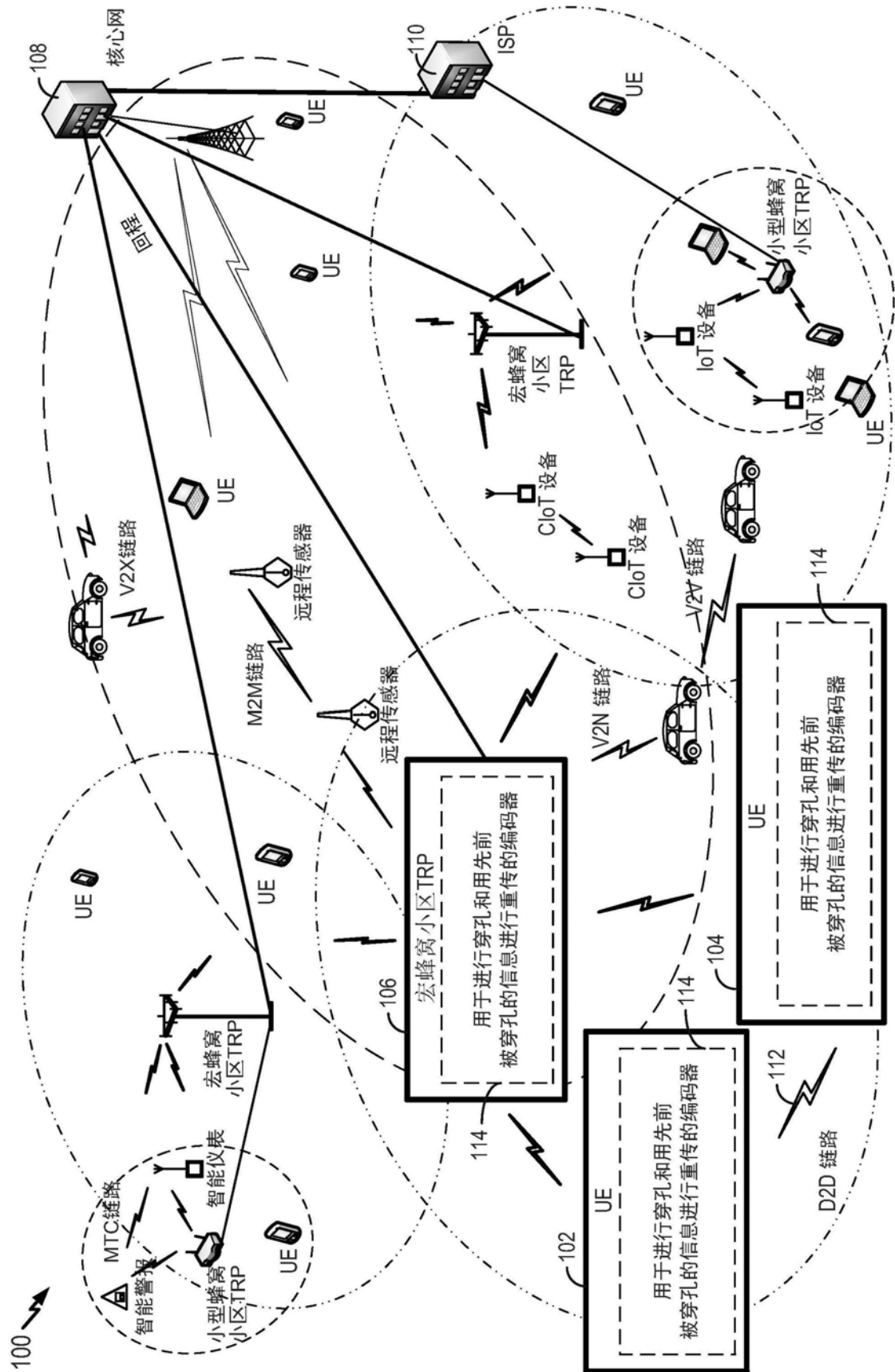


图1

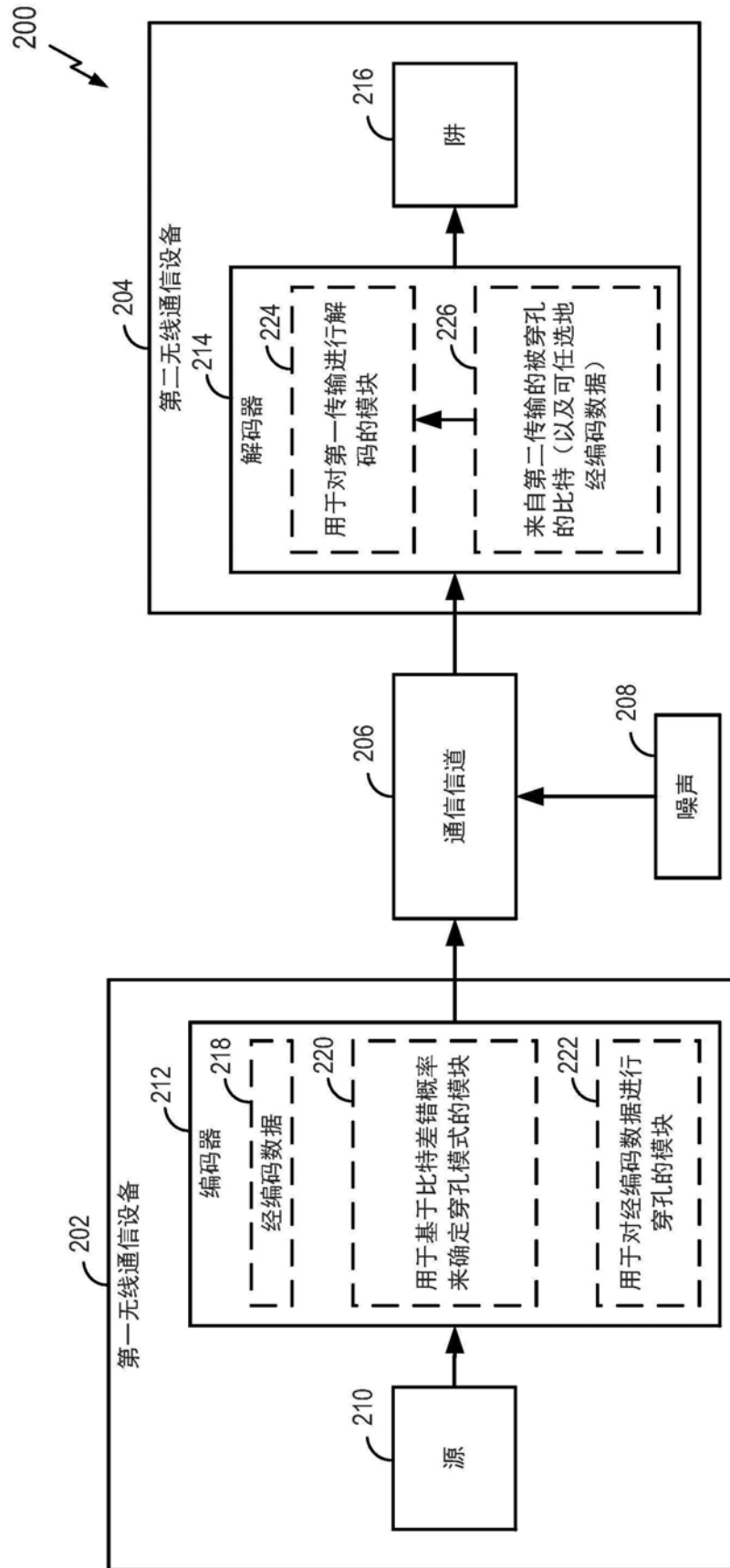


图2

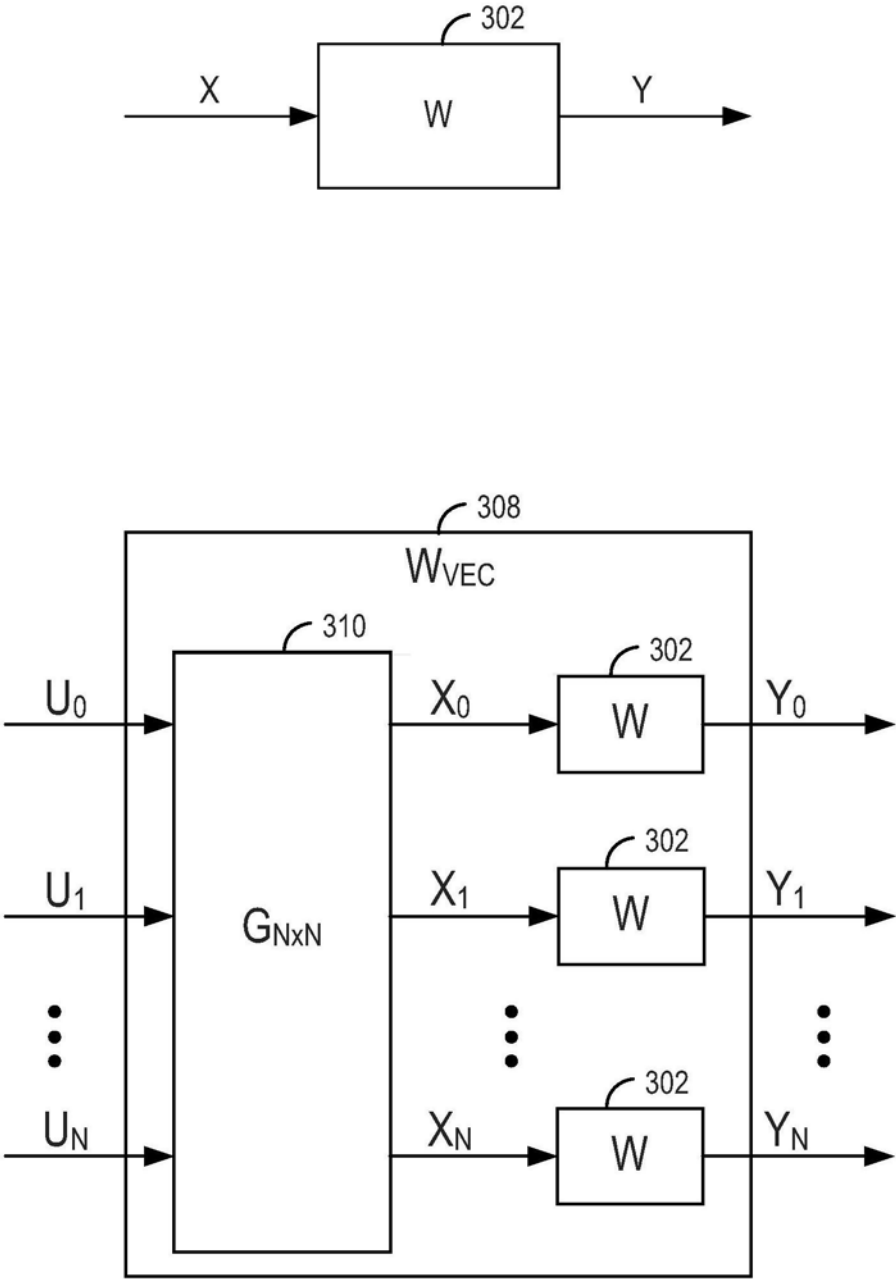


图3

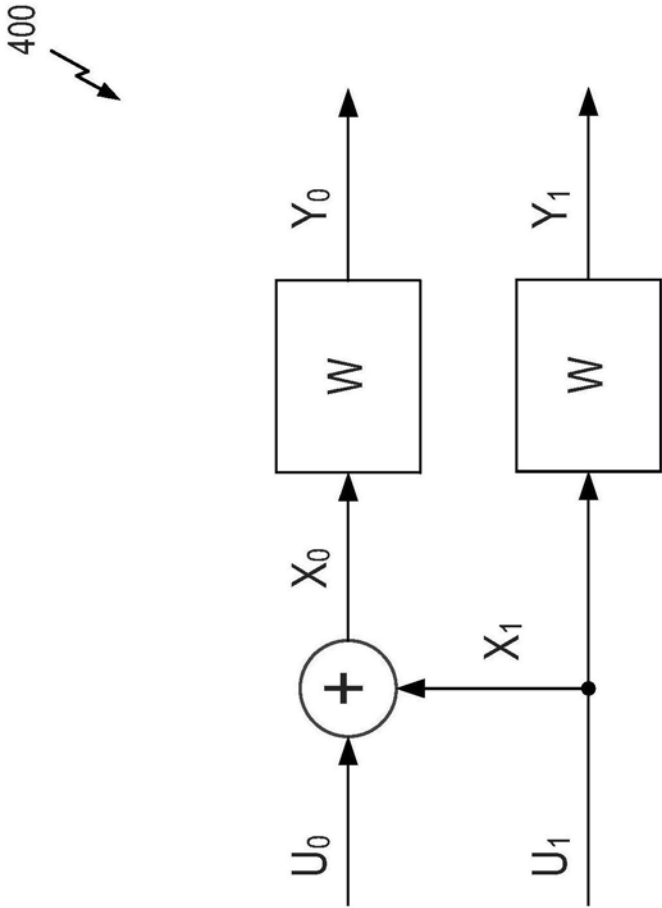


图4

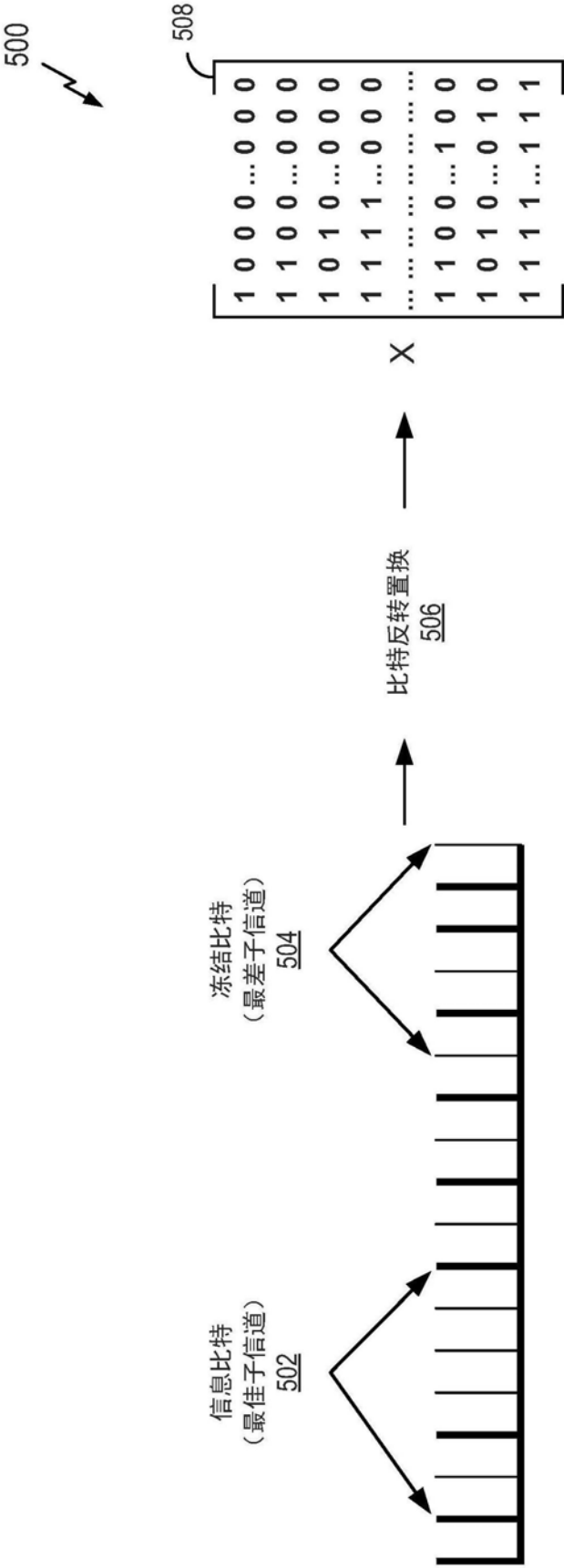


图5

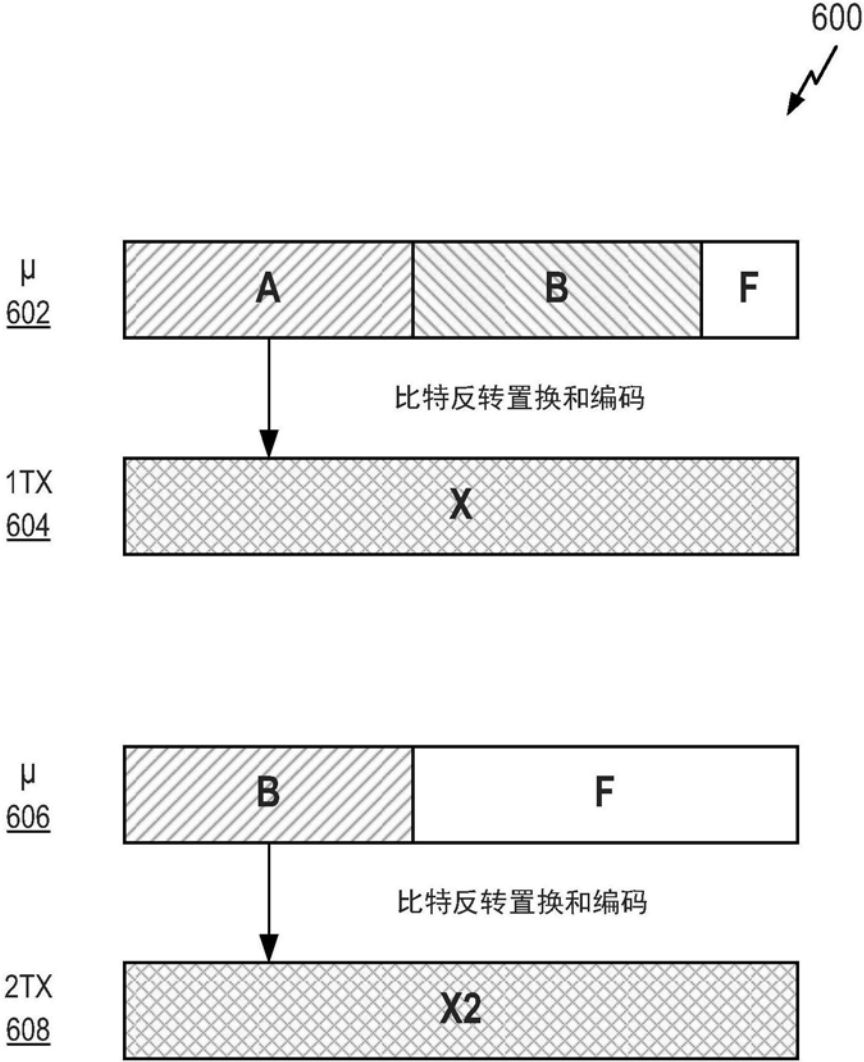


图6

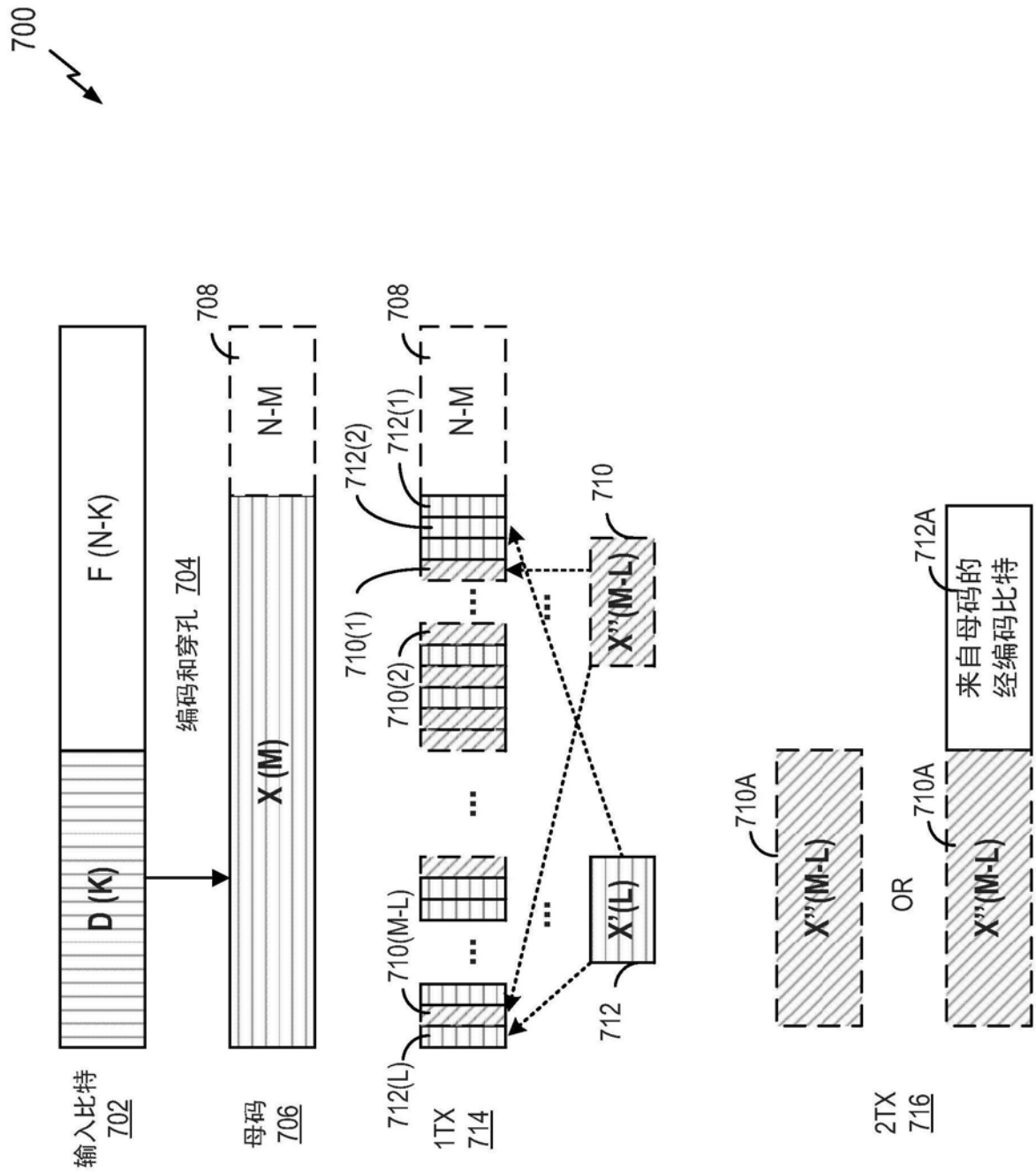


图7

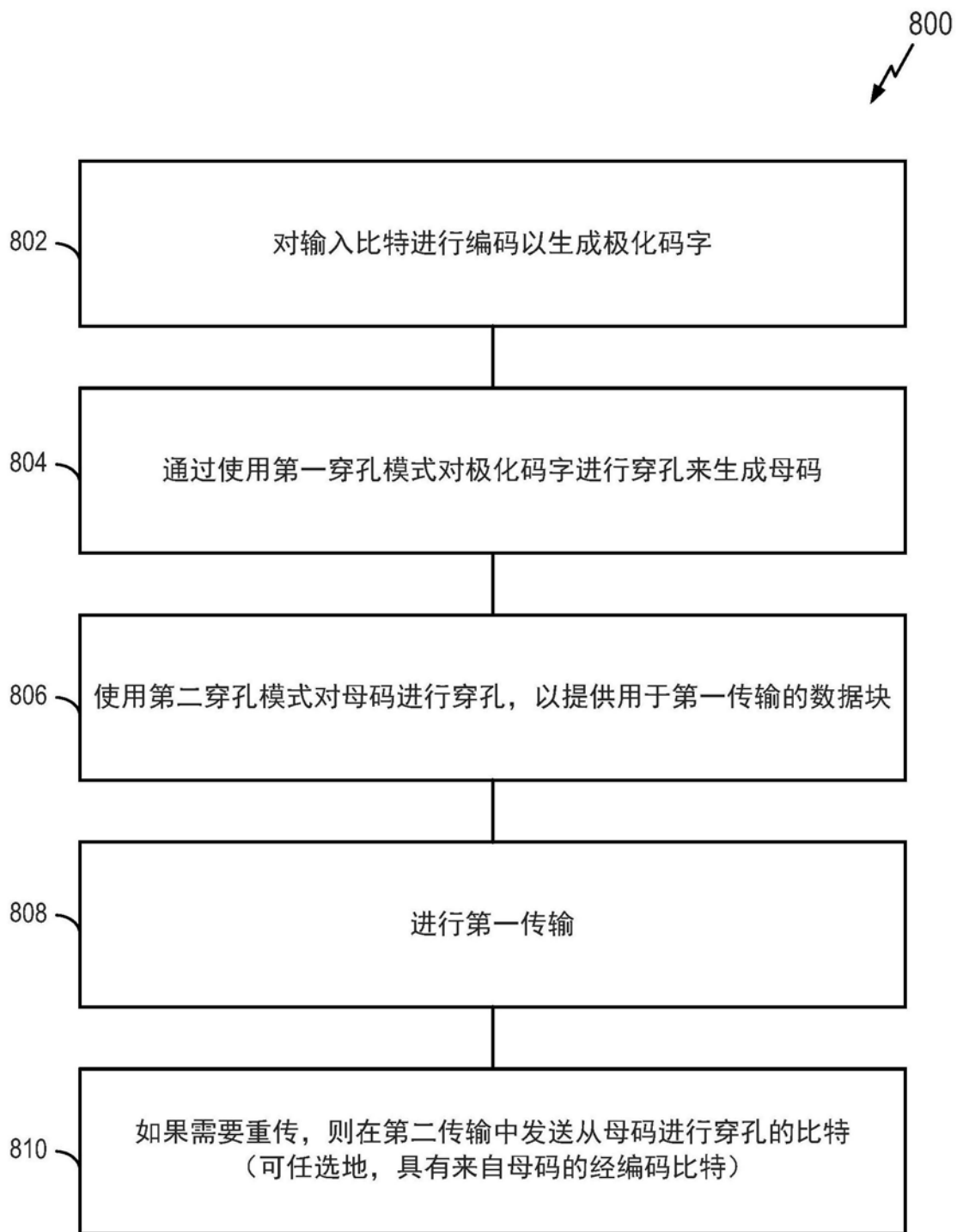


图8

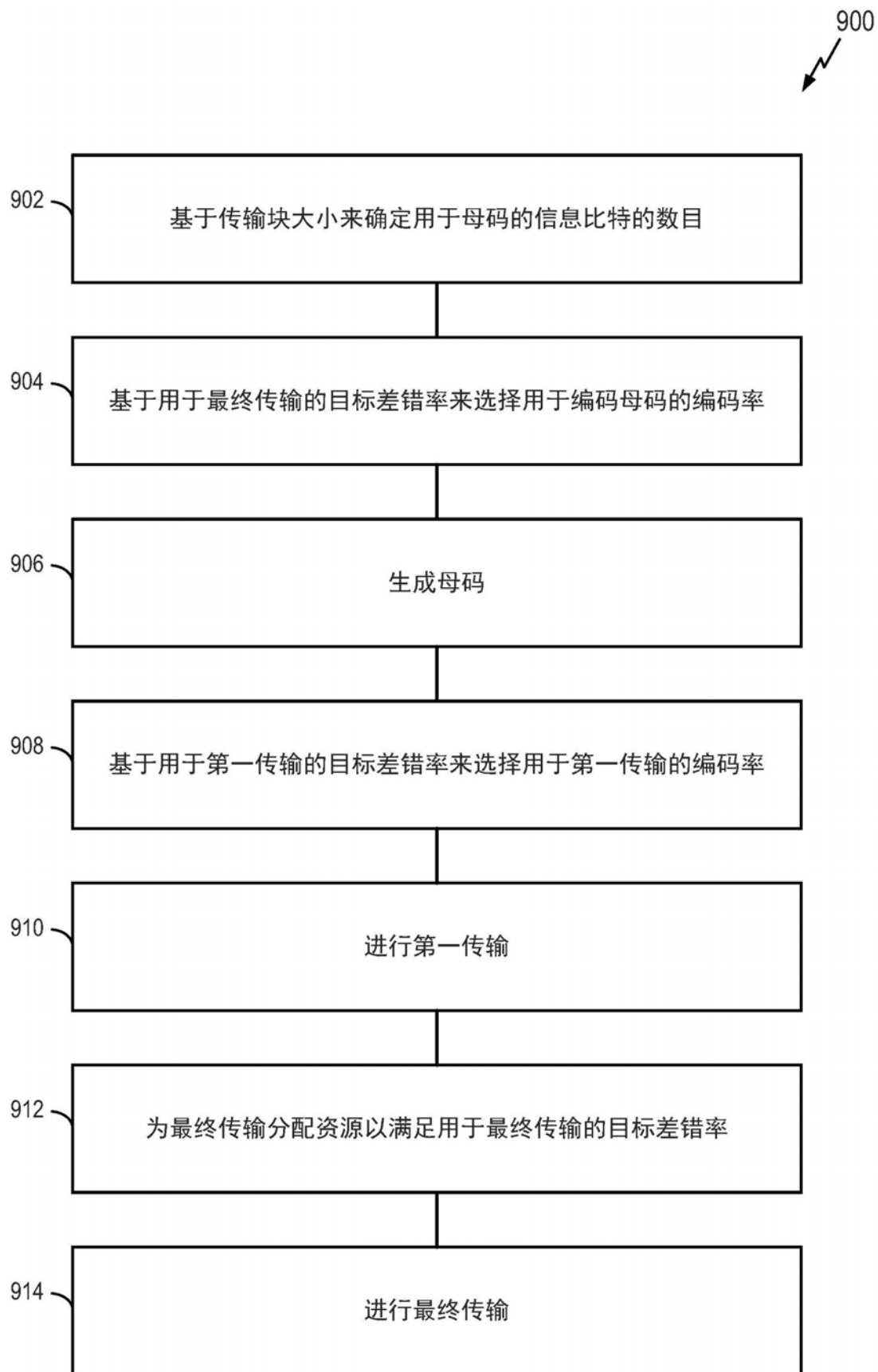


图9

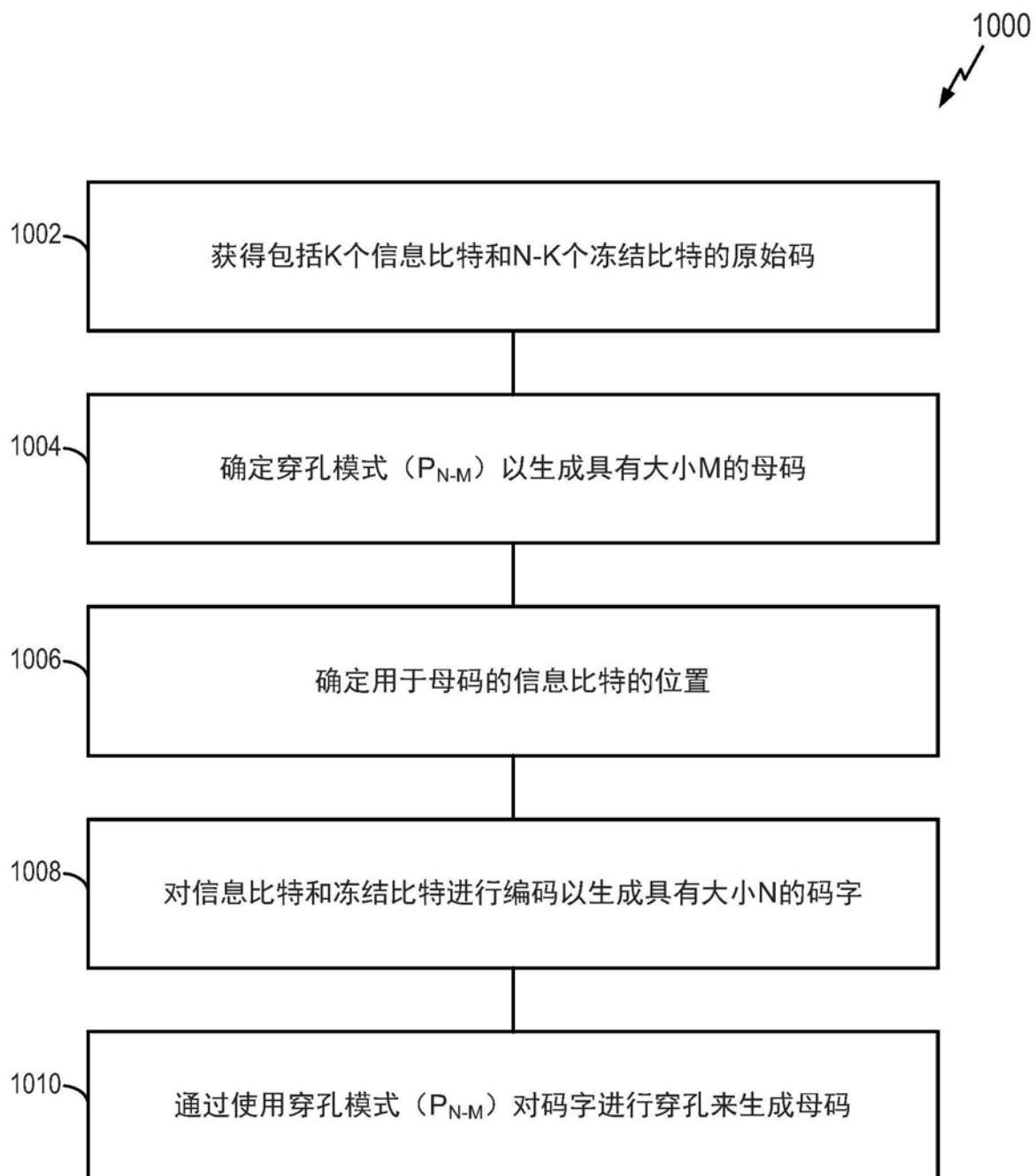


图10

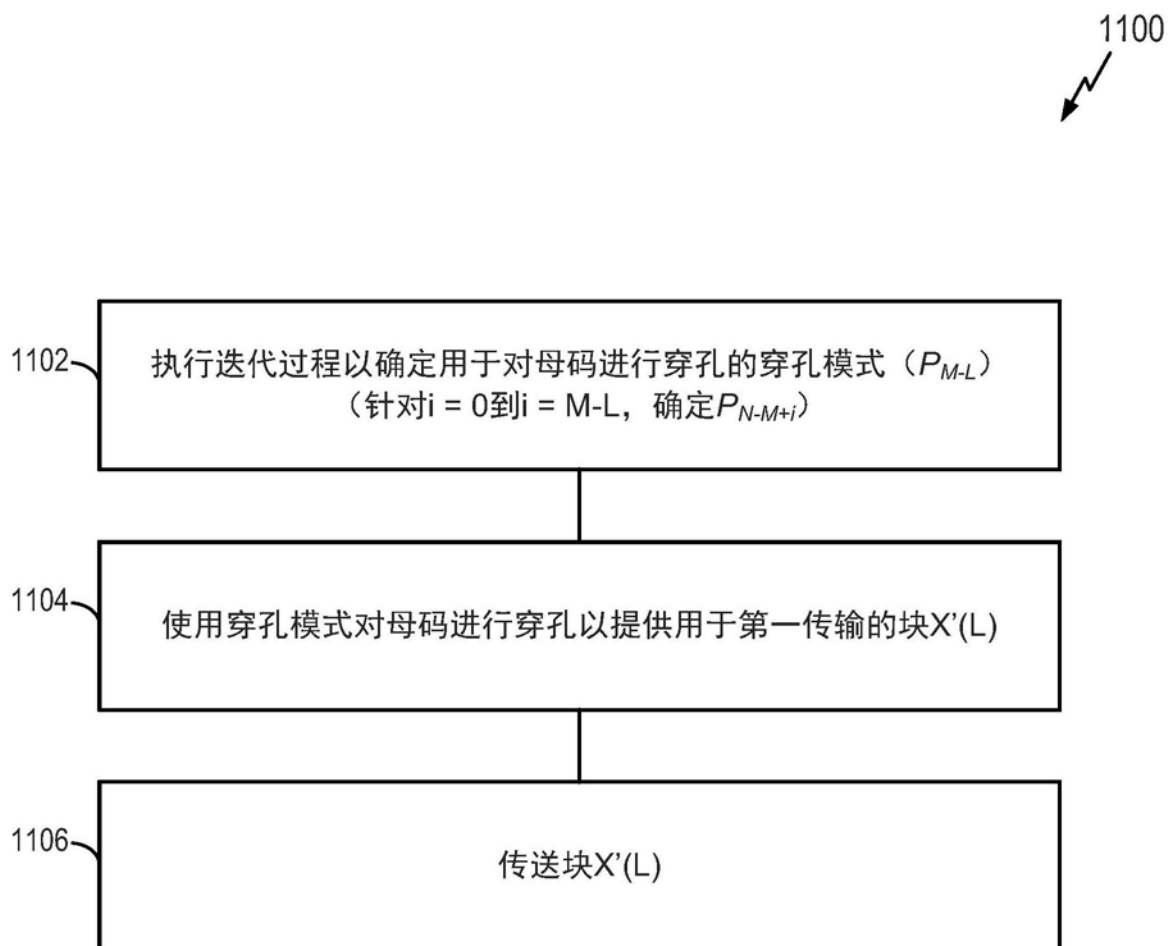


图11

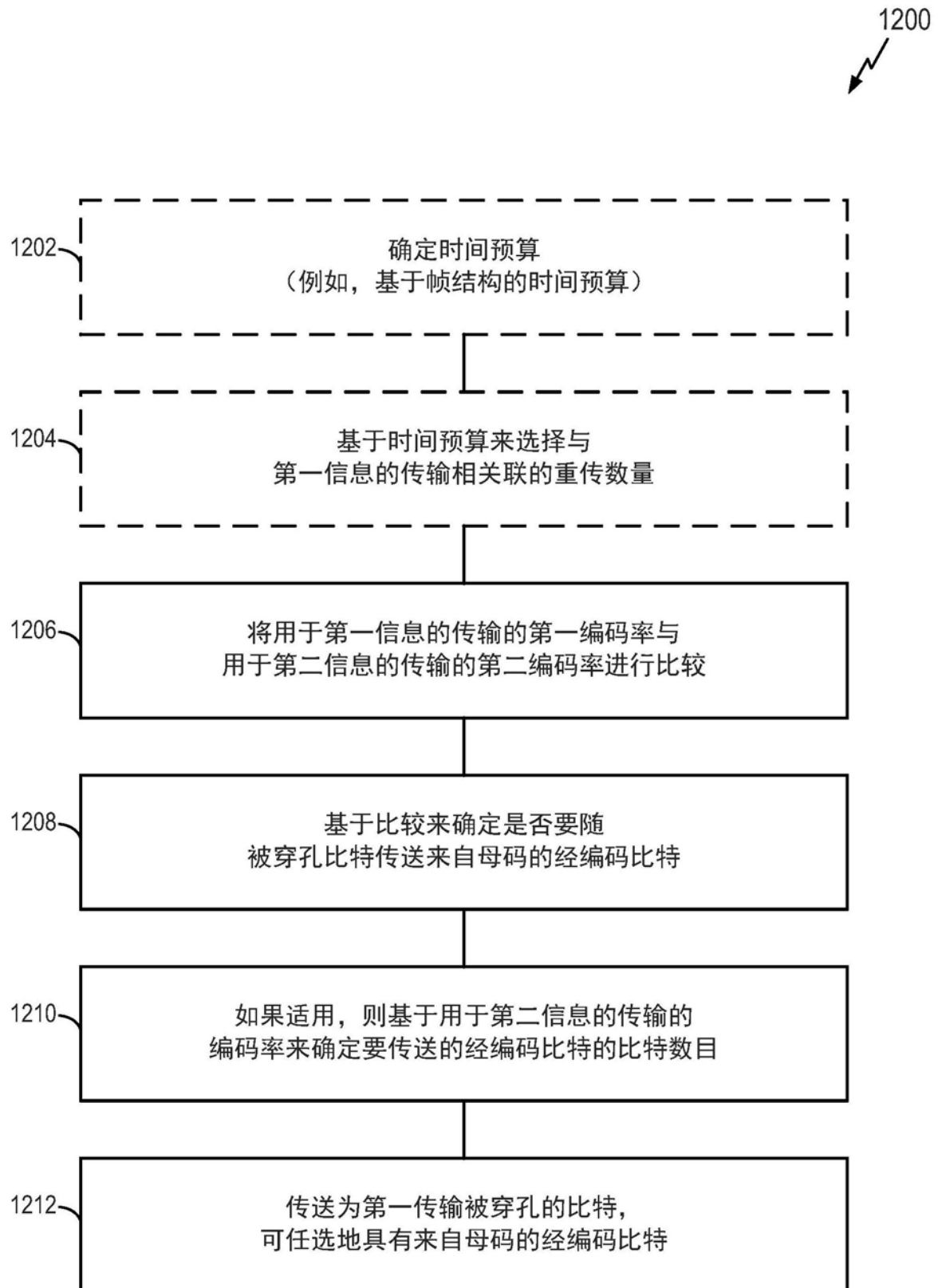


图12

1300 ↘

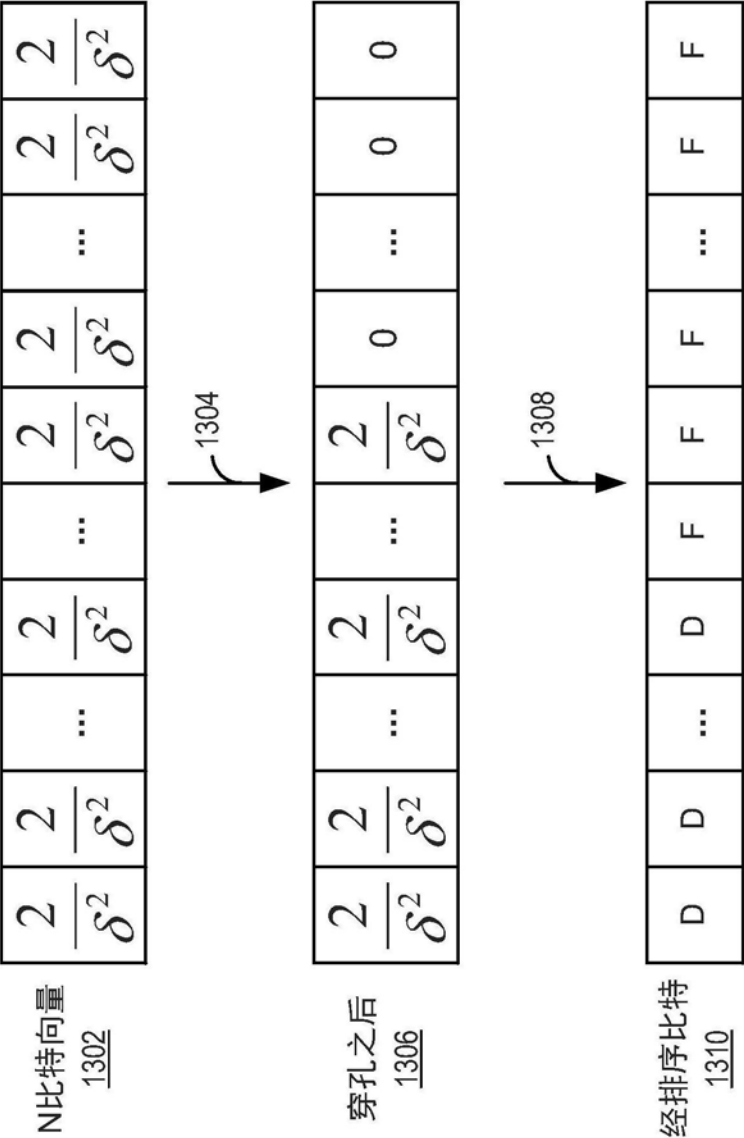


图13

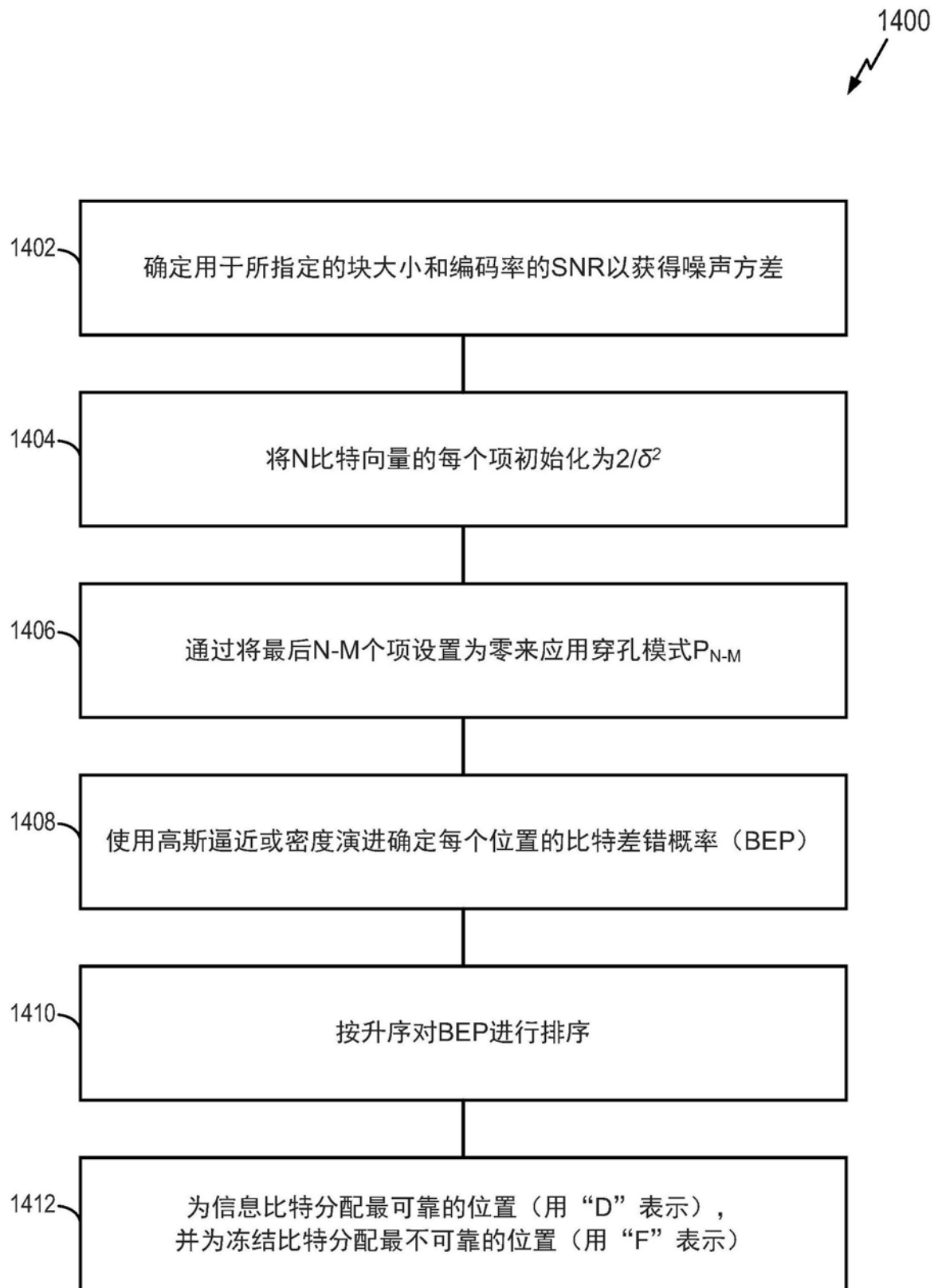


图14

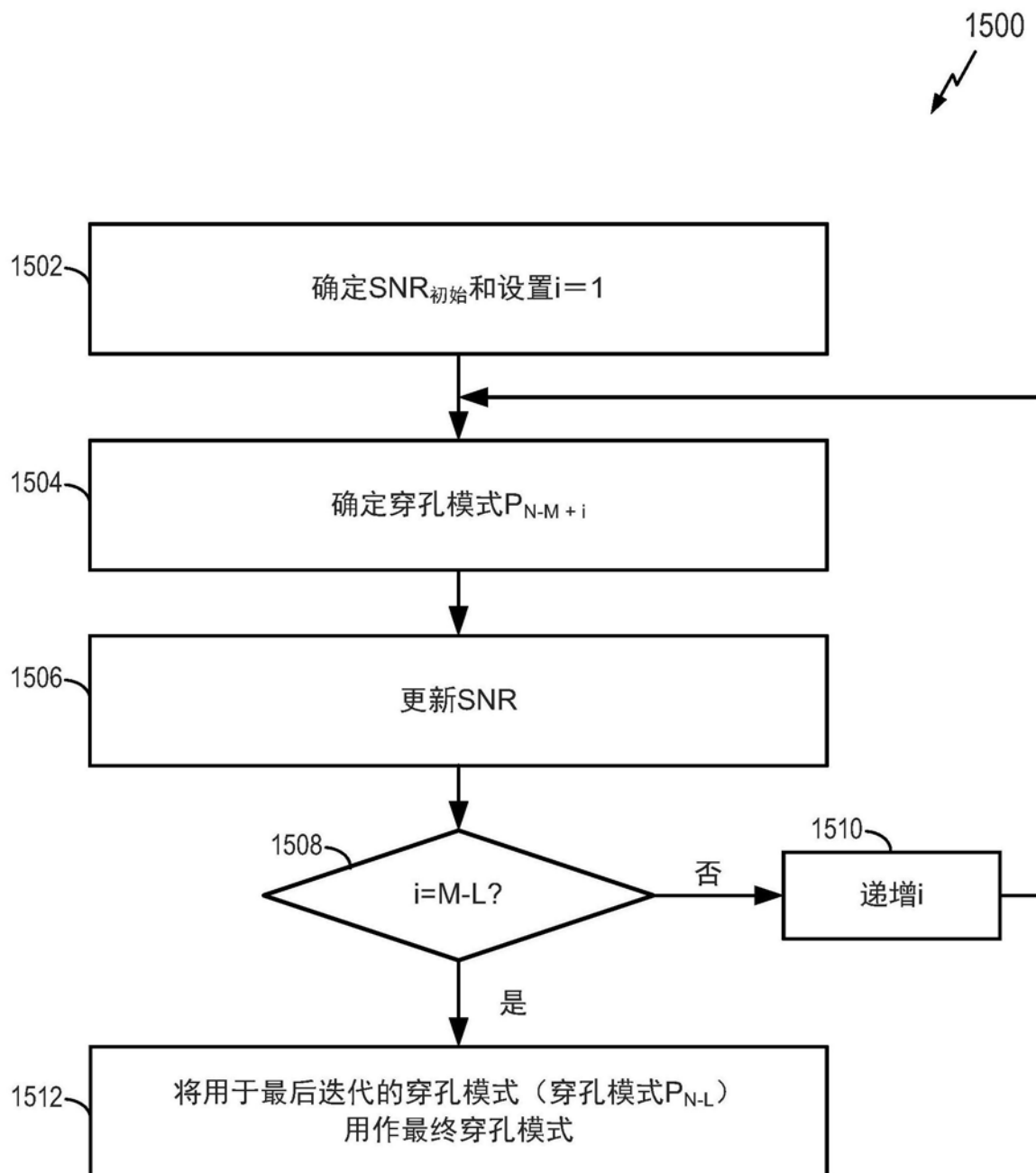


图15

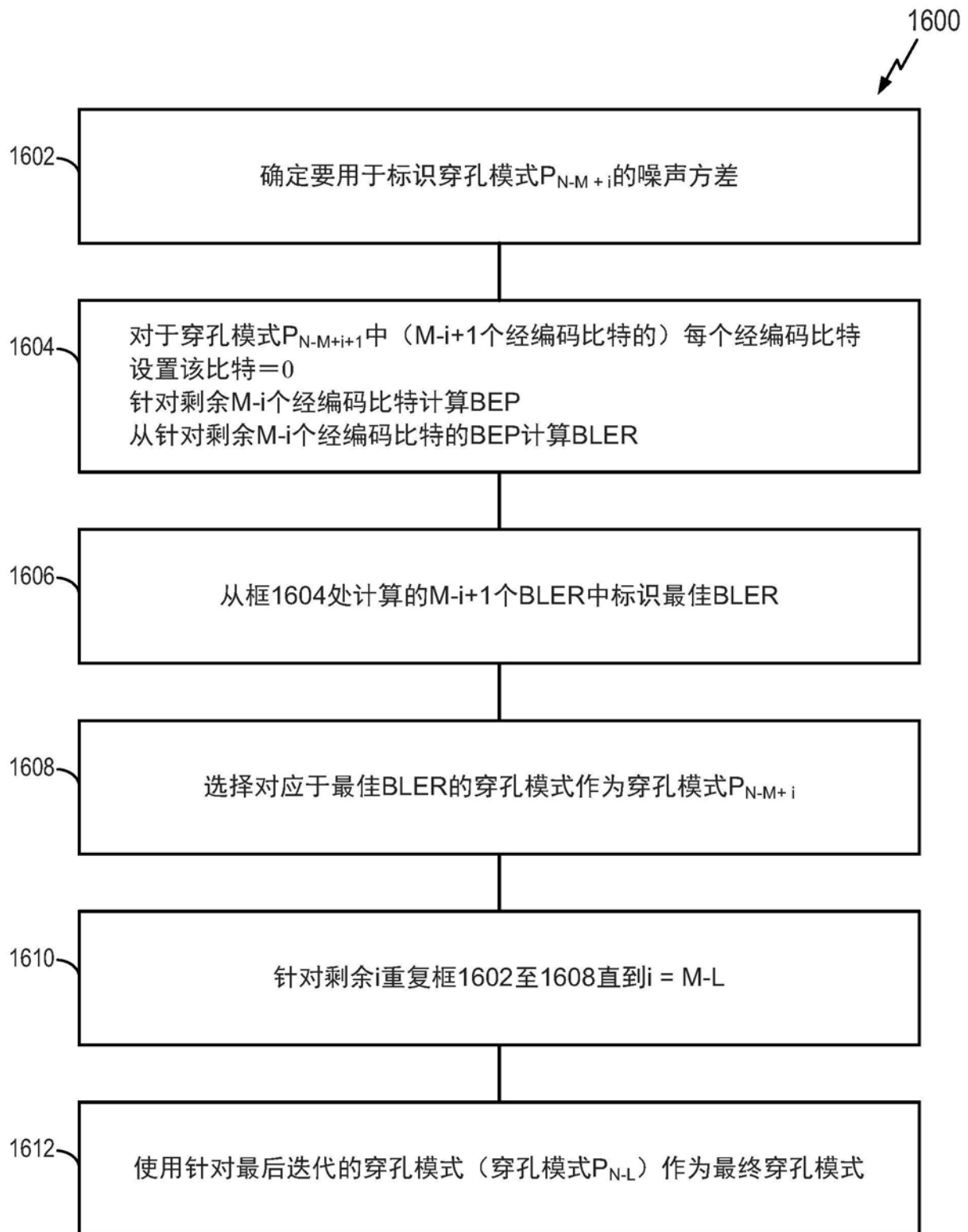


图16

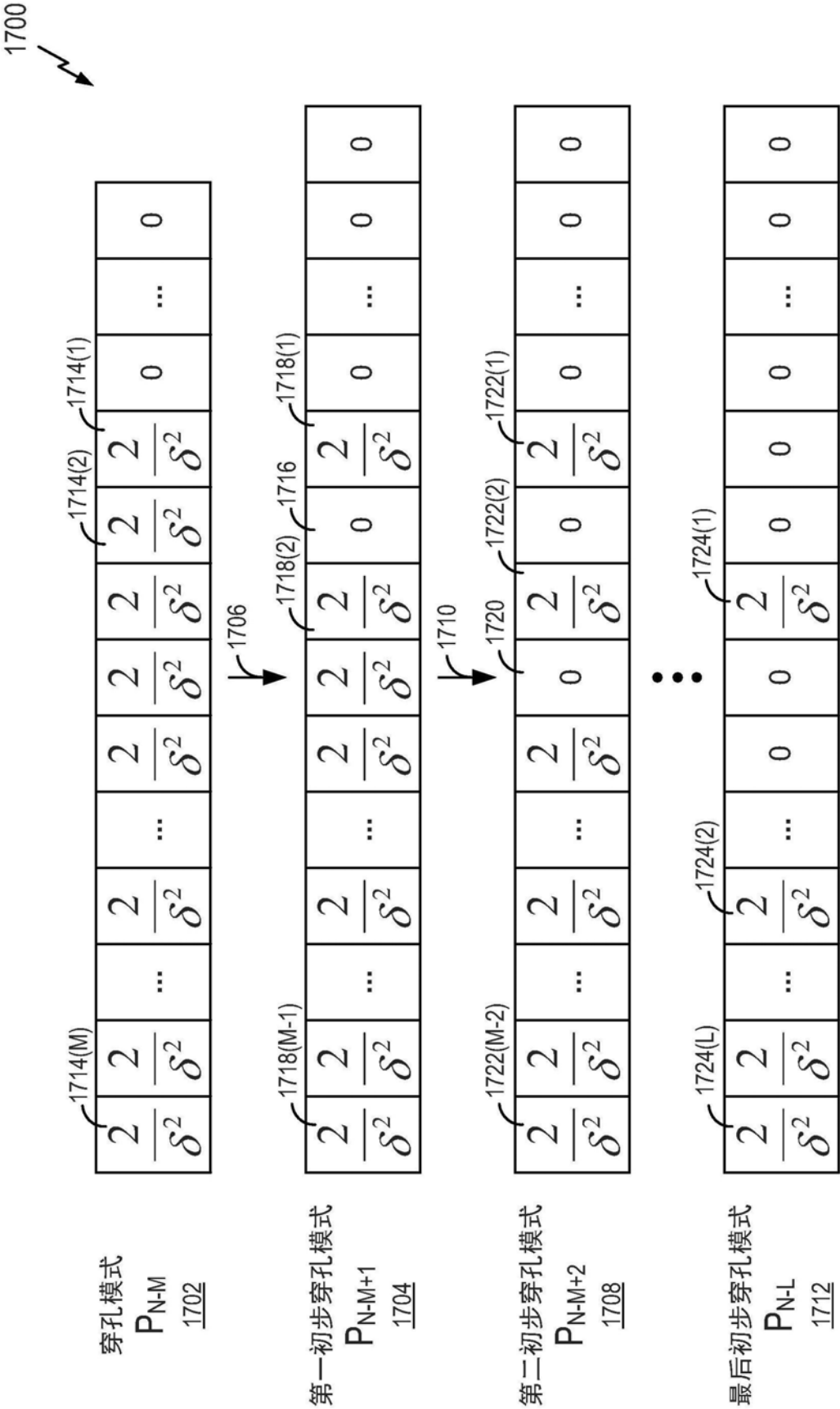


图17

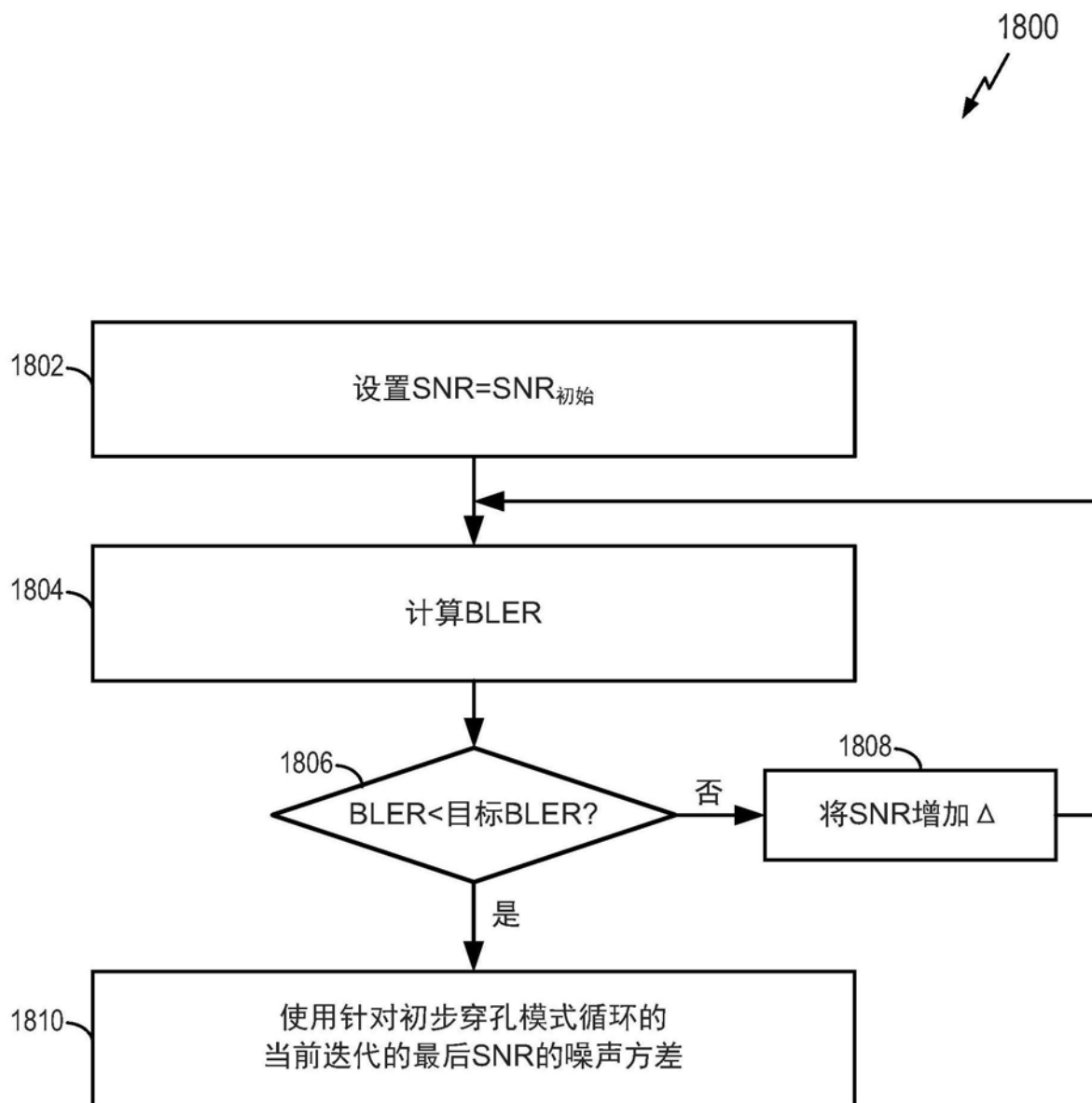


图18

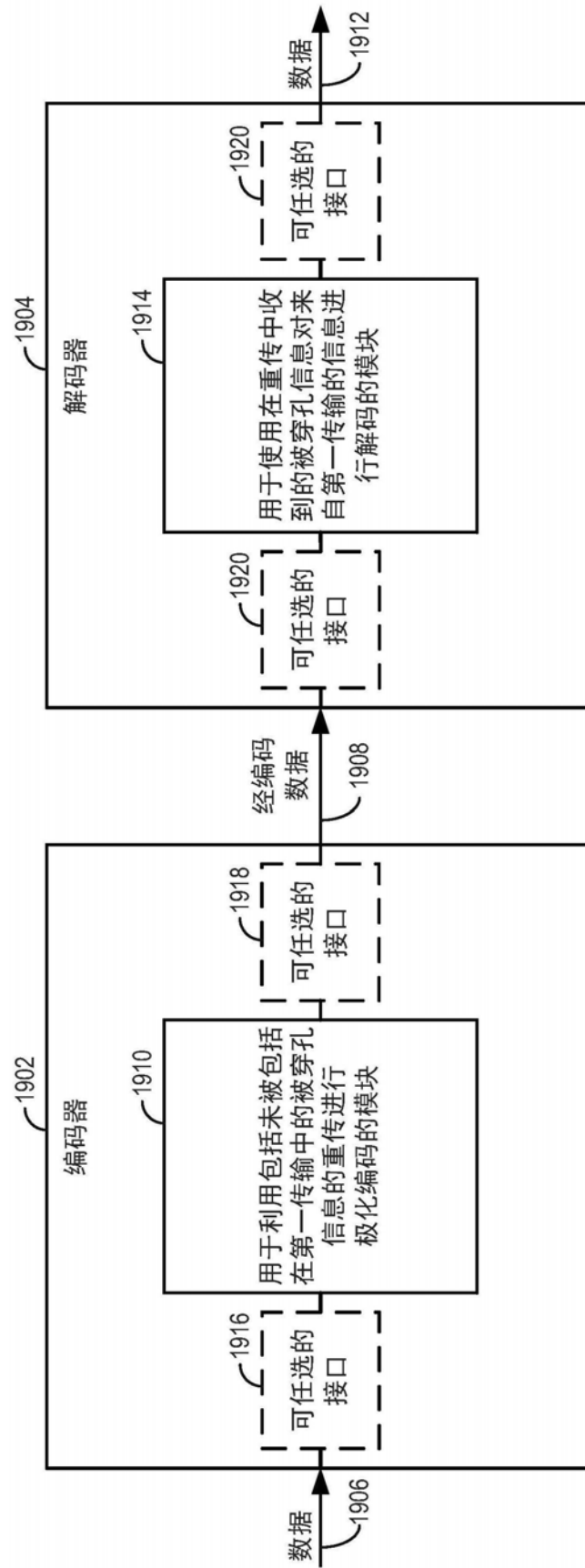


图19

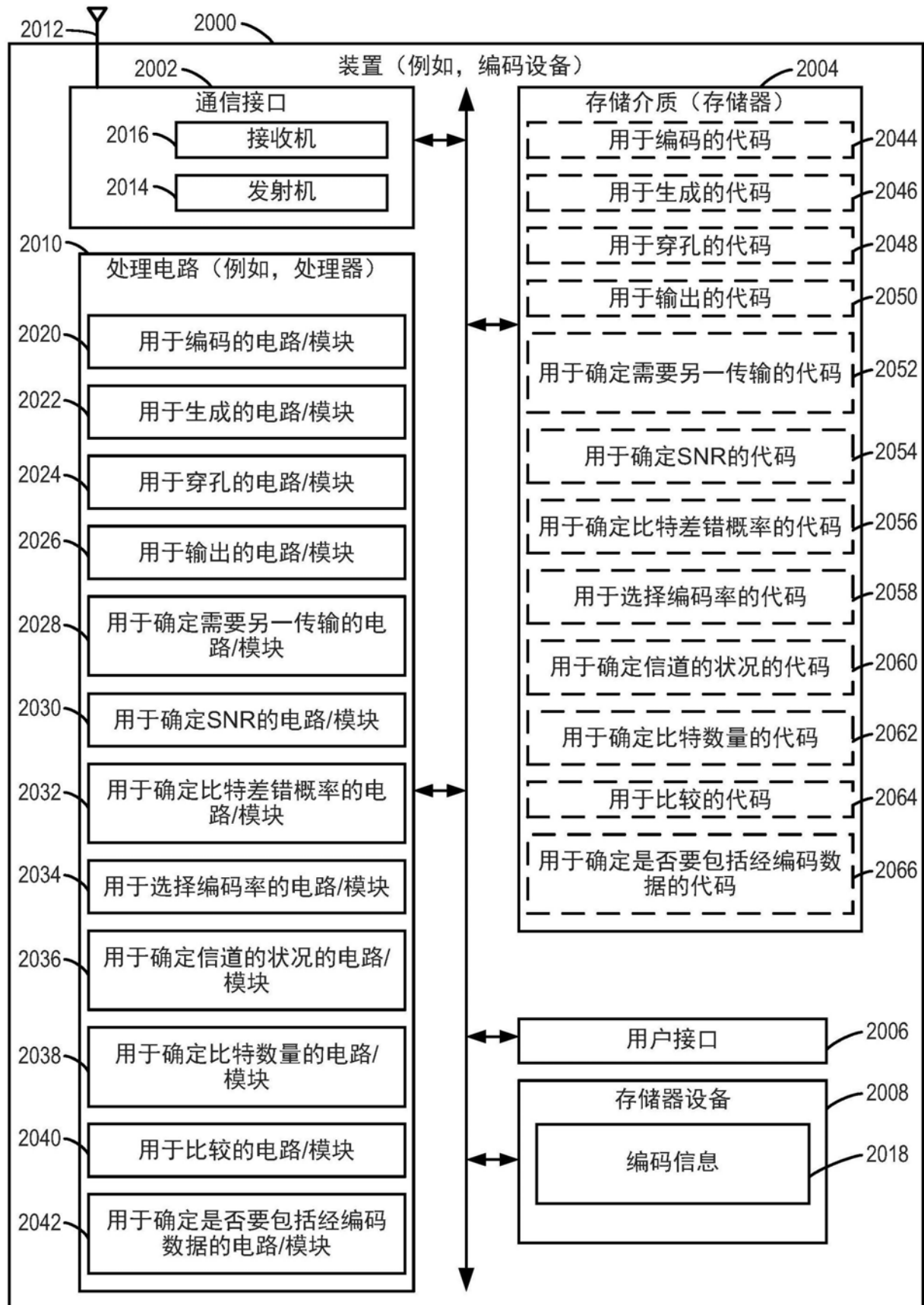


图20

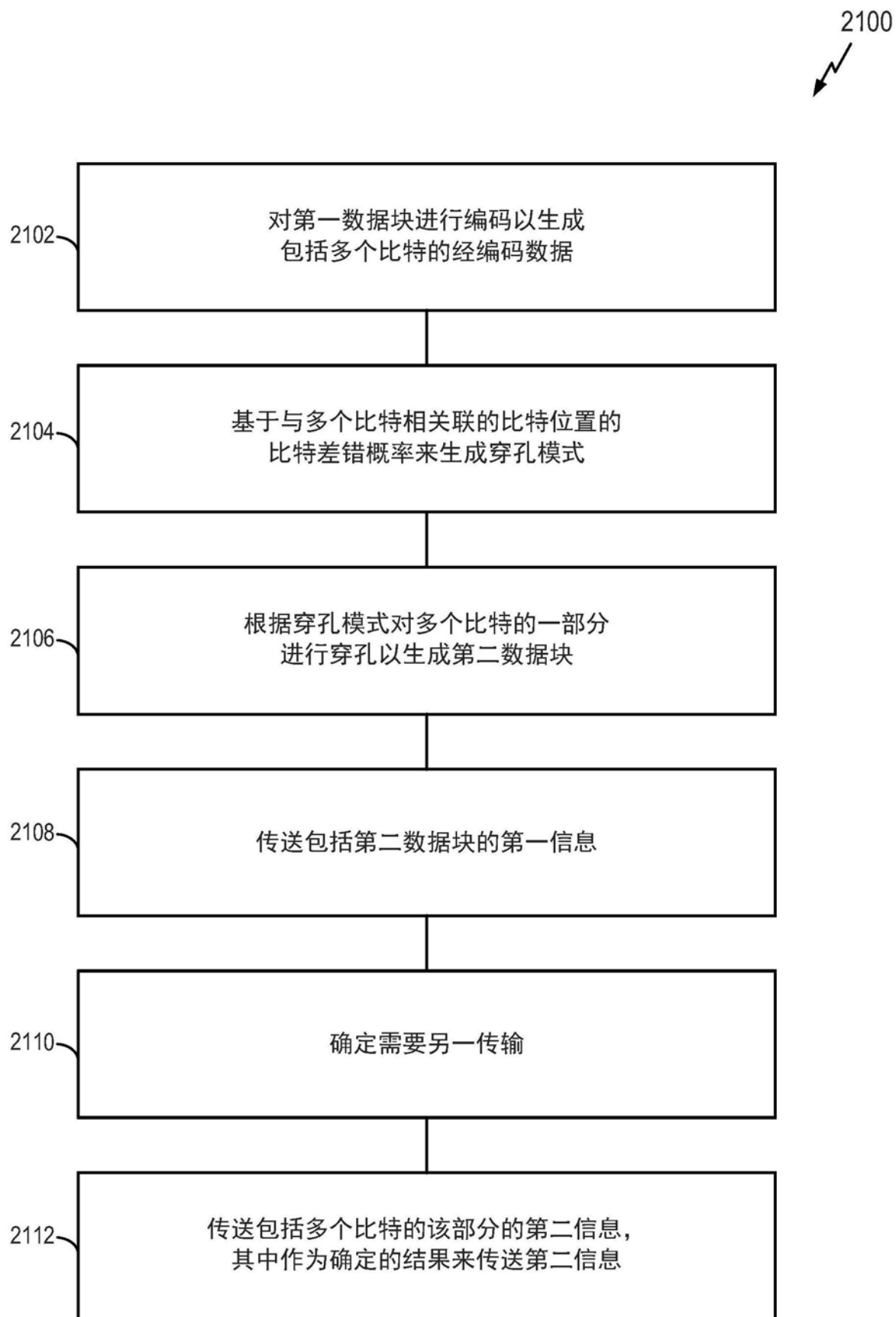


图21

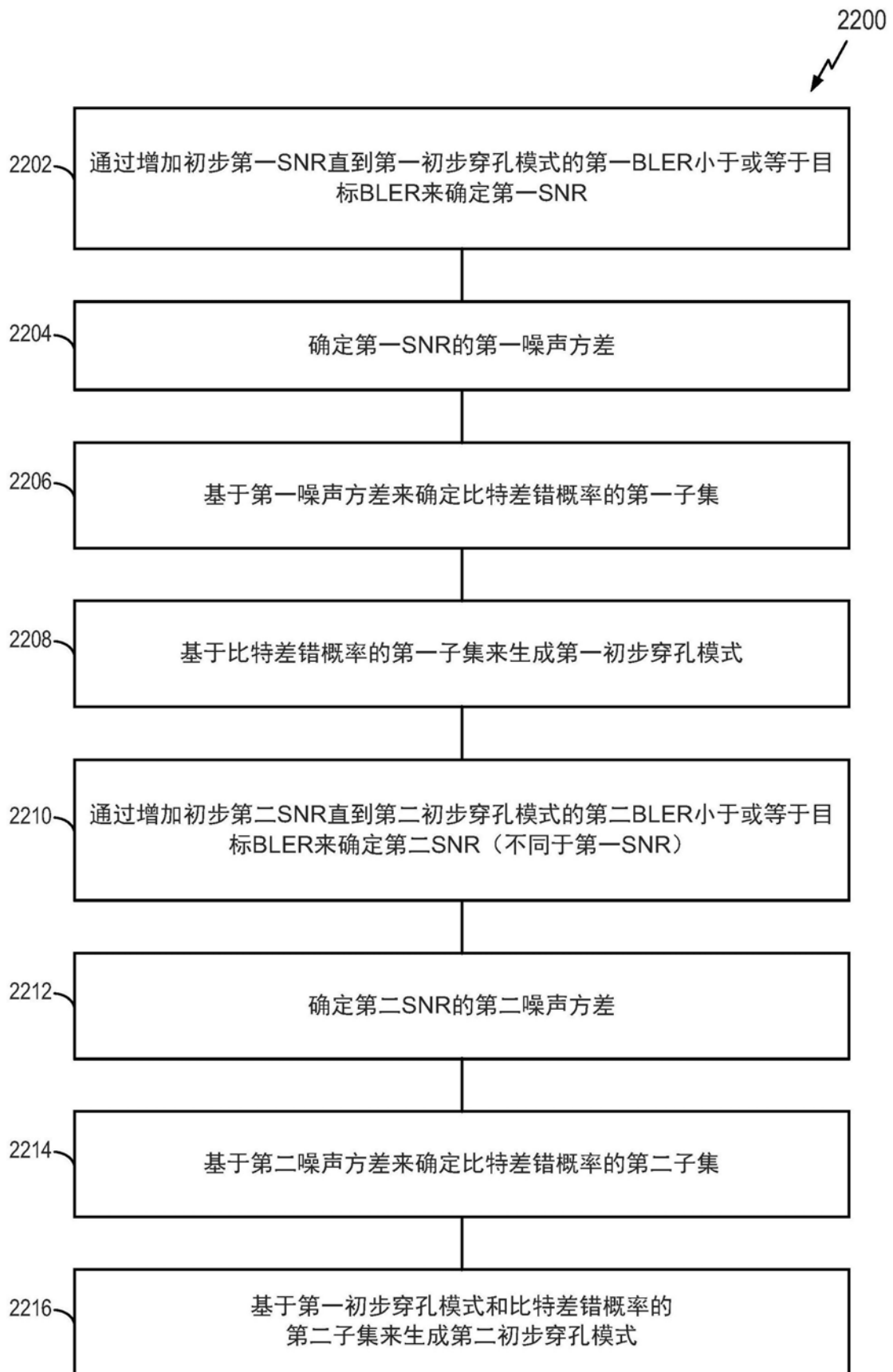


图22

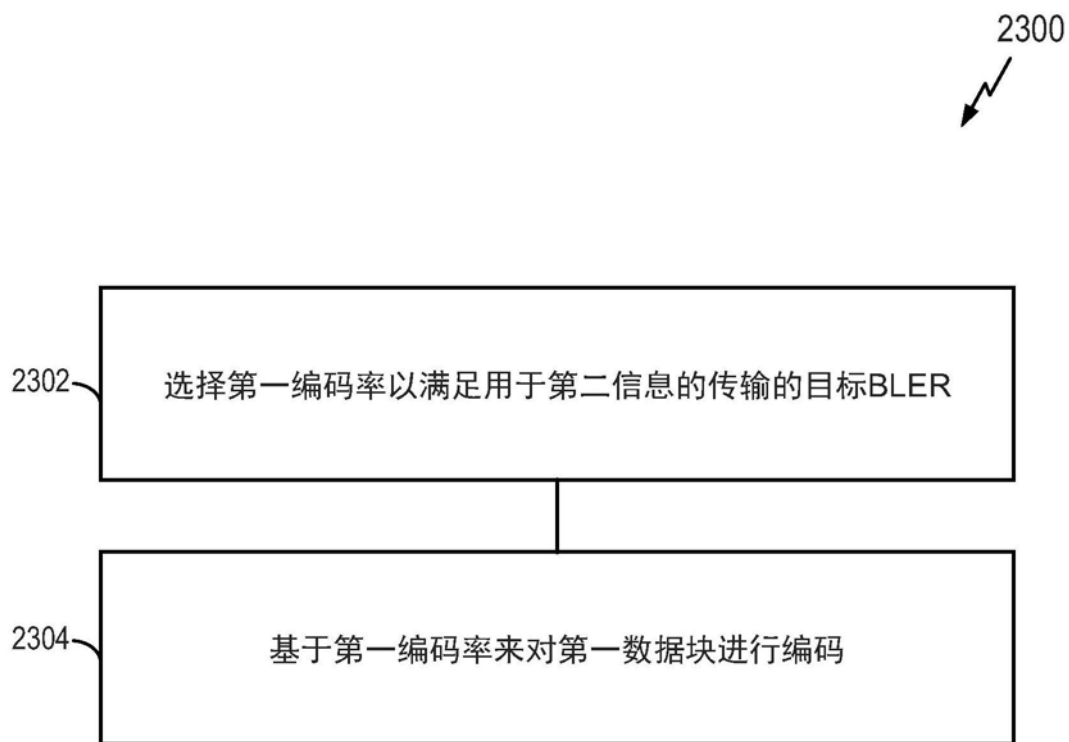


图23

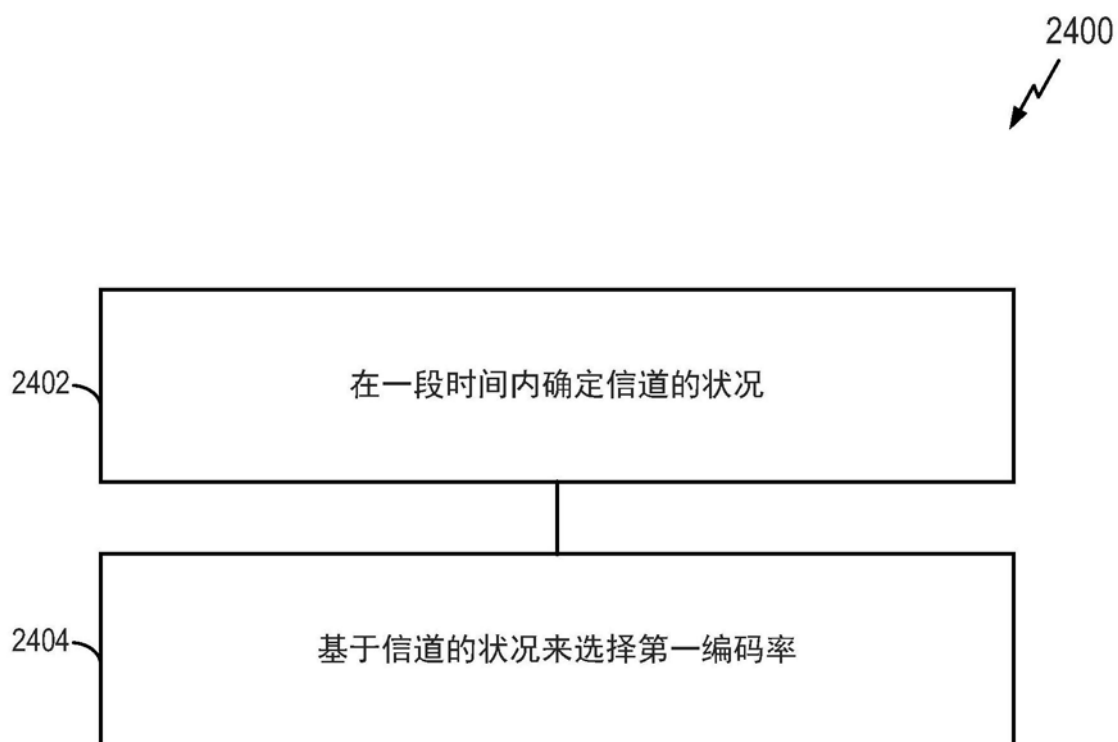


图24

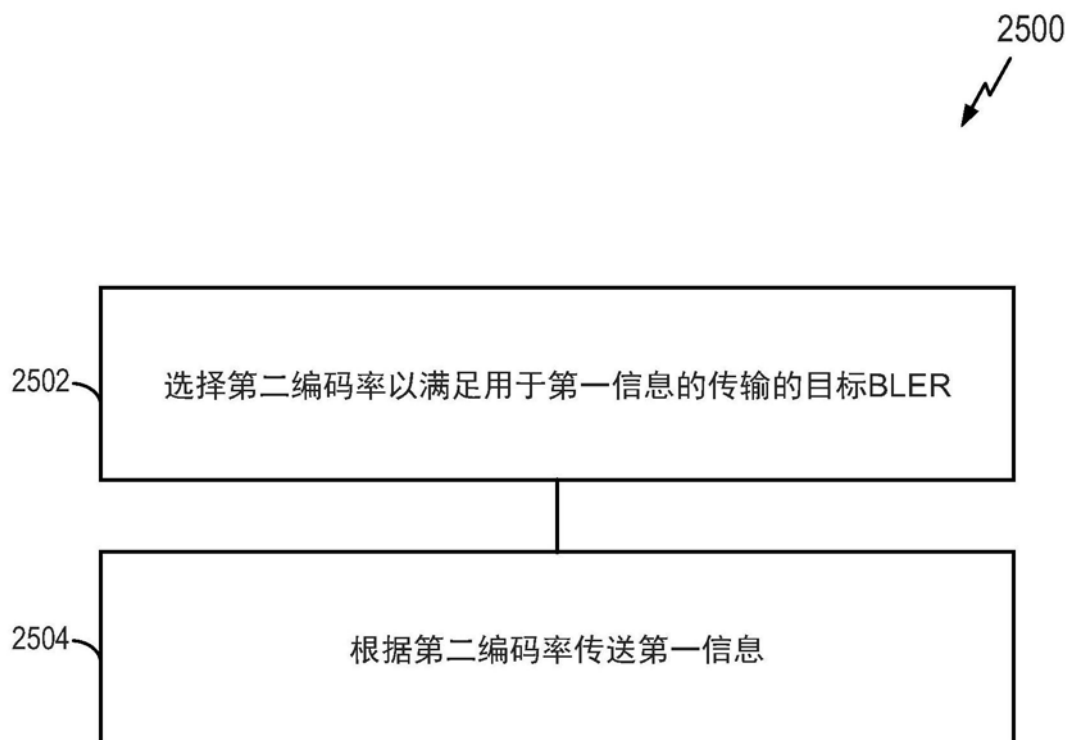


图25

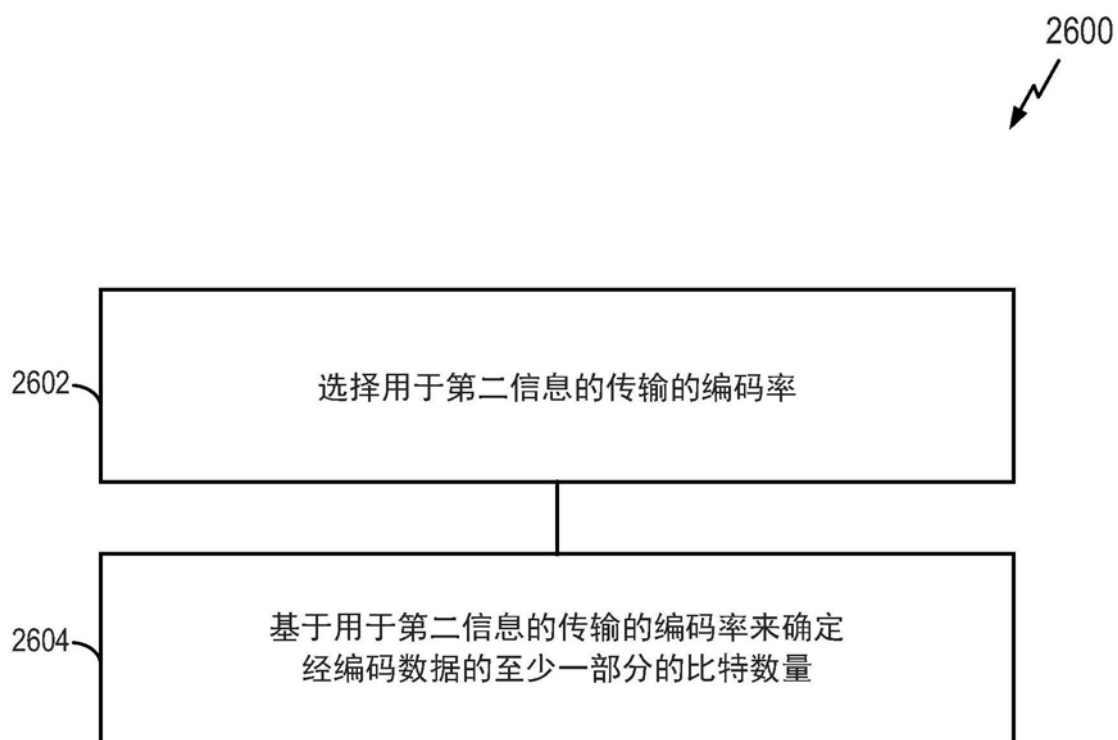


图26

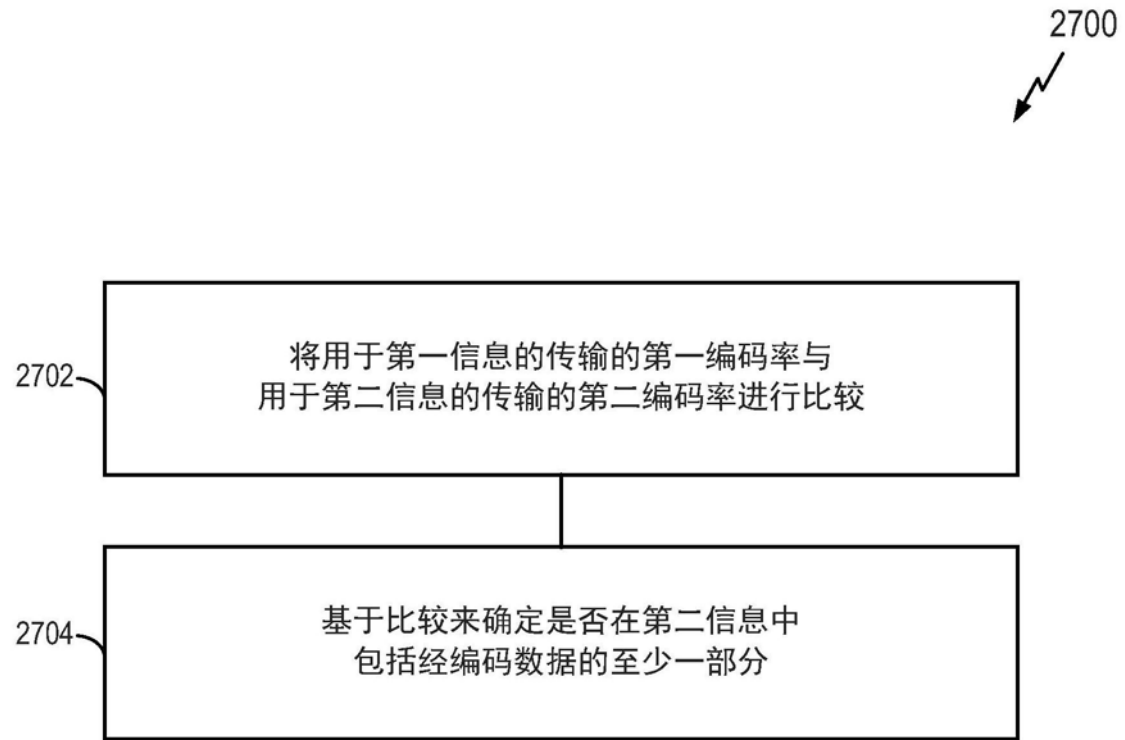


图27