

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 972 021**

51 Int. Cl.:

H04L 7/00 (2006.01)

H04L 25/02 (2006.01)

G08C 19/28 (2006.01)

G05B 19/18 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **14.07.2020** **PCT/EP2020/069838**

87 Fecha y número de publicación internacional: **18.03.2021** **WO21047807**

96 Fecha de presentación y número de la solicitud europea: **14.07.2020** **E 20740605 (9)**

97 Fecha y número de publicación de la concesión europea: **22.11.2023** **EP 4029185**

54 Título: **Dispositivo y método para la transmisión de datos serie síncronos**

30 Prioridad:

13.09.2019 DE 102019213982

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

10.06.2024

73 Titular/es:

DR. JOHANNES HEIDENHAIN GMBH (100.0%)
Dr.-Johannes-Heidenhain-Str. 5
83301 Traunreut, DE

72 Inventor/es:

HUBER, MANFRED

74 Agente/Representante:

ELZABURU, S.L.P

ES 2 972 021 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Dispositivo y método para la transmisión de datos serie síncronos

5 **CAMPO TÉCNICO**

La presente invención se refiere a un dispositivo y a un método para la transmisión de datos serie síncronos según la reivindicación 1 o 6. La invención se refiere además a una electrónica subsiguiente según la reivindicación 11. Es particularmente ventajosa en aplicaciones en tecnología de automatización porque allí son necesarias a menudo transmisiones de datos a través de líneas largas.

10 **ESTADO DE LA TÉCNICA**

En la tecnología de automatización se utilizan a menudo aparatos de medición que proporcionan valores de medición digitales. En el ámbito de los controles numéricos, que se utilizan por ejemplo para el control de máquinas herramienta, esto se aplica especialmente a los aparatos de medición de posición para medir movimientos lineales o de rotación. Los aparatos de medición de posición que generan valores de medición (absolutos) digitales son denominados aparatos de medición de posición absoluta.

Para la transmisión de valores de posición absoluta y otros datos se utilizan principalmente interfaces de datos serie, ya que estas requieren solo unas pocas líneas de transmisión de datos y a pesar de ello presentan altas velocidades de transmisión de datos. Dado que la transmisión de datos se realiza normalmente a través de cables de gran longitud, las señales de interfaz son transmitidas de forma diferencial, por ejemplo según el estándar RS-485. Para ello, en el lado del emisor, las señales digitales referidas a tierra son convertidas en señales diferenciales y emitidas mediante módulos de controlador especiales; en el lado del receptor, las señales transmitidas son convertidas nuevamente en módulos de receptor para su posterior procesamiento. La transmisión se realiza a través de pares de líneas, cuyos cables están retorcidos entre sí.

Son especialmente ventajosas las denominadas interfaces serie síncronas, que presentan un par de líneas de datos que funcionan de forma unidireccional o bidireccional y un par de líneas de reloj. La transmisión de paquetes de datos a través del par de líneas de datos se realiza de forma sincronizada con una señal de reloj en el par de líneas de reloj. En la tecnología de automatización se ha impuesto un gran número de interfaces estándar digitales de este tipo; ejemplos populares de interfaces serie síncronas son, por ejemplo, la interfaz EnDat de la solicitante y otra conocida por la denominación SSI.

La interfaz SSI está descrita en el documento EP 0 171 579 A1. Se trata de una interfaz de datos serie síncrona con un par de líneas de datos operadas unidireccionalmente y un par de líneas de reloj operadas unidireccionalmente. La lectura de los valores de posición de un dispositivo de medición de posición se realiza aquí de forma sincronizada con una señal de reloj que es transmitida a través del par de líneas de reloj.

El documento EP 0 660 209 A describe, por el contrario, el fundamento de la interfaz EnDat de la solicitante. También se trata en este caso de una interfaz serie síncrona, pero además del par de líneas de reloj operadas unidireccionalmente, presenta un par de líneas de datos operadas bidireccionalmente. Esto hace posible la transmisión de datos en ambas direcciones - desde una electrónica subsiguiente (por ejemplo un control numérico) al aparato de medición de posición y desde el aparato de medición de posición a la electrónica subsiguiente. También en este caso la transmisión de datos se realiza de forma sincronizada con una señal de reloj.

Además de la resistencia óhmica, los pares de líneas utilizadas para la transmisión tienen propiedades tanto capacitivas como inductivas, que dependen de la longitud de la línea. En la tecnología de transmisión se habla en este contexto de capacitancia por unidad de longitud e inductancia por unidad de longitud de la línea. Los procesos de transferencia de carga resultantes durante la transmisión de datos conducen a una deformación de las señales transmitidas. Por lo tanto, la longitud de cable máxima alcanzable para una transmisión segura, supuesta una velocidad de datos constante, es determinada por la capacidad del receptor diferencial en el lado del receptor para restaurar la señal emitida originalmente a partir de las señales recibidas.

55 **SUMARIO DE LA INVENCION**

Un objeto de la presente invención es crear un dispositivo para aumentar la longitud máxima de línea en interfaces serie síncronas.

Este objeto se lleva a cabo mediante un dispositivo según la reivindicación 1.

Se propone un dispositivo para la transmisión de datos serie síncronos a través de un canal de datos diferencial y un canal de reloj diferencial, que presenta un controlador de interfaz con un generador de reloj y un controlador de datos, así como un módulo emisor de reloj y un módulo receptor de datos, en el que

- por el generador de reloj puede ser generada una señal de reloj de emisión que durante un ciclo de transmisión de datos comprende una secuencia de pulsos de reloj con un período,
- la señal de reloj de emisión es conducida al módulo emisor de reloj, que la convierte en una señal de reloj diferencial para su salida a través del canal de reloj,
- una señal de datos diferencial que llega a través del canal de datos diferencial es conducida al módulo receptor de datos, que la convierte en una señal de datos y la conduce al controlador de datos y
- la señal del reloj de emisión es conducida al controlador de datos para sincronizar la lectura de la señal de datos.

Según la invención, el generador de reloj está configurado adecuadamente para que en el caso de ciclos de transmisión de datos en un estado operativo dinámico, en el que la tensión diferencial más grande que se produce de la señal de reloj diferencial es menor que la tensión diferencial máxima del módulo emisor de reloj, ajustar la duración de la primera fase de reloj del primer período de reloj de la secuencia de pulsos de reloj para que sea más larga que la primera fase de reloj de los siguientes períodos de reloj y más corta que una duración de tiempo necesaria para alcanzar la tensión diferencial máxima.

Otro objeto de la presente invención es crear un método para aumentar la longitud máxima de línea en interfaces serie síncronas.

Este objeto se lleva a cabo mediante un método según la reivindicación 6.

Se propone un método para la transmisión de datos serie síncronos a través de un canal de datos diferencial y un canal de reloj diferencial con un dispositivo que presenta un controlador de interfaz con un generador de reloj y un controlador de datos, así como un módulo emisor de reloj y un módulo receptor de datos, en el que

- por el generador de reloj es generada una señal de reloj de emisión que durante un ciclo de transmisión de datos comprende una secuencia de pulsos de reloj con un período,
- la señal de reloj de emisión es conducida al módulo emisor de reloj, que la convierte en una señal de reloj diferencial para su salida a través del canal de reloj,
- una señal de datos diferencial que llega a través del canal de datos diferencial es conducida al módulo receptor de datos, que la convierte en una señal de datos y la conduce al controlador de datos y
- la señal del reloj de emisión es conducida al controlador de datos para sincronizar la lectura de la señal de datos.

Según la invención, el generador de reloj (44) está configurado adecuadamente para en caso de ciclos de transmisión de datos en un estado operativo dinámico (DYN), en el que la tensión diferencial más grande que se produce de la señal de reloj diferencial (C+, C-) es menor que la tensión diferencial máxima (UDmax) del módulo emisor de reloj (50), ajustar la duración de la primera fase de reloj (TH1) del primer período de reloj (T1) de la secuencia de pulsos de reloj (TP) para que sea más larga que la primera fase de reloj (TH) de los siguientes períodos de reloj y más corta que una duración de tiempo necesaria para alcanzar la tensión diferencial máxima (UDmax).

Otras ventajas y realizaciones se desprenden de las reivindicaciones dependientes y de la descripción de los ejemplos de realización.

BREVE DESCRIPCIÓN DE LOS DIBUJOS

Muestran:

- La Figura 1: un diagrama de bloques de un dispositivo según la invención en una electrónica subsiguiente,
- la Figura 2: un diagrama de señal simplificado de la transmisión de la señal de reloj de emisión en caso de una longitud de línea L larga según el estado de la técnica,
- la Figura 3: un diagrama de señal simplificado de una transmisión según la invención de la señal de reloj de emisión CLK_S en caso de una longitud de línea L larga,
- la Figura 4a: un diagrama de bloques de una primera forma de realización de un generador de reloj según la invención,
- la Figura 4b: un diagrama de bloques de otra forma de realización de un generador de reloj según la invención y
- la Figura 4c: un diagrama de bloques de otra forma de realización de un generador de reloj según la invención.

DESCRIPCIÓN DE LAS FORMAS DE REALIZACIÓN

La figura 1 muestra un diagrama de bloques de una electrónica subsiguiente 10, que está conectada a un dispositivo de medición de posición 100 para la transmisión de datos por medio de una conexión de interfaz que comprende un canal de reloj 60 y un canal de datos 62. Para controlar la transmisión de datos, por el lado de la electrónica subsiguiente 10 está prevista una interfaz maestra 30, que forma un dispositivo según la invención y que comunica con una interfaz esclava 120 del dispositivo de medición de posición 100. La interfaz maestra 30 está realizada como

interfaz serie síncrona, realizándose la transmisión de señales de forma diferencial, por ejemplo según el estándar RS-485. Por consiguiente, el canal de reloj 60 y el canal de datos 62 tienen cada uno un par de líneas.

La electrónica subsiguiente 10 es un aparato de la tecnología de automatización, por ejemplo un control numérico de máquina herramienta, un control de un robot de fabricación, una indicación de posición o un control de instalación de otro tipo. Presenta una unidad de control central 20 controlada por programa que está realizada como ordenador. Por lo tanto, comprende al menos un microprocesador o microcontrolador, unidades de memoria y puede comprender otras interfaces diversas, por ejemplo para conectar dispositivos periféricos (teclado, ratón, monitor, etc.). A la unidad de control 20 pueden estar asignadas unidades de potencia, por ejemplo para controlar motores eléctricos. Además de la interfaz maestra 30 representada, naturalmente pueden estar previstas otras interfaces maestras según la invención para la conexión de otros dispositivos de medición de posición.

El dispositivo de medición de posición 100 puede estar realizado como codificador rotatorio, aparato de medición de ángulos, dispositivo de medición de longitud, sonda de medición u otro aparato de medición de posición que genere valores de posición absolutos. Presenta una unidad de detección de posición 110, que está configurada adecuadamente para generar señales dependientes de la posición mediante el escaneo de una graduación de medición con un dispositivo de escaneo, para a partir de estas señales determinar valores de posición absoluta y transmitir los mismos a la electrónica subsiguiente 10 a través de la interfaz esclava 120 por solicitud de la interfaz maestra 30. Además, en el dispositivo de medición de posición 100 pueden estar previstas memorias en las que puedan ser almacenados otros datos. La transmisión de otros datos desde y hacia la electrónica subsiguiente 10 también puede realizarse a través de la interfaz esclava 120.

La interfaz maestra 30 comprende un controlador de interfaz 40 con un generador de reloj 44 y un controlador de datos 42, así como un módulo emisor de reloj 50, un módulo emisor de datos (opcional) 52 y un módulo receptor de datos 54.

El controlador de interfaz 40 de la interfaz maestra 30 está conectado a la unidad de control 20 a través de una interfaz interna 25. La interfaz interna 25 permite la comunicación entre la unidad de control 20 y el controlador de interfaz 40. Así, los comandos, y eventualmente los datos que van a ser enviados desde la unidad de control 20 al dispositivo de medición de posición 100, pueden ser transmitidos al controlador de interfaz 40. Los datos que llegan a la interfaz maestra 30 desde el dispositivo de medición de posición 100 pueden ser reenviados por el controlador de interfaz 40 a través de la interfaz interna 25 a la unidad de control 20 para su posterior procesamiento. La comunicación de la interfaz maestra 30 a través del canal de reloj 60 y el canal de datos 62 es controlada por tanto por la unidad de control 20 a través de la interfaz interna 25.

El generador de reloj 44 genera una señal de reloj de emisión CLK_S, que por un lado es transmitida al dispositivo de medición de posición 100 y por otro lado es conducida al controlador de datos 42. Entre dos ciclos de transmisión de datos, la señal de reloj de emisión CLK_S presenta un nivel constante; durante un ciclo de transmisión de datos, el generador de reloj 44 emite una secuencia de pulsos de reloj a través de la señal de reloj de emisión CLK_S.

El controlador de datos 42 está realizado adecuadamente para, por un lado, transmitir comandos y eventualmente datos al dispositivo de medición de posición 100 y, por otro lado, para recibir datos del dispositivo de medición de posición 100. La salida o la lectura de la señal de datos bidireccional DT se realiza en serie y de forma sincronizada con la señal de reloj de emisión CLK_S.

Para la transmisión de la señal de reloj de emisión CLK_S a través del canal de reloj 60, la señal de reloj de emisión CLK_S es conducida a un módulo emisor de reloj 50, que convierte la señal referida a tierra (single-ended) en una señal de reloj diferencial, que consta de un señal de reloj no invertida C+ y una señal de reloj invertida C-. Un módulo de este tipo también es denominado controlador diferencial.

Para la emisión de la señal de datos DT (igualmente referida a tierra), esta es conducida a un módulo emisor de datos 52, que a partir de ella genera una señal de datos diferencial, que comprende una señal de datos no invertida D+ y una señal de datos invertida D-. Para la recepción de datos, la señal de datos diferencial D+, D- es conducida a un módulo receptor de datos 54 (receptor diferencial), que a partir de esta genera una señal de datos digital DT referida a tierra. Para evitar colisiones de señales está prevista una señal de dirección de datos TR, con la que el controlador de datos 42 conmuta el respectivo módulo (módulo receptor de datos 54 o módulo emisor de datos 52) a un estado activo o de alta impedancia. En un protocolo de interfaz se define cuándo y qué módulo conmutar a un estado activo.

En el dispositivo de medición de posición 100, la señal de reloj diferencial C+, C- es conducida a un módulo receptor de reloj 150, que la convierte de nuevo en una señal referida a tierra, que es conducida como señal de reloj de receptor CLK_R a un controlador de interfaz 130 correspondiente al controlador de interfaz 40 de la electrónica subsiguiente para sincronizar la entrada o salida de datos. La señal de datos diferencial D+, D- es conducida por un lado a un módulo receptor de datos 154, que la convierte de nuevo en una señal de datos referida a tierra DT y la conduce al controlador de interfaz 130, por otro lado está previsto un módulo emisor de datos 152, que en la dirección de datos opuesta convierte la señal de datos DT que va a salir en la señal de datos diferencial D+, D- para la transmisión a la

electrónica subsiguiente 10. También en este caso la dirección de los datos es ajustada mediante una señal de dirección de datos TR, que es conmutada según el protocolo de interfaz.

Los comandos de solicitud de datos desde la electrónica subsiguiente 10 que llegan a la interfaz esclava 120, son conducidos a su vez a través de una interfaz interna 115 a la unidad de detección de posición 110, que proporciona los datos solicitados y los reconduce a la interfaz esclava 120. Los datos entrantes son igualmente reconducidos a la unidad de detección de posición 110 a través de la interfaz interna 120 y allí son procesados o almacenados.

El dispositivo de medición de posición 100 representado es, por tanto, adecuado para la realización de una transmisión de datos bidireccional según el documento EP 0 660 209 A1.

Alternativamente, el dispositivo de medición de posición 100 también puede estar realizado de acuerdo con el documento EP 0 171 579 A1. En este caso se puede prescindir del módulo receptor de datos 154 (y del correspondiente módulo emisor de datos 52 de la electrónica subsiguiente), de modo que la transmisión de datos se realiza de forma unidireccional.

El canal de reloj 60 es unidireccional en ambos casos, es decir, la señal de reloj CLK_S es transmitida desde la interfaz maestra 30 a la interfaz esclava 120. Según el principio básico de la transmisión de datos serie síncronos, la sincronización de los bits de datos transmitidos en serie se realiza en el canal de datos 62 mediante la señal de reloj de emisión CLK_S transmitida a través del canal de reloj 60, de modo que durante un ciclo de transmisión de datos un bit de datos es transmitido o leído en cada periodo de reloj de la secuencia de pulsos de reloj emitida a través de la señal de reloj de emisión CLK_S. Teniendo en cuenta otras consideraciones, esto tiene la consecuencia de que solo la frecuencia de la secuencia de pulsos de reloj es el factor limitante para una longitud de línea L alcanzable entre la electrónica subsiguiente 10 y el dispositivo de medición de posición 100, ya que la frecuencia más alta que puede producirse en la señal de datos DT corresponde solo a la mitad de la frecuencia de reloj de la señal de reloj de emisión CLK_S. Expresado con otras palabras, siempre que los tramos de transmisión (controlador diferencial, pares de líneas, receptor diferencial) de la señal de reloj de emisión CLK_S y la señal de datos DT tengan en gran medida las mismas propiedades, se puede suponer una transmisión de datos segura si la secuencia de pulsos de reloj de la señal de reloj de emisión CLK_S puede ser restaurada (como señal de reloj de receptor CLK_R) en el lado del receptor (por el dispositivo de medición de posición 100).

La figura 2 muestra un diagrama de señal simplificado de la transmisión de la señal de reloj de emisión CLK_S desde la electrónica subsiguiente 10 al dispositivo de medición de posición 100 en el caso de una longitud de línea L larga según el estado de la técnica. Hay señalar que no está representado el retardo temporal de la señal de reloj de receptor CLK_R reconstruida en el dispositivo de medición de posición 100 que resulta de la longitud de línea L. Solo se muestra la influencia de la transmisión diferencial y la reconstrucción por parte del dispositivo de medición de posición 100.

La secuencia de pulsos de la señal de reloj de emisión CLK_S generada en un generador de reloj convencional para la duración de una transmisión de datos tiene una frecuencia constante, que está determinada por el periodo T. Los periodos de reloj son simétricos, es decir, la fase alta TH y la fase baja TL de cada periodo tienen la misma duración, su duración corresponde a T/2.

En momentos en los que no tiene lugar ninguna transmisión de datos, la señal de reloj de emisión CLK_S tiene un nivel lógico constante, en el ejemplo representado un nivel bajo. Como consecuencia, la señal de reloj diferencial C+, C- muestra una tensión diferencial máxima UDmax. La señal de reloj de receptor CLK_R restaurada a partir de esto en el dispositivo de medición de posición 100 también tiene un nivel lógico bajo constante. Por lo tanto, el canal de reloj 60 se encuentra en un estado operativo estático STAT. En momentos en los que es transmitida una secuencia de pulsos, es decir, tiene lugar una transmisión de datos, si las longitudes de línea L son largas, ya no se alcanza la tensión diferencial máxima UDmax en las fases de los periodos de señal de la secuencia de pulsos, es decir, los procesos de transferencia de carga del par de líneas del canal de reloj 60 se fusionan entre sí. Solo después del ciclo de transmisión de datos, cuando la señal de reloj CLK_S adopta de nuevo un nivel estático, el par de líneas es cargado de nuevo hasta la tensión diferencial máxima UDmax. Desde el momento en el que es emitido el primer pulso de reloj para una transmisión de datos hasta que se alcanza de nuevo el estado operativo estático STAT después de la transmisión de datos, el canal de reloj 60 se encuentra en un estado operativo dinámico DYN.

La señal de reloj de receptor CLK_R, reconstruida por el módulo receptor de reloj 150 a partir de la señal de reloj no invertida C+ y la señal de reloj invertida C-, revela que la duración del primer pulso restaurado (de la primera fase TH1) es acortada debido a la transferencia de carga que se tiene que producir por la mayor tensión diferencial durante el primer pulso (en el ejemplo representado, la primera fase alta TH1) de la secuencia de reloj de una transmisión de datos para lograr un cambio de nivel de la señal de reloj del receptor CLK_R. La menor tensión diferencial que resulta de ello al final del primer pulso provoca una ligera prolongación de la primera fase baja TL1 de la señal reconstruida; los demás pulsos corresponden en gran medida a la secuencia de pulsos de la señal de reloj de emisión CLK_S.

El acortamiento de la primera fase alta TH1 de la señal de reloj de receptor CLK_R conduce a que la señal de reloj ya no pueda ser evaluada correctamente, de modo que se produce un error en la transmisión de datos.

La figura 3 muestra un diagrama de señal simplificado de la transmisión de una señal de reloj de emisión CLK_S formada según la presente invención desde la electrónica subsiguiente 10 al dispositivo de medición de posición 100 con una longitud de línea L larga. El ciclo de transmisión de datos se realiza en el estado operativo dinámico DYN, es decir, no se alcanza la tensión diferencial máxima UDmax de la señal de reloj diferencial C+, C-. Para generar la señal de reloj de emisión CLK_S, el generador de reloj 44 está configurado ahora según la invención para extender la duración de la primera fase de reloj del primer periodo de reloj T1 de la secuencia de pulsos de reloj TP del ciclo de transmisión de datos, en el ejemplo representado la primera fase alta TH1, de modo que la fase de reloj correspondiente (la fase alta TH1) del primer periodo de reloj T1 de la secuencia de pulsos reconstruida pueda ser evaluada de nuevo por el dispositivo de medición de posición 100. Por otra parte, la duración de la primera fase de reloj (la primera fase alta TH1) no puede ampliarse hasta tal punto que la señal de reloj diferencial C+, C- alcance la tensión diferencial máxima UDmax.

Esta solución se basa en el conocimiento de que, mientras la frecuencia de la secuencia de pulsos de reloj TP de la señal de reloj de emisión CLK_S permanece invariable y la longitud de línea L aumenta, un error se produce únicamente por la primera fase de reloj de la secuencia de pulsos de reloj, mientras que todas las demás fases del reloj pueden ser restauradas correctamente en el lado del receptor (es decir, en el dispositivo de medición de posición 100).

La emisión y la recepción de la señal de datos DT, tanto por la electrónica subsiguiente 10 como por el dispositivo de medición de posición 100, siguen produciéndose de forma sincronizada con los flancos de reloj asignados de la señal de reloj de emisión CLK_S o de la señal de reloj de receptor CLK_R. Por lo tanto, no es necesaria una adaptación del controlador de datos 42 (y eventualmente del controlador de interfaz 130). Por consiguiente, la señal de datos DT está solo indicada en la figura 3. En el caso representado, la señal de datos DT es muestreada en el flanco descendente de la señal de reloj de receptor CLK_R.

La figura 4a muestra un diagrama de bloques de una primera forma de realización de un generador de reloj 44 según la invención. Presenta una unidad de salida de reloj 46 y al menos un registro 48.

La unidad de salida de reloj 46 está realizada adecuadamente para emitir la señal de reloj de emisión CLK_S. Para ello, en el registro 48 está almacenada la duración de la primera fase de reloj (la primera fase alta TH1) de una secuencia de pulsos de reloj TP. En al menos otro registro 49 puede estar almacenada información sobre los pulsos de reloj regulares de la secuencia de pulsos de reloj TP, por ejemplo la duración de la fase alta TH y de la fase baja TL o, en el caso de una señal de reloj simétrica, el periodo T. A la unidad de salida de reloj 46 es conducida una señal de reloj de trabajo CLK, que sirve como base de tiempo para la generación de la secuencia de pulsos de reloj TP, y una señal de inicio START, que inicia la salida de la secuencia de pulsos de reloj TP.

Para la generación de la secuencia de pulsos de reloj TP puede estar previsto en la unidad de salida de reloj 46 por ejemplo un contador que cuente de acuerdo con la base de tiempo de la señal de reloj de trabajo CLK y que en cada caso emita los niveles lógicos necesarios para la duración de los valores almacenados en los registros 48, 49.

El valor del registro 48 puede ser escrito ventajosamente por la unidad de control 20 de la electrónica subsiguiente 10. De esta manera es posible una adaptación a diferentes longitudes de línea L, especificaciones de cable, frecuencias de la señal de reloj de emisión CLK_S, etc.

La duración de la primera fase del reloj puede ser determinada mediante cálculo, medición o aproximación paso a paso (método de iteración).

La figura 4b muestra un diagrama de bloques de una forma de realización alternativa de un generador de reloj 44 según la invención. Aquí, la longitud de línea L es introducida en el registro 48 y la unidad de salida de reloj 46 determina la duración requerida de la primera fase de reloj mediante cálculo o por selección de una tabla, cuyos valores han sido ya ventajosamente determinados y almacenados por el fabricante. Si la frecuencia de reloj de la señal de reloj de emisión CLK_S es variable, esto también se puede tener en cuenta, por ejemplo almacenando la duración de la fase alta TH y/o la fase baja TL o el periodo T en los otros registros 49 y conduciendo esta información a la unidad de salida de reloj 46.

La figura 4c muestra un diagrama de bloques de otra forma de realización alternativa de un generador de reloj 44 según la invención. Aquí, en el registro 48 únicamente está almacenada una constante K, a partir de la cual la unidad de salida de reloj 46 ajusta la duración de la primera fase de reloj TH 1 de la señal de reloj de emisión CLK_S. Puede tratarse en este caso de un multiplicador que determina la prolongación de la primera fase de reloj TH1 partiendo de una fase de reloj regular TH, de modo que se tiene: $TH1 = K * TH$. La constante K es elegida de modo que sea posible una transmisión sin errores para al menos una frecuencia de la secuencia de pulsos de reloj TP de la señal de reloj de emisión CLK_S hasta una longitud máxima de línea definida, siendo la longitud máxima de línea más larga que la longitud de línea alcanzable en una interfaz maestra 30 sin la mejora según la invención. Un valor probado para la primera fase de reloj con el fin de lograr una longitud de línea L más grande en comparación con el estado de la técnica es el doble de la duración de una fase de reloj TH regular de la señal de reloj de emisión CLK_S. Si la primera fase del reloj es la fase alta TH1 representada en la figura 3, entonces se tiene: $TH1 = 2 * TH$.

REIVINDICACIONES

1. Dispositivo (30) para la transmisión de datos serie síncronos a través de un canal de datos diferencial (62) y un canal de reloj diferencial (60), que presenta un controlador de interfaz (40) con un generador de reloj (44) y un controlador de datos (42), así como un módulo emisor de reloj (50) y un módulo receptor de datos (54), en el que

- por el generador de reloj (44) puede ser generada una señal de reloj de emisión (CLK_S) que comprende una secuencia de pulsos de reloj (TP) con una duración de período (T) durante un ciclo de transmisión de datos,
- la señal de reloj de emisión (CLK_S) es conducida al módulo receptor de reloj (50), que la convierte en una señal de reloj diferencial (C+, C-) para su salida a través del canal de reloj (60),
- una señal de datos diferencial (D+, D-) que llega a través del canal de datos diferencial (62) es conducida al módulo receptor de datos (54), que la convierte en una señal de datos (DT) y la conduce al controlador de datos (42),
- la señal del reloj de emisión (CLK_S) es conducida al controlador de datos (42) para sincronizar la lectura de la señal de datos (DT),

caracterizado por que el generador de reloj (44) está realizado adecuadamente para en el caso de ciclos de transmisión de datos en un estado operativo dinámico (DYN), en el que la tensión diferencial más grande que se produce de la señal de reloj diferencial (C+, C-) es menor que la tensión diferencial máxima (UDmax) del módulo emisor de reloj (50), ajustar la duración de la primera fase de reloj (TH1) del primer período de reloj (T1) de la secuencia de pulsos de reloj (TP) para que sea más larga que la primera fase de reloj (TH) de los siguientes periodos de reloj y menor que la duración de tiempo necesaria para alcanzar la tensión diferencial máxima (UDmax).

2. Dispositivo (30) según la reivindicación 1, en el que el generador de reloj (44) comprende además

- un registro (48), en el que puede ser almacenada la duración de la primera fase del reloj (TH1),
- al menos otro registro (49), en el que puede ser almacenada información sobre los pulsos de reloj regulares de la secuencia de pulsos de reloj (TP), y
- una unidad de salida de reloj (46) que emite la secuencia de pulsos de reloj (TP) a partir de la información almacenada en los registros (48, 49) después de un comando de inicio (START).

3. Dispositivo (30) según la reivindicación 1, en el que el generador de reloj (44) comprende además

- un registro (48), en el que puede ser almacenada una longitud de línea (L),
- al menos otro registro (49), en el que puede ser almacenada información sobre los pulsos de reloj regulares de la secuencia de pulsos de reloj (TP), y
- una unidad de salida de reloj (46) que determina la duración de la primera fase de reloj (TH1) basándose en la longitud de línea (L) y la información relativa a los pulsos de reloj regulares de la secuencia de pulsos de reloj (TP), y emite la secuencia de pulsos de reloj (TP) después de un comando de inicio (START).

4. Dispositivo (30) según la reivindicación 1, en el que el generador de reloj (44) comprende además

- un registro (48), en el que puede ser almacenada una constante (K),
- al menos otro registro (49), en el que puede ser almacenada información sobre los pulsos de reloj regulares de la secuencia de pulsos de reloj (TP), y
- una unidad de salida de reloj (46) que determina la duración de la primera fase de reloj (TH1) basándose en la información relativa a los pulsos de reloj regulares de la secuencia de pulsos de reloj (TP) y a la constante (K) como multiplicador, y emite la secuencia de pulsos de reloj (TP) después de un comando de inicio (START).

5. Dispositivo (30) según una de las reivindicaciones anteriores, en el que la señal de datos (DT) está realizada de forma bidireccional y está previsto un módulo emisor de datos (52) que convierte la señal de datos (DT) que va a ser emitida en una señal de datos diferencial (D+, D-) y el controlador de datos (42) genera una señal de dirección de datos (TR) para ajustar la dirección de datos del canal de datos diferencial (62) de acuerdo con un protocolo de interfaz.

6. Método para la transmisión de datos serie síncronos a través de un canal de datos diferencial (62) y un canal de reloj diferencial (60) con un dispositivo (30), que presenta un controlador de interfaz (40) con un generador de reloj (44) y un controlador de datos (42), así como un módulo emisor de reloj (50) y un módulo receptor de datos (54), en el que

- por el generador de reloj (44) es generada una señal de reloj de emisión (CLK_S) que comprende una secuencia de pulsos de reloj (TP) con una duración de período (T) durante un ciclo de transmisión de datos,
- la señal de reloj de emisión (CLK_S) es conducida al módulo emisor de reloj (50), que la convierte en una señal de reloj diferencial (C+, C-) para su salida a través del canal de reloj (60),
- una señal de datos diferencial (D+, D-) que llega a través del canal de datos diferencial (62) es conducida al módulo receptor de datos (54) que la convierte en una señal de datos (DT) y la conduce al controlador de datos (42),

- la señal del reloj de emisión (CLK_S) es conducida al controlador de datos (42) para sincronizar la lectura de la señal de datos (DT),

caracterizado por que el generador de reloj (44) está configurado adecuadamente para en el caso de ciclos de transmisión de datos en un estado operativo dinámico (DYN), en el que la tensión diferencial más grande que se produce de la señal de reloj diferencial (C+, C-) es menor que la tensión diferencial máxima (UDmax) del módulo emisor de reloj (50), ajustar la duración de la primera fase de reloj (TH1) del primer período de reloj (T1) de la secuencia de pulsos de reloj (TP) para que sea más larga que la primera fase de reloj (TH) de los siguientes períodos de reloj y menor que la duración tiempo necesaria para alcanzar la tensión diferencial máxima (UDmax).

7. Método según la reivindicación 6, en el que el generador de reloj (44) comprende además

- un registro (48), en el que es almacenada la duración de la primera fase del reloj (TH1),
- al menos otro registro (49), en el que es almacenada información sobre los pulsos de reloj regulares de la secuencia de pulsos de reloj (TP), y
- una unidad de salida de reloj (46) que emite la secuencia de pulsos de reloj (TP) a partir de la información almacenada en los registros (48, 49) después de un comando de inicio (START).

8. Método según la reivindicación 6, en el que el generador de reloj (44) comprende además

- un registro (48), en el que es almacenada una longitud de línea (L),
- al menos otro registro (49), en el que es almacenada una información sobre los pulsos de reloj regulares de la secuencia de pulsos de reloj (TP), y
- una unidad de salida de reloj (46) que determina la duración de la primera fase de reloj (TH1) basándose en la longitud de línea (L) y la información relativa a los pulsos de reloj regulares de la secuencia de pulsos de reloj (TP), y emite la secuencia de pulsos de reloj (TP) después de un comando de inicio (START).

9. Método según la reivindicación 6, en el que el generador de reloj (44) comprende además

- un registro (48), en el que es almacenada una constante (K),
- al menos otro registro (49), en el que es almacenada información sobre los pulsos de reloj regulares de la secuencia de pulsos de reloj (TP), y
- una unidad de salida de reloj (46) que determina la duración de la primera fase de reloj (TH1) basándose en la información relativa a los pulsos de reloj regulares de la secuencia de pulsos de reloj (TP) y la constante (K) como multiplicador, y emite la secuencia de pulsos de reloj (TP) después de un comando de inicio (START).

10. Método según una de las reivindicaciones 6 a 9, en el que la señal de datos (DT) está realizada de forma bidireccional y está previsto un módulo emisor de datos (52) que convierte la señal de datos (DT) que se va a emitir en una señal de datos diferencial (D+, D-) y por el controlador de datos (42) es generada una señal de dirección de datos (TR) para ajustar la dirección de datos del canal de datos diferencial (62) de acuerdo con un protocolo de interfaz.

11. Electrónica subsiguiente con un dispositivo (30) según una de las reivindicaciones 1 a 5, que presenta además una unidad de control (20) que está conectada al controlador de interfaz (40) del dispositivo (30) a través de una interfaz interna (25).

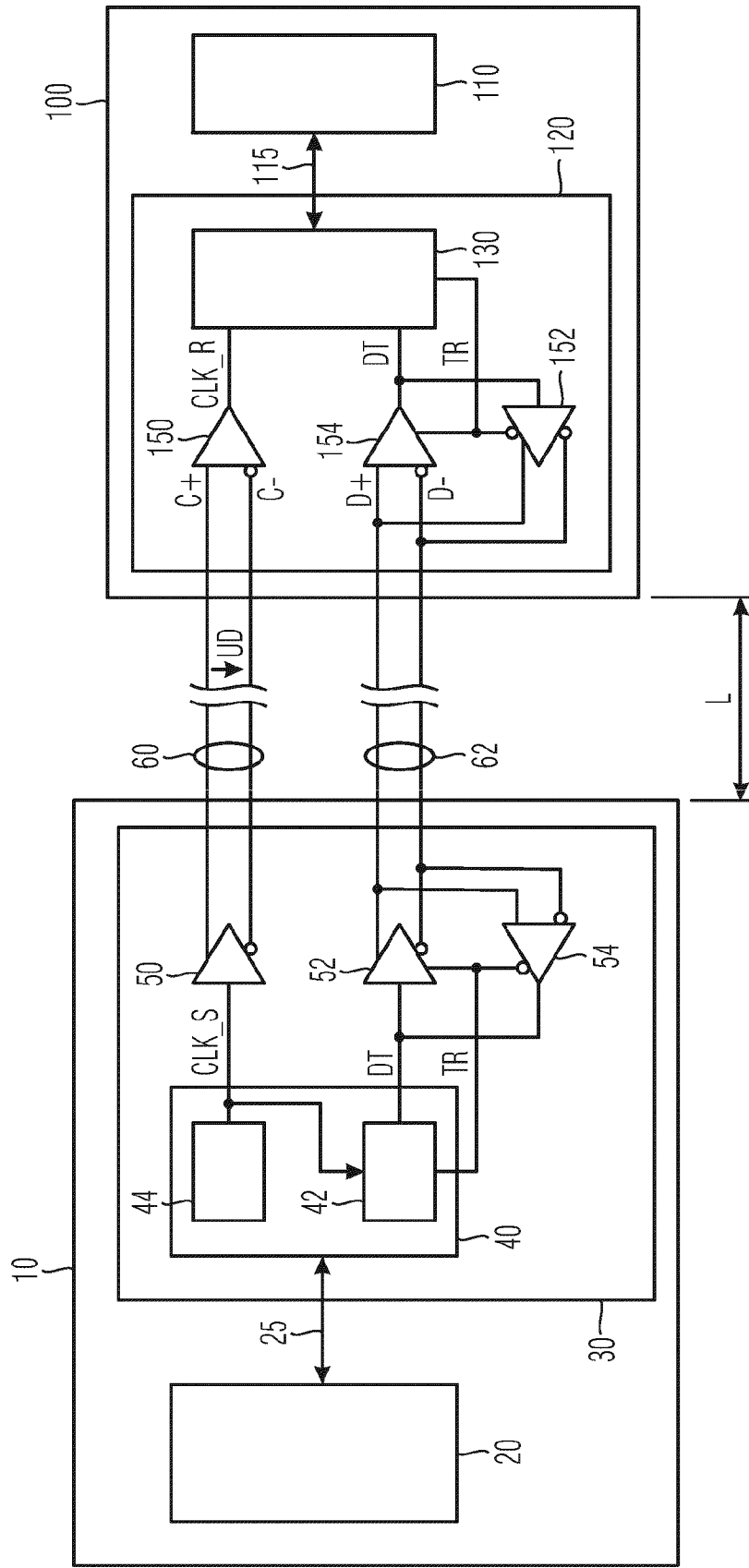


FIG. 1

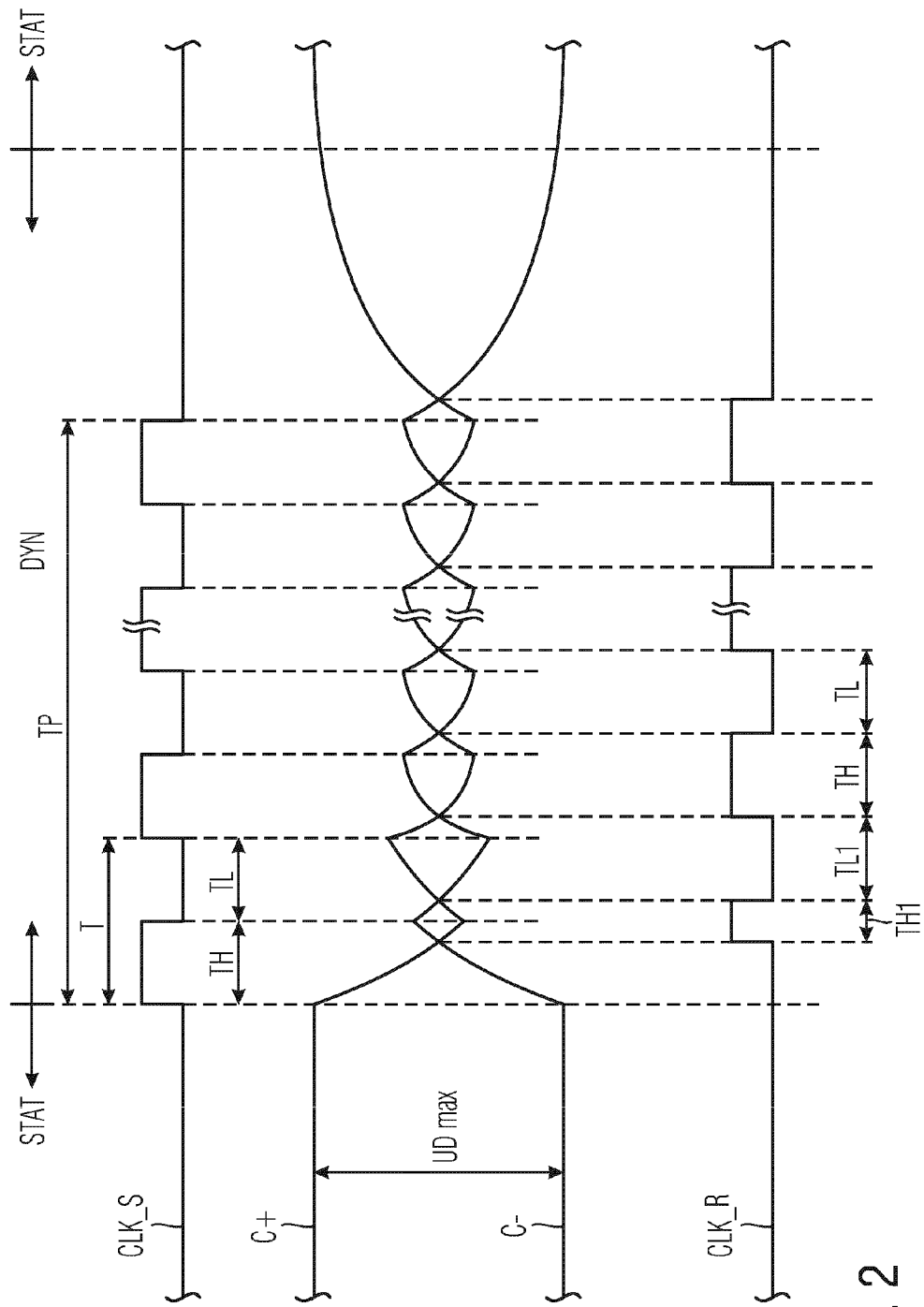


FIG. 2

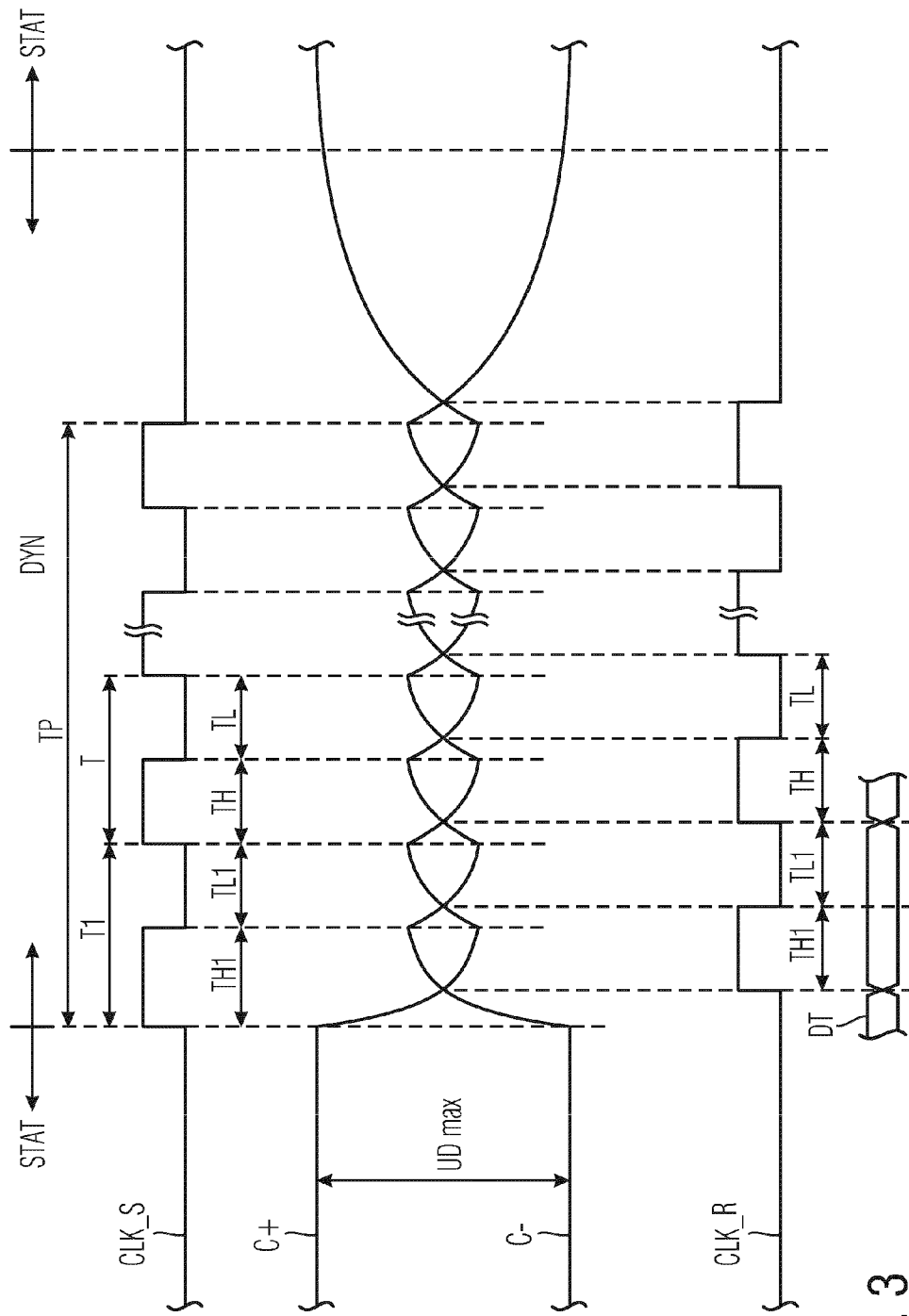


FIG. 3

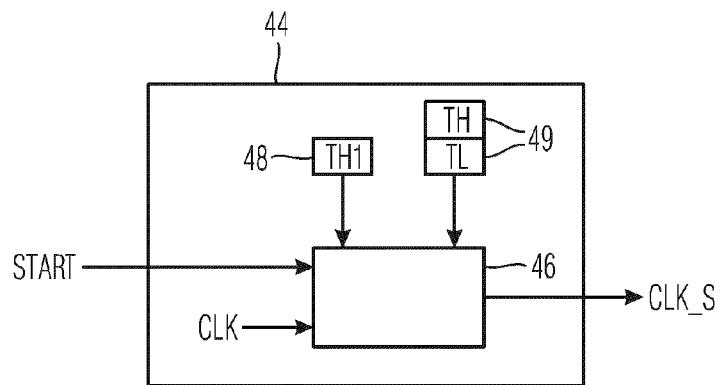


FIG. 4a

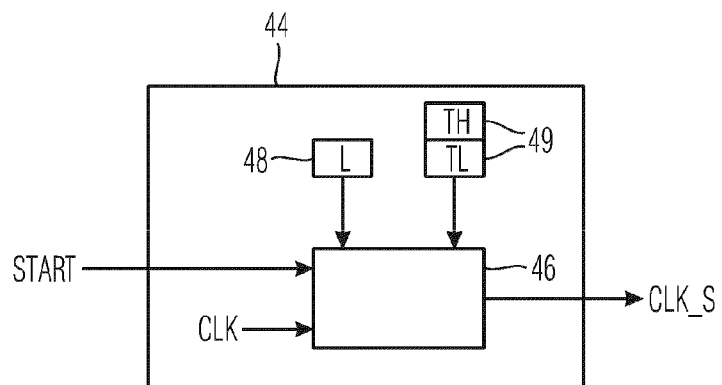


FIG. 4b

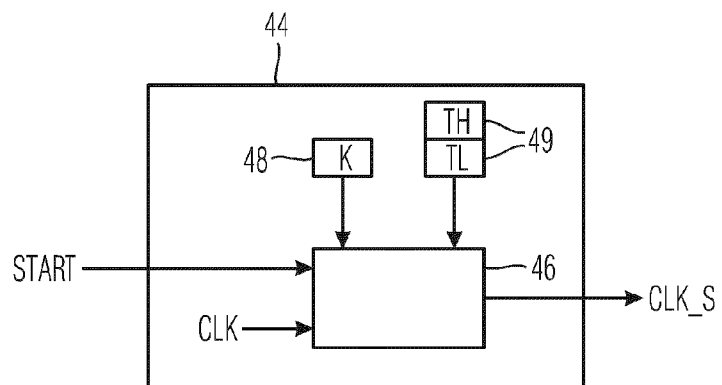


FIG. 4c