

【公報種別】特許法第17条の2の規定による補正の掲載  
 【部門区分】第7部門第3区分  
 【発行日】平成17年12月22日(2005.12.22)

【公表番号】特表2004-514369(P2004-514369A)  
 【公表日】平成16年5月13日(2004.5.13)  
 【年通号数】公開・登録公報2004-018  
 【出願番号】特願2002-543799(P2002-543799)  
 【国際特許分類第7版】

H 0 4 Q 7/38

H 0 4 L 29/08

【F I】

H 0 4 B 7/26 1 0 9 M

H 0 4 B 7/26 1 0 9 N

H 0 4 L 13/00 3 0 7 C

【手続補正書】

【提出日】平成16年10月25日(2004.10.25)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

H A I規格により定義されたプロトコルと矛盾のない、パケットデータシステム20が図1に示されている。システム20において、基地局22は移動局26から28と通信する。それぞれの移動局26 28は、0からNまでの指標値によって識別される。Nは、システム20内の移動局の総数である。パケットデータチャネル24は、切り替え可能な接続を表すためにマルチプレクサとして示される。基地局22は、ユーザに、例えば、一度に一つのユーザに、接続性を与えるための“アクセスネットワークデバイス”として参照されるかも知れない。各移動局26 28は“アクセス端末”として参照されるかも知れない。アクセス端末は、典型的にはラップトップコンピュータあるいはパーソナルデジタルアシスタントなどの計算デバイスに接続されることに留意すべきである。アクセス端末は、ウェブアクセス能力を有するセルラ電話でさえあるかも知れない。同様にパケットデータチャネル24は、パケットスイッチドデータネットワークと、アクセス端末デバイスとの間にデータ接続性を与えるための、“アクセスネットワーク”として参照されるかも知れない。一つの例においては、基地局22は、移動局26 28をインターネットに接続する。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0028

【補正方法】変更

【補正の内容】

【0028】

一つの実施例においては、T/P比はデータパケットのヘッダの中に含まれ、あるいは、パケットサイズドデータトラフィック間の高レートパケットデータチャネルの中に、パンクチャされあるいは挿入されることが可能である。図7に示されるように、T/P比情報はトラフィックに先立ってそしてパケットサイズドトラフィックデータの間に送信され、ここでこの情報は移動局56 60に利用可能な電力に関する、低遅延データチャネルにおける変化の結果として更新された情報を与える。この変化はまた、ウォルシュ符号など情

報信号を拡散するために利用可能な符号の数に強い影響を与える。より少ない電力の利用可能性そしてより少ない符号の使用は、結果としてデータレートを減少する。たとえば一つの実施例においては、与えられたユーザに対する、あるいはもしも複数のパケットサイズデータリンクが利用可能であればすべてのユーザに対するパケットサイズデータは、CDMAシステムにおけるウォルシュ符号16 19に対応しているチャンネル上に送信される。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0041

【補正方法】変更

【補正の内容】

【0041】

代わりの実施例においては、移動局は受信されたパイロット信号を用いてT/P比を推定する。受信されたパイロット信号はトラフィック情報を復号するために使用されたチャンネル推定を与える。低域通過濾波器が、受信されたパイロット信号からの雑音成分を濾過するために使用されるかも知れない。この濾過はパイロット信号とともに受信された雑音に関する推定を与える。T/P比はそこで濾過の結果に基づいて推定される。一例として、以下によって示されるシステムモデルを考慮しよう。

【数1】

$$\begin{aligned} r_k^i &= \sqrt{T} c s_k + n_k^i \\ r_k^p &= \sqrt{P} c + n_k^p \quad \text{for } k = 0, 1, \dots, M-1. \end{aligned} \quad (1)$$

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0068

【補正方法】変更

【補正の内容】

【0068】

例として、ここに開示された実施例と結びつけて記述された、種々の実例となる論理ブロック、モジュール、回路、そしてアルゴリズムステップは、デジタル信号処理装置(DSP)、特定用途向け集積回路(ASIC)、フィールドプログラマブルゲートアレイ(FPGA)あるいは他のプログラマブル論理デバイス、ディスクリートゲートあるいはトランジスタ論理、たとえば抵抗器およびファーストインファーストアウト(FIFO)などのディスクリートハードウェア部品、一連のファームウェア命令を実行する処理装置、任意の従来プログラマブルソフトウェアモジュールおよび処理装置、あるいはここに記述した機能を実行するように設計された任意のこれらの組み合わせを用いて実現されあるいは実行されることが可能である。処理装置は好都合にマイクロ処理装置であるかも知れず、しかし代わりに処理装置は任意の従来処理装置、制御器、マイクロ制御器、あるいはステートマシンであるかも知れない。ソフトウェアモジュールはランダムアクセスメモリ(RAM)、フラッシュメモリ、読み出し専用メモリ(ROM)、電氣的にプログラム可能なROM(EPROM)メモリ、電氣的に消去可能なプログラマブルROM(EEPROM)、抵抗器、ハードディスク、リムーバブルディスク、コンパクトディスクROM(CDROM)、あるいは当業界において知られた記録媒体の任意の他の形式の中に存在することができよう。処理装置はASIC(図示せず)の中に存在するかも知れない。ASICは電話機(図示せず)の中に存在するかも知れない。代わりに、処理装置は電話機の中に存在するかも知れない。処理装置はDSPおよびマイクロ処理装置の結合として、あるいはDSPコアとともに2個のマイクロ処理装置として、実現されるかも知れない等である。