

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges  
Eigentum

Internationales Büro

(43) Internationales  
Veröffentlichungsdatum  
28. August 2014 (28.08.2014)



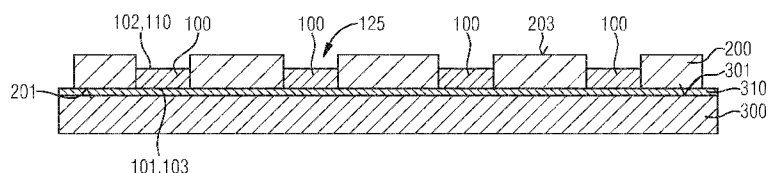
(10) Internationale Veröffentlichungsnummer  
**WO 2014/127933 A1**

- (51) **Internationale Patentklassifikation:**  
*H01L 33/00* (2010.01) *H01L 33/54* (2010.01)
- (21) **Internationales Aktenzeichen:** PCT/EP2014/050700
- (22) **Internationales Anmeldedatum:**  
15. Januar 2014 (15.01.2014)
- (25) **Einreichungssprache:** Deutsch
- (26) **Veröffentlichungssprache:** Deutsch
- (30) **Angaben zur Priorität:**  
10 2013 202 906.3  
22. Februar 2013 (22.02.2013) DE
- (71) **Anmelder:** OSRAM OPTO SEMICONDUCTORS  
GMBH [DE/DE]; Leibnizstr. 4, 93055 Regensburg (DE).
- (72) **Erfinder:** ILLEK, Stefan; Bayerwaldstraße 45, 93093  
Donaustauf (DE). LUGAUER, Hans-Jürgen; Am  
Ehgarten 14, 93161 Sinzing (DE). MOOSBURGER,  
Jürgen; Reichsstrasse 17, 93055 Regensburg (DE).  
SCHWARZ, Thomas; Steinfederweg 4, 93055  
Regensburg (DE). VARGHESE, Tansen; Jakobstraße 6,  
93047 Regensburg (DE).
- (74) **Anwalt:** PATENTANWALTSKANZLEI WILHELM &  
BECK; Prinzenstr. 13, 80639 München (DE).
- (81) **Bestimmungsstaaten** (soweit nicht anders angegeben, für  
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,  
AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW,  
BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK,  
DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM,  
GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP,  
KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD,  
ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI,  
NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU,  
RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH,  
TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA,  
ZM, ZW.
- (84) **Bestimmungsstaaten** (soweit nicht anders angegeben, für  
jede verfügbare regionale Schutzrechtsart): ARIPO (BW,  
GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ,  
TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ,  
RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY,  
CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,  
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE,  
SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA,  
GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- Veröffentlicht:**  
— mit internationalem Recherchenbericht (Artikel 21 Absatz  
3)

(54) **Title:** METHOD FOR PRODUCING AN OPTOELECTRONIC COMPONENT

(54) **Bezeichnung :** VERFAHREN ZUM HERSTELLEN EINES OPTOELEKTRONISCHEN BAUELEMENTS

FIG 6



(57) **Abstract:** The invention relates to a method for producing an optoelectronic component, comprising the steps: providing an optoelectronic semiconductor chip having a front face and a rear face; applying a sacrificial layer to the rear face; forming a moulded body, the optoelectronic semiconductor chip being at least partially embedded in the moulded body; and removing the sacrificial layer.

(57) **Zusammenfassung:** Ein Verfahren zum Herstellen eines optoelektronischen Bauelements umfasst Schritte zum Bereitstellen eines optoelektronischen Halbleiterchips mit einer Vorderseite und einer Rückseite, zum Aufbringen einer Opferschicht auf der Rückseite, zum Ausbilden eines Formkörpers, wobei der optoelektronische Halbleiterchip zumindest teilweise in den Formkörper eingebettet wird, und zum Entfernen der Opferschicht.



WO 2014/127933 A1

Beschreibung

Verfahren zum Herstellen eines optoelektronischen Bauelements

5 Die vorliegende Erfindung betrifft ein Verfahren zum Herstellen eines optoelektronischen Bauelements gemäß Patentanspruch 1.

10 Diese Patentanmeldung beansprucht die Priorität der deutschen Patentanmeldung DE 10 2013 202 906.3, deren Offenbarungsgesamt hiermit durch Bezugnahme aufgenommen wird.

Es ist bekannt, elektronische Bauelemente mit Gehäusen auszustatten, die mehrere unterschiedliche Funktionen erfüllen.  
15 Bekannte Gehäuse können beispielsweise eine elektrische Verbindung zu einem von dem elektronischen Bauelement umfassten Halbleiterchip und eine Schnittstelle zu einem Schaltungsträger bereitstellen. Bekannte Gehäuse können auch zum Wärmemanagement und als Schutz vor Beschädigungen durch elektrostatische Entladungen dienen. Bei optoelektronischen Bauelementen wie Leuchtdioden, Sensoren oder photovoltaischen Konzentratoren können Gehäuse auch weitere Funktionen wie eine Ein- und Auskopplung von Licht, eine Beeinflussung einer räumlichen Lichtverteilung oder eine Konversion einer Lichtwellenlänge erfüllen.  
20  
25

Aus der DE 10 2009 036 621 A1 ist ein Verfahren zum Herstellen eines optoelektronischen Halbleiterbauelements bekannt, bei dem optoelektronische Halbleiterchips an einer Oberseite eines Trägers angeordnet werden. Die optoelektronischen Halbleiterchips werden mit einem Formkörper umformt, der alle Seitenflächen der optoelektronischen Halbleiterchips bedeckt. Ober- und Unterseiten der optoelektronischen Halbleiterchips bleiben bevorzugt frei. Nach dem Entfernen des Trägers können die optoelektronischen Halbleiterbauelemente vereinzelt werden. An den Ober- und/oder Unterseiten jedes Halbleiterchips können Kontaktstellen vorgesehen sein. Der Formkörper kann  
30  
35

beispielsweise aus einem auf Epoxid basierendem Moldmaterial bestehen.

5 Eine Aufgabe der vorliegenden Erfindung besteht darin, ein Verfahren zum Herstellen eines optoelektronischen Bauelements anzugeben. Diese Aufgabe wird durch ein Verfahren mit den Merkmalen des Anspruchs 1 gelöst. Bevorzugte Weiterbildungen sind in den abhängigen Ansprüchen angegeben.

10 Ein Verfahren zum Herstellen eines optoelektronischen Bauelements umfasst Schritte zum Bereitstellen eines optoelektronischen Halbleiterchips mit einer Vorderseite und einer Rückseite, zum Aufbringen einer Opferschicht auf der Rückseite, zum Ausbilden eines Formkörpers, wobei der optoelektronische  
15 Halbleiterchip zumindest teilweise in den Formkörper eingebettet wird, und zum Entfernen der Opferschicht. Vorteilhafterweise wird durch dieses Verfahren eine Kavität im Formkörper angelegt, die selbstjustierend mit hoher Genauigkeit an dem in den Formkörper eingebetteten optoelektronischen Halbleiterchip ausgerichtet ist.  
20

In einer Ausführungsform des Verfahrens wird vor dem Entfernen der Opferschicht ein Schritt durchgeführt zum teilweisen Entfernen des Formkörpers, um die Opferschicht zugänglich zu  
25 machen. Vorteilhafterweise wird die Rückseite des Halbleiterchips bei diesem Verfahren während des teilweisen Entfernens des Formkörpers durch die Opferschicht geschützt, sodass eine Beschädigung der Rückseite des Halbleiterchips während des teilweisen Entfernens des Formkörpers verhindert wird.  
30

In einer Ausführungsform des Verfahrens wird der optoelektronische Halbleiterchip derart in den Formkörper eingebettet, dass die Vorderseite des optoelektronischen Halbleiterchips bündig mit einer Unterseite des Formkörpers abschließt. Vorteilhafterweise liegt die Vorderseite des optoelektronischen  
35 Halbleiterchips dadurch nach dem Einbetten des optoelektronischen Halbleiterchips in den Formkörper frei. Dadurch kann die Vorderseite des optoelektronischen Halbleiterchips vor-

teilhafterweise als Strahlungsdurchtrittsfläche des optoelektronischen Bauelements dienen.

5 In einer Ausführungsform des Verfahrens wird vor dem Ausbilden des Formkörpers ein weiterer Schritt durchgeführt zum Anordnen des optoelektronischen Halbleiterchips auf einem Träger, wobei die Vorderseite des optoelektronischen Halbleiterchips einer Oberfläche des Trägers zugewandt wird. Vorteilhafterweise ist die Vorderseite des optoelektronischen Halbleiterchips dadurch während des Einbettens des optoelektronischen Halbleiterchips in den Formkörper geschützt, wodurch die Vorderseite des optoelektronischen Halbleiterchips anschließend nicht durch den Formkörper bedeckt ist.

15 In einer Ausführungsform des Verfahrens ist ein erster lateraler Abschnitt der Oberfläche des Trägers gegenüber einem zweiten lateralen Abschnitt der Oberfläche des Trägers erhalten. Vorteilhafterweise wird die laterale Strukturierung der Oberfläche des Trägers während des Ausbildens des Formkörpers als Negativ auf eine Unterseite des Formkörpers übertragen. Dies ermöglicht es vorteilhafterweise, einen Formkörper mit einer lateral strukturierten Unterseite zu erzeugen. Die laterale Strukturierung der Unterseite des Formkörpers kann anschließend vorteilhafterweise zur selbstjustierenden Anordnung zusätzlicher Komponenten des optoelektronischen Bauelements dienen. Beispielsweise kann die laterale Struktur des Formkörpers als optischer Reflektor, zur Aufnahme von wellenlängenkonvertierendem Material oder zur Befestigung optischer Linsen dienen.

30 In einer Ausführungsform des Verfahrens wird ein weiterer Schritt zum Ablösen des Formkörpers von dem Träger durchgeführt. Vorteilhafterweise kann der Träger anschließend wieder verwendet werden.

35 In einer Ausführungsform des Verfahrens ist die Vorderseite des optoelektronischen Halbleiterchips zum Durchtritt elektromagnetischer Strahlung vorgesehen. Vorteilhafterweise kann

der optoelektronische Halbleiterchip dann beispielsweise ein LED-Chip oder ein Photovoltaik-Chip sein.

In einer Ausführungsform des Verfahrens wird der optoelektronische Halbleiterchip mit einer auf der Rückseite angeordneten Metallisierung bereitgestellt. Vorteilhafterweise ist die auf der Rückseite angeordnete Metallisierung während des teilweisen Entfernens des Formkörpers durch die auf der Rückseite des optoelektronischen Halbleiterchips angeordnete Opferschicht geschützt und wird dadurch während des teilweisen Entfernens des Formkörpers nicht beschädigt. Dies erlaubt es, die Metallisierung bereits auf der Rückseite des optoelektronischen Halbleiterchips anzuordnen, während sich der optoelektronische Halbleiterchip noch mit weiteren optoelektronischen Halbleiterchips in einem Waferverbund befindet. Dies ist vorteilhafterweise einfach und kostengünstig möglich. Die Metallisierung muss dann nicht erst nach dem Einbetten des optoelektronischen Halbleiterchips in den Formkörper auf der Rückseite des optoelektronischen Halbleiterchips angeordnet werden, wodurch vorteilhafterweise ein lithographischer Prozessschritt eingespart werden kann.

In einer Ausführungsform des Verfahrens wird nach dem Entfernen der Opferschicht ein weiterer Schritt durchgeführt zum stromlosen Abscheiden eines Metalls an der Rückseite des optoelektronischen Halbleiterchips. Vorteilhafterweise kann die an der Rückseite des Halbleiterchips angeordnete Metallisierung durch das stromlose Abscheiden des Metalls auf einfache und kostengünstige Weise aufgedickt werden. Dabei wird vorteilhafterweise ausgenutzt, dass durch das vorhergehende Entfernen der Opferschicht im Bereich der Rückseite des optoelektronischen Halbleiterchips eine Kavität im Formkörper angeordnet ist, die als selbstjustierte Maske für die Abscheidung des Metalls dient.

35

In einer Ausführungsform des Verfahrens wird ein weiterer Schritt durchgeführt zum Planschleifen des an der Rückseite des optoelektronischen Halbleiterchips abgeschiedenen Metalls

und des Formkörpers. Vorteilhafterweise ist dadurch ein Formkörper mit einer besonders ebener Oberfläche erhältlich.

In einer Ausführungsform des Verfahrens wird der optoelektronische Halbleiterchip zwischen dem Aufbringen der Opferschicht und dem Ausbilden des Formkörpers aus einem Waferverbund gelöst. Dies ermöglicht es vorteilhafterweise, die Opferschicht bereits auf die Rückseite des optoelektronischen Halbleiterchips aufzubringen, während sich dieser noch mit weiteren optoelektronischen Halbleiterchips in dem Waferverbund befindet. Dadurch ist das Aufbringen der Opferschicht einfach und besonders kostengünstig möglich.

In einer Ausführungsform des Verfahrens wird ein elektrisch leitendes Leitelement mit einer auf dem Leitelement angeordneten Leitelement-Opferschicht gemeinsam mit dem optoelektronischen Halbleiterchip in den Formkörper eingebettet. Anschließend wird die Leitelement-Opferschicht gemeinsam mit der Opferschicht entfernt. Vorteilhafterweise kann das Leitelement als elektrische Durchkontaktierung durch den Formkörper des optoelektronischen Bauelements dienen.

In einer Ausführungsform des Verfahrens wird eine Mehrzahl optoelektronischer Halbleiterchips gemeinsam in den Formkörper eingebettet. Dabei wird der Formkörper später zerteilt, um eine Mehrzahl optoelektronischer Bauelemente zu erhalten. Vorteilhafterweise erlaubt das Verfahren dadurch eine parallele Herstellung einer Vielzahl optoelektronischer Bauelemente in einem gemeinsamen Arbeitsgang. Dadurch können sich die Herstellungskosten pro optoelektronischem Bauelement drastisch reduzieren.

Die oben beschriebenen Eigenschaften, Merkmale und Vorteile dieser Erfindung sowie die Art und Weise, wie diese erreicht werden, werden klarer und deutlicher verständlich im Zusammenhang mit der folgenden Beschreibung der Ausführungsbeispiele, die im Zusammenhang mit den Zeichnungen näher erläu-

tert werden. Dabei zeigen in jeweils stark schematisierter Darstellung

- 5  
10  
15  
20  
25  
30  
35
- Figur 1 eine geschnittene Ansicht eines Trägers;  
Figur 2 eine Ansicht des Trägers mit darauf angeordneter Haftschrift;  
Figur 3 eine Ansicht des Trägers mit auf der Haftschrift angeordneten optoelektronischen Halbleiterchips;  
Figur 4 eine geschnittene Ansicht des Trägers mit einem darauf ausgebildeten Formkörper;  
Figur 5 eine geschnittene Ansicht des Formkörpers nach einem teilweisen Entfernen seiner Oberseite;  
Figur 6 den Formkörper nach einem Entfernen einer Opferschicht;  
Figur 7 den Formkörper nach einem Abscheiden eines Metalls;  
Figur 8 den Formkörper nach einem Ablösen von dem Träger;  
Figur 9 den Formkörper nach einem Zerteilen in einzelne optoelektronische Bauelemente;  
Figur 10 eine geschnittene Darstellung eines strukturierten Trägers gemäß einer zweiten Ausführungsform;  
Figur 11 den strukturierten Träger mit einer auf der Oberfläche angeordneten Haftschrift und darauf angeordneten optoelektronischen Halbleiterchips;  
Figur 12 eine geschnittene Darstellung eines Formkörpers gemäß einer zweiten Ausführungsform; und

Figur 13 eine weitere Darstellung des Formkörpers aus einer anderen Blickrichtung.

Figur 1 zeigt eine schematische Schnittdarstellung eines Trägers 300. Der Träger 300 kann beispielsweise in Form eines Wafers als dünne Scheibe ausgebildet sein. Der Träger 300 kann beispielsweise Silizium aufweisen. Der Träger 300 kann jedoch auch ein Metall oder ein anderes Material aufweisen. Der Träger 300 weist eine im Wesentlichen ebene Oberfläche 301 auf.

Figur 2 zeigt eine schematische Schnittdarstellung des Trägers 300, in einem der Darstellung der Figur 1 zeitlich nachfolgenden Verfahrensstand. Auf der Oberfläche 301 des Trägers 300 ist eine Haftschrift 310 aufgebracht worden. Die Haftschrift 310 kann beispielsweise als Folie mit einer thermisch lösbaren Klebeschicht auf einer Seite und einer gewöhnlichen Klebeschicht auf der anderen Seite ausgebildet sein. Die thermisch lösbare Klebeschicht ist in diesem Fall bevorzugt der Oberfläche 301 des Trägers 300 zugewandt. Die Haftschrift 310 kann auch in Form eines thermisch lösbaren, durch Bestrahlung mit Licht, beispielsweise UV-Licht, lösbaren, durch nasschemische Behandlung lösbaren oder durch eine Laserbehandlung lösbaren Klebers vorliegen. Der Kleber der Haftschrift 310 kann auch durch Ausüben einer Scher- oder einer Zugkraft lösbar sein.

Die Haftschrift 310 kann durch Rollen oder mittels eines Vakuums oder eines Gasdrucks auf die Oberfläche 301 des Trägers 300 laminiert worden sein. Die Haftschrift 310 kann auch auf die Oberfläche 301 des Trägers 300 aufgesprüht oder durch Aufschleudern (Spin Coating) aufgebracht worden sein. Die Haftschrift 310 kann auch durch chemische oder physikalische Gasphasenabscheidung auf der Oberfläche 301 des Trägers 300 angeordnet worden sein. Auch ein Aufbringen der Haftschrift 310 durch Drucken, Stempeln, Dispensieren, Jetten oder ein anderes Verfahren ist möglich.

Figur 3 zeigt den Träger 300 mit der auf der Oberfläche 301 angeordneten Haftschrift 310 in einem weiteren nachfolgenden Verfahrensstand. Auf der der Oberfläche 301 des Trägers 300 abgewandten Seite der Haftschrift 310 sind optoelektronische Halbleiterchips 100 angeordnet worden. Die optoelektronischen Halbleiterchips 100 sind in lateraler Richtung voneinander beabstandet und bevorzugt in einem regelmäßigen zweidimensionalen Gitter angeordnet.

Jeder optoelektronische Halbleiterchip 100 weist eine Vorderseite 101 und eine der Vorderseite gegenüberliegende Rückseite 102 auf. Die Vorderseite 101 jedes optoelektronischen Halbleiterchips 100 ist der Oberfläche 301 des Trägers 300 zugewandt und steht somit in Kontakt mit der Haftschrift 310.

Die optoelektronischen Halbleiterchips 100 können beispielsweise Leuchtdiodenchips (LED-Chips), Laserchips oder Photovoltaikchips sein. Die Vorderseite 101 jedes optoelektronischen Halbleiterchips 100 ist in diesem Fall bevorzugt eine Strahlungsdurchtrittsfläche 103. Falls es sich bei den optoelektronischen Halbleiterchips 100 beispielsweise um Leuchtdiodenchips handelt, so kann die Vorderseite 101 jedes optoelektronischen Halbleiterchips 100 eine lichtemittierende Oberfläche des optoelektronischen Halbleiterchips 100 sein.

Die Rückseite 102 jedes optoelektronischen Halbleiterchips 100 weist bevorzugt einen Ohmschen Kontakt 110 auf. Die Ohmschen Kontakte 110 sind jeweils als Metallisierung ausgebildet und stellen elektrisch leitende Verbindungen zu den optoelektronischen Halbleiterchips 100 bereit.

Auf der Rückseite 102 jedes optoelektronischen Halbleiterchips 100 ist eine Opferschicht 120 angeordnet. Die Opferschicht 120 kann beispielsweise ein Polymer oder ein Dielektrikum aufweisen. Die Opferschicht 120 kann eine Dicke aufweisen, die zwischen einigen  $\mu\text{m}$  und einigen  $100 \mu\text{m}$  liegt.

Bei jedem der optoelektronischen Halbleiterchips 100 wurde die Opferschicht 120 auf der Rückseite 102 bevorzugt aufgebracht, bevor der optoelektronische Halbleiterchip 100 aus einem Waferverbund mit weiteren optoelektronischen Halbleiterchips 100 gelöst wurde. Die Opferschicht 120 wurde also bevorzugt auf einen Wafer aufgebracht, der eine Vielzahl optoelektronischer Halbleiterchips 100 umfasst. Das Aufbringen der Opferschicht 120 kann beispielsweise durch Aufschleudern (Spin Coating) oder durch Aufsprühen (Spray Coating) erfolgt sein. Nach dem Aufbringen der Opferschicht 120 kann die Opferschicht 120 zusätzlich ausgehärtet worden sein, beispielsweise durch Erhitzen. Anschließend wurden die optoelektronischen Halbleiterchips 100 aus dem Waferverbund gelöst. Daher weist die auf der Rückseite 102 angeordnete Opferschicht 120 jedes optoelektronischen Halbleiterchips 100 im Wesentlichen dieselben lateralen Abmessungen auf wie die Rückseite 102 des optoelektronischen Halbleiterchips 100 selbst.

Figur 4 zeigt eine weitere Schnittdarstellung des Trägers 300 in einem zeitlich nachfolgenden Verfahrensstand. An der Oberfläche 301 des Trägers 300 ist ein Formkörper 200 ausgebildet worden. Der Formkörper 200 ist bevorzugt durch einen Spritzgussprozess, einen Spritzpressprozess oder einen anderen Moldprozess hergestellt worden. Die Herstellung des Formkörpers 200 kann beispielsweise in einer Laminationsvorrichtung oder einer Vorrichtung für Kompressions-, Transfer- oder Injektionsmolding erfolgt sein. Der Formkörper 200 weist ein elektrisch isolierendes Material auf. Beispielsweise kann der Formkörper 200 ein Epoxid-basiertes Material aufweisen.

Der Formkörper 200 weist eine Unterseite 201 und eine der Unterseite 201 gegenüberliegende Oberseite 202 auf. Die Unterseite 201 des Formkörpers 200 grenzt an die Haftschrift 310 des Trägers 300 an. Die Vorderseiten 101 der optoelektronischen Halbleiterchips 100 schließen bündig mit der Unterseite 201 des Formkörpers 200 ab und sind an der Unterseite 201 des Formkörpers 200 zugänglich.

Die Oberseite 202 des Formkörpers 200 bedeckt im dargestellten Beispiel die an den Rückseiten 102 der optoelektronischen Halbleiterchips 100 angeordneten Opferschichten 120. Der Formkörper 200 weist somit in Richtung senkrecht zur Oberfläche 301 des Trägers 300 eine größere Dicke auf als die optoelektronischen Halbleiterchips 100 mit den darauf angeordneten Opferschichten 120.

In der in der beispielhaften Darstellung der Figur 3 dargestellten Form kann der Formkörper 200 beispielsweise mittels Kompressionsmolding hergestellt sein. Eine Herstellung des Formkörpers 200 durch folienunterstütztes Transfermolding würde es alternativ ermöglichen, die Oberseite 202 des Formkörpers 200 bündig mit der von den optoelektronischen Halbleiterchips abgewandten Oberfläche der Opferschichten 120 auszubilden.

Figur 5 zeigt eine Schnittdarstellung des Trägers 300 und des an der Oberfläche 301 des Trägers 300 ausgebildeten Formkörpers 200 in einem zeitlich nachfolgenden weiteren Verfahrenszustand. Ein Teil des Formkörpers 200 ist, ausgehend von der Oberseite 202 des Formkörpers 200 entfernt worden, um die Opferschicht 120 jedes optoelektronischen Halbleiterchips 100 zugänglich zu machen. Nach dem teilweisen Entfernen des Formkörpers 200 weist dieser nun eine abgeschliffene Oberseite 203 auf, an der die Opferschicht 120 jedes optoelektronischen Halbleiterchips 100 zugänglich ist. Falls der Formkörper bereits während des Ausbildens des Formkörpers 200 mit einer Oberseite 202 ausgebildet wurde, an der die Opferschichten 120 der optoelektronischen Halbleiterchips 100 zugänglich sind, kann auf das teilweise Entfernen des Formkörpers 200 verzichtet werden.

Das teilweise Entfernen des Formkörpers 200 kann beispielsweise durch Abschleifen des Formkörpers 200 erfolgen. Das teilweise Entfernen 200 des Formkörpers erfolgt, bis die Opferschicht 120 jedes optoelektronischen Halbleiterchips 100 zugänglich ist. Wahlweise kann das teilweise Entfernen des

Formkörpers 200 auch fortgesetzt werden, bis auch ein Teil der Opferschichten 120 der optoelektronischen Halbleiterchips 100 entfernt ist. Durch die an den Rückseiten 102 der optoelektronischen Halbleiterchips 100 angeordneten Opferschichten 120 sind die optoelektronischen Halbleiterchips 100 während des teilweisen Entfernens des Formkörpers 200 vor einer Beschädigung geschützt. Insbesondere wird durch die Opferschichten 120 eine Beschädigung der an den Rückseiten 102 der optoelektronischen Halbleiterchips 100 angeordneten Ohmschen Kontakte 110 verhindert.

Die an der abgeschliffenen Oberseite 203 des Formkörpers 200 zugänglichen Opferschichten 120 der optoelektronischen Halbleiterchips 100 können in einem nachfolgenden Verfahrensschritt entfernt werden. Beispielsweise können die Opferschichten 120 mit einem Lösungsmittel gelöst werden. Figur 6 zeigt eine schematische Schnittdarstellung des auf dem Träger 300 angeordneten Formkörpers 200 nach dem Entfernen der Opferschichten 120.

Durch das Entfernen der Opferschichten 120 sind an der abgeschliffenen Oberseite 203 des Formkörpers 200 Kavitäten 125 entstanden. Über der Rückseite 102 jedes in den Formkörper 200 eingebetteten optoelektronischen Halbleiterchips 100 ist jeweils eine Kavität 125 ausgebildet, die zuvor von der jeweiligen Opferschicht 120 gefüllt war. Durch die Kavitäten 125 sind die an den Rückseiten 102 der optoelektronischen Halbleiterchips 100 angeordneten Ohmschen Kontakte 110 zugänglich.

Jede Kavität 125 weist im Wesentlichen dieselben lateralen Abmessungen auf, wie die Rückseite 102 des zugehörigen optoelektronischen Halbleiterchips 100. Jede Kavität 125 ist sehr genau über der Rückseite 102 des zugehörigen optoelektronischen Halbleiterchips 100 angeordnet. Vorteilhafterweise ergibt sich die hohe Genauigkeit der Positionen und lateralen Abmessungen der Kavitäten 125, ohne dass hierfür entsprechend

genaue Platzierungsschritte oder Justageschritte erforderlich sind.

Figur 7 zeigt den Träger 300 und den Formkörper 200 in einem  
5 zeitlich nachfolgenden weiteren Verfahrensstand. An der Rück-  
seite 102 jedes in den Formkörper 200 eingebetteten optoe-  
lektronischen Halbleiterchips 100 wurde eine Kontaktfläche  
115 ausgebildet. Die Kontaktfläche 115 jedes optoelektroni-  
schen Halbleiterchips 100 weist ein elektrisch leitendes Ma-  
10 terial auf, bevorzugt ein Metall. Die Kontaktfläche 115 jedes  
optoelektronischen Halbleiterchips 100 ist elektrisch leitend  
mit dem Ohmschen Kontakt 110 an der Rückseite 102 des jewei-  
ligen optoelektronischen Halbleiterchips 100 verbunden und  
kann zur elektrischen Kontaktierung des jeweiligen optoe-  
15 lektronischen Halbleiterchips 100 dienen.

Die Kontaktflächen 115 können beispielsweise durch stromlose  
Abscheidung (electroless plating) angelegt worden sein. Die  
Kavitäten 125 an der abgeschliffenen Oberseite 203 des Form-  
20 körpers 200 dienen dabei als Masken. Vorteilhafterweise er-  
möglicht die stromlose Abscheidung ein schnelles und kosten-  
günstiges Anlegen der Kontaktflächen 115. Ein besonderer Vor-  
teil besteht darin, dass zum Anlegen der Kontaktflächen 115  
kein lithographischer Prozessschritt erforderlich ist.

25

Nach dem Abscheiden der Kontaktflächen 115 kann die abge-  
schliffene Oberseite 203 plangeschliffen und poliert werden,  
um eine plangeschliffene Oberseite 204 zu erhalten, die bünd-  
dig mit den in den Kavitäten 125 des Formkörpers 200 angeord-  
30 neten Kontaktflächen 115 abschließt. Das Planschleifen kann  
jedoch auch entfallen.

Figur 8 zeigt eine schematische Schnittdarstellung des Form-  
körpers 200 in einem zeitlich nachfolgenden weiteren Verfah-  
35 rensstand. Die plangeschliffene Oberseite 204 des Formkörpers  
200 schließt bündig mit den Kontaktflächen 115 an den Rück-  
seiten 102 der in den Formkörper 200 eingebetteten optoe-

lektronischen Halbleiterchips 100 ab. Der Formkörper 200 wurde außerdem von der Oberfläche 301 des Trägers 300 abgelöst.

Zum Ablösen des Formkörpers 200 vom Träger 300 kann der Formkörper 200 direkt von der auf der Oberseite 301 des Trägers 300 verbleibenden Haftschrift 310 abgelöst worden sein. Alternativ kann zunächst auch die Haftschrift 310 von der Oberfläche 301 des Trägers 300 abgelöst worden sein, bevor die Haftschrift 310 auch von der Unterseite 201 des Formkörpers 200 abgelöst und die Unterseite 201 des Formkörpers 200 nötigenfalls gereinigt wurde.

In einem nachfolgenden Verfahrensschritt kann der Formkörper 200 zerteilt werden, um eine Mehrzahl optoelektronischer Bauelemente 10 zu erhalten. Dies ist schematisch in Figur 9 dargestellt. Jedes der optoelektronischen Bauelemente 10 umfasst einen Teil des Formkörpers 200 mit einem oder mehreren der darin eingebetteten optoelektronischen Halbleiterchips 100. Die optoelektronischen Bauelemente 10 können beispielsweise Leuchtdioden-Bauelemente, Laser-Bauelemente oder Photovoltaik-Bauelemente sein.

Figur 10 zeigt eine schematische Schnittdarstellung eines strukturierten Trägers 400, der alternativ zu dem Träger 300 der Figur 1 verwendet werden kann. Der strukturierte Träger 400 kann beispielsweise in Form eines Wafers als dünne Scheibe ausgebildet sein. Der strukturierte Träger 400 kann dasselbe Material aufweisen wie der Träger 300.

Der strukturierte Träger 400 weist eine strukturierte Oberfläche 401 auf. Die strukturierte Oberfläche 401 ist lateral strukturiert und weist erste laterale Abschnitte 410 und zweite laterale Abschnitte 420 auf. Die ersten lateralen Abschnitte 410 sind in Richtung senkrecht zur Oberfläche 401 des strukturierten Trägers 400 gegenüber den zweiten lateralen Abschnitten 420 erhaben. Der Höhenunterschied zwischen den erhabenen ersten lateralen Abschnitten 410 und den vertieften zweiten lateralen Abschnitten 420 der strukturierten

Oberfläche 401 des strukturierten Trägers 400 kann in Richtung senkrecht zur strukturierten Oberfläche 401 beispielsweise zwischen einigen Mikrometern und einigen Millimetern liegen.

5

Im dargestellten Beispiel weist die strukturierte Oberfläche 401 des strukturierten Trägers 400 in den ersten lateralen Abschnitten 410 inselförmige Erhebungen auf, die jeweils von vertieften zweiten lateralen Abschnitten 420 umgeben sind. In der Ebene der strukturierten Oberfläche 401 können die inselförmigen ersten lateralen Abschnitte 410 beispielsweise kreisscheibenförmig ausgebildet sein. Die einzelnen ersten lateralen Abschnitte 410 können in lateraler Richtung der strukturierten Oberfläche 401 beispielsweise an den Knotenpunkten eines hexagonalen Gitters angeordnet sein. Die strukturierte Oberfläche 401 des strukturierten Trägers 400 könnte jedoch auch auf eine andere Weise in erhabene erste laterale Abschnitte 410 und vertiefte zweite laterale Abschnitte 420 unterteilt sein.

20

Figur 11 zeigt den strukturierten Träger 400 in schematischer Schnittdarstellung in einem der Darstellung der Figur 10 zeitlich nachfolgenden Verfahrensstand. Auf der strukturierten Oberfläche 401 des strukturierten Trägers 400 wurde eine Haftschrift 310 angeordnet, die der Haftschrift 310 auf der Oberfläche 301 des Trägers 300 der Figur 2 entspricht. Anschließend wurden optoelektronische Halbleiterchips 100 in den ersten lateralen Abschnitten 410 auf der Haftschrift 310 auf der strukturierten Oberfläche 401 des strukturierten Trägers 400 angeordnet.

30

Die optoelektronischen Halbleiterchips 100 entsprechen denen der Figur 3. Insbesondere weisen die optoelektronischen Halbleiterchips 100 an ihren Rückseiten 102 jeweils eine Opferschicht 120 auf. Die optoelektronischen Halbleiterchips 100 sind mit ihrer Vorderseite 101 in Richtung der Haftschrift 310 auf der strukturierten Oberfläche 401 des strukturierten Trägers 400 angeordnet.

35

Die optoelektronischen Halbleiterchips 100 können beispielsweise mittels eines Pick&Place-Verfahrens automatisiert auf der strukturierten Oberfläche 401 des strukturierten Trägers  
5 400 angeordnet worden sein. Dabei können die Umrisse der ersten lateralen Abschnitte 410 der strukturierten Oberfläche 401 mittels einer Bilderkennung detektiert worden sein, um die optoelektronischen Halbleiterchips 100 beispielsweise mittig in den ersten lateralen Abschnitten 410 anzuordnen.  
10 Anstelle einer mittigen Anordnung können die optoelektronischen Halbleiterchips 100 jedoch auch an einer beliebigen anderen Position in den ersten lateralen Abschnitten 410 auf der strukturierten Oberfläche 401 angeordnet werden.

15 Figur 12 zeigt eine schematische Schnittdarstellung eines strukturierten Formkörpers 500. Der strukturierte Formkörper 500 wurde analog zur anhand der Figuren 4 bis 8 erläuterten Herstellung des Formkörpers 200 mittels eines Moldprozesses über der strukturierten Oberfläche 401 des strukturierten  
20 Trägers 400 ausgebildet. Dabei wurden die optoelektronischen Halbleiterchips 100 in den strukturierten Formkörper 500 eingebettet. Die Opferschichten 120 an den Rückseiten 102 der optoelektronischen Halbleiterchips 100 wurden während des Ausbildens des strukturierten Formkörpers 500 zugänglich  
25 gehalten oder anschließend durch teilweises Entfernen des strukturierten Formkörpers 500 freigelegt. Dann wurden die Opferschichten 120 entfernt. An ihrer Stelle wurden Kontaktflächen 115 abgeschieden. Wahlweise wurde die Oberseite des strukturierten Formkörpers 500 anschließend plangeschliffen,  
30 sodass dieser nun eine plangeschliffene Oberseite 504 aufweist, die bündig mit den Kontaktflächen 115 an den Rückseiten 102 der optoelektronischen Halbleiterchips 100 abschließt. Dann wurde der strukturierte Formkörper 500 von der strukturierten Oberfläche 401 des strukturierten Trägers 400  
35 abgelöst.

Beim Ausbilden des strukturierten Formkörpers 500 über der strukturierten Oberfläche 401 des strukturierten Trägers 400

wurde die Struktur der strukturierten Oberfläche 401 als Negativ auf den strukturierten Formkörper 500 übertragen, der somit eine strukturierte Unterseite 501 aufweist. Die strukturierte Unterseite 501 des strukturierten Formkörpers 500 weist erste laterale Abschnitte 510 auf, die beim Ausbilden des strukturierten Formkörpers 500 an erste laterale Abschnitte 410 der strukturierten Oberfläche 401 des strukturierten Trägers 400 angrenzten. Außerdem weist die strukturierte Unterseite 501 des strukturierten Formkörpers 500 zweite laterale Abschnitte 520 auf, die während des Ausbildens des strukturierten Formkörpers 500 an zweite laterale Abschnitte 420 der strukturierten Oberfläche 401 des strukturierten Trägers 400 angrenzten.

Die zweiten lateralen Abschnitte 520 der strukturierten Unterseite 501 des strukturierten Formkörpers 500 sind gegenüber den ersten lateralen Abschnitten 510 der strukturierten Unterseite 501 erhaben. Da die ersten lateralen Abschnitte 410 der strukturierten Oberfläche 401 des strukturierten Trägers 400 inselförmige Erhebungen bilden, bilden die ersten lateralen Abschnitte 510 der strukturierten Unterseite 501 des strukturierten Formkörpers 500 nun inselförmige Vertiefungen des strukturierten Formkörpers 500. In jedem ersten lateralen Abschnitt 510 ist eine Vorderseite 101 eines optoelektronischen Halbleiterschips 100 zugänglich. Jeder von zweiten lateralen Abschnitten 520 der strukturierten Unterseite 501 des strukturierten Formkörpers 500 umgebene erste laterale Abschnitt 510 der strukturierten Unterseite 501 des strukturierten Formkörpers 500 bildet eine Kavität 530.

Der strukturierte Formkörper 500 kann in einem nachfolgenden Verfahrensschritt zerteilt werden, um eine Mehrzahl optoelektronischer Bauelemente 20 zu erhalten. Jedes optoelektronische Bauelement 20 umfasst dann einen Teil des strukturierten Formkörpers 500 mit einer Kavität 530, an deren Boden die Vorderseite 101 eines optoelektronischen Halbleiterchips 100 zugänglich ist. Es ist auch möglich, jedes optoelektronische

Bauelement mit mehr als einem optoelektronischen Halbleiterchip 100 auszubilden.

Die Kavität 530 jedes optoelektronischen Bauelements 20 kann  
5 mit einem Material gefüllt werden, das eine Konversion einer  
Wellenlänge einer durch den optoelektronischen Halbleiterchip  
100 des optoelektronischen Bauelements 20 emittierten elekt-  
romagnetischen Strahlung bewirkt. Bevorzugt wird ein solches  
10 Material bereits vor dem Zerteilen des strukturierten Form-  
körpers 500 in allen Kavitäten 530 des strukturierten Form-  
körpers 500 gleichzeitig angeordnet. Das Material kann bei-  
spielsweise ein optisch transparentes Silikon aufweisen, das  
mit wellenlängenkonvertierenden Partikeln gefüllt ist. Die in  
15 dem Material enthaltenen Partikel können in der Kavität 530  
eines optoelektronischen Bauelements 20 auch in Richtung der  
Vorderseite 101 des optoelektronischen Halbleiterchips 100  
sedimentiert sein. Dies ist insbesondere günstig, wenn das  
optoelektronische Bauelement 20 für eine hohe Leistung ausge-  
legt ist.

20

Falls keine Wellenlängenkonversion gewünscht ist, so kann die  
Kavität 530 jedes optoelektronischen Bauelements 20 auch le-  
diglich mit einem optisch transparenten Material, beispiels-  
weise mit Silikon, gefüllt werden, um den optoelektronischen  
25 Halbleiterchip 100 zu schützen. Das in der Kavität 530 ange-  
ordnete Material kann, anstatt mit wellenlängenkonvertieren-  
den Partikeln, auch mit lediglich lichtstreuenden Partikeln  
gefüllt sein. Diese können einer Lichtmischung dienen.

30 In einer alternativen Ausführungsform kann die durch Teile  
zweiter lateraler Abschnitte 520 gebildete Wandung, die den  
durch einen ersten lateralen Abschnitt 510 gebildeten Boden-  
bereich der Kavität 530 eines optoelektronischen Bauelements  
20 umschließt, als optischer Reflektor dienen. In diesem Fall  
35 weist die Wandung der Kavität 530 bevorzugt eine hohe opti-  
sche Reflektivität auf. Hierzu kann der strukturierte Form-  
körper 500 beispielsweise aus einem optisch weißen Material  
ausgebildet sein. Alternativ oder zusätzlich kann die Wandung

der Kavität 530 mit einem optisch reflektierenden Material, beispielsweise Silber, beschichtet sein. Dieses kann beispielsweise durch einen galvanischen Prozess aufgebracht werden.

5

In einer weiteren Ausführungsform kann die Kavität 530 jedes optoelektronischen Bauelements 20 zur Justage und Befestigung einer optischen Linse dienen. Die optische Linse kann beispielsweise als sphärische Kugellinse ausgebildet sein.

10

Figur 13 zeigt eine schematische Schnittdarstellung einer Mehrzahl optoelektronischer Bauelemente 30 gemäß einer weiteren Ausführungsform. Die optoelektronischen Bauelemente 30 sind durch Zerteilen eines strukturierten Formkörpers 500 erhältlich, der dem strukturierten Formkörper 500 der Figur 12 entspricht. In der Darstellung der Figur 13 ist der strukturierte Formkörper 500 noch nicht zerteilt.

15

In der Darstellung der Figur 13 sind in den strukturierten Formkörper zusätzlich zu den optoelektronischen Halbleiterchips 100 elektrisch leitende Leitelemente 600 eingebettet. Die Leitelemente weisen ein elektrisch leitendes Material auf, beispielsweise ein Metall oder ein dotiertes Halbleitermaterial. Die Leitelemente 600 können beispielsweise stiftförmig ausgebildet sein.

20

25

Die Leitelemente 600 wurden mit einer auf jedem Leitelement 600 angeordneten Leitelement-Opferschicht gemeinsam mit den optoelektronischen Halbleiterchips 100 auf der strukturierten Oberfläche 401 des strukturierten Trägers 400 angeordnet und in den strukturierten Formkörper 500 eingebettet. Das Entfernen der Leitelement-Opferschichten der Leitelemente 600 ist gleichzeitig mit dem Entfernen der Opferschichten 120 der optoelektronischen Halbleiterchips 100 erfolgt. Gleichzeitig mit dem Anlegen der Kontaktflächen 115 an den Rückseiten 102 der optoelektronischen Halbleiterchips 100 wurden an den Leitelementen 600 Leitelement-Metallisierungen 610 angelegt.

30

35

Diese sind an der plangeschliffenen Oberseite 504 des strukturierten Formkörpers 500 zugänglich.

Im durch einen ersten lateralen Abschnitt 510 der strukturierten Unterseite 501 des strukturierten Formkörpers 500 gebildeten Bodenbereich der Kavität 530 jedes optoelektronischen Bauelements 30 ist neben einem optoelektronischen Halbleiterchip 100 ein Leitelement 600 angeordnet. Das jeweilige Leitelement 600 stellt eine elektrisch leitende Verbindung zwischen der strukturierten Unterseite 501 und der plangeschliffenen Oberseite 504 des strukturierten Formkörpers 500 bereit.

Ein an der Vorderseite 101 des optoelektronischen Halbleiterchips 100 jedes optoelektronischen Bauelements 30 angeordneter elektrischer Kontakt kann, beispielsweise mittels eines Bonddrahts, elektrisch leitend mit dem Leitelement 600 des jeweiligen optoelektronischen Bauelements 30 verbunden werden. Die Leitelement-Metallisierung 610 an der plangeschliffenen Oberseite 504 des strukturierten Formkörpers 500 des optoelektronischen Bauelements 30 stellt dann eine elektrisch leitende Verbindung zu dem elektrischen Kontakt an der Vorderseite 101 des optoelektronischen Halbleiterchips 100 bereit. Gemeinsam mit der Kontaktfläche 115 an der Rückseite 102 des optoelektronischen Halbleiterchips 100 ermöglicht es dies, den optoelektronischen Halbleiterchip 100 des optoelektronischen Bauelements 30 an der plangeschliffenen Oberseite 504 des Teils des strukturierten Formkörpers 500 des optoelektronischen Bauelements 30 elektrisch zu kontaktieren.

Die Kavität 530 jedes optoelektronischen Bauelements 30 kann, wie bei den optoelektronischen Bauelementen 20, als optischer Reflektor, zur Befestigung einer optischen Linse oder zur Aufnahme eines Materials dienen. Ein sich in der Kavität 530 zwischen der Vorderseite 101 des optoelektronischen Halbleiterchips 100 und dem Leitelement 600 erstreckender Bonddraht wird dabei vorteilhafterweise mechanisch durch in der Kavität 530 angeordnetes Material geschützt.

Auch die optoelektronischen Bauelemente 10 der Figur 9 können gemeinsam mit den optoelektronischen Halbleiterchips 100 in den Formkörper 200 eingebettete Leitelemente 600 aufweisen.

5

Die Erfindung wurde anhand der bevorzugten Ausführungsbeispiele näher illustriert und beschrieben. Dennoch ist die Erfindung nicht auf die offenbarten Beispiele eingeschränkt.

10 Vielmehr können hieraus andere Variationen vom Fachmann abgeleitet werden, ohne den Schutzzumfang der Erfindung zu verlassen.

## Bezugszeichenliste

	10	optoelektronisches Bauelement
5	20	optoelektronisches Bauelement
	30	optoelektronisches Bauelement
	100	optoelektronischer Halbleiterchip
	101	Vorderseite
10	102	Rückseite
	103	Strahlungsdurchtrittsfläche
	110	Ohmscher Kontakt
	115	Kontaktfläche
	120	Opferschicht
15	125	Kavität
	200	Formkörper
	201	Unterseite
	202	Oberseite
20	203	abgeschliffene Oberseite
	204	plangeschliffene Oberseite
	300	Träger
	301	Oberfläche
25	310	Haftschicht
	400	strukturiertes Träger
	401	strukturierte Oberfläche
	410	erster lateraler Abschnitt
30	420	zweiter lateraler Abschnitt
	500	strukturiertes Formkörper
	501	strukturierte Unterseite
	504	plangeschliffene Oberseite
35	510	erster lateraler Abschnitt
	520	zweiter lateraler Abschnitt
	530	Kavität

600 Leitelement

610 Leitelement-Metallisierung

## Patentansprüche

1. Verfahren zum Herstellen eines optoelektronischen Bauelements (10, 20, 30)  
5 mit den folgenden Schritten:
  - Bereitstellen eines optoelektronischen Halbleiterchips (100) mit einer Vorderseite (101) und einer Rückseite (102);
  - Aufbringen einer Opferschicht (120) auf der Rückseite  
10 (102);
  - Ausbilden eines Formkörpers (200, 500), wobei der optoelektronische Halbleiterchip (100) zumindest teilweise in den Formkörper (200, 500) eingebettet wird;
  - Entfernen der Opferschicht (120).  
15
2. Verfahren gemäß Anspruch 1,  
wobei vor dem Entfernen der Opferschicht (120) der folgende Schritt durchgeführt wird:
  - Teilweises Entfernen des Formkörpers (200, 500), um die  
20 Opferschicht (120) zugänglich zu machen.
3. Verfahren gemäß einem der vorhergehenden Ansprüche,  
wobei der optoelektronische Halbleiterchip (100) derart  
in den Formkörper (200, 500) eingebettet wird, dass die  
25 Vorderseite (101) des optoelektronischen Halbleiterchips  
(100) bündig mit einer Unterseite (201, 501) des Formkörpers  
(200, 500) abschließt.
4. Verfahren gemäß Anspruch 3,  
30 wobei vor dem Ausbilden des Formkörpers (200, 500) der  
folgende Schritt durchgeführt wird:
  - Anordnen des optoelektronischen Halbleiterchips (100)  
auf einem Träger (300, 400), wobei die Vorderseite (101)  
des optoelektronischen Halbleiterchips (100) einer Ober-  
35 fläche (301, 401) des Trägers (300, 400) zugewandt wird.
5. Verfahren gemäß Anspruch 4,  
wobei ein erster lateraler Abschnitt (410) der Oberfläche

(401) des Trägers (400) gegenüber einem zweiten lateralen Abschnitt (420) der Oberfläche (401) des Trägers (400) erhaben ist.

- 5 6. Verfahren gemäß einem der Ansprüche 4 und 5,  
wobei der folgende weitere Schritt durchgeführt wird:  
- Ablösen des Formkörpers (200, 500) von dem Träger (300,  
400).
- 10 7. Verfahren gemäß einem der vorhergehenden Ansprüche,  
wobei die Vorderseite (101) des optoelektronischen Halb-  
leiterchips (100) zum Durchtritt elektromagnetischer  
Strahlung vorgesehen ist.
- 15 8. Verfahren gemäß einem der vorhergehenden Ansprüche,  
wobei der optoelektronische Halbleiterchip (100) mit ei-  
ner auf der Rückseite (102) angeordneten Metallisierung  
(110) bereitgestellt wird.
- 20 9. Verfahren gemäß Anspruch 8,  
wobei nach dem Entfernen der Opferschicht (120) der fol-  
gende weitere Schritt durchgeführt wird:  
- Stromloses Abscheiden eines Metalls (115) an der Rück-  
seite (102) des optoelektronischen Halbleiterchips (100).
- 25 10. Verfahren gemäß Anspruch 9,  
wobei der folgende weitere Schritt durchgeführt wird:  
- Planschleifen des an der Rückseite (102) des optoe-  
lektronischen Halbleiterchips (100) abgeschiedenen Me-  
30 talls (115) und des Formkörpers (200, 500).
11. Verfahren gemäß einem der vorhergehenden Ansprüche,  
wobei der optoelektronische Halbleiterchip (100) zwischen  
dem Aufbringen der Opferschicht (120) und dem Ausbilden  
35 des Formkörpers (200, 500) aus einem Waferverbund gelöst  
wird.

12. Verfahren gemäß einem der vorhergehenden Ansprüche,  
wobei ein elektrisch leitendes Leitelement (600) mit ei-  
ner auf dem Leitelement (600) angeordneten Leitelement-  
Opferschicht gemeinsam mit dem optoelektronischen Halb-  
5 leiterchip (100) in den Formkörper (500) eingebettet  
wird,  
wobei die Leitelement-Opferschicht gemeinsam mit der Op-  
ferschicht (120) entfernt wird.
- 10 13. Verfahren gemäß einem der vorhergehenden Ansprüche,  
wobei eine Mehrzahl optoelektronischer Halbleiterchips  
(100) gemeinsam in den Formkörper (200, 500) eingebettet  
wird,  
wobei der Formkörper (200, 500) zerteilt wird, um eine  
15 Mehrzahl optoelektronischer Bauelemente (10, 20, 30) zu  
erhalten.

FIG 1

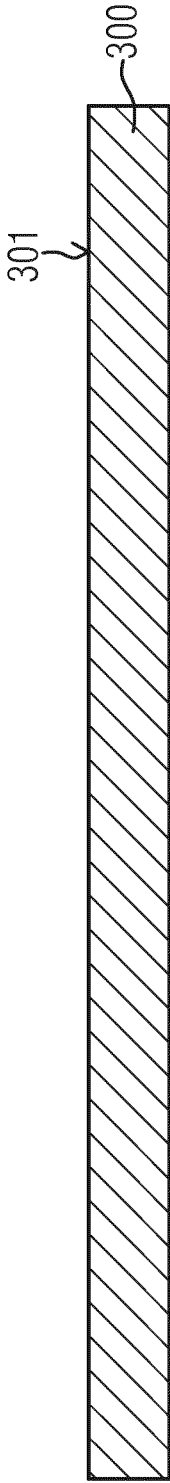


FIG 2

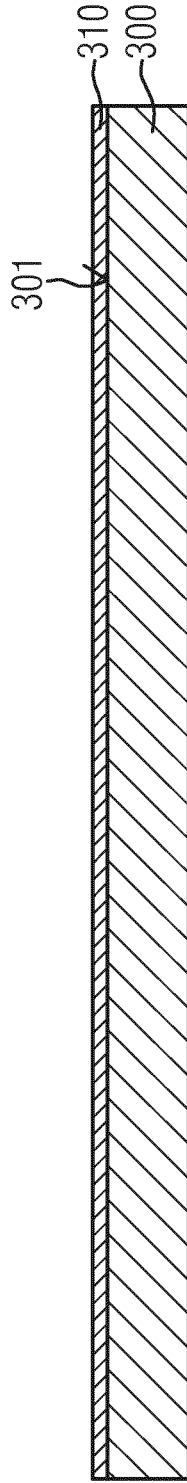


FIG 3

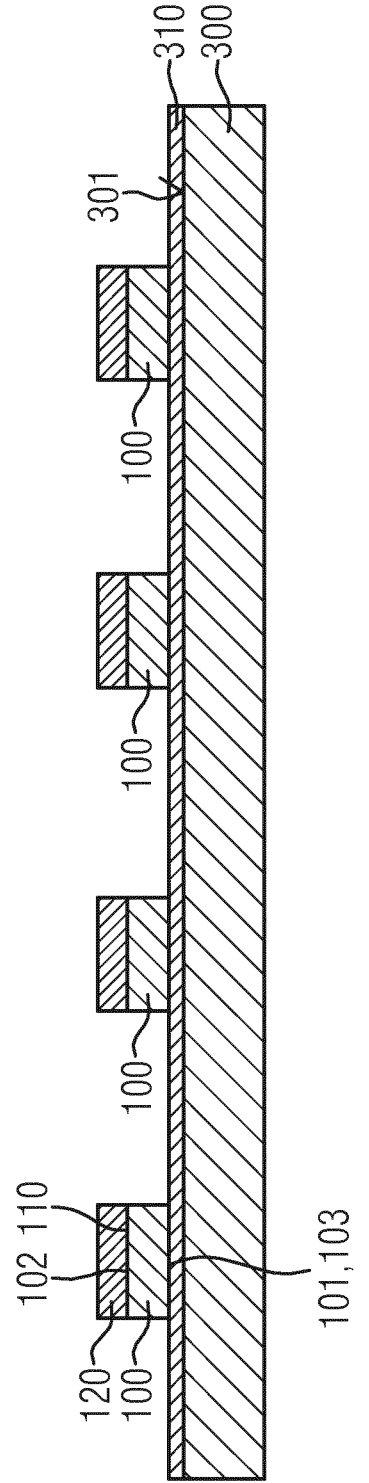


FIG 4

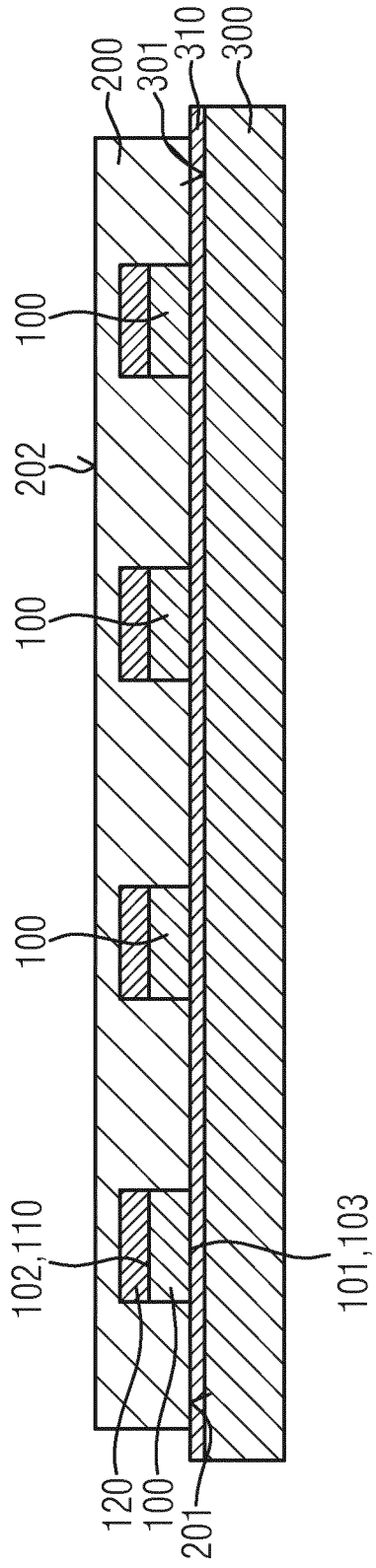


FIG 5

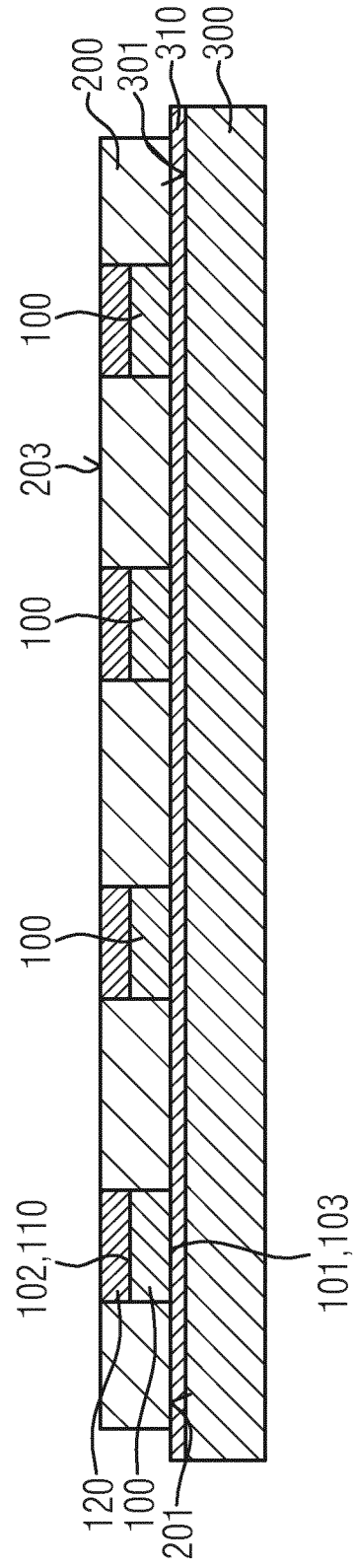


FIG 6

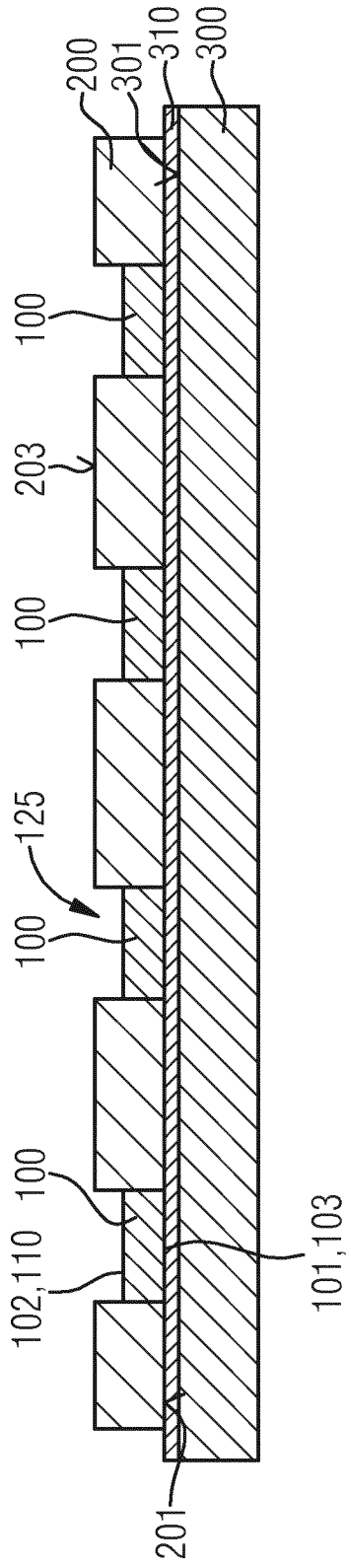


FIG 7

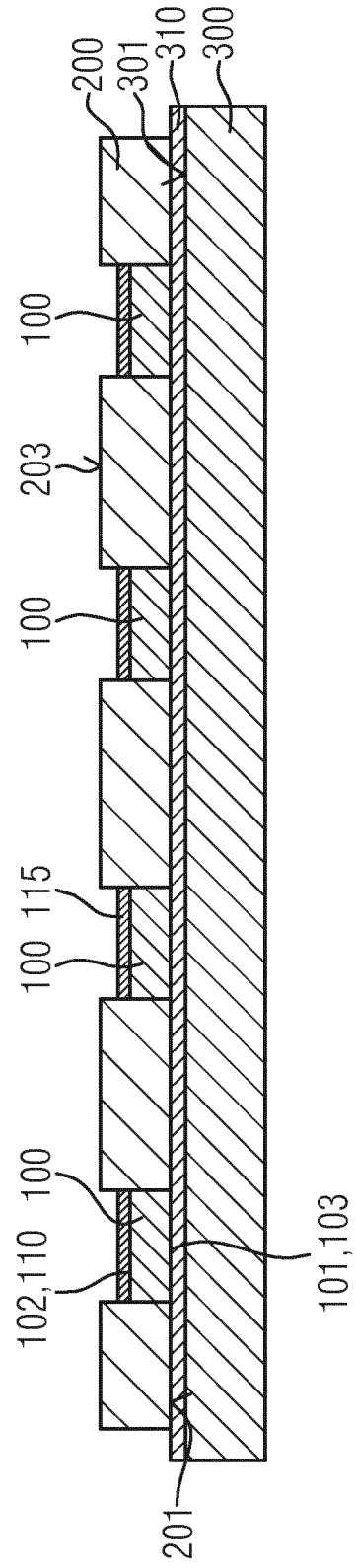






FIG 12

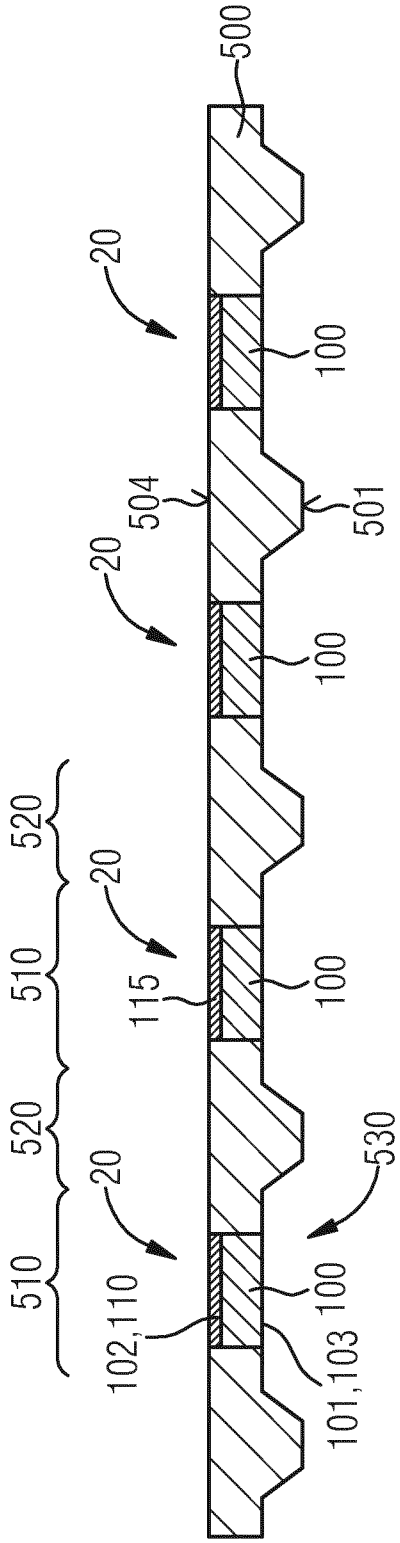
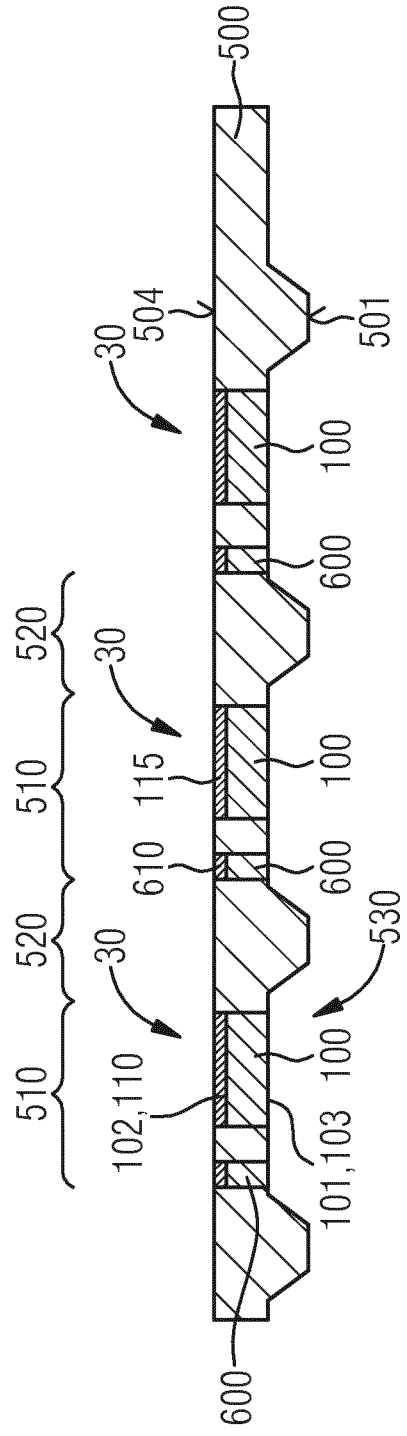


FIG 13



**INTERNATIONAL SEARCH REPORT**

International application No PCT/EP2014/050700
---

**A. CLASSIFICATION OF SUBJECT MATTER**  
 INV. H01L33/00 H01L33/54  
 ADD.  
 According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**  
 Minimum documentation searched (classification system followed by classification symbols)  
 H01L  
 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)  
 EPO-Internal, WPI Data

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	DE 10 2010 033963 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 16 February 2012 (2012-02-16) paragraph [0001] paragraph [0005] - paragraph [0007] paragraph [0010] - paragraph [0011] paragraph [0042] paragraph [0050] paragraph [0025] - paragraph [0031] paragraph [0055] claims 9-11; figures 1,2	1-13
X	US 2010/155917 A1 (MARUO TETSUMASA [JP]) 24 June 2010 (2010-06-24) claim 11; figures 4A-4E paragraph [0006]	1-13
	----- -/--	

Further documents are listed in the continuation of Box C.       See patent family annex.

\* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"E" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search  31 March 2014	Date of mailing of the international search report  10/04/2014
--	--

Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Authorized officer  But, Gabriela-Ileana
--	--

## INTERNATIONAL SEARCH REPORT

International application No

PCT/EP2014/050700

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X,P	DE 10 2012 102420 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 26 September 2013 (2013-09-26) the whole document -----	1-13
A	EP 2 107 620 A2 (LIUNG FENG IND CO LTD [TW]) 7 October 2009 (2009-10-07) paragraph [0013] paragraph [0014] paragraph [0016] paragraph [0038] paragraph [0040] claim 8 -----	1-13

# INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No PCT/EP2014/050700
---

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
DE 102010033963 A1	16-02-2012	DE 102010033963 A1	16-02-2012
		US 2013193470 A1	01-08-2013
		WO 2012020062 A1	16-02-2012
-----			
US 2010155917 A1	24-06-2010	JP 2010166021 A	29-07-2010
		US 2010155917 A1	24-06-2010
-----			
DE 102012102420 A1	26-09-2013	DE 102012102420 A1	26-09-2013
		WO 2013139735 A1	26-09-2013
-----			
EP 2107620 A2	07-10-2009	EP 2107620 A2	07-10-2009
		TW 200941761 A	01-10-2009
		US 2009242916 A1	01-10-2009
-----			

**INTERNATIONALER RECHERCHENBERICHT**

Internationales Aktenzeichen

PCT/EP2014/050700

<b>A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES</b> INV. H01L33/00 H01L33/54 ADD.		
Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC		
<b>B. RECHERCHIERTE GEBIETE</b> Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole) H01L		
Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen		
Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe) EPO-Internal, WPI Data		
<b>C. ALS WESENTLICH ANGESEHENE UNTERLAGEN</b>		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	DE 10 2010 033963 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 16. Februar 2012 (2012-02-16) Absatz [0001] Absatz [0005] - Absatz [0007] Absatz [0010] - Absatz [0011] Absatz [0042] Absatz [0050] Absatz [0025] - Absatz [0031] Absatz [0055] Ansprüche 9-11; Abbildungen 1,2 -----	1-13
X	US 2010/155917 A1 (MARUO TETSUMASA [JP]) 24. Juni 2010 (2010-06-24) Anspruch 11; Abbildungen 4A-4E Absatz [0006] ----- -/--	1-13
<input checked="" type="checkbox"/> Weiters Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen <input checked="" type="checkbox"/> Siehe Anhang Patentfamilie		
* Besondere Kategorien von angegebenen Veröffentlichungen : "A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist "E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist "L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt) "O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht "P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist "T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist "X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden "Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist "&" Veröffentlichung, die Mitglied derselben Patentfamilie ist		
Datum des Abschlusses der internationalen Recherche 31. März 2014		Absenddatum des internationalen Recherchenberichts 10/04/2014
Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Bevollmächtigter Bediensteter But, Gabriela-Ileana

**INTERNATIONALER RECHERCHENBERICHT**

Internationales Aktenzeichen  
PCT/EP2014/050700

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X,P	DE 10 2012 102420 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 26. September 2013 (2013-09-26) das ganze Dokument -----	1-13
A	EP 2 107 620 A2 (LIUNG FENG IND CO LTD [TW]) 7. Oktober 2009 (2009-10-07) Absatz [0013] Absatz [0014] Absatz [0016] Absatz [0038] Absatz [0040] Anspruch 8 -----	1-13

**INTERNATIONALER RECHERCHENBERICHT**

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2014/050700

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
DE 102010033963 A1	16-02-2012	DE 102010033963 A1	16-02-2012
		US 2013193470 A1	01-08-2013
		WO 2012020062 A1	16-02-2012
-----			
US 2010155917 A1	24-06-2010	JP 2010166021 A	29-07-2010
		US 2010155917 A1	24-06-2010
-----			
DE 102012102420 A1	26-09-2013	DE 102012102420 A1	26-09-2013
		WO 2013139735 A1	26-09-2013
-----			
EP 2107620 A2	07-10-2009	EP 2107620 A2	07-10-2009
		TW 200941761 A	01-10-2009
		US 2009242916 A1	01-10-2009
-----			