



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년09월27일
(11) 등록번호 10-1312473
(24) 등록일자 2013년09월23일

(51) 국제특허분류(Int. Cl.)
H01L 21/3065 (2006.01)
(21) 출원번호 10-2012-0007204
(22) 출원일자 2012년01월25일
심사청구일자 2012년01월25일
(65) 공개번호 10-2013-0072105
(43) 공개일자 2013년07월01일
(30) 우선권주장
JP-P-2011-279150 2011년12월21일 일본(JP)
(56) 선행기술조사문헌
KR100927691 B1*
KR1020090003716 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
가부시키가이샤 히다치 하이테크놀로지즈
일본국 도쿄도 미나토구 니시신바시 1쵸메 24-14
(72) 발명자
이토 도루
일본국 야마구치켄 구다마츠시 오아자 히가시토요
이 794, 가부시키가이샤 히다치 하이테크놀로지즈
가사도사업소 내
이시무라 히로아키
일본국 야마구치켄 구다마츠시 오아자 히가시토요
이 794, 가부시키가이샤 히다치 하이테크놀로지즈
가사도사업소 내
(뒷면에 계속)
(74) 대리인
특허법인화우

전체 청구항 수 : 총 5 항

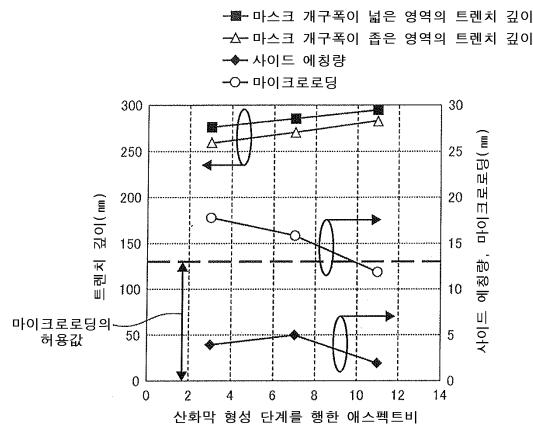
심사관 : 박귀만

(54) 발명의 명칭 플라즈마 처리 방법

(57) 요약

본 발명은, 최소의 개구폭이 20nm 이하인 마스크로 트렌치를 형성하는 플라즈마 처리 방법에 있어서, 사이드 에칭 및 마이크로도밍을 억제할 수 있는 플라즈마 처리 방법을 제공한다. 본 발명은, 최소의 개구폭이 20nm 이하인 마스크로 트렌치를 형성하는 플라즈마 처리 방법에 있어서, 플라즈마 에칭에 의해 트렌치를 형성하는 트렌치 형성 단계와, 플라즈마 에칭에 의해 트렌치의 측벽에 질화막을 형성하는 질화막 형성 단계와, 플라즈마 에칭에 의해 트렌치의 측벽 및 바닥면에 산화막을 형성하는 산화막 형성 단계를 가지는 것을 특징으로 한다.

대표도 - 도5



(72) 발명자

고우치 아키토

일본국 야마구치켄 구다마츠시 오아자 히가시토요
이 794, 가부시키가이샤 히다치 하이테크놀로지즈
가사도사업소 내

와타나베 하야토

일본국 야마구치켄 구다마츠시 오아자 히가시토요
이 794, 가부시키가이샤 히다치 하이테크놀로지즈
가사도사업소 내

특허청구의 범위

청구항 1

최소의 개구폭이 20nm 이하인 마스크로 트렌치를 형성하는 플라즈마 처리 방법에 있어서,
플라즈마 에칭에 의해 트렌치의 측벽에 질화막을 형성하는 질화막 형성 단계와,
상기 질화막 형성 단계 후, 플라즈마 에칭에 의해 트렌치를 형성하는 제 1 트렌치 형성 단계와,
상기 질화막 형성 단계와 상기 제 1 트렌치 형성 단계를 반복함으로써 소정 깊이의 트렌치를 형성한 후, 플라즈마 에칭에 의해 트렌치의 측벽 및 바닥면에 산화막을 형성하는 산화막 형성 단계와,
상기 산화막 형성 단계 후, 플라즈마 에칭에 의해 트렌치를 형성하는 제 2 트렌치 형성 단계를 가지는 것을 특징으로 하는 플라즈마 처리 방법.

청구항 2

최소의 개구폭이 20nm 이하인 마스크로 트렌치를 형성하는 플라즈마 처리 방법에 있어서,
플라즈마 에칭에 의해 트렌치의 측벽에 질화막을 형성하는 질화막 형성 단계와,
플라즈마 에칭에 의해 트렌치를 형성하는 제 1 트렌치 형성 단계와,
상기 질화막 형성 단계와 상기 제 1 트렌치 형성 단계를 반복함으로써 소정 깊이의 트렌치를 형성한 후, 플라즈마 에칭에 의해 트렌치의 측벽 및 바닥면에 산화막을 형성하는 산화막 형성 단계와,
상기 산화막 형성 단계 후, 플라즈마 에칭에 의해 트렌치를 형성하는 제 2 트렌치 형성 단계를 가지는 것을 특징으로 하는 플라즈마 처리 방법.

청구항 3

제1항 또는 제2항에 있어서,
상기 소정의 깊이는, 애스펙트비가 10 이상인 깊이인 것을 특징으로 하는 플라즈마 처리 방법.

청구항 4

제3항에 있어서,
상기 질화막 형성 단계의 플라즈마는, N_2 가스를 이용한 플라즈마이고,
상기 산화막 형성 단계의 플라즈마는, O_2 가스를 이용한 플라즈마인 것을 특징으로 하는 플라즈마 처리 방법.

청구항 5

제3항에 있어서,
상기 제 1 트렌치 형성 단계의 플라즈마 및 상기 제 2 트렌치 형성 단계의 플라즈마는, Cl_2 가스와 O_2 가스의 혼합 가스를 이용한 플라즈마인 것을 특징으로 하는 플라즈마 처리 방법.

명세서

기술분야

[0001] 본 발명은, 반도체 소자의 제조 방법에 관련된 것으로서, 특히 플라즈마 에칭하는 플라즈마 처리 방법에 관한 것이다.

배경기술

[0002] 최근, 반도체 장치의 고집적화에 수반하여, 소자 분리법으로는, 트렌치 소자 분리법(Shallow Trench Isolation

: 이하 STI라고 약칭한다)이 이용되고 있다.

- [0003] STI는, 가장 먼저 실리콘 기판에, 예를 들어 실리콘 질화막을 마스크로 하여 플라즈마 에칭을 행하여, 소자 분리용 트렌치(홈)를 형성한다. 다음으로 형성된 트렌치에 실리콘 산화막을 매립하고, 여분의 실리콘 산화막을 CMP(Chemical Mechanical Polishing)에 의해 제거함으로써 STI가 형성된다.
- [0004] 소자 분리용 트렌치의 형성 방법으로서, 특허문헌 1에는, 적어도 Cl_2 와 HBr 을 포함하는 가스를 이용한 플라즈마 에칭에 의해 에칭을 행하는 방법이 개시되어 있다.
- [0005] 또한, 최근의 반도체 장치의 고집적화에 수반하여, 고미세화도 요구되어, 차세대의 반도체 장치에 있어서의 STI에서는, 20nm 이하의 개구폭의 마스크로 약 300nm 깊이의 트렌치를 형성하는 것이 요구되고 있다.

선행기술문헌

특허문헌

- [0006] (특허문헌 0001) 일본 공개특허공보 제2003-007679호

발명의 내용

해결하려는 과제

- [0007] 그러나, 특허문헌 1에 개시된, 적어도 Cl_2 와 HBr 을 포함하는 가스를 이용한 플라즈마 에칭에 의해, 이러한 고(高)아스펙트의 트렌치의 형성을 시험해 보면, 도 3에 나타내는 바와 같이 마스크의 개구폭이 좁은 영역에서는, 트렌치의 측벽에 사이드 에칭이 발생하고, 또한, 마이크로로딩도 발생한다. 여기서, 마이크로로딩이란, 마스크의 개구폭이 넓은 영역의 트렌치 깊이가 마스크의 개구폭이 좁은 영역의 트렌치 깊이보다 깊어지는 에칭이다.
- [0008] 본 발명은, 상기 서술한 과제를 감안하여, 최소의 개구폭이 20nm 이하인 마스크로 트렌치를 형성하는 플라즈마 처리 방법에 있어서, 사이드 에칭 및 마이크로로딩을 억제할 수 있는 플라즈마 처리 방법을 제공한다.

과제의 해결 수단

- [0009] 본 발명은, 최소의 개구폭이 20nm 이하인 마스크로 트렌치를 형성하는 플라즈마 처리 방법에 있어서, 플라즈마 에칭에 의해 트렌치를 형성하는 트렌치 형성 단계와, 플라즈마 에칭에 의해 트렌치의 측벽에 질화막을 형성하는 질화막 형성 단계와, 플라즈마 에칭에 의해 트렌치의 측벽 및 바닥면에 산화막을 형성하는 산화막 형성 단계를 가지는 것을 특징으로 한다.

발명의 효과

- [0010] 본 발명에 의해, 최소의 개구폭이 20nm 이하인 마스크로 트렌치를 형성하는 플라즈마 처리 방법에 있어서, 사이드 에칭 및 마이크로로딩을 억제할 수 있다.

도면의 간단한 설명

- [0011] 도 1은 본 발명에 관련된 플라즈마 에칭 장치의 단면도이다.
- 도 2a는 소자 분리용 트렌치가 형성되는 웨이퍼(111)의 구조를 나타내는 도면이다.
- 도 2b는 브레이크스루 단계 후의 에칭 형상을 나타내는 도면이다.
- 도 2c는 제1 질화막 형성 단계 후의 에칭 형상을 나타내는 도면이다.
- 도 2d는 제1 트렌치 형성 단계 후의 에칭 형상을 나타내는 도면이다.
- 도 2e는 제2 질화막 형성 단계 후의 에칭 형상을 나타내는 도면이다.
- 도 2f는 제2 트렌치 형성 단계 후의 에칭 형상을 나타내는 도면이다.
- 도 2g는 산화막 형성 단계 후의 에칭 형상을 나타내는 도면이다.

도 2h는 제3 트렌치 형성 단계 후의 에칭 형상을 나타내는 도면이다.

도 3은 종래 기술에 의한 트렌치 형성을 나타내는 도면이다.

도 4는 산화막 형성 단계의 에스펙트비마다의 형상을 나타내는 도면이다.

도 5는 산화막 형성 단계의 에스펙트비 의존성을 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0012] 이하, 본 발명의 실시형태에 대해 도면을 이용하여 설명한다. 우선, 가장 먼저 본 발명을 실시하기 위한 플라즈마 에칭 장치에 대해 도 1을 참조하면서 설명한다.
- [0013] 진공 용기(101)의 개방된 상부에, 진공 용기(101) 내에 처리 가스를 도입하기 위한 샤워 플레이트(104)(예를 들어 석영제), 유전체 창(105)(예를 들어 석영제)을 설치하고, 기밀하게 밀봉함으로써 처리실(106)을 형성한다. 샤워 플레이트(104)에는 처리실(106) 내에 처리 가스를 공급하기 위한 복수의 구멍이 배치되어 있고, 가스 공급 장치(107)로부터 공급된 처리 가스는 샤워 플레이트(104)의 복수의 구멍을 통해 처리실(106) 내로 도입된다. 또한, 진공 용기(101)에는, 진공 배기구(108)를 통해 진공 배기 장치(도시 생략)가 접속되어 있다.
- [0014] 플라즈마를 생성하기 위한 고주파 전력을 처리실(106)에 공급하기 위하여, 유전체 창(105)의 상방에는 전자파를 전송하기 위한 도파관(109)이 설치되어 있다. 도파관(109)으로 전송되는 전자파(플라즈마 생성용 고주파)는, 전자파 발생용 전원(103)으로부터 발진된다. 전자파의 주파수는 특별히 한정되지 않지만, 본 실시예에서는 2.45GHz의 마이크로파를 사용한다. 처리실(106)의 외주부(外周部)에는, 자장을 형성하기 위한 자장 발생용 코일(110)이 설치되고, 전자파 발생용 전원(103)으로부터 발진된 마이크로파는, 자장 발생용 코일에 의해 형성된 자장과의 상호 작용에 의해, 처리실(106) 내에 고밀도의 플라즈마를 생성한다.
- [0015] 또한, 샤워 플레이트(104)에 대향하여 진공 용기(101)의 하부에는, 웨이퍼를 재치(載置)하기 위한 시료대(102)가 설치되어 있다. 시료대(102)는, 시료대 표면이 용사막(도시 생략)으로 피복되어 있고, 고주파 필터(114)를 통해 직류 전원(115)이 접속되어 있다. 또한, 시료대(102)에는, 매칭 회로(112)를 통해 고주파 바이어스 전원(113)이 접속되어 있다. 시료대(102)에는, 온도 조절기(도시 생략)도 접속되어 있다.
- [0016] 처리실(106) 내로 반송된 시료인 웨이퍼(111)는, 직류 전원(115)으로부터 인가되는 직류 전압의 정전기력에 의해 시료대(102) 상에 흡착되어 온도 조절되고, 가스 공급 장치(107)에 의해 원하는 처리 가스를 공급한 후, 진공 용기(101) 내를 진공 배기 장치(도시 생략)에 의해 소정의 압력으로 하여, 처리실(106) 내에 플라즈마를 발생시킨다.
- [0017] 다음으로 고주파 바이어스 전원(113)으로부터 시료대(102)에 고주파 전력을 공급함으로써, 플라즈마로부터 이온을 웨이퍼로 인입하여, 웨이퍼(111)가 플라즈마 에칭된다. 또한, 고주파 바이어스 전원(113)은, 펄스 발진기를 구비하기 때문에, 시료대(102)에 시간 변조된 간헐적인 고주파 전력 또는, 연속적인 고주파 전력을 공급할 수 있다.
- [0018] 또한, 반송 수단(도시 생략)에 의해, 웨이퍼(111)를 진공 용기(101) 내로 반송하여, 시료대(102) 상에 재치한다. 가스 공급 장치(107)에 의해 진공 용기(101) 내에 처리 가스를 공급하고, 진공 배기 장치를 통해 처리실(106) 내의 압력을 제어하면서 전자파 발생용 전원(103)으로부터 마이크로파를 처리실(106) 내로 공급하여 플라즈마를 발생시킨다. 고주파 바이어스 전원(113)으로부터 시료대(102)로 고주파 전력을 공급하면서, 처리실(106) 내에 발생시킨 플라즈마에 의해, 시료대(102) 상에 재치된 웨이퍼(111)는 에칭된다.
- [0019] 상기 서술한 플라즈마 에칭 장치를 사용하여, 20nm 이하의 마스크 패턴으로 소자 분리용 트렌치를 형성하는 플라즈마 처리 방법에 대해, 이하 설명한다.
- [0020] 가장 먼저 소자 분리용 트렌치가 형성되는 웨이퍼(111)의 구조에 대해 도 2a를 참조하면서 설명한다. 실리콘 기판(201) 상에 마스크로서 실리콘 질화막(202)이 있고, 실리콘 질화막(202)의 마스크는 미리 개구되어 있다. 또한, 실리콘 질화막(202)의 마스크의 개구폭은, 단일하지 않고, 실리콘 질화막(202)의 마스크는, 대별하면 좁은 개구폭 영역과 넓은 개구폭 영역으로 구성되어 있다. 본 실시예에서의 가장 좁은 실리콘 질화막(202)의 마스크의 개구폭은, 20nm이다. 또한, 본 실시예에서는, 약 300nm 깊이의 트렌치를 형성하는 것으로 한다.
- [0021] 우선 가장 먼저, 실리콘 기판(201) 표면에 퇴적되고, 재질이 실리콘 산화막인 자연 산화막을 제거하고, 실리콘 기판(201)을 더욱 에칭하여 실리콘 기판(201)에 약 60nm 깊이의 트렌치를 형성하기 위하여 브레이크스루 단계를

행한다.

- [0022] 브레이크스루 단계는, 표 1에 나타내는 바와 같이, O_2 가스를 60ml/min, CHF_3 가스를 60ml/min, 처리 압력을 2.0Pa, 마이크로파 전력을 700W, 시간 변조된 고주파 바이어스 전력을 800W, 시간 변조된 고주파 바이어스 전력의 듀티비를 10%로 하여 자연 산화막을 제거하여 약 60nm 깊이의 트렌치를 형성하였다.
- [0023] 이 브레이크스루 단계 후에는, 도 2b에 나타내는 트렌치의 측벽에 사이드 에칭이 발생하지 않고, 또한, 거의 마이크로로딩도 발생하고 있지 않은 약 60nm 깊이의 트렌치를 형성할 수 있었다. 또한, 듀티비란, 시간 변조된 간헐적인 고주파 전력의 온 시간을 T_{on} , 오프 시간을 T_{off} 로 한 경우, 듀티비= $T_{on}/(T_{on}+T_{off})$ 가 된다. 또한, 브레이크스루 단계는, 시간 변조된 고주파 바이어스 전력을 공급하면서 플라즈마 에칭이기 때문에, 연속적인 고주파 바이어스 전력을 사용한 경우보다, 마스크에 대한 트렌치의 에칭 레이트의 선택비를 향상시킬 수 있었다.
- [0024] 다음으로 주로 브레이크스루 단계에 의해 형성된 트렌치의 측벽에 질화막을 형성하기 위하여, 제1 질화막 형성 단계를 행한다.
- [0025] 제1 질화막 형성 단계는, 표 1에 나타내는 바와 같이, N_2 가스를 100ml/min, 처리 압력을 2.0Pa, 마이크로파 전력을 600W, 고주파 바이어스 전력을 0W로 하여 질화막(203)을 형성하였다.
- [0026] 이 제1 질화막 형성 단계 후에는, 도 2c에 나타내는 브레이크스루 단계에 의해 형성된 트렌치의 측벽과 바닥면에 질화막(203)이 형성되었다. 이 제1 질화막 형성 단계는, 긴 시간 행할수록, 두꺼운 질화막(203)을 형성할 수 있으나, 상기 서술한 바와 같이, 이 제1 질화막 형성 단계에서는, 트렌치의 바닥면에도 질화막(203)이 형성되기 때문에, 두꺼운 질화막(203)을 형성하면, 다음의 제1 트렌치 형성 단계에서의 에칭을 저해한다.
- [0027] 이 때문에, 이 제1 질화막 형성 단계는, 다음의 제1 트렌치 형성 단계에서의 에칭을 저해하지 않는 막두께의 질화막(203)을 형성하는 시간만큼 행한다.
- [0028] 또한, 본 실시예의 제1 질화막 형성 단계에서는, N_2 가스만을 이용하였으나, N_2 가스와 Ar 가스의 혼합 가스 또는, N_2 가스와 He 가스의 혼합 가스를 이용해도 된다.
- [0029] 다음으로, 제1 질화막 형성 단계에 의해 질화막(203)이 형성된 트렌치를 약 80nm 상당의 에칭을 행하여 약 140nm 깊이의 트렌치를 형성하기 위하여 제1 트렌치 형성 단계를 행한다.
- [0030] 제1 트렌치 형성 단계는, 표 1에 나타내는 바와 같이, Cl_2 가스를 100ml/min, O_2 가스를 5ml/min, 처리 압력을 0.2Pa, 마이크로파 전력을 800W, 시간 변조된 고주파 바이어스 전력을 600W, 시간 변조된 고주파 바이어스 전력의 듀티비를 25%로 하여 약 140nm 깊이의 트렌치를 형성하였다.
- [0031] 이 제1 트렌치 형성 단계 후에는, 도 2d에 나타내는 바와 같이 트렌치의 측벽에 사이드 에칭이 발생하지 않고, 약 140nm 깊이의 트렌치를 형성할 수 있었다. 그러나, 약간, 마이크로로딩이 발생하였다. 이 제1 트렌치 형성 단계 후에 트렌치의 측벽에 사이드 에칭이 발생하지 않은 것은, 제1 질화막 형성 단계에 의해 트렌치의 측벽에 형성된 질화막(203)이 사이드 에칭에 대한 보호막으로서 기능한 것에 의한 것으로 생각된다. 또한, 제1 트렌치 형성 단계는, 시간 변조된 고주파 바이어스 전력을 공급하면서 플라즈마 에칭이기 때문에, 연속적인 고주파 바이어스 전력을 사용한 경우보다, 마스크에 대한 트렌치의 에칭 레이트의 선택비를 향상시킬 수 있었다.
- [0032] 또한, 이 시점에서의 약 140nm 깊이의 트렌치에는, 제1 질화막 형성 단계에 의해 형성된 질화막(203)은 없어져 있다. 바꿔 말하면, 이 제1 트렌치 형성 단계는, 제1 질화막 형성 단계에 의해 형성된 측벽의 질화막(203)이 남아있는 기간밖에 행하지 않는다.
- [0033] 또한, 본 실시예의 제1 트렌치 형성 단계에서는, Cl_2 가스와 O_2 가스의 혼합 가스를 이용하였으나, HBr 가스와 O_2 가스의 혼합 가스를 이용해도 된다.
- [0034] 다음으로, 트렌치의 측벽에 대한 사이드 에칭의 보호막으로서, 제1 트렌치 형성 단계 후에 형성된 약 140nm 깊이의 트렌치의 측벽에 질화막을 형성하기 위하여, 제2 질화막 형성 단계를 행한다.
- [0035] 이 제2 질화막 형성 단계는, 표 1에 나타내는 바와 같이 제1 질화막 형성 단계와 동일한 조건으로 행하였다.
- [0036] 이 제2 질화막 형성 단계 후에는, 도 2e에 나타내는 바와 같이, 제1 트렌치 형성 단계 후에 형성된 약 140nm 깊이의 트렌치의 측벽과 바닥면에 질화막(203)이 형성되었다. 또한, 제1 트렌치 형성 단계에 의해 발생한 마이크

로로딩은 개선되어 있지 않다.

- [0037] 다음으로, 제2 질화막 형성 단계에 의해 질화막(203)이 형성된 트렌치를 약 80nm 상당의 에칭을 행하여 약 220nm 깊이의 트렌치를 형성하기 위하여 제2 트렌치 형성 단계를 행한다.
- [0038] 이 제2 트렌치 형성 단계는, 표 1에 나타내는 바와 같이 제1 트렌치 형성 단계와 동일한 조건으로 행하였다.
- [0039] 이 제2 트렌치 형성 단계 후에는, 도 2f에 나타내는 바와 같이, 트렌치의 측벽에 사이드 에칭이 발생하지 않고, 약 220nm 깊이의 트렌치를 형성하였다. 그러나, 제1 트렌치 형성 단계에 의해 발생한 마이크로로딩이 더욱 악화되었다. 또한, 이 시점에서의 약 220nm 깊이의 트렌치에는, 제2 질화막 형성 단계에 의해 형성된 질화막(203)은 없어져 있다.
- [0040] 다음으로, 트렌치의 측벽에 대한 사이드 에칭의 보호막으로서, 제2 트렌치 형성 단계 후에 형성된 약 220nm 깊이의 트렌치의 측벽에 산화막(204)을 형성하기 위하여, 산화막 형성 단계를 행한다.
- [0041] 산화막 형성 단계는, 표 1에 나타내는 바와 같이, O₂ 가스를 30ml/min, 처리 압력을 0.2Pa, 마이크로파 전력을 600W, 고주파 바이어스 전력을 0W로 하여, 산화막(204)을 형성하였다.
- [0042] 이 산화막 형성 단계 후에는, 도 2g에 나타내는 바와 같이, 제2 트렌치 형성 단계 후에 형성된 약 220nm 깊이의 트렌치의 측벽과 바닥면에 산화막(204)이 형성되었다. 또한, 제2 트렌치 형성 단계까지 발생한 마이크로로딩은 개선되지 않은 채이다.
- [0043] 또한, 본 실시예의 산화막 형성 단계에서는, O₂ 가스만을 이용하였으나, O₂ 가스와 Ar 가스의 혼합 가스 또는, O₂ 가스와 He 가스의 혼합 가스를 이용해도 된다.
- [0044] 다음으로, 산화막 형성 단계에 의해 산화막(204)이 형성된 트렌치를 약 80nm 상당의 에칭을 행하여 약 300nm 깊이의 트렌치를 형성하기 위하여 제3 트렌치 형성 단계를 행한다.
- [0045] 제3 트렌치 형성 단계는, 표 1에 나타내는 바와 같이, 제1 트렌치 형성 단계 및 제2 트렌치 형성 단계와 동일한 조건으로 행하였다.
- [0046] 이 제3 트렌치 형성 단계 후에는, 도 2h에 나타내는 바와 같이, 트렌치의 측벽에 사이드 에칭이 발생하지 않고, 약 300nm 깊이의 트렌치를 형성하였다. 또한, 마이크로로딩도 개선할 수 있었다. 그러나, 약 300nm 깊이의 트렌치의 측벽에 약간, 산화막(204)이 남아있지만, 제3 트렌치 형성 단계 후에 행하여지는, 불산 등에 의한 세정에 의해 제거된다.
- [0047] 제3 트렌치 형성 단계 후에 마이크로로딩을 개선할 수 있었던 이유로서 이하와 같이 생각할 수 있다.
- [0048] 제2 트렌치 형성 단계 후에 형성된 약 220nm 깊이의 트렌치의 측벽과 바닥면에 형성된 산화막(204)은, 제1 질화막 형성 단계 및 제2 질화막 형성 단계에서 형성되는 질화막(203)보다, 염소 라디칼이나 염소 이온에 대하여 강한 보호막으로서 기능한다. 이 때문에, 약 220nm 깊이의 트렌치의 바닥면에 형성된 산화막(204)은, 제1 질화막 형성 단계 및 제2 질화막 형성 단계에서 형성되는 질화막(203)보다 염소 라디칼이나 염소 이온에 의한 에칭을 저해한다.
- [0049] 또한, 애스펙트비가 10 이상인, 마스크의 개구폭이 좁은 영역의 트렌치의 바닥면은, 마스크의 개구폭이 넓은 영역의 트렌치의 바닥면보다 산화막(204)이 형성되기 어렵기 때문에, 마스크의 개구폭이 넓은 영역의 트렌치의 바닥면에 형성되는 산화막(204)은, 애스펙트비가 10 이상인, 마스크의 개구폭이 좁은 영역의 트렌치의 바닥면보다 두껍게 형성된다. 이 때문에, 마스크의 개구폭이 넓은 영역의 트렌치의 바닥면의 에칭은, 애스펙트비가 10 이상인, 마스크의 개구폭이 좁은 영역의 트렌치의 바닥면의 에칭보다 진행되지 않는다. 이에 의해, 제3 트렌치 형성 단계 후에 마이크로로딩이 개선된 것으로 생각된다. 여기서, 애스펙트비란, 플라즈마 에칭에 의해 형성된 트렌치의 깊이를 마스크의 개구폭으로 나눈 값이다. 또한, 여기서의 플라즈마 에칭에 의해 형성된 트렌치 깊이란, 마스크의 두께는 포함하지 않는다.
- [0050] 이상, 상기 서술한 본 발명의 플라즈마 처리를 행함으로써, 20nm 이하의 개구폭의 마스크로 마스크의 개구폭이 좁은 영역에 발생하는 사이드 에칭 및 마이크로로딩을 억제한 트렌치를 형성할 수 있다.

표 1

단계명	가스명				처리 압력	마이크로파 전력	고주파 바이어스	
	Cl ₂	O ₂	CHF ₃	N ₂			전력값	듀티비
	(ml/min)						(Pa)	(W)
브레이크스루	—	60	60	—	2.0	700	800	10
제1 질화막 형성	—	—	—	100	2.0	600	0	—
제1 트렌치 형성	100	5	—	—	0.2	800	600	25
제2 질화막 형성	—	—	—	100	2.0	600	0	—
제2 트렌치 형성	100	5	—	—	0.2	800	600	25
산화막 형성	—	30	—	—	0.2	600	0	—
제3 트렌치 형성	100	5	—	—	0.2	800	600	25

[0051]

[0052] 상기 서술한 바와 같이, 본 발명은, 질화막 형성 단계와 산화막 형성 단계에 의해, 트렌치의 측벽에 대한 사이드 에칭을 억제하면서 트렌치를 형성하고, 산화막 형성 단계에 의해 마이크로로딩을 개선하는 발명이다. 또한, 본 발명에서는, 산화막 형성 단계를 행하는 타이밍이 중요하다.

[0053] 예를 들어, 브레이크스루 단계, 산화막 형성 단계, 제1 트렌치 형성 단계, 제1 질화막 형성 단계, 제2 트렌치 형성 단계, 제2 질화막 형성 단계, 제3 트렌치 형성 단계의 순서로 20nm 이하의 개구폭의 마스크로 약 300nm 깊이의 트렌치를 형성하면, 도 4a에 나타내는 바와 같이, 마스크의 개구폭이 좁은 영역의 트렌치의 측벽에 사이드 에칭이 발생하고, 마이크로로딩이 큰 결과가 되었다. 또한, 이 경우의 플라즈마 처리 방법은, 애스펙트비가 3일 때에 산화막 형성 단계를 행한 플라즈마 처리 방법이다.

[0054] 다음으로, 브레이크스루 단계, 제1 질화막 형성 단계, 제1 트렌치 형성 단계, 산화막 형성 단계, 제2 트렌치 형성 단계, 제2 질화막 형성 단계, 제3 트렌치 형성 단계의 순서로 20nm 이하의 개구폭의 마스크로 약 300nm 깊이의 트렌치를 형성하면, 도 4b에 나타내는 바와 같이, 마스크의 개구폭이 좁은 영역의 트렌치의 측벽에 사이드 에칭이 발생하고, 상기의 애스펙트비가 3일 때에 산화막 형성 단계를 행한 플라즈마 처리 방법보다 마이크로로딩이 작아지는 결과가 되었다. 또한, 이 경우의 플라즈마 처리 방법은, 애스펙트비가 7일 때에 산화막 형성 단계를 행한 플라즈마 처리 방법이다.

[0055] 이들의 결과에 입각하여, 애스펙트비가 3일 때에 산화막 형성 단계를 행한 플라즈마 처리 방법과, 애스펙트비가 7일 때에 산화막 형성 단계를 행한 플라즈마 처리 방법과, 본 발명의 플라즈마 처리 방법의 각각의 트렌치 깊이, 사이드 에칭량, 마이크로로딩을 도 5에 나타낸다. 또한, 본 발명의 플라즈마 처리 방법은, 애스펙트비가 11일 때에 산화막 형성 단계를 행한 플라즈마 처리 방법이다. 또한, 도 5는, 산화막 형성 단계의 애스펙트비의존성을 나타내는 도면이라고도 할 수 있다.

[0056] 도 5의 결과로부터, 사이드 에칭을 발생시키지 않고 마이크로로딩을 13nm 이하로 하기 위해서는, 산화막 형성 단계를 애스펙트비가 10 이상일 때에 행하여야 하는 것을 알 수 있다. 또한, 본 실시예에서는, 개구폭이 20nm 인 마스크를 가지는 마스크로 약 300nm 깊이의 트렌치를 형성하는 경우의 마이크로로딩의 허용값을 13nm 이하로 하였다.

[0057] 또한, 본 실시예에서는, 약 300nm 깊이의 트렌치를 형성하기 위하여, 1회의 브레이크스루 단계와, 2회의 질화막 형성 단계와, 3회의 트렌치 형성 단계와, 1회의 산화막 형성 단계를 행하였으나, 300nm보다 깊은 트렌치를 형성하는 경우에는, 원하는 깊이가 되도록 질화막 형성 단계와 트렌치 형성 단계의 횟수를 각각 늘리면 된다.

[0058] 또한, 본 실시예에서는, 약 300nm 깊이의 트렌치를 형성하기 위하여, 산화막 형성 단계를 행할 때까지 질화막 형성 단계와 트렌치 형성 단계를 각각 2회씩 행하였으나, 2회 이상씩 행하여도 상관없다.

[0059] 즉, 본 발명의 플라즈마 처리 방법은, 소정의 트렌치 깊이가 될 때까지는, 질화막 형성 단계와 트렌치 형성 단계를 각각 반복하여, 소정의 트렌치 깊이 이후에 있어서 산화막 형성 단계를 행하는 것을 특징으로 한다.

[0060] 또한, 본 실시예에서는, 소자 분리용 트렌치의 형성에 대해 설명하였으나, 이에 한정되는 것은 아니며, 딥 트렌치, 커패시터용 트렌치 형성에도 적용할 수 있다.

[0061] 또한, 본 실시예에서는, 마이크로파를 이용한 ECR(Electron Cyclotron Resonance) 방식의 마이크로파 플라즈마

에칭 장치에서의 적용예에 대해 설명하였으나, 이에 한정되는 것은 아니며, 용량 결합형, 유도 결합형의 플라즈마 생성 수단을 이용한 플라즈마 에칭 장치에 적용해도 된다.

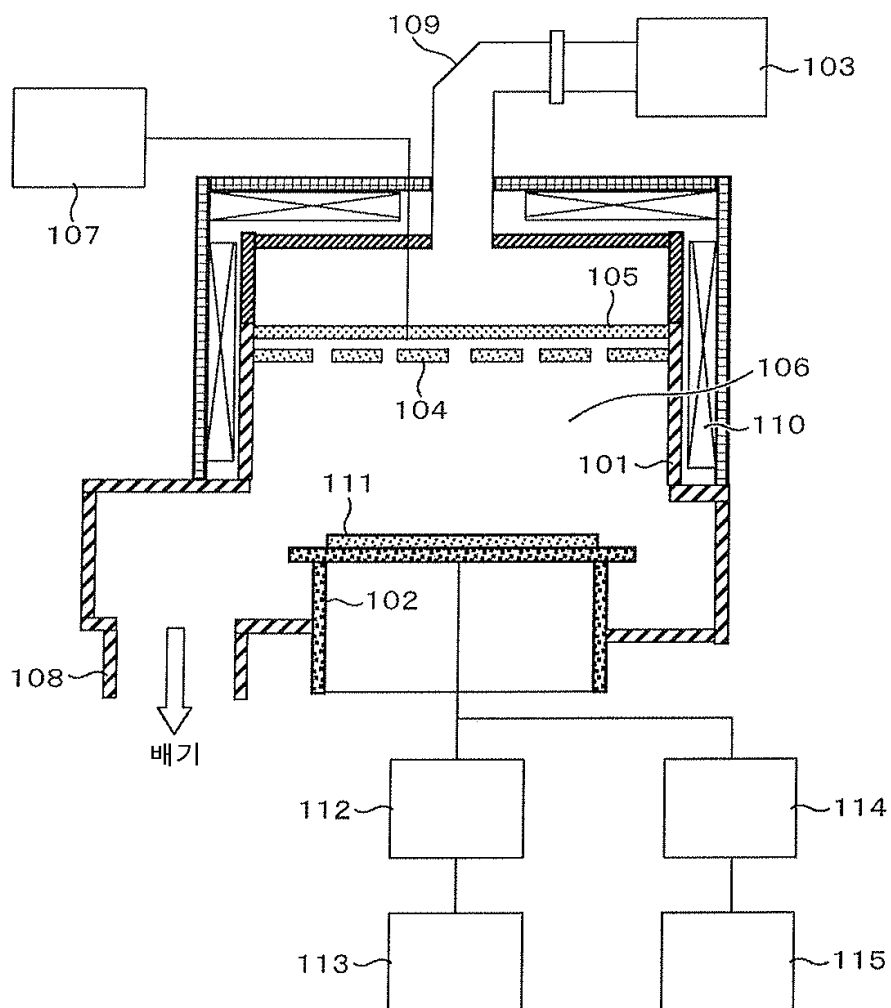
부호의 설명

[0062]

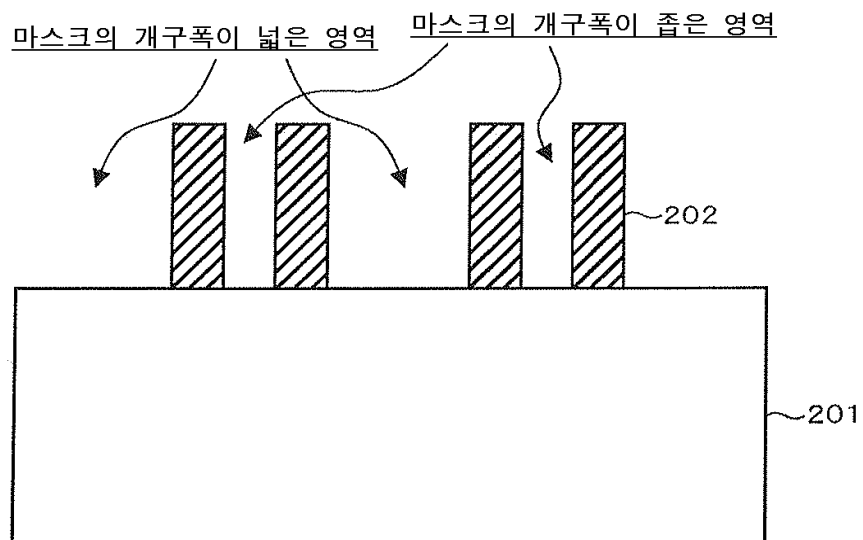
- 101 진공 용기
- 102 시료대
- 103 전자파 발생용 전원
- 104 샤워 플레이트
- 105 유전체 창
- 106 처리실
- 107 가스 공급 장치
- 108 진공 배기구
- 109 도파관
- 110 자장 발생용 코일
- 111 웨이퍼
- 112 매칭 회로
- 113 고주파 바이어스 전원
- 114 고주파 필터
- 115 직류 전원
- 201 실리콘 기판
- 202 실리콘 질화막
- 203 질화막
- 204 산화막

도면

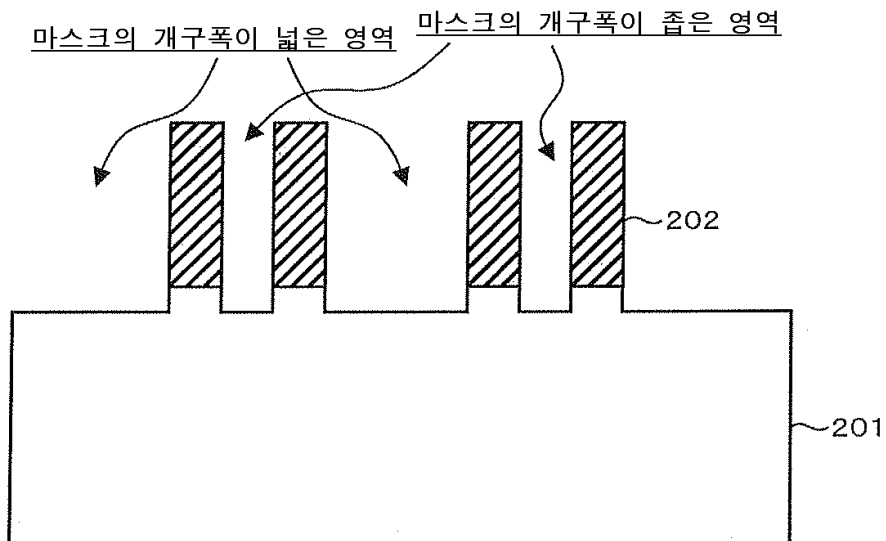
도면1



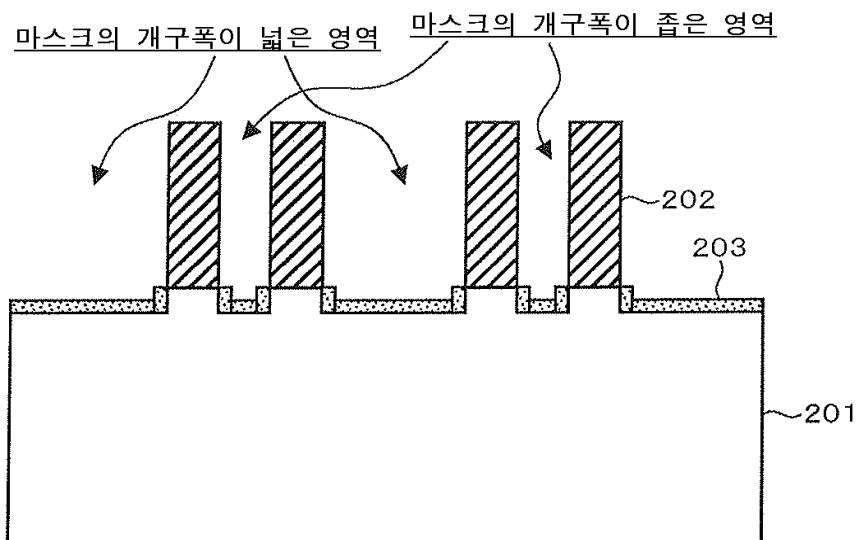
도면2a



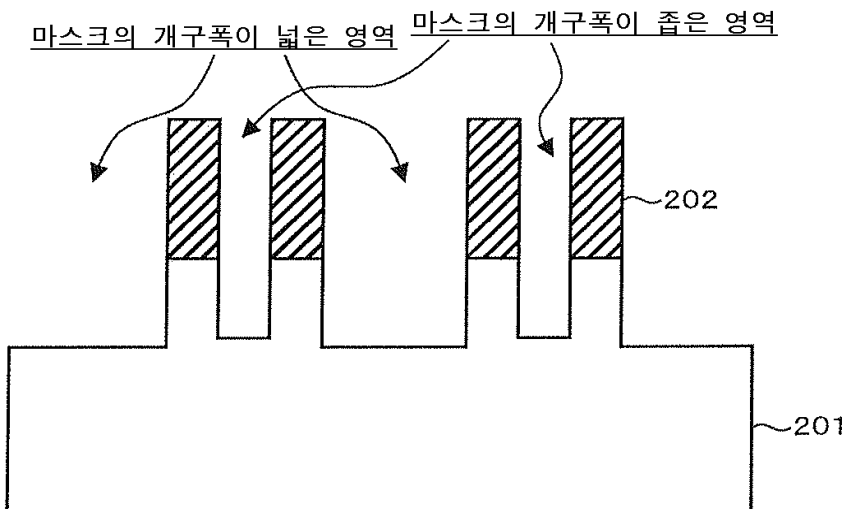
도면2b



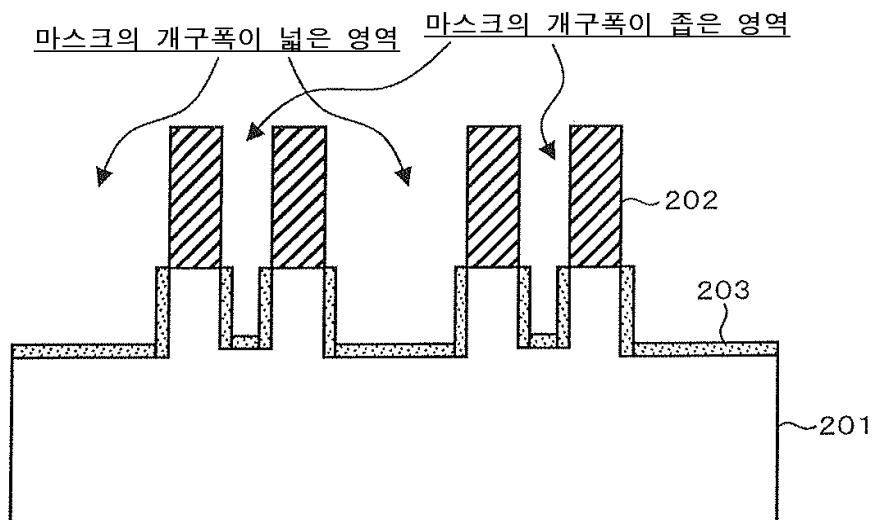
도면2c



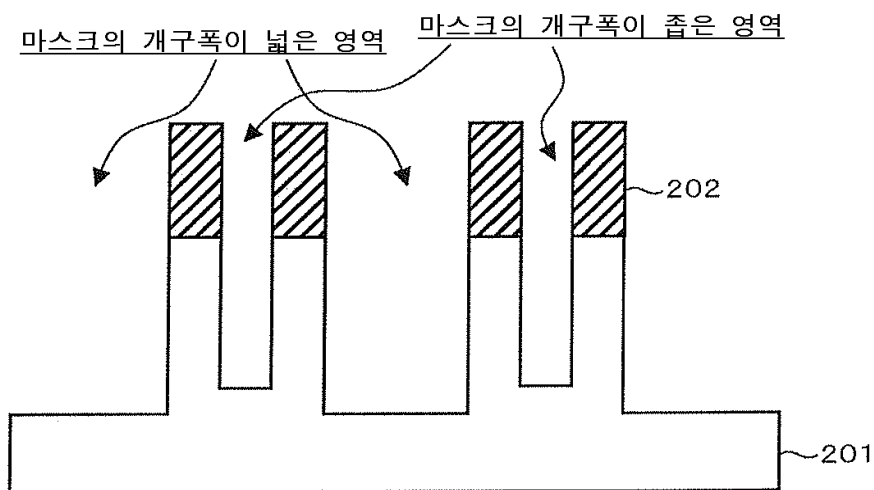
도면2d



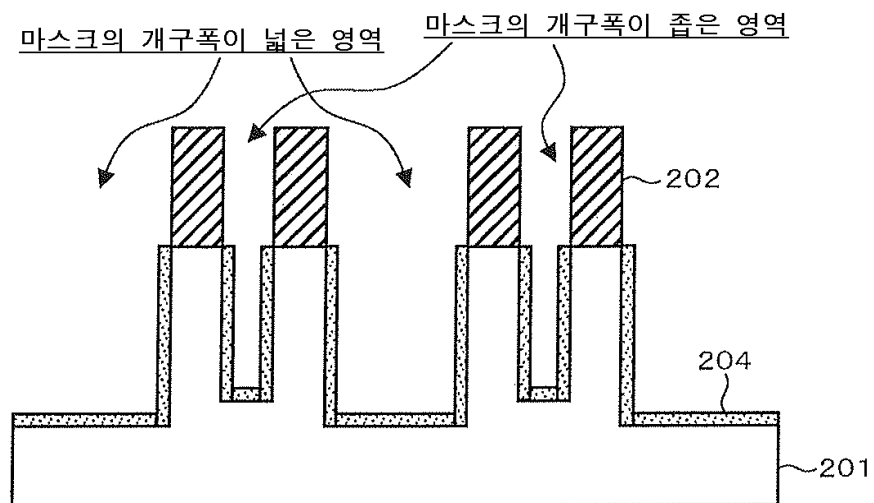
도면2e



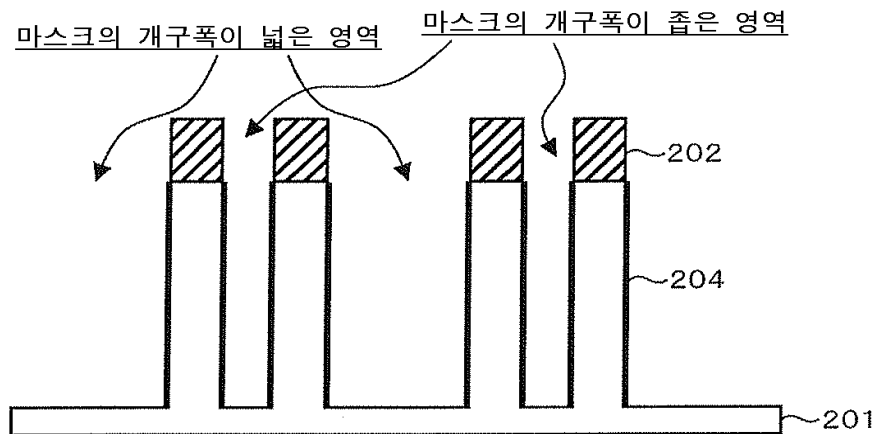
도면2f



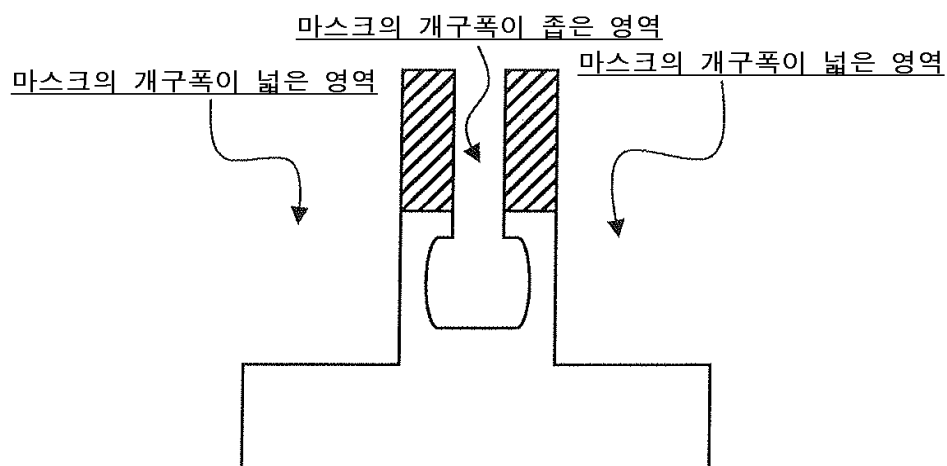
도면2g



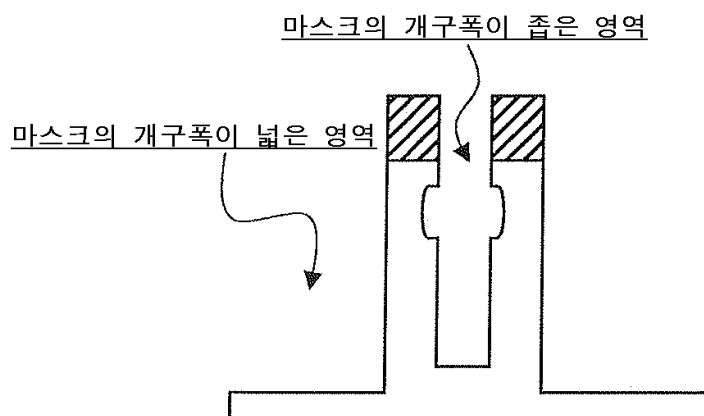
도면2h



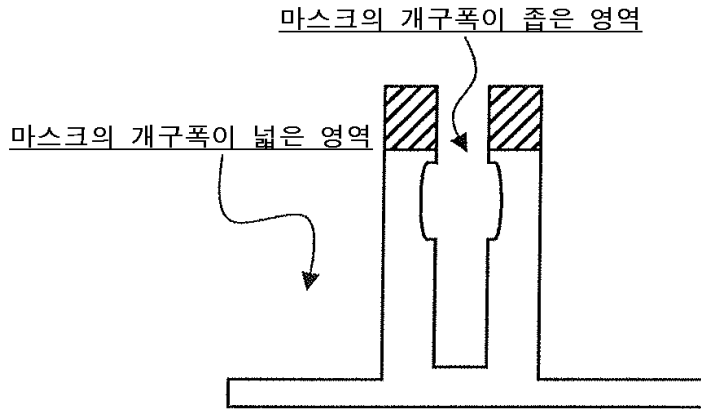
도면3



도면4a



도면4b



도면5

