(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2021 年 9 月 23 日 (23.09.2021)

WIPO | PCT

(10) 国际公布号
WO 2021/184432 A1

(51) 国际专利分类号:
G09G 3/3208 (2016.01)

(21) 国际申请号: PCT/CN2020/083158

(22) 国际申请日: 2020 年 4 月 3 日 (03.04.2020)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202010194824.2 2020年3月19日 (19.03.2020) CN

(71) 申请人: 武汉华星光电半导体显示技术有限公司 (**WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.**) [CN/CN]; 中国湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室, Hubei 430079 (CN)。

(72) 发明人: 陈勇 (**CHEN, Yong**); 中国湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室, Hubei 430079 (CN)。

(74) 代理人: 深圳紫藤知识产权代理有限公司 (**PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.**); 中国广东省深圳市南山区粤海街道高新区社区高新南一道006号TCL工业研究院大厦A802, Guangdong 518057 (CN)。

(81) 指定国 (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告 (条约第21条(3))。

(54) **Title:** PIXEL CIRCUIT AND DRIVING METHOD THEREFOR, AND DISPLAY PANEL

(54) 发明名称: 一种像素电路及其驱动方法、显示面板

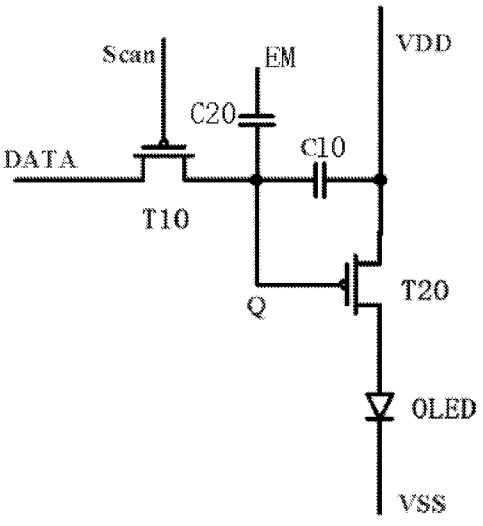


图 8

(57) **Abstract:** A pixel circuit and a driving method therefor, and a display panel. The pixel circuit comprises a first thin film transistor (T10), a second thin film transistor (T20), a first storage capacitor (C10), a second storage capacitor (C20) and an organic light-emitting diode (OLED). A storage capacitor is added to a 2T1C pixel circuit and is electrically connected to a control signal, such that the grid voltage of a second thin film transistor (T20) is reduced, and the current of the pixel circuit under the same data signal voltage is greatly improved.

(57) 摘要: 一种像素电路及其驱动方法、显示面板，所述像素电路包括第一薄膜晶体管（T10）、第二薄膜晶体管(T20)、第一存储电容(C10)、第二存储电容（C20）以及有机发光二极管(OLED)。通过在2T1C像素电路上增加一个存储电容，和控制信号电性连接，进而拉低第二薄膜晶体管（T20）的栅极电压，使得相同数据信号电压下的像素电路的电流大幅提高。

WO 2021/184432 A1

一种像素电路及其驱动方法、显示面板

技术领域

[0001] 本申请涉及显示技术领域，尤其涉及一种像素电路及其驱动方法、显示面板。

背景技术

[0002] 随着科技的不断发展，人们对显示器件的要求越来越高、显示屏技术发展也突飞猛进。现如今“全面屏”的设计成为时代的主流，各屏幕供应商都专注于研发屏占比较高的全面屏产品，提升显示屏屏占比成为一种产品发展的趋势。

[0003] 目前市面上较多的提高屏占比方案通常将前置摄像头设计在显示屏外侧，通过异形切割设计使显示屏避让一定尺寸来容纳前置摄像头，不论切割设计如何变化，与全面屏概念相差甚远。近期兴起的发光型盲孔屏下摄像头（CUP）处理方案可使显示屏几乎趋近于全面屏效果。

[0004] 如图1所示，为现有的一种屏下摄像头显示面板的结构示意图，屏下摄像头显示面板90包括从下至上依次层叠设置的柔性衬底层91、阵列基板92、发光层93、封装层94、偏光片95及盖板96。在阵列基板92和偏光片95对应位置设置通孔，形成盲孔97。将摄像头98置于屏幕下方并对应盲孔97设置，即盲孔97和摄像头98所在区域为屏下摄像头区域，通过面板设计与镜头设计的优化，使得镜头隐藏至屏幕的可显示区域下方也能完成拍摄。采用屏下摄像头方案时，为提高屏下摄像头区域的透光率，采用有机发光二极管（OLED）显示屏经典的7T1C电路时，为提高屏下摄像头区域的透光率，需要优化像素设计以降低屏下摄像头区域的像素密度实现局部透明。

[0005] 在屏下摄像头区域上方搭载2T1C像素电路可以很好地降低像素密度，因摄像头区域面积较小，搭载2T1C像素电路对显示画面影响较小，但目前的2T1C像素电路工作电压不在驱动电路给定的正常数据电压范围内，故屏下摄像头区域搭载传统2T1C像素电路不可取。

[0006] 屏下摄像头技术中，最影响成像的因素是屏幕的透光率，因此，提高屏下摄像头区域的透光率成为亟需解决的问题。

发明概述

技术问题

[0007] 本发明的目的在于，提供一种像素电路及其驱动方法、显示面板，通过改变屏下摄像头区域的电路结构，实现提高透光率的效果。

问题的解决方案

技术解决方案

[0008] 为实现上述目的，本发明提供一种像素电路，包括：第一薄膜晶体管、第二薄膜晶体管、第一存储电容、第二存储电容以及有机发光二极管；所述第一薄膜晶体管的栅极电性连接扫描信号，第一薄膜晶体管的源极电性连接数据信号，其漏极与第二薄膜晶体管的栅极、第一存储电容的第一端、第二存储电容的第一端电性连接；所述第二薄膜晶体管的源极电性连接电源正电压，漏极电性连接有机发光二极管的阳极；有机发光二极管的阴极电性连接电源负电压；第一存储电容的第一端电性连接第一薄膜晶体管的漏极，第二端电性连接第二薄膜晶体管的源极；第二存储电容的第一端电性连接第一薄膜晶体管的漏极，第二端电性连接控制信号。

[0009] 进一步地，所述第二存储电容的电容值为所述第一存储电容的电容值的1/7。

[0010] 进一步地，所述第一薄膜晶体管、第二薄膜晶体管为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管或非晶硅薄膜晶体管中的任一种。

[0011] 进一步地，所述控制信号由外部时序控制器提供。

[0012] 进一步地，所述第一薄膜晶体管为所述有机发光二极管提供恒定的驱动电流。

[0013] 为实现上述目的，本发明还提供一种驱动方法，所述驱动方法包括如下步骤：扫描信号控制第一薄膜晶体管打开，数据信号经过第一薄膜晶体管进入到第二薄膜晶体管的栅极、第一存储电容和第二存储电容，然后第一薄膜晶体管闭合，由于第一存储电容和第二存储电容的存储作用，第二薄膜晶体管的栅极电压仍可继续保持数据信号电压，使得第二薄膜晶体管处于导通状态，驱动电流通过第二薄膜晶体管进入有机发光二极管，驱动有机发光二极管发光。

[0014] 进一步地，第二薄膜晶体管的栅极电压小于所述第二薄膜晶体管的阈值电压。

[0015] 进一步地，所述控制信号由外部时序控制器提供。

[0016] 本发明还提供一种显示面板，包括如前文所述的像素电路。

[0017] 进一步地，所述显示面板包括屏下摄像头区以及围绕所述屏下摄像头区设置的显示区，所述像素电路设置于所述屏下摄像头区内。

发明的有益效果

有益效果

[0018] 本发明的技术效果在于，提供一种像素电路及其驱动方法、显示面板，通过在2T1C像素电路上增加一个存储电容，和控制信号电性连接，进而拉低第二薄膜晶体管的栅极电压，使得相同数据信号电压下的像素电路的电流大幅提高，将改像素电路设置在屏下摄像头区域可以很好地降低像素密度，提高屏下摄像头区域的透光率。

对附图的简要说明

附图说明

[0019] 下面结合附图，通过对本申请的具体实施方式详细描述，将使本申请的技术方案及其它有益效果显而易见。

[0020] 图1为现有的一种屏下摄像头显示面板的结构示意图；

[0021] 图2为一2T1C像素电路的结构示意图；

[0022] 图3为图2所示2T1C像素电路中的扫描信号Scan的时序图；

[0023] 图4为图2所示2T1C像素电路的仿真结果图；

[0024] 图5为一7T1C像素电路的结构示意图；

[0025] 图6为图5所示7T1C像素电路的时序图；

[0026] 图7为图5所示7T1C像素电路的仿真结果图；

[0027] 图8为本发明实施例提供的一2T2C像素电路的结构示意图；

[0028] 图9为所述显示面板的局部结构示意图；

[0029] 图10为图8所示2T2C像素电路的时序图；

[0030] 图11为图8所示2T2C像素电路的仿真结果图。

发明实施例

本发明的实施方式

[0031] 下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述。显然，所描述的实施例仅仅是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

[0032] 在本申请的描述中，需要说明的是，除非另有明确的规定和限定，术语“安装”、“相连”、“连接”应做广义理解，例如，可以是固定连接，也可以是可拆卸连接，或一体地连接；可以是机械连接，也可以是电连接或可以相互通讯；可以是直接相连，也可以通过中间媒介间接相连，可以是两个元件内部的连通或两个元件的相互作用关系。对于本领域的普通技术人员而言，可以根据具体情况理解上述术语在本申请中的具体含义。

[0033] 图2为一2T1C像素电路的结构示意图，所述2T1C像素电路包括第一薄膜晶体管T10、第二薄膜晶体管T20、存储电容Cst以及有机发光元件OLED。

[0034] 所述第一薄膜晶体管T10的栅极电性连接扫描信号Scan，扫描信号Scan的时序图如图3所示，第一薄膜晶体管T10的源极电性连接数据信号Data，其漏极与第二薄膜晶体管T20的栅极及存储电容Cst的一端电性连接；所述第二薄膜晶体管T20的漏极电性连接电源正电压VDD，源极电性连接有机发光二极管OLED的阳极；有机发光二极管OLED的阴极电性连接电源负电压VSS；存储电容Cst的一端电性连接第一薄膜晶体管T10的漏极，另一端电性连接第二薄膜晶体管T20的源极。

[0035] 在显示时，扫描信号Scan控制第一薄膜晶体管T10打开，数据信号Data经过第一薄膜晶体管T10进入到第二薄膜晶体管T20的栅极及存储电容Cst，然后第一薄膜晶体管T10闭合，由于存储电容Cst的存储作用，第二薄膜晶体管T20的栅极电压仍可继续保持数据信号电压，使得第二薄膜晶体管T20处于导通状态，驱动电流通过第二薄膜晶体管T20进入有机发光二极管OLED，驱动有机发光二极管OLED发光。

[0036] 2T1C像素电路没有阈值电压Vth抓取，保持薄膜晶体管和存储电容的尺寸大小与经典7T1C一致，当第一薄膜晶体管T10写入的数据信号Data电压为3.0V时，根据图4的仿真结果可知，第二薄膜晶体管T20的栅极电压Q点会因与第一薄膜晶体管T10的漏极连接作用达到3.4V，故没有7T1C电路的Vth抓取。当写入VDD电压为

4.6V，VSS为-4.0V时，对于p型TFT，此时栅极电压Vgs =3.4 - 4.6 = -1.2V，大于第二薄膜晶体管T20的阈值电压Vth（约-2.5V），第二薄膜晶体管T20处于未打开状态，理论上流过有机发光二极管的电流几乎为0，与图4仿真结果IOLED = 3.5 pA 相近。

[0037] 如图5所示，为一7T1C像素电路的结构示意图，所述7T1C像素电路包括：第一晶体管M1、第二晶体管M2、第三晶体管M3、第四晶体管M4、第五晶体管M5、第六晶体管M6、第七晶体管M7、存储电容Cst以及有机发光元件OLED。

[0038] 所述第一晶体管M1的栅极与所述存储电容Cst的第一段连接，所述第一晶体管M1的第一电极与所述第二晶体管M2的第一电极连接，所述第一晶体管M1的第二电极与所述第三晶体管M3的第一电极连接。所述第二晶体管M2的栅极与第二扫描信号端Scan(n)连接，所述第二晶体管M2的第二电极与数据信号端Vdata连接。所述第三晶体管M3的栅极与所述第二扫描信号端Scan(n)连接，所述第三晶体管M3的第二电极与所述存储电容Cst的第一端连接。所述存储电容Cst的第二端与第一电压信号端VDD连接。

[0039] 所述第四晶体管M4的栅极与第一扫描信号端Scan(n-1)连接，所述第四晶体管M4的第一电极与所述存储电容Cst的第一端连接，所述第四晶体管M4的第二电极与初始化信号端Vi连接。所述第五晶体管M5的栅极与控制信号端EM连接，所述第五晶体管M5的第一电极与所述第一电压信号端VDD连接，所述第五晶体管M5的第二电极与所述第一晶体管M1的第一电极连接。所述第六晶体管M6的栅极与所述控制信号端EM连接，所述第六晶体管M6的第一电极与所述第一晶体管M1的第二电极连接，所述第六晶体管M6的第二电极与所述有机发光元件OLED的阳极连接。所述有机发光元件OLED的阴极与第二电压信号端VSS连接。

[0040] 所述第七晶体管M7的栅极与所述第二扫描信号端Scan(n)连接，所述第七晶体管M7的第一电极与所述初始化信号端Vi连接，所述第七晶体管M7的第二电极与所述有机发光元件OLED的阳极连接。

[0041] 其中，所述第三晶体管M3包含相串连的两个子晶体管，第一子晶体管M31的栅极与所述第二扫描信号端Scan(n)连接，所述第一子晶体管M31的第一电极与第二子晶体管M32的第二电极连接，第一子晶体管M31的第二电极与所述存储电容C

st的第一端连接；所述第二子晶体管M32的栅极与所述第二扫描信号端Scan(n)连接，所述第二子晶体管M32的第一电极与所述第一晶体管M1的第二电极相连。

[0042] 其中，所述第四晶体管M4包含相串连的两个子晶体管，第三子晶体管M41的栅极与所述第一扫描信号端Scan(n-1)连接，所述第三子晶体管M41的第一蒂娜及与所述存储电容Cst的第一端连接，所述第三子晶体管M41的第二电极与第四子晶体管M42的第一电极连接；所述第四子晶体管M42的栅极与所述第一扫描信号端Scan(n-1)连接，所述第四子晶体管M42的第二电极与所述初始化信号端Vi连接。

[0043] 所述存储电容Cst的第一端、所述第一晶体管M1的栅极、所述第三晶体管M3的第二电极以及所述第四晶体管M4的第一电极相互电性连接。

[0044] 7T1C像素电路的时序图如图6所示，在初始化阶段，所述第一扫描信号端Scan(n-1)提供低电平信号，所述第四晶体管M4导通，所述初始化信号Vi通过所述第四晶体管M4对所述存储电容Cst进行初始化。在数据写入阶段，第二扫描信号端Scan(n)提供低电平信号，所述第二晶体管M2与第三晶体管M3导通，所述数据信号端Data提供的信号对所述存储电容Cst的第一端进行充电，至所述第一晶体管M1截止。在7T1C像素电路中保持常规的薄膜晶体管尺寸和存储电容大小。

[0045] 仿真结果如图7所示，当写入的Data电压为3.0V时，所述第一晶体管M1的栅极电压因其Vth提取达到1.4V，在7T1C像素电路中写入VDD电压为4.6V，VSS为-4.0V，对于p型TFT，此时栅极电压Vgs =1.4 - 4.6 =
-3.2V，小于所述第一晶体管M1的阈值电压Vth（约-2.5V），所述第一晶体管M1处于打开状态，仿真结果可知，通过OLED的电流为18nA。

[0046] 在相同的Data写入电压下，在2T1C像素电路流过OLED的电流与7T1C像素电路流过OLED的电流相差至少3个数量级，即对于2T1C像素电路，要达到与7T1C像素电路相同电流值，需写入更小的Data电压。一般在7T1C像素电路工作的Data 值范围约为3.0V-6.0V；相对应2T1C像素电路工作的Data
值范围约为0.5V-3.5V，2T1C像素电路工作电压不在驱动电路给定的正常数据电压范围内，故屏下摄像头区域搭载2T1C 像素电路不可取。

[0047] 针对上述技术问题，申请人经过研究，提供一种像素电路及显示面板，在2T1C

像素电路上引入一个电容，提高透光率。

[0048] 图8为本实施例提供的2T2C像素电路的结构示意图，所述2T2C像素电路包括第一薄膜晶体管T10、第二薄膜晶体管T20、第一存储电容C10、第二存储电容C20以及有机发光元件OLED。

[0049] 所述第一薄膜晶体管T10的栅极电性连接扫描信号Scan，第一薄膜晶体管T10的源极电性连接数据信号Data，其漏极与第二薄膜晶体管T20的栅极、第一存储电容C10的第一端、第二存储电容C20的第一端电性连接；所述第二薄膜晶体管T20的源极电性连接电源正电压VDD，漏极电性连接有机发光二极管OLED的阳极；有机发光二极管OLED的阴极电性连接电源负电压VSS；第一存储电容C10的第一端电性连接第一薄膜晶体管T10的漏极，第二端电性连接第二薄膜晶体管T20的源极；第二存储电容C20的第一端电性连接第一薄膜晶体管T10的漏极，第二端电性连接控制信号EM。

[0050] 图9为所述显示面板的局部结构示意图，包括控制信号EM11、扫描信号Scan12、有源层13、源漏极层14、电容15、第一栅极层16、第二栅极层17。

[0051] 扫描信号Scan和控制信号EM的时序图如图10所示，在显示时，扫描信号Scan控制第一薄膜晶体管T10打开，数据信号Data经过第一薄膜晶体管T10进入到第二薄膜晶体管T20的栅极、第一存储电容C10和第二存储电容C20，然后第一薄膜晶体管T10闭合，由于第一存储电容C10和第二存储电容C20的存储作用，第二薄膜晶体管T20的栅极电压仍可继续保持数据信号电压，使得第二薄膜晶体管T20处于导通状态，驱动电流通过第二薄膜晶体管T20进入有机发光二极管OLED，驱动有机发光二极管OLED发光。

[0052] 当第一薄膜晶体管T10写入的数据信号Data电压为3.0V时，在第二薄膜晶体管T20的栅极引入第二存储电容C20，第二存储电容C20为10
fF（约为第一存储电容C10电容值的1/7），根据图11的仿真结果可知，此时第二薄膜晶体管T20的栅极电压Q点会因与第二存储电容C20的第一端连接，EM控制信号拉低Q点电压至1.7V，写入VDD电压为4.6V，VSS为-4.0V时，对于p型TFT，此时第二薄膜晶体管T20的栅极电压Vgs =1.7 - 4.6 = -2.9V，小于第二薄膜晶体管T20的阈值电压Vth（约-2.5V），第二薄膜晶体管T20处于打开状态，由图1

0仿真结果可知，通过有机发光二极管OLED的电流IOLED = 12.5nA，与7T1C电路流过OLED的电流处同一数量级，即改进后的2T2C 像素电路与7T1C电路达到相同电流范围的电压相差不大。

[0053] 本实施例还提供一种显示面板，包括本实例涉及的所述2T2C像素电路。

[0054] 所述显示面板包括屏下摄像头区以及围绕所述屏下摄像头区设置的显示区，所述2T2C像素电路设置于所述屏下摄像头区内。

[0055] 本发明的技术效果在于，提供一种像素电路及其驱动方法、显示面板，通过在2T1C像素电路上增加一个存储电容，和控制信号电性连接，进而拉低第二薄膜晶体管的栅极电压，使得相同数据信号电压下的像素电路的电流大幅提高，将改像素电路设置在屏下摄像头区域可以很好地降低像素密度，提高屏下摄像头区域的透光率。

[0056] 在上述实施例中，对各个实施例的描述都各有侧重，某个实施例中没有详述的部分，可以参见其他实施例的相关描述。

[0057] 以上对本申请实施例所提供的进行了一种像素电路及其驱动方法、显示面板的详细介绍，本文中应用了具体个例对本申请的原理及实施方式进行了阐述，以上实施例的说明只是用于帮助理解本申请的技术方案及其核心思想；本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本申请各实施例的技术方案的范围。

权利要求书

[权利要求 1] 一种像素电路，其中，包括：第一薄膜晶体管、第二薄膜晶体管、第一存储电容、第二存储电容以及有机发光二极管；

所述第一薄膜晶体管的栅极电性连接扫描信号，第一薄膜晶体管的源极电性连接数据信号，其漏极与第二薄膜晶体管的栅极、第一存储电容的第一端、第二存储电容的第一端电性连接；

所述第二薄膜晶体管的源极电性连接电源正电压，漏极电性连接有机发光二极管的阳极；

有机发光二极管的阴极电性连接电源负电压；

第一存储电容的第一端电性连接第一薄膜晶体管的漏极，第二端电性连接第二薄膜晶体管的源极；

第二存储电容的第一端电性连接第一薄膜晶体管的漏极，第二端电性连接控制信号。

[权利要求 2] 如权利要求1所述的像素电路，其中，所述第二存储电容的电容值为所述第一存储电容的电容值的1/7。

[权利要求 3] 如权利要求1所述的像素电路，其中，所述第一薄膜晶体管、第二薄膜晶体管为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管或非晶硅薄膜晶体管中的任一种。

[权利要求 4] 如权利要求1所述的像素电路，其中，

所述控制信号由外部时序控制器提供。

[权利要求 5] 如权利要求1所述的像素电路，其中，

所述第一薄膜晶体管为所述有机发光二极管提供恒定的驱动电流。

[权利要求 6] 如权利要求1所述的像素电路的驱动方法，其中，所述驱动方法包括如下步骤：

扫描信号控制第一薄膜晶体管打开，数据信号经过第一薄膜晶体管进入到第二薄膜晶体管的栅极、第一存储电容和第二存储电容，然后第一薄膜晶体管闭合，由于第一存储电容和第二存储电容的存储作用，第二薄膜晶体管的栅极电压仍可继续保持数据信号电压，使得第二薄

膜晶体管处于导通状态，驱动电流通过第二薄膜晶体管进入有机发光二极管，驱动有机发光二极管发光。

[权利要求 7] 如权利要求6所述的驱动方法，其中，

第二薄膜晶体管的栅极电压小于所述第二薄膜晶体管的阈值电压。

[权利要求 8] 如权利要求6所述的驱动方法，其中，

所述控制信号由外部时序控制器提供。

[权利要求 9] 如权利要求6所述的驱动方法，其中，所述第二存储电容的电容值为所述第一存储电容的电容值的1/7。

[权利要求 10] 如权利要求6所述的驱动方法，其中，所述第一薄膜晶体管、第二薄膜晶体管为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管或非晶硅薄膜晶体管中的任一种。

[权利要求 11] 如权利要求6所述的驱动方法，其中，

所述控制信号由外部时序控制器提供。

[权利要求 12] 如权利要求6所述的驱动方法，其中，

所述第一薄膜晶体管为所述有机发光二极管提供恒定的驱动电流。

[权利要求 13] 一种显示面板，其中，包括权利要求1所述的像素电路。

[权利要求 14] 根据权利要求13所述的显示面板，其中，所述显示面板包括屏下摄像头区以及围绕所述屏下摄像头区设置的显示区，所述像素电路设置于所述屏下摄像头区内。

[权利要求 15] 如权利要求14所述的显示面板，其中，所述第二存储电容的电容值为所述第一存储电容的电容值的1/7。

[权利要求 16] 如权利要求14所述的显示面板，其中，所述第一薄膜晶体管、第二薄膜晶体管为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管或非晶硅薄膜晶体管中的任一种。

[权利要求 17] 如权利要求14所述的显示面板，其中，

所述控制信号由外部时序控制器提供。

[权利要求 18] 如权利要求14所述的显示面板，其中，

所述第一薄膜晶体管为所述有机发光二极管提供恒定的驱动电流。

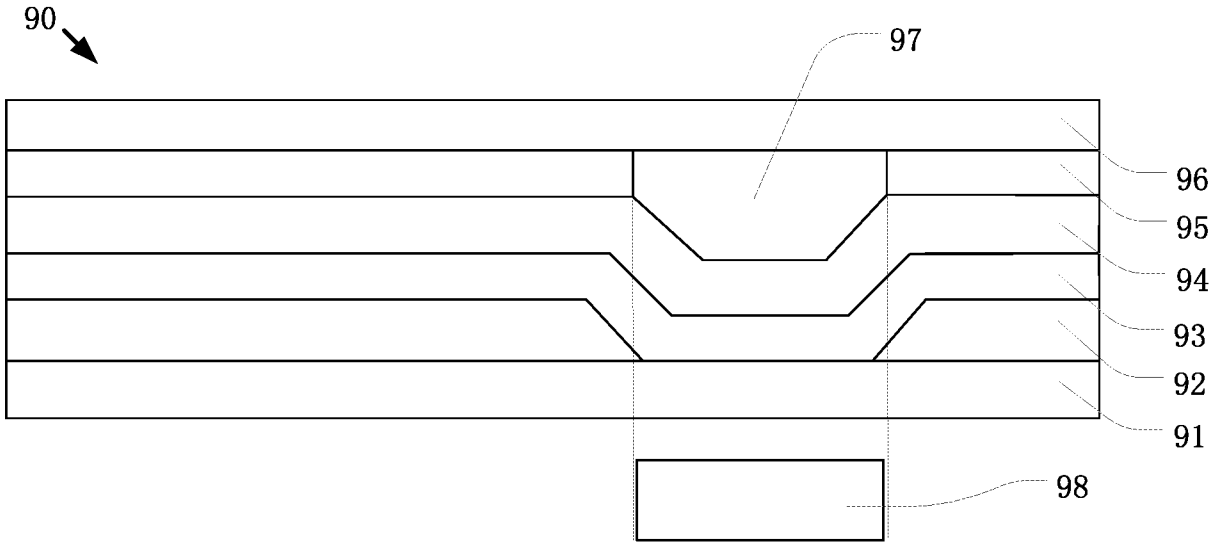


图 1

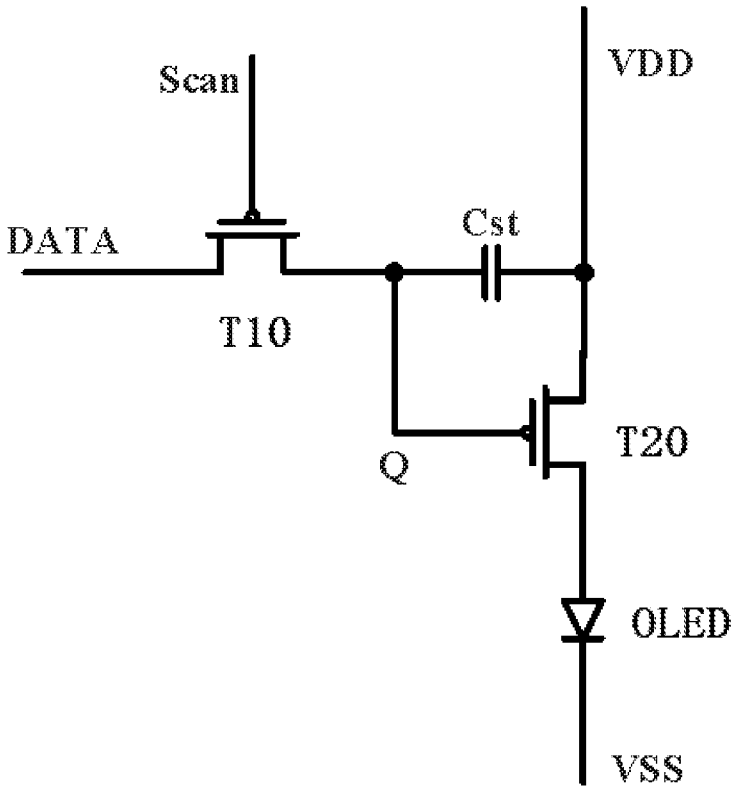


图 2

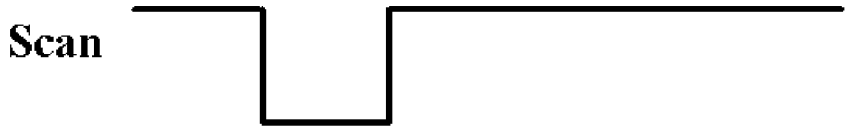


图 3

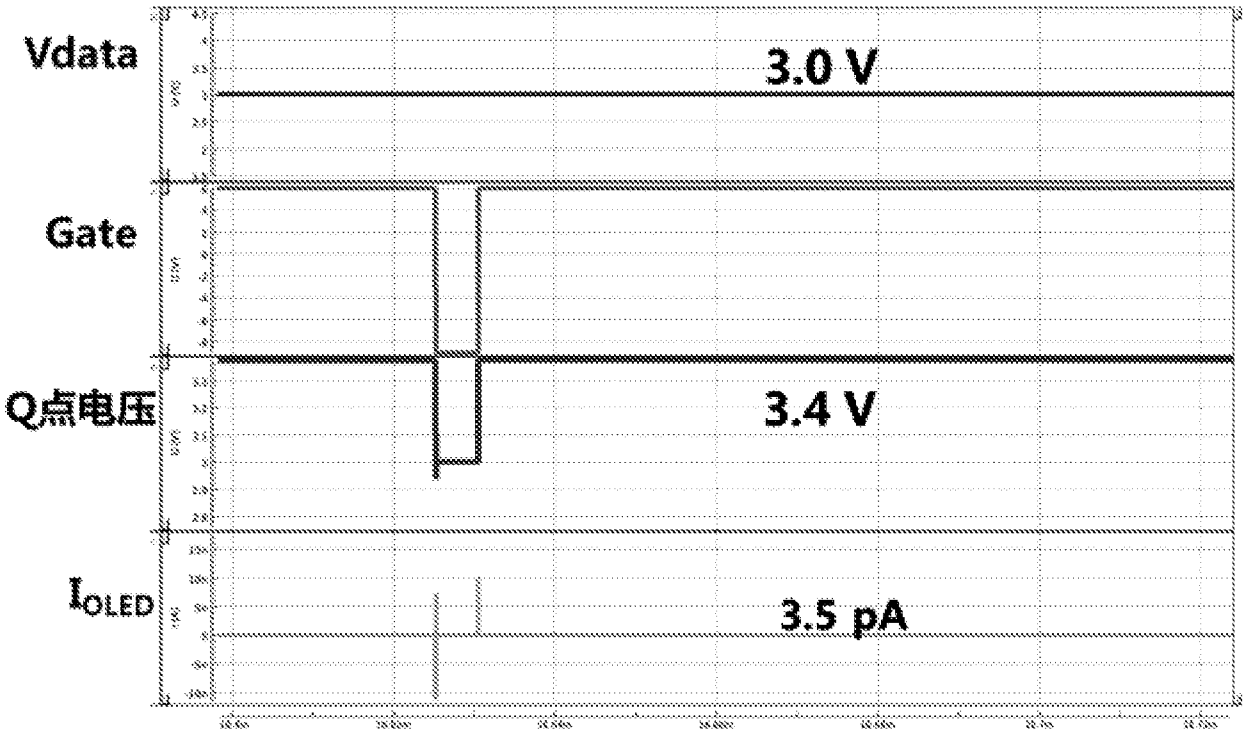


图 4

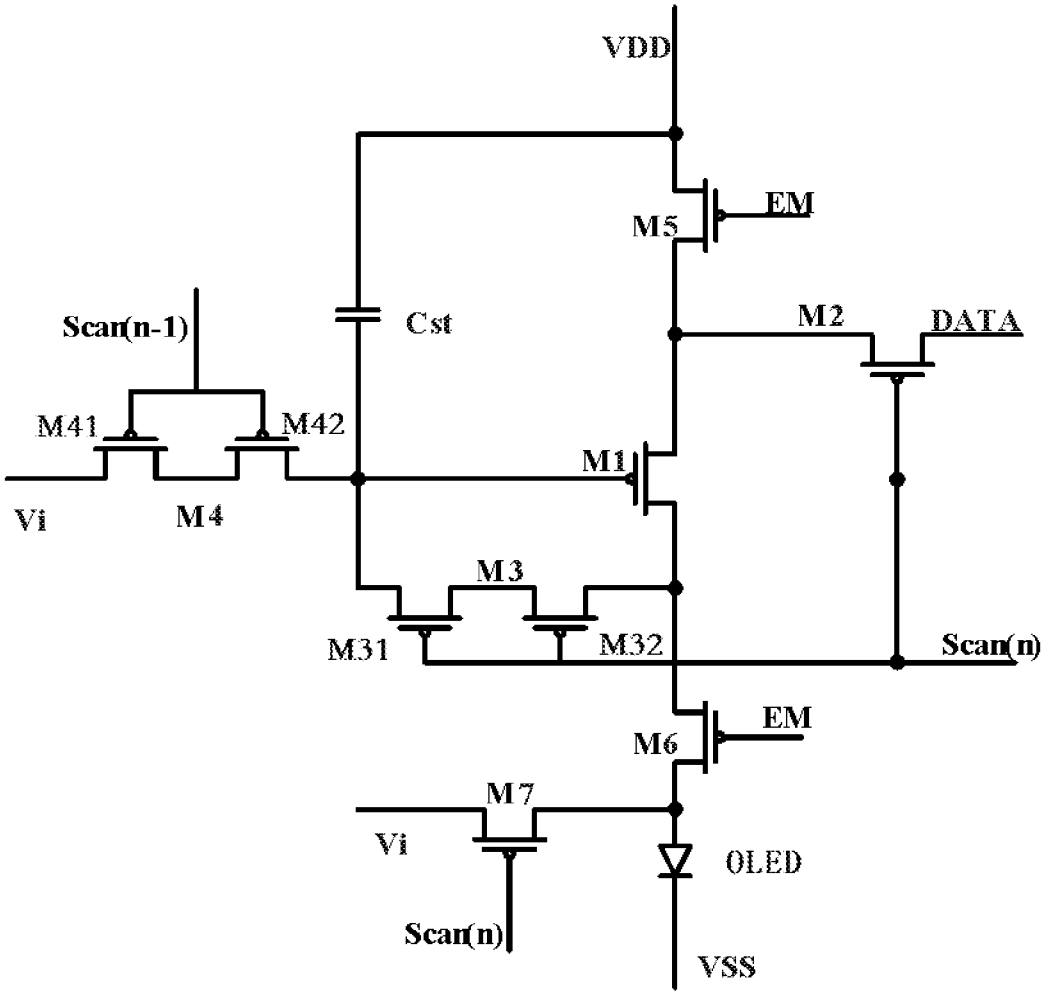

VDD
EM
M5
Scan(n-1)
Cst
M2
DATA
M41
M42
M1
Vi
M4
M3
M31
M32
Scan(n)
EM
M6
M7
Vi
OLED
Scan(n)
VSS

图 5

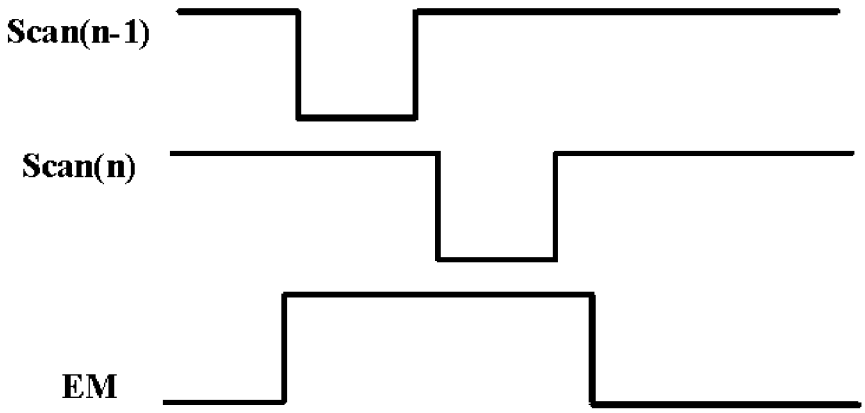

Scan(n-1)
Scan(n)
EM

图 6

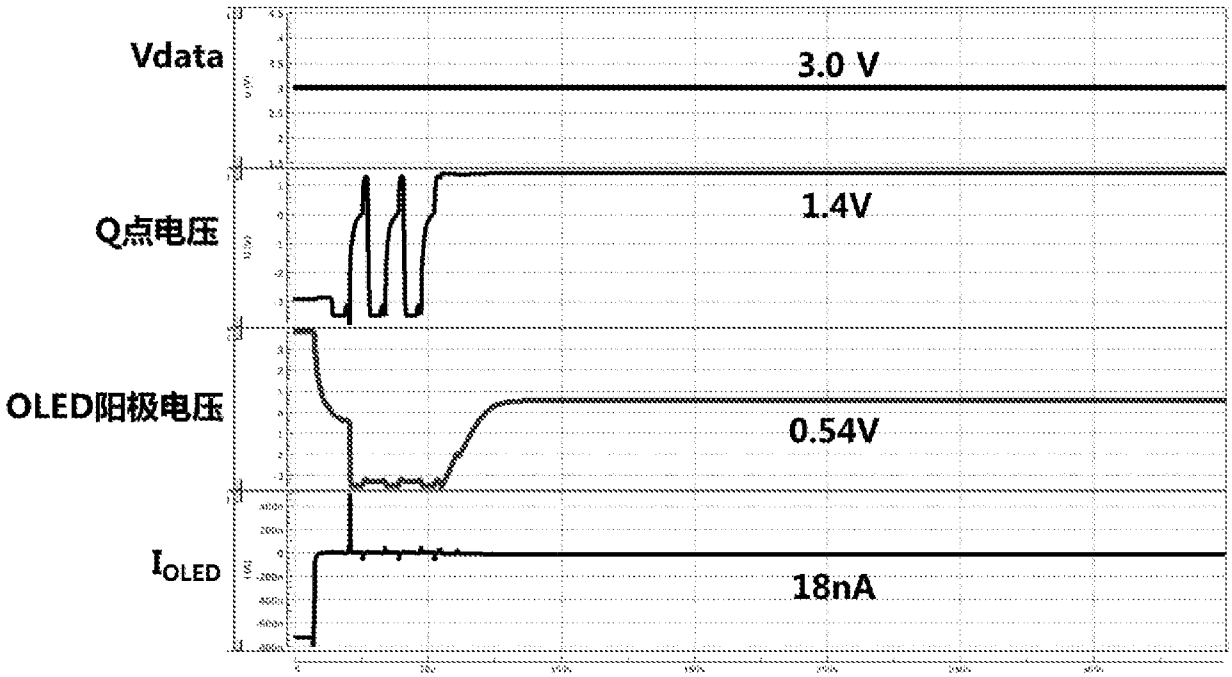

Vdata
3.0 V
Q点电压
1.4V
OLED阳极电压
0.54V
I_{OLED}
18nA

图 7

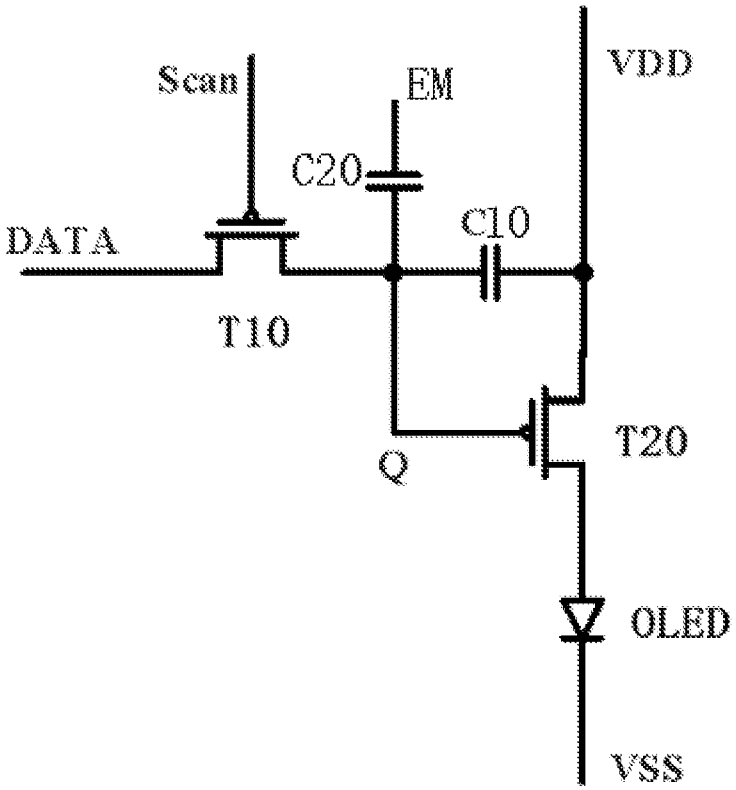

Scan
EM
VDD
C20
C10
DATA
T10
T20
Q
OLED
VSS

图 8

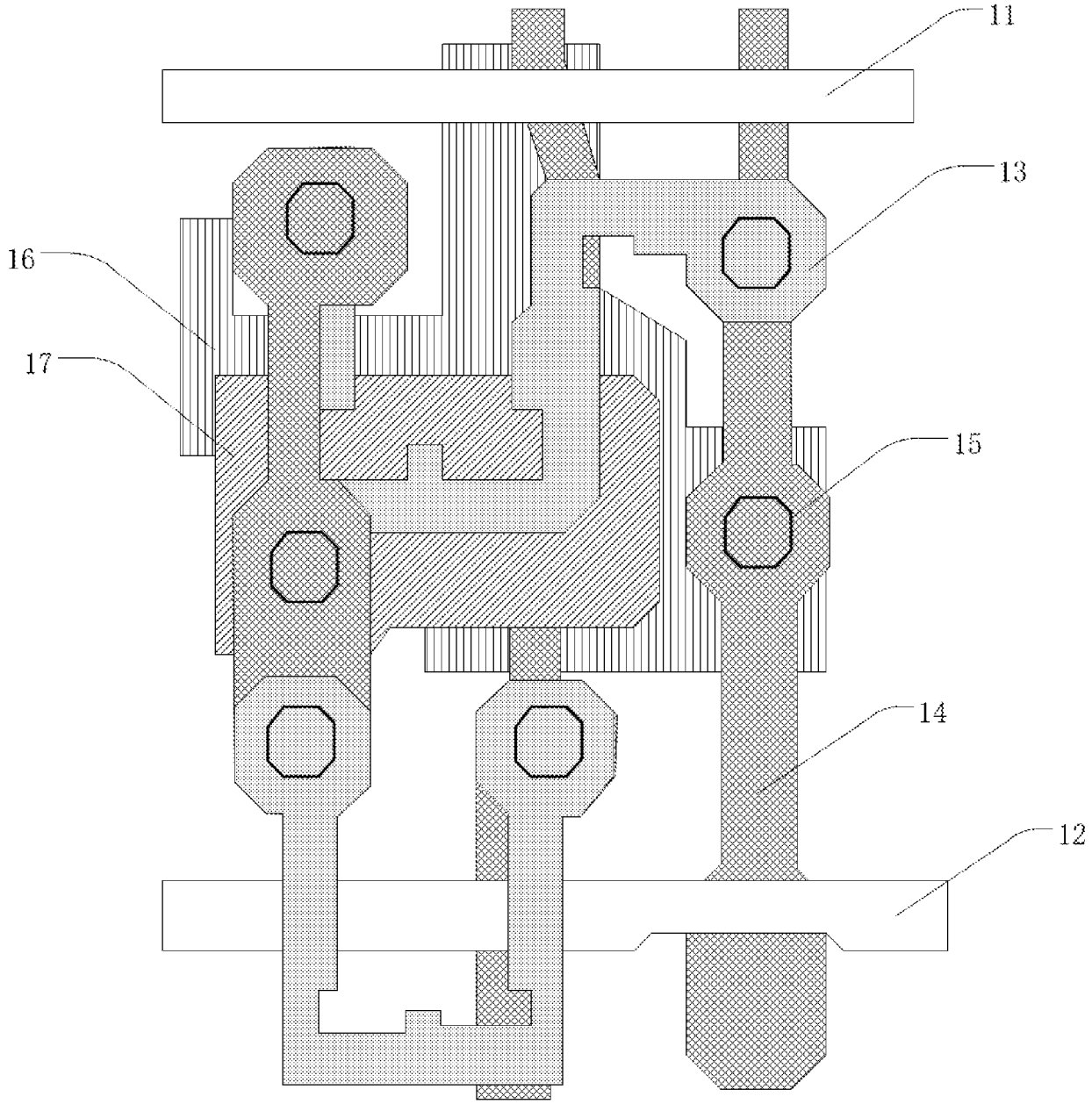


图 9

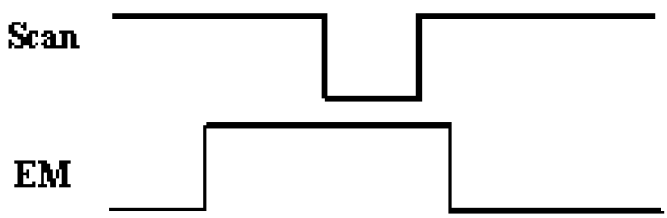


图 10

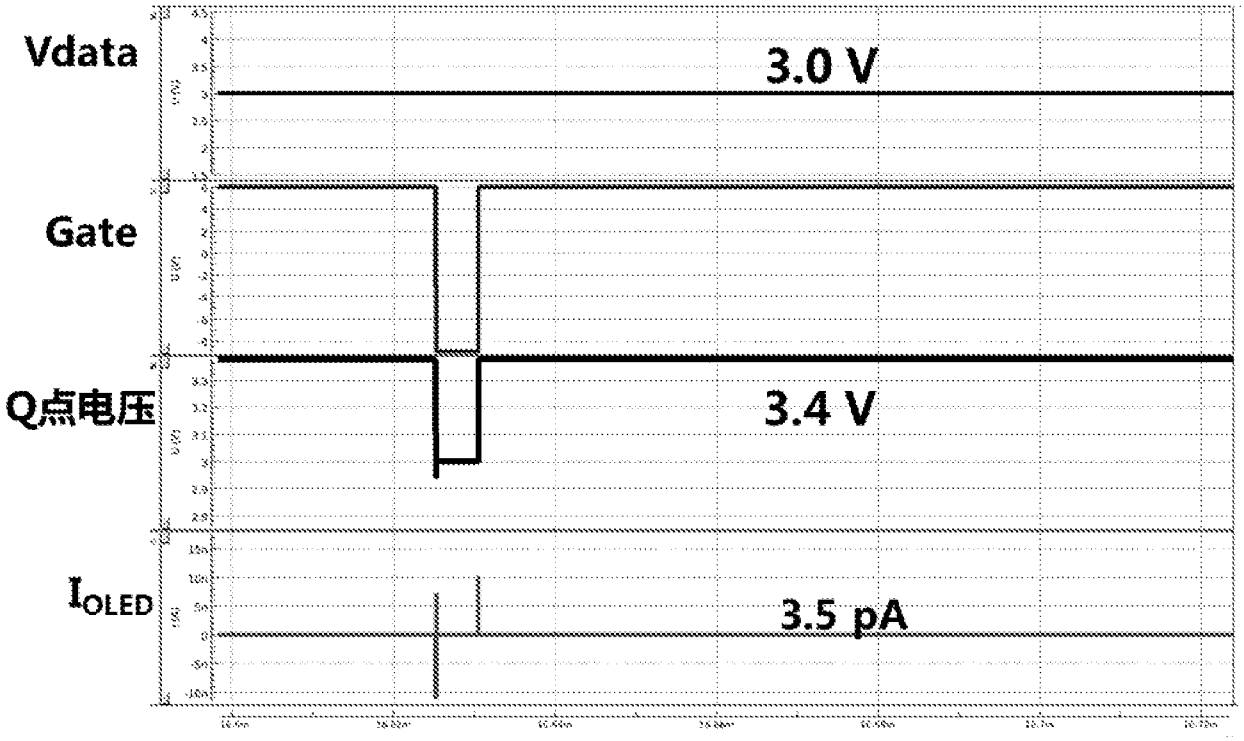


图 11

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2020/083158

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/3208(2016.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, CNPAT, CNKI, IEEE: 像素, 电路, 驱动, 薄膜晶体管, 电容, 第二, pixel, circuit, driv+, TFT, capacitor

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	KR 20070012979 A (SEOUL NAT. UNIV. IND. FOUNDATION) 30 January 2007 (2007-01-30) description, page 2 paragraph 2 - page 5, paragraph 3 from the bottom, figure 9	1-18
A	CN 109658866 A (SHANGHAI UNIVERSITY) 19 April 2019 (2019-04-19) entire document	1-18
A	CN 106157886 A (AU OPTRONICS CORPORATION) 23 November 2016 (2016-11-23) entire document	1-18

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
08 December 2020	**18 December 2020**
Name and mailing address of the ISA/CN **China National Intellectual Property Administration (ISA/CN)** **No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088** **China** Facsimile No. **(86-10)62019451**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2020/083158

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
KR 20070012979 A	30 January 2007	KR 100679717 B1	06 February 2007
CN 109658866 A	19 April 2019	CN 109658866 B	30 June 2020
CN 106157886 A	23 November 2016	TW 201802788 A	16 January 2018
		CN 106157886 B	24 May 2019
		TW I569249 B	01 February 2017

国际检索报告

国际申请号
PCT/CN2020/083158

A. 主题的分类

G09G 3/3208(2016.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

WPI，CNPAT，CNKI，IEEE:像素，电路，驱动，薄膜晶体管，电容，第二，pixel，circuit，driv+，TFT，capacitor

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	KR 20070012979 A (SEOUL NAT. UNIV. IND. FOUNDATION) 2007年 1月 30日 (2007-01-30) 说明书第2页第2段-第5页倒数第3段、图9	1-18
A	CN 109658866 A (上海大学) 2019年 4月 19日 (2019-04-19) 全文	1-18
A	CN 106157886 A (友达光电股份有限公司) 2016年 11月 23日 (2016-11-23) 全文	1-18

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2020年 12月 8日	2020年 12月 18日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 陈龙 电话号码 86-(10)-53961219

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2020/083158

检索报告引用的专利文件	公布日 (年/月/日)	同族专利	公布日 (年/月/日)
KR 20070012979 A	2007年 1月 30日	KR 100679717 B1	2007年 2月 6日
CN 109658866 A	2019年 4月 19日	CN 109658866 B	2020年 6月 30日
CN 106157886 A	2016年 11月 23日	TW 201802788 A	2018年 1月 16日
		CN 106157886 B	2019年 5月 24日
		TW I569249 B	2017年 2月 1日