

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4459055号
(P4459055)

(45) 発行日 平成22年4月28日 (2010. 4. 28)

(24) 登録日 平成22年2月19日 (2010. 2. 19)

(51) Int. Cl.	F I
GO 4 G 19/02 (2006. 01)	GO 4 G 1/00 3 I O N
GO 4 C 10/00 (2006. 01)	GO 4 C 10/00 A
	GO 4 C 10/00 D

請求項の数 19 (全 19 頁)

(21) 出願番号	特願2004-538004 (P2004-538004)	(73) 特許権者	000001960
(86) (22) 出願日	平成15年9月19日 (2003. 9. 19)		シチズンホールディングス株式会社
(86) 国際出願番号	PCT/JP2003/012016		東京都西東京市田無町六丁目1番12号
(87) 国際公開番号	W02004/027525	(74) 代理人	100099759
(87) 国際公開日	平成16年4月1日 (2004. 4. 1)		弁理士 青木 篤
審査請求日	平成18年6月9日 (2006. 6. 9)	(74) 代理人	100092624
(31) 優先権主張番号	特願2002-272457 (P2002-272457)		弁理士 鶴田 準一
(32) 優先日	平成14年9月19日 (2002. 9. 19)	(74) 代理人	100102819
(33) 優先権主張国	日本国 (JP)		弁理士 島田 哲郎
		(74) 代理人	100114018
			弁理士 南山 知広
		(74) 代理人	100082898
			弁理士 西山 雅也

最終頁に続く

(54) 【発明の名称】 電子時計

(57) 【特許請求の範囲】

【請求項 1】

電子時計において、
 第 1 の電源と、
 前記第 1 の電源と接続された時計回路と、
前記第 1 の電源よりも大きな容量を有する第 2 の電源が投入されたことを検知する電源投入検出回路と、

前記時計回路の非動作状態ではオフ状態であって、前記第 1 の電源と前記第 2 の電源とを接続するためのスイッチ回路と、

前記電源投入検出回路によって前記第 2 の電源が投入されたことが検出されたときに、
 前記スイッチ回路を制御して前記第 1 の電源と前記第 2 の電源とを接続し、前記第 2 の電源によって前記第 1 の電源を充電し、前記時計回路を動作させるように制御する制御回路と、
を有する電子時計。

【請求項 2】

前記スイッチ回路は、前記第 1 の電源と第 2 の電源を並列に接続するための第 1 のスイッチと、前記第 1 のスイッチと並列に接続された第 2 のスイッチとを有し、前記制御回路は、前記電源投入検出回路によって前記第 2 の電源が投入されたことが検出されたときに、前記第 2 のスイッチをオンさせて前記第 1 の電源と前記第 2 の電源とを接続する請求項 1 に記載の電子時計。

【請求項 3】

10

20

さらに、発電手段と、

前記発電手段によって前記第2の電源が十分に充電されたときに、前記第1のスイッチをオンする電圧検出手段とを有する請求項2に記載の電子時計。

【請求項4】

前記制御回路は、前記時計回路により制御される請求項2に記載の電子時計。

【請求項5】

前記時計回路は発振回路を有し、

前記制御回路は、第2のスイッチをオンした後、前記発振回路が発振を開始することにより、第2のスイッチをオフするように前記時計回路によって制御される請求項2に記載の電子時計。

10

【請求項6】

前記制御回路は、第2のスイッチをオンした後、一定時間経過後に、第2のスイッチをオフするように制御する請求項2に記載の電子時計。

【請求項7】

前記制御回路は計時手段を含み、前記計時手段が一定時間の計時を行うと、前記制御回路は前記第2のスイッチをオフするように制御する請求項2に記載の電子時計。

【請求項8】

前記時計回路は発振回路を有し、

前記制御回路は、第2のスイッチをオンした後、前記発振回路が発振開始から一定時間経過後に、第2のスイッチをオフするように前記時計回路によって制御される請求項2に記載の電子時計。

20

【請求項9】

前記電子時計はさらに発電手段を有し、

前記制御回路は、第2のスイッチをオンした後、前記発電手段の発電が行われたことを検出すると、第2のスイッチをオフするように制御する請求項2に記載の電子時計。

【請求項10】

さらに、前記第2の電源の電圧が所定電圧以下のときは、前記第2のスイッチをオンさせないように動作する比較回路を有する請求項2に記載の電子時計。

【請求項11】

前記スイッチ回路は、前記第1の電源と第2の電源を並列に接続するための第1のスイッチを有し、前記制御回路は、前記電源投入検出回路によって前記第2の電源が投入されたことが検出されたときに、前記第1のスイッチをオンさせて前記第1の電源と前記第2の電源とを接続する請求項1に記載の電子時計。

30

【請求項12】

さらに、発電手段と、

前記発電手段によって前記第2の電源が十分に充電されたときに、前記第1のスイッチをオンする電圧検出手段とを有する請求項11に記載の電子時計。

【請求項13】

前記制御回路は、前記時計回路により制御される請求項11に記載の電子時計。

【請求項14】

40

前記時計回路は発振回路を有し、

前記制御回路は、第1のスイッチをオンした後、前記発振回路が発振を開始するまで、第1のスイッチをオンするように前記時計回路によって制御される請求項11に記載の電子時計。

【請求項15】

前記制御回路は、第1のスイッチをオンした後、一定時間経過するまで、第1のスイッチをオンするように制御する請求項11に記載の電子時計。

【請求項16】

前記制御回路は計時手段を含み、前記計時手段が一定時間の計時を行うと、前記制御回路は前記第1のスイッチをオンするように制御する請求項11に記載の電子時計。

50

【請求項 17】

前記時計回路は発振回路を有し、

前記制御回路は、第1のスイッチをオンした後、前記発振回路が発振開始から一定時間経過するまで、第1のスイッチをオンするように前記時計回路によって制御される請求項 11に記載の電子時計。

【請求項 18】

前記電子時計はさらに発電手段を有し、

前記制御回路は、第1のスイッチをオンした後、前記発電手段の発電が行われたことを検出するまで第1のスイッチをオンするように制御する請求項 11に記載の電子時計。

【請求項 19】

さらに、前記第2の電源の電圧が一定電圧以下のときは、前記第1のスイッチをオンしないよう動作する比較回路を有する請求項 11に記載の電子時計。

【発明の詳細な説明】

従来技術

本発明は、電源スイッチの制御回路を有する電子時計に関するものである。特に、本発明は、組立工程途中の検査時等において、電源投入時に素早く時計回路を起動させることのできる電子時計に関するものである。

【背景技術】

電子時計、特に充電式電子時計では、小さい容量のキャパシタと大きい容量のキャパシタを用いているものがある。その場合、電子時計の時計回路を正常に動作させることができる位に、大きい容量のキャパシタが充電できるまでは、小さい容量のキャパシタで電子時計の時計回路を動作させている。また、大きい容量のキャパシタが十分充電されたことを電圧検出回路にて検出し、電子時計の電源を小さい容量のキャパシタから大きい容量のキャパシタに切り替えている。さらに、大きい容量のキャパシタの電圧が低下したときは、逆に電子時計の電源を大きい容量のキャパシタから小さい容量のキャパシタ切り替えている（特公平4-81754号公報、第5頁の図1参照）。

一般的に、このような充電式電子時計では、発電源として例えばソーラーセルなどを有し、この発電源であるソーラーセルを用いて、前述の大きい容量のキャパシタ及び小さい容量のキャパシタを充電している。しかし、工場での組立工程中及び小売店等での分解掃除の工程中等では、発電源であるソーラーセルを組み込む前に、時計回路の動作を確認したい場合がある。そのような場合、ソーラーセルと接続されていない大きい容量のキャパシタ（一般的には二次電池を使用する）を組み込んで、大きい容量のキャパシタに充電されている電源を利用して時計回路を動作させている。

以下、図15を用いて従来技術の説明する。図15は従来技術の充電式電子時計のブロック図である。図15において、1は発電手段であり、本従来例ではソーラーセルを用いている。2は発電手段1のエネルギーを蓄え且つ時計回路を動作させるための第1蓄電手段であり、本従来例ではキャパシタを用いている。3は発電手段1のエネルギーを蓄え且つ発電手段1が発電していないときに第1蓄電手段2にエネルギーを放電するための第2蓄電手段であり、本従来例では二次電池を用いている。一般的には、キャパシタ2は二次電池3より容量の小さい物が使用される。

4及び5は発電手段1が発電しておらず、即ち起電圧を発生していない場合に、第1蓄電手段2及び第2蓄電手段3の蓄電エネルギーが発電手段1に逆流することを防止するための逆流防止ダイオードである。6は発電手段1の発電エネルギーを第2蓄電手段3に充電するためにオンするスイッチであり、本従来例ではNチャネルトランジスタ61により構成されている。7は第2蓄電手段3が十分充電されたときに第1蓄電手段2と第2蓄電手段3を並列に接続するためのスイッチであり、本従来例では逆方向Nチャネルトランジスタ71及び順方向Nチャネルトランジスタ72からより構成されている。

8は時計回路であり、発振回路81、発振回路81が発振しているかどうかを検出する発振停止検出回路82、発振回路81の信号を分周する分周回路83、分周回路83の信号を用いて所望の信号を作成する波形整形回路84、及び第2蓄電手段3の電圧を検出す

10

20

30

40

50

る電池電圧検出回路 85 などから構成されている。なお、時計回路 8 は、他に論理歩度調整回路及びモータ駆動回路等を含んでいるが、ここでは省略している。

次に図 15 のブロック図の動作について説明する。第 2 蓄電手段 3 が十分蓄電されていないとき、電池電圧検出回路 85 は第 2 蓄電手段 3 の電圧が低いことを検出して、スイッチ 7 をオフする。波形整形回路 84 は、スイッチ 6 を例えば 1 秒おきにオン・オフを繰り返すように制御する。スイッチ 6 がオフしているとき発電手段 1 の発電エネルギーは第 1 蓄電手段 2 に充電され、スイッチ 6 がオンしているとき発電手段 1 の発電エネルギーは第 2 蓄電手段 3 に充電される。

第 2 蓄電手段 3 が十分充電されていない状態から、発電手段 1 により充電されて、電圧が上昇してくると、電池電圧検出手段 85 が第 2 蓄電手段 3 の電圧が上昇したことを検出して、スイッチ 7 をオンする。これにより第 1 蓄電手段 2 と第 2 蓄電手段 3 が並列に接続されるので、スイッチ 6 のオン・オフに関わらず、第 1 蓄電手段 2 及び第 2 蓄電手段 3 は発電手段 1 によって同時に充電される。また、第 1 蓄電手段 2 と第 2 蓄電手段 3 が並列に接続されている状態では、発電手段 1 の発電がされなくなっても、第 1 蓄電手段 2 には第 2 蓄電手段 3 からエネルギーが補充されて、時計回路 8 は動作を続けることができる。

発電手段 1 が発電しない状態が続くと、やがて第 2 蓄電手段 3 の蓄電エネルギーが減少する。すると、電池電圧検出回路 85 が第 2 蓄電手段 3 の電圧の低下を検出して、スイッチ 7 をオフする。すると、時計回路 8 の電源は第 1 蓄電手段 2 に切り替わる。発電手段 1 が発電しない状態がさらに続くと、第 1 蓄電手段 2 の蓄電エネルギーも消費されて、電圧が低下し、発振回路 81 の動作が停止する。また、同時に波形整形回路 84 の動作も停止し、スイッチ 6 はオフされる。

さらに、発電手段 1 が発電しない状態が続くと、時計回路 8 の内部リーク等により第 1 蓄電手段 2 の蓄電エネルギーはさらに減少し、第 1 蓄電手段 2 の電圧は 0 V (GND) に近くなる。すると、波形整形回路 84 及び電池電圧検出回路 85 が、スイッチ 6 及びスイッチ 7 をオフするために出力している L レベルは、H レベルと認識されて、スイッチ 6 及びスイッチ 7 がオンしてしまう場合がある。これを防止するために、発振停止検出回路 82 が発振停止を検出しているときは、波形整形回路 84 及び電池電圧検出手段 85 は、それぞれの N チャネルトランジスタのバルク電位の L レベルを出力して、スイッチがオフできるように構成されている。

このように、時計回路 8 が動作を停止している場合、スイッチ 7 がオフ状態であるので、時計回路の電源は第 1 蓄電手段 2 に設定されている。したがって、時計回路 8 が動作を再開するのは、第 1 蓄電手段 2 に蓄電エネルギーが蓄えられた場合、即ち発電手段 1 が発電を開始した場合となる。発電手段 1 が発電を開始すると、スイッチ 6 及びスイッチ 7 がオフしているので、発電手段 1 の発電エネルギーは第 1 蓄電手段 2 に蓄電される。第 1 蓄電手段 2 の電圧が発振回路 81 の動作電圧を上回ると、発振回路 81 が動作を開始し、スイッチ 6 及びスイッチ 7 の制御が可能になる。

以上は、発電手段（ソーラーセル）1 が回路に接続されている状態における、発電手段 1 及び第 1 蓄電手段 2 及び 3 等の動作を説明したものである。しかしながら、工場の組立工程途中などにおいて、前述のように発電手段 1 を第 1 蓄電手段 2 又は第 2 蓄電手段 3 に接続する前に時計回路の動作を確認したい場合がある。

そのような場合、最初に、予めある程度充電されている第 2 蓄電手段 3 を電子時計に投入（電子時計の回路に接続又は組み込む）する。もちろん、発電手段 1 が回路に接続する前は、時計回路 8 は非駆動状態にある。第 2 蓄電手段 3 を電子時計に投入すると、第 1 蓄電手段 2 への充電が可能な状態となる。しかし、時計回路 8 が動いていないので電池電圧検出手段 85 は非駆動状態にある。したがって、時計回路 8 の電源である第 1 蓄電手段 2 が第 2 蓄電手段 3 と切り離されている。そこで、スイッチ 7 の両端を導通ピンで触れることにより第 1 蓄電手段 2 を強制的に充電し、時計回路 8 を駆動状態としていた。他の方法としては、わざわざ発電手段（ソーラーセル）1 を回路に接続することによって発電電源を確保し、時計回路 8 を駆動状態としていた。上記方法によって、第 1 蓄電手段 2 の電圧が一定電圧以上になると、時計回路 8 が動作を始める。その後、時計回路の動作確認、例

10

20

30

40

50

えば消費電流の検査を行うこととなる。

上述したように、従来の充電式電子時計では、以下のような問題があった。

第1蓄電手段2の電池電圧が不十分な場合、時計回路8を動作させるためには、第1蓄電手段2を充電させる必要があった。例えば、工場の生産ラインの組立工程途中で時計回路8が動作するかどうかを確認したい場合、(1)第2蓄電手段3を投入するなどして第1蓄電手段2を強制充電する、又は(2)発電手段(ソーラーセル)1を回路に接続して第1蓄電手段2を充電する必要があった。

特に生産ラインで時計回路8の消費電流を測定する場合、通常第2蓄電手段3の端子に電流計を接続して測定を行うが、やはり時計回路8の電源である第1蓄電手段2が充電されるまでは時計回路8は動作しないので、わざわざ第1蓄電手段2を強制充電せねばならなかった。このように、わざわざ、第1蓄電手段2を充電する手間は、非常に煩わしかった。この点は、電子時計の分解修理時なども同様である。

10

【発明の開示】

本発明は上記の問題点を解決し、二次電池を投入するだけで確実に時計システムの動作を開始させ、短時間での消費電流の測定等の時計回路の動作確認を行うことができる(充電式)電子時計を提供することを目的とする。

上記目的を達成するために、本発明に係る電子時計は、第1の電源と、第1の電源に接続された時計回路と、第2の電源が投入されたことを検知する電源投入検出回路と、第1の電源と第2の電源を接続するためのスイッチ回路と、電源投入検出回路によって第2の電源が投入されたことが検出されたときに、スイッチ回路を制御して第1の電源と第2の電源とを接続し、第2の電源によって第1の電源を充電し、時計回路を動作させるように制御する制御回路とを有することを特徴とする。第2の電源が投入されたことを検出してスイッチをオンすることによって、時計回路に電源を供給することができる構成としたので、発電手段が発電をおこなわなくても停止状態の時計回路を動作させることができる。また、第2の電源が投入されたことを検出してスイッチをオンすることによって、時計回路に電源を供給することができる構成としたので、第1の電源に蓄電エネルギーが無い状態であっても、停止状態の時計回路を動作させることができる。

20

さらに、本発明に係る電子時計では、第2の電源は、第1の電源手段よりも大きな容量を有することが好ましい。

さらに、本発明に係る電子時計では、スイッチ回路は、第1の電源と第2の電源を並列に接続するための第1のスイッチと、第1のスイッチと並列に接続された第2のスイッチを有し、制御回路は、電源投入検出回路によって第2の電源が投入されたことが検出されたときに、第2のスイッチをオンさせて第1の電源と第2の電源とを接続することが好ましい。

30

さらに、本発明に係る電子時計では、発電手段によって第2の電源が十分に充電されたときに、第1のスイッチをオンする電圧検出手段とを有することが好ましい。

さらに、本発明に係る電子時計では、制御回路は、時計回路により制御されることが好ましい。

さらに、本発明に係る電子時計では、制御回路は、第2のスイッチをオンした後、発振回路が発振を開始することにより、第2のスイッチをオフするように時計回路によって制御されることが好ましい。発振回路が発振を開始した後にスイッチをオフするように構成したので、スイッチオフ後は、電子時計に通常の動作を行わせることができる。

40

さらに、本発明に係る電子時計では、制御回路は、第2のスイッチをオンした後、一定時間経過後に、第2のスイッチをオフするように制御することが好ましい。発振回路の開始後、十分に時間が経過してから、スイッチをオフするように構成したので、電源投入後確実に時計回路を動作させることができる。

さらに、本発明に係る電子時計では、制御回路は、計時手段を含み、計時手段が一定時間の計時を行うと、制御回路は第2のスイッチをオフするように制御することが好ましい。十分に時間が経過してから、スイッチをオフするように構成したので、確実に時計回路を動作させることができる。

50

さらに、本発明に係る電子時計では、制御回路は、第2のスイッチをオンした後、発振回路が発振開始から一定時間経過後に、第2のスイッチをオフするように時計回路によって制御されることが好ましい。発振回路の開始後、十分に時間が経過してから、スイッチをオフするように構成したので、電源投入後確実に時計回路を動作させることができる。

さらに、本発明に係る電子時計では、制御回路は、第2のスイッチをオンした後、発電手段の発電が行われたことを検出すると、第2のスイッチをオフするように制御することが好ましい。発電手段が発電しているときにはスイッチをオフするように構成したので、電子時計は発電開始後は速やかに時計動作を行うことができる。

さらに、本発明に係る電子時計は、第2の電源の電圧が所定電圧以下のときは、第2のスイッチをオンさせないように動作する比較回路を有することが好ましい。電源電圧が発振回路の発振を行うのに不十分な場合はスイッチをオンしないように構成したので、電子時計は発電開始後は速やかに時計動作を行うことができる。

さらに、本発明に係る電子時計では、スイッチ回路は、第1の電源と第2の電源を並列に接続するための第1のスイッチを有し、制御回路は、電源投入検出回路によって前記第2の電源が投入されたことが検出されたときに、第1のスイッチをオンさせて第1の電源と前記第2の電源とを接続することが好ましい。第1のスイッチと並列に第2のスイッチを設けずに、第2の電源が投入されたことを検出して時計回路に電源を供給することができる構成とした。

【図面の簡単な説明】

図1は、本発明に係る第1の実施形態を示す充電式電子時計のブロック構成図である。

図2は、第1の実施形態の変形例を示すブロック構成図である。

図3は、本発明に係る第2の実施形態を示す充電式電子時計のブロック構成図である。

図4は、第2の実施形態の変形例を示すブロック構成図である。

図5は、本発明に係る第3の実施形態を示す充電式電子時計のブロック構成図である。

図6は、第3の実施形態の変形例を示すブロック構成図である。

図7は、本発明に係る第4の実施形態を示す充電式電子時計のブロック構成図である。

図8は、第4の実施形態の変形例を示すブロック構成図である。

図9は、本発明に係る電源投入検出手段とSW制御手段の構成図である。

図10は、本発明に係る電源投入検出手段とSW制御手段の動作タイムチャートである。

図11は、本発明に係る第5の実施形態を示す充電式電子時計のブロック構成図である。

図12は、第5の実施形態の変形例を示すブロック構成図である。

図13は、本発明に係る電源投入検出手段と第2のSW制御手段の構成図である。

図14は、発振停止検出回路82と波形整形回路84との関係を示す図である。

図15は、従来技術を示す充電式電子時計の構成図である。

【発明を実施するための最良の形態】

以下本発明に係る充電式電子時計の実施形態について詳細に説明する。

図1は本発明に係る第1の実施形態を示す充電式電子時計のブロック図である。図1において、図15と同様の構成には同一の番号を付して、説明を省略した。

図1において、86は第2蓄電手段3が電子時計に投入されたことを検出する電源投入検出手段であり、87は後述するスイッチ9を制御するSW制御回路（SWはスイッチの略）である。第2蓄電手段3から、電源投入検出手段86及びSW制御回路87へ電源が供給される。スイッチ9は逆方向Nチャネルトランジスタ91から構成されており、スイッチ7を構成するNチャネルトランジスタ71と並列に接続されている。

図9に、電源投入検出手段86及びSW制御回路87の回路構成の一例を示す。電源投入検出手段86はキャパシタ861、抵抗862及びインバータ863から構成されている。キャパシタ861の一方の電極はVDD電位に、他の電極は抵抗862に接続されている。抵抗862の一方の端子はVSS電位に、もう一方の端子はキャパシタ861に接続されている。キャパシタ861と抵抗862とを接続するラインがインバータ863の入力（信号（a））と接続され、インバータ863の出力が電源投入検出手段86の出力

(信号 (b)) となる。

SW制御回路87は、ナンドゲート8711及び8712を有するナンドラッチ871、及びインバータ872から構成される。ナンドラッチ871のナンドゲート8711の入力は、電源投入検出手段86の出力(信号(b))と接続されている。他のナンドゲート8712の入力は、図1の実施形態の場合は発振停止検出回路82の出力(信号(c))と接続されている。ナンドゲート8712の出力がインバータ872の入力と接続され、インバータ872の出力がSW制御回路87の出力(信号(d))となる。

図9に示す回路の動作を、図10に示すタイムチャートを用いて説明する。図10の(a)～(d)は、前述した信号(a)～(d)をそれぞれ示している。時間t1は電源投入検出手段86に電源が投入された時間であり、且つ第2蓄電手段3が充電式時計に接続された時間である。電源投入検出手段86にVSS電位が供給されると、キャパシタ861の容量と抵抗862の抵抗値による時定数に基づき、キャパシタ861がVSS電位に充電される。よって図9の信号(a)の電位は、図10の(a)の様に推移する。ここでインバータ863は、入力が1/2VSSより高いときはLレベル、低いときにはHレベルを出力するものとする。

t2は信号(a)が1/2VSSとなったときの時間である。キャパシタ861が充電されて、キャパシタ861の電位が1/2VSSより低くなると(時間t2)、インバータ863の出力(信号(b))はLレベルからHレベルに切り替わる(図10の(b)参照)。このように、電源投入検出手段86は、第2蓄電手段3が投入された当初のみLレベルを出力し、第2蓄電手段3が投入されたままであれば、その後Lレベルを出力することはない。

発振回路81の発振停止を検出すると、発振停止検出回路82の出力(信号(c))はHレベルとなる。したがって、第2蓄電手段3投入とき、SW制御回路87のナンドゲート8712の入力(信号(c))はHレベルとなる(図10の(c)参照)。また、第2蓄電手段3投入とき、信号(b)はLレベルであるので、ナンドゲート8711の入力(信号(b))はLレベルで、したがってナンドゲート8711の出力はHレベルとなる。両方の入力がHレベルであるので、ナンドゲート8712の出力はLレベルとなる。時間t2に、ナンドゲート8712のLレベルが入力されて、インバータ872の出力(信号(d))はHレベルとなる(図10の(d)参照)。

時間t3は発振停止検出回路82が発振回路81の発振を検出した時間である。発振回路81の発振を検出すると、発振振幅検出回路82の出力(信号(c))はLレベルとなる。時間t3に、ナンドゲート8712の入力(c)がLレベルになると、ナンドゲート8712の出力はHレベルとなる。時間t3に、ナンドゲート8712のHレベルが入力されて、インバータ872の出力(信号(d))はLレベルとなる(図10の(d)参照)。このように、SW制御回路87は、電源投入検出回路86の出力(信号(c))に基づいて、第2蓄電手段3が投入されてからHレベルを出力し、その後Lレベルを出力する。SW制御回路87は第2蓄電手段3が投入されたままであれば、その後動作することはない。

次に図1に示す回路の動作について説明する。

前述したように、例えば工場の組立工程途中で時計回路8の消費電流の検査をする場合を考慮し、発電手段(ソーラーセル)1は回路と接続されておらず、且つ第2蓄電手段(二次電池)3は電子時計に投入されていないものとする。

そこで、最初に、予めある程度充電されている第2蓄電手段3を投入する。

第2蓄電手段3が投入される直前、時計回路8は非動作状態である。また、発振停止検出回路82が発振回路81の発振停止を検出しているので信号(c)はHレベルである。また、波形整形回路84及び電池電圧検出手段85も、発振停止状態なので、それぞれLレベルを出力する。

図14に、発振停止検出回路82と波形整形回路84との関係を示す。図14において波形整形回路84のそれぞれの最終出力には、Nチャンネルトランジスタ1401のドレインが接続されている。これらのNチャンネルトランジスタ1401のソース・バルクは

VSSに接続され、ゲートは発振停止検出回路82に接続されている。発振停止検出回路82は、発振停止を検出すると、Nチャンネルトランジスタ1401のゲートにHレベル信号を供給する。これにより、Nチャンネルトランジスタ1401はONして、各出力がVSSレベルとなる。即ち、発振停止状態では、波形整形回路84及び電池電圧検出回路85は、Lレベル(VSSレベル)を出力する。なお、発振回路81が発振していれば、発振停止回路82はLレベルを出力し、Nチャンネルトランジスタ1401はOFFしているので、Nチャンネルトランジスタ1401は回路動作に影響を与えない。したがって、スイッチ6及びスイッチ7はオフ状態となる。さらに、前述したようにSW制御回路87は第2蓄電手段3の投入時以外はLレベルを出力しているので、スイッチ9もオフ状態である。そして時計回路8の電源である第1蓄電手段2も蓄電エネルギーが無い状態である。以上より、第2蓄電手段3が投入される直前では、時計回路8は非動作状態、スイッチ6、スイッチ7及びスイッチ9はオフ状態である。

10

この状態で第2蓄電手段3が投入されると、前述したように、電源投入検出手段86が第2蓄電手段3が投入されたことを検出して、Lレベルを出力する(信号(b))。信号(b)がLレベルとなることにより、SW制御回路87はHレベルを出力(信号(d))する。これによって、スイッチ9はオンする。ここで接続された第2蓄電手段3は予め十分蓄電されており且つ電圧が十分であれば、第2蓄電手段3の蓄電エネルギーは、オン状態のスイッチ9及びスイッチ7の順方向Nチャンネルトランジスタ72の寄生ダイオードを介して第1蓄電手段2に充電される。充電によって第1蓄電手段2の電圧が上昇し、第1蓄電手段2の電圧が発振回路81の最低動作電圧を上回ると、発振回路81は発振を開始し、時計回路8は動作を開始する。

20

前述したように、発振停止検出回路82は発振回路81が発振を開始したことを検出すると、発振停止検出回路82はLレベルを出力(信号(c))する。信号(c)がLレベルとなることにより、SW制御回路87はLレベルを出力(信号(d))する。これによって、スイッチ9はオフする。同時に、電池電圧検出手段85も第2蓄電手段3の電圧が充分あることを検出して、Hレベルを出力し、スイッチ7をオンする。このように、時計回路8が動作を停止している状態から第2蓄電手段3を投入した場合でも、速やかに時計回路8は動作を再開することができる。したがって、時計回路8の消費電流の検査等を容易に行うことができる。もちろん、小売店等での時計の分解組立時などにも本方式を採用することができる。

30

図2は、第1の実施形態の変形例を示すブロック構成図である。図1との相違点は、図2では、図1に示すスイッチ9の代わりに、OR回路92を設けた点である。OR回路92の一方の入力はSW制御回路87と接続され、他方の入力は電池電圧検出手段85と接続され、OR回路92の出力はスイッチ7のNチャンネルトランジスタ71のゲートに接続されている。

図2において、第1の実施形態と同様に、第2蓄電手段3が投入されたことを電源投入検出回路86が検出し、Lレベルを出力(信号(b))する。信号(b)がLレベルとなることにより、SW制御回路87がHレベルを出力(信号(d))をする。すると、OR回路92はHレベルを出力し、スイッチ7のNチャンネルトランジスタ71がオンする。すると、第2蓄電手段3の蓄電エネルギーは、スイッチ7のNチャンネルトランジスタ71とスイッチ7のNチャンネルトランジスタ72の寄生ダイオードを介して第1蓄電手段2に放電される。充電によって第1蓄電手段2の電圧が上昇し、第1蓄電手段2の電圧が発振回路81の最低動作電圧を上回ると、発振回路81は発振を開始する。以降は、第1の実施形態と同様に、発振停止検出回路82は発振回路81が発振を開始したことを検出すると、発振停止検出回路82はLレベルを出力(信号(c))する。信号(c)がLレベルとなることにより、SW制御回路87はLレベルを出力(信号(d))する。しかしながら、電池電圧検出手段85も第2蓄電手段3の電圧が充分あることを検出して、Hレベルを出力する。したがって、OR回路92はHレベルを出力して、スイッチ7をオンし続ける。このように、時計回路8が動作を停止している状態から第2蓄電手段3を投入した場合でも、速やかに時計回路8は動作を再開することができる。このように、図1のスイッ

40

50

チ 9 の代わりに O R 回路 9 2 を設けた場合でも、図 1 に示す充電式電子時計と同様の動作を行うことができる。もちろん、小売店等での時計の分解組立時などにも本変形方式を採用することができる。

図 3 は本発明に係る第 2 の実施形態を示す充電式電子時計のブロック構成図である。図 1 との相違点は、図 3 では S W 制御回路 8 7 が分周回路 8 3 の信号で制御される点である。

本実施形態の場合、第 1 の実施形態と同様に、当初は、発電手段 1 は回路と接続されておらず、且つ第 2 蓄電手段 3 は電子時計に投入されていないものとする。したがって、最初に、第 2 蓄電手段 3 を投入する。

第 2 蓄電手段 3 が投入されたことを電源投入検出回路 8 6 が検出し、L レベルを出力（信号（b））する。信号（b）が L レベルとなることにより、S W 制御回路 8 7 がスイッチ 9 をオンする。すると第 2 蓄電手段 3 の蓄電エネルギーは、スイッチ 9 の N チャネルトランジスタ 9 1 とスイッチ 7 の N チャネルトランジスタ 7 2 の寄生ダイオードを介して第 1 蓄電手段 2 に放電される。充電によって第 1 蓄電手段 2 の電圧が上昇し、第 1 蓄電手段 2 の電圧が発振回路 8 1 の最低動作電圧を上回ると、発振回路 8 1 は発振を開始する。

ここで、分周回路 8 3 は、発振回路 8 1 の信号を分周して、十分時間が経過してから L レベルを出力（信号（c））する。信号（c）が L レベルとなることにより、S W 制御回路 8 7 は L レベルを出力（信号（d））する。これによって、スイッチ 9 はオフする。このように、発振回路 8 1 の発振が安定してからスイッチ 9 をオフすることになり、より確実に時計回路 8 が動作できるようになる。即ち、発振回路 8 1 が発振開始後、直ぐに発振を停止してしまうことがあっても、直ぐにスイッチ 9 をオフしないので、引き続き第 1 蓄電手段 2 が充電される。これにより、発振回路 8 1 は再度発振を開始するように促され、より確実に時計回路が動作できるようになる。

図 4 は、第 2 の実施形態の変形例を示すブロック構成図である。図 3 との相違点は、図 4 では、図 3 に示すスイッチ 9 の代わりに、O R 回路 9 2 を設けた点である。O R 回路 9 2 の一方の入力は S W 制御回路 8 7 と接続され、他方の入力は電池電圧検出手段 8 5 と接続され、O R 回路 9 2 の出力はスイッチ 7 の N チャネルトランジスタ 7 1 のゲートに接続されている。

図 4 において、第 2 の実施形態と同様に、第 2 蓄電手段 3 が投入されたことを電源投入検出回路 8 6 が検出し、L レベルを出力（信号（b））する。信号（b）が L レベルとなることにより、S W 制御回路 8 7 が H レベルを出力（信号（d））をする。すると、O R 回路 9 2 は H レベルを出力し、スイッチ 7 の N チャネルトランジスタ 7 1 がオン状態なる。すると第 2 蓄電手段 3 の蓄電エネルギーは、スイッチ 7 の N チャネルトランジスタ 7 1 とスイッチ 7 の N チャネルトランジスタ 7 2 の寄生ダイオードを介して第 1 蓄電手段 2 に放電される。充電によって第 1 蓄電手段 2 の電圧が上昇し、第 1 蓄電手段 2 の電圧が発振回路 8 1 の最低動作電圧を上回ると、発振回路 8 1 は発振を開始する。

ここで、分周回路 8 3 は、発振回路 8 1 の信号を分周して、十分時間が経過してから L レベルを出力（信号（c））する。信号（c）が L レベルとなることにより、S W 制御回路 8 7 は L レベルを出力（信号（d））する。しかしながら、電池電圧検出手段 8 5 は、第 2 蓄電手段 3 の電圧が充分にあることを検出するので、H レベルを出力する。したがって、O R 回路 9 2 は引き続き H レベルを出力し、スイッチ 7 の N チャネルトランジスタ 7 1 がオンする。このように、図 3 のスイッチ 9 の代わりに O R 回路 9 2 を設けた場合でも、図 3 に示す充電式電子回路と同様の動作を行うことができる。もちろん、小売店等での時計の分解組立時などにも本変形方式を採用することができる。

図 5 は本発明に係る第 3 の実施形態を示す充電式電子時計のブロック構成図である。図 1 と図 5 との相違点は、図 5 では S W 制御回路 8 7 が発電手段 1 の信号で制御される点である。

本実施形態では、発電手段 1 は電子時計に組み込まれているが、第 2 蓄電手段 3 は電子時計に投入されていないものとする。したがって、最初に、第 2 蓄電手段 3 を電子時計に投入する。

第2蓄電手段3が投入されたことを電源投入検出回路86が検出し、Lレベルを出力（信号（b））する。信号（b）がLレベルとなることにより、SW制御回路87がスイッチ9をオンする。すると、第2蓄電手段3の蓄電エネルギーは、スイッチ9のNチャンネルトランジスタ91とスイッチ7のNチャンネルトランジスタ72の寄生ダイオードを介して第1蓄電手段2に放電される。充電によって第1蓄電手段2の電圧が上昇し、第1蓄電手段2の電圧が発振回路81の最低動作電圧を上回ると、発振回路81は発振を開始する。

しかし、第2蓄電手段3の電圧が不十分な場合は、第1蓄電手段2の電圧が発振回路81の最低動作電圧を下回り、発振回路81は発振を開始しない。しかしながら、本実施形態では、発電手段1が組み込まれているので、発電手段1が発電を開始する。図5では、SW制御回路87が、発電手段1の発電電位を検出して、スイッチ9をオフにするように構成されている。スイッチ9がオフになると、第1蓄電手段2と第2蓄電手段3とが切り離され、発電手段1の発電電位が第1蓄電手段2を充電することとなる。

第1蓄電手段2が十分充電されると、発振回路81が発振を開始し、そして時計回路8が動作を開始する。このとき、第2蓄電手段3は十分な充電量を有していないので、電池電圧検出手段85によりスイッチ7はオフ状態とされている。従って図15で説明したように、第1蓄電手段2と第2蓄電手段3は交互に充電される。第2蓄電手段3が十分充電された後は、図15を用いて説明した状況と同様な状況になる。このように、第2蓄電手段3の蓄電エネルギーが不十分で且つ第2蓄電手段3の電圧が足りない場合でも、発電手段1を組み込まれているので、通常通り発振回路81の発振を開始させることができる。本実施形態は、電子時計の分解掃除時などに特に有効である。

図6は、第3の実施形態の変形例を示すブロック構成図である。図5との相違点は、図6では、図5に示すスイッチ9の代わりに、OR回路92を股けた点である。OR回路92の一方の入力はSW制御回路87と接続され、他方の入力は電池電圧検出手段85と接続され、OR回路92の出力はスイッチ7のNチャンネルトランジスタ71のゲートに接続されている。

図6において、第3の実施形態と同様に、第2蓄電手段3が投入されたことを電源投入検出回路86が検出し、Lレベルを出力（信号（b））する。信号（b）がLレベルとなることにより、SW制御回路87がHレベルを出力（信号（d））をする。すると、OR回路92はHレベルを出力し、スイッチ7のNチャンネルトランジスタ71がオンする。すると、第2蓄電手段3の蓄電エネルギーは、スイッチ7のNチャンネルトランジスタ71とスイッチ7のNチャンネルトランジスタ72の寄生ダイオードを介して第1蓄電手段2に放電される。充電によって第1蓄電手段2の電圧が上昇し、第1蓄電手段2の電圧が発振回路81の最低動作電圧を上回ると、発振回路81は発振を開始する。

しかし、第2蓄電手段3の電圧が不十分な場合は、第1蓄電手段2の電圧が発振回路81の最低動作電圧を下回り、発振回路81は発振を開始しない。しかしながら、本実施形態では、発電手段1が組み込まれているので、発電手段1が発電を開始する。第3の実施形態と同様に、SW制御回路87が、発電手段1の発電電位を検出して、Lレベルを出力する。それによって、OR回路92がLレベルを出力し、スイッチ7のNチャンネルトランジスタ71のスイッチ71をオフにする。スイッチ7がオフになると、第1蓄電手段2と第2蓄電手段3とが切り離され、発電手段1の発電電位が第1蓄電手段2を充電することとなる。

第1蓄電手段2が十分充電されると、発振回路81が発振を開始し、そして時計回路8が動作を開始する。しかしながら、このとき、第2蓄電手段3は十分な充電量を有していないので、電池電圧検出手段85の出力はLレベルである。したがって、依然OR回路92はLレベルを出力し、スイッチ7はオフ状態とされている。従って図14で説明したように、第1蓄電手段2と第2蓄電手段3は交互に充電される。第2蓄電手段3が充分充電された後は、図14を用いて説明した状況と同様な状況になる。このように、第2蓄電手段3の蓄電エネルギーが不十分で且つ第2蓄電手段3の電圧が足りない場合でも、発電手段1を組み込まれているので、第2蓄電手段3の充電が充分でなくとも、第2蓄電手段3が発電手段1によって充電されることなく、第1蓄電手段2が発電手段1によって充電さ

れるように構成することができる。これによって、時計回路 8 を素早く起動させることが可能となる。図 6 に示すように、図 5 のスイッチ 9 の代わりに OR 回路 9 2 を設けた場合でも、図 5 に示す充電式電子回路と同様の動作を行うことができる。もちろん、小売店等での時計の分解組立時などにも本変形方式を採用することができる。

図 7 は本発明に係る第 4 の実施形態を示す充電式電子時計のブロック構成図である。図 7 において、図 1 と同様の構成には同一の番号を付して、説明を省略した。図 1 と図 7 の相違点は、図 7 において比較回路 1 0 0 を設けた点である。

図 7 において、比較回路 1 0 0 は、バッファゲート 1 0 1、ダイオード 1 0 2 及びプルダウン抵抗 1 0 3 から構成されている。ダイオード 1 0 2 は、その V F が発振回路 8 1 の動作開始電圧より大きくなるように構成されており、そのアノードは SW 制御回路 8 7 の出力に、そのカソードはバッファゲート 1 0 1 の入力に接続されている。また、バッファゲート 1 0 1 の入力はプルダウン抵抗 1 0 3 により第 2 蓄電手段 3 のマイナス側にプルダウンされている。バッファゲート 1 0 1 の出力はスイッチ 9 の N チャネルトランジスタ 9 1 のゲートに接続されている。

次に図 7 のブロック構成図の動作について説明する。本実施形態では、発電手段 1 は電子時計に組み込まれているが、第 2 蓄電手段 3 は電子時計に投入されていないものとする。これまでと同様に、時計回路 8 が動作しておらず、スイッチ 6、スイッチ 7 及びスイッチ 9 がオフ状態の場合に、第 2 蓄電手段 3 を投入する。

第 1 の実施形態と同様に、第 2 蓄電手段 3 が投入されたことを電源投入検出回路 8 6 が検出し、L レベルを出力（信号（b））する。信号（b）が L レベルとなることにより、SW 制御回路 8 7 が H レベル（信号（d））を出力する。

このとき、SW 制御回路 8 7 とスイッチ 9 の間に接続されたダイオード 1 0 2 により、SW 制御回路 8 7 の出力信号（信号（d））の H レベルと第 2 蓄電手段 3 のマイナス側の電位との差（即ち、第 2 蓄電手段 3 の電源電圧）が、ダイオード 1 0 2 の V F を越えない場合、ダイオード 1 0 2 の出力は解放状態となる。またこの場合、バッファゲート 1 0 1 の入力はプルダウン抵抗 1 0 3 により L レベルに固定され、バッファゲート 1 0 1 の出力は L レベルとなり、スイッチ 9 はオフ状態のままとなる。一方、第 2 蓄電手段 3 の電源電圧が、ダイオード 1 0 2 の V F を越えている場合、ダイオード 1 0 2 の出力は H レベルとなり、バッファゲート 1 0 1 の出力も H レベルとなり、スイッチ 9 はオンする。

スイッチ 9 がオンすると、上述したように第 2 蓄電手段 3 の蓄電エネルギーがスイッチ 9 及びスイッチ 7 の N チャネルトランジスタ 7 2 の寄生ダイオードを介して第 1 蓄電手段 2 に放電される。充電によって第 1 蓄電手段 2 の電圧が上昇し、第 1 蓄電手段 2 の電圧が発振回路 8 1 の最低動作電圧を上回ると、発振回路 8 1 は発振を開始し、時計回路 8 は動作を開始する。

ここでスイッチ 9 がオンとなるのは、第 2 蓄電手段 3 の電圧が発振回路 8 1 の動作開始電圧を上回っているときだけなので、スイッチ 9 がオンとなった場合、発振回路 8 1 は必ず発振することができる。したがって、第 2 蓄電手段 3 を接続したけれども、発振回路 8 1 を発振させるには第 2 蓄電手段 3 の電圧が足りないという場合には、スイッチ 9 がオンとはならない。

その場合、接続されている発電手段 1 が発電していれば、発電手段 1 により第 1 蓄電手段 2 に蓄電エネルギーが蓄電される。前述したように、第 2 蓄電手段 3 の電圧が足りない場合には、スイッチ 9 はオンとならない。さらに、電池電圧検出手段 8 5 もスイッチ 7 をオンにしない。したがって、第 1 蓄電手段 2 の蓄電エネルギーが第 2 蓄電手段 3 に流れこまず、迅速に第 1 蓄電手段 2 を充電することができる。第 1 蓄電手段 2 が、十分に充電されれば、発振回路 8 1 が発振を開始し、時計回路 8 を動作させることができる。

図 8 は、第 4 の実施形態の変形例を示すブロック構成図である。図 7 との相違点は、図 8 では、図 7 に示すスイッチ 9 の代わりに、OR 回路 9 2 を設けた点である。OR 回路 9 2 の一方の入力は比較回路 1 0 0 のバッファゲート 1 0 1 の出力と接続され、他方の入力は電池電圧検出手段 8 5 と接続され、OR 回路 9 2 の出力はスイッチ 7 の N チャネルトランジスタ 7 1 のゲートに接続されている。

図 8 において、第 4 の実施形態と同様に、第 2 蓄電手段 3 が投入されたことを電源投入検出回路 8 6 が検出し、L レベルを出力（信号（b））する。信号（b）が L レベルとなることにより、S W 制御回路 8 7 が H レベル（信号（d））を出力する。

前述したように、比較回路 1 0 0 は、第 2 蓄電手段 3 の電源電圧がダイオード 1 0 2 の V F を越えない場合 L レベルを出力し、第 2 蓄電手段 3 の電源電圧がダイオード 1 0 2 の V F を越えている場合 H レベルを出力する。

比較回路 1 0 0 が H レベルを出力すると、O R 回路 9 2 は H レベルを出力してスイッチ 7 の N チャネルトランジスタ 7 1 がオンとなる。すると、第 2 蓄電手段 3 の蓄電エネルギーがスイッチ 7 のトランジスタ 7 1 及びスイッチ 7 の N チャネルトランジスタ 7 2 の寄生ダイオードを介して第 1 蓄電手段 2 に放電される。充電によって第 1 蓄電手段 2 の電圧が上昇し、第 1 蓄電手段 2 の電圧が発振回路 8 1 の最低動作電圧を上回ると、発振回路 8 1 は発振を開始し、時計回路 8 は動作を開始する。

ここでスイッチ 7 の N チャネルトランジスタ 7 1 がオンとなるのは、第 2 蓄電手段 3 の電圧が発振回路 8 1 の動作開始電圧を上回っているときだけなので、スイッチ 7 の N チャネルトランジスタ 7 1 がオンとなった場合、発振回路 8 1 は必ず発振することができる。したがって、第 2 蓄電手段 3 を接続したけれども、発振回路 8 1 を発振させるには第 2 蓄電手段 3 の電圧が足りないという場合には、スイッチ 7 の N チャネルトランジスタ 7 1 がオンとはならない。その場合は、さらに発電手段 1 を接続して発電させ、第 1 蓄電手段 2 に発電エネルギーを蓄電させる必要がある。前述したように、第 1 蓄電手段 2 が十分に充電されれば、発振回路 8 1 が発振を開始し、時計回路 8 を動作させることができる。

このように、図 8 に示すように、図 7 のスイッチ 9 の代わりに O R 回路 9 2 を設けた場合でも、図 7 に示す充電式電子回路と同様の動作を行うことができる。もちろん、小売店等での時計の分解組立時などにも本変形方式を採用することができる。

図 1 1 は本発明に係る第 5 の実施形態を示す充電式電子時計のブロック構成図である。図 1 1 において、図 1 と同様の構成には同一の番号を付して、説明を省略した。図 1 との相違点は、図 1 1 では第 2 の S W 制御回路 8 8 が使用される点である。

図 1 3 に、電源投入検出手段 8 6 及び第 2 の S W 制御回路 8 8 の回路構成の一例を示す。電源投入検出手段 8 6 は、図 9 と同様に、キャパシタ 8 6 1、抵抗 8 6 2 及びインバータ 8 6 3 から構成されている。キャパシタ 8 6 1 の一方の電極は V D D 電位に、他の電極は抵抗 8 6 2 に接続されている。抵抗 8 6 2 の一方の端子は V S S 電位に、もう一方の端子はキャパシタ 8 6 1 に接続されている。キャパシタ 8 6 1 と抵抗 8 6 2 とを接続するラインがインバータ 8 6 3 の入力（信号（a））と接続され、インバータ 8 6 3 の出力が電源投入検出手段 8 6 の出力（信号（b））となる。

第 2 の S W 制御回路 8 8 は、C R 発振器 8 8 1 及びカウンタ 8 8 2 から構成されている。C R 発振器 8 8 1 は、インバータ 8 8 1 1、8 8 1 3 及び 8 8 1 4、ナンドゲート 8 8 1 2、アンドゲート 8 7 1 7、抵抗 8 8 1 5 及びコンデンサ 8 8 1 6 から構成される。カウンタ 8 8 2 は、タイマ 8 8 2 1 及びインバータ 8 8 2 2 から構成されている。

C R 発振器 8 8 1 は、入力（信号（d））が H レベルになると発振を開始し、抵抗 8 8 1 5 及びコンデンサ 8 8 1 6 による時定数に応じて、出力（信号（e））の周波数が増え減るよう構成されている。計時手段の一例であるカウンタ 8 8 2 は、C R 発振器の出力（信号（e））をカウントし、カウントアップすると（N 回）、L レベル出力（信号（d））を行うように構成されている。

次に、図 1 3 に示す回路の動作を説明する。電源投入検出手段 8 6 の信号（a）の電位は、前述した図 1 0 の（a）の様に推移する。したがって、第 2 蓄積手段 3 の投入時は、電源投入手段 8 6 の出力（信号（b））は L レベルである。信号（b）によって、カウンタ 8 8 2 のタイマ 8 8 2 1 にリセットがかかり、タイマ 8 8 2 1 の出力は L レベルとなり、インバータ 8 8 2 2 によって、カウンタ 8 8 2 の出力（信号（d））は H レベルとなる。信号（d）が H レベルになることにより、C R 発振器 8 8 1 が発振を開始する。カウンタ 8 8 2 は、C R 発振器 8 8 1 の出力（信号（e））をカウントし、予め定められたカウント数（N）に達すると、L レベル出力（信号（d））を行う。信号（d）が L レベルに

なることにより、C R発振器 8 8 1 は、発振を停止する。

第 2 の S W制御回路 8 8 の出力、即ちカウンタ 8 8 2 の出力（信号（d））が、第 2 蓄電手段 3 投入後に、H レベルから L レベルになるまでの時間は、発振回路 8 1 の発振が安定するほど第 2 蓄電手段 3 から第 1 蓄電手段 2 へ充電がさなれるまでの時間以上で、電池電圧検出手段 8 5 が動作するまでの時間であることが望ましい。なお、C R発振器 8 8 2 の時定数を変更すること、又はカウンタ 8 8 2 のカウントアップ数（N）を変更することによって、第 2 の S W制御回路 8 8 の出力が、H レベルから L レベルになるまでの時間を変更することができる。

次に図 1 1 のブロック構成図の動作について説明する。本実施形態では、発電手段 1 は電子時計に組み込まれているが、第 2 蓄電手段 3 は電子時計に投入されていないものとする。これまでと同様に、時計回路 8 が動作しておらず、スイッチ 6、スイッチ 7 及びスイッチ 9 がオフ状態の場合に、第 2 蓄電手段 3 を投入する。

第 1 の実施形態と同様に、第 2 蓄電手段 3 が投入されたことを電源投入検出回路 8 6 が検出し、L レベルを出力（信号（b））する。信号（b）が L レベルとなると、第 2 の S W制御回路 8 8 は、H レベル（信号（d））を出力する。

第 2 の S W制御回路 8 8 が H レベルを出力（信号（d））することによって、スイッチ 9 はオンする。ここで接続された第 2 蓄電手段 3 は予め十分蓄電されており且つ電圧が十分であれば、第 2 蓄電手段 3 の蓄電エネルギーは、オン状態のスイッチ 9 及びスイッチ 7 の順方向 N チャネルトランジスタ 7 2 の寄生ダイオードを介して第 1 蓄電手段 2 に充電される。充電によって第 1 蓄電手段 2 の電圧が上昇し、第 1 蓄電手段 2 の電圧が発振回路 8 1 の最低動作電圧を上回ると、発振回路 8 1 は発振を開始し、時計回路 8 は動作を開始する。

前述したように、C R発振器 8 8 1 の時定数及びカウンタ 8 8 2 のカウントアップ数（N）によって予め定められている時間経過後、第 2 の S W制御回路 8 8 が L レベル（信号（d））を出力する。これによって、スイッチ 9 はオフする。同時に、電池電圧検出手段 8 5 も第 2 蓄電手段 3 の電圧が十分あることを検出して、H レベルを出力し、スイッチ 7 をオンする。このように、時計回路 8 が動作を停止している状態から第 2 蓄電手段 3 を投入した場合でも、速やかに時計回路 8 は動作を再開することができる。したがって、時計回路 8 の消費電流の検査等を容易に行うことができる。もちろん、小売店等での時計の分解組立時などにも本方式を採用することができる。

ここで、第 2 の S W制御回路 8 8 の動作は、発振回路 8 1 の発振の有無には依存しない。したがって、第 2 蓄電手段 3 を投入後、第 2 蓄電手段 3 の電圧が低く、発振回路 8 1 の発振が開始しない場合でも、予め定められた時間後に第 2 の S W制御回路 8 8 の出力（信号（d））は L レベルとなり、スイッチ 9 をオフする。そのため、発電手段（ソーラーパネル）1 に光があたり発電を開始した場合、第 1 蓄電手段 2 が充電され、発振回路 8 1 が発振することができる。

図 1 2 は、第 5 の実施形態の変形例を示すブロック構成図である。図 1 1 との相違点は、図 1 2 では、図 1 1 に示すスイッチ 9 の代わりに、O R回路 9 2 を設けた点である。O R回路 9 2 の一方の入力は第 2 の S W制御回路 8 8 と接続され、他方の入力 は電池電圧検出手段 8 5 と接続され、O R回路 9 2 の出力はスイッチ 7 の N チャネルトランジスタ 7 1 のゲートに接続されている。

図 1 2 において、第 5 の実施形態と同様に、第 2 蓄電手段 3 が投入されたことを電源投入検出回路 8 6 が検出し、L レベルを出力（信号（b））する。信号（b）が L レベルとなることにより、第 2 の S W制御回路 8 8 が H レベルを出力（信号（d））をする。すると、O R回路 9 2 は H レベルを出力し、スイッチ 7 の N チャネルトランジスタ 7 1 がオンする。すると、第 2 蓄電手段 3 の蓄電エネルギーは、スイッチ 7 の N チャネルトランジスタ 7 1 とスイッチ 7 の N チャネルトランジスタ 7 2 の寄生ダイオードを介して第 1 蓄電手段 2 に放電される。充電によって第 1 蓄電手段 2 の電圧が上昇し、第 1 蓄電手段 2 の電圧が発振回路 8 1 の最低動作電圧を上回ると、発振回路 8 1 は発振を開始する。このように、図 1 1 のスイッチ 9 の代わりに O R回路 9 2 を設けた場合でも、図 1 1 に示す充電式

10

20

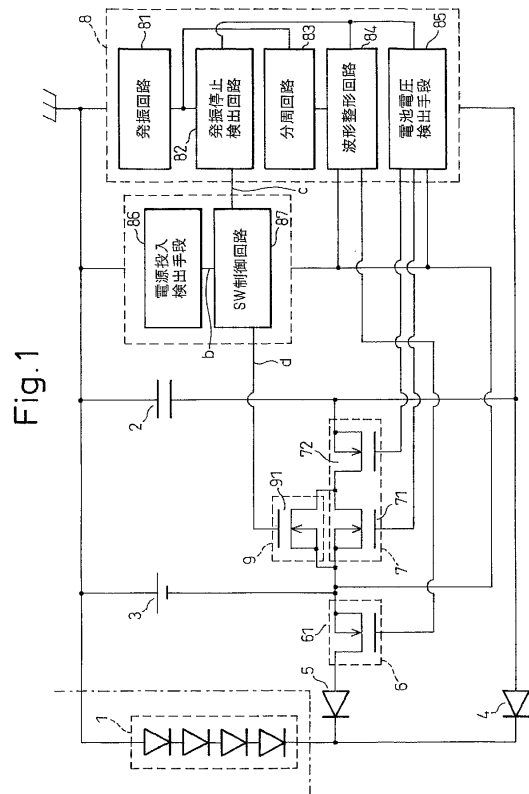
30

40

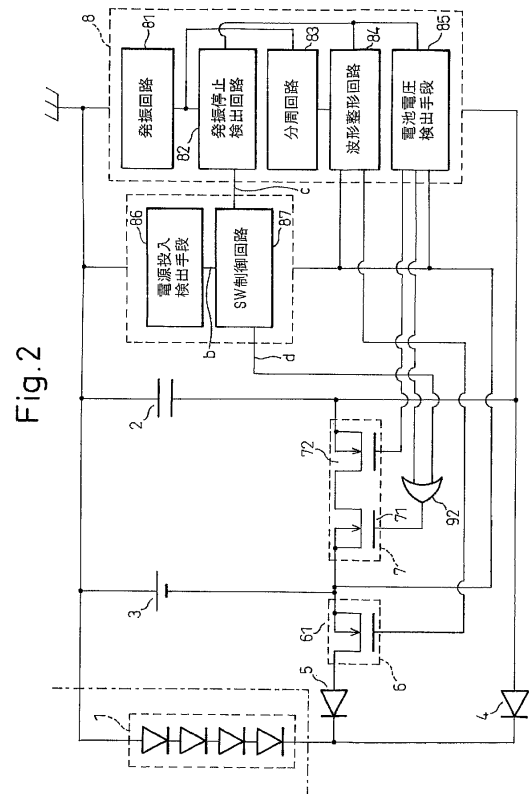
50

電子時計と同様の動作を行うことができる。もちろん、小売店等での時計の分解組立時などにも本変形方式を採用することができる。

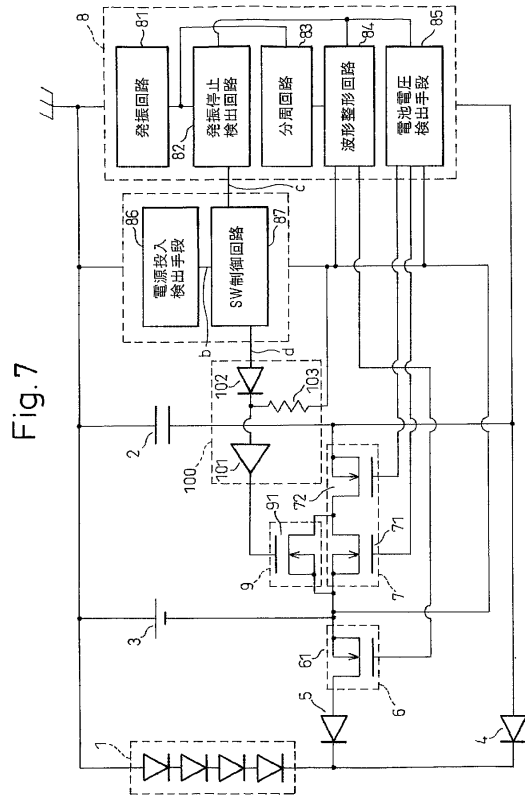
【図 1】



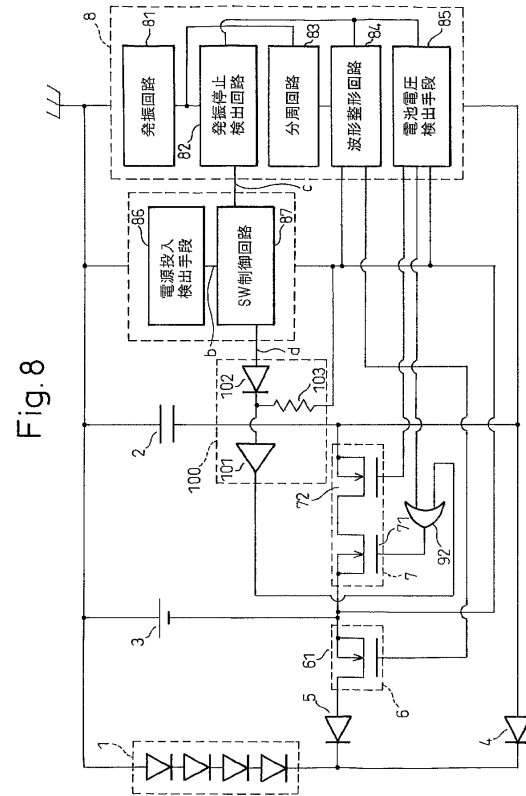
【図 2】



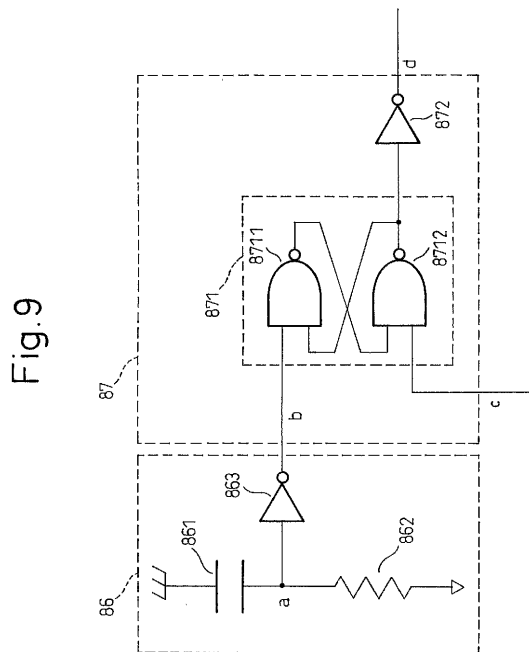
【図 7】



【図 8】

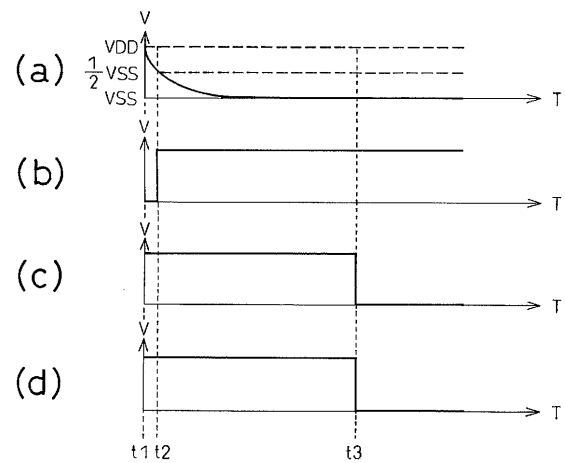


【図 9】



【図 10】

Fig.10



【図 1 1】

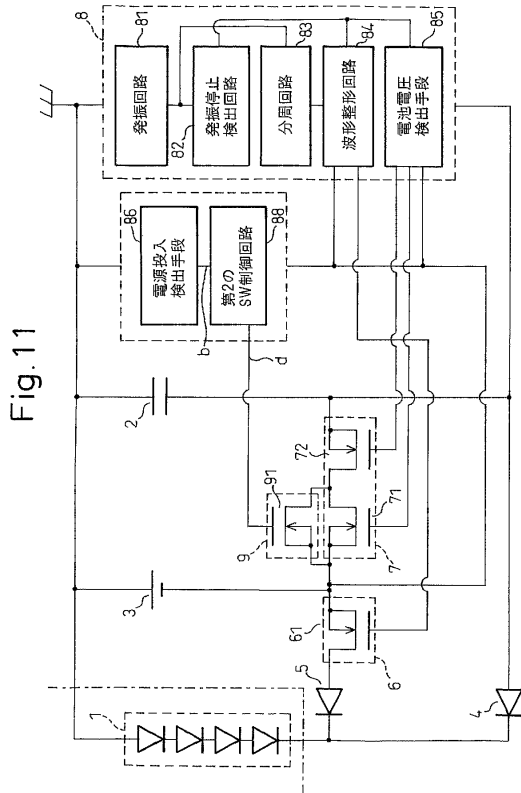


Fig.11

【図 1 2】

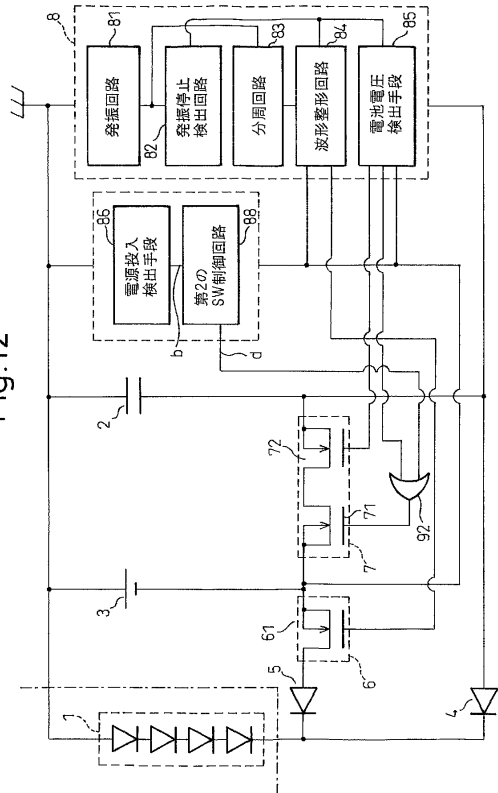
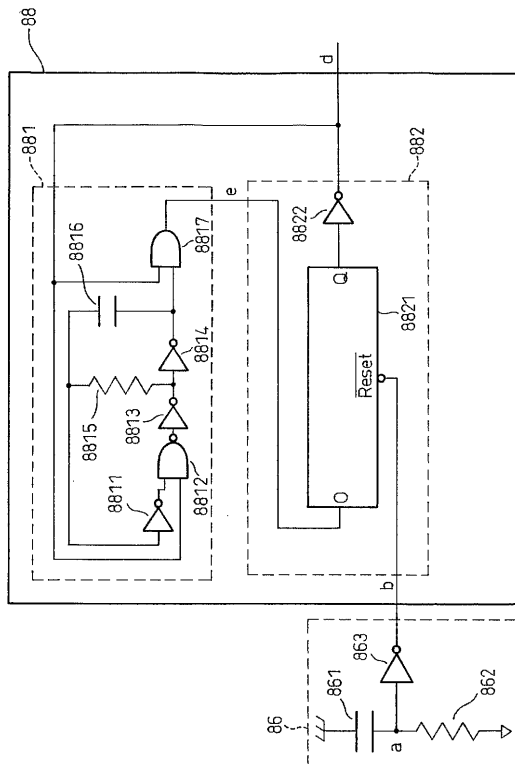


Fig.12

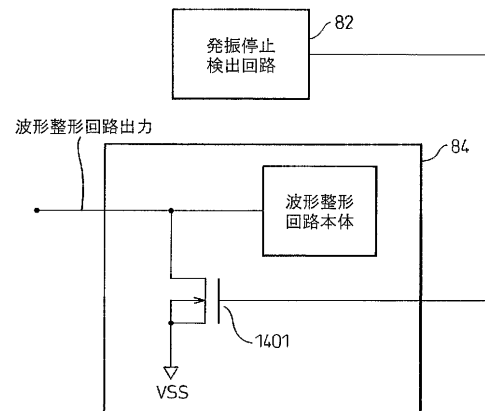
【図 1 3】

Fig.13



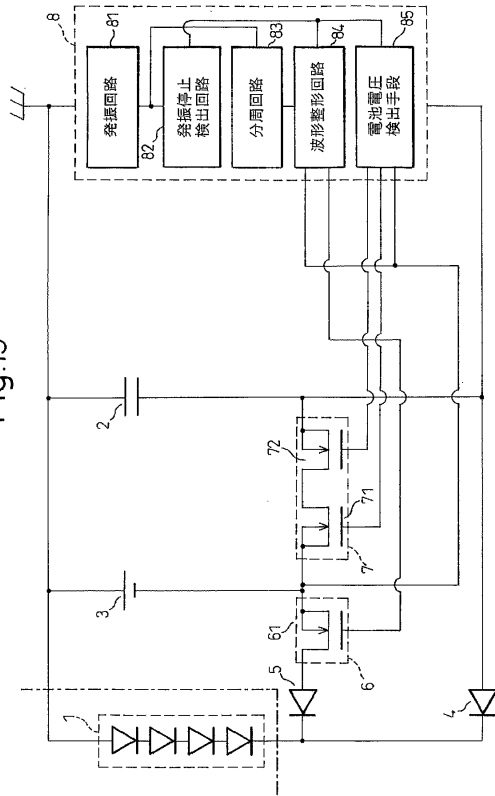
【図 1 4】

Fig.14



【図 15】

Fig.15



フロントページの続き

- (72)発明者 村上 哲功
東京都西東京市田無町六丁目1番12号 シチズン時計株式会社内
- (72)発明者 船橋 元気
東京都西東京市田無町六丁目1番12号 シチズン時計株式会社内
- (72)発明者 人見 正彦
東京都西東京市田無町六丁目1番12号 シチズン時計株式会社内
- (72)発明者 永田 洋一
東京都西東京市田無町六丁目1番12号 シチズン時計株式会社内

審査官 藤田 憲二

- (56)参考文献 実開昭63-021891 (JP, U)
特開2001-153975 (JP, A)
実開昭63-020097 (JP, U)
特開昭61-093977 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
G04G 3/00, 19/00-19/12
G04C 10/00
H02J 7/00-9/00