[19]中华人民共和国国家知识产权局

[51]Int. Cl[7]
G06F 13/40
A63F 9/00

[12]发明专利说明书

[21] ZL 专利号 96103514.5

[45]授权公告日 2001 年 12 月 26 日

[11]授权公告号 CN 1076837C

[22]申请日 1996.1.31
[21]申请号 96103514.5
[30]优先权
[32]1995.1.31 [33]JP [31]036117/1995
[73]专利权人 索尼电脑娱乐公司
地址 日本东京
[72]发明人 中西健一
审查员 徐年康

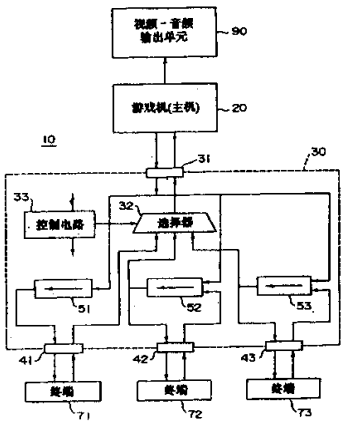
[74]专利代理机构 中国专利代理(香港)有限公司
代理人 王 岳 马铁良

权利要求书 3 页 说明书 7 页 附图页数 11 页

[54]发明名称 通信系统及其继电器

[57]摘要

一种用于在主机与其通信速度低于主机的多个终端间经继电器实现通信的通信 系统。在此系统中,于一段时期,部分终端的数据以实时低速发到主机而同时 期内其余终端的数据则存在继电器中,在前时期内继电器中所存数据以高速发 到主机。部分终端的数据以实时低速发到主机,从主机加到继电器的传输时钟 信号可直接用于那些终端,也可直接用于将其它终端的数据存在继电器中,从 而不需单独时序发生电路,进而简化了结构,降低了成本。



ISSN1008-4274

知识产权出版社出版

权 利 要 求 书

1.一种通信继电器，包括:

收发器，用于根据具体的时钟信号向主机或从主机上发送或接收数据；以及

发送装置，用于经所述收发器发送来自与主机相连的多个终端中至少一个终端的输出数据，所述装置还经过所述收发器以快于所述第一时钟的速度发送来自与所述主机相联的其余终端的输出数据。

2.如权利要求 1 的通信继电器，其特征在于，所述收发器是通过串联通信与所述主机相联的。

3.如权利要求 2 的通信继电器，其特征在于，还包括存储装置，用于暂时存储从所述其余终端发到所述收发器的数据。

4.如权利要求 3 的通信继电器，其特征在于，所述存储装置是先进先出存储器。

5.如权利要求 3 的通信继电器，其特征在于，所述发送装置直接向所述收发器发送所述多个终端的至少一个终端的输出数据，而暂时在所述存储装置中存储所述其余终端的输出数据，并在从中读出所存储的数据后，将其发送到收发器上。

6.如权利要求 5 的通信继电器，其特征在于，所述存储装置还在其中暂时存储从所述收发器加到所述多个终端的数据。

7.如权利要求 6 的通信继电器，其特征在于，在所述存储装置与所述多个终端之间数据的发和收是根据所述第一时钟信号进行的。

8.如权利要求 5 的通信继电器，其特征在于，所述存储装置包括多个分别与所述多个终端相对应的存储器。

9.一种游戏机系统，包括:

游戏机;

多个终端; 以及

一个继电器, 用于根据第一时钟信号将至少一个相联终端的输出数据发送到所述游戏机, 同时, 根据快于所述第一时钟信号的第二时钟信号将其余终端的输出数据发送到所述游戏机上。

10.如权利要求 9 的游戏机系统, 其特征在于, 所述继电器是经串联通信联到所述主机上的。

11.如权利要求 10 的游戏机系统, 其特征在于, 所述继电器还包括存储装置, 用于暂时存储从所述其余终端发送出的数据。

12.如权利要求 11 的游戏机系统, 其特征在于, 所述存储装置是先进先出存储器。

13.如权利要求 11 的游戏机系统, 其特征在于, 直接向所述游戏机发送所述多个终端的至少一个终端的输出数据, 而从所述存储装置中读出来自其余终端的数据, 并将其发送到所述游戏机上。

14.如权利要求 13 的游戏机系统, 其特征在于, 所述存储装置还在其中暂时存储从所述游戏机加到所述多个终端的数据。

15.如权利要求 14 的游戏机系统, 其特征在于, 在所述存储装置与所述多个终端之间数据的发和收是根据所述第一时钟信号进行的。

16.如权利要求 13 的游戏机系统, 其特征在于, 所述存储装置包括多个分别与所述多个终端相对应的存储器。

17.一种通信方法, 包括步骤:

根据第一时钟信号, 将多个相联终端之一的输出数据发送到主机; 和

根据快于所述第一时钟信号的第二时钟信号, 将其余终端的输出数据发送到所述主机上。

18.如权利要求 17 的通信方法, 其特征在于还包括步骤:

暂时存储发送到收发器的其余终端的输出数据；以及

根据所述第二时钟信号，将所述存储的数据发送到所述主机上。

19. 如权利要求 18 的通信方法，其特征在于还包括步骤：

暂时存储从所述收发器加到所述多个终端的数据；以及

根据所述第一时钟信号，将所述存储的数据发送到所述多个终端上。

说　明　书

通信系统及其继电器

本发明涉及通信系统及其继电器，以通过这个在主机与多个终端间的继电器实现通信。

在经继电器在主机与多个终端间实现通信的通信系统中，存在终端的通信速度低于主机的情况。

例如，传统的家用游戏机通常将终端与主机直接相联并在其间进行通信。与已知系统相对照，近期开发出一种新的系统，其中，继电器联到游戏机上，使多个终端同时与该继电器相联，以经过该继电器在用作主机的游戏机与多个终端之间实现通信，从而可使多个用户同时游戏机。现在，这种新系统已被商业化。但是，存在某种情况，即为了降低终端的成本等，有时使终端的通信速度低于用作主机的游戏机的通信速度。

在经主机和其通信速度低于主机的多个终端之间的继电器进行通信时，习惯上采用下述两个方法之一。

方法一，如图 10A 箭头 1a 所示，起初在主机 3 与第一终端 4 之间经继电器 2 以等于终端 4 通信速度的低速进行实时通信，随后，如图 10B 的箭头 1b 所示，在主机 3 与第一终端 5 之间经继电器 2 以低速进行类似的实时通信。最后，如图 10c 的箭头 1c 所示，在主机 3 与第三终端 6 之间经继电器 2，以低速进行类似的实时通信。以此方式，在主机 3 与多个终端 4-6 之间，在不同时期内经继电器 2 连续实现低速实时通信。

方法二，如图 11A 的箭头 7a、 7b 和 7c 所示，开始从终端向主

机传输数据，其中，来自终端4、5和6的数据以低速同时发送到继电器2，在将数据存在继电器2中后，如图11B的箭头8所示，将全部存储的数据以高速，从继电器2发到主机3上。

关于从主机3向终端4、5和6的数据发送，首先使发向各终端4、5和6的数据以高速发到继电器2，并存于继电器2中，再经低速同时从继电器2发向终端4、5和6。

但是，方法一所存的缺点是，由于在主机2与多个终端4-6之间的低速实时通信是在不同时期而依次进行的，因而限制了主机3很长一段的通信时间。

方法二的缺点是，在终端4-6与继电器2之间的数据传送与主机3无关，因而在继电器2中还要采用一个独立的时序发生器电路将传送时钟信号分别发到终端4-6上，从而使继电器2结构复杂成本高。

因此，本发明的目的在于提供一种通信系统及其所用继电器方面的改进，其中在主机与通信速度低于主机的多个终端间的通信是通过这种继电器实现的。根据本发明，主机在通信方面受限的时间可缩短，而且，从主机加到继电器的传输时钟信号可被直接用于全部终端上，这样，在继电器中不再需单独的时序发生器电路，从而简化继电器结构，降低其生产成本。

根据本发明的一个方面，提供一种改进的通信系统，用于在主机与其通信速度低于主机的多个终端之间经继电器进行通信。在此系统中，一部分终端的数据以实时低速发到主机，其余终端的数据在同一时期内存入继电器中，此后，以高速将存在继电器中的所存数据发到主机上。

根据本发明的另一方面，提供一个改进的继电器，该继电器装有多个与继电器相联的各独立终端相对应的缓存器，其中，部分终端的数据以实时低速发到与继电器相联的主机上，在同一期间，来自其它

终端的数据存入缓存器中，此后，以高速将存在缓存器中的数据发到主机上。

在上述构造的通信系统和继电器中，在部分时间以实时低速将部分终端的数据发送出去，此后，在先前时期内，将存在继电器中的来自其它终端的数据以高速发到主机，从而缩短主机在通信时的受限时间。

此外，在从部分终端向主机低速实时发送数据中，从主机加到继电器的传输时钟信号可直接用于部分终端，也可用于在继电器中直接存储来自其它终端的数据，从而在继电器中不再使用单独的时序发生器电路，从而简化结构，降低成本。

图 1 为方框图，示出根据本发明的通信系统和继电器；

图 2 为信号时序图，用于解释图 1 的工作；

图 3-9 为解释图 1 序列工作的电路图；

图 10 示出作为已有技术的通信方法一；

图 11 示出作为已有技术的通信方法二。

下面将以在三个终端间以 1 位同步通信和 8 位异步通信进行双向串行通信的家用游戏机系统及其继电器为例描述本发明的通信系统及其继电器。

图 1 示出游戏机系统及其继电器。在此实施例中，作为通信系统的游戏机系统 10 这样构成，使作为主机的游戏机 20 联接到产生作为处理结果并表示这种操作器输出的音频－视频输出单元 90 上，继电器 30 联到游戏机 20 上，三个终端 71、72 和 73 联到继电器 30 上。

继电器 30 包括收发器 31、41、42 和 43、用作缓存器的先进先出(FIFO)缓冲器 51、52 和 53，选择器 32 以及控制电路 33。

收发器 31 从游戏机 20 接收串行发送给继电器 30 的数据或从继电器 30 上经串行通信发送到游戏机 20 的数据。串行时钟信号从游戏

机 20 经过收发器 31 发到继电器 30 上。

收发器 41 、 42 和 43 根据从游戏机 20 分别发到继电器 30 的发送时钟信号分别串行地将继电器 30 的数据发送到终端 71 、 72 和 73 上，或串行地将 71 、 72 和 73 上的发往继电器 30 的数据接收下来。

FIFO51 、 52 和 53 分别与终端 71 、 72 和 73 对应。来自游戏机 20 的数据写入 FIFO51 、来自 51 的数据发到终端 71 上。

来自游戏机 20 或终端 72 的数据写入 FIFO52 ， FIFO52 的数据被发送到终端 72 或游戏机 20 上。类似地，来自游戏机 20 或终端 73 的数据写入 FIFO53，而来自 FIFO 的数据发送到终端 73 或游戏机 20。

如后面将要描述的，选择器 32 连续地从终端 71 、 FIFO52 和 FIFO53 上选择数据，再将所选的数据经收发器 31 发到游戏机 20 。

控制电路 33 产生一个与从游戏机 20 发送到继电器 30 的传输时钟信号不同的定时信号，并以此定时信号控制收发器 31 、 41-43 以已知方式切换选择器 32 ，从而控制 FIFO51-53 。

现在参照图 2-9 来描述具有上述结构的游戏机系统 10 的工作。

在游戏机 20 经继电器 30 与终端 71-73 间重复通信后的图 2 的 t_1 时刻，最后一时刻从游戏机 20 发送出的 1 字节数据 A1 、 B1 和 C1 如图 3 所示，分别存储在 FIFO51 、 52 和 53 中。

此后，在一个通信信息包中，在游戏机 20 与终端 71-73 的每个之间经继电器 30 的通信分三个阶段进行。

在图 2 所示周期 P1 的第一阶段，以低速数据传输将数据发送到终端 71-73 的每个上。

具体讲，在 P1 期间，来自游戏机 20 的传输时钟信号 CK 设置成低速时钟信号 CK1，在继电器 30 中的选择器 32 被切换到能选择从终端 71 上所获的数据的状态，这样，如图 4 所示，来自终端 71 的当前通信的数据 a1 直接被发送到游戏机 20 而不必存在 FIFO51 中。

与此同时，存在 FIFO51 中的先前通信的数据 A1 发送到终端 71 上，而游戏机 20 的当前通信中的数据 A2 被存在 FIFO51 中。

另外，FIFO52 和 53 中所存的先前通信中的数据 B1 和 C1 被分别发送到终端 72 和 73，而从终端 72 和 73 上接收的当前通信的数据 b1 和 c1 被分别存储在 FIFO52 和 53 中。

在与第一阶段末尾对应的图 2 的 t_2 时刻，从游戏机 20 发送出来的 1 字节数据 A_2 被存储在 FIFO51 中，而从终端 72 和 73 上发出的 1 字节数据 b_1 和 c_1 如图 5 所示，分别存储在终端 72 和 73 中。

在图 2 所示的 P2 期间，从继电器 30 上执行从终端 72 向游戏机 20 的高速数据传输。

具体讲，在 P2 期间，来自游戏机 20 的传输时钟信号 CK 被设置为高速时钟信号 CK2，而继电器 30 中的选择器 32 被切换到一种能选择从 FIFO52 中获得的数据的状态，这样，也如图 6 所示，在第一阶段存在 FIFO52 中的来自终端 72 的数据 b1 从 FIFO52 上发到游戏机 20 上。与此同时，来自游戏机 20 的下一通信的数据 B2 存在 FIFO52 中。

在与第二阶段末端对应的图 2 的 t_3 时刻，从游戏机 20 上发出的 1 字节数据 A_2 和 B_3 被分别存在 FIFO51 和 52 中，而终端 73 上发出的 1 字节数据 C1 则如图 7 所示存在 FIFO53 中。

在图 2 的 P3 期间，从继电器 30 上使来自终端 73 的高速传输数据发送到游戏机 20 上。

具体讲，在 P3 期间，来自游戏机 20 的传输时钟信号 CK 如 P2 期间一样被设为高速时钟信号 CK2，且继电器 30 中的选择器 32 被切换到能选择从 FIFO53 中所获的数据，这样，如图 8 所示，在第一阶段存在 FIFO53 中的来自终端 73 的数据 C1 则从 FIFO53 发送到游戏机 20。与此同时，来自游戏机 20 的下一通信的数据 C2 则存在 FIFO53 中。

在与第三阶段末端对应的图 2 的 t_4 时刻，从游戏机 20 发送出的 1 字节数据 A_2、B_2 和 C_2 如图 9 所示分别存入 FIFO51、52 和 53 中。

因此，在上述实施例中，在 P1 期间来自终端 71 的数据 a1 以实时低速发送到游戏机 20，而在 P1 期间之后的连续期间 P2 和 P3，在 P1 期间从终端 72 和 73 上接收并分别存在继电器 30 中的 FIFO52 和 53 中的数据 b1 和 c1 以高速发送到游戏机 20 上，对游戏机 20 通信方面的时间限制将缩短。

此外，在以实时低速从终端 71 向游戏机 20 发送数据 a1 中，从游戏机 20 加到继电器 30 的发送时钟信号 CK1 可被直接用作将数据发送到终端 71 的时钟信号，且可通过直接使用传输时钟信号 CK1 将来自终端 72 和 73 的数据 b1 和 c1 分别存入 FIFO52 和 53 中，这样在继电器 30 中不需采用任何独立的时序发生器电路等，从而简化了继电器 30 的结构并降低了其成本。

此外，由于继电器 30 中的时钟信号 CK 能统一，继电器 30 性能增强，并可以获得与将来自整个终端 71、72 和 73 的数据 a1、b1 和 c1 发送到游戏机 20 的时序一致的时序。

可联到继电器上的终端个数可以为二、四或更多。在示例中以四个终端联到继电器的情况中，系统可如下构成，在前述第一阶段，第四终端的存入 FIFO 中先前通信的数据被发送到第四终端，第四终端当前通信的数据被存在第四终端的 FIFO 中；在第四阶段，在第一阶段从第四终端接收的并存在 FIFO 中的第四终端的数据从第四终端的 FIFO 被发送给游戏机，而从游戏机中接收的下一通信的数据则存入第四终端的 FIFO 中。

还应注意，本发明不应局限于家用游戏机及其继电器，本发明可广泛地用于在主机与多个终端之间经继电器进行通信的任何通信系统。

根据本发明，如上所述主机在通信方面的限制时间可被缩短，且不需独立时序发生电路等，从而简化结构降低造价。

说 明 书 附 图

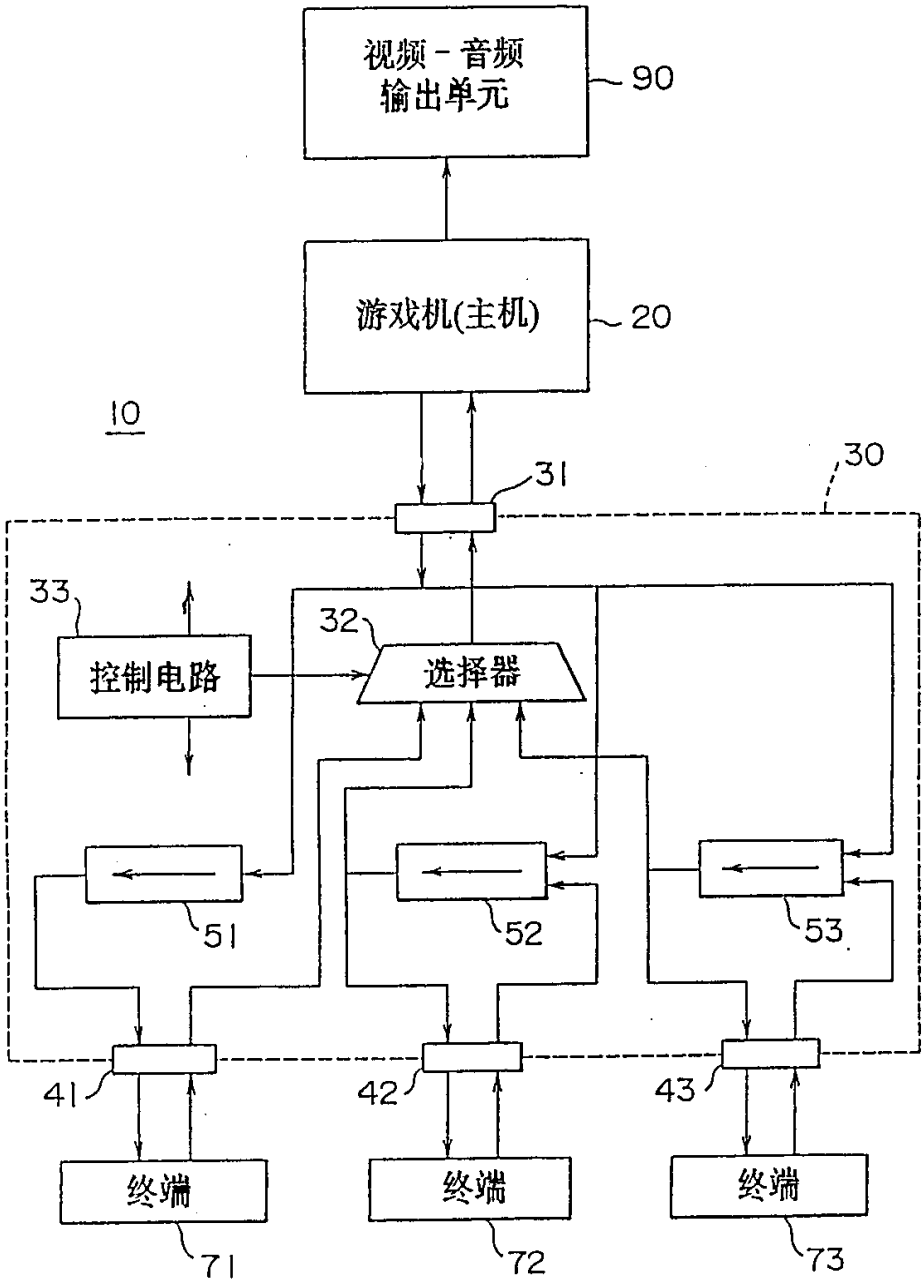

视频－音频
输出单元
90
游戏机(主机)
20
10
30
31
33
32
控制电路
选择器
51
52
53
41
42
43
终端
终端
终端
71
72
73

图 1

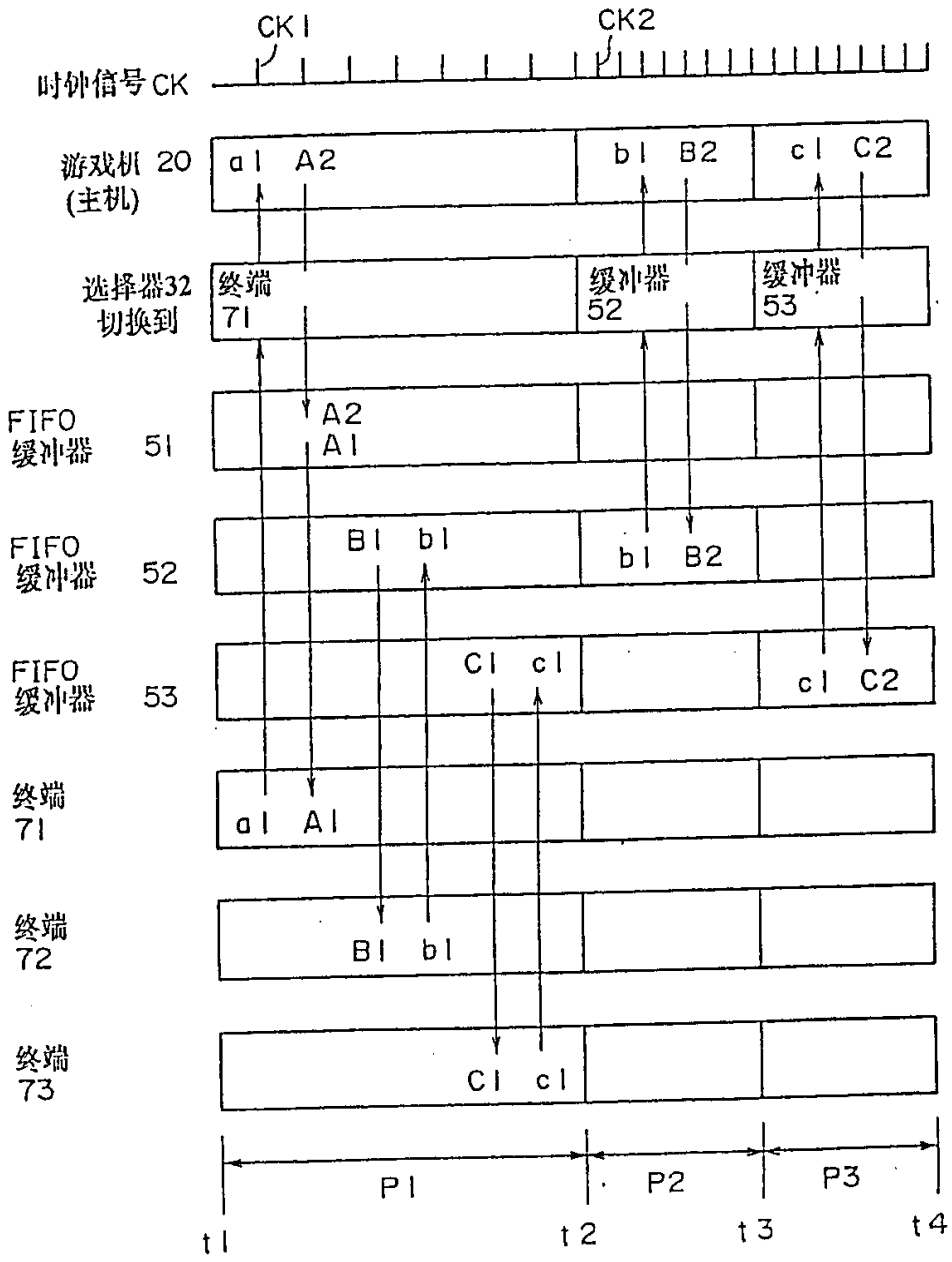

CK1
CK2
时钟信号 CK
游戏机 20
(主机)
a1 A2
b1 B2
c1 C2
选择器32
切换到
终端
71
缓冲器
52
缓冲器
53
FIFO
缓冲器 51
A2
A1
FIFO
缓冲器 52
B1 b1
b1 B2
FIFO
缓冲器 53
C1 c1
c1 C2
终端
71
a1 A1
终端
72
B1 b1
终端
73
C1 c1
P1
P2
P3
t1
t2
t3
t4

图 2

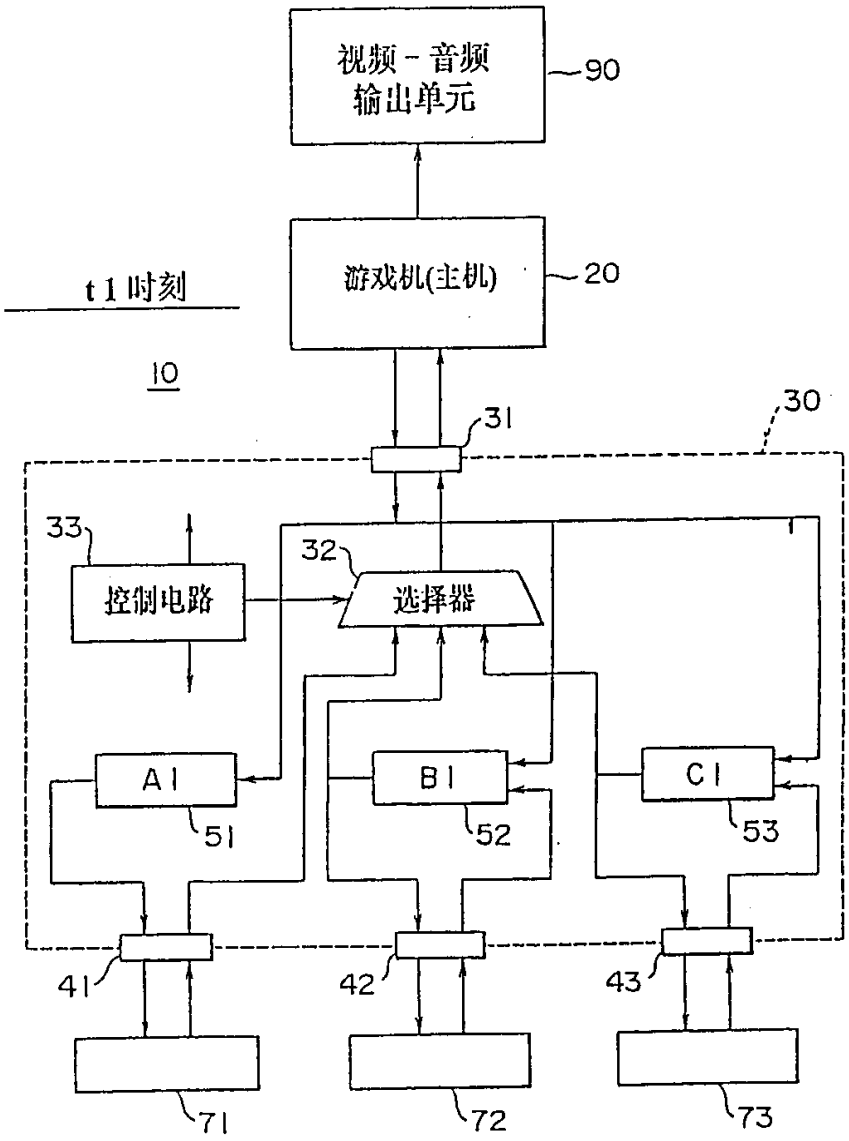

视频－音频
输出单元
90
游戏机(主机)
20
t 1 时刻
10
30
31
33
控制电路
32
选择器
A 1
51
B 1
52
C 1
53
41
42
43
71
72
73

图 3

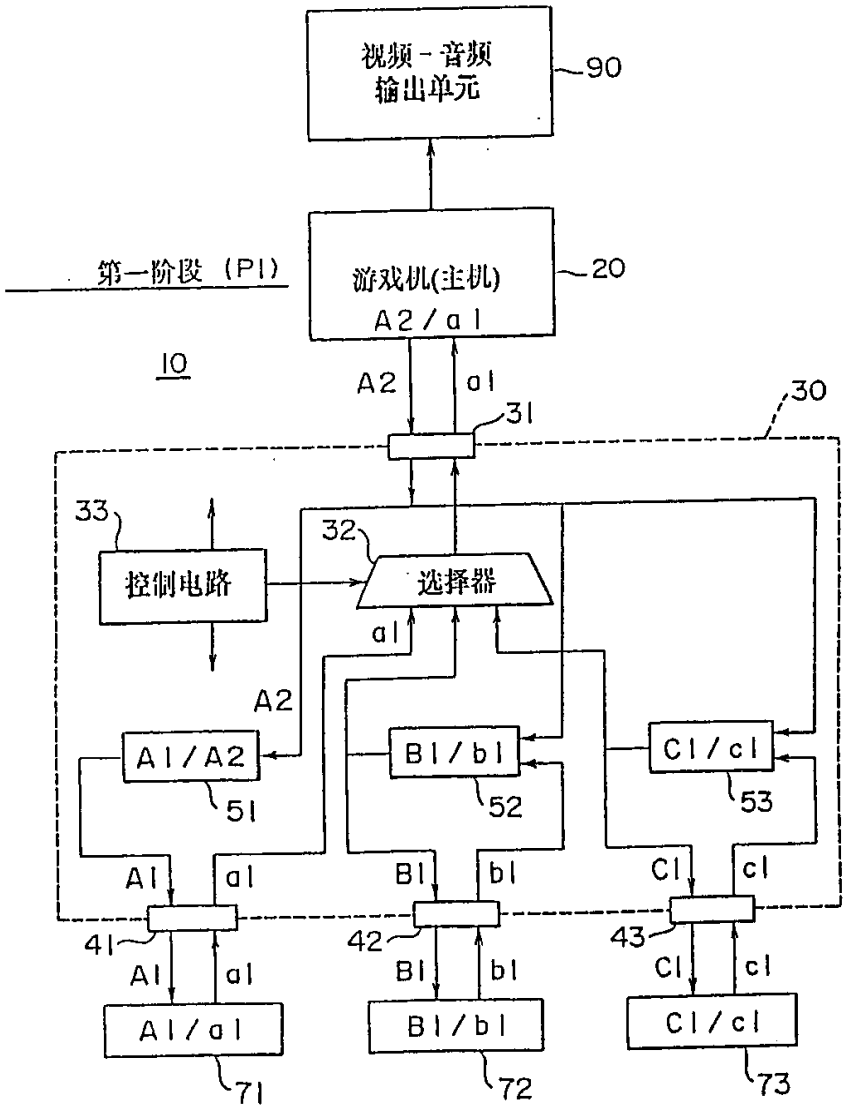

视频－音频
输出单元
90
第一阶段 (P1)
游戏机(主机)
A2 / a1
20
10
A2
a1
31
30
33
32
控制电路
选择器
a1
A2
A1 / A2
51
B1 / b1
52
C1 / c1
53
A1
a1
B1
b1
C1
c1
41
42
43
A1
a1
B1
b1
C1
c1
A1 / a1
71
B1 / b1
72
C1 / c1
73

图 4

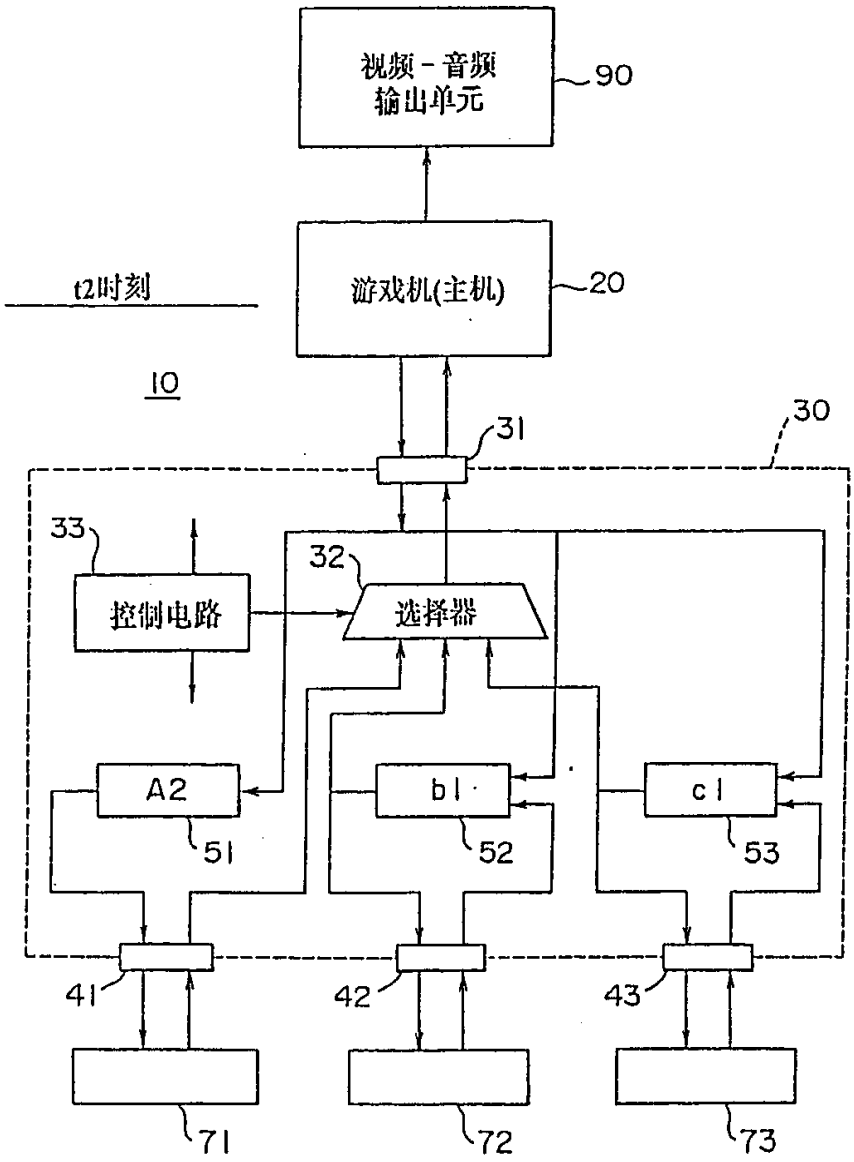

视频－音频
输出单元
90
游戏机(主机)
20
t2时刻
10
30
31
33
32
控制电路
选择器
A2
b1
c1
51
52
53
41
42
43
71
72
73

图 5

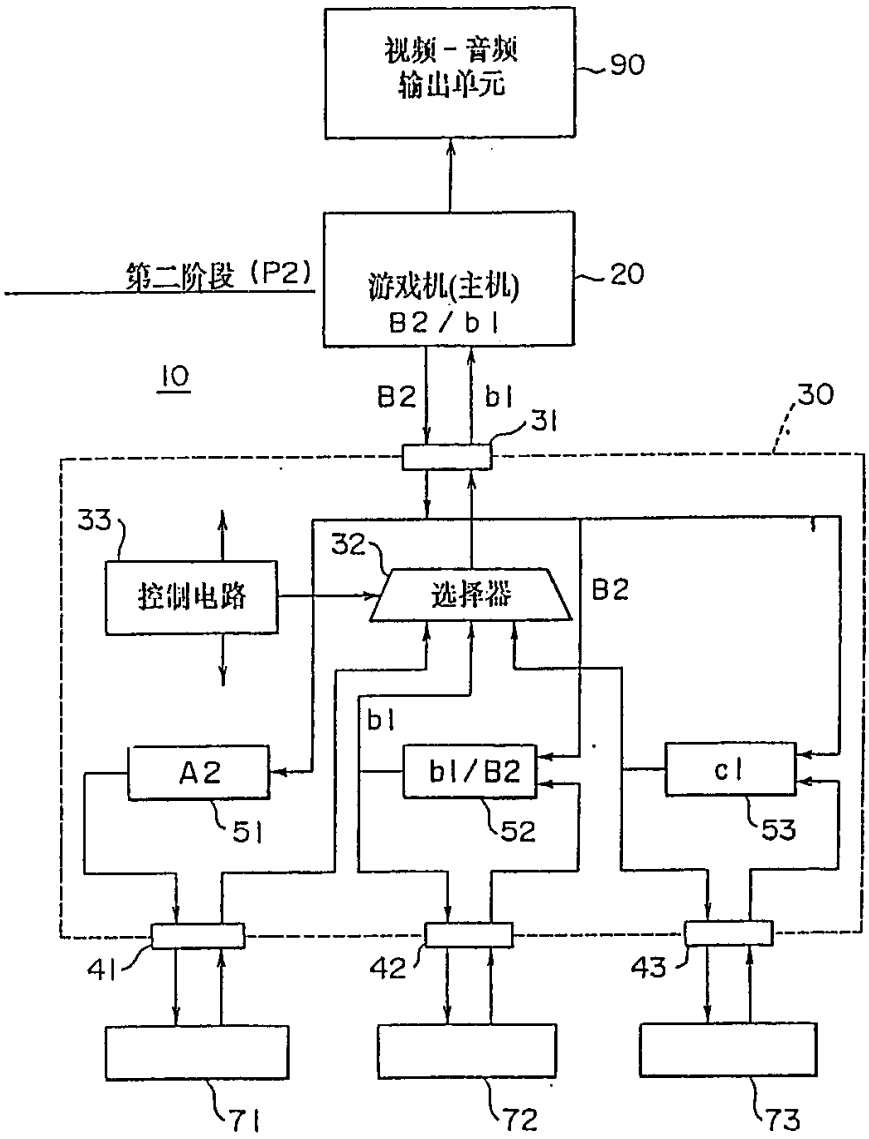

视频－音频
输出单元
90
第二阶段（P2）
游戏机(主机)
B2 / b1
20
10
B2
b1
31
30
33
32
控制电路
选择器
B2
b1
A2
b1/B2
c1
51
52
53
41
42
43
71
72
73

图 6

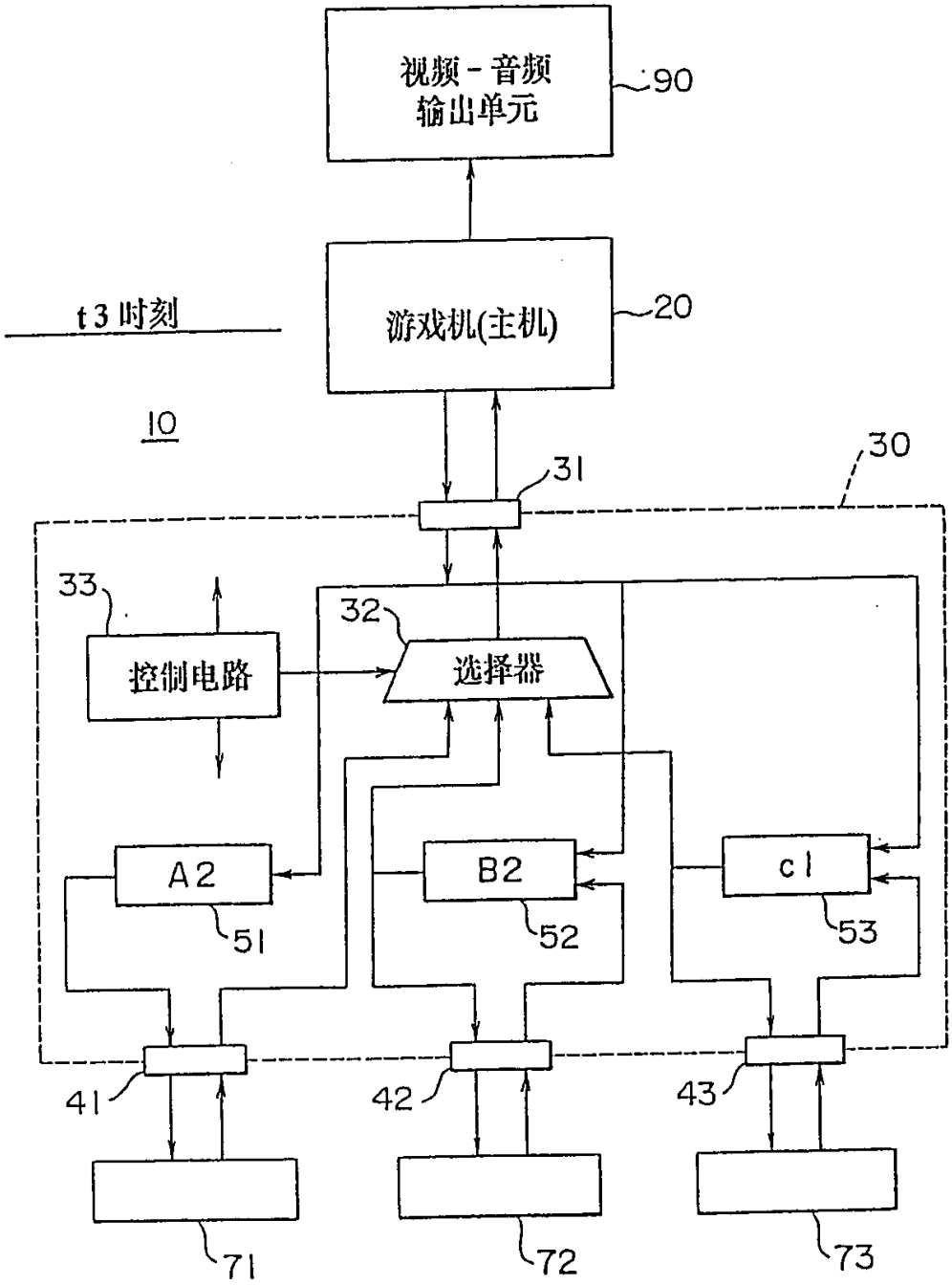

视频－音频
输出单元
90
游戏机(主机)
20
t3 时刻
10
30
31
33
32
控制电路
选择器
A2
B2
c1
51
52
53
41
42
43
71
72
73

图 7

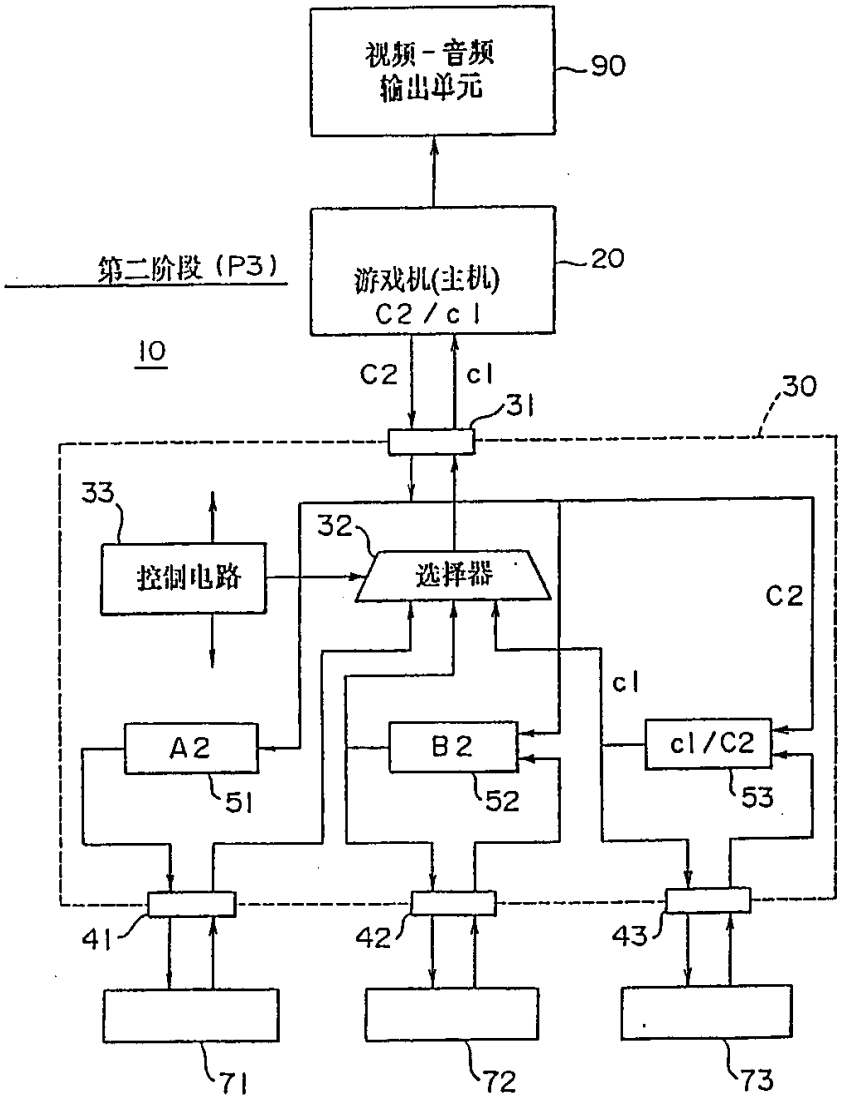

视频－音频
输出单元
90
游戏机(主机)
C2 / c1
20
第二阶段 (P3)
10
C2
c1
31
30
33
32
控制电路
选择器
C2
c1
A2
B2
c1/C2
51
52
53
41
42
43
71
72
73

图 8

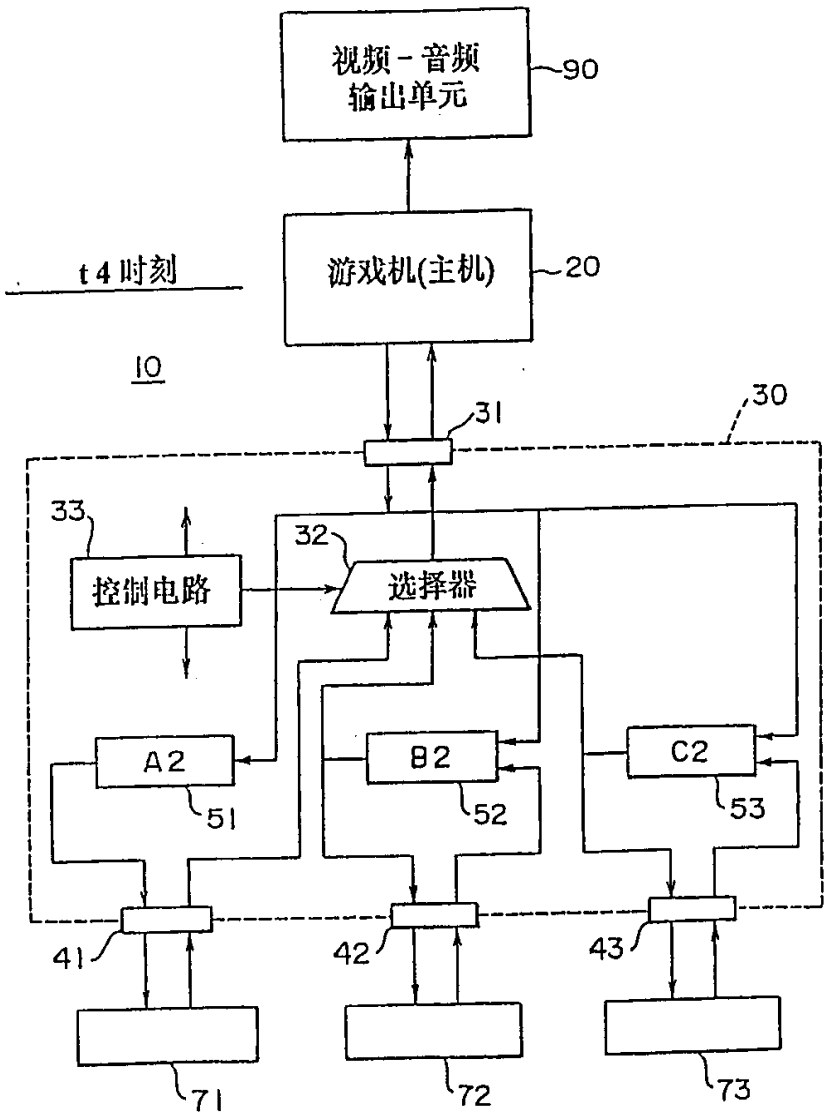

视频－音频
输出单元
90
游戏机(主机)
20
t 4 时刻
10
30
31
33
32
控制电路
选择器
A2
B2
C2
51
52
53
41
42
43
71
72
73

图 9

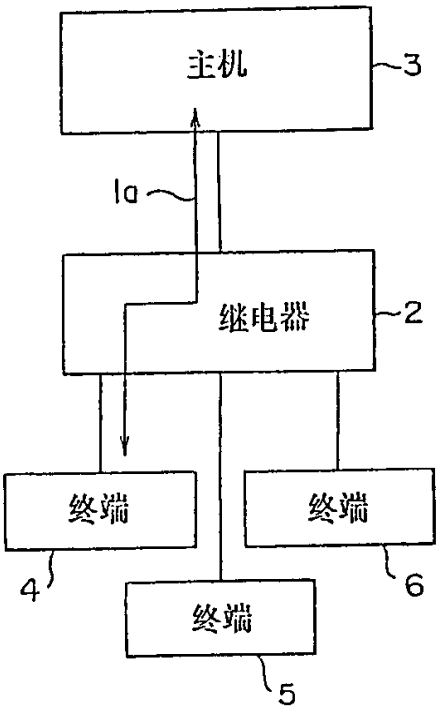


图 10C

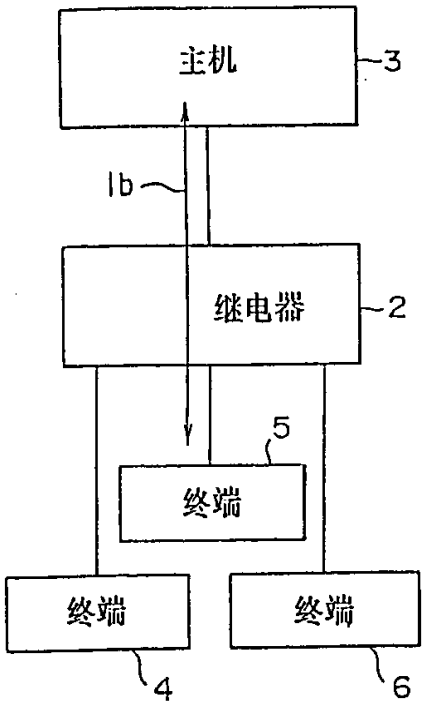


图 10B

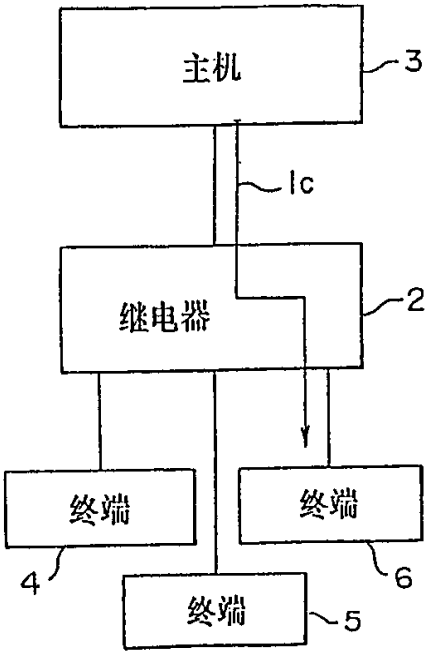


图 10A

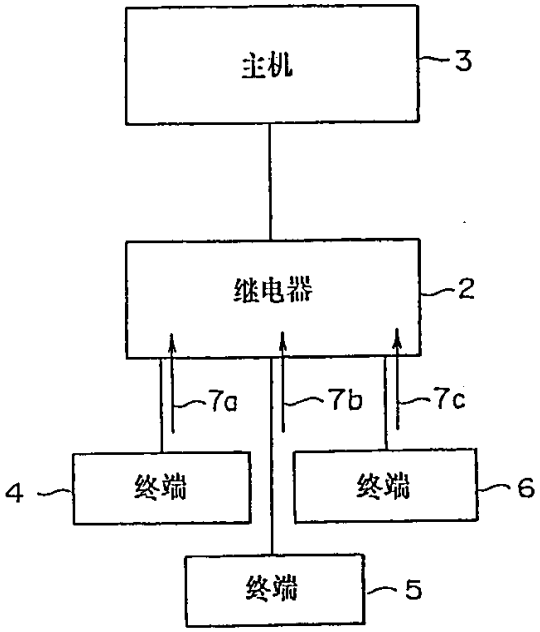


图 11A

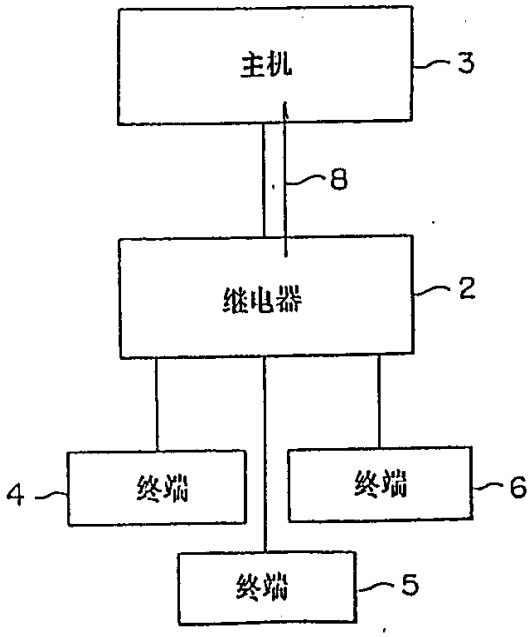


图 11B