

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成29年9月7日(2017.9.7)

【公開番号】特開2015-65420(P2015-65420A)

【公開日】平成27年4月9日(2015.4.9)

【年通号数】公開・登録公報2015-023

【出願番号】特願2014-162950(P2014-162950)

【国際特許分類】

H 01 L	29/78	(2006.01)
H 01 L	29/739	(2006.01)
H 01 L	29/41	(2006.01)
H 01 L	29/49	(2006.01)
H 01 L	29/423	(2006.01)

【F I】

H 01 L	29/78	6 5 2 M
H 01 L	29/78	6 5 3 A
H 01 L	29/78	6 5 5 A
H 01 L	29/78	6 5 2 J
H 01 L	29/78	6 5 2 C
H 01 L	29/78	6 5 2 F
H 01 L	29/78	6 5 2 Q
H 01 L	29/44	L
H 01 L	29/58	G

【手続補正書】

【提出日】平成29年7月27日(2017.7.27)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

トレンチが形成された半導体層と、

前記トレンチの側方に形成され、前記トレンチの深さ方向にベース領域を挟んで互いに
対向するエミッタ領域およびドレイン領域を有するFET構造と、

前記トレンチを挟んで前記FET構造の反対側に形成されたフローティング領域と、
同一の前記トレンチに設けられ、前記トレンチ内で互いに絶縁分離されたゲート接合部
およびエミッタ接合部と、を含み、

前記ゲート接合部は、絶縁膜を介して前記FET構造に對向してあり、

前記エミッタ接合部は、前記エミッタ領域に電気的に接続されており、かつ、絶縁膜を
介して前記フローティング領域に對向している、半導体装置。

【請求項2】

前記ゲート接合部および前記エミッタ接合部の間に介在するように前記トレンチに設け
られた中央絶縁膜をさらに含む、請求項1に記載の半導体装置。

【請求項3】

前記ゲート接合部および前記エミッタ接合部は、それぞれ、前記トレンチの長手方向に
垂直な断面において、前記トレンチの一方の側面および他方の側面に近接して形成されて
いる、請求項1または2に記載の半導体装置。

【請求項 4】

前記ゲート接合部および前記エミッタ接合部は、それぞれ、他方の接合部との関係において相対的に近接する前記トレンチの側面に沿う膜状に形成されている、請求項1～3のいずれか一項に記載の半導体装置。

【請求項 5】

前記半導体層には、前記ゲート接合部に近接した前記トレンチの側面に連なるゲート用コンタクトトレンチ、および、前記エミッタ接合部に近接した前記トレンチの側面に連なるエミッタ用コンタクトトレンチが、さらに形成されている、請求項1～4のいずれか一項に記載の半導体装置。

【請求項 6】

絶縁膜を介して前記ゲート用コンタクトトレンチに埋め込まれた埋め込みゲート電極と、
絶縁膜を介して前記エミッタ用コンタクトトレンチに埋め込まれた埋め込みエミッタ電極と、をさらに含む、請求項5に記載の半導体装置。

【請求項 7】

前記埋め込みゲート電極は、前記ゲート用コンタクトトレンチに一体物として埋め込まれており、かつ、前記トレンチの長手方向に垂直な断面において、前記ゲート接合部の厚さよりも大きい厚さを有している、請求項6に記載の半導体装置。

【請求項 8】

前記埋め込みエミッタ電極は、前記エミッタ用コンタクトトレンチに一体物として埋め込まれており、かつ、前記トレンチの長手方向に垂直な断面において、前記エミッタ接合部の厚さよりも大きい厚さを有している、請求項6または7に記載の半導体装置。

【請求項 9】

前記トレンチの長手方向に垂直な断面において、前記ゲート用コンタクトトレンチは、前記トレンチの幅よりも小さい幅を有している、請求項5～8のいずれか一項に記載の半導体装置。

【請求項 10】

前記トレンチの長手方向に垂直な断面において、前記エミッタ用コンタクトトレンチは、前記トレンチの幅よりも小さい幅を有している、請求項5～9のいずれか一項に記載の半導体装置。

【請求項 11】

前記トレンチは、前記フローティング領域が配置された内方領域および前記FET構造が配置された外方領域を区画する環状に形成されており、

前記ゲート用コンタクトトレンチは、環状に形成された前記トレンチから前記外方領域に引き出されており、

前記エミッタ用コンタクトトレンチは、環状に形成された前記トレンチから前記内方領域に引き出されている、請求項5～10のいずれか一項に記載の半導体装置。

【請求項 12】

前記FET構造は、前記半導体層の表面の法線方向から見た平面視において、ストライプ状に複数形成されており、

前記トレンチは、隣り合う前記FET構造の間の領域に配置され、

前記ゲート用コンタクトトレンチおよび前記エミッタ用コンタクトトレンチは、それぞれ、ストライプの長手方向における前記トレンチの一端部から互いに反対向きに、外方および内方に引き出されている、請求項11に記載の半導体装置。

【請求項 13】

前記ストライプ状の前記FET構造が形成されたアクティブ領域の周囲において前記ゲート用コンタクトトレンチを横切るように形成され、前記ゲート接合部と電気的に接続されたゲートフィンガーと、

前記ゲートフィンガーと間隔を空けて前記アクティブ領域の上方において前記エミッタ用コンタクトトレンチを覆うように形成され、前記エミッタ接合部と電気的に接続された

エミッタ電極と、をさらに含む、請求項1_2に記載の半導体装置。

【請求項 1 4】

前記フローティング領域は、前記トレンチの下方に回り込むように形成されている、請求項 1 ~ 1_3のいずれか一項に記載の半導体装置。

【請求項 1 5】

前記半導体層において少なくとも前記フローティング領域に達するように形成された第2トレンチと、

前記第2トレンチに絶縁膜を介して埋め込まれた第2エミッタ接合部と、をさらに含む、請求項 1 ~ 1_4のいずれか一項に記載の半導体装置。

【請求項 1 6】

前記フローティング領域は、前記ベース領域と同じ深さで形成され、

前記第2トレンチは、前記フローティング領域を貫通している、請求項1_5に記載の半導体装置。

【請求項 1 7】

前記第2トレンチは、前記トレンチと同じ幅で形成されており、

前記第2エミッタ接合部は、前記第2トレンチ内で互いに絶縁分離された一対の接合部を含む、請求項1_5または1_6に記載の半導体装置。

【請求項 1 8】

前記第2トレンチは、前記トレンチよりも狭い幅で形成されており、

前記第2エミッタ接合部は、前記第2トレンチに一体物で埋め込まれている、請求項1_5または1_6に記載の半導体装置。

【請求項 1 9】

前記トレンチの長手方向に垂直な断面において、前記第2エミッタ接合部は、前記エミッタ接合部の厚さよりも大きい厚さを有している、請求項1_8に記載の半導体装置。

【請求項 2 0】

前記トレンチの長手方向に垂直な断面において、前記第2エミッタ接合部は、前記ゲート接合部の厚さよりも大きい厚さを有している、請求項1_8または1_9に記載の半導体装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 6

【補正方法】変更

【補正の内容】

【0 0 0 6】

本発明の一態様に係る半導体装置は、トレンチが形成された半導体層と、前記トレンチの側方に形成され、前記トレンチの深さ方向にベース領域を挟んで互いに対向するエミッタ領域およびドレイン領域を有するFET構造と、前記トレンチを挟んで前記FET構造の反対側に形成されたフローティング領域と、同一の前記トレンチに設けられ、前記トレンチ内で互いに絶縁分離されたゲート接合部およびエミッタ接合部と、を含み、前記ゲート接合部は、絶縁膜を介して前記FET構造に対向しており、前記エミッタ接合部は、前記エミッタ領域に電気的に接続されており、かつ、絶縁膜を介して前記フローティング領域に対向している。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 1

【補正方法】変更

【補正の内容】

【0 0 1 1】

前記半導体装置は、前記ゲート接合部および前記エミッタ接合部の間に介在するように前記トレンチに設けられた中央絶縁膜をさらに含むことが好ましい。

前記半導体装置において、前記ゲート接合部および前記エミッタ接合部は、それぞれ、前記トレンチの長手方向に垂直な断面において、前記トレンチの一方および他方の側面に近接して形成されていることが好ましい。

前記半導体装置において、前記ゲート接合部および前記エミッタ接合部は、それぞれ、他方の接合部との関係において相対的に近接する前記トレンチの側面に沿う膜状に形成されていることが好ましい。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正の内容】

【0012】

前記半導体装置において、前記半導体層には、前記ゲート接合部に近接した前記トレンチの側面に連なるゲート用コンタクトトレンチ、および、前記エミッタ接合部に近接した前記トレンチの側面に連なるエミッタ用コンタクトトレンチがさらに形成されていてもよい。

前記半導体装置は、絶縁膜を介して前記ゲート用コンタクトトレンチに埋め込まれた埋め込みゲート電極と、絶縁膜を介して前記エミッタ用コンタクトトレンチに埋め込まれた埋め込みエミッタ電極と、をさらに含んでいてもよい。

前記埋め込みゲート電極は、前記ゲート用コンタクトトレンチに一体物として埋め込まれてあり、かつ、前記トレンチの長手方向に垂直な断面において、前記ゲート接合部の厚さよりも大きい厚さを有していてもよい。

前記埋め込みエミッタ電極は、前記エミッタ用コンタクトトレンチに一体物として埋め込まれており、かつ、前記トレンチの長手方向に垂直な断面において、前記エミッタ接合部の厚さよりも大きい厚さを有していてもよい。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

前記トレンチの長手方向に垂直な断面において、前記ゲート用コンタクトトレンチは、前記トレンチの幅よりも小さい幅を有していてもよい。前記トレンチの長手方向に垂直な断面において、前記エミッタ用コンタクトトレンチは、前記トレンチの幅よりも小さい幅を有していてもよい。

この構成によれば、トレンチの一方および他方の側面にそれぞれ各接合部が近接した構成を得るため、トレンチの内面に沿ってゲート接合部およびエミッタ接合部の電極材料を堆積させたときに、トレンチよりも狭い幅のゲート用コンタクトトレンチおよびエミッタ用コンタクトトレンチにおいて、その一方および他方の側面に堆積した電極材料同士をトレンチの内側で一体化することができる。その結果、ゲート用コンタクトトレンチおよびエミッタ用コンタクトトレンチを、それぞれ、当該電極材料によって完全に埋め戻すことができる。これにより、各コンタクトトレンチを深さ方向上方から見たときの電極材料の面積が少なくとも各コンタクトトレンチの径（幅）と同等になるので、容易にコンタクトをとることができる。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正の内容】

【0014】

前記半導体装置において、前記トレンチは、前記フローティング領域が配置された内方領域および前記FET構造が配置された外方領域を区画する環状に形成されており、前記ゲート用コンタクトトレンチは、環状に形成された前記トレンチから前記外方領域に引き出されて形成されており、前記エミッタ用トレンチは、環状に形成された前記トレンチから前記内方領域に引き出されて形成されていることが好ましい。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正の内容】

【0015】

前記半導体装置において、前記FET構造は、前記半導体層の表面の法線方向から見た平面視において、ストライプ状に複数形成されており、前記トレンチは、隣り合う前記FET構造の間の領域に配置され、前記ゲート用コンタクトトレンチおよび前記エミッタ用コンタクトトレンチは、それぞれ、ストライプの長手方向における前記トレンチの一端部から互いに反対向きに、外方および内方に引き出されていてもよい。

前記半導体装置は、前記ストライプ状の前記FET構造が形成されたアクティブ領域の周囲において前記ゲート用コンタクトトレンチを横切るように形成され、前記ゲート接合部と電気的に接続されたゲートフィンガーと、前記ゲートフィンガーと間隔を空けて前記アクティブ領域の上方において前記エミッタ用コンタクトトレンチを覆うように形成され、前記エミッタ接合部と電気的に接続されたエミッタ電極と、をさらに含むことが好ましい。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正の内容】

【0016】

前記半導体装置において、前記フローティング領域は、前記トレンチの下方に回り込むように形成されていてもよい。

この構成によれば、トレンチの下方に回り込むようにフローティング領域が形成されているので、スイッチングオフ動作時にトレンチに負荷するコレクタ-エミッタ電圧を緩和することができる。そのため、急峻な電圧変化(dV/dt)に対してデバイスの破壊を抑制することができる。これにより、半導体装置の短絡耐量を保持することができる。また、ベース領域よりも深いフローティング領域によって短絡耐量を向上できる一方、ベース領域は浅くてもよいので、ベース領域の深さを適切に設計することによってチャネル長を短くしてオン電圧の上昇を抑制することもできる。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

前記半導体装置は、前記半導体層において少なくとも前記フローティング領域に達するように形成された第2トレンチと、前記第2トレンチに絶縁膜を介して埋め込まれた第2エミッタ接合部と、をさらに含んでいてもよい。

前記半導体装置において、前記フローティング領域は、前記ベース領域と同じ深さで形成され、前記第2トレンチは、前記フローティング領域を貫通するように形成されていてもよい。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

前記半導体装置において、前記第2トレンチは、前記トレンチと同じ幅で形成されており、前記第2エミッタ接合部は、前記第2トレンチ内で互いに絶縁分離された一対の接合部を含んでいてもよい。

この構成によれば、マスクのレイアウトを変更するだけで、トレンチを形成する工程と同一の工程で第2トレンチを形成することができる。しかも、第2トレンチはトレンチと同じ幅で形成されているので、ゲート接合部およびエミッタ接合部を形成する工程と同一の工程で、第2エミッタ接合部を形成することができる。その結果、製造工程が煩雑化することなく、第2トレンチおよび第2エミッタ接合部を形成することができる。

【手続補正11】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正の内容】

【0019】

前記半導体装置において、前記第2トレンチは、前記トレンチよりも狭い幅で形成されており、前記第2エミッタ接合部は、前記第2トレンチに一体物で埋め込まれていてもよい。

このような構成によっても、ゲート接合部およびエミッタ接合部を形成する工程と同一の工程で、第2エミッタ接合部を形成することができる。

前記トレンチの長手方向に垂直な断面において、前記第2エミッタ接合部は、前記エミッタ接合部の厚さよりも大きい厚さを有していてもよい。

前記トレンチの長手方向に垂直な断面において、前記第2エミッタ接合部は、前記ゲート接合部の厚さよりも大きい厚さを有していてもよい。

【手続補正12】

【補正対象書類名】明細書

【補正対象項目名】0039

【補正方法】変更

【補正の内容】

【0039】

各コンタクトトレンチ11，12が、それぞれ、各埋め込み電極24，25によって完全に埋め戻されているため、各コンタクトトレンチ11，12を深さ方向上方から見たときのポリシリコン（電極材料）の面積が少なくとも各コンタクトトレンチ11，12の径（幅）と同等になる。その結果、各埋め込み電極24，25に対するコンタクトを容易にとることができる。

図2Bを参照して、環状トレンチ10の長手方向に垂直な断面において、埋め込みゲート電極24は、ゲート接合部19の厚さよりも大きい厚さを有している。環状トレンチ10の長手方向に垂直な断面において、埋め込みゲート電極24は、エミッタ接合部20の厚さよりも大きい厚さを有している。

環状トレンチ10の長手方向に垂直な断面において、埋め込みエミッタ電極25は、エミッタ接合部20の厚さよりも大きい厚さを有している。環状トレンチ10の長手方向に垂直な断面において、埋め込みエミッタ電極25は、ゲート接合部19の厚さよりも大きい厚さを有している。

【手続補正13】

【補正対象書類名】明細書

【補正対象項目名】0070

【補正方法】変更

【補正の内容】

【0070】

エミッタ用レンチ 8 3 内には、前述の第 2 実施形態と異なり、一対の第 2 エミッタ接合部 6 4 が形成されておらず、一体物として埋め込まれた第 2 エミッタ接合部 8 4 が形成されている。

図 8 を参照して、環状レンチ 1 0 の長手方向に垂直な断面において、第 2 エミッタ接合部 8 4 は、ゲート接合部 1 9 の厚さよりも大きい厚さを有している。環状レンチ 1 0 の長手方向に垂直な断面において、第 2 エミッタ接合部 8 4 は、エミッタ接合部 2 0 の厚さよりも大きい厚さを有している。

以上のように、半導体装置 8 1 によっても、前述の第 2 実施形態において説明した効果と同様の効果を奏すことができる。また、エミッタ用レンチ 8 3 の幅 W_4 は、環状レンチ 1 0 の幅 W_1 よりも狭く形成されている。したがって、前述の図 6 E の工程において、相対的に幅の狭い各コンタクトレンチ 1 1, 1 2 がポリシリコン堆積層 5 2 で完全に埋め戻された原理と同じ原理によって、環状レンチ 1 0 よりも狭い幅 W_4 のエミッタ用レンチ 8 3 をポリシリコン堆積層 5 2 で完全に埋め戻すことができ、エミッタ用レンチ 8 3 に埋め込まれた第 2 エミッタ接合部 8 4 を得ることができる。