



(45) 授权公告日 2016.03.02

G06K 19/07(2006.01)

[illegible]

1. 一种非接触式通信装置,包括:

电压生成单元,其用于从通过对从天线端子输入的信号整流而获得的直流电生成预定的源电压;

发送/接收单元,其以所述电压生成单元生成的源电压操作并通过所述天线端子执行发送/接收操作;

数据处理单元,其以所述电压生成单元生成的源电压操作,并与时钟信号同步地对由所述发送/接收单元接收的信号和要由所述发送/接收单元发送的信号执行数据处理;以及

检测单元,用于检测直流电对于所述电压生成单元生成的源电压的剩余量的幅度,

其中所述数据处理单元包括时钟控制单元,该时钟控制单元用于根据在时钟信号的频率被设置为预定的参考频率的状态下所述检测单元检测的剩余量的幅度确定用于数据处理的时钟信号的频率。

2. 根据权利要求1的非接触式通信装置,其中所述时钟控制单元在所述检测单元检测的剩余量的幅度所允许的范围内选择高频率的时钟信号。

3. 根据权利要求2的非接触式通信装置,其中所述时钟控制单元包括查找表,所述查找表用于为每一个检测结果存储与所述检测单元的检测结果对应选择的时钟信号的频率数据,并且所述时钟控制单元利用该检测结果通过参考来自所述查找表的相应频率数据来确定时钟信号频率。

4. 根据权利要求1的非接触式通信装置,

其中所述数据处理单元包括用于传递去往和来自所述发送/接收单元的数据的接口电路,并且在所述发送/接收单元执行发送/接收操作期间处于低功耗状态,在该低功耗状态下,时钟信号被设置为低频率,并且

其中在所述低功耗状态下,根据来自接口电路的指令,所述时钟控制单元根据所述检测单元检测的剩余量的幅度增加时钟信号的频率并且解除所述低功耗状态。

5. 根据权利要求4的非接触式通信装置,其中在所述数据处理单元的低功耗状态下,时钟信号的频率被设置为所述参考频率。

6. 根据权利要求1的非接触式通信装置,

其中所述数据处理单元包括用于执行指令的中央处理单元,并且

其中响应于来自所述中央处理单元的指令,所述时钟控制单元执行用于根据在时钟信号的频率被设置为所述参考频率的状态下所述检测单元检测的剩余量的幅度确定时钟信号的频率的处理。

7. 根据权利要求6的非接触式通信装置,

其中所述数据处理单元包括用于传递去往和来自所述发送/接收单元的数据的接口电路,

其中响应于来自所述接口电路的发送/接收处理的结束通知,所述中央处理单元设置所述时钟控制单元中的控制数据,以及

其中所述时钟控制单元根据设置的控制数据执行定时器操作,并且在定时器操作开始时间点和随后的超时出现时间点执行用于确定时钟信号的频率的处理。

8. 根据权利要求7的非接触式通信装置,其中所述时钟控制单元包括定时器控制寄存

器,在该定时器控制寄存器中,作为控制数据的超时间隔和用于定时器操作的使能位由所述中央处理单元可变地设置。

9. 根据权利要求 6 的非接触式通信装置,

其中所述时钟控制单元包括:

时钟发生器,其通过接收通过从输入自所述天线端子的信号中提取载波分量而生成的载波时钟信号,通过对输入的载波时钟信号分频而生成具有不同频率的多个时钟信号,并且选择和输出时钟选择数据所指定的频率的时钟信号;

时钟选择数据寄存器,其将存储的时钟选择数据提供给所述时钟发生器;以及

数据生成电路,其用于根据所述检测单元检测的剩余量的幅度生成时钟选择数据,以及

其中所述时钟选择数据寄存器可重写地设置所述中央处理单元或所述数据生成单元生成的时钟选择数据。

10. 根据权利要求 9 的非接触式通信装置,

其中所述时钟发生器包括:

计数器,其用于重复对载波时钟信号的周期计数的操作直到根据所述时钟选择数据指定的分频比的值;以及

逻辑电路,其用于与所述载波时钟信号的周期同步地并且与根据所述时钟选择数据指定的分频比的所述计数器的预定计数值的变化同步地生成与所述分频比对应的时钟信号。

11. 根据权利要求 1 的非接触式通信装置,

其中所述电压生成单元包括:

整流器电路,其用于对从所述天线端子输入的信号整流;以及

调节器,其用于通过对通过所述整流器电路的整流而获得的直流电进行调节而生成所述源电压,并且

其中所述检测单元生成作为剩余量的幅度的信号,该信号以多个位指示流经所述调节器的剩余电流的幅度。

12. 一种非接触式通信装置,包括:

电压生成单元,其用于从通过对输入自天线端子的信号整流而获得的直流电生成预定的源电压;

发送/接收单元,其以所述电压生成单元生成的源电压操作,并通过所述天线端子执行发送/接收操作;

数据处理单元,其以所述电压生成单元生成的源电压操作,与时钟信号同步地对由所述发送/接收单元接收的信号和要由所述发送/接收单元发送的信号执行数据处理,并且在所述发送/接收单元执行的发送/接收操作期间被通过接口电路置于低功耗状态,在该低功耗状态下,时钟信号被设置为低频率;以及

检测单元,用于检测对于所述电压生成单元生成的源电压的直流电的剩余量的幅度,

其中在低功耗状态下,响应于来自所述接口电路的指令,所述数据处理单元在所述检测单元检测的剩余量的幅度所允许的范围内增加时钟信号的频率,并且解除低功耗状态。

13. 一种非接触式通信装置,包括:

电压生成单元,其用于从通过对输入自天线端子的信号整流而获得的直流电生成预定

的源电压；

发送 / 接收单元, 其以所述电压生成单元生成的源电压操作, 并通过天线端子执行发送 / 接收操作；

数据处理单元, 其以所述电压生成单元生成的源电压操作, 并与时钟信号同步地对由所述发送 / 接收单元接收的信号和要由所述发送 / 接收单元发送的信号执行数据处理；以及

检测单元, 其用于检测对于所述电压生成单元生成的源电压的直流电的剩余量的幅度,

其中所述数据处理单元包括用于执行指令的中央处理单元, 所述数据处理单元在数据处理期间以所述中央处理单元指定的时序将时钟信号的频率设置为预定的参考频率, 从所述检测单元获取剩余量的幅度, 并且在所获取的剩余量的幅度所允许的范围内选择高频率的时钟信号。

14. 一种非接触式 IC 卡, 包括：

板；

形成在所述板上的天线；以及

非接触式通信电路, 其具有耦合到所述天线的天线端子,

该非接触式通信电路包括：

电压生成单元, 其用于从通过对输入自所述天线端子的信号整流而获得的直流电生成预定的源电压；

发送 / 接收单元, 其以所述电压生成单元生成的源电压操作, 并通过所述天线端子执行发送 / 接收操作；

数据处理单元, 其以所述电压生成单元生成的源电压操作, 并与时钟信号同步地对由所述发送 / 接收单元接收的信号和要由所述发送 / 接收单元发送的信号执行数据处理；以及

检测单元, 其用于检测对于所述电压生成单元生成的源电压的直流电的剩余量的幅度,

其中所述数据处理单元包括时钟控制单元, 该时钟控制单元用于根据在时钟信号的频率被设置为预定的参考频率的状态下所述检测单元检测的剩余量的幅度确定用于数据处理的时钟信号的频率。

15. 一种移动信息终端, 包括：

外壳；

信息处理系统；

非接触式通信装置；以及

天线, 其耦合到非接触式通信装置,

其中所述非接触式通信装置包括：

电压生成单元, 其用于从通过对输入自天线端子的信号整流而获得的直流电生成预定的源电压；

发送 / 接收单元, 其以所述电压生成单元生成的源电压操作, 并通过天线端子执行发送 / 接收操作；

数据处理单元,其以所述电压生成单元生成的源电压操作,并与时钟信号同步地对由所述发送 / 接收单元接收的信号和要所述发送 / 接收单元发送的信号执行数据处理 ;以及

检测单元,其用于检测对于所述电压生成单元生成的源电压的直流电的剩余量的幅度,并且

其中所述数据处理单元包括时钟控制单元,所述时钟控制单元用于根据在时钟信号的频率被设置为预定的参考频率的状态下所述检测单元检测的剩余量的幅度确定用于数据处理的时钟信号的频率。

非接触式通信装置、非接触式 IC 卡以及移动信息终端

[0001] 相关申请的交叉引用

[0002] 通过引用将 2010 年 11 月 17 日提交的日本专利申请 No. 2010-257057 的公开（包括说明书、权利要求书、附图和摘要）整体引入在此。

技术领域

[0003] 本发明涉及用于电子货币、运输通关 (ticket gate) 之类的非接触式通信装置和非接触式 IC 卡, 特别涉及被有效地应用到比如用于 IC 卡的半导体装置的技术。

背景技术

[0004] 根据国际标准 ISO/IEC14443 和 ISO/IEC18092, 具有非接触式接口的 IC 卡被称为 PICC, 并执行与被成为 PCD 的读 / 写器的 RF (射频) 通信。ISO 代表国际标准化组织, IEC 代表国际电气委员会 (International Electrical Commission), PICC 代表邻近式感应卡 (proximity card), PCD 代表邻近式耦合装置。

[0005] 从 PCD 到 PICC 的传输数据被定义为“下游数据”, 从 PICC 到 PCD 的传输数据被定义为“上游数据”。非接触式通信的一般顺序是 PICC 从 PCD 接收下游数据, 执行内部处理, 并响应于下游数据将上游数据发送到 PCD。下游数据和上游数据的重复使得非接触式通信成为可能。

[0006] 近些年, 随着应用的多样化, PICC 的内部处理时间 (事务时间 (transaction time)) 稳步增加。

[0007] 在 PICC 的内部处理中, 处理时间可以随着处理速度的增加而减少。也就是说, PICC 的处理速度的增加使得能够在 PICC 的发送和接收之间的周期期间实现多种处理。然而, PICC 的消耗电流随着 PICC 的内部处理速度的增加而增加。提供给 PICC 的功率是通过电磁感应从提供自 PCD 的载波产生的, 因此允许进行非接触式通信的通信距离随着 PICC 消耗电流的增加而增加。尽管可以通过减小 PICC 的消耗电流来增加通信距离, 但是为了减小消耗电流必须降低 PICC 的内部处理速度。也就是说, PICC 的消耗电流和处理速度具有折衷关系, 允许进行非接触式通信的通信距离和处理速度具有折衷关系。

[0008] 应用到 PICC 的非接触式通信装置将从天线端子输入的信号整流, 并提供整流所得到的直流电至调节器以产生预定电平的源电压。根据 W02003/091819 (专利文献 1), 如果确定流经作为调节器的电压调节单元的直流电不小于预定电流, 则执行控制以使得特定的电路 (比如, 协处理器) 能够工作。根据日本未审查专利公开 No. 2005-191961 (专利文献 2), 根据 IC 卡所接收的功率水平和 IC 卡中消耗的功率水平之间的相对幅度关系来控制 IC 卡中的工作时钟频率。例如, 如果半导体集成电路中消耗的功率水平比接收的功率水平小预定的量, 则增加工作时钟频率。在相反的情况下, 则降低工作时钟频率。根据日本未审查专利公开 No. 2006-119693 (专利文献 3), 为了监控接收的能量, 参考输入到天线端子的信号的接收电压, 并通过将接收的能量的裕量 (margin) 与控制规则进行比较, 来计算所需处理速度以控制逻辑单元的处理速度, 从而在保证非接触式通信距离和高速处理之间相容

性。

发明内容

[0009] 以上专利文献描述了用于根据接收功率状态的检测结果控制中央处理单元 (CPU) 等的工作速度的技术。根据专利文献 1 和 2, 可以检测接收功率状态的裕量, 但这仅仅是相对裕量。在时钟频率增加而没有比较大的裕量的情况下, 认为, 根据比如加速器 (accelerator) 的外围电路的工作情况, 未提供足够的功率。根据专利文献 3, 为了接收功率的检测状态不受 CPU 等的工作状态的影响, 须在与包括整流器和调节器的功率生成系统不同的路径中提供不同能量监控单元, 并须增加新电路, 该新电路用于通过将采样的能量与控制规则相比较来确定 CPU 等的处理速度, 这增加了电路尺寸及其功耗。

[0010] 发明人研究了根据来自天线端子的输入而生成的直流电的剩余量 (surplus) 的检测结果控制用于确定 CPU 和协处理器等的数据处理速度的时钟信号的频率, 以尽可能减小电路尺寸。特别地, 考虑到专利文献 3, 多个检测电路使用不同阈值来检测流经调节器的剩余电流作为对于源电压的直流电的剩余量。为了控制时钟信号的频率, 从具有多个频率的时钟信号中选择一个时钟信号, 所述多个频率是通过分割 13.56MHz 的通信载波频率而获得的。研究中发现了以下问题。

[0011] 第一个问题是, 在由 CPU、协处理器等执行发送 / 接收数据处理的情况下, 直流电的剩余量根据在检测操作期间工作的 CPU 等的工作频率而变化。也就是说, 根据 CPU 等的工作情况只能检测相对的剩余量。例如, 在非接触式通信距离恒定和来自 PCD 的供电功率恒定的情况下, 就 CPU 的频率和流经调节器的剩余电流的关系而言, PICC 的消耗电流随着 CPU 频率的增加而增加, 流经调节器的剩余电流随着 CPU 频率的增加而减小, 该剩余电流是通过从来自 PCD 的供电电流 (IPCD) 中减去 PICC 的消耗电流而获得的。因此, 剩余电流的检测信号根据工作中的 CPU 的频率的设置值而变化; 因此, 须确定 CPU 的频率所能够增加到的频率同时检查工作中的 CPU 频率和剩余电流的检测信号时, 这需要处理时间。如果 CPU 被用于该确定, 则 CPU 上的负荷增加。否则, 需要特定的逻辑电路, 这增加了电路尺寸。特别地, 在检查工作中的 CPU 频率和剩余电流的检测信号的同时确定 CPU 的频率所能够增加到的频率的过程中, 须逐渐增加 CPU 频率。随着 CPU 频率的增加, CPU 等的消耗电流增加而剩余电流减小, 因此, 须在重复检测剩余电流的同时逐渐改变频率。在这个方面, 如果 CPU 的软件被用于确定 CPU 等的频率能够增加到的频率时, 软件开发成为 IC 卡供应商的较大负担。

[0012] 第二个问题是, 如果通信距离变大, 则 CPU 频率需要减小以确保正常工作。同样在这种情况下, 处理负荷不可避免地增加。另外, 如果不减少处理时间, 则不能通信的风险增加。

[0013] 第三个问题是, 难以根据剩余电流优化 CPU 等的处理速度。具体地, 不易于根据其它 CPU 数据处理情况和其它电路模块 (比如, PICC 中的协处理器) 的工作情况, 在检测剩余电流时估计消耗电流中的波动, 从而使得在所述频率的确定中需要比较大的裕量, 这在提高数据处理效率方面是不够的。

[0014] 本发明的一个目的是提供非接触式通信装置和 IC 卡, 其能够考虑到根据通信距离生成的直流电的剩余量实现时钟信号频率的控制, 而在处理时间减少的同时不增加电路

尺寸,并且可以对提高数据处理效率作出贡献。

[0015] 从本申请的说明书和附图的描述,本发明的上述及其它目的和新颖性特征将变得明显。

[0016] 以下将简要描述本申请中公开的发明的典型方面。

[0017] 其中包括用于检测对于源电压的直流电的剩余量的幅度的检测单元,该源电压由电压生成单元生成,所述电压生成单元用于从通过对从天线端子输入的信号进行整流而获得的所述直流电生成所述源电压。工作在源电压且对发送/接收信号执行数据处理的数据处理单元包括时钟控制单元,该时钟控制单元用于在时钟信号频率被设置为预定的参考频率的状态下根据检测单元检测的剩余量的幅度来确定用于数据处理的时钟信号频率。

[0018] 由于在检测直流电的剩余量时数据处理单元消耗的功率由具体的参考频率所确定,因此,直流电的剩余量可以被检测作为绝对剩余量。与检测时不规定时钟频率的相对剩余量检测相比较,可以在不损失精度的情况下在短时间确定数据处理单元的时钟信号频率,从而能够使得执行与外部的非接触式通信的非接触式通信装置中的内部数据处理时间(事务时间)最小化。

[0019] 以下将简要描述本申请中公开的发明的典型方面所获得的效果。

[0020] 可以考虑到根据通信距离生成的直流电的剩余量,实现时钟信号频率的控制,而不增加电路尺寸且减少了处理时间,并且可以有助于提高数据处理效率。

附图说明

[0021] 图1为框图,其示出了根据本发明的第一实施例的非接触式通信装置的示意结构。

[0022] 图2为操作说明图,其示出了非接触式通信装置在感生电动势的操作功率(电力)出现期间执行的系列处理,包括接收、发送、和内部处理。

[0023] 图3为非接触式通信装置的状态转换图。

[0024] 图4为电路图,其示出了电压调节单元和电流检测单元的具体实例。

[0025] 图5为框图,其示出了数据生成电路的逻辑结构。

[0026] 图6为解释图,用于解释根据电流检测单元的剩余电流的检测值而优化频率的处理的原理。

[0027] 图7为时序图,其示出了时钟信号频率的优化处理的操作时序。

[0028] 图8为流程图,其示出了图7中的时钟信号频率的优化处理的顺序。

[0029] 图9为流程图,其示出了用于图8中的时钟频率的选择控制的控制流程。

[0030] 图10为框图,其示出了时钟发生器的基本结构。

[0031] 图11为时序图,其示出了在将输入载波时钟从分频比2改变到分频比4的情况下时钟发生器的操作时序。

[0032] 图12为时序图,其示出了在将输入载波时钟从分频比2改变到分频比4的情况下时钟发生器的操作时序。

[0033] 图13为框图,其示出了根据本发明第二实施例的非接触式通信装置的示意结构。

[0034] 图14为框图,其示出了根据第二实施例的数据生成电路的细节。

[0035] 图15为时序图,其示出了根据第二实施例的时钟信号频率的优化处理的操作。

[0036] 图 16 为流程图,其示出了图 15 中的时钟信号频率的优化处理的顺序。

[0037] 图 17 为流程图,其示出了用于图 16 中的时钟频率的选择控制的控制流程。

[0038] 图 18 为框图,其示出了非接触式通信装置中的数据生成电路的实例,其选择性地使用根据第一实施例的用于时钟频率优化处理的结构或根据第二实施例的用于时钟频率优化处理的结构。

[0039] 图 19 为解释图,其示出了对其应用了该非接触式通信装置的作为非接触式通信设备的 IC 卡。

[0040] 图 20 为解释图,其示出了对其应用了该非接触式通信装置的作为另一个非接触式通信设备的移动信息终端。

具体实施方式

[0041] 1. 实施例的概述

[0042] 首先概括了本申请中公开的发明的示例性实施例。在示例性实施例的概括描述中的带有括号的附图标号仅仅是由标号标出的元件的概念中所包含的一些的图示说明。

[0043] [1] 基于独立于数据处理单元的工作频率的直流电的剩余量的测量结果的频率控制

[0044] 根据本发明的示例性实施例的非接触式通信装置 (1,1M) 具有电压生成单元 (20)、发送 / 接收单元 (2)、数据处理单元 (6,6M)、和检测单元 (5),该电压生成单元用于从通过对输入自天线端子 (LA, LB) 的信号整流而获得的直流电生成预定的源电压 (VDD),该发送 / 接收单元以电压生成单元生成的源电压操作并通过天线端子执行发送 / 接收操作,该数据处理单元以电压生成单元生成的源电压操作并且与系统时钟信号 (SCLK) 同步地从由发送 / 接收单元接收的信号和要由发送 / 接收单元发送的信号以及时钟信号 (CLK) 执行数据处理,该检测单元用于检测对于电压生成单元生成的源电压的直流电的剩余量的幅度。数据处理单元具有接口电路 (7) 和时钟控制单元 (11,11M),所述接口电路 (7) 用于传递来自和去往发送 / 接收单元的数据,所述时钟控制单元 (11,11M) 用于根据在系统时钟信号的频率被设置为参考频率的状态下检测单元检测的剩余量的幅度来确定用于数据处理的系统时钟信号的频率。

[0045] 由于在检测直流电的剩余量的时候数据处理单元的系统时钟信号频率被设置为预定的参考频率,因此,在检测直流电的剩余量的时候数据处理单元所消耗的功率通过具体的参考频率而定。因而,直流电的剩余量可以被检测作为绝对剩余量。与检测时不规定系统时钟频率的检测相对剩余量的情况相比较,能够在不损失精度的情况下在短时间内确定数据处理单元的系统时钟信号频率。这是因为不必在重复剩余电流的检测的同时逐渐改变频率。从而,能够减少执行与外部的非接触式通信的非接触式通信装置中的内部数据处理时间 (事务时间)。进一步地,由于检测单元基于电压生成单元中生成的直流电的剩余量检测幅度,没有必要增加大的电路用于该检测。

[0046] [2] 采用在直流电剩余量内可选的高频率

[0047] 在根据项 [1] 的非接触式通信装置中,时钟控制单元在由检测单元检测的剩余量的幅度所允许的范围内选择高频率的系统时钟信号。

[0048] 这能够增加数据处理单元的数据处理速度。

[0049] [3] 参考查找表

[0050] 在根据项 [2] 的非接触式通信装置中,时钟控制单元具有查找表 (LUTBL),该查找表用于为每个检测结果存储与检测单元的检测结果相对应选择的系统时钟信号的频率数据,并且利用该检测结果通过参考来自查找表的相应频率数据来确定系统时钟信号频率。

[0051] 这能够简化确定系统时钟频率的控制。

[0052] [4] 在低功耗状态下根据来自接口电路的指令执行频率控制

[0053] 在根据项 [1] 的非接触式通信装置中,根据来自接口电路 (7) 的指令,在由发送 / 接收电路执行的发送 / 接收操作期间,数据处理单元 (6) 采取低功耗状态,在该低功耗状态,系统时钟信号被设置为低频率。在低功耗状态下,根据来自接口电路的指令,时钟控制单元 (11) 根据检测单元检测的电流的剩余量的幅度增加系统时钟信号的频率,并解除低功耗状态。

[0054] 以此,能够响应于来自接口电路的解除低功耗状态的指令,通过根据检测的直流电剩余量的幅度增加系统时钟频率而离开低功耗状态进入正常操作状态。因而,能够将数据处理单元的系统时钟信号频率优化,作为解除低功耗状态的处理的一部分,从而在发送 / 接收单元执行的发送 / 接收操作之间的间隔内,在数据处理单元执行的数据处理开始处,为接收的功率执行系统时钟信号频率的优化。

[0055] [5] 将低功耗状态下的系统时钟频率设置为参考频率

[0056] 在根据项 [4] 的非接触式通信装置中,在数据处理单元的低功耗状态下时钟信号的频率被设置为参考频率。

[0057] 以此,能够响应于来自接口电路的用于解除低功耗状态的指令而容易地检测在参考频率下的直流电的剩余量的幅度,并且从低功耗状态离开进入正常操作状态。

[0058] [6] 根据 CPU 的设置执行频率控制

[0059] 在根据项 [1] 的非接触式通信装置中,数据处理单元 (6M) 具有用于执行指令的中央处理单元 (10)。响应于来自中央处理单元的指令,时钟控制单元执行处理,该处理用于根据在将系统时钟信号的频率设置为参考频率的状态下检测单元检测的剩余量的幅度确定系统时钟信号频率。

[0060] 能够通过根据中央处理单元的操作程序以任意时序检测直流电的剩余量的幅度来优化系统时钟信号频率。

[0061] [7] 响应于接收处理结束通知设置寄存器

[0062] 在根据项 [6] 的非接触式通信装置中,响应于来自接口电路的发送 / 接收处理的结束通知,中央处理单元设置时钟控制单元中的控制数据,并且时钟控制单元根据所设置的控制数据执行定时器操作,并在定时器操作开始时间点和随后的超时出现时间点执行确定系统时钟信号的频率的处理。

[0063] 以此,能够在由发送 / 接收单元执行的发送 / 接收操作之间的间隔内,在数据处理单元执行的数据处理的每次开始和设置的超时时,为接收的功率多次执行系统时钟信号频率的优化。

[0064] [8] 用于使能定时器和设置间隔的寄存器

[0065] 在根据项 [7] 的非接触式通信装置中,时钟控制单元具有寄存器 (13M),在该寄存器中由中央处理单元可变地设置作为控制数据的超时间隔和用于定时器操作的使能位

(位 SIG6)。

[0066] 能够根据中央处理单元的操作程序任意设置超时时间和超时数量。

[0067] [9] 载波时钟信号的分频

[0068] 在根据项 [1] 的非接触式通信装置中,时钟控制单元具有:时钟发生器 (14),该时钟发生器接收通过从天线端子输入的信号中提取载波分量而生成的载波时钟信号,通过对输入的载波时钟信号分频来生成具有不同频率的多个系统时钟信号,并且选择和输出具有时钟选择数据指定的频率的系统时钟信号;寄存器 (13,13M),其将存储的时钟选择数据提供给时钟发生器;以及数据生成电路 (12,12M),其用于根据检测单元检测的剩余量的幅度生成时钟选择数据。由中央处理单元或数据生成电路生成的时钟选择数据被可重写地设置在寄存器中。

[0069] 能够基于由中央处理单元或数据生成单元基于直流电的剩余量的幅度设置的时钟选择数据,确定被提供到数据处理单元的系统时钟信号的频率,从而能够基于直流电的剩余量的幅度灵活地确定系统时钟频率。

[0070] [10] 无缝时钟切换

[0071] 在根据项 [9] 的非接触式通信装置中,时钟发生器具有计数器 (41,44) 和逻辑电路 (43,45-48),该计数器用于重复对载波时钟信号的周期计数的操作直到根据时钟选择数据指定的分频比的值,该逻辑电路用于与载波时钟信号的周期同步地并且与根据时钟选择数据指定的分频比的计数器的预定计数值的变化同步地,生成与分频比相对应的系统时钟信号。

[0072] 由于具有不同分频比的系统时钟信号的每一个与载波时钟信号周期同步生成,因此,可以实现无缝时钟切换。

[0073] [11] 电压生成单元和检测单元

[0074] 在根据项 [1] 的非接触式通信装置中,电压生成单元具有:整流器电路 (3),其用于对从天线端子输入的信号整流;和调节器 (4),其用于通过对通过整流器电路整流而得到的直流电进行调节而生成源电压。检测单元生成作为剩余量的幅度的信号,该信号以多个位指示流经调节器的剩余电流的幅度。

[0075] 能够容易地以所要求的精度获得剩余电流的幅度。

[0076] [12] 在低功率状态下基于直流电的剩余量的测量结果频率控制

[0077] 根据发明另一个实施例的非接触式通信装置 (1) 具有电压生成单元、发送 / 接收单元、数据处理单元 (6)、以及检测单元。该电压生成单元用于从通过对输入自天线端子的信号整流而获得的直流电生成预定的源电压。该发送 / 接收单元以电压生成单元生成的源电压操作并通过天线端子执行发送 / 接收操作。该数据处理单元以电压生成单元生成的源电压操作,生成由发送 / 接收单元接收的信号和要由发送 / 接收单元发送的信号以及时钟信号 (CLK),与系统时钟信号 (SCLK) 同步地执行数据处理,并且在由发送 / 接收单元执行的发送 / 接收操作期间被通过接口电路置于低功耗状态,在该低功耗状态下,时钟信号被设置为低频率。该检测单元用于检测对于电压生成单元生成的源电压的直流电的剩余量的幅度。在低功耗状态下,响应于来自接口电路的指令,数据处理单元在由检测单元检测的剩余量的幅度允许的范围内增加时钟信号的频率,并解除低功耗状态。

[0078] 由于在检测直流电的剩余量的时候,数据处理单元的系统时钟信号频率在低功耗

状态下被设置为预定的低频率,因此,在检测直流电的剩余量时数据处理单元消耗的功率通过频率确定,并且直流电的剩余量可以被检测作为绝对剩余量。因此,如项 [1] 中那样地,不需要在重复剩余电流的检测的同时逐渐改变频率,并且能够在不损失精度的情况下在短时间内确定数据处理单元的系统时钟信号频率。进一步地,由于能够响应于来自接口电路的用于解除低功耗状态的指令根据检测的直流电的剩余量的幅度增加系统时钟信号频率,来从低功耗状态离开进入正常操作状态;因此,如项 [4] 中那样地,能够将数据处理单元的系统时钟信号频率优化,作为用于解除低功耗状态的处理的一部分,从而在发送/接收单元执行的发送/接收操作之间的间隔内,在数据处理单元执行的数据处理的开始处,为接收的功率执行系统时钟信号频率的优化。从而,能够减少执行非接触式通信装置中与外部的非接触式通信的内部数据处理时间(事务时间)。进一步地,由于检测单元基于电压生成单元中生成的直流电的剩余量检测幅度,不需要增加大电路来用于该检测。

[0079] [13] 根据 CPU 指令基于参考频率处的直流电的剩余量的测量值的频率控制

[0080] 根据本发明另一个实施例的非接触式通信装置(1M)具有电压生成单元、发送/接收单元、数据处理单元(6M)、以及检测单元。该电压生成单元用于从通过对输入自天线端子的信号整流而获得的直流电生成预定的源电压。该发送/接收单元以电压生成单元生成的源电压操作,并通过天线端子执行发送/接收操作。该数据处理单元以电压生成单元生成的源电压操作,生成由发送/接收单元接收的信号和要由发送/接收单元发送的信号以及时钟信号,并且与系统时钟信号(SCLK)同步执行数据处理。该检测单元用于检测对于电压生成单元生成的源电压的直流电的剩余量的幅度。数据处理单元具有用于执行指令的中央处理单元,在数据处理期间以中央处理单元指定的时序将系统时钟信号的频率设置为预定的参考频率,获取来自检测单元的剩余量的幅度,并在所获取的剩余量的幅度允许的范围内选择高频率或低频率的系统时钟信号。

[0081] 由于在检测直流电的剩余量的时候,数据处理单元的系统时钟信号频率被设置为预定的参考频率,因此在检测直流电剩余量的时候数据处理单元所消耗的功率通过参考频率而定,并且直流电的剩余量可以被检测作为绝对剩余量。因此,如项 [1] 中那样地,不需要在重复检测剩余电流的同时逐渐改变频率,并且能够在不损失精度的情况下在短时间内确定数据处理单元的系统时钟信号频率。进一步地,如 [6] 中那样地,能够根据中央处理单元的操作程序,通过以任意时序检测直流电的剩余量的幅度,来将系统时钟信号频率优化。从而,能够减少执行与外部的非接触式通信的非接触式通信装置中的内部数据处理时间(事务时间)。进一步地,由于检测单元基于电压生成单元中生成的直流电的剩余量检测幅度,因此不需要增加用于该检测的大电路。

[0082] [14] IC 卡

[0083] 根据发明另一个实施例的 IC 卡(60)具有板(61)、在板上形成的天线、以及具有耦合到天线的天线端子的非接触式通信电路。该非接触式通信电路具有电压生成单元、发送/接收单元、数据处理单元、以及检测单元。该电压生成单元用于从通过对输入自天线端子的信号整流而获得的直流电生成预定的源电压。该发送/接收单元以电压生成单元生成的源电压操作,并通过天线端子执行发送/接收操作。该数据处理单元以电压生成单元生成的源电压操作,生成由发送/接收单元接收的信号和要由发送/接收单元发送的信号以及时钟信号,与系统时钟信号(SCLK)同步地执行数据处理。该检测单元用于检测对于电压生

成单元生成的源电压的直流电的剩余量地幅度。数据处理单元具有时钟控制单元,该时钟控制单元用于根据在系统时钟信号的频率被设置为预定地参考频率的状态下检测单元检测的剩余量地幅度来确定用于数据处理的系统时钟信号的频率。

[0084] 由于在检测直流电的剩余量的时候,数据处理单元的系统时钟信号频率被设置为预定地参考频率,因此在检测直流电地剩余量的时候数据处理单元所消耗的功率由具体的参考频率而定,并且直流电的剩余量可以被检测作为绝对剩余量。因此,与项 [1] 中那样地,不需要在重复检测剩余电流的同时逐渐改变频率,并且能够在不损失精度的情况下在短时间内确定数据处理单元的系统时钟信号频率。从而,能够减少执行与外部的非接触式通信的非接触式通信装置中的内部数据处理时间(事务时间)。进一步地,由于检测单元基于电压生成单元中生成的直流电的剩余量检测幅度,因此不需要增加用于该检测的大电路。

[0085] [15] 移动信息终端

[0086] 根据发明的另一个实施例的移动信息终端(80)包括外壳(81)、信息处理系统(82)、非接触式通信装置(1,1M)、以及耦合到非接触式通信装置的天线(L1)。非接触式通信装置包括电压生成单元、发送/接收单元、数据处理单元、以及检测单元。该电压生成单元用于从通过对输入自天线端子的信号整流而获得的直流电生成预定的源电压。该发送/接收单元以电压生成单元生成的源电压操作,并通过天线端子执行发送/接收操作。该数据处理单元以电压生成单元生成的源电压操作,生成由发送/接收单元接收的信号和要由发送/接收单元发送的信号以及时钟信号,并且与系统时钟信号(SCLK)同步地执行数据处理。该检测单元用于检测对于电压生成单元生成的源电压的直流电的剩余量的幅度。数据处理单元具有时钟控制单元,该时钟控制单元用于根据在系统时钟信号的频率被设置为预定的参考频率的状态下检测单元检测的剩余量的幅度来确定用于数据处理的系统时钟信号的频率。

[0087] 在时钟信号频率优化上,项 [15] 提供了与项 [14] 相同的操作效果。

[0088] 2. 实施例的细节

[0089] 以下将更详细地描述实施例。

[0090] 第一实施例

[0091] 图1示出了根据发明第一实施例的非接触式通信装置1的示意结构。使用MOS集成电路制造技术将图1所示的非接触式通信装置1形成在由例如单晶硅构成的单个半导体衬底之上,然而不限于此。非接触式通信装置1执行与比如读/写器(未示出)的外部装置的RF通信。如图2所示,非接触式通信装置1以通过接近外部装置而获得的感生电动势的电力操作,并在提供了可操作的电力的期间执行“接收”、“发送”,和“内部处理”,所述“接收”是接收从外部装置发送到非接触式通信装置1的数据,所述“发送”是将数据从非接触式通信装置1发送到外部装置,所述“内部处理”比如接收数据和发送数据的数据处理。接收、发送、和内部处理被串行地执行,但并不限于此。

[0092] 在图1中,非接触式通信装置1具有:其间耦合天线L1的第一天线耦合端子LA和第二天线耦合端子LB;电压生成单元20,其用于从通过对输入自天线端子LA和LB的信号整流而获得的直流电生成预定的源电压VDD;发送/接收单元(RX/TX)2,其以电压生成单元20生成的源电压VDD操作,并通过天线端子LA和LB执行发送/接收操作;数据处理单

元 6, 其以电压生成单元 20 生成的源电压 VDD 操作, 并与系统时钟信号 SCLK 同步地对由发送 / 接收单元 2 接收的信号和要由发送 / 接收单元 2 发送的信号执行数据处理; 以及电流检测单元 (PWR) 5, 其用于检测对于电压生成单元 20 生成的源电压 VDD 的直流电的剩余量地幅度, 并将其提供到数据处理单元 6。

[0093] 电压生成单元 20 包括整流器电路 (RECT) 3、作为调节器的电压调节单元 (REG) 4、和平滑电容器 C1。整流器电路 3 对由设置于非接触式通信装置 1 的天线 L1 所接收的交流信号整流, 并且平滑电容器 C1 将整流器电路 3 整流的电压平滑为直流电压。电压调节单元 4 监视直流电压电平以调节源电压 VDD 的电平, 以使得源电压不超过构成耦合到该直流电压的电路的元件的耐受电压。由电压调节单元 4 调节的源电压 VDD 和地电压 VSS 被作为操作电源提供到数据处理单元 6、电流检测单元 5 以及发送 / 接收单元 2。

[0094] 电流检测单元 5 确定流经电压调节单元 4 的电流 SIG1 等于或大于预定电流, 并输出多位检测信号 SIG2。检测信号 SIG2 被用于数据处理单元 6 的系统时钟信号 SCLK 的频率控制等。数据处理单元 6 典型地与系统时钟信号 SCLK 同步地操作, 并具有: 接口电路 (I/F) 7, 用于传送来自 / 去往发送 / 接收单元 2 的数据, 比如接收数据和发送数据; 用于执行程序的中央处理单元 (CPU) 10; 被用作比如 CPU 10 的操作区的 RAM 9; 用于存储 CPU 10 执行的程序和控制数据等的 ROM; 由闪存或 EEPROM 等构成的存储器单元 (MRY) 9; 具有其它逻辑功能的逻辑电路 (LGC) 例如, 定时器和 DSP 等; 以及, 时钟控制单元 11。

[0095] 发送 / 接收单元 2 包括接收单元和发送单元。接收单元将被叠加到与非接触式通信装置耦合的天线 L1 所接收的交流信号上的信息信号解调为数字信息信号, 该数字信息信号被提供给接口电路 7。接收单元还具有通过从接收信号提取载波分量的生成载波时钟信号 CLK 的功能。另一方面, 发送单元接收从接口电路 7 输出的数字信息信号并生成交流信号, 以将其通过天线 L1 输出到外部。

[0096] 图 3 为非接触式通信装置 1 的状态转换图。如果没有来自外部装置的载波信号, 非接触式通信装置 1 处于“载波关闭状态”。如果从天线 L1 提供了载波信号, 则电压调节单元 4 将通过载波信号整流和平滑而生成的源电压 VDD 提供给数据处理单元 6、发送 / 接收单元 2、和电流检测单元 5。即使输入了载波信号, 如果源电压 VDD 不够稳定, 则非接触式通信装置 1 进入“重置状态”。如果源电压 VDD 足够稳定, 则解除数据处理单元 6 的重置, 以使得非接触式通信装置 1 转换到“内部处理状态”。在内部处理状态下, CPU 10 设置数据处理单元 6 的接收操作的内部状态, 使得非接触式通信装置 1 可以转换到用于接收从外部装置输出的数据 (下游数据) 的“接收状态”。在该“接收状态”下, 从外部装置输出的下游数据通过接口电路 7 临时存储在存储器单元 9 的缓冲区。在接收结束之后, 非接触式通信装置 1 再次转换到内部处理状态, 并且 CPU 10 处理存储在存储器单元 9 中的下游数据, 生成将被发送到外部装置的上游数据, 并将其存储到存储器单元 9 中。然后, CPU 10 设置数据处理单元 6 的发送操作的内部状态, 使得非接触式通信装置 1 可以转换到“发送状态”并发送数据 (上游数据) 到外部装置。在发送结束之后, 非接触式通信装置 1 再次转换到内部处理状态, 并且第一非接触式通信结束。为了必要的非接触通信, 重复下游数据和上游数据的这些接收和发送。然而, 如果与外部装置的非接触式通信距离变大, 未提供足够的电力, 因此无论内部状态是何状态, 非接触式通信装置 1 都转换到重置状态。

[0097] 图 4 示出了电压调节单元 4 和电流检测单元 5 的具体实施例。通过天线 L1 接收的

交流信号被施加到天线端子 LA 和 LB 之间,整流器电路 3 整流该交流信号并输出电流 IIN。电流 IIN 对平滑电容器 C1 充电,从而产生平滑的直流电压作为源电压 VDD,其提供操作电流 ILOAD 到与其耦合的电路。

[0098] 电压调节单元 4 由电阻器 R1 和 R2、参考电压源 VREF、运算放大器 A1、和电压调节 MOS 晶体管 MREG 构成,并且调节流经电压调节 MOS 晶体管 MREG 的电流,使得源电压 VDD 不超过预定电压电平 ($VREF \times (R1+R2)/R2$),从而抑制源电压 VDD 的电平中的不期望的上升。具体地,当耦合到源电压 VDD 的电路的操作所需的电流 ($I_A+I_B+I_{LOAD}$) 小于从整流器电路 3 提供的电流 IIN 时,电压调节单元 4 执行调节从而增加流经电压调节 MOS 晶体管 MREG 的电流 IREG,因此,进行操作以便将源电压 VDD 维持在预定的电压电平。当天线端子 LA 和 LB 之间所提供的电力增加时,从整流器电路 3 输出的电流 IIN 增加,使得流经 MOS 晶体管 MREG 的电流 IREG 增加。因此,电流 IREF 代表与剩余电力对应的剩余电流。从整流器电路 3 提供的电流 IIN 是电压调节单元 4 的消耗电流 I_A 、流经电压调节 MOS 晶体管 MREG 的电流 IREG、电流检测单元 5 的消耗电流 I_B 、和对其提供了源电压 VDD 的电路的消耗电流 ILOAD 之和。消耗电流 I_A 和 I_B 为稳定的电流,电流 ILOAD 为根据以之操作的电路的操作状态而变化的电流,而电流 IREF 为过剩电流 (excess current),该过剩电流被下拉至地电压 VSS 以将源电压 VDD 维持在如上所述的预定电平。

[0099] 电流检测单元 5 由 4 个电流检测单元电路 P0-P3 构成,并且其是用于使用提供到电压调节 MOS 晶体管 MREG 的栅极端子的电压来检测流经电压调节 MOS 晶体管 MREG 的电流的量的电路;然而不限于此。检测单元电路 P0-P3 的检测信号 SIG2[0]、SIG2[1]、SIG2[2]、和 SIG2[3] 为 4 比特,并被集体称为检测信号 SIG2。

[0100] 电流检测单元电路 P0 将流经在栅极端子接收电压调节 MOS 晶体管 MREG 的栅极电压的 MOS 晶体管 M0 的电流与来自参考电流源 I0 的恒定电流相比较,并生成检测信号 SIG2[0]。更具体地,如果流经 MOS 晶体管 M0 的电流小于参考电流 I0,则 $SIG2[0] = "L"$ (低电平)。如果流经 MOS 晶体管 M0 的电流大于参考电流 I0,则 $SIG2[0] = "H"$ (高电平)。参考符号 INV0-INV3 代表反相器。由于 MOS 晶体管 M0 被电流镜耦合到电压调节 MOS 晶体管 MREG 的栅极端子处,因此,电流检测单元电路 P0 检测流经电压调节 MOS 晶体管 MREG 的电流 (剩余电流) IREG。具体地,在 MOS 晶体管 M0 的尺寸为电压调节 MOS 晶体管 MREG 尺寸的 $1/N$ 倍的情况下,电流检测单元电路 P0 等效地将流经电压调节 MOS 晶体管 MREG 的电流 IREG 与参考电流 I0 的 N 倍相比较。因此,如果电流 IREG 等于或大于参考电流 I0 的 N 倍,则检测信号 SIG2[0] 变为“H”。

[0101] 电流检测单元电路 P1-P3 以与电流检测单元电路 P0 相同的方式配置。然而,通过改变参考电流 I0-I3 的电流值和 MOS 晶体管 M0-M3 的尺寸,能够单独地设置检测信号 SIG2[0]-SIG2[3] 的检测电平。进一步地,通过精细地调整参考电流源 I0-I3 的电流量,能够最优地调节电流检测信号的检测量。剩余电流的幅度由 4-比特的检测信号 SIG2[0]、SIG2[1]、SIG2[2]、和 SIG2[3] 的值检测。

[0102] 图 1 所示的时钟控制单元 11 包括时钟发生器 14、寄存器 (CREG) 13、和数据生成电路 12。时钟发生器 14 接收通过从输入自天线端子 LA 和 LB 的信号中提取载波分量而生成的载波时钟信号 CLK,通过对输入的载波时钟信号 CLK 分频来生成具有不同频率的多个时钟信号,选择由时钟选择数据指定的频率的时钟信号,并将其作为系统时钟信号 SCLK 输

出。例如,在载波时钟信号 CLK 的频率为 13.56MHz 的情况下,可以由选择数据指定的系统时钟信号 SCLK 的频率为(但不限于):最小 565kHz,以及 1.13MHz 的整数倍,直至 13.56MHz。寄存器 13 存储提供给时钟发生器 14 的时钟选择数据和用于数据生成电路 12 的使能位等。CPU 10 或数据生成电路 12 在寄存器 13 中设置时钟选择数据。例如,根据程序描述,CPU 10 在寄存器中设置时钟选择数据。在转换到低功耗状态的时候,CPU 10 执行存储指令以设置用于设置预定的低频率的时钟选择数据。在数据生成电路 12 生成并设置时钟选择数据的情况下,CPU 10 设置使能位,其断言使能信号 SIG5。

[0103] 在使能信号 SIG5 被断言的同时,数据生成电路 12 与信号 SIG4 的断言时序同步地参考电流检测信号 SIG2,生成与所参考的值相对应的时钟选择数据,并使用信号 SIG8 将该时钟选择数据存储在寄存器 13 中。因此,系统时钟信号 SCLK 被改变为信号 SIG8 指定的频率。更具体地,使用信号 SIG8 在寄存器中设置的时钟设置数据 SIG8A 被提供给时钟发生器 14,该时钟发生器将系统时钟信号 SCLK 的频率改变为信号 SIG8 指定的频率。

[0104] 图 5 示出了数据生成电路 12 的逻辑结构。响应于通过与(AND)门的接收结束信号 SIG4 和使能信号 SIG5 的与(AND)信号,单脉冲发生器(one-pulse generator)31 生成脉冲作为时钟调节周期信号 SIG7。在信号 SIG7 的脉冲周期期间,接收脉冲 SIG7 的时钟控制电路 32 参考电流检测信号 SIG2,并使用查找表 LUTBL 等输出时钟设置信号 SIG8。

[0105] 信号 SIG4 为这样的信号:当图 2 所示的发送处理或接收处理的结束通知数据被利用信号 SIG3 从发送/接收单元 2 通知到接口电路 7 时,接口电路 7 利用该信号通知接收结束。在发送操作或接收操作期间数据处理单元 6 被设置为具有最少功能的低功耗状态(睡眠状态)的情况下,在发送处理或接收处理结束之后,数据处理单元 6 需要解除低功耗状态并对接收数据或发送数据执行数据处理。将信号 SIG4 断言以解除低功耗状态。响应于此,数据生成电路 12 在寄存器 13 中设置用于改变系统时钟信号 SCLK 的频率的数据。在数据设置结束之后,中断请求使得 CPU 10 开始数据处理,并且数据处理单元 6 从低功耗状态返回到数据处理操作状态。在从低功耗状态返回(转换)到数据处理状态的时候,CPU 10 访问接口电路 7 以使信号 SIG4 无效。当数据生成电路 12 参考电流检测信号 SIG2 并生成新的时钟选择数据时,系统时钟信号 SCLK 的频率被统一设置为在低功耗状态所要选择的预定的低频率(预定的参考频率),比如,1.13MHz。因此,在参考电流检测信号 SIG2 的时候数据处理单元所消耗的功率通过该参考频率确定,并且直流电的剩余量可以通过电流检测信号 SIG2 检测作为绝对剩余量。因此,数据生成电路 12 具有查找表 LUTBL,该查找表预先存储电流检测信号 SIG2 的解码值以及相应频率的时钟选择数据,并且数据生成电路 12 据此可以唯一地确定时钟选择数据。不同于检测时不指定时钟频率的检测相对剩余量的情况,不需要在重复检测剩余电流的同时逐渐改变频率,并且能够在不损失精度的情况下在短时间内确定数据处理单元 6 的时钟信号频率。由于短时间确定,因此能够减少执行与外部的非接触式通信的非接触式通信装置 1 中的数据处理单元 6 的数据处理时间(事务时间)。进一步地,由于电流检测单元 5 根据电压生成单元 20 中生成的直流电的剩余信号 SIG1 检测幅度,因此不需要增加用于该检测的大电路。

[0106] 在下文中将更详细地描述在解除低功耗状态的时候改变系统时钟信号 SCLK 的频率的操作。

[0107] 在非接触式通信装置 1 中,为了不使数据处理单元 6 由于接收操作期间的噪声而

误操作,将数据处理单元 6 设置在待机状态作为所述低功耗状态。例如,响应于接收操作结束通知,将系统时钟信号 SCLK 设置为重新进行数据处理所需的最低频率(比如 1.13MHz),并且用于提供操作源电压 VDD 到全部或部分的在待机状态下不需要操作的逻辑电路 8 的路径被关断。为了设置待机状态,例如 CPU 10 执行待机指令以寄存器 13 中设置用于选择 1.13MHz 的频率的时钟选择数据,并执行部分电源关闭操作。这使得在接收操作期间能够抑制非接触式通信装置 1 的消耗电流并保持消耗电流 ILOAD 恒定。具体地,如果来自外部装置的发送功率恒定,则由于在待机状态下电流检测单元 5 检测在系统时钟信号 SCLK 的恒定频率(1.13MHz)下的电流,因此电流检测值可以被视为与相对于最大通信距离 dm 的裕量距离对应的电流值,如图 6 所示。如果 D 表示非接触式通信装置的时钟频率为零的情况下的通信距离,“a”表示非接触式通信装置的每赫兹消耗电流,“f”表示系统时钟信号 SCLK 的频率,则非接触式通信装置可以执行非接触式通信的距离上限“d”可以表示为“ $d = -a \times f + D$ ”。由于在通信距离和剩余电流的幅度之间存在关联,因此能够根据电流操作单元 5 的与时钟频率调节操作(时钟调节周期)中的 D-d 相对应的检测值确定频率“f”。例如,假设系统时钟信号 SCLK 的频率被设置为 6.78MHz,然而不限于此。由于 $f = 6.78\text{MHz}$ 而“a”=恒量,因此 D-d 的值被唯一地确定。也就是说,频率“f”可以由电流检测单元 5 的与大于 D-d 的值对应的电流值确定。原理关系如图 6 所示。利用这个原理关系,通过在接收操作结束之后立即锁存电流检测信号 SIG2 并设置与该电流检测信号对应的系统时钟信号 SCLK 的频率,非接触式通信装置 1 可以检测剩余电流而不受 CPU 频率的影响,并且将系统时钟信号 SCLK 的频率优化。如上所述,用于确定正常数据处理状态下的时钟信号频率的操作模式(内部处理状态频率调节模式、频率调节模式、频率优化模式、自动时钟调节模式)由反映寄存器 13 的设置状态的信号 SIG5 确定。如果 SIG5 = “H”,则选择该操作模式,而如果 SIG5 = “L”,则不选择该操作模式。

[0108] 图 7 示出了时钟信号频率的优化处理的操作时序。图 8 示出了时钟信号频率的优化处理的顺序流程图。图 9 示出了用于时钟频率的选择控制的控制流程图。

[0109] 在图 7 中,“睡眠(SLEEP)”表示低功耗状态,“激活(ACTIVE)”表示数据处理单元 6 的正常操作状态。考虑到发送和接收期间感生电动势的改变和下降,低功耗状态下的数据处理单元 6 的系统时钟信号 SCLK 的频率被设置为 1.13MHz,然而不限于此。当接收操作结束时,即,接收结束信号 SIG4 的高电平被提供给数据生成电路 12(时间 t2)并且使能信号 SIG5 为“H”时,单脉冲发生器 31 操作以改变用于时钟频率调节操作的时钟调节周期信号 SIG7 的脉冲(时间 t2 到 t3)。时钟调节周期信号 SIG7 的“H”周期为时钟调节周期。因此,在图 7 中,频率被改变为 6.78MHz,低功耗状态被解除(时间 t4),并且数据处理单元 6 开始接收数据的内部处理。也就是说,在接收操作结束时,在低功耗状态被维持下执行时钟信号的优化,然后解除低功耗状态。如果在接收结束之后时钟调节信号 SIG5 为“L”,则时钟调节周期信号 SIG7 保持无效。单脉冲发生器 31 不操作。在图 7 中,ST1 表示内部处理状态,ST2 表示接收状态,ST3 表示内部处理状态,并且示出了这些状态与图 8 中的步骤 S1-S6 之间的对应关系。

[0110] 在图 8 中,当数据处理单元 6 的重置被解除,装置 1 转换到内部处理状态(ST1)。在内部处理状态 ST1 下,作为与时钟优化处理相关的处理,CPU 10 执行将用于接收结束之后允许时钟调节功能的值写入寄存器 13 中的使能位的操作(S1),从而使得时钟调节使能

信号 SIG5 的输出被断言为“H” (S2)。

[0111] 然后,装置 1 从内部处理状态 ST1 转换为接收状态 ST2。作为与时钟优化处理相关的处理,在接收数据的接收结束之后,接收结束信号 SIG4 被输出 (S3),使得单脉冲发生器 31 操作以输出时钟调节周期信号 SIG7 (S4)。然后,时钟控制电路 32 开始时钟频率优化处理 (S5)。进一步地,经过了,具有通过时钟控制电路 32 的时钟频率优化处理而改变的时钟频率的系统时钟信号 SCLK 的稳定化的周期 (S6)。在稳定化之后,低功耗状态被解除,并且装置 1 从接收状态 ST2 转换为内部处理状态 ST3。

[0112] 图 9 所示的时钟频率优化处理 S5 在时钟调节周期信号 SIG7 的“H”周期中执行。在图 9 中,电流检测信号 SIG2 包括 4 位,并且从 5 个频率中选择一个频率以用于时钟频率优化;然而不限于此。

[0113] 当时钟调节周期信号 SIG7 变为“H”时,时钟控制电路 32 开始操作 (S10)。首先,时钟控制电路 32 将来自电流检测单元 5 的电流检测信号 SIG2 (SIG[3]-SIG2[0]) 锁存 (S11)。然后,时钟控制电路 32 解码锁存的信号以确定哪个位为“H” (S12、S14、S16、S18)。根据解码值,时钟控制电路 32 选择最优频率并输出时钟设置信号 SIG8 以设置时钟 (S13、S15、S17、S19、S21)。例如,如果电流检测信号的位 3 (SIG2[3]) 为“H”,则将系统时钟信号 SCLK 的频率设置为 6.78MHz。如果电流检测信号的位 2 (SIG2[2]) 为“H”,则系统时钟信号 SCLK 的频率被设置为 4.52MHz。如果电流检测信号的位 1 (SIG2[1]) 为“H”,则系统时钟信号 SCLK 的频率被设置为 2.26MHz。如果电流检测信号的位 0 (SIG2[0]) 为“H”,则系统时钟信号 SCLK 的频率被设置为 1.13MHz。如果系统时钟信号 SCLK 的全部位为“L”,则系统时钟信号 SCLK 的频率被设置为 565kHz。也就是说,系统时钟信号 SCLK 的频率根据电流检测信号 SIG2 的状态被设置为更高或更低的频率。然后,时钟控制电路的操作结束 (S22)。

[0114] 在时钟频率优化处理 S5 中,这些操作使得能够在解除低功耗状态之后将 CPU 10 的操作时钟频率设置为所需的频率,而在低功耗状态下,CPU 10 的操作时钟频率被维持在预定时钟频率。

[0115] 在时钟频率的设置操作结束之后,例如,在时钟频率稳定化的周期经过之后,数据接口电路 7 向 CPU 10 提出中断请求,使得装置 1 从低功耗状态转换为可操作状态。

[0116] 图 10 示出了时钟发生器 14 的基本结构。图 10 所示的时钟发生器 14 为可以自由地设置系统时钟 SCLK 的频率而在任何时间都不输出故障的机构。

[0117] 时钟设置数据 SIG8A 和载波时钟信号 CLK 被提供给时钟发生器 14。由数据生成电路 12 利用信号 SIG8 在寄存器中设置时钟设置数据 SIG8A,或由 CPU 10 在寄存器 13 中设置时钟设置数据 SIG8A。在图 10 的结构实例中,如果时钟设置数据 SIG8A = H' 0,则指定分频比为 2;如果时钟设置数据 SIG8A = H' 1,则指定分频比为 3;而如果时钟设置数据 SIG8A = H' 2,则指定分频比为 4。

[0118] 附图标记 40 表示用于数据 SIG8A 的延迟电路,并且延迟的数据 SIG9 的延迟为载波时钟信号 CLK 的一个周期。计数器 41 对载波时钟信号 CLK 进行计数。如果数据 SIG9 = H' 0 (分频比为 2),则在计数值 H' 1 的下一个周期中计数器 41 被清零,如果数据 SIG9 = H' 1 (分频比为 3),则在计数值 H' 2 的下一个周期中计数器 41 被清零,而如果数据 SIG9 = H' 2 (分频比为 4),则在计数值 H' 3 的下一个周期中计数器 41 被清零。根据所提供的延迟的数据 SIG9 的解码结果和输入基数信号 SIG10 的值,设置 (set) 解码器 43 和重置 (reset)

解码器 44 控制输出信号 SIG11 和 SIG12 的脉冲波形。如果数据 SIG9 = H'0 (分频比为 2) 或者数据 SIG9 = H'1 (分频比为 3), 则在计数值 SIG10 = H'0 的周期期间, 信号 SIG11 处于高电平, 而如果数据 SIG9 = H'2 (分频比为 4), 则在计数值 SIG10 = H'1 的周期期间, 信号 SIG11 处于高电平。触发器 45 生成与信号 SIG11 的下降沿同步上升并且与信号 SIG12 的下降沿同步下降的信号 SIG14。如果数据 SIG9 为偶数 (分频比为偶数), 则解码器 43 输出低电平, 并且如果数据 SIG9 为奇数 (分频比为奇数), 则解码器 43 输出高电平。在分频比为偶数的情况下, OR (或) 门 46 的输出被固定到高电平, 从而 AND (与) 门 48 输出信号 SIG14 的脉冲波形作为系统时钟信号 SCLK。在分频比为奇数的情况下, 延迟电路 47 通过将信号 SIG14 延迟载波时钟信号 CLK 的半周期而生成延迟的信号 SIG15, 并且 AND 门 48 输出信号 SIG14 和 SIG15 的 AND (与) 信号作为系统时钟信号 SCLK 的脉冲波形。

[0119] 图 11 示出了在将输入载波时钟 CLK 从分频比 2 改变为分频比 4 的情况下时钟发生器 14 的操作时序。当输入设置数据 SIG8A 时, 时钟发生器 14 将输入数据延迟 CLK 的一个周期, 并锁存该延迟的数据, 从而生成延迟的数据 SIG9。在这时, 计数器 41 重新开始计数操作, 计数值被重置为初始值 H'0。被计数器 41 重置的计数值根据延迟的数据 SIG9 的值而不同。在分频比为 4 的情况下, 当计数信号 SIG10 为 H'1 时, 设置信号 (set signal) SIG11 为“H”, 当计数值 SIG10 为 H'3 时, 重置信号 (reset signal) SIG12 为“H”。在分频比为 4 的情况下, 奇数分频比检测信号 SIG13 由于偶数分频比而保持“L”。从而, 奇数分频比时钟信号 SIG15 也保持“L”。进一步地, 根据设置信号 SIG11 和重置信号 SIG12, 从作为同步设置同步重置 FF 的触发器 45 输出偶数分频比时钟信号 SIG14。在最后的阶段, 偶数分频比时钟信号 SIG14 和奇数分频比时钟信号 SIG15 被“与”(AND), 使得通过将载波信号 CLK 4 分频而生成的系统时钟信号 SCLK 可以被无缝地输出而不导致故障。

[0120] 图 12 示出了在将输入的载波时钟 CLK 从分频比 2 改变为分频比 3 的情况下时钟发生器 14 的操作时序。当输入时钟设置数据 SIG8A 时, 时钟发生器 14 将输入数据延迟载波时钟信号 CLK 的一个周期并锁存延迟的数据, 从而生成延迟的数据 SIG9。在这时, 计数器 41 的计数值被清除为初始值。在分频比为 3 的情况下, 当计数值 SIG10 为 H'0 时, 设置信号 SIG11 为“H”; 并且, 当计数值 SIG10 为 H'2 时, 重置信号 SIG12 为“H”。在分频比为 3 的情况下, 奇数分频比检测信号 SIG13 由于奇数分频比而被断言为“H”。进一步地, 利用设置信号 SIG11 和重置信号 SIG12, 从作为同步设置同步重置 FF 的触发器 45 输出偶数分频比时钟信号 SIG14。延迟电路 47 在载波时钟 CLK 的下降沿锁存该偶数分频比时钟信号 SIG14, 并输出奇数分频比时钟信号 SIG15。在最后的阶段, 偶数分频比时钟信号 SIG14 和奇数分频比时钟信号 SIG15 被与 (AND), 使得可以无缝地输出通过将载波信号 CLK 3 分频而生成的系统时钟信号 SCLK 而不导致故障。

[0121] 根据上述第一实施例, 当电流检测单元 5 检测电压生成单元 20 中生成的直流电剩余量时, 数据处理单元 6 的系统时钟信号 SCLK 的频率被在低功耗状态下设置为预定的低频率 (参考频率), 比如 1.13MHz; 因此, 在检测直流电的剩余量的时候数据处理单元 6 消耗的功率被通过参考频率确定, 并且直流电的剩余量可以被检测作为绝对剩余量。因而, 不需要在重复检测剩余电流的同时逐渐改变频率, 并且能够在不损失精度的情况下在短时间内确定数据处理单元 6 的系统时钟信号 SCLK 的频率。进一步地, 能够响应于通过来自接口电路 7 的信号 SIG4 的解除低功耗状态的指令, 通过根据检测的直流电的剩余量的幅度, 增加系

统时钟信号 SCLK 的频率,来从低功耗状态退出而进入正常操作状态。因而,作为解除低功耗状态的处理的一部分,能够优化数据处理单元 6 的系统时钟信号频率,从而在发送 / 接收单元 2 执行的发送 / 接收操作之间的间隔内在数据处理单元 6 执行的数据处理的开始时,为接收的功率执行系统时钟信号 SCLK 的频率的优化。因此,能够减少执行与外部的非接触式通信的非接触式通信装置 1 中的内部数据处理时间(事务时间)。进一步地,由于电流检测单元 5 根据电压生成单元 20 中生成的直流电的剩余量检测幅度,因此不需要增加用于该检测的大电路。

[0122] 第二实施例

[0123] 图 13 示出了根据发明的第二实施例的非接触式通信装置 1M 的示意结构。使用 MOS 集成电路制造技术,在由比如单晶硅制成的单个半导体衬底上形成图 13 所示的非接触式通信装置 1M,然而并不限于此。非接触式通信装置 1M 执行与比如读 / 写器(未示出)的外部装置的 RF 通信,并且与图 1 的非接触式通信装置 1 不同在于用于时钟频率优化的结构。与图 11 所示的非接触式通信装置 1 相同的结构不详细描述,将在以下详细描述其区别。

[0124] 在根据第一实施例的非接触式通信装置 1 中的用于时钟频率优化的结构中,在长内部处理的情况下,不考虑接收结束之后的 CPU 频率的改变。在第二实施例中,能够根据来自 CPU 10 的指令,在内部处理期间以所需时序将系统时钟信号 SCLK 的频率优化。这时,系统时钟信号 SCLK 的频率被设置为预定的低频率(参考频率),比如 565kHz,并且在这种状态下,锁存电流检测信号 SIG2。时钟控制单元 11M 可以基于此设置系统时钟信号 SCLK 的频率。

[0125] 根据用于时钟频率优化处理的指令,当 CPU 10 在寄存器中设置使能位直到使能信号 SIG6 被无效时,数据生成电路 12M 在使能信号 SIG6 被断言之后根据逻辑结构以预定的时序重复时钟频率的优化处理;然而并不限于此。

[0126] 图 14 示出了数据生成电路 12M 的细节。周期脉冲发生器 50 具有由 CPU 10 设置超时时间间隔的定时器功能。与使能信号 SIG6 的断言同步地,发生器 50 开始定时器操作并在每次超时生成具有预定脉冲周期的时钟调节周期信号 SIG7;然而并不限于此。在信号 SIG7 的脉冲周期期间,接收信号 SIG7 的时钟控制电路 32 参考电流检测信号 SIG2,并使用查找表 LUTBL 等输出时钟设置信号 SIG8。通过时钟设置信号 SIG8 重写寄存器中的时钟设置数据 SIG8A,从而切换系统时钟信号 SCLK 的时钟频率。当使能信号 SIG6 被断言时,周期脉冲发生器 50 首先生成用于系统时钟信号 SCLK 的时钟频率的优化处理的时钟调节周期信号 SIG7;然而并不限于此。

[0127] 图 15 示出了系统时钟信号频率的优化处理的操作时序。图 16 示出了系统时钟信号频率的优化处理的顺序流程图。图 17 示出了用于系统时钟频率的选择控制的控制流程图。

[0128] 在图 15 中,考虑到发送和接收期间感生电动势的变化和下降,低功耗状态下的数据处理单元 6M 的系统时钟信号 SCLK 的频率被设置为 1.13MHz,然而并不限于此。在接收操作期间,数据处理单元 6M 被设置为在低功耗状态。在接收操作结束时,发送 / 接收单元 2 使用信号 SIG3 提供发送或接收操作的结束通知数据到接口电路 7。响应于发送 / 接收操作结束通知,数据接口电路 7 向 CPU 10 提供用于解除低功耗状态的中断请求;然而并不限于此。响应于该中断请求,CPU 10 首先将用于选择 565kHz 频率的频率设置数据写入寄存

器 13M, 并设置使能位以将使能信号 SIG6 断言 (t_1)。因而, 在信号 SIG7 的第一脉冲周期期间, 根据通过在此时采样的电流检测信号 SIG2 检测的绝对剩余电流, 数据生成电路 12M 执行频率优化处理。在信号 SIG7 的周期期间, 系统时钟信号被改变为 565kHz 频率作为给定频率 (预定地参考频率)。由于就在频率改变之后, 功耗变得不稳定, 因此频率改变之后的内部操作状态的稳定化周期过去之后, 开始用于测量绝对剩余电流的频率优化处理。作为优化处理的结果, 系统时钟信号 SCLK 的频率在时间 t_2 之后被改变为比如 6.78MHz。在信号 SIG7 的下一个脉冲周期 (t_3 - t_4) 期间, 以同样的方式, 根据通过在系统时钟信号 SCLK 的频率在其开始时被设置为 565kHz 的最小频率的状态下采样的电流检测信号 SIG2 检测的绝对剩余电流执行频率优化处理, 并且系统时钟信号 SCLK 的频率在时间 t_4 之后被改变为比如 4.52MHz。由于在使能信号 SIG6 的断言周期期间生成信号 SIG7 的多个脉冲周期, 因此在内部处理中频率优化处理可以被多次执行。因此, 能够根据通过电流检测信号 SIG2 检测的绝对剩余电流, 将频率设置成高于或低于系统时钟信号 SCLK 的先前频率。也就是说, 如果绝对剩余电流大, 则设置较高频率, 而如果绝对剩余电流小, 则设置较低频率, 从而使得能够在该时间以最优频率操作。在使能信号 SIG6 无效之后, 不执行频率优化处理。

[0129] 在图 15 中, 时间 t_4 至时间 t_5 期间的感生电动势小于时间 t_2 至时间 t_3 期间的感生电动势。这一差值通过从时间 t_1 至时间 t_2 期间采样的电流检测结果获得的剩余电流值 I_{da} 和从时间 t_3 至时间 t_4 期间采样的电流检测结果获得的剩余电流值 I_{db} 之间的差值来检测。这是因为, 在检测剩余电流值 I_{da} 和 I_{db} 的时候数据处理单元 6M 的时钟信号频率被统一设置为 565kHz 的最小频率, 从而所检测的剩余电流值 I_{da} 和 I_{db} 可以看作为对于感生电动势的绝对剩余值。因此, 能够根据内部处理状态 (激活) 下的感生电动势的变化, 增加和减小系统时钟信号 SCLK 的频率。

[0130] 在图 15 中, ST10 表示接收状态, ST11 表示内部处理状态, 并且在状态 ST11 下, 示出了执行图 16 中的步骤 S30-S35 的执行时序。

[0131] 在图 16 中, 接收操作的结束被通知, 并且向 CPU 10 提出用于解除低功耗状态的中断请求, 使得装置 1 转换到内部处理状态 ST11。在内部处理状态下, 作为时钟频率优化处理, CPU 10 首先在寄存器 13M 中设置使能位 (S30), 从而将信号 SIG7 断言 (S31)。响应于此, 周期脉冲发生器 50 开始时钟调节周期信号 SIG7 的产生操作 (S32)。当生成信号 SIG7 的脉冲时 (S33), 时钟控制电路 32 开始时钟频率化处理 (S34)。进一步地, 经过了具有通过时钟控制电路 32 的时钟频率优化处理而改变的时钟频率的系统时钟信号 SCLK 的稳定化周期。稳定化之后, CPU 10 以稳定后的时序与设置的频率同步地执行数据处理。当信号 SIG7 的脉冲再次改变时, 重复步骤 34 和 35。

[0132] 在时钟调节周期信号 SIG7 的“H”周期中, 执行图 17 所示的时钟频率优化处理 S34。在图 17 中, 如在图 9 中那样, 电流检测信号 SIG2 包括 4 位, 并且从 5 个频率中选择一个频率用于时钟频率优化; 然而并不限于此。图 17 与图 9 的不同之处在于增加了步骤 40 和 41。也就是说, 当时钟调节周期信号 SIG7 变为“H”使得时钟控制电路 32 开始操作 (S10) 时, 首先系统时钟信号 SCLK 的频率被改变为 565kHz (S40), 并且经过具有改变的频率的系统时钟信号 SCLK 的稳定化周期 (S41)。紧接在参考频率的改变之后, 可能包含先前频率下的操作对消耗电流的影响。由于这个原因, 系统时钟信号 SCLK 和消耗电流的稳定化周期的经过使得能够更精确地测量剩余电流。其它与图 9 中的相同, 因此其细节描述被省略。

[0133] 根据上述第二实施例,当电流检测单元 5 检测电压检测单元 20 中生成的直流电的剩余量时,数据处理单元 6 的操作时钟信号 SLCK 的频率被设置为预定地参考频率,比如 565kHz 的最小频率,因此在检测直流电的剩余量的时候数据处理单元 6 所消耗的功率被通过该参考频率确定,并且直流电的剩余量可以被检测作为绝对剩余量。因此,不必在重复检测剩余电流的同时逐渐改变频率,并且能够在不损失精度的情况下在短时间内确定数据处理单元 6 的系统时钟信号 SCLK 的频率。进一步地,能够通过根据 CPU 10 的操作程序,在任意时间检测直流电的剩余量的幅度来优化时钟信号频率。从而能够减少与外部执行费接触式通信的非接触式通信装置 1M 中的内部数据处理时间(事务时间)。进一步地,由于电流检测单元 5 根据电压生成单元 20 中生成的直流电的剩余量检测幅度,因此不需要增加用于该检测的大电路。

[0134] 第三实施例

[0135] 此外还能够配置非接触式通信装置以便选择性地使用根据第一实施例的用于时钟频率优化处理的结构(图 1)或根据第二实施例的用于时钟频率优化处理的结构(图 13)。在这种情况下,通过设置用于选择来自周期脉冲发生器 50 的输出或来自单脉冲发生器 31 的输出的选择器来配置数据生成电路 90,如图 18 所示。使能信号 SIG6 被用作用于选择器 91 的选择信号。当使能信号 SIG6 被断言时,选择器 91 选择来自周期脉冲发生器 50 的输出。

[0136] 第四实施例

[0137] 图 19 示出了应用了非接触式通信装置 1 的作为非接触式通信设备的 IC 卡 60 其上。IC 卡 60 被实现为通过比如树脂模制成型的印刷电路板形成的非接触式 IC 卡。接收来自外部装置 70 的电磁波的天线 61 由通过印刷电路板 62 的布线形成的螺旋线圈构成。作为配置有单个 IC 芯片的半导体集成电路装置的非接触式通信装置 1 或 1M 被安装在印刷电路板 62 上,并且天线 61 的线圈被耦合到该 IC 芯片。天线 61 接收来自外部装置 71 的电磁波,并将高频交流信号输出到天线端子。该交流信号部分地被信息信号(数据)调制。这典型地应用到作为非接触式通信设备的所谓非接触式 IC 卡,该非接触式 IC 卡在卡表面上不具有用于从外部输入和/或输出到外部的端子。事实上,这可以被应用到具有用于输入/输出的非接触式接口和接触式端子的双型 IC 卡。

[0138] 根据如图 19 所示的非接触式 IC 卡和双型 IC 卡,能够根据外部装置 70 的和 IC 卡 60 之间的非接触式通信距离和来自外部装置 70 的功率强度,设置数据处理单元 6 的最优时钟频率。

[0139] 图 20 示出了应用了非接触式通信装置 1 或 1M 的作为另一个非接触式通信设备的移动信息终端 80。移动信息终端 80(比如,蜂窝电话)包括:外壳 81;用于执行移动通信控制及其相关算法处理、显示处理、验证处理等的信息处理系统 82;非接触式通信装置 1 或 1M、以及天线 61。将非接触式通信装置 1 或 1M 合并到比如蜂窝电话的移动信息终端 80 中,使得能够与外部装置 70 非接触式通信。这可以被合并到手持个人电脑、笔记本电脑和其它移动信息终端。由于能够根据外部装置 70 和移动信息终端 80 之间的非接触式通信距离和来自外部装置 70 的功率强度来设置最优时钟频率,因此使用移动信息终端 80 的电池电力的非接触式通信装置 1 或 1M 可以防止电池的浪费并确保使用弱电池的可靠操作。

[0140] 尽管基于所示实施例具体描述了发明人的以上发明,然而本发明并不局限于此。

无需说明的是,可以对其做各种改变和修改而不背离本发明的精神和范围。

[0141] 例如,电流检测信号 SIG2 不限于 4 位,并且其可以包括更大数量的位或更小数量的位。在上述实例中,根据载波时钟 CLK 生成系统时钟 SCLK;然而,可以根据锁相环 PLL、内部振荡器、或晶体振荡器生成的时钟信号执行上述频率优化。在说明书中,非接触式通信装置 1 或 1M 配置有单个芯片,但也可以配置有多个芯片。在说明书中,使用查找表来根据电流检测信号确定最优频率;然而,其全部或部分可以根据算法表达式通过 CPU 进行算法处理。时钟生成数据可以被直接从数据生成电路提供给时钟发生器。尽管图 1 未示出中断控制器,但是无需说明的是,能够采用这样的结构,其中根据中断请求器通过中断控制器向 CPU 提供中断。

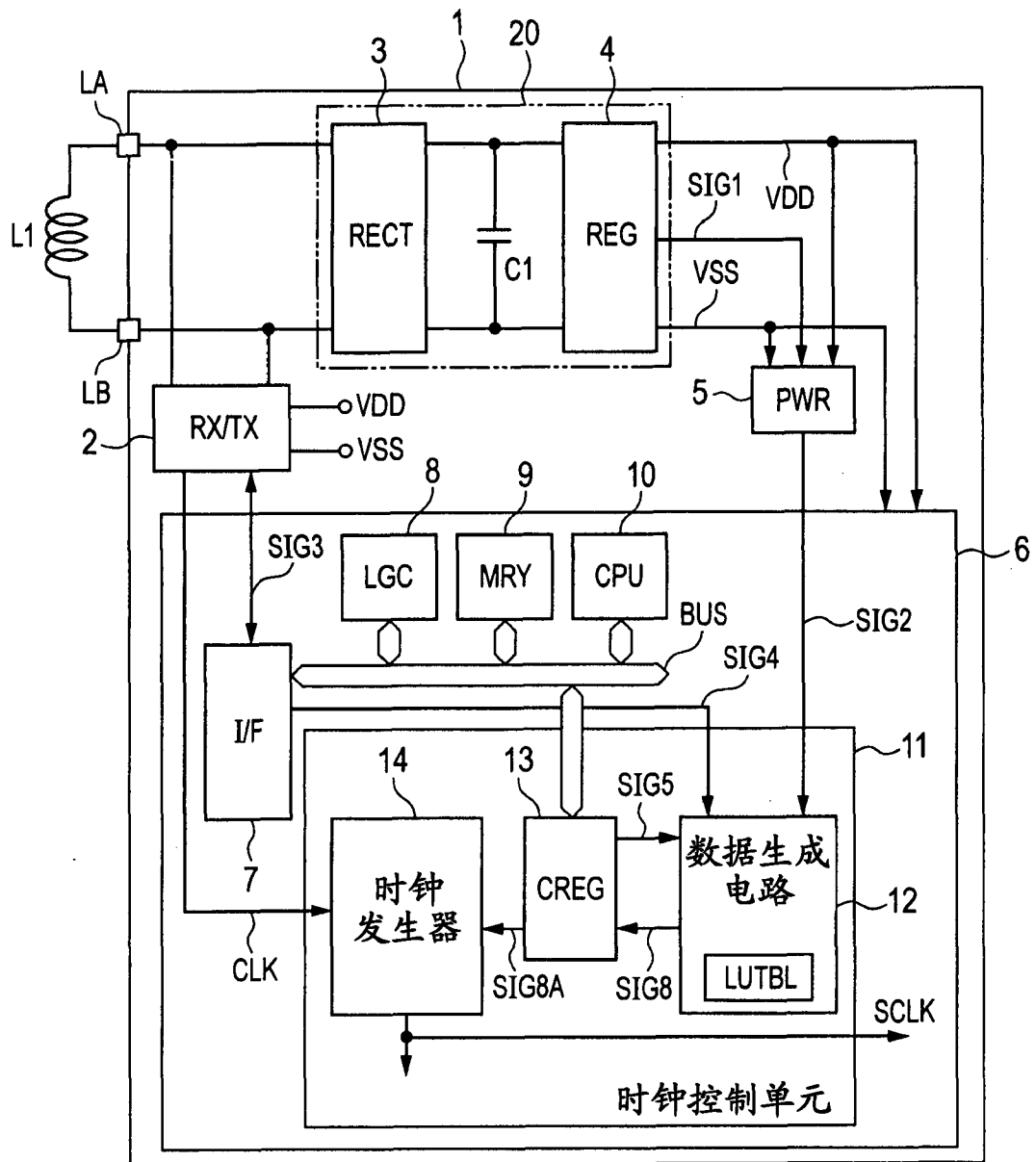


图 1

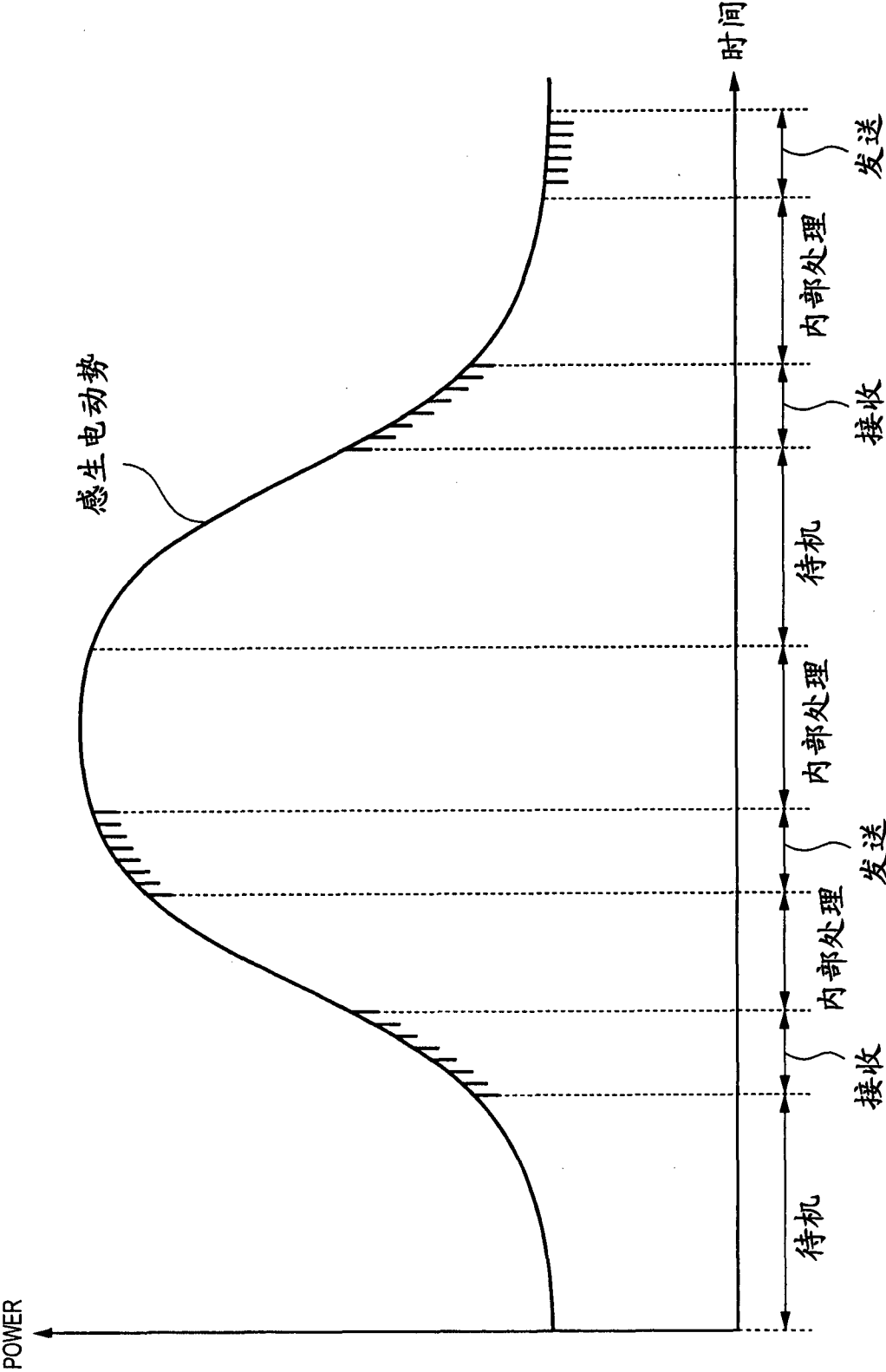


图 2

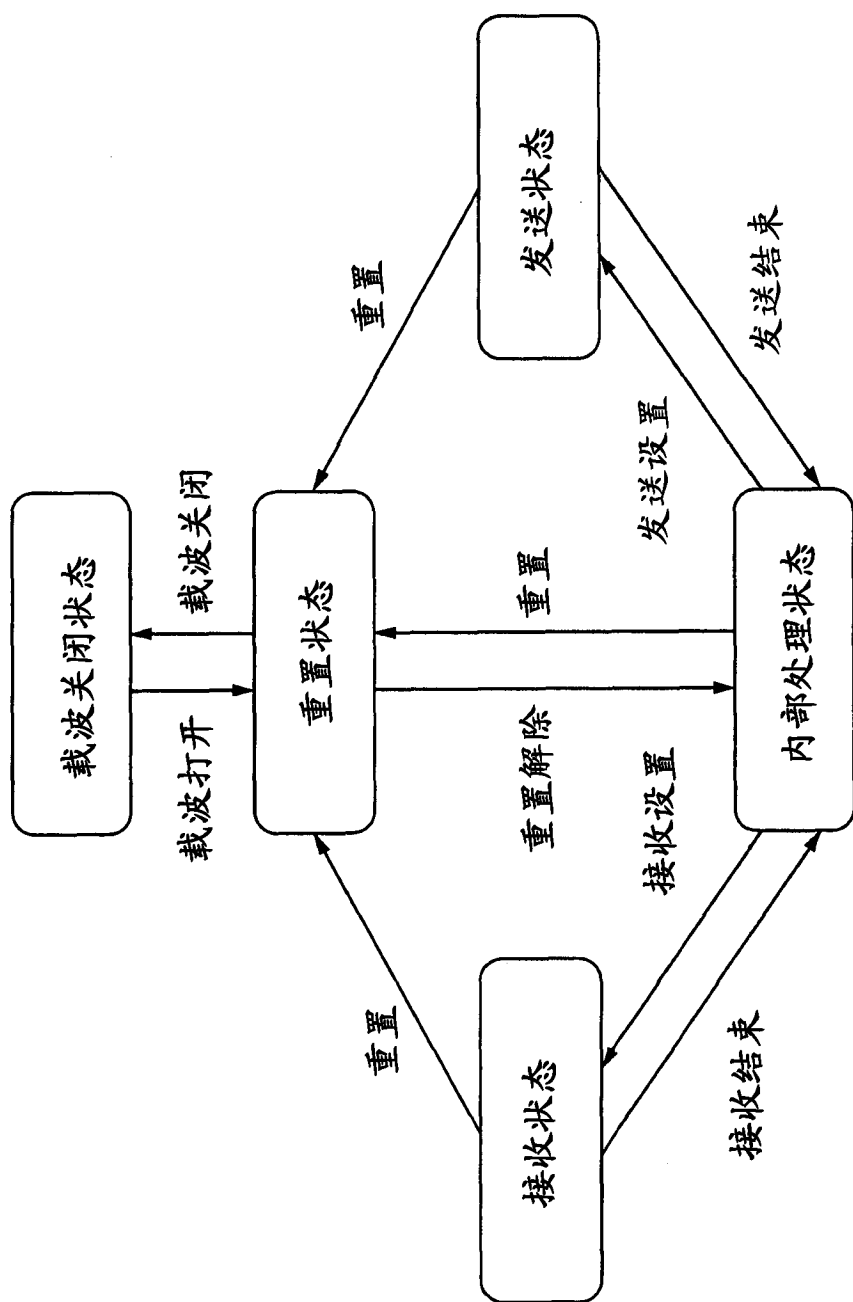


图 3

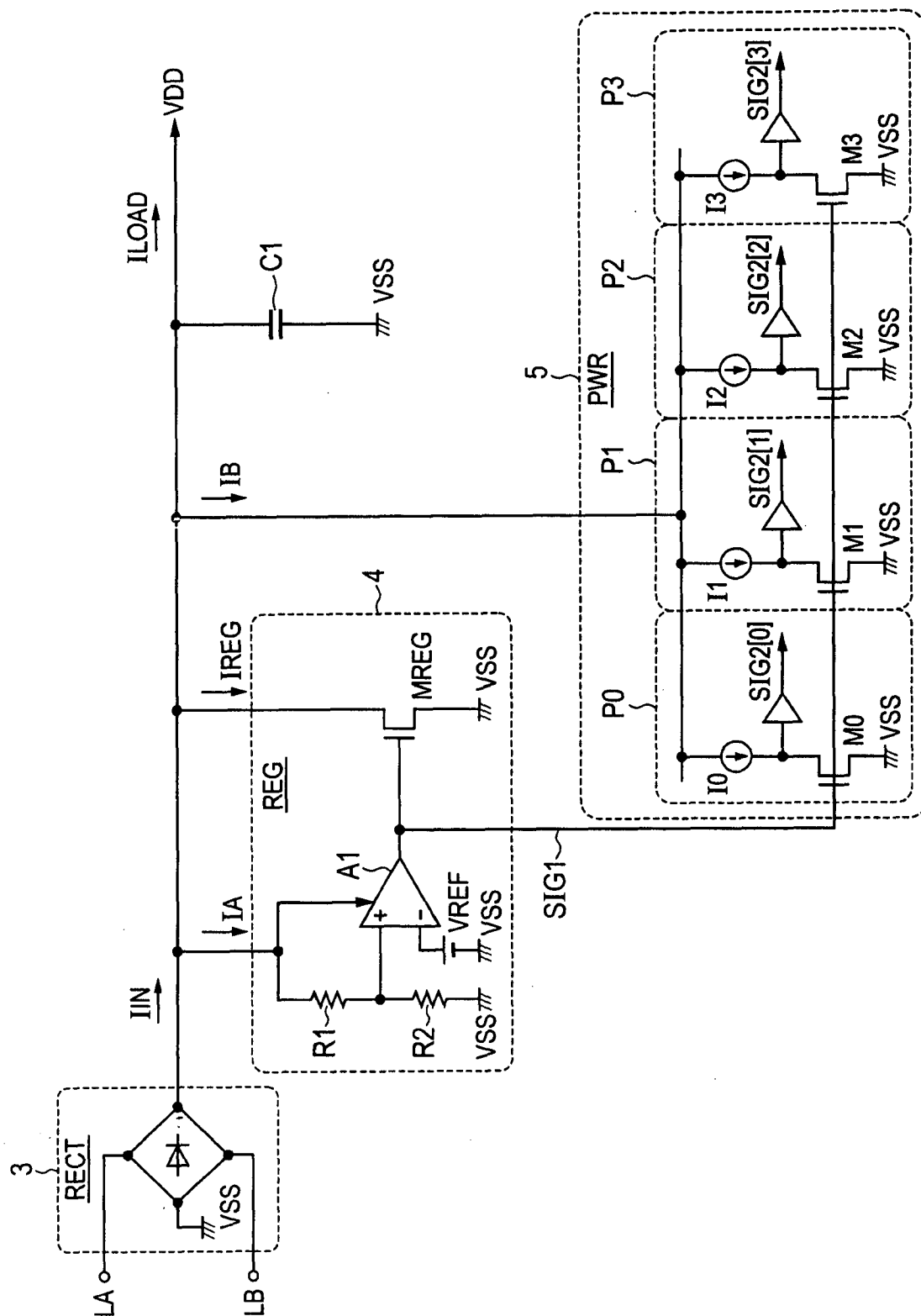


图 4

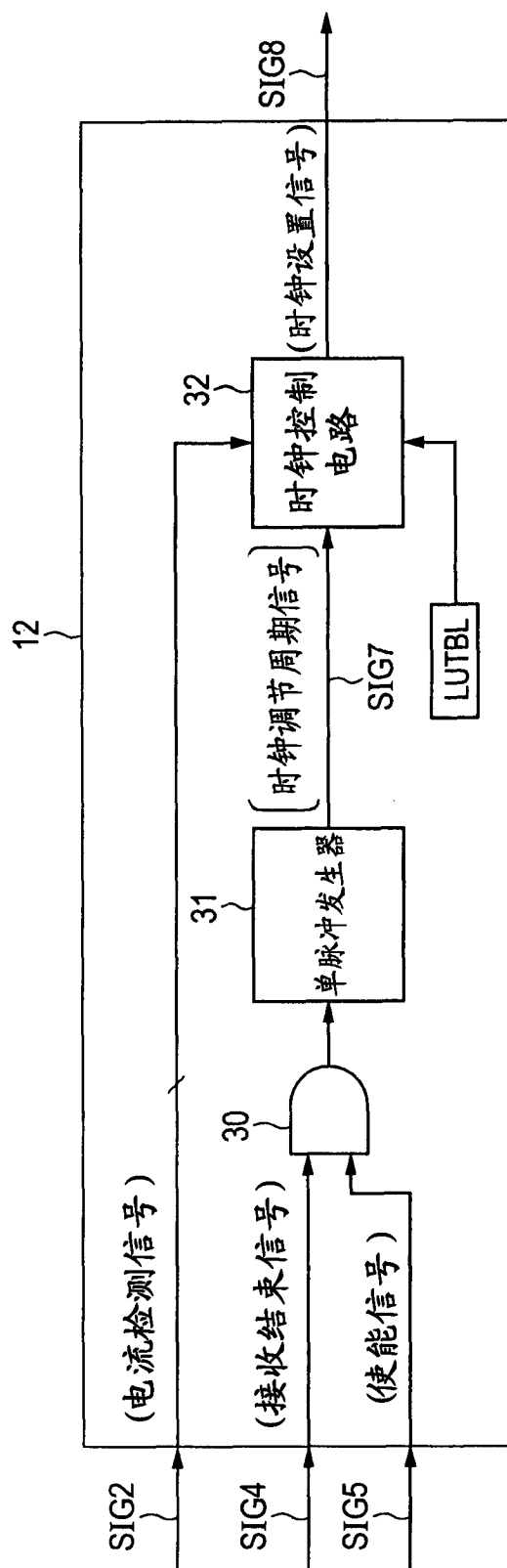


图 5

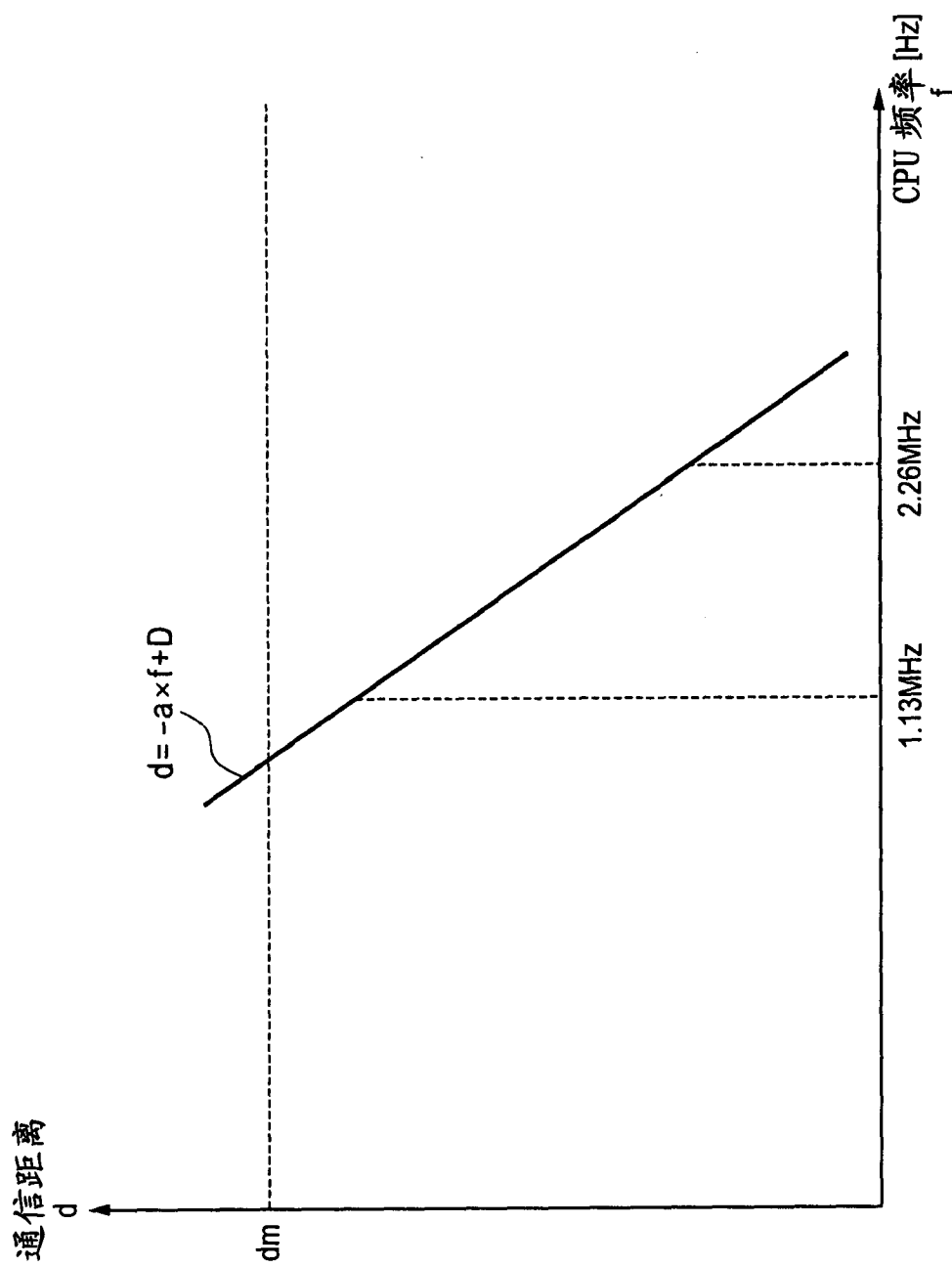


图 6

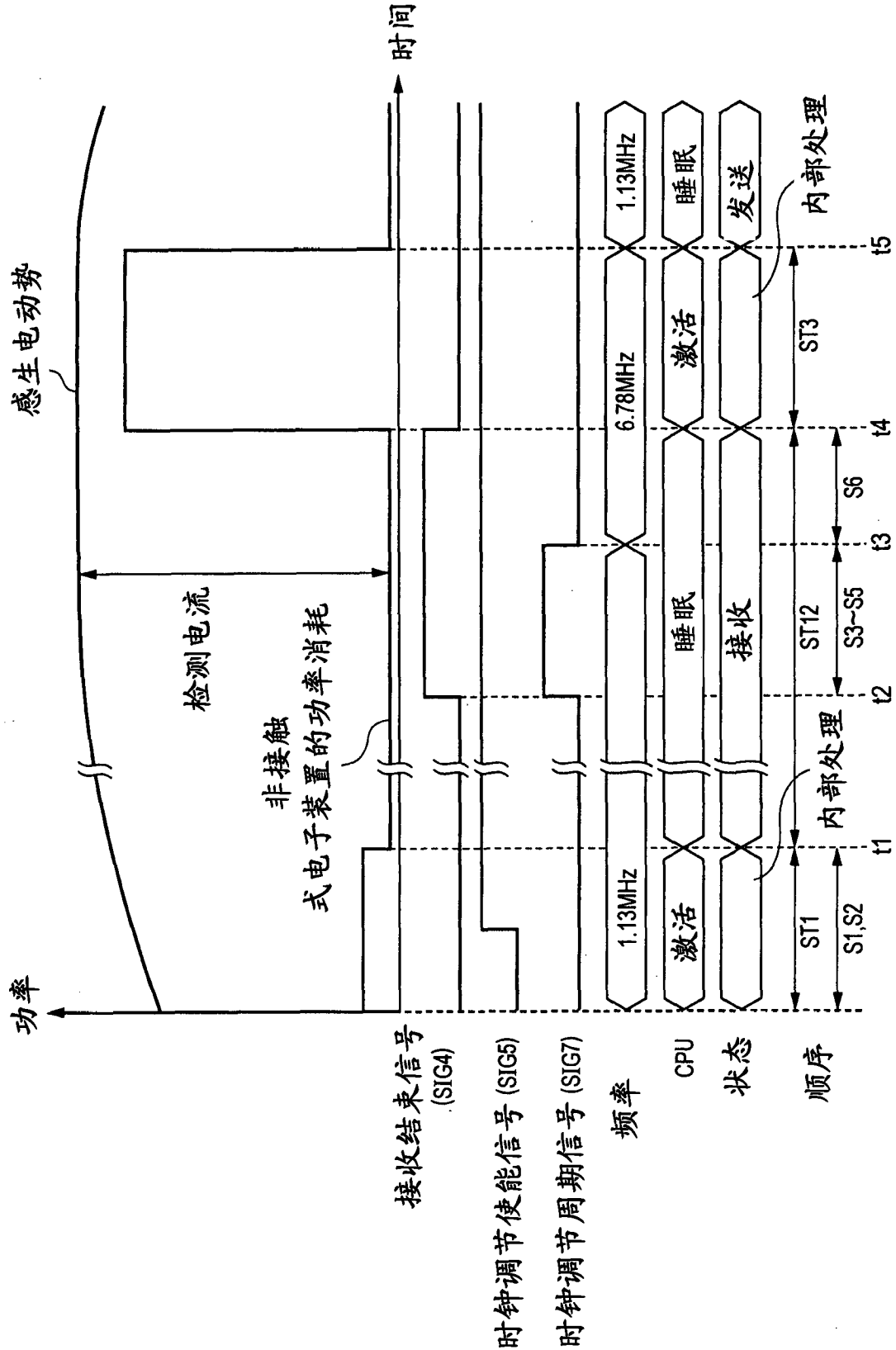


图 7

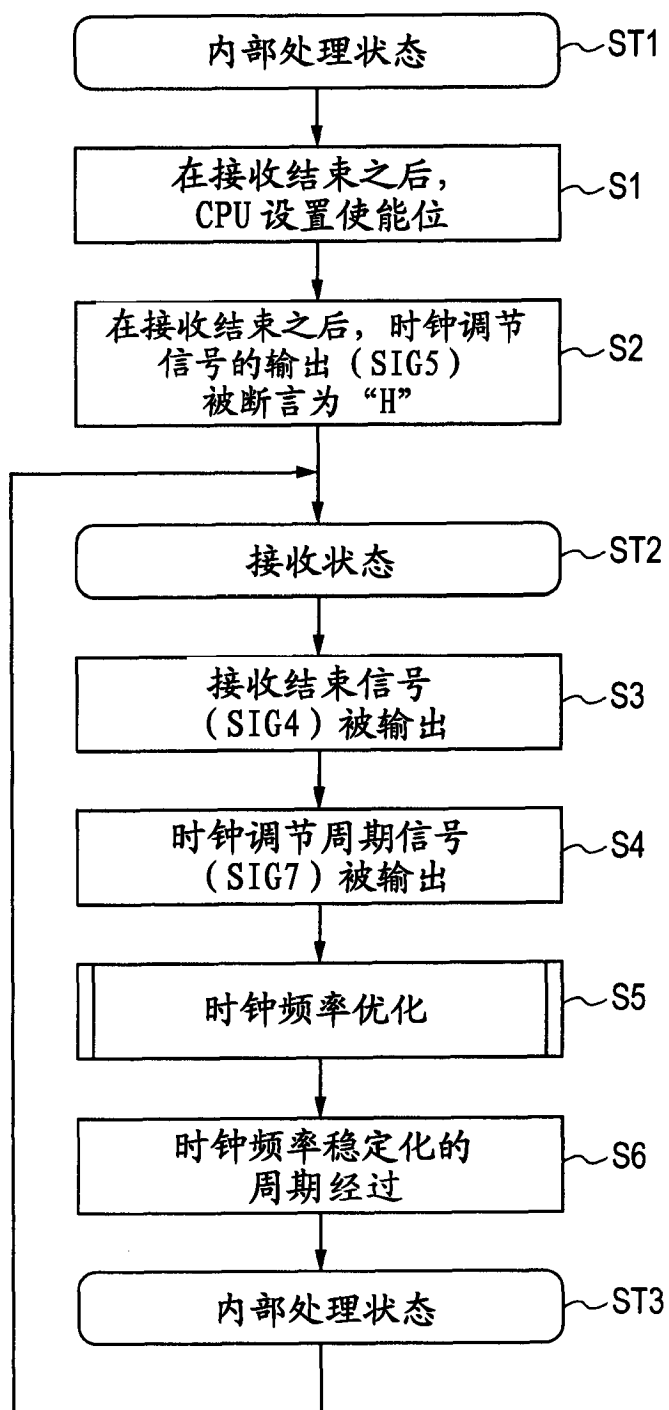


图 8

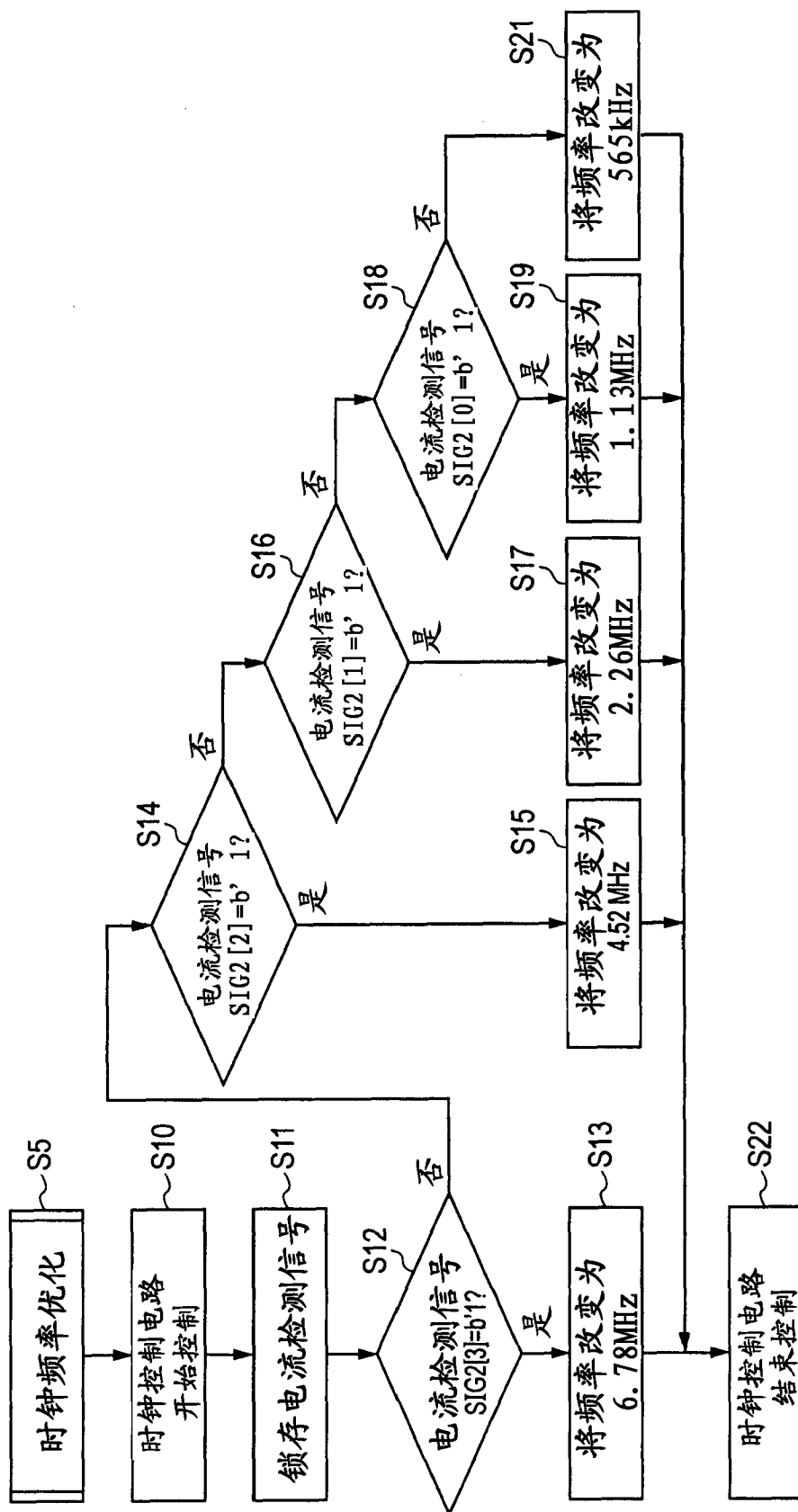


图 9

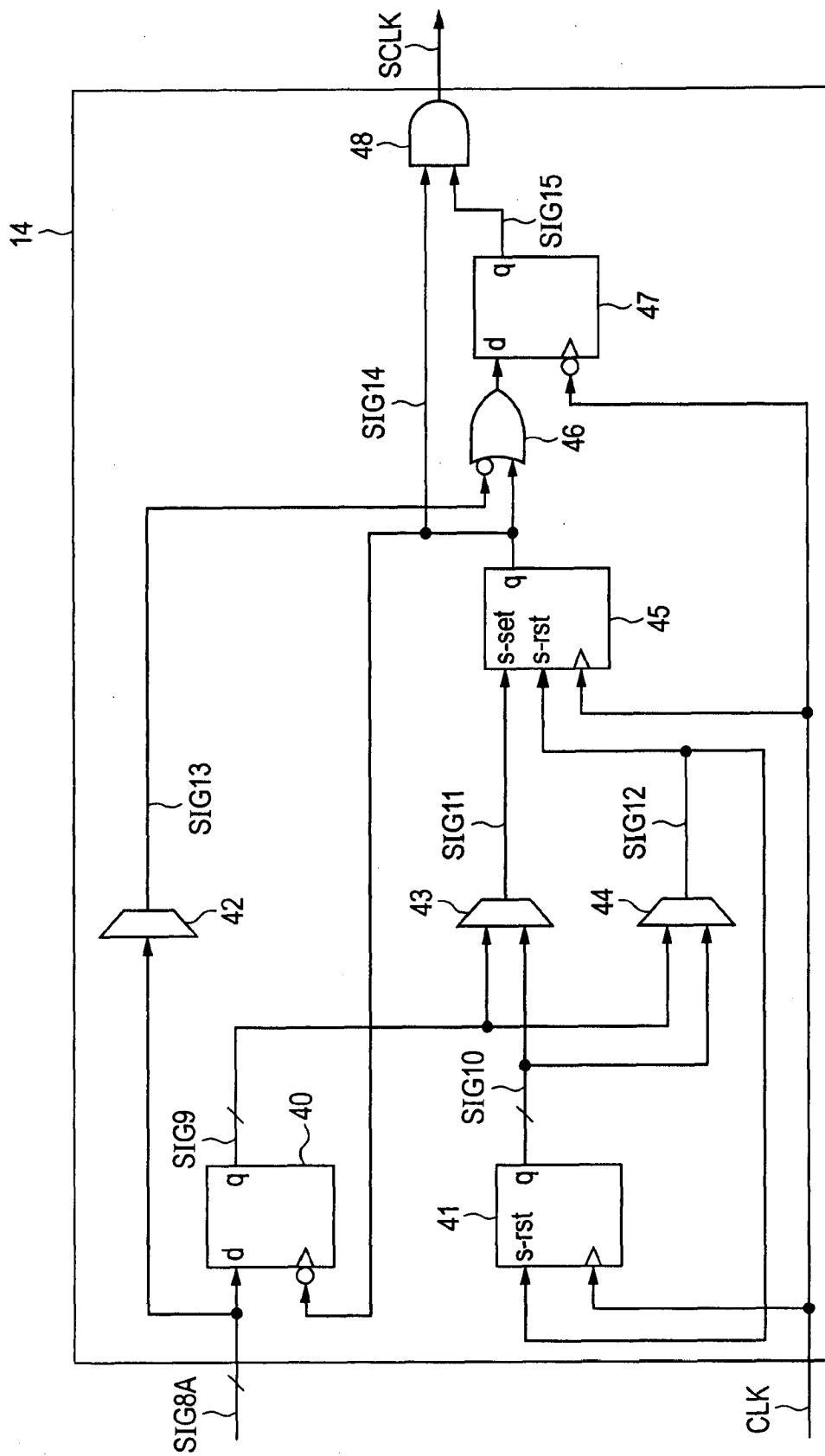


图 10

(改变为4的分频比)

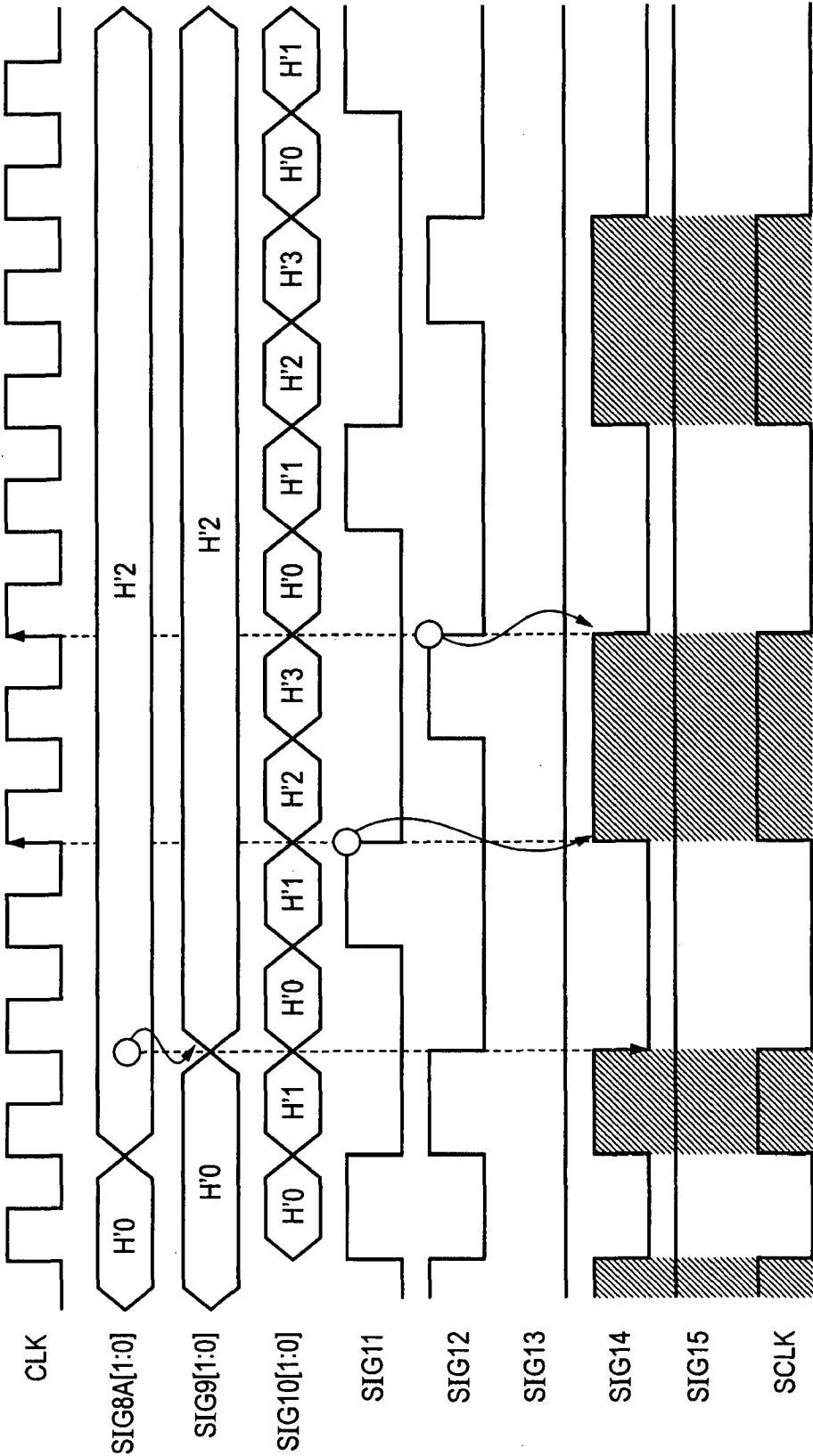


图 11

(改变为3的分频比)

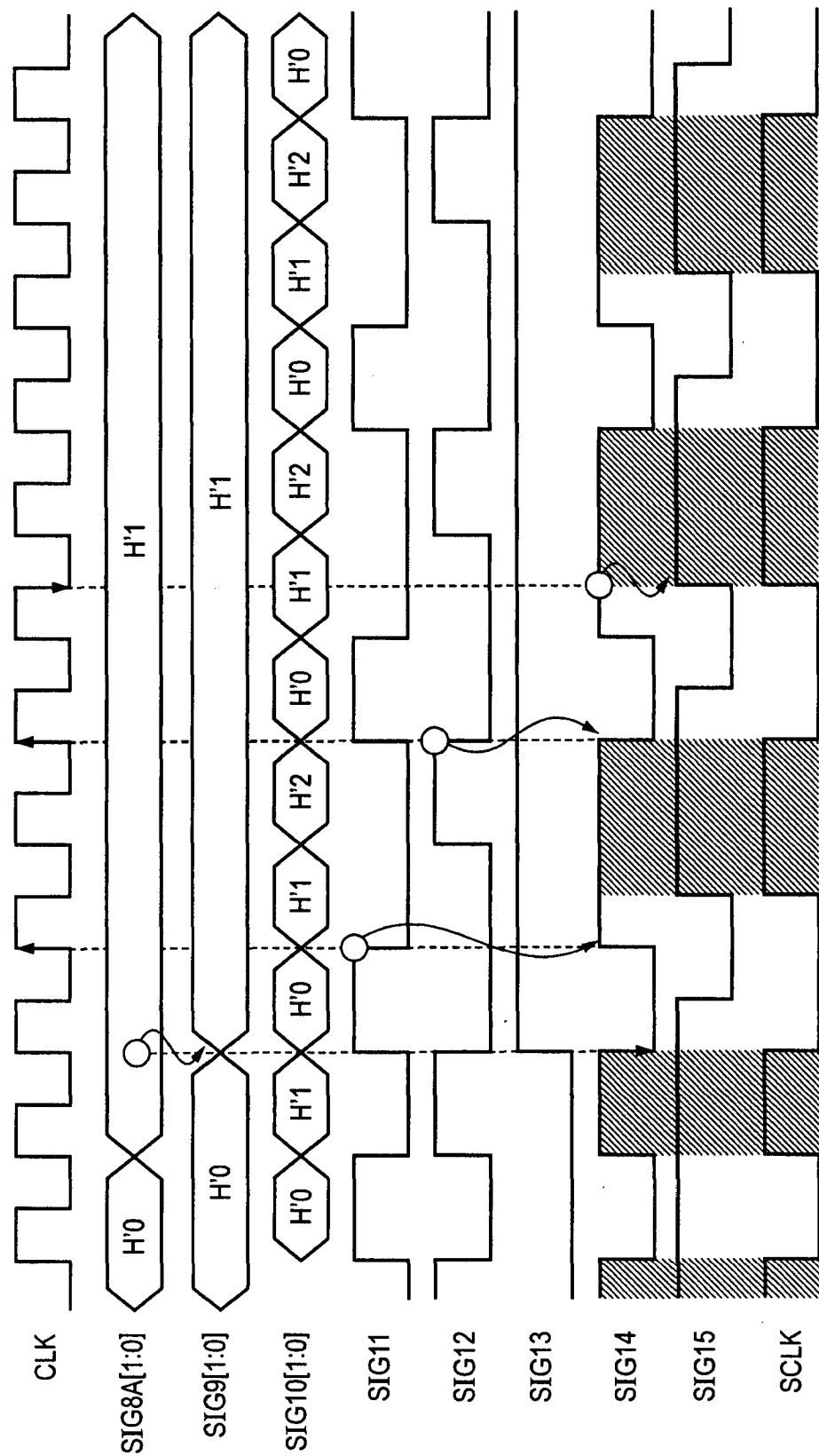


图 12

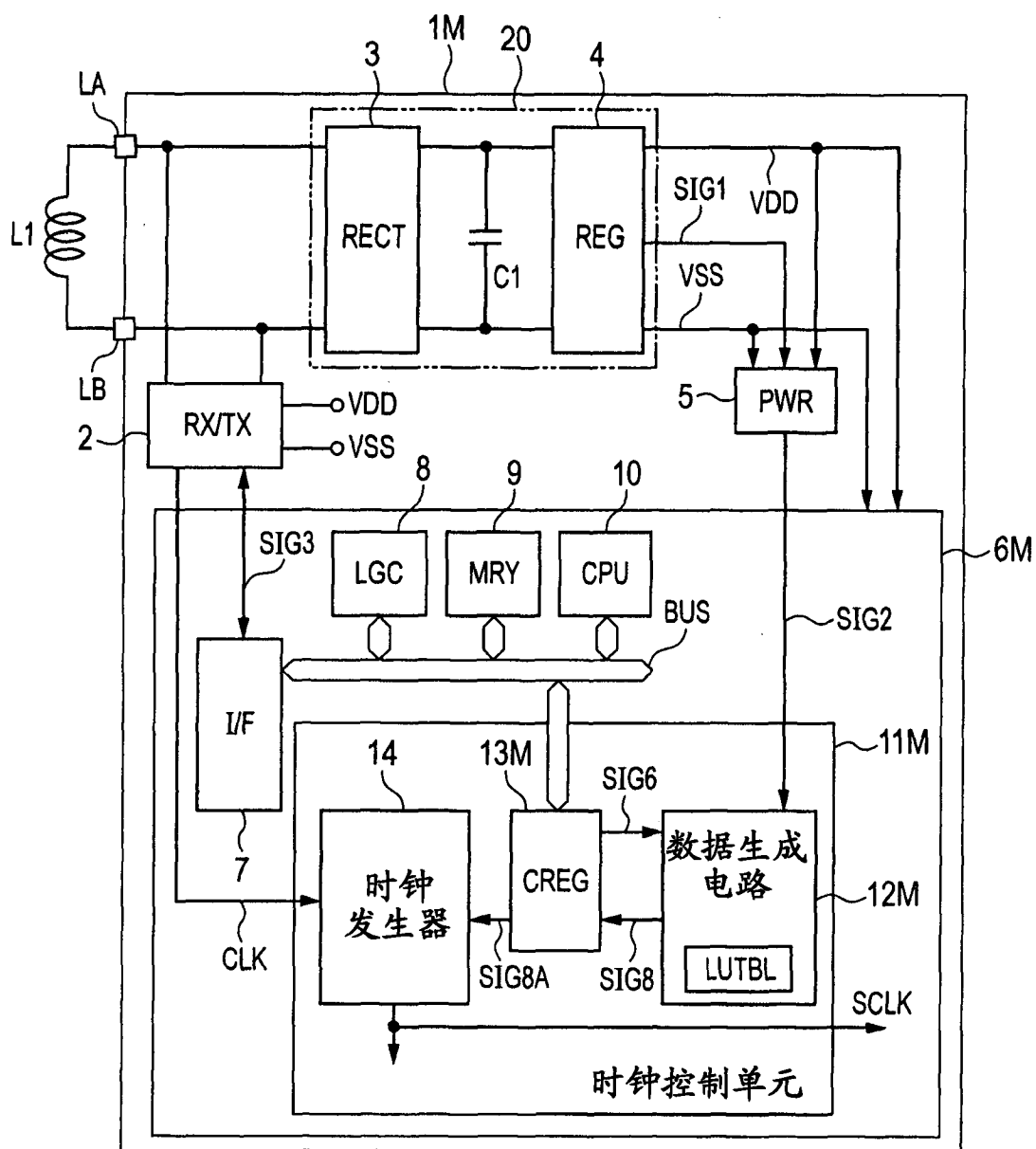


图 13

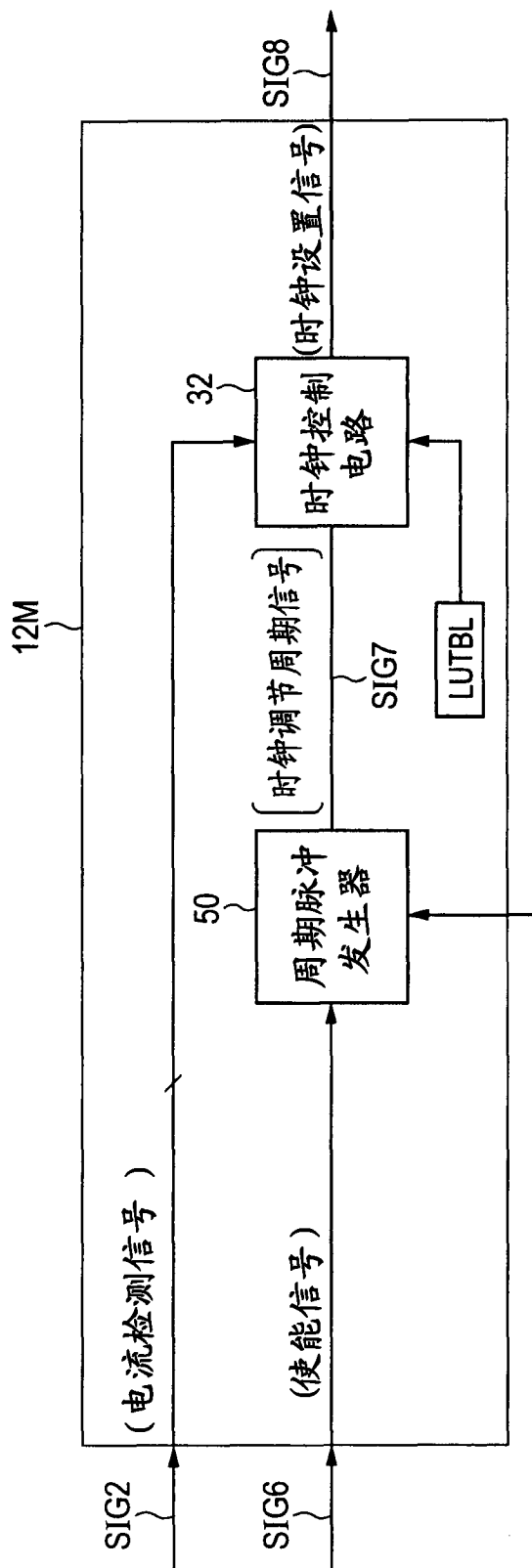


图 14

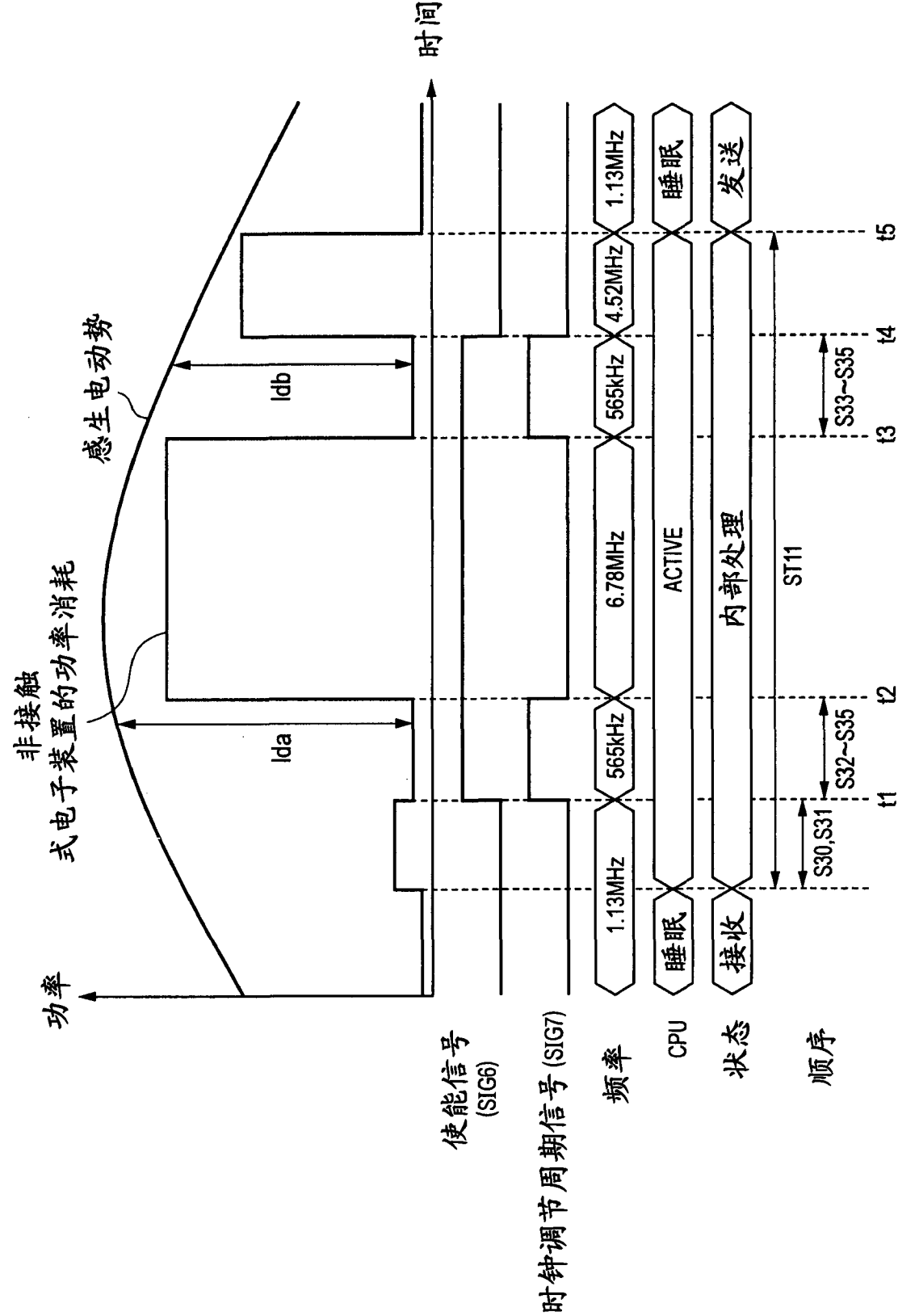


图 15

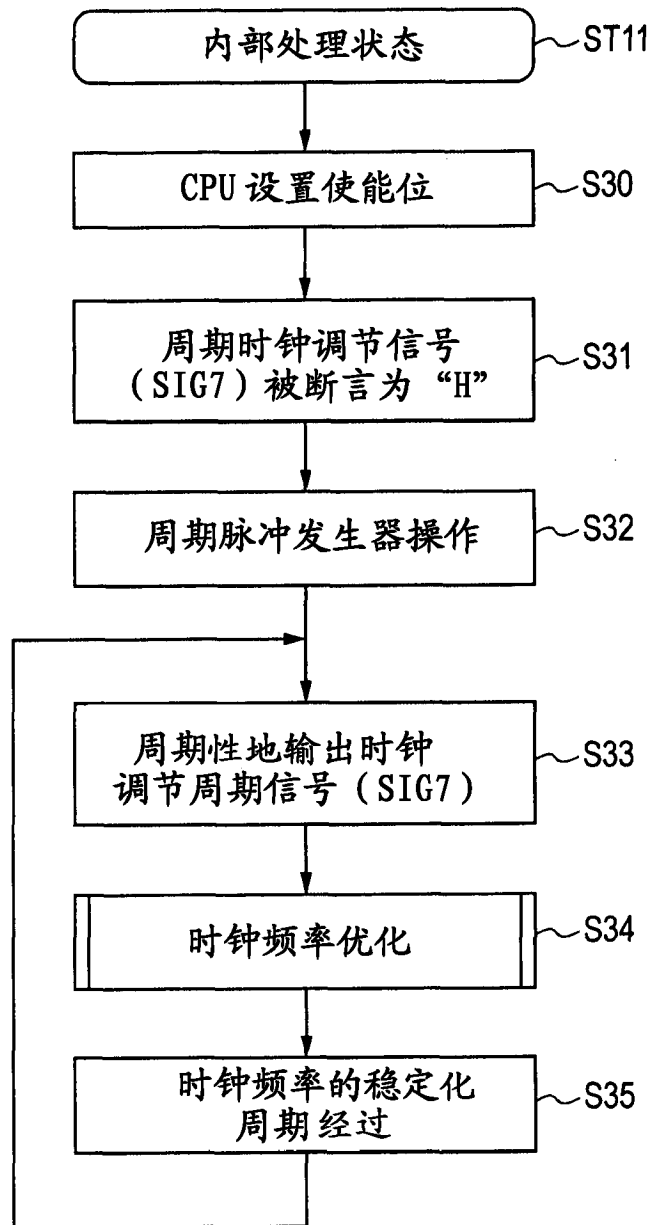


图 16

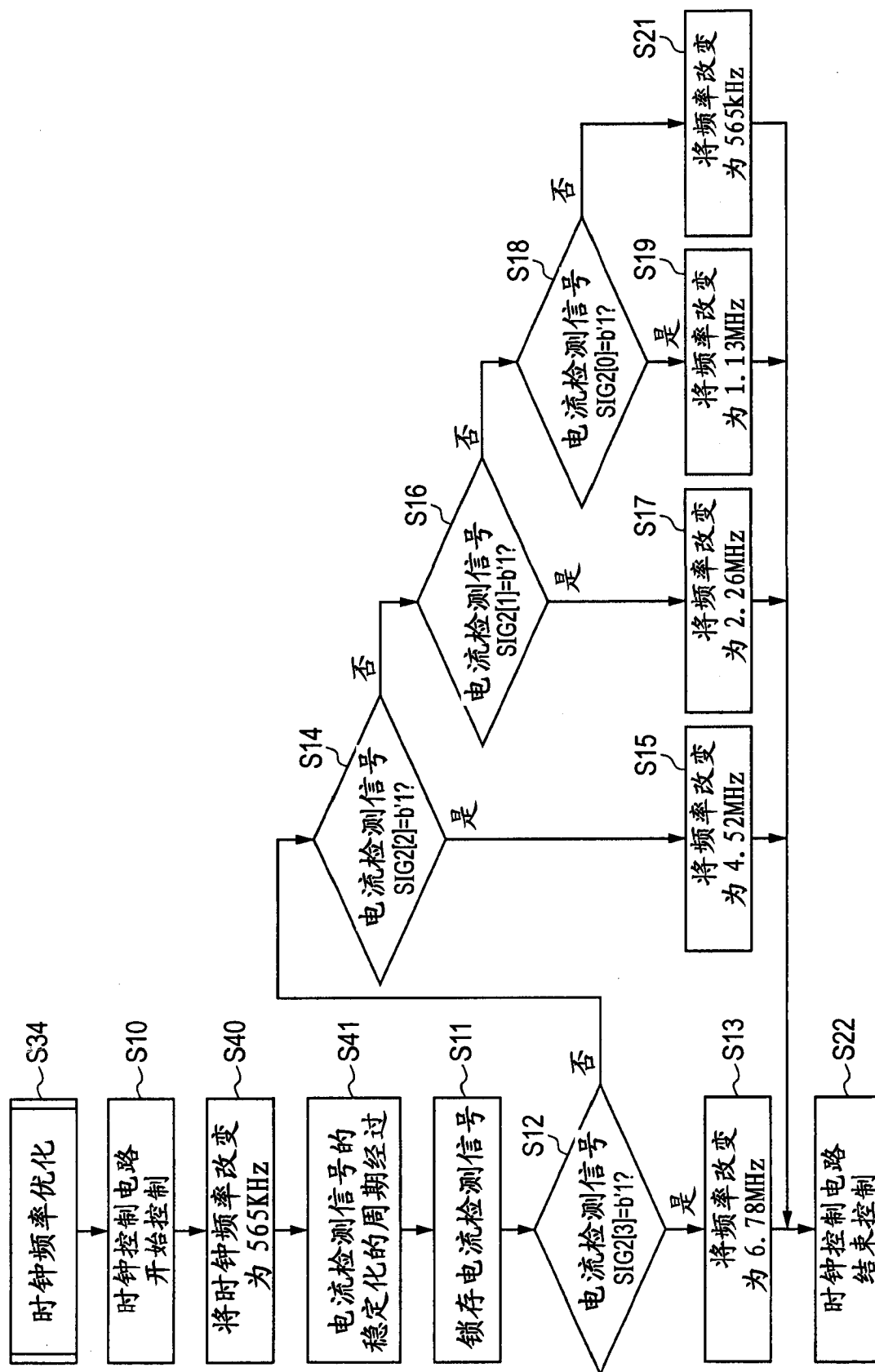


图 17

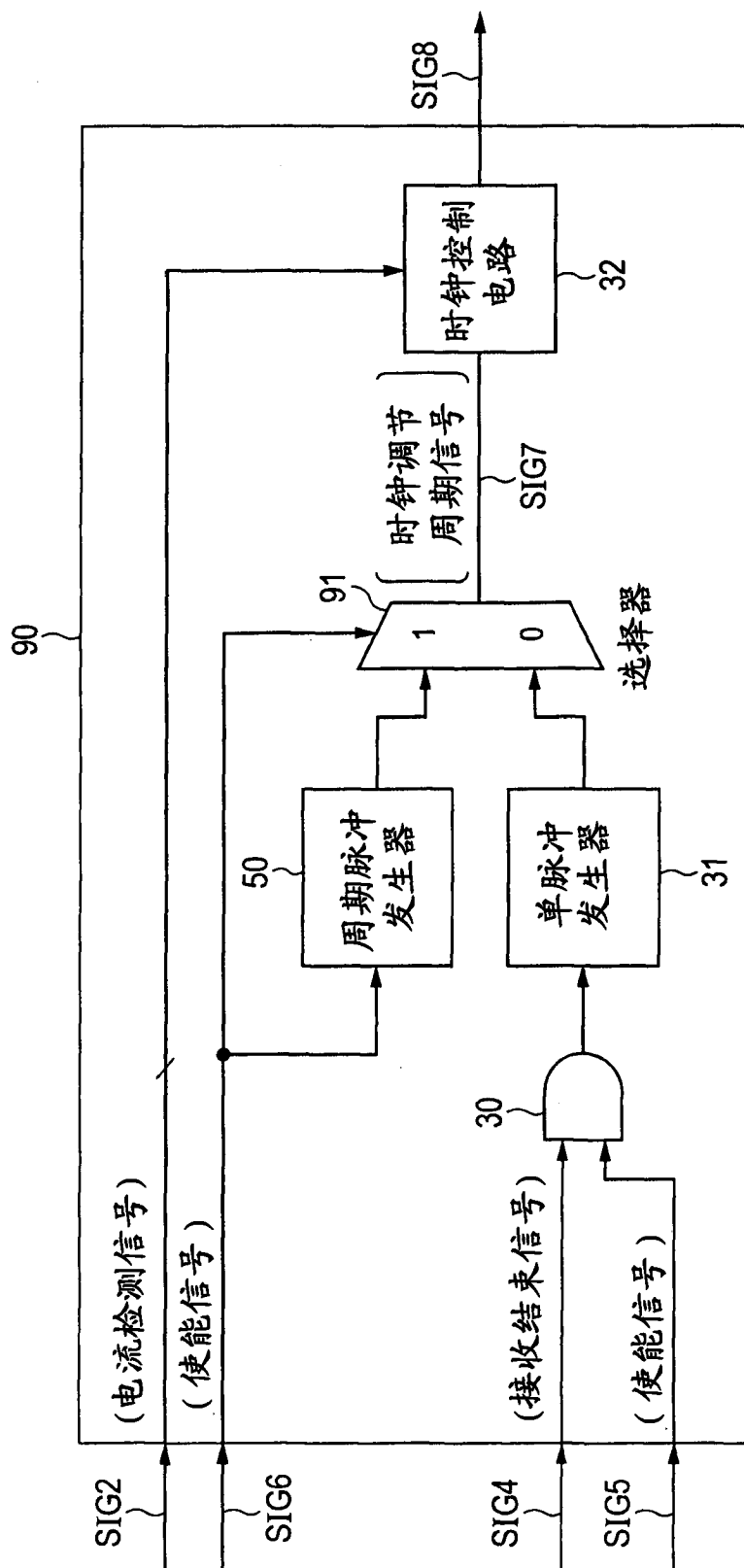


图 18

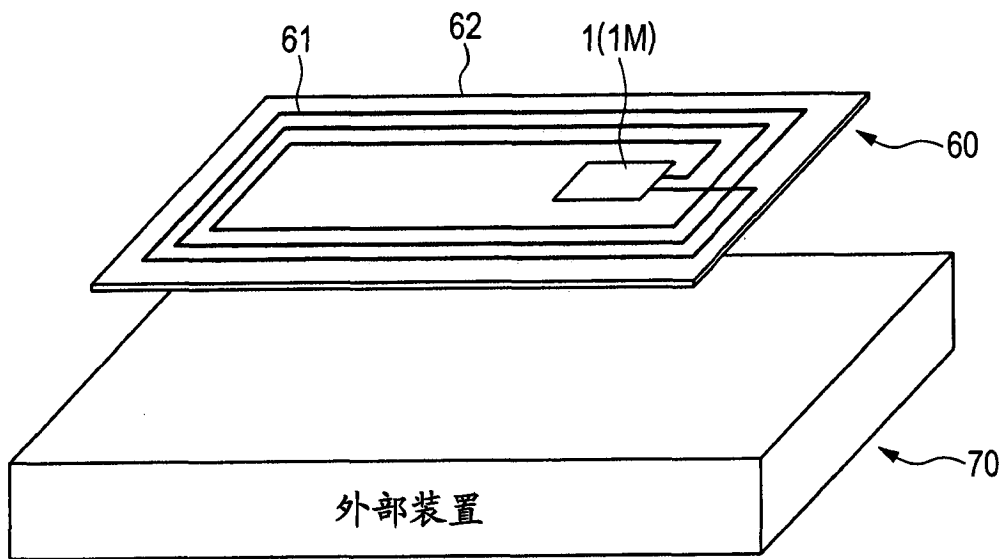


图 19

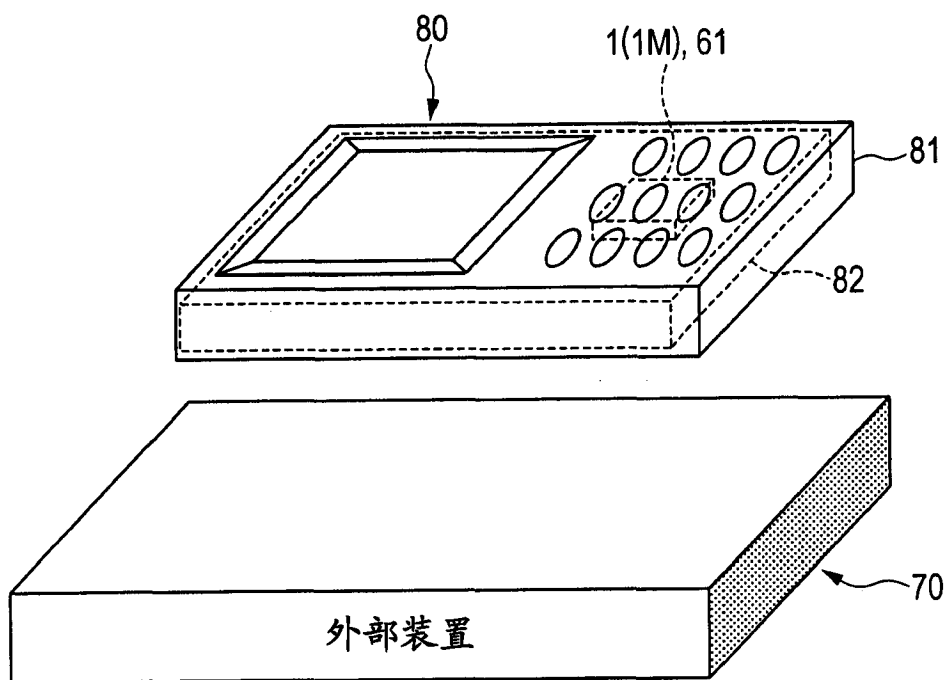


图 20