(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第4854840号
(P4854840)

(45)発行日　平成24年1月18日(2012.1.18)　(24)登録日　平成23年11月4日(2011.11.4)

(51)Int.Cl.		F I		
H05B 33/12	(2006.01)	H05B	33/12	B
C09K 11/06	(2006.01)	C09K	11/06	680
G09F 9/30	(2006.01)	G09F	9/30	338
H01L 27/32	(2006.01)	G09F	9/30	365Z
H05B 33/10	(2006.01)	H05B	33/10	

請求項の数 2　(全 38 頁)　最終頁に続く

(21)出願番号　特願2000-311401 (P2000-311401)
(22)出願日　平成12年10月12日 (2000.10.12)
(65)公開番号　特開2001-189192 (P2001-189192A)
(43)公開日　平成13年7月10日 (2001.7.10)
審査請求日　平成19年10月2日 (2007.10.2)
(31)優先権主張番号　特願平11-290356
(32)優先日　平成11年10月12日 (1999.10.12)
(33)優先権主張国　日本国(JP)
(31)優先権主張番号　特願平11-301770
(32)優先日　平成11年10月22日 (1999.10.22)
(33)優先権主張国　日本国(JP)

(73)特許権者　000153878
株式会社半導体エネルギー研究所
神奈川県厚木市長谷３９８番地
(72)発明者　山崎　舜平
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内
(72)発明者　山本　一宇
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内
(72)発明者　▲ひろ▼木　正明
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内
(72)発明者　福永　健司
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内

最終頁に続く

(54)【発明の名称】発光装置の作製方法

(57)【特許請求の範囲】

【請求項１】

複数のゲート配線、該複数のゲート配線に交差する複数のソース配線、前記複数のゲート配線と前記複数のソース配線で囲まれた領域に形成されたＴＦＴ及び該ＴＦＴに電気的に接続されたＥＬ素子を含む画素部を有する発光装置の作製方法であって、

前記複数のゲート配線の上方において前記複数のゲート配線に沿って設けられたストライプ状のバンクに沿って配置された複数の画素列に対し、ＥＬ材料を連続して吐出し、赤色に発光する発光層、緑色に発光する発光層及び青色に発光する発光層の少なくともいずれか一つを形成し、

前記画素列において隣り合う画素間の距離Ｄは、前記赤色に発光する発光層、前記緑色に発光する発光層または前記青色に発光する発光層を含むＥＬ層の膜厚をｔとしたとき、５ｔ＜Ｄ＜５０ｔを満たし、

前記赤色に発光する発光層、前記緑色に発光する発光層及び前記青色に発光する発光層の少なくとも一つはノズルから吐出された塗布液に加熱処理を行うことにより形成され、かつ、残りはスピンコート法、印刷法または蒸着法により形成されることで、赤色発光用画素、緑色発光用画素及び青色発光用画素の少なくとも一つは、異なる二種類の発光層を積層した構造を有することを特徴とする発光装置の作製方法。

【請求項２】

請求項１において、

前記赤色発光用画素、前記緑色発光用画素、及び前記青色発光用画素に、カラーフィル

タをそれぞれ設けることを特徴とする発光装置の作製方法。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、陽極、陰極及びそれらの間にＥＬ（Electro Luminescence）が得られる発光性有機材料（以下、有機ＥＬ材料という）を挟んだ構造でなる発光素子（ＥＬ素子ともいう）を基板上に形成した発光装置（ＥＬ表示装置ともいう）及びその発光装置を表示部（表示ディスプレイまたは表示モニター）として有する電子機器の作製方法に関する。なお、上記発光装置はＯＬＥＤ（Organic Light Emitting Diodes）と呼んでも良い。

【０００２】

【従来の技術】

近年、発光性有機材料のＥＬ現象を利用した発光素子としてＥＬ素子を用いた発光装置（ＥＬ表示装置）の開発が進んでいる。ＥＬ表示装置は自発光型であるため、液晶表示装置のようなバックライトが不要であり、さらに視野角が広いため、屋外で使用する携帯型機器の表示部として有望視されている。

【０００３】

ＥＬ表示装置にはパッシブ型（単純マトリクス型）とアクティブ型（アクティブマトリクス型）の二種類があり、どちらも盛んに開発が行われている。特に現在はアクティブマトリクス型ＥＬ表示装置が注目されている。また、ＥＬ素子の中心とも言える発光層となる有機ＥＬ材料は、低分子有機ＥＬ材料と高分子有機ＥＬ材料（ポリマー有機ＥＬ材料）とが研究されているが、低分子有機ＥＬ材料よりも取り扱いが容易で耐熱性の高い高分子有機ＥＬ材料が注目されている。

【０００４】

高分子有機ＥＬ材料の成膜方法としては、セイコーエプソン株式会社が提唱するインクジェット法が有望視されている。この技術に関しては、特開平１０－１２３７７号公報、特開平１０－１５３９６７号公報または特開平１１－５４２７０号公報等を参考にすれば良い。

【０００５】

しかしながら、インクジェット法では高分子有機ＥＬ材料を噴射して飛ばすため、塗布面とインクジェット用ヘッドのノズルとの距離を適切なものとしないと液滴が必要外の部分に着弾する、いわゆる飛行曲がりの問題が生じうる。なお、飛行曲がりに関しては上記特開平１１－５４２７０号公報に詳しく、着弾目標位置から５０μm以上ものずれが生じうることが明記されている。

【０００６】

【発明が解決しようとする課題】

本発明は上記問題点を鑑みてなされたものであり、位置ずれなく精密にポリマーでなる有機ＥＬ材料を高いスループットで成膜する手段を提供することを課題とする。また、そのような手段を用いたＥＬ表示装置及びその作製方法を提供することを課題とする。そして、そのようなＥＬ表示装置を表示用部として有する電子機器を提供することを課題とする。

【０００７】

【課題を解決するための手段】

上記課題を達成するために、本発明では赤色、緑色及び青色の発光層を、ストライプ状にディスペンサーの如き薄膜形成装置を用いて形成することを特徴とする。なお、ストライプ状とは、縦横比が２以上の細長い長方形状、長径と短径の比が２以上の細長い楕円形状を含む。ここで本発明の薄膜形成装置を図１に示す。

【０００８】

図１（Ａ）に示したのは、本発明を実施してπ共役系ポリマーでなる有機ＥＬ材料を成膜する様子を模式的に示す図である。図１（Ａ）において、１１０は基板であり、基板１１０上には画素部１１１、ソース側駆動回路１１２、ゲート側駆動回路１１３がＴＦＴによ

り形成されている。ソース側駆動回路１１２に接続された複数のソース配線とゲート側駆動回路１１３に接続された複数のゲート配線とで囲まれた領域が画素であり、画素内にはＴＦＴと該ＴＦＴに電気的に接続されたＥＬ素子が形成される。画素部１１１はこのような画素がマトリクス状の配列されて形成されている。

【０００９】

ここで１１４aは赤色に発光する有機ＥＬ材料と溶媒との混合物（以下、赤色発光層用塗布液という）、１１４bは緑色に発光する有機ＥＬ材料と溶媒との混合物（以下、緑色発光層用塗布液という）、１１４cは青色に発光する有機ＥＬ材料と溶媒との混合物（以下、青色発光層用塗布液という）である。なお、これらの有機ＥＬ材料はポリマー重合したものを直接溶媒に溶かして塗布する方法と、モノマーを溶媒に溶かしたものを成膜した後に加熱重合させてポリマーとする方法とがあるが、本発明はどちらでも構わない。ここではポリマーとなった有機ＥＬ材料を溶媒に溶かして塗布した例を示す。

【００１０】

本発明の場合、薄膜形成装置からは赤色発光層用塗布液１１４a、緑色発光層用塗布液１１４b、青色発光層用塗布液１１４cが別々に吐出され、矢印の方向に向かって塗布される。即ち、赤色に発光すべき画素列、緑色に発光すべき画素列及び青色に発光すべき画素列に、同時にストライプ状の発光層（厳密には発光層の前駆体）が形成される。

【００１１】

なお、ここでいう画素列とはバンク１２１に仕切られた画素の列を指し、バンク１２１はソース配線の上方に形成されている。即ち、ソース配線に沿って複数の画素が直列に並んだ列を画素列と呼んでいる。但し、ここではバンク１２１がソース配線の上方に形成された場合を説明したが、ゲート配線の上方に設けられていても良い。この場合は、ゲート配線に沿って複数の画素が直列に並んだ列を画素列と呼ぶ。

【００１２】

従って、画素部１１１は、複数のソース配線もしくは複数のゲート配線の上方に設けられたストライプ状のバンクにより分割された複数の画素列の集合体として見ることができる。そのようにして見た場合、画素部１１１は、赤色に発光するストライプ状の発光層が形成された画素列、緑色に発光するストライプ状の発光層が形成された画素列及び青色に発光するストライプ状の発光層が形成された画素列からなるとも言える。

【００１３】

また、上記ストライプ状のバンクは、複数のソース配線もしくは複数のゲート配線の上方に設けられているため、実質的に画素部１１１は、複数のソース配線もしくは複数のゲート配線により分割された複数の画素列の集合体と見ることもできる。

【００１４】

次に、図１（Ａ）に示した塗布工程を行った際の薄膜形成装置のヘッド部（吐出部と言っても良い）の様子を図１（Ｂ）に示す。

【００１５】

１１５は薄膜形成装置のヘッド部であり、赤色用ノズル１１６a、緑色用ノズル１１６b、青色用ノズル１１６cが取り付けられている。また各々のノズルの内部には赤色発光層用塗布液１１４a、緑色発光層用塗布液１１４b、青色発光層用塗布液１１４cが蓄えられている。これらの塗布液は、配管１１７内に充填された不活性ガスを加圧することで、画素部１１１上に吐出される。このようなヘッド部１１５がバンク１２１に沿って手前方向に走査されることで図１（Ａ）に示したような塗布工程が行われる。

【００１６】

なお、本明細書中ではヘッド部が走査されるという記載にしているが、実際には基板がＸ－Ｙステージにより縦方向または横方向に移動するため、相対的にヘッド部が基板上を縦方向または横方向に走査される。勿論、ヘッド部自体を走査させて基板を固定することもできるが、安定性の面からも基板を移動させる方式が好ましい。

【００１７】

ここで１１８で示される吐出部付近の拡大図を図１（Ｃ）に示す。基板１１０上に設けら

れた画素部１１１は、複数のＴＦＴ１１９a～１１９cと画素電極１２０a～１２０cとでなる複数の画素の集合体である。図１（Ｂ）のノズル１１６a～１１６cに不活性ガスにより圧力がかかると、その圧力により塗布液１１４a～１１４cが吐出される。

【００１８】

なお、画素間には樹脂材料で形成されたバンク１２１が設けられており、隣接する画素間で塗布液が混合されてしまうことを防いでいる。この構造ではバンク１２１の幅（フォトリソグラフィの解像度で決まる）を狭くすることで画素部の集積度が向上し、高精細な画像を得ることができる。特に塗布液の粘性が１～３０ｃｐの場合に有効である。

【００１９】

但し、塗布液の粘性が３０ｃｐ以上またはゾル状もしくはゲル状であればバンクを用いないことも可能である。即ち、塗布後の塗布液と塗布面との接触角が十分に大きければ必要以上に塗布液が広がることもないので、バンクで堰き止めておく必要もなくなる。その場合は、最終的に発光層が長円形状（長径と短径の比が２以上の細長い楕円形状）、典型的には画素部の一端から他端にまで及ぶ細長い楕円状で形成されることになる。

【００２０】

また、バンク１２１を形成しうる樹脂材料としてはアクリル、ポリイミド、ポリアミド、ポリイミドアミドを用いることができる。この樹脂材料に予めカーボンや黒色顔料等を設けて樹脂材料を黒色化しておくと、バンク１２１を画素間の遮光膜として用いることも可能となる。

【００２１】

また、ノズル１１６a、１１６bまたは１１６cのいずれかの先端付近に光反射を用いたセンサーを取り付ければ、塗布面とノズルとの距離を常に一定に保つように調節することも可能である。さらに、画素ピッチ（画素間の距離）に応じてノズル１１６a～１１６cの間隔を調節する機構を備えることで、どのような画素ピッチのＥＬ表示装置にも対応することが可能である。

【００２２】

こうしてノズル１１６a～１１６cから吐出された塗布液１１４a～１１４cは各々画素電極１２０a～１２０cを覆うようにして塗布される。塗布液１１４a～１１４cを塗布したら真空中で加熱処理（ベーク処理または焼成処理）することにより塗布液１１４a～１１４cに含まれる有機溶媒を揮発させ、有機ＥＬ材料でなる発光層を形成する。このため、有機溶媒は有機ＥＬ材料のガラス転移温度（Ｔｇ）よりも低い温度で揮発するものを用いる。また、有機ＥＬ材料の粘度により最終的に形成される発光層の膜厚が決まる。この場合、有機溶媒の選定または添加物により粘度を調節することができるが、粘度は１～５０ｃｐ（好ましくは５～２０ｃｐ）とするのが好ましい。

【００２３】

さらに、有機ＥＬ材料中に結晶核となりうる不純物が多いと、有機溶媒を揮発させる際に有機ＥＬ材料が結晶化してしまう可能性が高くなる。結晶化してしまうと発光効率が落ちるため好ましくなく、できるだけ有機ＥＬ材料の中には不純物が含まれないようにすることが望ましい。

【００２４】

不純物を低減するには、溶媒及び有機ＥＬ材料を徹底的に精製し、溶媒と有機ＥＬ材料を混合する時の環境を可能な限り清浄化することが重要である。溶媒の精製または有機ＥＬ材料の精製は、蒸留法、昇華法、濾過法、再結晶法、再沈殿法、クロマトグラフィ法または透析法等の技術を繰り返し行うことが好ましい。最終的には金属元素やアルカリ金属元素等の不純物を０．１ｐｐｍ以下（好ましくは０．０１ｐｐｍ以下）にまで低減することが望ましい。

【００２５】

また、図１のような薄膜形成装置により有機ＥＬ材料を含む塗布液を塗布する際の雰囲気にも十分に注意することが好ましい。具体的には、上記有機ＥＬ材料の成膜工程を、窒素などの不活性ガスが充填されたクリーンブースやグローブボックス内で行うことが望まし

い。
【００２６】
以上のような薄膜形成装置を用いることにより、赤、緑、青の各色に発光する三種類の発光層を同時に形成することができるため、高いスループットで高分子有機ＥＬ材料でなる発光層を形成することができる。さらに、インクジェット方式と異なり、一つの画素列では切れ間なくストライプ状に塗布していくことができるため、非常にスループットが高い。
【００２７】
【発明の実施の形態】
本発明の実施の形態について、図２、図３を用いて説明する。図２に示したのは本発明であるＥＬ表示装置の画素部の断面図であり、図３（Ａ）はその上面図、図３（Ｂ）はその回路構成である。実際には画素がマトリクス状に複数配列されて画素部（画像表示部）が形成される。なお、図３（Ａ）をＡ－Ａ’で切断した断面図が図２に相当する。従って図２及び図３で共通の符号を用いているので、適宜両図面を参照すると良い。また、図３の上面図では二つの画素を図示しているが、どちらも同じ構造である。
【００２８】
図２において、１１は基板、１２は下地となる絶縁膜（以下、下地膜という）である。基板１１としてはガラス基板、ガラスセラミックス基板、石英基板、シリコン基板、セラミックス基板、金属基板若しくはプラスチック基板（プラスチックフィルムも含む）を用いることができる。
【００２９】
また、下地膜１２は特に可動イオンを含む基板や導電性を有する基板を用いる場合に有効であるが、石英基板には設けなくても構わない。下地膜１２としては、珪素（シリコン）を含む絶縁膜を用いれば良い。なお、本明細書において「珪素を含む絶縁膜」とは、具体的には酸化珪素膜、窒化珪素膜若しくは窒化酸化珪素膜（ＳｉＯｘＮｙで示される）など珪素、酸素若しくは窒素を所定の割合で含む絶縁膜を指す。
【００３０】
また、下地膜１２に放熱効果を持たせることによりＴＦＴの発熱を発散させることはＴＦＴの劣化又はＥＬ素子の劣化を防ぐためにも有効である。放熱効果を持たせるには公知のあらゆる材料を用いることができる。
【００３１】
ここでは画素内に二つのＴＦＴを形成している。２０１はスイッチング用素子として機能するＴＦＴ（以下、スイッチング用ＴＦＴという）、２０２はＥＬ素子へ流す電流量を制御する電流制御用素子として機能するＴＦＴ（以下、電流制御用ＴＦＴという）であり、どちらもｎチャネル型ＴＦＴで形成されている。
【００３２】
ｎチャネル型ＴＦＴの電界効果移動度はｐチャネル型ＴＦＴの電界効果移動度よりも大きいため、動作速度が早く大電流を流しやすい。また、同じ電流量を流すにもＴＦＴサイズはｎチャネル型ＴＦＴの方が小さくできる。そのため、ｎチャネル型ＴＦＴを電流制御用ＴＦＴとして用いた方が表示部の有効発光面積が広くなるので好ましい。
【００３３】
ｐチャネル型ＴＦＴはホットキャリア注入が殆ど問題にならず、オフ電流値が低いといった利点があって、スイッチング用ＴＦＴとして用いる例や電流制御用ＴＦＴとして用いる例が既に報告されている。しかしながら本発明では、ＬＤＤ領域の配置によってｎチャネル型ＴＦＴにおいてもホットキャリア注入の問題とオフ電流値の問題を解決し、全ての画素内のＴＦＴ全てをｎチャネル型ＴＦＴとすることも可能である。
【００３４】
ただし、本発明において、スイッチング用ＴＦＴと電流制御用ＴＦＴをｎチャネル型ＴＦＴに限定する必要はなく、両方又はどちらか片方にｐチャネル型ＴＦＴを用いることも可能である。

【００３５】
スイッチング用ＴＦＴ２０１は、ソース領域１３、ドレイン領域１４、ＬＤＤ領域１５ａ～１５d、高濃度不純物領域１６及びチャネル形成領域１７a、１７bを含む活性層、ゲート絶縁膜１８、ゲート電極１９a、１９b、第１層間絶縁膜２０、ソース配線２１並びにドレイン配線２２を有して形成される。
【００３６】
また、図３に示すように、ゲート電極１９a、１９bは別の材料（ゲート電極１９a、１９bよりも低抵抗な材料）で形成されたゲート配線２１１によって電気的に接続されたダブルゲート構造となっている。勿論、ダブルゲート構造だけでなく、トリプルゲート構造などいわゆるマルチゲート構造（直列に接続された二つ以上のチャネル形成領域を有する活性層を含む構造）であっても良い。
【００３７】
マルチゲート構造はオフ電流値を低減する上で極めて有効であり、本発明では画素のスイッチング素子２０１をマルチゲート構造とすることによりオフ電流値の低いスイッチング素子を実現している。
【００３８】
また、活性層は結晶構造を含む半導体膜で形成される。即ち、単結晶半導体膜でも良いし、多結晶半導体膜や微結晶半導体膜でも良い。また、ゲート絶縁膜１８は珪素を含む絶縁膜で形成すれば良い。また、ゲート電極、ソース配線若しくはドレイン配線としてはあらゆる導電膜を用いることができる。
【００３９】
さらに、スイッチング用ＴＦＴ２０１においては、ＬＤＤ領域１５a～１５dは、ゲート絶縁膜１８を介してゲート電極１９a、１９bと重ならないように設ける。このような構造はオフ電流値を低減する上で非常に効果的である。
【００４０】
なお、チャネル形成領域とＬＤＤ領域との間にオフセット領域（チャネル形成領域と同一組成の半導体層でなり、ゲート電圧が印加されない領域）を設けることはオフ電流値を下げる上でさらに好ましい。また、二つ以上のゲート電極を有するマルチゲート構造の場合、チャネル形成領域の間に設けられた高濃度不純物領域がオフ電流値の低減に効果的である。
【００４１】
このようにマルチゲート構造のＴＦＴを画素のスイッチング用ＴＦＴ２０１として用いると十分にオフ電流値を低くすることができる。即ち、オフ電流値が低いということは電流制御用ＴＦＴのゲートにかかる電圧をより長く保持できることを意味しており、特開平１０－１８９２５２号公報の図２のような電位保持のためのコンデンサを小さくしたり、省略しても次の書き込み期間まで電流制御用ＴＦＴのゲート電圧を維持しうるという利点が得られる。
【００４２】
次に、電流制御用ＴＦＴ２０２は、ソース領域３１、ドレイン領域３２、ＬＤＤ領域３３及びチャネル形成領域３４を含む活性層、ゲート絶縁膜１８、ゲート電極３５、第１層間絶縁膜２０、ソース配線３６並びにドレイン配線３７を有して形成される。なお、ゲート電極３５はシングルゲート構造となっているが、マルチゲート構造であっても良い。
【００４３】
図２に示すように、スイッチング用ＴＦＴ２０１のドレインは電流制御用ＴＦＴ２０２のゲートに接続されている。具体的には電流制御用ＴＦＴ２０２のゲート電極３５はスイッチング用ＴＦＴ２０１のドレイン領域１４とドレイン配線２２を介して電気的に接続されている。また、ソース配線３６は電流供給線２１２（図３（Ａ）参照）に接続される。
【００４４】
電流制御用ＴＦＴ２０２はＥＬ素子２０３に注入される電流量を制御するための素子であるが、ＥＬ素子の劣化を考慮するとあまり多くの電流を流すことは好ましくない。そのた

め、電流制御用ＴＦＴ２０２に過剰な電流が流れないように、チャネル長（Ｌ）は長めに設計することが好ましい。望ましくは一画素あたり０．５～２μＡ（好ましくは１～１．５μＡ）となるようにする。

【００４５】

以上のことを踏まえると、図９に示すように、スイッチング用ＴＦＴのチャネル長をＬ１（但しＬ１＝Ｌ１a＋Ｌ１b）、チャネル幅をＷ１とし、電流制御用ＴＦＴのチャネル長をＬ２、チャネル幅をＷ２とした時、Ｗ１は０．１～５μｍ（代表的には０．５～２μｍ）、Ｗ２は０．５～１０μｍ（代表的には２～５μｍ）とするのが好ましい。また、Ｌ１は０．２～１８μｍ（代表的には２～１５μｍ）、Ｌ２は１～５０μｍ（代表的には１０～３０μｍ）とするのが好ましい。但し、本発明は以上の数値に限定されるものではない。

【００４６】

また、スイッチング用ＴＦＴ２０１に形成されるＬＤＤ領域の長さ（幅）は０．５～３．５μｍ、代表的には２．０～２．５μｍとすれば良い。

【００４７】

また、図２に示したＥＬ表示装置は、電流制御用ＴＦＴ２０２において、ドレイン領域３２とチャネル形成領域３４との間にＬＤＤ領域３３が設けられ、且つ、ＬＤＤ領域３３がゲート絶縁膜１８を介してゲート電極３５に重なっている点にも特徴がある。

【００４８】

電流制御用ＴＦＴ２０２は、ＥＬ素子２０４を発光させるための電流を供給するため、図２に示すようにホットキャリア注入による劣化対策を講じておくことが好ましい。

【００４９】

なお、オフ電流値も抑えるために、ＬＤＤ領域がゲート電極の一部に重なるようにしておくことも有効である。この場合、ゲート電極と重なった領域がホットキャリア注入を抑え、ゲート電極と重ならない領域がオフ電流値を防ぐ。

【００５０】

この時、ゲート電極に重なったＬＤＤ領域の長さは０．１～３μｍ（好ましくは０．３～１．５μｍ）にすれば良い。また、ゲート電極に重ならないＬＤＤ領域を設ける場合、その長さは１．０～３．５μｍ（好ましくは１．５～２．０μｍ）にすれば良い。

【００５１】

また、ゲート電極と、ゲート絶縁膜を介してゲート電極に重なったＬＤＤ領域との間に形成される寄生容量（ゲート容量ともいう）を積極的に電位保持（電荷保持）のためのコンデンサとして用いることも可能である。本実施例では、図２に示すＬＤＤ領域３３を形成することでゲート電極３５とＬＤＤ領域３３との間にゲート容量を形成し、そのゲート容量を特開平１０－１８９２５２号公報の図２のような電位保持のためのコンデンサとして用いている。

【００５２】

勿論、別途コンデンサを形成しても構わないが、本実施例のような構造とすることで非常に小さい面積で電位保持のためのコンデンサを形成することが可能であり、画素の有効発光面積（ＥＬ素子で発した光を取り出せる面積）を向上させることが可能である。

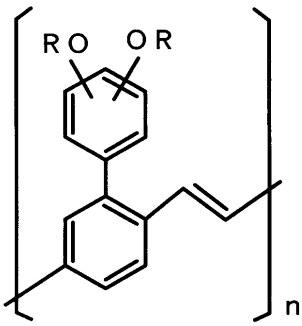
【００５３】

また、電流制御用ＴＦＴ２０２はキャリア（ここでは電子）の流れる方向が常に同一であるので、ドレイン領域側のみにＬＤＤ領域を設けておけばホットキャリア対策としては十分である。

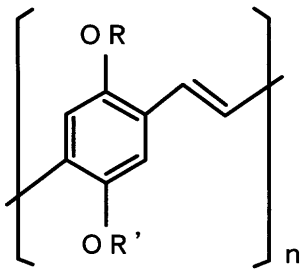
【００５４】

また、流しうる電流量を多くするという観点から見れば、電流制御用ＴＦＴ２０２の活性層（特にチャネル形成領域）の膜厚を厚くする（好ましくは５０～１００ｎｍ、さらに好ましくは６０～８０ｎｍ）ことも有効である。逆に、スイッチング用ＴＦＴ２０１の場合はオフ電流値を小さくするという観点から見れば、活性層（特にチャネル形成領域）の膜厚を薄くする（好ましくは２０～５０ｎｍ、さらに好ましくは２５～４０ｎｍ）ことも有効である。

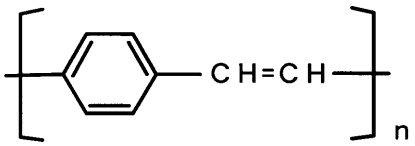
【００５５】
また、本実施例では電流制御用ＴＦＴ２０２をシングルゲート構造で図示しているが、複数のＴＦＴを直列につなげたマルチゲート構造としても良い。さらに、複数のＴＦＴを並列につなげて実質的にチャネル形成領域を複数に分割し、熱の放射を高い効率で行えるようにした構造としても良い。このような構造は熱による劣化対策として有効である。
【００５６】
次に、３８は第１パッシベーション膜であり、膜厚は１０ｎｍ～１μｍ（好ましくは２００～５００ｎｍ）とすれば良い。材料としては、珪素を含む絶縁膜（特に窒化酸化珪素膜又は窒化珪素膜が好ましい）を用いることができる。また、第１パッシベーション膜３８に放熱効果を持たせることは有効である。
【００５７】
第１パッシベーション膜３８の上には、第２層間絶縁膜（平坦化膜）３９を形成し、ＴＦＴによってできる段差の平坦化を行う。第２層間絶縁膜３９としては、有機樹脂膜が好ましく、ポリイミド、ポリアミド、アクリル、ＢＣＢ（ベンゾシクロブテン）等を用いると良い。勿論、十分な平坦化が可能であれば、無機膜を用いても良い。
【００５８】
第２層間絶縁膜３９によってＴＦＴによる段差を平坦化することは非常に重要である。後に形成されるＥＬ層は非常に薄いため、段差が存在することによって発光不良を起こす場合がある。従って、ＥＬ層をできるだけ平坦面に形成しうるように画素電極を形成する前に平坦化しておくことが望ましい。
【００５９】
また、４０は反射性の高い導電膜でなる画素電極（ＥＬ素子の陰極）であり、第２層間絶縁膜３９及び第１パッシベーション膜３８にコンタクトホール（開孔）を開けた後、形成された開孔部において電流制御用ＴＦＴ２０２のドレイン配線３７に接続されるように形成される。画素電極４０としてはアルミニウム合金や銅合金など低抵抗な導電膜を用いることが好ましい。勿論、他の導電膜との積層構造としても良い。
【００６０】
次に発光層４２が図１で説明したような薄膜形成装置により形成される。なお、ここでは一画素しか図示していないが、図１で説明したようにＲ（赤）、Ｇ（緑）、Ｂ（青）の各色に対応した発光層が同時に形成される。発光層とする有機ＥＬ材料としては高分子材料を用いる。代表的な高分子材料としては、ポリパラフェニレンビニレン（ＰＰＶ）系、ポリビニルカルバゾール（ＰＶＫ）系、ポリフルオレン系などが挙げられる。
【００６１】
なお、ＰＰＶ系有機ＥＬ材料としては様々な型のものがあるが、例えば以下のような分子式が発表されている。
（「H. Shenk,H.Becker,O.Gelsen,E.Kluge,W.Kreuder,and H.Spreitzer,“Polymers for Light Emitting Diodes”,Euro Display,Proceedings,1999,p.33-37」）
【００６２】
【化１】



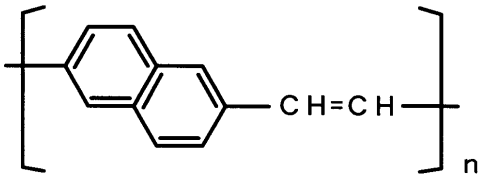
【００６３】
【化２】



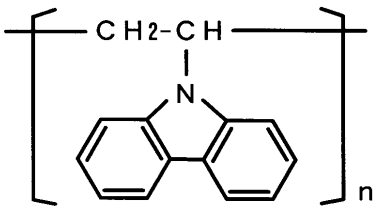
【００６４】
また、特開平１０－９２５７６号公報に記載された分子式のポリフェニルビニルを用いることもできる。分子式は以下のようになる。
【００６５】
【化３】



【００６６】
【化４】



【００６７】
また、ＰＶＫ系有機ＥＬ材料としては以下のような分子式がある。
【００６８】
【化５】



【００６９】

高分子有機ＥＬ材料はポリマーの状態で溶媒に溶かして塗布することもできるし、モノマーの状態で溶媒に溶かして塗布した後に重合することもできる。モノマーの状態で塗布した場合、まずポリマー前駆体が形成され、真空中で加熱することにより重合してポリマーになる。

【００７０】

具体的な発光層としては、赤色に発光する発光層にはシアノポリフェニレンビニレン、緑色に発光する発光層にはポリフェニレンビニレン、青色に発光する発光層にはポリフェニレンビニレン若しくはポリアルキルフェニレンを用いれば良い。膜厚は３０～１５０ｎｍ（好ましくは４０～１００ｎｍ）とすれば良い。

【００７１】

また、発光層中に蛍光物質（代表的には、クマリン６、ルブレン、ナイルレッド、ＤＣＭ、キナクリドン等）を添加して発光中心を蛍光物質に移し、所望の発光得ることも可能である。公知の蛍光物質は如何なるものを用いても良い。

【００７２】

但し、以上の例は本発明の発光層として用いることのできる有機ＥＬ材料の一例であって、これに限定する必要はまったくない。本発明では有機ＥＬ材料と溶媒との混合物を図１に示す方式により塗布して、溶媒を揮発させて除去することにより発光層を形成する。従って、溶媒を揮発させる際に発光層のガラス転移温度を超えない組み合わせであれば如何なる有機ＥＬ材料を用いても良い。

【００７３】

また、代表的な溶媒としてはクロロフォルム、ジクロロメタン、γブチルラクトン、ブチルセルソルブ又はＮＭＰ（Ｎ－メチル－２－ピロリドン）が挙げられる。また、塗布液の粘度を上げるための添加剤を加えることも有効である。

【００７４】

さらに、発光層４２を形成する際、処理雰囲気は極力水分の少ない乾燥雰囲気とし、不活性ガス中で行うことが望ましい。ＥＬ層は水分や酸素の存在によって容易に劣化してしまうため、形成する際は極力このような要因を排除しておく必要がある。例えば、ドライ窒素雰囲気、ドライアルゴン雰囲気等が好ましい。そのためには、図１の薄膜形成装置を、不活性ガスを充填したクリーンブースに設置し、その雰囲気中で発光層の成膜工程を行うことが望ましい。

【００７５】

以上のようにして発光層４２を形成したら、次に正孔注入層４３が形成される。本実施形態では正孔注入層４３としてＰＥＤＯＴ（ポリチオフェン）またはＰＡｎｉ（ポリアニリン）を用いる。これらの有機材料は水溶性であるため、発光層４２を溶解させることなく形成することができる。膜厚は５～３０ｎｍ（好ましくは１０～２０ｎｍ）で良い。

【００７６】

正孔注入層４３の上には透明導電膜でなる陽極４４が設けられる。本実施形態の場合、発光層４３で生成された光は上面側に向かって（ＴＦＴの上方に向かって）放射されるため、陽極は透光性でなければならない。透明導電膜としては酸化インジウムと酸化スズとの化合物や酸化インジウムと酸化亜鉛との化合物を用いることができるが、耐熱性の低い発光層や正孔注入層を形成した後で形成するため、可能な限り低温で成膜できるものが好ましい。

【００７７】

陽極４４まで形成された時点でＥＬ素子２０３が完成する。なお、ここでいうＥＬ素子２０３は、画素電極（陰極）４０、正孔注入層４３、発光層４２及び陽極４４で形成されたコンデンサを指す。図３に示すように画素電極４０は画素の面積にほぼ一致するため、画素全体がＥＬ素子として機能する。従って、発光の利用効率が非常に高く、明るい画像表示が可能となる。

【００７８】

また、本実施形態では画素電極４０が陰極となるような構造としたため、発光層で発生し

た光は陽極側へ全て放射される。しかしながら、このＥＬ素子の構造を反対にして、画素電極が透明導電膜でなる陽極となるような構造とすることも可能である。この場合も発光層で発生した光が陽極側へ放射されるため、基板１１側から光を観測するようになる。

【００７９】

ところで、本実施形態では、陽極４４の上にさらに第２パッシベーション膜４５を設けている。第２パッシベーション膜４５としては窒化珪素膜または窒化酸化珪素膜が好ましい。この目的は、外部とＥＬ素子とを遮断することであり、有機ＥＬ材料の酸化による劣化を防ぐ意味と、有機ＥＬ材料からの脱ガスを抑える意味との両方を併せ持つ。これによりＥＬ表示装置の信頼性が高められる。

【００８０】

また、本発明のＥＬ表示装置は図２のような構造の画素からなる画素部を有し、画素内において機能に応じて構造の異なるＴＦＴが配置されている。これによりオフ電流値の十分に低いスイッチング用ＴＦＴと、ホットキャリア注入に強い電流制御用ＴＦＴとが同じ画素内に形成でき、高い信頼性を有し、且つ、良好な画像表示が可能な（動作性能の高い）ＥＬ表示装置が得られる。

【００８１】

なお、本実施形態ではトップゲート型ＴＦＴを用いた例としてプレーナ型ＴＦＴの構造を示したが、ボトムゲート型ＴＦＴ（典型的には逆スタガ型ＴＦＴ）であっても良い。本発明は有機ＥＬ材料の成膜方法に特徴があり、画素内に配置されるＴＦＴの構造に限定はない。

【００８２】

〔実施例１〕

本発明の実施例について図４～図６を用いて説明する。ここでは、画素部とその周辺に設けられる駆動回路部のＴＦＴを同時に作製する方法について説明する。但し、説明を簡単にするために、駆動回路に関しては基本回路であるＣＭＯＳ回路を図示することとする。

【００８３】

まず、図４（Ａ）に示すように、ガラス基板３００上に下地膜３０１を３００ｎｍの厚さに形成する。本実施例では下地膜３０１として窒化酸化珪素膜を積層して用いる。この時、ガラス基板３００に接する方の窒素濃度を１０～２５ｗｔ％としておくと良い。また、下地膜３０１に放熱効果を持たせることは有効であり、ＤＬＣ（ダイヤモンドライクカーボン）膜を設けても良い。

【００８４】

次に下地膜３０１の上に５０ｎｍの厚さの非晶質珪素膜（図示せず））を公知の成膜法で形成する。なお、非晶質珪素膜に限定する必要はなく、非晶質構造を含む半導体膜（微結晶半導体膜を含む）であれば良い。さらに非晶質シリコンゲルマニウム膜などの非晶質構造を含む化合物半導体膜でも良い。また、膜厚は２０～１００ｎｍの厚さであれば良い。

【００８５】

そして、公知の技術により非晶質珪素膜を結晶化し、結晶質珪素膜（多結晶シリコン膜若しくはポリシリコン膜ともいう）３０２を形成する。公知の結晶化方法としては、電熱炉を使用した熱結晶化方法、レーザー光を用いたレーザーアニール結晶化法、赤外光を用いたランプアニール結晶化法がある。本実施例では、ＸｅＣｌガスを用いたエキシマレーザー光を用いて結晶化する。

【００８６】

なお、本実施例では線状に加工したパルス発振型のエキシマレーザー光を用いるが、矩形であっても良いし、連続発振型のアルゴンレーザー光や連続発振型のエキシマレーザー光を用いることもできる。

【００８７】

また、本実施例では結晶質珪素膜をＴＦＴの活性層として用いるが、非晶質珪素膜を用いることも可能である。

【００８８】

なお、オフ電流を低減する必要のあるスイッチング用ＴＦＴの活性層を非晶質珪素膜で形成し、電流制御用ＴＦＴの活性層を結晶質珪素膜で形成することは有効である。非晶質珪素膜はキャリア移動度が低いため電流を流しにくくオフ電流が流れにくい。即ち、電流を流しにくい非晶質珪素膜と電流を流しやすい結晶質珪素膜の両者の利点を生かすことができる。

【００８９】

次に、図４（Ｂ）に示すように、結晶質珪素膜３０２上に酸化珪素膜でなる保護膜３０３を１３０ｎｍの厚さに形成する。この厚さは１００～２００ｎｍ（好ましくは１３０～１７０ｎｍ）の範囲で選べば良い。また、珪素を含む絶縁膜であれば他の膜でも良い。この保護膜３０３は不純物を添加する際に結晶質珪素膜が直接プラズマに曝されないようにするためと、微妙な濃度制御を可能にするために設ける。

【００９０】

そして、その上にレジストマスク３０４a、３０４bを形成し、保護膜３０３を介してｎ型を付与する不純物元素（以下、ｎ型不純物元素という）を添加する。なお、ｎ型不純物元素としては、代表的には周期表の１５族に属する元素、典型的にはリン又は砒素を用いることができる。なお、本実施例ではフォスフィン（PH_3）を質量分離しないでプラズマ励起したプラズマドーピング法を用い、リンを1×10^{18}atoms/cm^{3}の濃度で添加する。勿論、質量分離を行うイオンインプランテーション法を用いても良い。

【００９１】

この工程により形成されるｎ型不純物領域３０５、３０６には、ｎ型不純物元素が2×10^{16}～5×10^{19}atoms/cm^3（代表的には5×10^{17}～5×10^{18}atoms/cm^3）の濃度で含まれるようにドーズ量を調節する。

【００９２】

次に、図４（Ｃ）に示すように、保護膜３０３を除去し、添加したｎ型不純物元素の活性化を行う。活性化手段は公知の技術を用いれば良いが、本実施例ではエキシマレーザー光の照射により活性化する。勿論、パルス発振型でも連続発振型でも良いし、エキシマレーザー光に限定する必要はない。但し、添加された不純物元素の活性化が目的であるので、結晶質珪素膜が溶融しない程度のエネルギーで照射することが好ましい。なお、保護膜３０３をつけたままレーザー光を照射しても良い。

【００９３】

なお、このレーザー光による不純物元素の活性化に際して、熱処理（ファーネスアニール）による活性化を併用しても構わない。熱処理による活性化を行う場合は、基板の耐熱性を考慮して４５０～５５０℃程度の熱処理を行えば良い。

【００９４】

この工程によりｎ型不純物領域３０５、３０６の端部、即ち、ｎ型不純物領域３０５、３０６の周囲に存在するｎ型不純物元素を添加していない領域との境界部（接合部）が明確になる。このことは、後にＴＦＴが完成した時点において、ＬＤＤ領域とチャネル形成領域とが非常に良好な接合部を形成しうることを意味する。

【００９５】

次に、図４（Ｄ）に示すように、結晶質珪素膜の不要な部分を除去して、島状の半導体膜（以下、活性層という）３０７～３１０を形成する。

【００９６】

次に、図４（Ｅ）に示すように、活性層３０７～３１０を覆ってゲート絶縁膜３１１を形成する。ゲート絶縁膜３１１としては、１０～２００ｎｍ、好ましくは５０～１５０ｎｍの厚さの珪素を含む絶縁膜を用いれば良い。これは単層構造でも積層構造でも良い。本実施例では１１０ｎｍ厚の窒化酸化珪素膜を用いる。

【００９７】

次に、２００～４００ｎｍ厚の導電膜を形成し、パターニングしてゲート電極３１２～３１６を形成する。なお、本実施例ではゲート電極と、ゲート電極に電気的に接続された引き回しのための配線（以下、ゲート配線という）とを別の材料で形成する。具体的にはゲ

ート電極よりも低抵抗な材料をゲート配線として用いる。これは、ゲート電極としては微細加工が可能な材料を用い、ゲート配線には微細加工はできなくとも配線抵抗が小さい材料を用いるためである。勿論、ゲート電極とゲート配線とを同一材料で形成してしまっても構わない。

【００９８】

また、ゲート電極は単層の導電膜で形成しても良いが、必要に応じて二層、三層といった積層膜とすることが好ましい。ゲート電極の材料としては公知のあらゆる導電膜を用いることができる。ただし、上述のように微細加工が可能、具体的には２μm以下の線幅にパターニング可能な材料が好ましい。

【００９９】

代表的には、タンタル（Ｔａ）、チタン（Ｔｉ）、モリブデン（Ｍｏ）、タングステン（Ｗ）、クロム（Ｃｒ）、シリコン（Ｓｉ）から選ばれた元素でなる膜、または前記元素の窒化物膜（代表的には窒化タンタル膜、窒化タングステン膜、窒化チタン膜）、または前記元素を組み合わせた合金膜（代表的にはＭｏ－Ｗ合金、Ｍｏ－Ｔａ合金）、または前記元素のシリサイド膜（代表的にはタングステンシリサイド膜、チタンシリサイド膜）を用いることができる。勿論、単層で用いても積層して用いても良い。

【０１００】

本実施例では、３０ｎｍ厚の窒化タングステン（ＷＮ）膜と、３７０ｎｍ厚のタングステン（Ｗ）膜とでなる積層膜を用いる。これはスパッタ法で形成すれば良い。また、スパッタガスとしてＸｅ、Ｎｅ等の不活性ガスを添加すると応力による膜はがれを防止することができる。

【０１０１】

またこの時、ゲート電極３１３、３１６はそれぞれｎ型不純物領域３０５、３０６の一部とゲート絶縁膜３１１を介して重なるように形成する。この重なった部分が後にゲート電極と重なったＬＤＤ領域となる。

【０１０２】

次に、図５（Ａ）に示すように、ゲート電極３１２～３１６をマスクとして自己整合的にｎ型不純物元素（本実施例ではリン）を添加する。こうして形成される不純物領域３１７～３２３にはｎ型不純物領域３０５、３０６の１／２～１／１０（代表的には１／３～１／４）の濃度でリンが添加されるように調節する。具体的には、1×10^{16}～5×10^{18}atoms/cm^3（典型的には3×10^{17}～3×10^{18}atoms/cm^3）の濃度が好ましい。

【０１０３】

次に、図５（Ｂ）に示すように、ゲート電極等を覆う形でレジストマスク３２４ａ～３２４ｃを形成し、ｎ型不純物元素（本実施例ではリン）を添加して高濃度にリンを含む不純物領域３２５～３３１を形成する。ここでもフォスフィン（PH_3）を用いたイオンドープ法で行い、この領域のリンの濃度は1×10^{20}～1×10^{21}atoms/cm^3（代表的には2×10^{20}～5×10^{21}atoms/cm^3）となるように調節する。

【０１０４】

この工程によってｎチャネル型ＴＦＴのソース領域若しくはドレイン領域が形成されるが、スイッチング用ＴＦＴでは、図５（Ａ）の工程で形成したｎ型不純物領域３２０～３２２の一部を残す。この残された領域が、図２におけるスイッチング用ＴＦＴのＬＤＤ領域１５ａ～１５ｄに相当する。

【０１０５】

次に、図５（Ｃ）に示すように、レジストマスク３２４ａ～３２４ｃを除去し、新たにレジストマスク３３２を形成する。そして、ｐ型不純物元素（本実施例ではボロン）を添加し、高濃度にボロンを含む不純物領域３３３、３３４を形成する。ここではジボラン（B_2H_6）を用いたイオンドープ法により3×10^{20}～3×10^{21}atoms/cm^3（代表的には5×10^{20}～1×10^{21}atoms/cm^{3}ノ）濃度となるようにボロンを添加する。

【０１０６】

なお、不純物領域３３３、３３４には既に1×10^{20}～1×10^{21}atoms/cm^{3}の濃度でリ

ンが添加されているが、ここで添加されるボロンはその少なくとも３倍以上の濃度で添加される。そのため、予め形成されていたｎ型の不純物領域は完全にＰ型に反転し、Ｐ型の不純物領域として機能する。

【０１０７】

次に、レジストマスク３３２を除去した後、それぞれの濃度で添加されたｎ型またはｐ型不純物元素を活性化する。活性化手段としては、ファーネスアニール法、レーザーアニール法、またはランプアニール法で行うことができる。本実施例では電熱炉において窒素雰囲気中、５５０℃、４時間の熱処理を行う。

【０１０８】

このとき雰囲気中の酸素を極力排除することが重要である。なぜならば酸素が少しでも存在していると露呈したゲート電極の表面が酸化され、抵抗の増加を招くと共に後にオーミックコンタクトを取りにくくなるからである。従って、上記活性化工程における処理雰囲気中の酸素濃度は１ｐｐｍ以下、好ましくは０．１ｐｐｍ以下とすることが望ましい。

【０１０９】

次に、活性化工程が終了したら３００ｎｍ厚のゲート配線３３５を形成する。ゲート配線３３５の材料としては、アルミニウム（Ａｌ）又は銅（Ｃｕ）を主成分（組成として５０～１００％を占める。）とする金属膜を用いれば良い。配置としては図３のゲート配線２１１のように、スイッチング用ＴＦＴのゲート電極３１４、３１５（図３のゲート電極１９ａ、１９ｂに相当する）を電気的に接続するように形成する。（図５（Ｄ））

【０１１０】

このような構造とすることでゲート配線の配線抵抗を非常に小さくすることができるため、面積の大きい画像表示領域（画素部）を形成することができる。即ち、画面の大きさが対角１０インチ以上（さらには３０インチ以上）のＥＬ表示装置を実現する上で、本実施例の画素構造は極めて有効である。

【０１１１】

次に、図６（Ａ）に示すように、第１層間絶縁膜３３６を形成する。第１層間絶縁膜３３６としては、珪素を含む絶縁膜を単層で用いるか、その中で組み合わせた積層膜を用いれば良い。また、膜厚は４００ｎｍ～１．５μｍとすれば良い。本実施例では、２００ｎｍ厚の窒化酸化珪素膜の上に８００ｎｍ厚の酸化珪素膜を積層した構造とする。

【０１１２】

さらに、３～１００％の水素を含む雰囲気中で、３００～４５０℃で１～１２時間の熱処理を行い水素化処理を行う。この工程は熱的に励起された水素により半導体膜の不対結合手を水素終端する工程である。水素化の他の手段として、プラズマ水素化（プラズマにより励起された水素を用いる）を行っても良い。

【０１１３】

なお、水素化処理は第１層間絶縁膜３３６を形成する間に入れても良い。即ち、２００ｎｍ厚の窒化酸化珪素膜を形成した後で上記のように水素化処理を行い、その後で残り８００ｎｍ厚の酸化珪素膜を形成しても構わない。

【０１１４】

次に、第１層間絶縁膜３３６に対してコンタクトホールを形成し、ソース配線３３７～３４０と、ドレイン配線３４１～３４３を形成する。なお、本実施例ではこの電極を、Ｔｉ膜を１００ｎｍ、Ｔｉを含むアルミニウム膜を３００ｎｍ、Ｔｉ膜１５０ｎｍをスパッタ法で連続形成した３層構造の積層膜とする。勿論、他の導電膜でも良い。

【０１１５】

次に、５０～５００ｎｍ（代表的には２００～３００ｎｍ）の厚さで第１パッシベーション膜３４４を形成する。本実施例では第１パッシベーション膜３４４として３００ｎｍ厚の窒化酸化珪素膜を用いる。これは窒化珪素膜で代用しても良い。なお、窒化酸化珪素膜の形成に先立ってH_2、NH_3等水素を含むガスを用いてプラズマ処理を行うことは有効である。この前処理により励起された水素が第１層間絶縁膜３３６に供給され、熱処理を行うことで、第１パッシベーション膜３４４の膜質が改善される。それと同時に、第１層間

絶縁膜３３６に添加された水素が下層側に拡散するため、効果的に活性層を水素化することができる。

【０１１６】

次に、図６（Ｂ）に示すように有機樹脂からなる第２層間絶縁膜３４５を形成する。有機樹脂としてはポリイミド、ポリアミド、アクリル、ＢＣＢ（ベンゾシクロブテン）等を使用することができる。特に、第２層間絶縁膜３４５は平坦化の意味合いが強いので、平坦性に優れたアクリルが好ましい。本実施例ではＴＦＴによって形成される段差を十分に平坦化しうる膜厚でアクリル膜を形成する。好ましくは１～５μｍ（さらに好ましくは２～４μｍ）とすれば良い。

【０１１７】

次に、第２層間絶縁膜３４５及び第１パッシベーション膜３４４にドレイン配線３４３に達するコンタクトホールを形成し、画素電極３４６を形成する。本実施例では画素電極３４６として３００ｎｍ厚のアルミニウム合金膜（１wt%のチタンを含有したアルミニウム膜）を形成する。

【０１１８】

次に、図６（Ｃ）に示すように、樹脂材料でなるバンク３４７を形成する。バンク３４７は１～２μｍ厚のアクリル膜またはポリイミド膜をパターニングして形成すれば良い。このバンク３４７は図３に示したように、画素と画素との間にストライプ状に形成される。本実施例ではソース配線３３９に沿って形成するがゲート配線３３６に沿って形成しても良い。

【０１１９】

次に、発光層３４８を、図１を用いて説明した薄膜形成装置を用いた成膜工程により形成する。具体的には、発光層３４８となる有機ＥＬ材料をクロロフォルム、ジクロロメタン、キシレン、トルエン、テトラヒドロフラン等の溶媒に溶かして塗布し、その後、熱処理を行うことにより溶媒を揮発させる。こうして有機ＥＬ材料でなる被膜（発光層）が形成される。

【０１２０】

なお、本実施例では一画素しか図示されていないが、このとき同時に赤色に発光する発光層、緑色に発光する発光層及び青色に発光する発光層が形成される。本実施例では、赤色に発光する発光層としてシアノポリフェニレンビニレン、緑色に発光する発光層としてポリフェニレンビニレン、青色に発光する発光層としてポリアルキルフェニレンを各々５０ｎｍの厚さに形成する。また、溶媒としては１，２－ジクロロメタンを用い、８０～１５０℃のホットプレートで１～５分の熱処理を行って揮発させる。

【０１２１】

次に、正孔注入層３４９を２０ｎｍの厚さに形成する。正孔注入層３４９は全ての画素に共通で設ければ良いので、スピンコート法または印刷法を用いて形成すれば良い。本実施例ではポリチオフェン（ＰＥＤＯＴ）を水溶液として塗布し、１００～１５０℃のホットプレートで１～５分の熱処理を行って水分を揮発させる。この場合、ポリフェニレンビニレンやポリアルキルフェニレンが水に溶けないため、発光層３４８を溶解させることなく正孔注入層３４９を形成することが可能である。

【０１２２】

なお、正孔注入層３４９として低分子有機ＥＬ材料を用いることも可能である。その場合は、蒸着法を用いて形成すれば良い。

【０１２３】

本実施例では発光層及び正孔注入層でなる２層構造とするが、その他に正孔輸送層、電子注入層、電子輸送層等を設けても構わない。このように組み合わせは既に様々な例が報告されており、そのいずれの構成を用いても構わない。

【０１２４】

発光層３４８及び正孔注入層３４９を形成したら、透明導電膜でなる陽極３５０を１２０ｎｍの厚さに形成する。本実施例では、酸化インジウムに１０～２０ｗｔ％の酸化亜鉛を

添加した透明導電膜を用いる。成膜方法は、発光層３４８や正孔注入層３４９を劣化させないように室温で蒸着法により形成することが好ましい。

【０１２５】

陽極３５０を形成したら、プラズマＣＶＤ法により窒化酸化珪素膜でなる第２パッシベーション膜３５１を３００ｎｍの厚さに形成する。このときも成膜温度に留意する必要がある。成膜温度を下げるにはリモートプラズマＣＶＤ法を用いると良い。

【０１２６】

こうして図６（Ｃ）に示すような構造のアクティブマトリクス基板が完成する。なお、バンク３４７を形成した後、パッシベーション膜３５１を形成するまでの工程をマルチチャンバー方式（またはインライン方式）の薄膜形成装置を用いて、大気解放せずに連続的に処理することは有効である。

【０１２７】

ところで、本実施例のアクティブマトリクス基板は、画素部だけでなく駆動回路部にも最適な構造のＴＦＴを配置することにより、非常に高い信頼性を示し、動作特性も向上しうる。

【０１２８】

まず、極力動作速度を落とさないようにホットキャリア注入を低減させる構造を有するＴＦＴを、駆動回路部を形成するＣＭＯＳ回路のｎチャネル型ＴＦＴ２０５として用いる。なお、ここでいう駆動回路としては、シフトレジスタ、バッファ、レベルシフタ、サンプリング回路（サンプル及びホールド回路）などが含まれる。デジタル駆動を行う場合には、Ｄ／Ａコンバータなどの信号変換回路も含まれうる。

【０１２９】

本実施例の場合、図６（Ｃ）に示すように、ｎチャネル型２０５の活性層は、ソース領域３５５、ドレイン領域３５６、ＬＤＤ領域３５７及びチャネル形成領域３５８を含み、ＬＤＤ領域３５７はゲート絶縁膜３１１を介してゲート電極３１３と重なっている。この構造は電流制御用ＴＦＴ２０２と同一である。

【０１３０】

ドレイン領域側のみにＬＤＤ領域を形成しているのは、動作速度を落とさないための配慮である。また、このｎチャネル型ＴＦＴ２０５はオフ電流値をあまり気にする必要はなく、それよりも動作速度を重視した方が良い。従って、ＬＤＤ領域３５７は完全にゲート電極に重ねてしまい、極力抵抗成分を少なくすることが望ましい。即ち、いわゆるオフセットはなくした方がよい。

【０１３１】

また、ＣＭＯＳ回路のｐチャネル型ＴＦＴ２０６は、ホットキャリア注入による劣化が殆ど気にならないので、特にＬＤＤ領域を設けなくても良い。勿論、ｎチャネル型ＴＦＴ２０５と同様にＬＤＤ領域を設け、ホットキャリア対策を講じることも可能である。

【０１３２】

なお、駆動回路の中でもサンプリング回路は他の回路と比べて少し特殊であり、チャネル形成領域を双方向に大電流が流れる。即ち、ソース領域とドレイン領域の役割が入れ替わるのである。さらに、オフ電流値を極力低く抑える必要があり、そういった意味でスイッチング用ＴＦＴと電流制御用ＴＦＴの中間の機能を有するＴＦＴを配置することが望ましい。

【０１３３】

従って、サンプリング回路を形成するｎチャネル型ＴＦＴは、図１０に示すような構造のＴＦＴを配置することが望ましい。図１０に示すように、ＬＤＤ領域９０１ａ、９０１ｂの一部がゲート絶縁膜９０２を介してゲート電極９０３と重なる。この効果は電流制御用ＴＦＴ２０２の説明で述べた通りであり、サンプリング回路の場合はチャネル形成領域９０４を挟む形で設ける点が異なる。

【０１３４】

なお、実際には図６（Ｃ）まで完成したら、さらに外気に曝されないように気密性が高く

、脱ガスの少ない保護フィルム（ラミネートフィルム、紫外線硬化樹脂フィルム等）や透光性のシーリング材でパッケージング（封入）することが好ましい。その際、シーリング材の内部を不活性雰囲気にしたり、内部に吸湿性材料（例えば酸化バリウム）を配置するとＥＬ素子の信頼性が向上する。

【０１３５】

また、パッケージング等の処理により気密性を高めたら、基板上に形成された素子又は回路から引き回された端子と外部信号端子とを接続するためのコネクター（フレキシブルプリントサーキット：ＦＰＣ）を取り付けて製品として完成する。このような出荷できる状態にまでした状態を本明細書中ではＥＬ表示装置（またはＥＬモジュール）をという。

【０１３６】

ここで本実施例のアクティブマトリクス型ＥＬ表示装置の構成を図７の斜視図を用いて説明する。本実施例のアクティブマトリクス型ＥＬ表示装置は、ガラス基板７０１上に形成された、画素部７０２と、ゲート側駆動回路７０３と、ソース側駆動回路７０４を含む。画素部のスイッチング用ＴＦＴ７０５はｎチャネル型ＴＦＴであり、ゲート側駆動回路７０３に接続されたゲート配線７０６、ソース側駆動回路７０４に接続されたソース配線７０７の交点に配置されている。また、スイッチング用ＴＦＴ７０５のドレインは電流制御用ＴＦＴ７０８のゲートに接続されている。

【０１３７】

さらに、電流制御用ＴＦＴ７０６のソース側は電流供給線７０９に接続される。本実施例のような構造では、電流供給線７０９には接地電位（アース電位）が与えられている。また、電流制御用ＴＦＴ７０８のドレインにはＥＬ素子７１０が接続されている。また、このＥＬ素子７１０の陽極には所定の電圧（３～１２Ｖ、好ましくは３～５Ｖ）が加えられる。

【０１３８】

そして、外部入出力端子となるＦＰＣ７１１には駆動回路部まで信号を伝達するための接続配線７１２、７１３、及び電流供給線７０９に接続された接続配線７１４が設けられている。

【０１３９】

また、図７に示したＥＬ表示装置の回路構成の一例を図８に示す。本実施例のＥＬ表示装置は、ソース側駆動回路８０１、ゲート側駆動回路（Ａ）８０７、ゲート側駆動回路（Ｂ）８１１、画素部８０６を有している。なお、本明細書中において、駆動回路部とはソース側処理回路およびゲート側駆動回路を含めた総称である。

【０１４０】

ソース側駆動回路８０１は、シフトレジスタ８０２、レベルシフタ８０３、バッファ８０４、サンプリング回路（サンプル及びホールド回路）８０５を備えている。また、ゲート側駆動回路（Ａ）８０７は、シフトレジスタ８０８、レベルシフタ８０９、バッファ８１０を備えている。ゲート側駆動回路（Ｂ）８１１も同様な構成である。

【０１４１】

ここでシフトレジスタ８０２、８０８は駆動電圧が５～１６Ｖ（代表的には１０Ｖ）であり、回路を形成するＣＭＯＳ回路に使われるｎチャネル型ＴＦＴは図６（Ｃ）の２０５で示される構造が適している。

【０１４２】

また、レベルシフタ８０３、８０９、バッファ８０４、８１０はシフトレジスタと同様に、図６（Ｃ）のｎチャネル型ＴＦＴ２０５を含むＣＭＯＳ回路が適している。なお、ゲート配線をダブルゲート構造、トリプルゲート構造といったマルチゲート構造とすることは、各回路の信頼性を向上させる上で有効である。

【０１４３】

また、サンプリング回路８０５はソース領域とドレイン領域が反転する上、オフ電流値を低減する必要があるので、図１０のｎチャネル型ＴＦＴ２０８を含むＣＭＯＳ回路が適している。

【０１４４】
また、画素部８０６は図２に示した構造の画素を配置する。
【０１４５】
なお、上記構成は、図４～６に示した作製工程に従ってＴＦＴを作製することによって容易に実現することができる。また、本実施例では画素部と駆動回路部の構成のみ示しているが、本実施例の作製工程に従えば、その他にも信号分割回路、Ｄ／Ａコンバータ回路、オペアンプ回路、γ補正回路など駆動回路以外の論理回路を同一基板上に形成することが可能であり、さらにはメモリ部やマイクロプロセッサ等を形成しうると考えている。
【０１４６】
さらに、シーリング材をも含めた本実施例のＥＬモジュールについて図１１（Ａ）、（Ｂ）を用いて説明する。なお、必要に応じて図７、図８で用いた符号を引用することにする。
【０１４７】
図１１（Ａ）は、図７に示した状態にシーリング構造を設けた状態を示す上面図である。点線で示された７０２は画素部、７０３はゲート側駆動回路、７０４はソース側駆動回路である。本発明のシーリング構造は、図７の状態に対して充填材（図示せず）、カバー材１１０１、シール材（図示せず）及びフレーム材１１０２を設けた構造である。
【０１４８】
ここで、図１１（Ａ）をＡ－Ａ’で切断した断面図を図１１（Ｂ）に示す。なお、図１１（Ａ）、（Ｂ）では同一の部位に同一の符号を用いている。
【０１４９】
図１１（Ｂ）に示すように、基板７０１上には画素部７０２、ゲート側駆動回路７０３が形成されており、画素部７０２は電流制御用ＴＦＴ２０２とそれに電気的に接続された画素電極３４６を含む複数の画素により形成される。また、ゲート側駆動回路７０３はｎチャネル型ＴＦＴ２０５とｐチャネル型ＴＦＴ２０６とを相補的に組み合わせたＣＭＯＳ回路を用いて形成される。
【０１５０】
画素電極３４６はＥＬ素子の陰極として機能する。また、画素電極３４６の両端にはバンク３４７が形成され、バンク３４７の内側に発光層３４８、正孔注入層３４９が形成される。また、その上にはＥＬ素子の陽極３５０、第２パッシベーション膜３５１が形成される。勿論、発明の実施の形態にも述べたようにＥＬ素子の構造を反対とし、画素電極を陽極としても構わない。
【０１５１】
本実施例の場合、陽極３５０は全画素に共通の配線としても機能し、接続配線７１２を経由してＦＰＣ７１１に電気的に接続されている。さらに、画素部７０２及びゲート側駆動回路７０３に含まれる素子は全て第２パッシベーション膜３５１で覆われている。この第２パッシベーション膜３５１は省略することも可能であるが、各素子を外部と遮断する上で設けた方が好ましい。
【０１５２】
次に、ＥＬ素子を覆うようにして充填材１１０３を設ける。この充填材１１０３はカバー材１１０１を接着するための接着剤としても機能する。充填材１１０３としては、ＰＶＣ（ポリビニルクロライド）、エポキシ樹脂、シリコーン樹脂、ＰＶＢ（ポリビニルブチラル）またはＥＶＡ（エチレンビニルアセテート）を用いることができる。この充填材１１０３の内部に乾燥剤（図示せず）を設けておくと、吸湿効果を保ち続けられるので好ましい。このとき、乾燥剤は充填材に添加されたものであっても良いし、充填材に封入されたものであっても良い。但し、本実施例の場合は充填材１１０３側に発光するため、透光性の充填材を用いる。
【０１５３】
また、本実施例ではカバー材１１０１としては、ガラス板、、ＦＲＰ（Fiberglass-Reinforced Plastics）板、ＰＶＦ（ポリビニルフロライド）フィルム、マイラーフィルム、ポ

リエステルフィルムまたはアクリルフィルムを用いることができる。本実施例の場合はカバー材１１０１も充填材同様に透光性でなければならない。なお、充填材１１０３の内部に予め酸化バリウム等の吸湿剤を添加しておくことは有効である。

【０１５４】

次に、充填材１１０３を用いてカバー材１１０１を接着した後、充填材１１０３の側面（露呈面）を覆うようにフレーム材１１０２を取り付ける。フレーム材１１０２はシール材（接着剤として機能する）１１０４によって接着される。このとき、シール材１１０４としては、光硬化性樹脂を用いるのが好ましいが、ＥＬ層の耐熱性が許せば熱硬化性樹脂を用いても良い。なお、シール材１１０４はできるだけ水分や酸素を透過しない材料であることが望ましい。また、シール材１１０４の内部に乾燥剤を添加してあっても良い。

【０１５５】

以上のような方式を用いてＥＬ素子を充填材１１０３に封入することにより、ＥＬ素子を外部から完全に遮断することができ、外部から水分や酸素等のＥＬ層の酸化による劣化を促す物質が侵入することを防ぐことができる。従って、信頼性の高いＥＬ表示装置を作製することができる。

【０１５６】

〔実施例２〕

実施例１では赤色、緑色または青色に発光する三種類のストライプ状の発光層を、同時に縦方向または横方向に形成する例を示した。本実施例では、ストライプ状の発光層を長手方向において複数に分割して形成する例を示す。

【０１５７】

図１２（Ａ）に示すように、基板１１０上にはＴＦＴによって画素部１１１、ソース側駆動回路１１２、ゲート側駆動回路１１３が形成され、画素部１１１はバンク１２０１によってマトリクス状に分割されている。本実施例の場合、バンク１２０１によって仕切られた一つの升目１２０２の中には、図１２（Ｂ）に示すように複数の画素１２０３が配置されている。但し、画素数に限定はない。

【０１５８】

このような状態で図１の薄膜形成装置を用いて発光層として機能する有機ＥＬ材料の成膜工程を行う。この場合もヘッド部１１５によって同時に赤色用塗布液１１４a、緑色用塗布液１１４b及び青色用塗布液１１４cを塗り分ける。

【０１５９】

本実施例の特徴は、前述の升目１２０２ごとに塗布液１１４a～１１４cを塗り分けることができる点にある。即ち、図１の方式ではストライプ状に赤、緑、青の各色の塗布液を塗り分けることしかできないが、本実施例では升目ごとに色の配置が自由である。従って、図１２に示すように、任意の升目に塗布する塗布液の色を列（または行）ごとにずらしていくような配置も可能である。

【０１６０】

また、升目１２０２の中に一つの画素を設けるようなこともでき、その場合は一般的にデルタ配置と呼ばれる画素構造（ＲＧＢの各々に対応する画素が常に三角形を作るように配置された画素構造）とすることもできる。

【０１６１】

本実施例を実施するためにヘッド部１１５に与える動作は次のようになる。まず、ヘッド部１１５をａで示される矢印の方向に動かして三つの升目（赤、緑、青に対応するの各々の升目）の中を完全に塗布液に浸す。それが終了したら、ヘッド部１１５をｂで示される矢印の方向に動かして次の三つの升目に対して塗布液を塗布する。この動作を繰り返して画素部に塗布液を塗布していき、その後、熱処理により溶媒を揮発させて有機ＥＬ材料を形成する。

【０１６２】

従来例で述べたインクジェット法では、液滴を塗布していくことになるため形成される有機ＥＬ材料は円形になってしまう。そのため、細長い画素全体を被覆することは困難であ

る。特に、実施例１のように画素全体が発光領域として機能する場合、画素全体に有機ＥＬ材料を被覆する必要がある。その点、本実施例はａで示される矢印の方向にヘッド部１１５が動くことで升目内を完全に塗布液で満たすことができるというメリットがある。

【０１６３】

なお、本実施例は実施例１で説明したＥＬ表示装置の作製に用いることが可能である。バンク１２０１はパターニングによりマトリクス状に形成すればよいし、ヘッド部１１５の動作は電気的に制御すれば良い。

【０１６４】

〔実施例３〕

本実施例では本発明をパッシブ型（単純マトリクス型）のＥＬ表示装置に用いた場合について説明する。説明には図１３を用いる。図１３において、１３０１はプラスチック基板、１３０２はアルミニウム合金膜でなる陰極である。本実施例では、陰極１３０２を蒸着法により形成する。なお、図１３では図示されていないが、複数本の陰極が紙面に垂直な方向へストライプ状に配列されている。

【０１６５】

また、ストライプ状に配列された陰極１３０２の間を埋めるようにバンク１３０３が形成される。バンク１３０３は陰極１３０２に沿って紙面に垂直な方向に形成されている。

【０１６６】

次に、高分子有機ＥＬ材料でなる発光層１３０４a～１３０４cが図１の薄膜形成装置を用いた成膜方法により形成される。勿論、１３０４aは赤色に発光する発光層、１３０４bは緑色に発光する発光層、１３０４cは青色に発光する発光層である。用いる有機ＥＬ材料は実施例１と同様のものを用いれば良い。これらの発光層はバンク１３０２によって形成された溝に沿って形成されるため、紙面に垂直な方向にストライプ状に配列される。

【０１６７】

その後、全画素に共通な正孔注入層１３０５がスピンコート法や蒸着法により形成される。この正孔注入層も実施例１と同様のもので良い。また、正孔注入層１３０５の上には透明導電膜でなる陽極１３０６が形成される。本実施例では、透明導電膜として酸化インジウムと酸化亜鉛との化合物を蒸着法により形成する。なお、図１３では図示されていないが、複数本の陽極が紙面に平行な方向が長手方向となり、且つ、陰極１３０２と交差するようにストライプ状に配列されている。また、図示されないが陽極１３０６は所定の電圧が加えられるように、後にＦＰＣが取り付けられる部分まで配線が引き出されている。

【０１６８】

また、ここでは図示していないが陽極１３０６を形成したら、パッシベーション膜として窒化珪素膜を設けても良い。

【０１６９】

以上のようにして基板１３０１上にＥＬ素子を形成する。なお、本実施例では下側の電極が遮光性の陰極となっているため、発光層１３０４a～１３０４cで発生した光は上面（基板１３０１とは反対側）に放射される。しかしながら、ＥＬ素子の構造を反対にし、下側の電極を透光性の陽極とすることもできる。その場合、発光層１３０４a～１３０４cで発生した光は下面（基板１３０１）に放射されることになる。

【０１７０】

次に、カバー材１３０７としてプラスチック板を用意する。その表面には必要に応じて遮光膜またはカラーフィルターが形成されていても良い。本実施例の構造ではＥＬ素子から発した光がカバー材１３０７を透過して観測者の目に入るため、カバー材１３０７は透光性である。本実施例ではプラスチック板を用いているが、ガラス板、ＰＶＦフィルムなどの透光性基板（または透光性フィルム）を用いても良い。勿論、前述のようにＥＬ素子の構造を反対にした場合、カバー材は遮光性であっても良いので、セラミックス基板等を用いることができる。

【０１７１】

こうしてカバー材１３０７を用意したら、乾燥剤（図示せず）として酸化バリウムを添加

した充填材１３０８によりカバー材１３０７を貼り合わせる。その後、紫外線硬化樹脂でなるシール材１３０９を用いてフレーム材１３１０を取り付ける。本実施例ではフレーム材１３１０としてステンレス材を用いる。最後に導電性ペースト１３１１を介してＦＰＣ１３１２を取り付けてパッシブ型のＥＬ表示装置が完成する。

【０１７２】

〔実施例４〕

図１１（Ａ）の向きに本発明のアクティブマトリクス型ＥＬ表示装置を見た時、画素列は縦方向に形成しても良いし、横方向に形成しても良い。即ち、縦方向に画素列を形成した場合は、図１４（Ａ）のような配置となり、横方向に画素列を形成した場合は、図１４（Ｂ）のような配置となる。

【０１７３】

図１４（Ａ）において、１４０１は縦方向にストライプ状に形成されたバンク、１４０２aは赤色に発光するＥＬ層、１４０２bは緑色に発光するＥＬ層である。勿論、緑色に発光するＥＬ層１４０２bの隣には青色に発光するＥＬ層（図示せず）が形成される。なお、バンク１４０１は絶縁膜を介したソース配線の上方に、ソース配線に沿って形成される。

【０１７４】

ここでいうＥＬ層とは、発光層、電荷注入層、電荷輸送層等の発光に寄与する有機ＥＬ材料でなる層を指している。発光層単層とする場合もありうるが、例えば正孔注入層と発光層とを積層した場合はその積層膜をＥＬ層と呼ぶ。

【０１７５】

このとき、点線で示される画素１４０３の相互の距離（Ｄ）は、ＥＬ層の膜厚（ｔ）の５倍以上（好ましくは１０倍以上）とすることが望ましい。これは、Ｄ＜５ｔでは画素間でクロストークの問題が発生しうるからである。なお、距離（Ｄ）が離れすぎても高精細な画像が得られなくなるので、５ｔ＜Ｄ＜５０ｔ（好ましくは１０ｔ＜Ｄ＜３５ｔ）とすることが好ましい。

【０１７６】

また、図１４（Ｂ）において、１４０４は横方向にストライプ状に形成されたバンク、１４０５aは赤色に発光するＥＬ層、１４０５bは緑色に発光するＥＬ層である。１４０５cは青色に発光するＥＬ層である。なお、バンク１４０４は絶縁膜を介したゲート配線の上方に、ゲート配線に沿って形成される。

【０１７７】

この場合も点線で示される画素１４０６の相互の距離（Ｄ）は、ＥＬ層の膜厚（ｔ）の５倍以上（好ましくは１０倍以上）、さらに好ましくは５ｔ＜Ｄ＜５０ｔ（好ましくは１０ｔ＜Ｄ＜３５ｔ）とすると良い。

【０１７８】

本実施例の構成は、実施例１～３のいずれの構成と組み合わせて実施しても良い。本実施例のようにＥＬ層の膜厚と画素間の距離との関係を規定することでクロストークのない高精細な画像表示が可能となる。

【０１７９】

〔実施例５〕

実施例１では赤色に発光する発光層、緑色に発光する発光層、青色に発光する発光層の全てを図１の薄膜形成装置を用いて形成する例を示しているが、図１の薄膜形成装置を用いる発光層は赤色用、緑色用または青色用の少なくとも一つであっても良い。

【０１８０】

即ち、図１（Ｂ）においてノズル１１６c（青色発光層用塗布液１１４cを塗布するためのノズル）を省略し、青色発光層用塗布液１１４cを他の手段で塗布することも可能である。その例を図１５に示す。

【０１８１】

図１５は本実施例の構成を実施例３に示したパッシブ型ＥＬ表示装置に用いた場合の例である。基本的な構造は図１３に示したパッシブ型ＥＬ表示装置と同じであるので異なる点

のみを符号を変えて説明する。

【０１８２】

図１５では、基板１３０１上に陰極１３０２を形成したら、図１の薄膜形成装置を用いて赤色に発光する発光層１３０４a、緑色に発光する発光層１３０４bを形成する。そして、その上に青色に発光する発光層１５０１をスピンコート法、印刷法または蒸着法により形成する。さらに、正孔注入層１３０５、陽極１３０６を形成する。

【０１８３】

この後は、実施例３の説明に従って、充填材１３０８、カバー材１３０７、シール材１３０９、フレーム材１３１０、導電性ペースト１３１１及びＦＰＣ１３１２を形成すれば図１５のパッシブ型ＥＬ表示装置が完成する。

【０１８４】

本実施例の場合、赤色に発光する発光層１３０４a及び緑色に発光する発光層１３０４bと、青色に発光する発光層１５０１とが異なる手段で形成されている点に特徴がある。勿論、色の組み合わせは自由であり、上記青色に発光する発光層の代わりに緑色に発光する発光層をスピンコート法、印刷法または蒸着法で形成しても良い。

【０１８５】

また、緑色に発光する発光層を図１の注入装置を用いて形成し、赤色に発光する発光層及び青色に発光する発光層をスピンコート法、印刷法または蒸着法で形成することも可能である。この場合も色の組み合わせは自由である。

【０１８６】

本実施例の構成によれば、赤色発光用画素、緑色発光用画素または青色発光用画素の少なくとも一つは、異なる二種類の発光層を積層した構造を発光層として有することになる。この場合、エネルギー移動により二種類の発光層のどちらか一方の色に発光するが、どちらの色に発光するかは予め調べられるので、最終的に赤、緑、青の三種類の発光が得られるように設計すれば良い。

【０１８７】

上記のように発光層が積層構造でなる利点としてはピンホールによる短絡の可能性が低くなる点が挙げられる。発光層は非常に薄いため、ピンホールによる陰極と陽極との短絡が問題となる。しかしながら、積層構造とすることでピンホールの穴埋めが行われ、短絡の可能性を大幅に減じることができる。そういった意味で、積層構造の上層側に設ける発光層を、ピンホールの発生しにくい蒸着法により形成することは有効である。

【０１８８】

なお、本実施例ではパッシブ型ＥＬ表示装置を例にとって説明したが、アクティブマトリクス型ＥＬ表示装置に用いること可能である。従って、本実施例の構成は実施例１～４のいずれの構成とも自由に組み合わせて実施することが可能である。

【０１８９】

〔実施例６〕

図１に示したヘッド部１１５はノズルが三つ取り付けられている例を示したが、さらに複数の画素列に対応させて三つ以上のノズルを設けても良い。その一例を図１６に示す。なお、図面中のＲ、Ｇ、Ｂの文字は各々赤、緑、青に対応している。

【０１９０】

図１６は画素部に形成された画素列全てに対して一括で有機ＥＬ材料（厳密には塗布液）を塗布する例を示している。即ち、ヘッド部１６０１には画素列の本数と同じ数でノズルが取り付けられている。このような構成とすることで一回の走査で全ての画素列に塗布することが可能となり、飛躍的にスループットが向上する。

【０１９１】

また、画素部を複数のゾーンに分けて、そのゾーンの中に含まれる画素列の本数と同じ数でノズルを設けたヘッド部を用いても良い。即ち、画素部をｎ個のゾーンに分割したとすると、ｎ回走査すれば全ての画素列に有機ＥＬ材料（厳密には塗布液）を塗布することができる。

【０１９２】
実際には画素のサイズが数十μｍと小さい場合もあるため、画素列の幅も数十μｍ程度となる場合がある。そのような場合、横一列にノズルを並べることは困難となるため、ノズルの配置を工夫する必要がある。
【０１９３】
図１７に示したのは、ヘッド部に対するノズルの取り付け位置を変えた例である。図１７（Ａ）はヘッド部５１に斜めに位置をずらしながらノズル５２ａ～５２ｃを形成した例である。なお、５２ａは赤色発光層用塗布液を塗布するためのノズル、５２ｂは緑色発光層用塗布液を塗布するためのノズル、５２ｃは青色発光層用塗布液を塗布するためのノズルである。また、矢印の１本１本は画素列に対応する。
【０１９４】
そして、５３で示されるようにノズル５２ａ～５２ｃを一つの単位として考え、一つ乃至複数個の単位がヘッド部に設けられている。この単位５３は、一つであれば３本の画素列に対して同時に有機ＥＬ材料を塗布することになるし、ｎ個あれば３ｎ本の画素列に対して同時に有機ＥＬ材料を塗布することになる。
【０１９５】
このような構成とすることで、ノズルの配置スペースの自由度が高められ、無理なく高精細な画素部に本発明を実施することが可能となる。また、図１７（Ａ）のヘッド部５１を用いて、画素部にある全ての画素列を一括で処理することもできるし、画素部を複数のゾーンに分割して数回に分けて処理することも可能である。
【０１９６】
次に、図１７（Ｂ）に示すヘッド部５４は、図１７（Ａ）の変形であり、一つの単位５５に含まれるノズルの数を増やした場合の例である。即ち、単位５５の中には赤色発光層用塗布液を塗布するためのノズル５６ａ、緑色発光層用塗布液を塗布するためのノズル５６ｂ、青色発光層用塗布液を塗布するためのノズル５６ｃが２個ずつ含まれ、一つの単位５５によって合計６本の画素列に同時に有機ＥＬ材料が塗布されることになる。
【０１９７】
本実施例では上記単位５５が一つ乃至複数個だけ設けられ、単位５５が、一つであれば６本の画素列に対して同時に有機ＥＬ材料を塗布することになるし、ｎ個あれば６ｎ本の画素列に対して同時に有機ＥＬ材料を塗布することになる。勿論、単位５５の中に設けるノズル数は６個に限定する必要はなく、さらに複数設けることも可能である。
【０１９８】
このような構成の場合も図１７（Ａ）の場合と同様に、画素部にある全ての画素列を一括で処理することもできるし、画素部を複数のゾーンに分割して数回に分けて処理することが可能である。
【０１９９】
また、図１７（Ｃ）のようなヘッド部５７を用いることもできる。ヘッド部５７は三つの画素列分のスペースを空けて、赤色発光層用塗布液を塗布するためのノズル５８ａ、緑色発光層用塗布液を塗布するためのノズル５８ｂ、青色発光層用塗布液を塗布するためのノズル５８ｃが設けられている。
【０２００】
このヘッド部５７をまず１回走査して画素列に有機ＥＬ材料を塗布したら、次にヘッド部５７を三つの画素列分だけ右にずらして再び走査する。さらに、またヘッド部５７を三つの画素列分だけ右にずらして再び走査する。以上のように３回の走査を行うことで赤、緑、青の順に並んだストライプ状に有機ＥＬ材料を塗布することができる。
【０２０１】
このような構成の場合も図１７（Ａ）の場合と同様に、画素部にある全ての画素列を一括で処理することもできるし、画素部を複数のゾーンに分割して数回に分けて処理することが可能である。
【０２０２】

以上のように、図１に示す薄膜形成装置においてヘッド部に取り付けるノズルの位置を工夫することにより、画素ピッチ（画素間の距離）が狭い高精細な画素部に対しても本発明を実施することが可能となる。そして、製造工程のスループットを高めることができる。

【０２０３】

なお、本実施例の構成は、実施例１～実施例５のいずれの構成とも自由に組み合わせて実施することが可能である。

【０２０４】

〔実施例７〕

本発明を実施してアクティブマトリクス型のＥＬ表示装置を作製する際に、基板としてシリコン基板（シリコンウェハー）を用いることは有効である。基板としてシリコン基板を用いた場合、画素部に形成するスイッチング用素子や電流制御用素子または駆動回路部に形成する駆動用素子を、従来のＩＣやＬＳＩなどに用いられているＭＯＳＦＥＴの作製技術を用いて作製することができる。

【０２０５】

ＭＯＳＦＥＴはＩＣやＬＳＩで実績があるように非常にばらつきの小さい回路を形成することが可能であり、特に電流値で階調表現を行うアナログ駆動のアクティブマトリクス型ＥＬ表示装置には有効である。

【０２０６】

なお、シリコン基板は遮光性であるので、発光層からの光は基板とは反対側に放射されるような構造とする必要がある。本実施例のＥＬ表示装置は構造的には図１１と似ているが、画素部７０２、駆動回路部７０３を形成するＴＦＴの代わりにＭＯＳＦＥＴを用いる点で異なる。

【０２０７】

〔実施例８〕

本発明を実施して形成されたＥＬ表示装置は、自発光型であるため液晶表示装置に比べて明るい場所での視認性に優れ、しかも視野角が広い。従って、様々な電子機器の表示部として用いることができる。例えば、ＴＶ放送等を大画面で鑑賞するには対角３０インチ以上（典型的には４０インチ以上）のＥＬディスプレイ（ＥＬ表示装置を筐体に組み込んだディスプレイ）の表示部として本発明のＥＬ表示装置を用いるとよい。

【０２０８】

なお、ＥＬディスプレイには、パソコン用ディスプレイ、ＴＶ放送受信用ディスプレイ、広告表示用ディスプレイ等の全ての情報表示用ディスプレイが含まれる。また、その他にも様々な電子機器の表示部として本発明のＥＬ表示装置を用いることができる。

【０２０９】

その様な本発明の電子機器としては、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（カーオーディオ、オーディオコンポ等）、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生装置（具体的にはデジタルビデオディスク（ＤＶＤ）等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などが挙げられる。特に、斜め方向から見ることの多い携帯情報端末は視野角の広さが重要視されるため、ＥＬ表示装置を用いることが望ましい。それら電子機器の具体例を図１８、図１９に示す。

【０２１０】

図１８（Ａ）はＥＬディスプレイであり、筐体２００１、支持台２００２、表示部２００３等を含む。本発明は表示部２００３に用いることができる。ＥＬディスプレイは自発光型であるためバックライトが必要なく、液晶ディスプレイよりも薄い表示部とすることができる。

【０２１１】

図１８（Ｂ）はビデオカメラであり、本体２１０１、表示部２１０２、音声入力部２１０３、操作スイッチ２１０４、バッテリー２１０５、受像部２１０６等を含む。本発明のＥ

Ｌ表示装置は表示部２１０２に用いることができる。

【０２１２】

図１８（Ｃ）は頭部取り付け型のＥＬディスプレイの一部（右片側）であり、本体２２０１、信号ケーブル２２０２、頭部固定バンド２２０３、表示部２２０４、光学系２２０５、ＥＬ表示装置２２０６等を含む。本発明はＥＬ表示装置２２０６に用いることができる。

【０２１３】

図１８（Ｄ）は記録媒体を備えた画像再生装置（具体的にはＤＶＤ再生装置）であり、本体２３０１、記録媒体（ＤＶＤ等）２３０２、操作スイッチ２３０３、表示部（ａ）２３０４、表示部（ｂ）２３０５等を含む。表示部（ａ）は主として画像情報を表示し、表示部（ｂ）は主として文字情報を表示するが、本発明のＥＬ表示装置はこれら表示部（ａ）、（ｂ）に用いることができる。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。

【０２１４】

図１８（Ｅ）は携帯型（モバイル）コンピュータであり、本体２４０１、カメラ部２４０２、受像部２４０３、操作スイッチ２４０４、表示部２４０５等を含む。本発明のＥＬ表示装置は表示部２４０５に用いることができる。

【０２１５】

図１８（Ｆ）はパーソナルコンピュータであり、本体２５０１、筐体２５０２、表示部２５０３、キーボード２５０４等を含む。本発明のＥＬ表示装置は表示部２５０３に用いることができる。

【０２１６】

なお、将来的にＥＬ材料の発光輝度が高くなれば、出力した画像情報を含む光をレンズ等で拡大投影してフロント型若しくはリア型のプロジェクターに用いることも可能となる。

【０２１７】

また、上記電子装置はインターネットやＣＡＴＶ（ケーブルテレビ）などの電子通信回線を通じて配信された情報を表示することが多くなり、特に動画情報を表示する機会が増してきている。ＥＬ材料の応答速度は非常に高いため、ＥＬ表示装置は動画表示に好ましいが、画素間の輪郭がぼやけてしまっては動画全体もぼけてしまう。従って、画素間の輪郭を明瞭にするという本発明のＥＬ表示装置を電子装置の表示部として用いることは極めて有効である。

【０２１８】

また、ＥＬ表示装置は発光している部分が電力を消費するため、発光部分が極力少なくなるように情報を表示することが望ましい。従って、携帯情報端末、特に携帯電話や音響再生装置のような文字情報を主とする表示部にＥＬ表示装置を用いる場合には、非発光部分を背景として文字情報を発光部分で形成するように駆動することが望ましい。

【０２１９】

ここで図１９（Ａ）は携帯電話であり、本体２６０１、音声出力部２６０２、音声入力部２６０３、表示部２６０４、操作スイッチ２６０５、アンテナ２６０６を含む。本発明のＥＬ表示装置は表示部２６０４に用いることができる。なお、表示部２６０４は黒色の背景に白色の文字を表示することで携帯電話の消費電力を抑えることができる。

【０２２０】

また、図１９（Ｂ）は音響再生装置、具体的にはカーオーディオであり、本体２７０１、表示部２７０２、操作スイッチ２７０３、２７０４を含む。本発明のＥＬ表示装置は表示部２７０２に用いることができる。また、本実施例では車載用オーディオを示すが、携帯型や家庭用の音響再生装置に用いても良い。なお、表示部２７０４は黒色の背景に白色の文字を表示することで消費電力を抑えられる。これは携帯型の音響再生装置において特に有効である。

【０２２１】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子装置に用いることが可

能である。また、本実施例の電子装置は実施例１～７に示したいずれの構成のＥＬ表示装置を用いても良い。

【０２２２】

〔実施例９〕

本実施例では、実施例１において図１１に示したＥＬ表示装置の断面構造とは異なる方法でＥＬ素子を封入した場合について図２０を用いて説明する。なお、本実施例はアクティブマトリクス基板を形成するところまで実施例１と同様であるので説明は省略する。

【０２２３】

実施例１に従って作製したアクティブマトリクス基板にシール材２８０１を設け、カバー材２８０２を貼り合わせる。シール材２８０１としては、紫外線硬化樹脂など接着性をもつ樹脂を用いれば良い。特に水分を通しにくく脱ガスの少ない樹脂が好ましい。また、カバー材２８０２としては、ガラス基板、プラスチック基板または透光性の窓部材を設けたセラミックス基板などＥＬ素子から発した光を取り出せる材料を用いれば良い。

【０２２４】

本実施例では紫外線硬化樹脂でなるシール材２８０１をディスペンサーを用いて画素部７０２及び駆動回路部７０３を囲むように形成し、プラスチックでなるカバー材２８０２を貼り合わせる。そして、シール材２８０１に紫外線を照射して硬化させ、カバー材２８０２をアクティブマトリクス基板に接着する。

【０２２５】

なお、プラスチックでなるカバー材２８０２には貼り合わせる前に樹脂でなるカラーフィルター２８０３、２８０４が設けられている。カラーフィルター２８０３、２８０４は個々の画素の上に設けられ、ＥＬ素子から発した光の色純度を向上させる。カラーフィルターは設けなくても構わない。

【０２２６】

また、アクティブマトリクス基板、カバー材２８０２及びシール材２８０１で形成される密閉空間２８０５には不活性ガス（具体的には窒素ガスまたは希ガス）を充填しておく。このためにはアクティブマトリクス基板とカバー材とを貼り合わせる工程を不活性ガス中で行えば良い。また、密閉空間２８０５中に酸化バリウム等の乾燥剤を設けることは有効である。さらに、シール材２８０１、カバー材２８０２またはカラーフィルター２８０３、２８０４中に乾燥剤を添加しておくことも可能である。

【０２２７】

なお、本実施例の構成は、実施例１～７のいずれの構成とも自由に組み合わせて実施することが可能であり、本実施例を実施して得たＥＬ表示装置は、実施例８のいずれの電子機器に用いても良い。

【０２２８】

〔実施例１０〕

本実施例では、本発明のＥＬ表示装置を大型基板上に複数個作製する場合について説明する。説明には図２１、図２２に示した上面図を用いる。なお、各上面図にはＡ－Ａ’及びＢ－Ｂ’で切った断面図も併記する。

【０２２９】

図２１（Ａ）は実施例１～７のいずれかによって作製されたアクティブマトリクス基板にシール材を形成した状態である。２９０１はアクティブマトリクス基板であり、シール材２９０２が複数箇所に設けられている。

【０２３０】

このシール材２９０２で囲まれた領域内にはＥＬ表示装置の画素部及び駆動回路部が含まれている。即ち、アクティブマトリクス基板２９０１は、画素部及び駆動回路部の組み合わせでなるアクティブマトリクス部２９０３を、１枚の大型基板に複数形成してなる。大型基板としては、典型的には６２０㎜×７２０㎜または４００㎜×５００㎜といった面積をもつ基板が用いられる。勿論、その他の面積であっても構わない。

【０２３１】

図２１（Ｂ）は、アクティブマトリクス基板２９０１にカバー材２９０４を張り合わせた状態である。カバー材２９０４はアクティブマトリクス基板２９０１と同じ面積の基板を用いれば良い。従って、図２１（Ｂ）の状態では、全てのアクティブマトリクス部に共通のカバー材として用いられる。

【０２３２】

次に、図２１（Ｂ）の状態のアクティブマトリクス基板を分断する工程について図２２を用いて説明する。

【０２３３】

本実施例ではアクティブマトリクス基板２９０１及びカバー材２９０４を分断するにあたってスクライバーを用いる。スクライバーとは、基板に細い溝（スクライブ溝）を形成した後でスクライブ溝に衝撃を与え、スクライブ溝に沿った亀裂を発生させて基板を分断する装置である。

【０２３４】

なお、基板を分断する装置としては他にもダイサーが知られている。ダイサーとは、硬質カッター（ダイシングソーともいう）を高速回転させて基板に当てて分断する装置である。但し、ダイサー使用時は発熱と研磨粉の飛散を防止するためにダイシングソーに水を噴射する。従って、ＥＬ表示装置を作製する場合には水を用いなくても良いスクライバーを用いることが望ましい。

【０２３５】

アクティブマトリクス基板２９０１及びカバー材２９０４にスクライブ溝を形成する順序としては、まず矢印(a)の方向にスクライブ溝２９０５aを形成し、次に、矢印(b)の方向にスクライブ溝２９０５bを形成し、さらに矢印(c)の方向にスクライブ溝２９０５cを形成する。

【０２３６】

スクライブ溝を形成したら、シリコーン樹脂等の弾性のあるバーでスクライブ溝に衝撃を与え、亀裂を発生させてアクティブマトリクス基板２９０１及びカバー材２９０３を分断する。図２２（Ｂ）は分断した後の様子であり、アクティブマトリクス基板２９０１’とカバー材２９０４’でなる組に一つのアクティブマトリクス部が含まれる。

【０２３７】

また、このときカバー材２９０４’はアクティブマトリクス基板２９０１’よりも小さめに分断される。これは２９０６で示される領域にＦＰＣ（フレキシブルプリントサーキット）を取り付けるためであり、ＦＰＣを取り付けた時点でＥＬ表示装置が完成する。

【０２３８】

以上のように、本実施例を実施することで１枚の基板から複数のＥＬ表示装置を作製することができる。例えば、６２０㎜×７２０㎜の基板からは対角１３～１４インチのＥＬ表示装置が６個作製可能であり、対角１５～１７インチのＥＬ表示装置が４個作製可能である。従って、大幅なスループットの向上と製造コストの削減が達成できる。

【０２３９】

〔実施例１１〕

本実施例では、実施例１に示した画素部において、ＥＬ素子２０３の構造を反転させた構造について説明する。説明には図２３を用いる。なお、図２の構造と異なる点はＥＬ素子の部分と電流制御用ＴＦＴだけであるので、その他の説明は省略することとする。

【０２４０】

図２３において、電流制御用ＴＦＴ６１は実施例１の作製工程に従って形成されたｐチャネル型ＴＦＴ２０６と同一の構造のｐチャネル型ＴＦＴを用いて形成される。従って、電流制御用ＴＦＴ６１の詳細な説明は省略する。

【０２４１】

本実施例では、画素電極（陽極）６２として透明導電膜を用いる。具体的には酸化インジウムと酸化亜鉛との化合物でなる導電膜を用いる。勿論、酸化インジウムと酸化スズとの化合物でなる導電膜を用いても良い。

【０２４２】
そして、絶縁膜でなるバンク６３a、６３bが形成された後、溶液塗布によりポリビニルカルバゾールでなる発光層６４が形成される。その上にはカリウムアセチルアセトネートでなる電子注入層６５、アルミニウム合金でなる陰極６６が形成される。この場合、陰極６６がパッシベーション膜としても機能する。こうしてＥＬ素子６７が形成される。
【０２４３】
本実施例の場合、発光層６４で発生した光は、矢印で示されるようにＴＦＴが形成された基板の方に向かって放射される。本実施例のような構造とする場合、電流制御用ＴＦＴ６１はｐチャネル型ＴＦＴで形成することが好ましいが、ｎチャネル型ＴＦＴで形成することも可能である。
【０２４４】
なお、本実施例の構成は、実施例１～７、９または１０のいずれの構成とも自由に組み合わせて実施することが可能である。また、実施例８の電子機器の表示部として本実施例の構成を有するＥＬ表示装置を用いることは有効である。
【０２４５】
〔実施例１２〕
本実施例では、図３（Ｂ）に示した回路図とは異なる構造の画素とした場合の例について図２４に示す。なお、本実施例において、７１はスイッチング用ＴＦＴ７２のソース配線、７３はスイッチング用ＴＦＴ７２のゲート配線、７４は電流制御用ＴＦＴ、７５はコンデンサ、７６、７８は電流供給線、７７はＥＬ素子である。
【０２４６】
なお、コンデンサ７５はｎチャネル型ＴＦＴでなる電流制御用ＴＦＴ７４のゲート容量（ゲート電極とＬＤＤ領域との間で形成されるゲート容量）を用いている。そのため、実質的には設けていないため点線で示す。勿論、別の構造でコンデンサを形成することも可能である。
【０２４７】
図２４（Ａ）は、二つの画素間で電流供給線７６を共通とした場合の例である。即ち、二つの画素が電流供給線７６を中心に線対称となるように形成されている点に特徴がある。この場合、電流供給線の本数を減らすことができるため、画素部をさらに高精細化することができる。
【０２４８】
また、図２４（Ｂ）は、電流供給線７８をゲート配線７３と平行に設けた場合の例である。なお、図２４（Ｂ）では電流供給線７８とゲート配線７３とが重ならないように設けた構造となっているが、両者が異なる層に形成される配線であれば、絶縁膜を介して重なるように設けることもできる。この場合、電流供給線７８とゲート配線７３とで専有面積を共有させることができるため、画素部をさらに高精細化することができる。
【０２４９】
また、図２４（Ｃ）は、図２４（Ｂ）の構造と同様に電流供給線７８をゲート配線７３と平行に設け、さらに、二つの画素を電流供給線７８を中心に線対称となるように形成する点に特徴がある。また、電流供給線７８をゲート配線７３のいずれか一方と重なるように設けることも有効である。この場合、電流供給線の本数を減らすことができるため、画素部をさらに高精細化することができる。
【０２５０】
なお、本実施例の構成は、実施例１～７、９～１１のいずれの構成とも自由に組み合わせて実施することが可能である。また、実施例８の電子機器の表示部として本実施例の画素構造を有するＥＬ表示装置を用いることは有効である。
【０２５１】
〔実施例１３〕
実施例１１では電流制御用ＴＦＴ６１としてｐチャネル型ＴＦＴを用いているが、本実施例ではＬＤＤ領域を有するｐチャネル型ＴＦＴを用いる例を示す。本実施例の電流制御用

ＴＦＴの構造を図２５（Ａ）に示す。

【０２５２】

図２５（Ａ）において、８１はソース領域、８２はドレイン領域、８３はＬＤＤ領域、８４はチャネル形成領域、８５はゲート絶縁膜、８６はゲート電極、８７は第１層間絶縁膜、８８はソース配線、８９はドレイン配線、９０は第１パッシベーション膜である。

【０２５３】

本実施例の構造とした場合、ＬＤＤ領域８３とゲート電極８６とがゲート絶縁膜８５を介して重なった状態となっており、その間でゲート容量を形成している。本実施例ではこのゲート容量を、電流制御用ＴＦＴのゲート電圧を保持するためのコンデンサとして用いる点に特徴がある。

【０２５４】

本実施例における画素の構成の一例を図２５（Ｂ）に示す。図２５（Ｂ）において、９１はソース配線、９２はゲート配線、９３はスイッチング用ＴＦＴ、９４は電流制御用ＴＦＴ、９５は電流制御用ＴＦＴのゲート容量でなるコンデンサ、９６はＥＬ素子、９７は電流供給線である。

【０２５５】

なお、図２５（Ａ）の構造は、図２４（Ａ）において電流制御用ＴＦＴの構造とＥＬ素子の向きを変更したものである。即ち、図２４（Ｂ）、（Ｃ）に示したような回路構成とすることも可能である。

【０２５６】

本実施例の電流制御用ＴＦＴを作製する場合はｐチャネル型ＴＦＴのＬＤＤ領域を形成する工程が必要となるが、実施例１の作製工程にＬＤＤ領域８３を形成するためのパターニング工程とｐ型不純物元素の添加工程を加えれば良い。その際、ＬＤＤ領域８３に含まれるｐ型不純物元素の濃度は、1×10^{15}～1×10^{18}atoms/cm^3（代表的には5×10^{16}～5×10^{17}atoms/cm^3）とすれば良い。

【０２５７】

なお、本実施例の構成は、実施例１～７、９～１２のいずれの構成とも自由に組み合わせて実施することが可能である。また、実施例８の電子機器の表示部として本実施例の画素構造を有するＥＬ表示装置を用いることは有効である。

【０２５８】

【発明の効果】

本発明を実施することで、インクジェット方式における飛行曲がりの如き問題を抱えることなく、確実に有機ＥＬ材料を成膜することが可能となる。即ち、位置ずれの問題なく精密に高分子有機ＥＬ材料を成膜することができるため、高分子有機ＥＬ材料を用いたＥＬ表示装置の製造歩留まりを向上させることができる。また、インクジェット方式のように「点」で塗布するのではなく、「線」で有機ＥＬ材料を塗布するため高いスループットが得られる。

【図面の簡単な説明】

【図１】　本発明の有機ＥＬ材料の塗布工程を示す図。

【図２】　画素部の断面構造を示す図。

【図３】　画素部の上面構造及び構成を示す図。

【図４】　ＥＬ表示装置の作製工程を示す図。

【図５】　ＥＬ表示装置の作製工程を示す図。

【図６】　ＥＬ表示装置の作製工程を示す図。

【図７】　ＥＬ表示装置の外観を示す図。

【図８】　ＥＬ表示装置の回路ブロック構成を示す図。

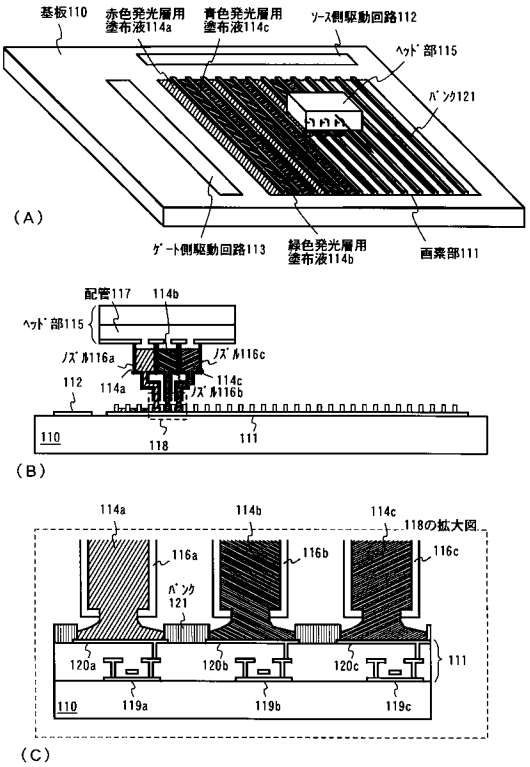
【図９】　画素部を拡大した図。

【図１０】　サンプリング回路の素子構造を示す図。

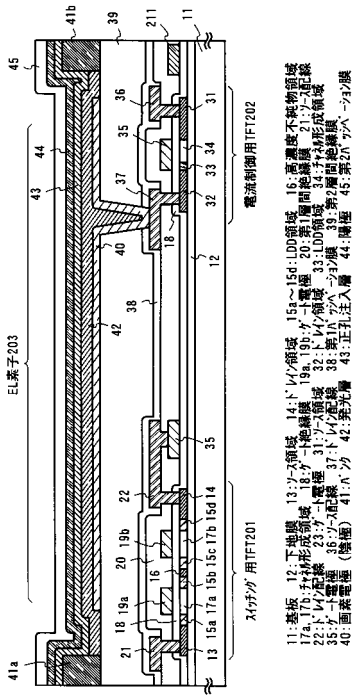
【図１１】　アクティブマトリクス型のＥＬ表示装置の上面構造および断面構造を示す図。

【図１２】　本発明の有機ＥＬ材料の塗布工程および拡大した画素部を示す図。
【図１３】　パッシブ型のＥＬ表示装置の断面構造を示す図。
【図１４】　画素部を拡大した図。
【図１５】　パッシブ型のＥＬ表示装置の断面構造を示す図。
【図１６】　本発明の有機ＥＬ材料の塗布工程を示す図。
【図１７】　ヘッド部におけるノズルの配置を示す図。
【図１８】　電子装置の具体例を示す図。
【図１９】　電子装置の具体例を示す図。
【図２０】　アクティブマトリクス型のＥＬ表示装置の断面構造を示す図。
【図２１】　基板の貼り合わせ工程を示す図。
【図２２】　基板の分断工程を示す図。
【図２３】　アクティブマトリクス型のＥＬ表示装置の断面構造を示す図。
【図２４】　ＥＬ表示装置の画素の構成を示す図。
【図２５】　電流制御用ＴＦＴの構造及び画素の構成を示す図。

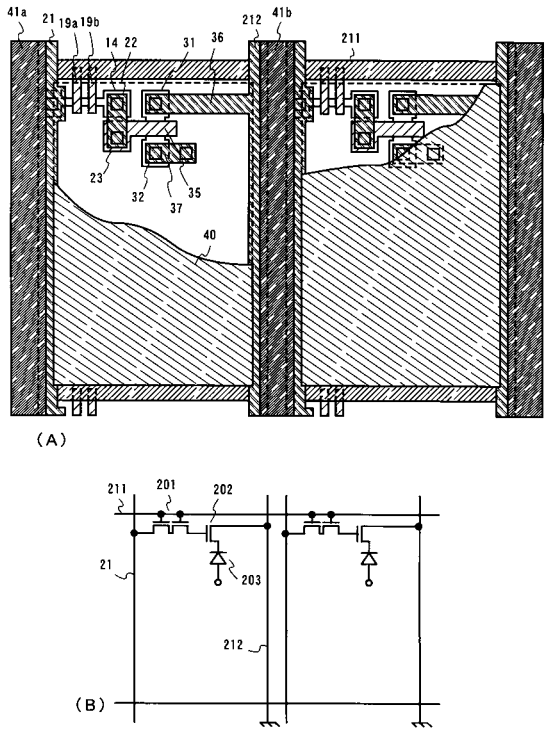
【図１】



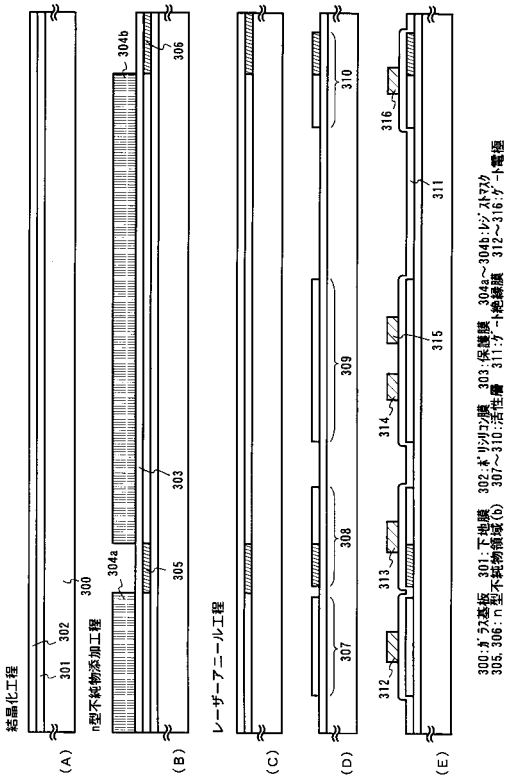
【図２】



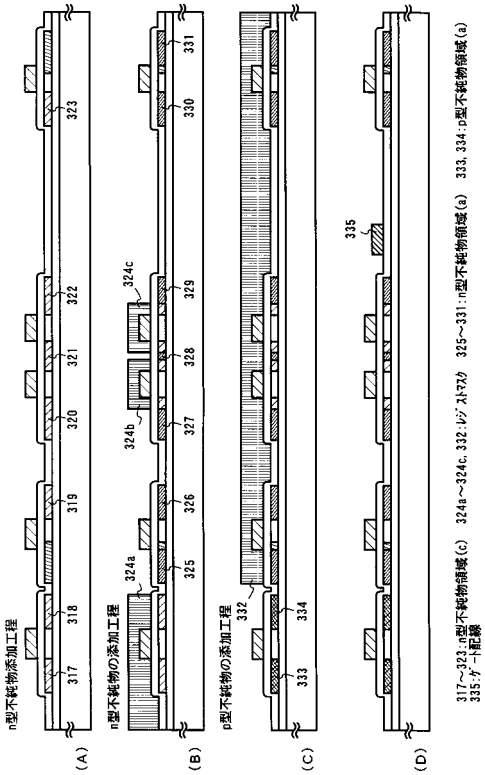
【図３】


41a
21
19a
19b
14
22
31
36
212
41b
211
23
32
37
35
40
(A)
211
201
202
21
203
212
(B)

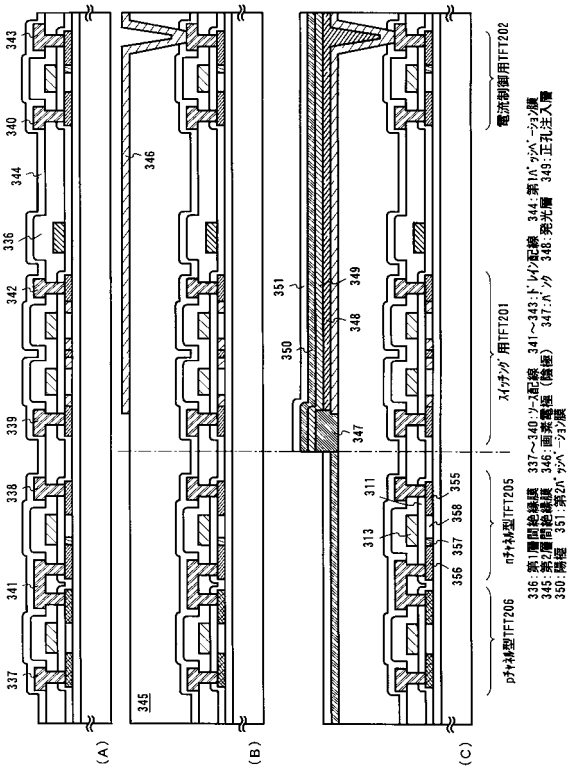
【図４】


結晶化工程
n型不純物添加工程
レーザーアニール工程
(A)
(B)
(C)
(D)
(E)
300
301
302
303
304a
304b
305
306
307
308
309
310
311
312
313
314
315
316

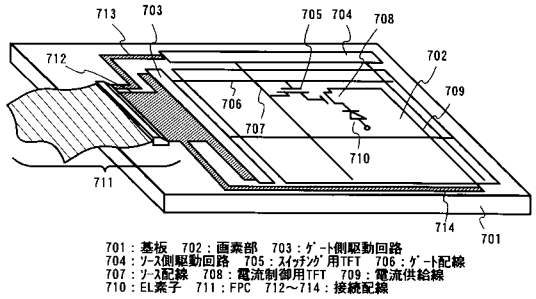
【図５】


n型不純物添加工程
n型不純物の添加工程
p型不純物の添加工程
(A)
(B)
(C)
(D)
317
318
319
320
321
322
323
324a
324b
324c
325
326
327
328
329
330
331
332
333
334
335

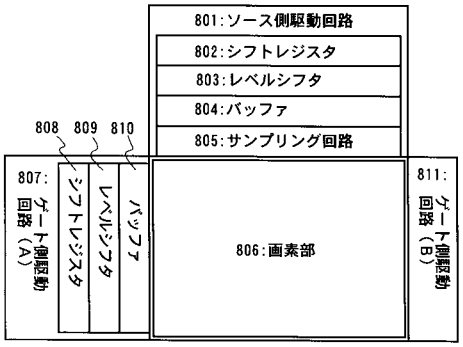
【図６】


(A)
(B)
(C)
345
337
341
338
339
342
336
344
340
343
346
350
351
347
348
349
313
311
355
358
357
356

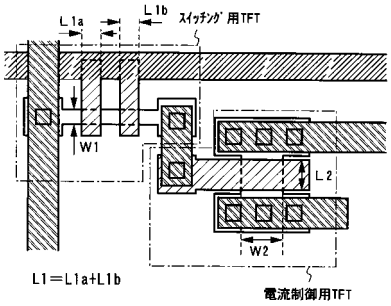
【図７】



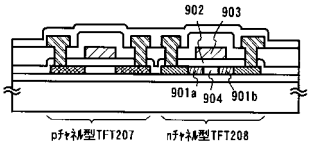
【図８】



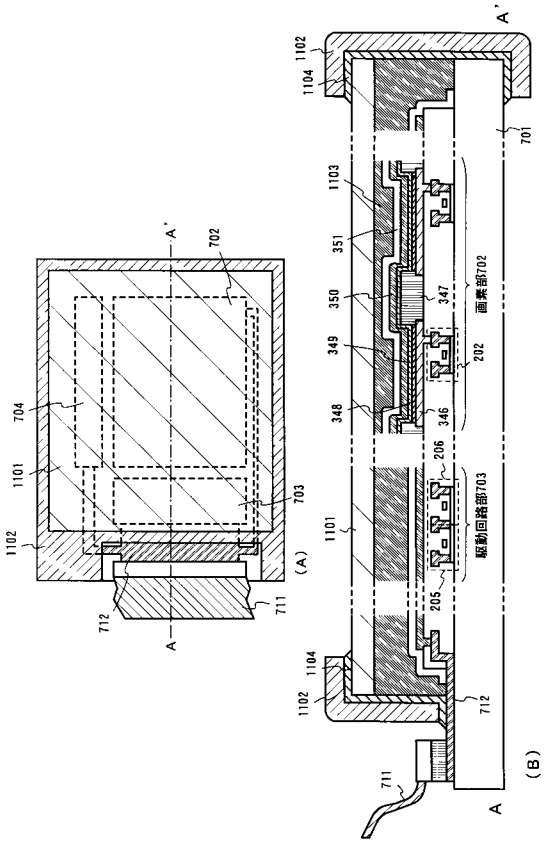
【図９】



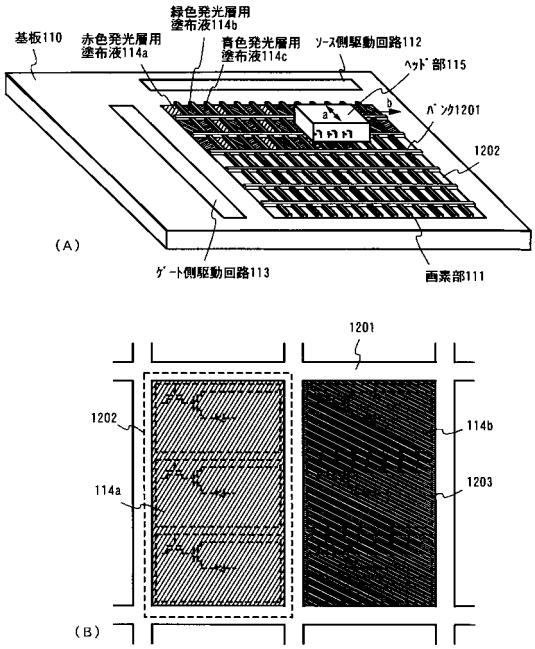
【図１０】



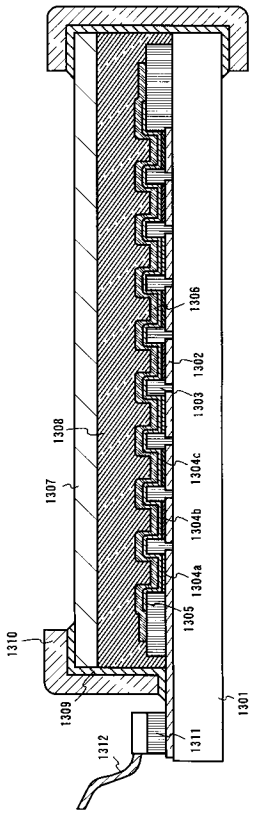
【図１１】



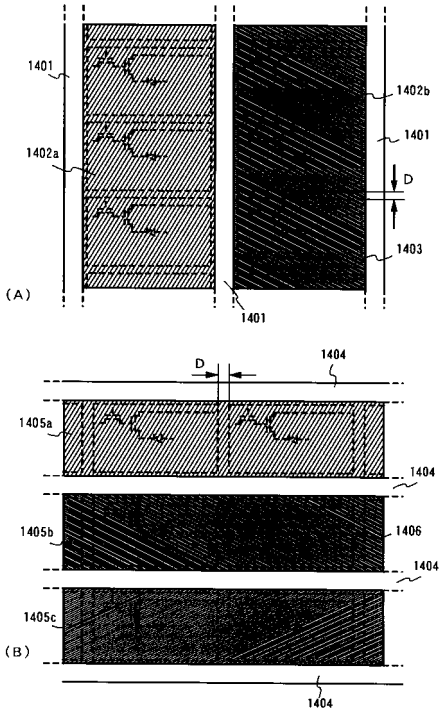
【図１２】



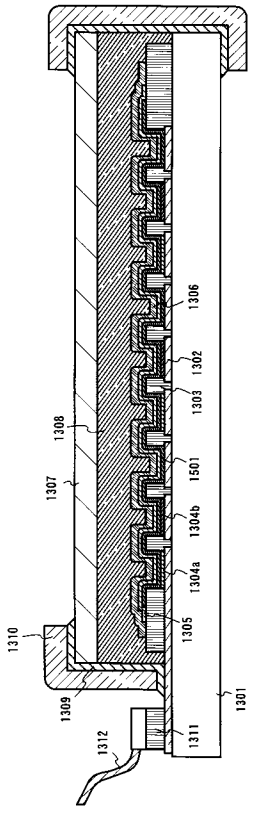
【図１３】



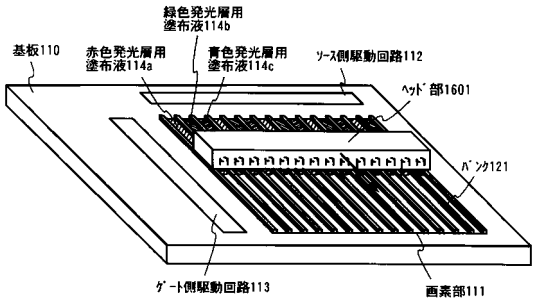
【図１４】



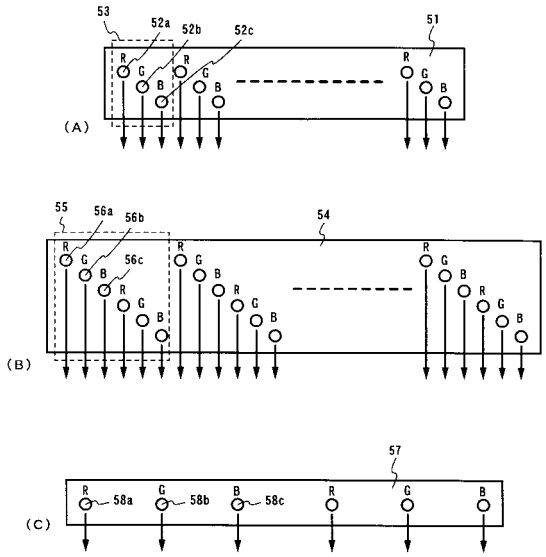
【図１５】



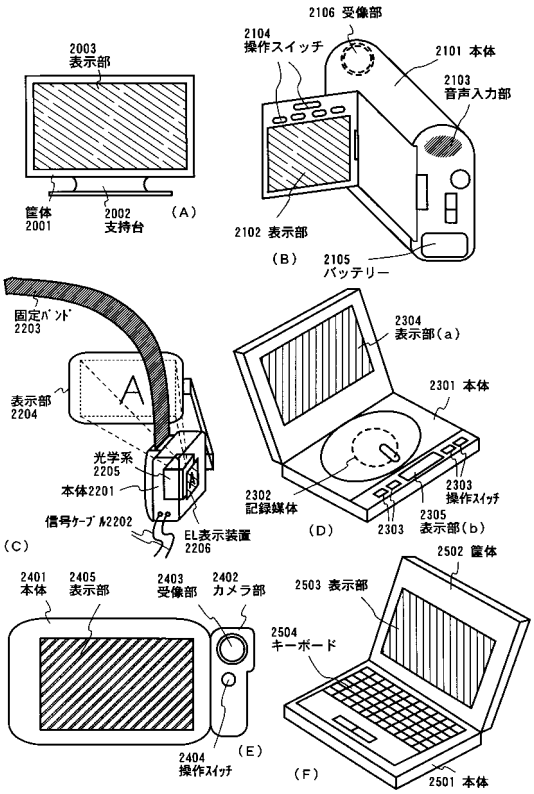
【図１６】



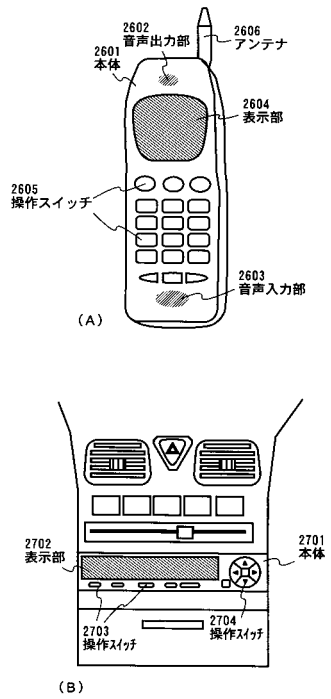
【図１７】



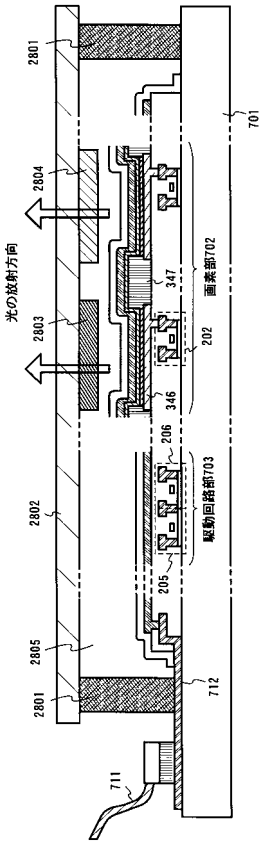
【図１８】



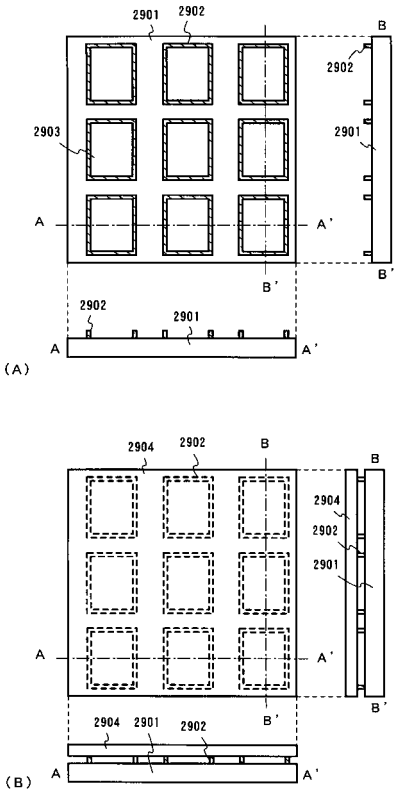
【図１９】



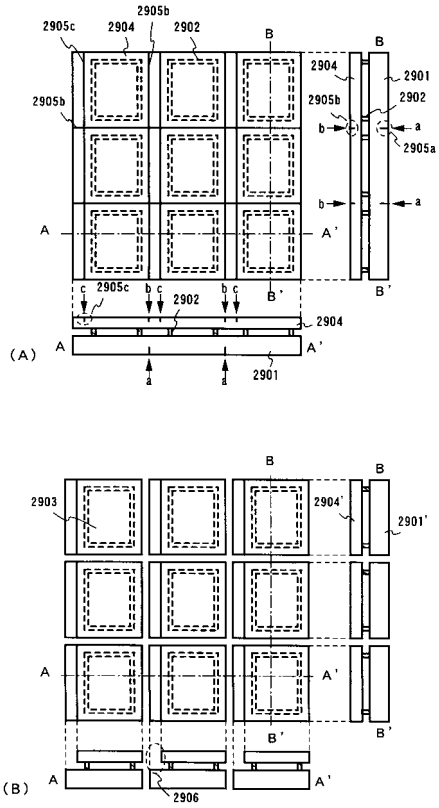
【図２０】



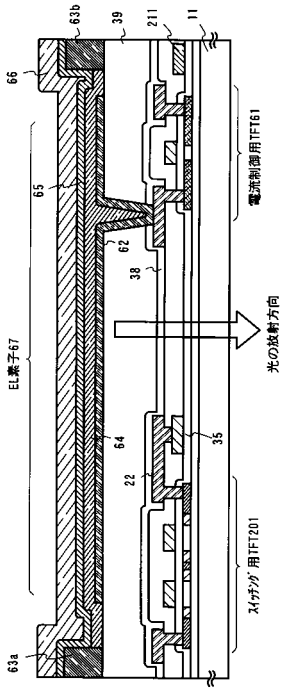
【図２１】



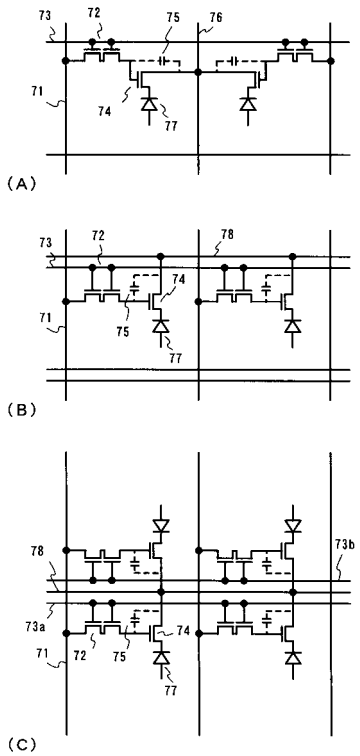
【図２２】



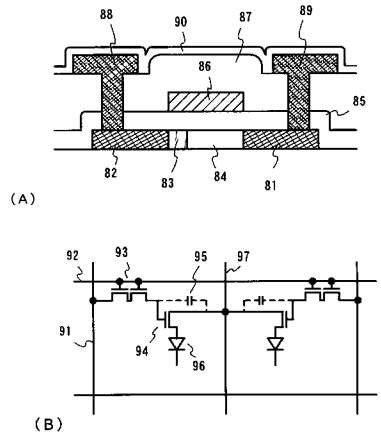
【図２３】



【図２４】



【図２５】



フロントページの続き

(51)Int.Cl.			FI		
H01L	***51/50***	***(2006.01)***	Ｈ０５Ｂ	33/14	Ａ
H05B	***33/22***	***(2006.01)***	Ｈ０５Ｂ	33/22	Ｚ

審査官　野田　洋平

(56)参考文献　国際公開第１９９８／０３６４０７（WO，Ａ１）
特開平１１－０４０３７０（ＪＰ，Ａ）
特開平０４－０３９８９４（ＪＰ，Ａ）
特開平１０－０４１０６９（ＪＰ，Ａ）
特開昭６４－００２２９６（ＪＰ，Ａ）
特開平０８－０８２７０７（ＪＰ，Ａ）
特開平１０－１５３９６７（ＪＰ，Ａ）
特開２０００－２０２３５７（ＪＰ，Ａ）
特開２００１－０８５１６１（ＪＰ，Ａ）
特開平１１－０６５４８７（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
H05B　33/00-33/28
C09K　11/06
G09F　 9/30
H01L　27/32
H01L　51/50