(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3950183号
(P3950183)
(45)発行日　平成19年7月25日(2007.7.25)　(24)登録日　平成19年4月27日(2007.4.27)

(51)Int.Cl.　F I
H03H 11/04 (2006.01)　H03H 11/04　G

請求項の数 8　(全 9 頁)

(21)出願番号　特願平8-96837
(22)出願日　平成8年4月18日(1996.4.18)
(65)公開番号　特開平8-316785
(43)公開日　平成8年11月29日(1996.11.29)
審査請求日　平成15年4月1日(2003.4.1)
(31)優先権主張番号　442,715
(32)優先日　平成7年5月12日(1995.5.12)
(33)優先権主張国　米国(US)

(73)特許権者　399117121
アジレント・テクノロジーズ・インク
AGILENT TECHNOLOGIES, INC.
アメリカ合衆国カリフォルニア州サンタクララ スティーブンス・クリーク・ブールバード 5301
5301 Stevens Creek Boulevard Santa Clara California U.S.A.
(74)代理人　100105913
弁理士　加藤　公久

最終頁に続く

(54)【発明の名称】帯域フィルタ

(57)【特許請求の範囲】

【請求項１】

高インピーダンス出力部を具備する高出力インピーダンス増幅器と、

前記高インピーダンス出力部とアースとの間に接続された第一の抵抗回路網と、

前記高インピーダンス出力部と前記アースとの間に接続された第一の並列共振器と、

共振器端子を有し、前記高インピーダンス出力部に接続された直列共振器と、

第一の端部と第二の端部を具備し、該第一の端部が前記共振器端子に接続された第二の抵抗回路網と、

低インピーダンス入力部を有し、前記第二の端部に接続された低入力インピーダンス増幅器と、

前記高インピーダンス出力部と前記第一の端部との間に接続されたスイッチ回路網と、

を備え、

前記第一の抵抗回路網および前記第二の抵抗回路網のインピーダンスが、共に可変であり、互いに追随して変化することを特徴とする中間周波数帯域フィルタ。

【請求項２】

さらに、前記第一の端部と前記アースとの間に接続された第二の並列共振器を備える、

ことを特徴とする請求項１に記載の中間周波数帯域フィルタ。

【請求項３】

高インピーダンス出力部を具備する高出力インピーダンス増幅器と、

前記高インピーダンス出力部とアースとの間に接続された第一の抵抗回路網と、

共振器端子を有し、前記高インピーダンス出力部に接続された直列共振器と、
第一の端部と第二の端部を具備し、該第一の端部が前記共振器端子に接続された第二の抵抗回路網と、
低インピーダンス入力部を有し、前記第二の端部に接続された低入力インピーダンス増幅器と、
前記高インピーダンス出力部と前記第一の端部との間に接続されたスイッチ回路網と、
前記第一の端部と前記アースの間に接続された並列共振器と、
を備え、
前記第一の抵抗回路網および前記第二の抵抗回路網のインピーダンスが、共に可変であり、互いに追随して変化することを特徴とする中間周波数帯域フィルタ。

【請求項４】
前記第一の抵抗回路網が、前記高インピーダンス出力部と前記アースとの接続された第一の可変抵抗回路網を備える、
ことを特徴とする請求項１乃至請求項３のいずれかに記載の中間周波数帯域フィルタ。

【請求項５】
前記第一の可変抵抗回路網が、ＰＩＮダイオードである、
ことを特徴とする請求項４に記載の中間周波数帯域フィルタ。

【請求項６】
前記第一の可変抵抗回路網が、可変抵抗器と抵抗器との直列回路網を備える、
ことを特徴とする請求項４に記載の中間周波数帯域フィルタ。

【請求項７】
前記第二の抵抗回路網が、第二の可変抵抗回路網を備える、
ことを特徴とする請求項１乃至請求項６のいずれかに記載の中間周波数帯域フィルタ。

【請求項８】
前記第二の抵抗回路網が、さらに、第二の可変抵抗回路網と前記低インピーダンス入力部との間に接続されたコンデンサを備える、
ことを特徴とする請求項７のいずれかに記載の中間周波数帯域フィルタ。

【発明の詳細な説明】

【０００１】

【産業上の利用分野】

本発明は、帯域幅フィルタに関するものであり、とりわけ、可変帯域幅直列共振フィルタ回路と並列共振フィルタ回路の組み合わせに関するものである。本発明によって、製造コストを低下させ、同時に、精密な周波数の選択度を維持するため、回路集積度を高めた可変中間周波数フィルタが明らかにされる。

【０００２】

【従来の技術】

スペクトラム・アナライザは、中間周波数（ＩＦ）帯域フィルタを利用して、さまざまな周波数の信号を分解する。これらのフィルタは、可変帯域幅を備えている。これらのＩＦフィルタを形成するため、一般に、２タイプのアナログ電子フィルタ、すなわち、水晶及びＬＣフィルタを組み合わせたものが用いられる。水晶フィルタによって得られる帯域幅の範囲は、ＬＣフィルタによって得られる帯域幅より狭い。

【０００３】

スペクトラム・アナライザＩＦフィルタの場合、水晶フィルタは直列共振モードで用いられ、一方、ＬＣフィルタは並列共振モードで用いられる。並列共振によって、基本周波数範囲における最大インピーダンスの条件である、反共振が得られる。直列共振によって、周波数範囲における低インピーダンスの条件である、共振が得られる。図１には、先行技術においてＬＣフィルタに用いられる基本トポロジが示されており、図２には、先行技術において水晶フィルタに用いられる基本トポロジが示されている。両トポロジとも、可変抵抗器によって、フィルタの帯域幅が決まるが、フィルタの通過帯域利得の変化も生じる。

【０００４】
水晶フィルタには、いくつかの欠点がある。重要な問題の１つは、水晶フィルタの出力にバッファリングを施すＦＥＴ入力バッファ増幅器のような高入力インピーダンス増幅器は、比較的入力ノイズ電圧が高いということである。高入力ノイズ電圧によって、フィルタの雑音指数が望ましい値より高くなる。もう１つの問題は、帯域幅のセッティングが最も狭い場合には、ＩＦフィルタの入力抵抗が最小になるため、帯域幅がもっと広い場合に比べて必要とされる駆動電流が増大するということである。帯域幅のセッティングが最も広い場合には、抵抗が最大になり、結果生じる可変抵抗器のノイズ電圧は、雑音指数をいっそう悪化させる可能性がある。第３の問題は、水晶には、高電流レベルにおいて、水晶の抵抗と周波数をシフトさせる可能性のある非線形特性が備わっているということである。これらのシフトは、信号レベルに応じて利得を変化させるので、フィルタの振幅正確度が低下することになる。さらに、これらのシフトを最小限に抑えるために製造される水晶は、高価である。

【０００５】
ＬＣフィルタにも限界がある。水晶フィルタとは対照的に、帯域幅のセッティングが最も狭い場合にインピーダンスが最高になるので、結果生じるノイズ電圧によって、雑音指数が悪化する可能性がある。第２に、帯域幅のセッティングが最も広い場合には、入力抵抗が小さくなるので、より多くの駆動電流が必要になる。ＩＦフィルタの過剰な損失を回避するため、低損失（高Ｑ）水晶及びインダクタが用いられる。高Ｑ及びインダクタは製造が極めて高くつく。損失によって生じる利得の変化をなくす必要があるということと、よりＱが低く、安価な部品を利用したいということには、矛盾がある。Ｑによるフィルタの損失は、フィルタの帯域幅の変化に応じて変化する。精密フィルタリング用途では、帯域幅に関するこれらの利得変化の影響を排除する必要がある。

【０００６】
先行技術では、水晶フィルタにおけるこうした利得の変動をいくつかの方法で処理している。この設計の矛盾を解決する方法の１つは、フィルタの損失によって前置増幅器の利得を変動及び変化させて、水晶フィルタの損失を相殺できるようにすることである。先行技術によるもう１つの解決策は、負の出力インピーダンス・バッファ増幅器を利用して、水晶の動抵抗を相殺することである。図３には、フィード・フォワード変圧器によって水晶の動抵抗及び抵抗器Ｒ２及びＲ３による分圧器の損失が補償される第３の先行技術による解決策が示されている。

【０００７】
これらの先行技術による解決策では、帯域幅の範囲全体にわたって一定した利得が得られないが、それでも、雑音指数は低い。また、これらの先行技術による解決策では、水晶及びＬＣフィルタ間において、共通の増幅器、可変抵抗器、または、インダクタも共用されることがない。インダクタ、水晶、可変抵抗器、及び、増幅器を含むより少ないコンポーネントを備えた、ほぼ利得の一定した中間周波数帯域フィルタが望ましい。

【０００８】
【発明が解決しようとする課題】
本発明は、帯域幅の変化によらず、利得のほぼ一定した帯域フィルタを提供することを目的とする。

【０００９】
【課題を解決するための手段】
中間周波数帯域フィルタは、統合トポロジによるＬＣ及び水晶フィルタを利用している。中間周波数フィルタは、可変帯域幅並列共振回路と直列共振回路から構成される。可変出力インピーダンスによって、ＩＦフィルタが駆動され、可変入力インピーダンス増幅器によって、ＩＦフィルタの出力にバッファリングが施される。駆動装置の出力インピーダンスは、出力バッファの入力インピーダンスに追随させられる。これらの追随インピーダンスによって、フィルタの帯域幅が変動する。追随インピーダンスにわずかな不整合を意図的に組み込むことによって、フィルタ・コンポーネントの損失によって生じる利得対帯域

幅変動を最小限に抑えるのに役立つことになる。スイッチング回路網は、ＬＣモードの動作または水晶モードの動作を選択する。

【００１０】

帯域幅に対するＩＦフィルタの利得変化は、比較的わずかである。ＩＦフィルタの雑音指数は、低いままである。水晶の過励振を生じないように、狭い帯域幅では比較的小さい電流が必要とされるので、該回路が水晶の非線形領域で動作することはない。ＬＣフィルタは、フィルタリング機能を提供するだけでなく、水晶の漂遊容量を排除するように調整するために用いることも可能である。

【００１１】

【実施例】

図４には、中間周波数帯域（ＩＦ）フィルタ２のブロック図が示されている。第１の抵抗回路網４が高出力インピーダンス増幅器６の高インピーダンス出力６ａとアースの間に接続されている。ＬＣタンク回路のような第１の並列共振器８は、第１の抵抗回路網４の横に並列に接続されている。直列共振器１０は、一方の端部が高インピーダンス出力６ａに接続され、もう一方の端部が第２の抵抗回路網１４に接続されている。第２の抵抗回路網は、さらに、低入力インピーダンス増幅器１２の低インピーダンス入力１２ａに接続されている。スイッチ回路網１８は、直列共振器１０と並列に接続されている。オプションの第２の並列共振器１６は、直列共振器１０のもう一方の端部とアースの間に接続することが可能である。

【００１２】

高出力インピーダンス増幅器６は、負荷条件及び周波数に左右されない電流出力を備えている。第１と第２の抵抗回路網４、１４が、互いに追随し、入力信号は共振周波数（通過帯域の中心に等しい周波数）である場合、抵抗回路網のインピーダンスを変更すると、ＩＦフィルタの帯域幅が変化するが、電流出力の変動を生じることはない。結果として、帯域幅に対するＩＦフィルタ２の利得変化は比較的小さくなる。これは、とりわけ、帯域幅のセッティングが最も狭い場合にあてはまる。ＩＦフィルタ２は、利得が帯域幅の全範囲を通じて比較的一定している。このため、ＩＦフィルタ２は直列共振器１０の線形（低駆動）領域内における動作を続けることになり、やはり雑音指数は低くなる。

【００１３】

第１と第２の抵抗回路網４、１４のインピーダンスが等しい（共振周波数において）場合、ＩＦフィルタ２は、電流分割器の働きをする。共振周波数において、入力電流の半分が第１の抵抗回路網４を通り、もう半分が、第２の抵抗回路網１４を通るので、ノード６ａからノード１２ａの電流利得が必ず半分になる。ＩＦフィルタの３ｄＢ帯域幅は、第１と第２の抵抗回路網のインピーダンスを変更することによって修正される。

【００１４】

スイッチング回路網１８が閉じると、インピーダンス４、１４の増大につれて、帯域幅が縮小する。この位置において、並列共振器８、１６が、単独で、または、組み合わせられて、フィルタリングを行う。スイッチング回路網１８が開くと、インピーダンス４、１４の増大につれて、帯域幅が拡大する。

【００１５】

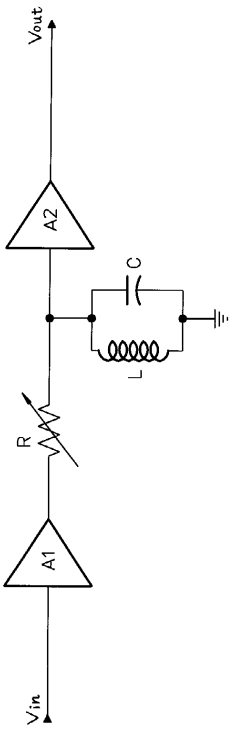
直列共振器１０に関連したインダクタンスは、水晶によって生じる場合、並列共振器に関連したインダクタンスを大幅に上回ることになり、従って、帯域幅がかなり狭くなる可能性がある。水晶及びＬＣ組み合わせフィルタの場合、直列共振器は、帯域フィルタの帯域幅が並列共振器よりも狭くなる。直列共振器１０と並列共振器８の間でスイッチすると、帯域幅セッティング範囲が極めて広くなる。スイッチング回路網１８は、リレー、トグル・スイッチ、スイッチング・ダイオード、ＰＩＮダイオード、集積回路、または、他のスイッチ・タイプから構成することが可能である。第１及び第２の抵抗回路網４、１４の可変抵抗機能は、ＰＩＮダイオード、フォトレジスタ、電位差計、または／及び、Ａｎａｌｏｇ　Ｄｅｖｉｃｅｓによって提供されるＡＤ８４０２のような、デジタル式に抵抗を制御する集積回路によって実施することが可能である。

【００１６】
図５は、図４に示す第２の抵抗回路網１４に関する代替実施例である。コンデンサ２８は、第２の可変抵抗素子２２と並列に接続される。
【００１７】
R_L（第２の抵抗回路網１４の抵抗）が大きいと、第１及び第２の並列共振器８、１６によって、理想の出力電流I_0（共振周波数でR_Lを通る電流）のうちの大部分の電流が、失われる。R_Lの値が大きい場合、この電流損失補償するため、低入力インピーダンス増幅器１２に送られる電流がコンデンサ２８によって、ブーストされる。
【００１８】
図６は、図４に示す第１の抵抗回路網４に関する代替実施例である。抵抗器３０は、第１の可変抵抗素子２０と直列に配置することが可能である。
【００１９】
広いＬＣ帯域幅と狭い水晶帯域幅における第１と第２の抵抗回路網の追随を改善するため、抵抗器３０を追加すると、第１の抵抗回路網４のインピーダンスは、第２の抵抗回路網１４の直列抵抗及び低入力インピーダンス増幅器１２の内部抵抗とよりうまく整合することになる。
【００２０】
図７には、図４に示す機能ブロック図に関する回路実施例が示されている。
【００２１】
図４に示す並列共振器８は、コンデンサ及びインダクタとして並列に構成されている。並列共振器８のインダクタは、直列共振器１０の水晶の問題となる容量を中和するため、特別な巻線を備えている。オプションのＬＣ並列共振器１６によって、水晶の問題となる容量がさらに中和される。
【００２２】
L_{T1}及びL_{T2}は、並列共振器８のインダクタを形成する。L_{T2}によって、直列共振器１０の問題となる容量に関連した電流に等しく、逆の電流がC_Cに生じることになる。こうして、第１の並列共振器８のインダクタによって、直列共振器１０の容量を調整して排除する電流が得られることになる。
【００２３】
以上、本発明の実施例について詳述したが、以下、本発明の各実施態様の例を示す。
【００２４】
[実施態様１]
高インピーダンス出力（６ａ）を有する高出力インピーダンス増幅器（６）、
高インピーダンス出力（６ａ）とアースとの間に接続された第１の抵抗回路網（４）、
共振器端子を有し、高インピーダンス出力（６ａ）に接続された直列共振器（１０）、
第１と第２の端部を備え、該第１の端部が前記共振器端子に接続された第２の抵抗回路網（１４）、
低インピーダンス入力（１２ａ）を有し、前記第２の端部に接続された低入力インピーダンス増幅器（１２）、及び、
高インピーダンス出力（６ａ）と第２の抵抗回路網（１４）との間に接続されたスイッチ回路網（１８）を含む、
回路と、
該回路に接続し、第１と第２の抵抗回路網（４、１４）のインピーダンスを変化させて、中間周波数帯域フィルタの帯域幅を変え、その一方で、利得を比較的一定に保つ働きをする並列共振器（８、１６）と、
を備えて成る中間周波数帯域フィルタ（２）。
【００２５】
[実施態様２]
並列共振器（８）が高インピーダンス出力（６ａ）とアースとの間に接続されていることを特徴とする、実施態様１に記載の中間周波数帯域フィルタ（２）。

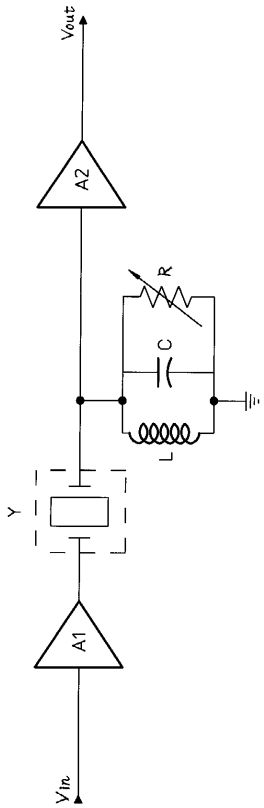
【００２６】
[実施態様３]
さらに、第２の抵抗回路網（１４）の第１の端部とアースとの間に接続された並列共振器（１６）を備えて成ることを特徴とする、実施態様１に記載の中間周波数帯域フィルタ（２）。
【００２７】
[実施態様４]
第１の抵抗回路網が、高インピーダンス出力（６ａ）とアースとの間に接続された第１の可変抵抗素子（２０）を備えて成ることを特徴とする、実施態様２または３に記載の中間周波数帯域フィルタ（２）。
【００２８】
[実施態様５]
第１の可変抵抗素子（２０）がＰＩＮダイオードであることを特徴とする、実施態様４に記載の中間周波数帯域フィルタ（２）。
【００２９】
[実施態様６]
第１の可変抵抗素子（２０）が、
高インピーダンス出力（６ａ）に接続された可変抵抗器（２０）と、
可変抵抗器（２０）とアースとの間に接続された抵抗器（３０）と、
を備えて成ることを特徴とする、実施態様４に記載の中間周波数帯域フィルタ（２）。
【００３０】
[実施態様７]
第２の抵抗回路網（１６）が第２の可変抵抗器（２２）を備えて成ることを特徴とする、実施態様２または３に記載の中間周波数帯域フィルタ（２）。
【００３１】
[実施態様８]
第２の抵抗回路網（１６）が、さらに、第２の可変抵抗器（２２）と低インピーダンス入力（１２ａ）との間に接続されたコンデンサ（２８）を備えて成ることを特徴とする、実施態様５に記載の中間周波数帯域フィルタ（２）。
【００３２】
[実施態様９]
第２の抵抗回路網（１４）が、さらに、第２の可変抵抗器（２２）と低インピーダンス入力（１２ａ）との間に接続されたコンデンサ（２８）を備えて成ることを特徴とする、実施態様８に記載の中間周波数帯域フィルタ（２）。
【００３３】
[実施態様１０]
さらに、第２の抵抗回路網の第１端とアースとの間に接続された第２の並列共振器を備えて成ることを特徴とする、実施態様２に記載の中間周波数帯域フィルタ（２）。
【００３４】
【発明の効果】
以上説明したように、本発明を用いることにより、帯域幅が変化しても、利得のほぼ一定のままである帯域フィルタを提供することができる。
【図面の簡単な説明】
【図１】先行技術によるＩＦフィルタの回路トポロジを示す図である。
【図２】先行技術によるＩＦフィルタのもう１つの回路トポロジを示す図である。
【図３】先行技術による第３の解決策を示す図である。
【図４】中間周波数帯域フィルタに関する機能ブロック図である。
【図５】図４に示す第２の抵抗回路網１４に関する代替実施例を示す図である。
【図６】図４に示す第１の抵抗回路網４に関する代替実施例を示す図である。
【図７】図４に示す機能ブロック図に関する回路実施例を示す図である。

【符号の説明】
２：ＩＦフィルタ
４：第１の抵抗回路網
６：高出力インピーダンス増幅器
６ａ：高インピーダンス出力
８：第１の並列共振器
１０：直列共振器
１２：低入力インピーダンス増幅器
１２ａ：低インピーダンス入力
１４：第２の抵抗回路網
１６：第２の並列共振器
１８：スイッチ回路網
２０：第１の可変抵抗素子
２２：第２の可変抵抗素子
２８：コンデンサ
３０：抵抗器

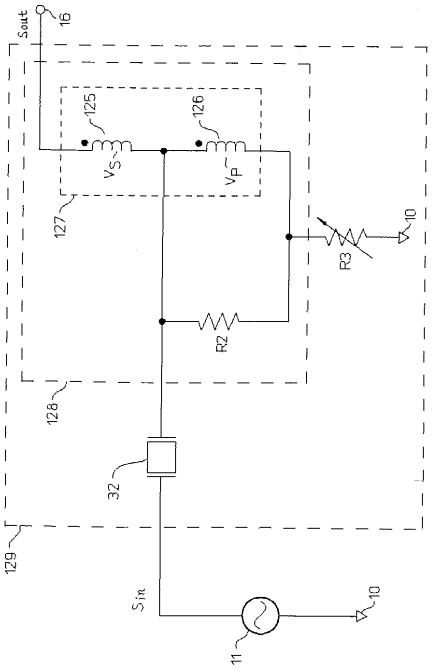
【図１】



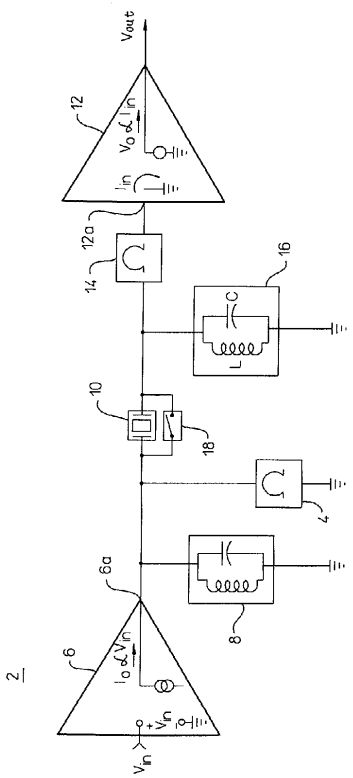
【図２】



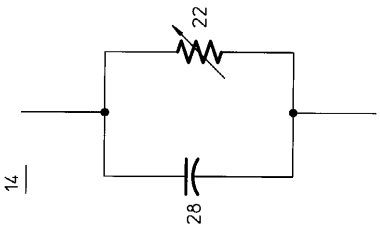
【図３】


Sout
16
125
126
Vs
Vp
127
R3
10
R2
128
32
129
Sin
11
10

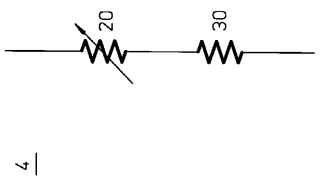
【図４】


Vout
12
Vo∝Iin
Iin
12a
14
16
C
L
10
18
4
6a
8
2
6
Io∝Vin
Vin
Vin

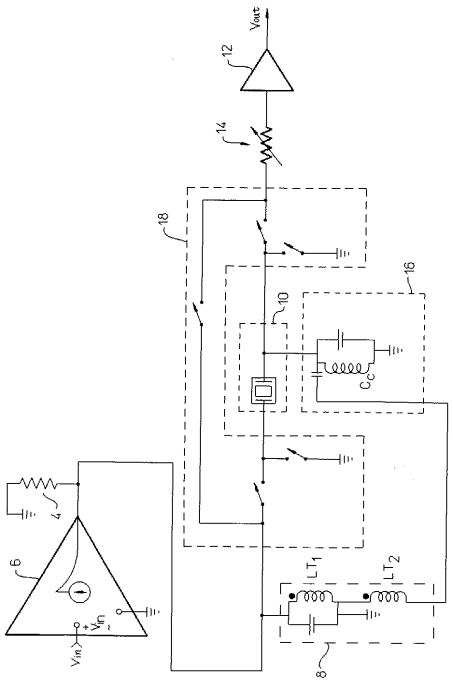
【図５】


22
28
14

【図６】


20
30
4

【図７】


Vout
12
14
18
16
10
Cc
4
6
Vin
LT1
LT2
8

フロントページの続き

(72)発明者　トーマス・エイチ・アンダーソン
アメリカ合衆国カリフォルニア州ローナート　パーク，ホーリイ　アヴェニュー　８８６

審査官　崎間　伸洋

(56)参考文献　特開昭６１－２７８２０３（ＪＰ，Ａ）
特開平０６－３１４９５１（ＪＰ，Ａ）
特開平０６－３１８８３６（ＪＰ，Ａ）
特開昭６１－０５０３３３（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
H03H11/00-11/54