



(12)发明专利申请

(10)申请公布号 CN 107431483 A

(43)申请公布日 2017. 12. 01

(21)申请号 201680017591.0

(22)申请日 2016.03.25

(30)优先权数据

2015-083318 2015.04.15 JP

(85)PCT国际申请进入国家阶段日

2017.09.22

(86)PCT国际申请的申请数据

PCT/JP2016/001754 2016.03.25

(87)PCT国际申请的公布数据

W02016/166941 JA 2016.10.20

(71)申请人 株式会社电装

地址 日本爱知县

(72)发明人 池川幸平 冈田俊太郎

(74)专利代理机构 永新专利商标代理有限公司
72002

代理人 徐殿军

(51)Int.Cl.

H03K 17/16(2006.01)

H02M 1/08(2006.01)

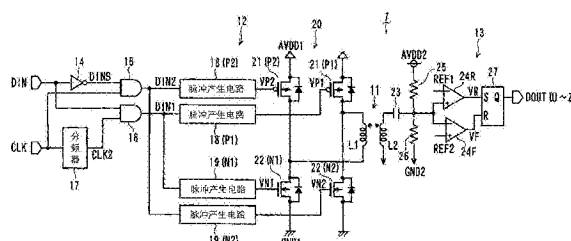
权利要求书2页 说明书8页 附图11页

(54)发明名称

信号传递电路以及开关元件的驱动装置

(57)摘要

信号传递电路具备：变压器(11)；初级侧电路(12)，在以二值电平变化的输入信号表示第1电平的期间，以比上述输入信号的变化周期快的周期产生在上述变压器的初级侧线圈(L1)中流过一个方向的电流的脉冲信号，在上述输入信号表示第2电平的期间，以比上述输入信号的变化周期快的周期产生在上述初级侧线圈中流过与上述方向相反方向的电流的脉冲信号；以及次级侧电路(13)，通过根据在上述变压器的次级侧线圈(L2)中产生的极性不同的电压判别上述第1以及第2电平，来再生上述输入信号。



1. 一种信号传递电路,其中,具备:

变压器 (11);

初级侧电路 (12),在以二值电平变化的输入信号表示第1电平的期间,以比上述输入信号的变化周期快的周期产生在上述变压器的初级侧线圈 (L1) 中流过一个方向的电流的脉冲信号,

在上述输入信号表示第2电平的期间,以比上述输入信号的变化周期快的周期产生在上述初级侧线圈中流过与上述方向相反方向的电流的脉冲信号;以及

次级侧电路 (13),通过根据在上述变压器的次级侧线圈 (L2) 中产生的极性不同的电压判别上述第1以及第2电平,来再生上述输入信号。

2. 根据权利要求1所述的信号传递电路,其中,

上述初级侧电路在上述输入信号表示第1电平的期间和表示第2电平的期间,使产生上述脉冲信号的周期变化。

3. 根据权利要求2所述的信号传递电路,其中,

上述初级侧电路具备:振荡电路,输出比上述输入信号的变化周期快的周期的第1时钟信号;

分频器 (17),对上述第1时钟信号进行分频而输出第2时钟信号;

第1逻辑电路 (14以及15、16),以仅在上述输入信号表示第1电平的期间,输出上述第1或者第2时钟信号的一方的方式进行选通控制;

第2逻辑电路 (16、14以及15),以仅在上述输入信号表示第2电平的期间,输出上述第1或者第2时钟信号的另一方的方式进行选通控制;

H桥接电路 (20),各输出端子与上述初级侧线圈的两端连接;

第1导通信号输出电路 (18 (P1) — 19 (N1)、18 (P2) — 19 (N2)),与经由上述第1逻辑电路输出的时钟信号的一方的变化沿同步,为了通过上述H桥接电路产生在上述初级侧线圈中流过上述一个方向的电流的脉冲信号,向构成上述H桥接电路的开关元件 (21、22) 输出第1导通信号;以及

第2导通信号输出电路 (18 (P2) — 19 (N2)、18 (P1) — 19 (N1)),与经由上述第2逻辑电路输出的时钟信号的一方的变化沿同步,为了通过上述H桥接电路产生在上述初级侧线圈中流过上述相反方向的电流的脉冲信号,向构成上述H桥接电路的开关元件输出第2导通信号。

4. 一种信号传递电路,其中,具备:

变压器 (11);

初级侧电路 (32),在以二值电平变化的输入信号表示第1电平时,以在上述变压器的初级侧线圈 (L1) 中流过一个方向的电流的方式产生脉冲信号,

在上述输入信号表示第2电平的期间,以比上述输入信号的变化周期快的周期产生在上述初级侧线圈中流过与上述方向相反方向的电流的脉冲信号;以及

次级侧电路 (13),通过根据在上述变压器的次级侧线圈中产生的极性不同的电压判别上述第1以及第2电平,来再生上述输入信号。

5. 根据权利要求4所述的信号传递电路,其中,

上述初级侧电路具备:振荡电路,输出比上述输入信号的变化周期快的周期的时钟信

号;

反转信号输出电路(14),输出使上述输入信号的电平反转了的反转信号;

逻辑电路(15),以仅在上述输入信号表示第2电平的期间输出上述时钟信号的方式,进行选通控制;

H桥接电路(20),各输出端子与上述初级侧线圈的两端连接;

第1导通信号输出电路(18(P1) — 19(N1)),与上述输入信号的一方的变化沿同步,为了通过上述H桥接电路产生在上述初级侧线圈中流过上述一个方向的电流的脉冲信号,向构成上述H桥接电路的开关元件(21、22)输出第1导通信号;以及

第2导通信号输出电路(18(P2) — 19(N2)),与经由上述逻辑电路输出的时钟信号的一方的变化沿同步,为了通过上述H桥接电路产生在上述初级侧线圈中流过上述相反方向的电流的脉冲信号,向构成上述H桥接电路的开关元件输出第2导通信号。

6. 根据权利要求1至5中任意一项所述的信号传递电路,其中,

上述次级侧电路具备:置位信号产生电路(24R),在上述次级侧线圈中产生的电压表示一方的极性时,产生置位信号;

复位信号产生电路(24F),在上述次级侧线圈中产生的电压表示另一方的极性时,产生复位信号;以及

RS触发器(27),被输入上述置位信号以及上述复位信号。

7. 一种开关元件的驱动装置,其中,

具备权利要求1至6中任意一项所述的信号传递电路,

通过由该信号传递电路的次级侧电路再生的输入信号来对开关元件(3)进行驱动控制。

信号传递电路以及开关元件的驱动装置

[0001] 关联申请的相互参照

[0002] 本申请基于2015年4月15日申请的日本专利申请号2015-83318号主张优先权,在此援引其记载内容。

技术领域

[0003] 本公开涉及将对变压器的初级侧输入的信号向次级侧传递的信号传递电路、以及具备该信号传递电路的开关元件的驱动装置。

背景技术

[0004] 例如在对马达进行驱动的如逆变器电路那样的驱动电路中,为了将驱动信号以绝缘于开关元件的状态传递,有时采用具备片上变压器(on-chip transformer)而小型且延迟时间短的信号传递电路(例如参照专利文献1、2)。另外,对于上述那样的驱动电路而言,为了防止因上下臂的短路而流经过电流、开关元件等被破坏的情况,要求即使在被施加了噪声的情况下也不进行误操作。

[0005] 在专利文献1所公开的构成中,虽然确保了抗噪声性,但由于需要反馈变压器,所以导致电路规模变大。另外,在专利文献2中,以比较小的规模的电路实现了能够控制因共模电压引起的噪声电压的产生的构成。然而,如果在稳定动作时被施加噪声,则存在已传递的信号的电平发生反转的可能性,导致抗噪声性不充分。

[0006] 专利文献1:日本特表2011-055611号公报

[0007] 专利文献2:日本特表2011-092864号公报

发明内容

[0008] 本公开的目的在于,提供可确保抗噪声性并且能够以小的电路规模将输入信号绝缘地传递的信号传递电路、以及具备该信号传递电路的开关元件的驱动装置。

[0009] 在本公开的第一方式中,信号传递电路具备:变压器;初级侧电路,在以二值电平变化的输入信号表示第1电平的期间,以比上述输入信号的变化周期快的周期产生在上述变压器的初级侧线圈中流过一个方向的电流的脉冲信号,在上述输入信号表示第2电平的期间,以比上述输入信号的变化周期快的周期产生在上述初级侧线圈中流过与上述方向相反方向的电流的脉冲信号;以及次级侧电路,通过根据在上述变压器的次级侧线圈中产生的极性不同的电压判别上述第1以及第2电平,来再生上述输入信号。

[0010] 根据上述的信号传递电路,即便是在输入信号表示第1或者第2电平的期间因噪声的影响而上述电平反转了的情况,也在变压器的次级侧线圈中流过基于初级侧电路根据上述第1或者第2电平而产生的更快的周期的脉冲信号的电流,产生与该电流对应的极性的电压。

[0011] 而且,由于次级侧电路根据上述电压的极性来再生输入信号,所以使反转了的电平在短时间内恢复为原来的第1或者第2电平。因此,能够使用变压器实现初级侧、次级侧间

的电绝缘,并且降低与电平因噪声而反转了的情况相伴的影响,来使使用了输入信号的控制尽早恢复为原来的状态。

[0012] 在本公开的第二方式中,信号传递电路具备:变压器;初级侧电路,在以二值电平变化的输入信号表示第1电平时,以在上述变压器的初级侧线圈中流过一个方向的电流的方式产生脉冲信号,在上述输入信号表示第2电平的期间,以比上述输入信号的变化周期快的周期产生在上述初级侧线圈中流过与上述方向相反方向的电流的脉冲信号;以及次级侧电路,通过根据在上述变压器的次级侧线圈中产生的极性不同的电压判别上述第1以及第2电平,来再生上述输入信号。

[0013] 在上述的信号传递电路中,能够确保抗噪声性并以小的电路规模对输入信号进行绝缘传递。

[0014] 在本公开的第三方式中,开关元件的驱动装置具备第一或者第二方式所记载的信号传递电路。通过由该信号传递电路的次级侧电路再生的输入信号来对开关元件进行驱动控制。

[0015] 在上述的开关元件的驱动装置中,能够确保抗噪声性并以小的电路规模对输入信号进行绝缘传递。

附图说明

[0016] 关于本公开的上述目的以及其他的目的、特征、优点通过参照附图以及下述详细的记述会更加明确。所述附图包括:

[0017] 图1是表示第1实施方式的信号传递电路的电气结构的图,

[0018] 图2是简要地表示包括信号传递电路的马达驱动电路的构成的图,

[0019] 图3是表示信号传递电路的动作用的详细的时序图,

[0020] 图4是表示信号传递电路的动作用的简要的时序图,

[0021] 图5是表示作为现有技术的信号传递电路的电气结构的图,

[0022] 图6是表示对现有技术的动作进行表示的各波形的模拟结果的图,

[0023] 图7是针对第1实施方式,表示将在输入信号DIN表示高电平的期间输出的脉冲周期设为0.5 μ 秒的情况下的各信号波形的模拟结果的图,

[0024] 图8是表示将上述脉冲周期设为1.0 μ 秒的情况下的各信号波形的模拟结果的图,

[0025] 图9是表示将上述脉冲周期设为2.0 μ 秒的情况下的各信号波形的模拟结果的图,

[0026] 图10是将现有技术与图7至图9所示的情况的消耗电流进行了比较的图,

[0027] 图11是表示第2实施方式的信号传递电路的电气结构的图,

[0028] 图12是表示信号传递电路的动作用的详细的时序图。

具体实施方式

[0029] (第1实施方式)

[0030] 如图2所示,逆变器电路1通过将6个IGBT2U、2V、2W、2X、2Y、2Z(开关元件)进行3相桥连接而构成。在各IGBT2(U~Z)的集电极、发射极间,分别连接有续流二极管3(U~Z)。在逆变器电路1的直流母线4+、4-间连接有平滑电容器5,被施加从未图示的直流电源供给的直流电压。逆变器电路1的各相输出端子与3相马达6的未图示的各相定子线圈分别连接。

而且,选通信号DOUT (U~Z) 经由信号传递电路7 (U~Z) 被输入至各IGBT2 (U~Z) 的栅极。

[0031] 如图1所示,信号传递电路7 (驱动装置) 具备变压器11、与该变压器11的初级侧线圈L1连接的初级侧电路12、以及与变压器11的次级侧线圈L2连接的次级侧电路13。在初级侧电路12中,输入信号DIN经由非门(NOT gate) 14 (第2逻辑电路) 被输入至与门(AND gate) 15 (第2逻辑电路) 的输入端子的一方,并且被直接输入至另一个与门16 (第1逻辑电路) 的输入端子的一方。输入信号DIN是以规定的频率变换为高、低的二值电平的信号,这里若将高电平设为“第1电平”,则低电平为“第2电平”。

[0032] 从未图示的振荡电路供给的时钟信号CLK (第1时钟信号) 被输入至与门15的输入端子的另一方,并且经由分频器17被输入至与门16的输入端子的另一方。其中,时钟信号CLK的频率被设定得比输入信号DIN的频率(例如kHz量级) 充分高(例如MHz量级)。

[0033] 与门15的输出端子与脉冲产生电路18 (P2) 以及19 (N2) (第2导通信号输出电路) 的各输入端子连接,与门16的输出端子与脉冲产生电路18 (P1) 以及19 (N1) (第1导通信号输出电路) 的各输入端子连接。脉冲产生电路18以被输入的信号的上升沿(变化沿) 作为触发将低电平脉冲以单触发方式(one shot) 输出。另外,脉冲产生电路19同样以输入信号的上升沿作为触发,将高电平脉冲以单触发方式输出。而且,前者的低电平脉冲宽度被设定得比后者的高电平脉冲宽度窄。

[0034] H桥接电路20由P沟道MOSFET21 (P1) 以及21 (P2) (开关元件)、N沟道MOSFET22 (N1) 以及22 (N2) (开关元件) 构成。在这些FET21以及22的漏极、源极间连接有寄生二极管。在电源AVDD1与接地GND1之间连接有FET21 (P1) 以及22 (N2) 的串联电路、和FET21 (P2) 以及22 (N1) 的串联电路。而且,这些串联电路的共用连接点、即H桥接电路20的各输出端子连接在变压器11的初级侧线圈L1的两端。

[0035] 变压器11的次级侧线圈L2与初级侧线圈L1同相。次级侧线圈L2的一端与接地GND2连接,另一端经由电容器23与比较器24R(置位(set) 信号产生电路) 的非反转输入端子以及比较器24F(复位信号产生电路) 的反转输入端子连接。在电源AVDD2与接地GND2之间,连接有电阻元件25以及26的串联电路,它们的共用连接点与比较器24R以及24F的上述输入端子连接。

[0036] 对比较器24R的反转输入端子赋予参照电压REF1,对比较器24F的非反转输入端子赋予参照电压REF2。比较器24R、24F的输出端子与RS触发器27的置位端子S、复位端子R分别连接。而且,从RS触发器27的输出端子Q输出选通信号DOUT。

[0037] 接下来,对本实施方式的作用进行说明。如图3所示,经由分频器17输出的时钟信号CLK2 (第2时钟信号) 被2分频。与门16在输入信号DIN表示高电平的期间输出时钟信号CLK2作为信号DIN1 (选通控制)。另一方面,与门15在输入信号DIN表示低电平的期间,输出时钟信号CLK作为信号DIN2。

[0038] 脉冲产生电路18 (P1)、19 (N1) 在输入信号DIN表示高电平的期间,以信号DIN1的上升沿作为触发,分别输出低电平脉冲VP1、高电平脉冲VN1 (第1导通信号)。由于这些脉冲成为FET21 (P1)、22 (N1) 的选通信号,所以在变压器11的初级侧线圈L1中,在两者同时导通的期间流过一个方向、例如正极性的电流。与此相伴,在次级侧线圈L2中感应出同相的电流,如果比较器24R的非反转输入端子的电位超过参照电压REF1,则比较器24R将脉冲状的置位信号VR以时钟信号CLK2的周期多次输出(参照图4)。由此,RS触发器27间歇且连续地成为置

位状态,在此期间,输出信号DOUT持续表示高电平。

[0039] 另一方面,脉冲产生电路18(P2)、19(N2)在输入信号DIN表示低电平的期间,以信号DIN2的上升沿作为触发分别输出低电平脉冲VP2、高电平脉冲VN2(第2导通信号)。由于这些脉冲成为FET21(P2)、22(N2)的选通信号,所以在变压器11的初级侧线圈L1中,在两者同时导通的期间流过相反方向、即负极性的电流。与此相伴,在次级侧线圈L2中感应出同相的电流,如果比较器24F的反转输入端子的电位小于参照电压REF2,则比较器24F将脉冲状的复位信号VF以时钟信号CLK1的周期多次输出(参照图4)。由此,RF触发器27间歇且连续地成为复位状态,在此期间,输出信号DOUT持续表示低电平。

[0040] 作为上述的电路动作的结果,输出信号DOUT如图4所示成为与输入信号DIN同相的信号。另外,在该图中,将初级侧线圈L1中流动的电流IL1根据流动的方向而以正负的两极性脉冲进行表示。

[0041] 这里,如该图所示,设想被施加了相对于电流IL1成为反极性的噪声脉冲的情况。如果在电流IL1为负的情况下被施加了正的噪声,则与此相伴,在复位信号VF被连续输出的期间内输出置位信号VR而使得RS触发器27被置位,输出信号DOUT从低电平反转而表示高电平。但是,由于复位信号VF被连续输出,所以RS触发器27在之后立即被复位。因此,输出信号DOUT立即恢复为低电平。

[0042] 另外,如果在电流IL1为正的情况下被施加了负的噪声,则与此相伴,在置位信号VR被连续输出的期间内输出复位信号VF而使得RS触发器27被复位,输出信号DOUT从高电平反转而表示低电平。该情况下也由于置位信号VR被连续输出,所以RS触发器27在之后立即被置位,输出信号DOUT立即恢复为高电平。

[0043] 这里,IGBT2在栅极被施加的信号是高电平的情况下导通,在是低电平的情况下断开。因此,能够评价为与在输出信号DOUT表示高电平、IGBT2导通的状态下因噪声的施加而变为断开(turn off)的现象相比,避免在输出信号DOUT表示低电平、IGBT2断开的状态下因噪声的施加而变为导通(turn on)的现象更安全。

[0044] 因此,在本实施方式中,通过以比置位信号VR快的周期反复输出复位信号VF,由此即使RS触发器27因噪声的影响而被置位,也会使其更快地恢复为复位状态。另外,通过减慢应对的紧急性低的置位信号VR侧的周期,具有降低信号传递电路7的消耗电力的效果。

[0045] 图5是将专利文献2所公开的构成以与本实施方式的图1相当的程度表示的图,是不使用时钟信号CLK,并从本实施方式的构成删除了与门15以及16、分频器17的构成。根据该构成,如图6所示,如果一旦被施加了反极性的噪声,则在直到接下来被输入正式的信号的变化沿为止的期间,输出信号DOUT持续维持反转后的电平。因此,例如在上臂侧的IGBT2U断开、下臂侧的IGBT2X导通的状态下,上臂侧的IGBT2U受到噪声的影响而变为导通的情况下,在该期间持续流过短路电流。而且,如果流过短路电流的状态仍旧继续,则存在IGBT2U以及2X被破坏之虞。

[0046] 图7至图9是对将在输入信号DIN表示低电平的期间输出的脉冲周期固定为 0.5μ 秒,并使在表示高电平的期间输出的脉冲周期变化为 0.5μ 秒、 1.0μ 秒、 2.0μ 秒的情况下的各信号波形进行了模拟的图。于是,如图10所示,若将现有技术的信号传递电路的消耗电流与本实施方式的信号传递电路7的消耗电流进行比较,则由于次级侧电路13的构成相同,所以次级侧的消耗电流大致相同。与此相对,信号传递电路7由于初级侧电路12产生基于时钟信

号CLK的脉冲,所以消耗电流相应地增加。但是,如该图所示,通过使在输入信号DIN表示高电平的期间输出的脉冲信号的周期更长,能够降低初级侧的消耗电流。

[0047] 综上所述,根据本实施方式,构成信号传递电路7的初级侧电路12在输入信号DIN表示高电平的期间,以比输入信号的变化周期快的周期产生在变压器11的初级侧线圈L1中流过一个方向的电流的脉冲信号。另外,在输入信号DIN表示低电平的期间,同样以比输入信号DIN的变化周期快的周期产生在初级侧线圈L1中流过与上述方向相反方向的电流的脉冲信号。而且,次级侧电路13通过根据在变压器11的次级侧线圈L2中产生的极性不同的电压判别高电平以及低电平,来再生输入信号。

[0048] 如果这样构成,则即便是在输入信号DIN表示高电平或者低电平的期间上述电平因噪声的影响而反转的情况,也在次级侧线圈L2中反复流过基于初级侧电路12根据二值电平而产生的更快的周期的脉冲信号的电流,产生与该电流对应的极性的电压。而且,由于次级侧电路13根据上述电压的极性来再生输入信号DIN,所以使输入信号DIN反转了的电平在短时间内恢复为原来的电平。例如,如果输入信号DIN是占空比为50%的PWM信号,则最迟能够在小于传输(carry)周期的1/2的时间内恢复为原来的电平。因此,能够使用变压器11来实现初级侧、次级侧间的电绝缘,并且降低与电平反转的情况相伴的影响,将使用了输入信号DIN的控制更早恢复为原来的状态。

[0049] 另外,初级侧电路12在输入信号DIN表示高电平的期间和表示低电平的期间,使产生脉冲信号的周期变化。由此,能够使关于IGBT2变为导通的高电平而产生的脉冲信号的周期相对较快,来将输入信号DIN立即恢复为原来的电平,并使关于IGBT2变为断开的低电平而产生的脉冲信号的周期相对较慢,来降低消耗电力。

[0050] 而且,将初级侧电路12构成为具备:对时钟信号CLK进行分频来输出时钟信号CLK2的分频器17;在输入信号DIN表示高电平的期间输出时钟信号CLK2的与门16;在表示低电平的期间输出时钟信号CLK的非门14以及与门15;各输出端子连接在初级侧线圈L1的两端的H桥接电路20;与经由与门16输出的时钟信号CLK2的上升沿同步地向FET21(P1)以及22(N1)输出脉冲信号VP1以及VN1的脉冲产生电路18(P1)以及19(N1);以及与经由与门15输出的时钟信号CLK的上升沿同步,向FET21(P2)以及22(N2)输出脉冲信号VP2以及VN2的脉冲产生电路18(P2)以及19(N2)。

[0051] 如果这样构成,则能够根据对分频器17设定的分频比来使脉冲信号VP1以及VN1的输出周期变化,在导通的状态的IGBT2受到噪声的影响而变为断开的情况下,能够调整使其恢复为导通状态的时间的速度和消耗电力的削减量。

[0052] 另外,将次级侧电路13构成为具备:当次级侧线圈L2中产生的电压表示一方的极性时产生置位信号VR的比较器24R、当上述电压表示另一方的极性时产生复位信号VF的比较器24F、以及被输入置位信号VR和复位信号VF的RS触发器27。如果这样构成,则RS触发器27在每次初级侧电路12产生脉冲信号VP1以及VN1时被置位而使输出信号DOUT为高电平,在每次产生脉冲信号VP2以及VN2时被复位而使该信号为低电平。因此,能够简单构成次级侧电路13。

[0053] 并且,基于信号传递电路7输出的选通信号DOUT来对构成逆变器电路1的IGBT2进行驱动。因此,当例如在上臂的IGBT2U断开、下臂的IGBT2X导通的状态下IGBT2U受到噪声的影响而变为导通时,能够在短时间内消除在IGBT2U以及2X流过短路电流的情况。

[0054] (第2实施方式)

[0055] 以下,对于第1实施方式相同的部分赋予相同的附图标记来省略说明,仅对不同的部分进行说明。如图11所示,第2实施方式的信号传递电路31将初级侧电路12置换为初级侧电路32,并从第1实施方式的构成删除了与门16以及分频器17。而且,对脉冲产生电路18(P1)以及19(N1)直接输入输入信号DIN。

[0056] 接下来,对第2实施方式的作用进行说明。如图12所示,在输入信号DIN表示低电平的期间输出的低电平脉冲VP2以及高电平脉冲VN2与第1实施方式相同。

[0057] 另一方面,在输入信号DIN表示高电平的期间中,脉冲产生电路18(P1)、19(N1)以输入信号DIN的上升沿作为触发,分别只输出一次低电平脉冲VP1、高电平脉冲VN1。因此,如果在上述期间内被施加了反极性的噪声,则与现有技术同样,直到输入信号DIN的上升沿下次到来为止,输出信号DOUT不成为高电平。这样,在第2实施方式中,针对对应的紧急性低的置位信号VR侧,不赋予噪声施加时的复原效果,使信号传递电路31的消耗电力降低效果最大化。

[0058] 综上所述,根据第2实施方式,信号传递电路31成为从第1实施方式的构成删除与门16以及分频器17,并将初级侧电路12置换为初级侧电路32,对脉冲产生电路18(P1)以及19(N1)直接输入输入信号DIN的构成。由此,IGBT2导通的期间的输入信号DIN不被初级侧电路32调制,如果在该期间内受到噪声的影响而信号电平进行反转,则IGBT2变为断开,直到输入信号DIN接下来表示高电平为止都不变为导通。因此,与第1实施方式相比能够使降低消耗电力的效果提高,关于输入信号DIN表示低电平的期间,可获得与第1实施方式相同的效果。

[0059] 本公开并不限定于上述的或者附图中记载的实施方式,能够进行以下那样的变形或者扩展。

[0060] 第1、第2电平只要任意一方为高电平,另一方为低电平即可。

[0061] 变化沿也可以是下降沿。

[0062] 分频器17中的分频比也可以是“3”以上。

[0063] 另外,在第1实施方式中,也可以删除分频器17。

[0064] 经由信号传递电路输入驱动信号的开关元件不限定于IGBT,也可以是MOSFET或双极型晶体管等。

[0065] 如果需要,也可以对信号传递电路加上预驱动器来构成驱动装置。

[0066] 被输出信号DOUT驱动的开关元件并不限于构成逆变器电路1,也可以构成半桥电路或H桥接电路。另外,也可以将单一的开关元件作为驱动对象。

[0067] 并不限定为应用于开关元件的驱动装置,也能够应用于需要电绝缘传递以二值电平变化的输入信号的装置。

[0068] 在附图中,1表示逆变器电路,2表示IGBT(开关元件),7表示信号传递电路(驱动装置),11表示变压器,L1表示初级侧线圈,L2表示次级侧线圈,12表示初级侧电路,13表示次级侧电路,14表示非门(第2逻辑电路),15表示与门(第2逻辑电路),16表示与门(第1逻辑电路),17表示分频器,18(P1)以及19(N1)表示脉冲产生电路(第1导通信号输出电路),18(P2)以及19(N2)表示脉冲产生电路(第2导通信号输出电路),20表示H桥接电路,21(P1)以及21(P2)表示P沟道MOSFET(开关元件),22(N1)以及22(N2)表示N沟道MOSFET(开关元件),24R表

示比较器(置位信号产生电路),24F表示比较器(复位信号产生电路),27表示RS触发器。

[0069] 上述的公开包括下述的方式。

[0070] 在本公开的第一方式中,信号传递电路具备:变压器;初级侧电路,在以二值电平变化的输入信号表示第1电平的期间,使在上述变压器的初级侧线圈中流过一个方向的电流的脉冲信号以比上述输入信号的变化周期快的周期产生,在上述输入信号表示第2电平的期间,以比上述输入信号的变化周期快的周期产生在上述初级侧线圈中流过与上述方向相反方向的电流的脉冲信号;以及次级侧电路,通过根据在上述变压器的次级侧线圈中产生的极性不同的电压判别上述第1以及第2电平,来再生上述输入信号。

[0071] 根据上述的信号传递电路,即便是在输入信号表示第1或者第2电平的期间因噪声的影响而上述电平反转了的情况,也在变压器的次级侧线圈中流过基于初级侧电路根据上述第1或者第2电平而产生的更快的周期的脉冲信号的电流,产生与该电流对应的极性的电压。

[0072] 而且,由于次级侧电路根据上述电压的极性来再生输入信号,所以使反转了的电平在短时间内恢复为原来的第1或者第2电平。因此,能够使用变压器实现初级侧、次级侧间的电绝缘,并且降低与电平因噪声而反转了的情况相伴的影响,来使使用了输入信号的控制尽早恢复为原来的状态。

[0073] 作为替代方案,上述初级侧电路可以在上述输入信号表示第1电平的期间和表示第2电平的期间,使产生上述脉冲信号的周期变化。

[0074] 例如,设想使用由次级侧电路再生后的输入信号来进行开关元件的导通断开控制的情况。该情况下,开关元件以输入信号所示的二值电平的任意一方导通,以另一方断开。而且,一般(1)导通状态的开关元件受到噪声的影响而变为断开,(2)与断开状态的开关元件变为导通的情形相比可以说安全性更高。例如,这是因为在2个开关元件串联连接的情况下,在(2)的情形下具有流过短路电流的可能性。

[0075] 因此,通过关于与(2)的情形对应的电平而产生的脉冲信号的周期相对较快,能够使输入信号迅速恢复为原来的电平,通过关于与(1)的情形对应的电平而产生的脉冲信号的周期相对较慢,能够降低消耗电力。

[0076] 在本公开的第二方式中,信号传递电路具备:变压器;初级侧电路,在以二值电平变化的输入信号表示第1电平时,以在上述变压器的初级侧线圈中流过一个方向的电流的方式产生脉冲信号,在上述输入信号表示第2电平的期间,以比上述输入信号的变化周期快的周期产生在上述初级侧线圈中流过与上述方向相反方向的电流的脉冲信号;以及次级侧电路,通过根据在上述变压器的次级侧线圈中产生的极性不同的电压判别上述第1以及第2电平,来再生上述输入信号。

[0077] 在上述的信号传递电路中,能够确保抗噪声性并以小的电路规模对输入信号进行绝缘传递。

[0078] 这里,在将用于对上述的替代方案进行说明而使用的例示应用于第二方式的信号传递电路的情况下,以第1电平使开关元件导通,以第2电平使开关元件断开。由此,由于开关元件导通的期间的输入信号不被初级侧电路调制,所以如果在该期间内受到噪声的影响而信号电平反转则开关元件变为断开,直到输入信号接下来表示第1电平为止都不变为导通。在能够允许该状态的情况下,能够超过上述的替代方案地获得降低消耗电力的效果。而

且,关于信号表示第2电平的期间,可获得与上述的替代方案相同的效果。

[0079] 在本公开的第三方式中,开关元件的驱动装置具备第一或者第二方式所记载的信号传递电路。通过由该信号传递电路的次级侧电路再生的输入信号来对开关元件进行驱动控制。

[0080] 在上述的开关元件的驱动装置中,能够确保抗噪声性并且以小的电路规模对输入信号进行绝缘传递。

[0081] 本公开基于实施例进行了记述,但不应理解为本公开被限定于该实施例、构造。本公开也包括各种变形例、等同范围内的变形。并且,各种组合、形态,进而使它们仅包括一个要素、其以上或其以下的其他组合、形态也属于本公开的范畴、思想范围。

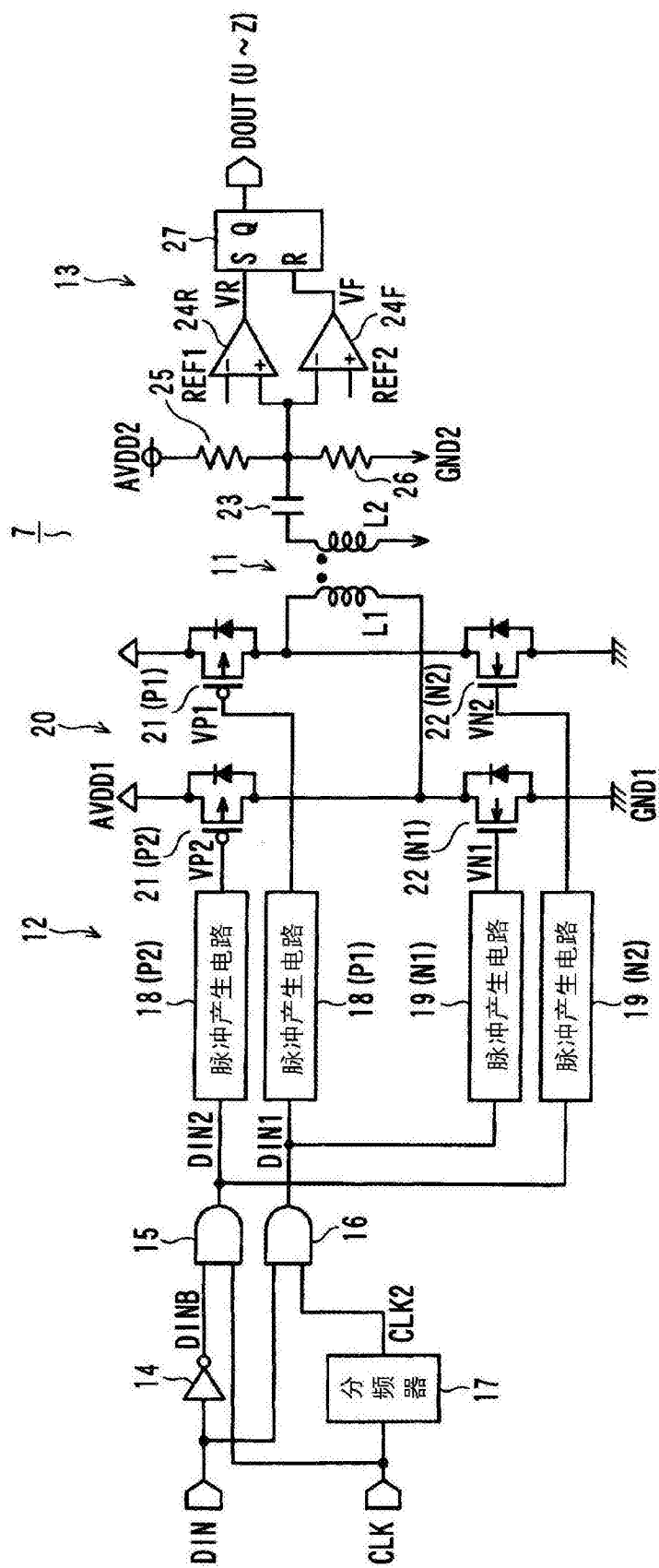


图 1

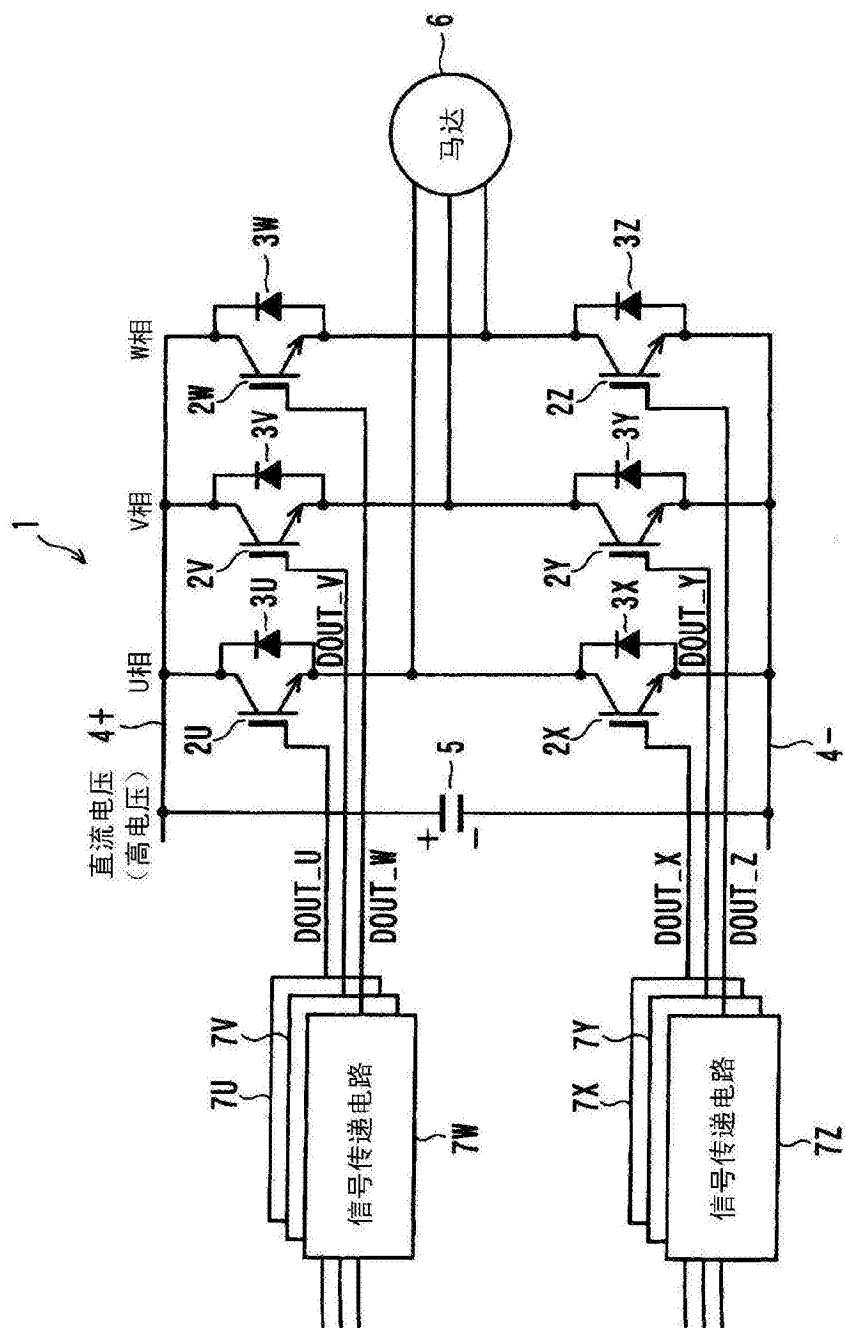


图2

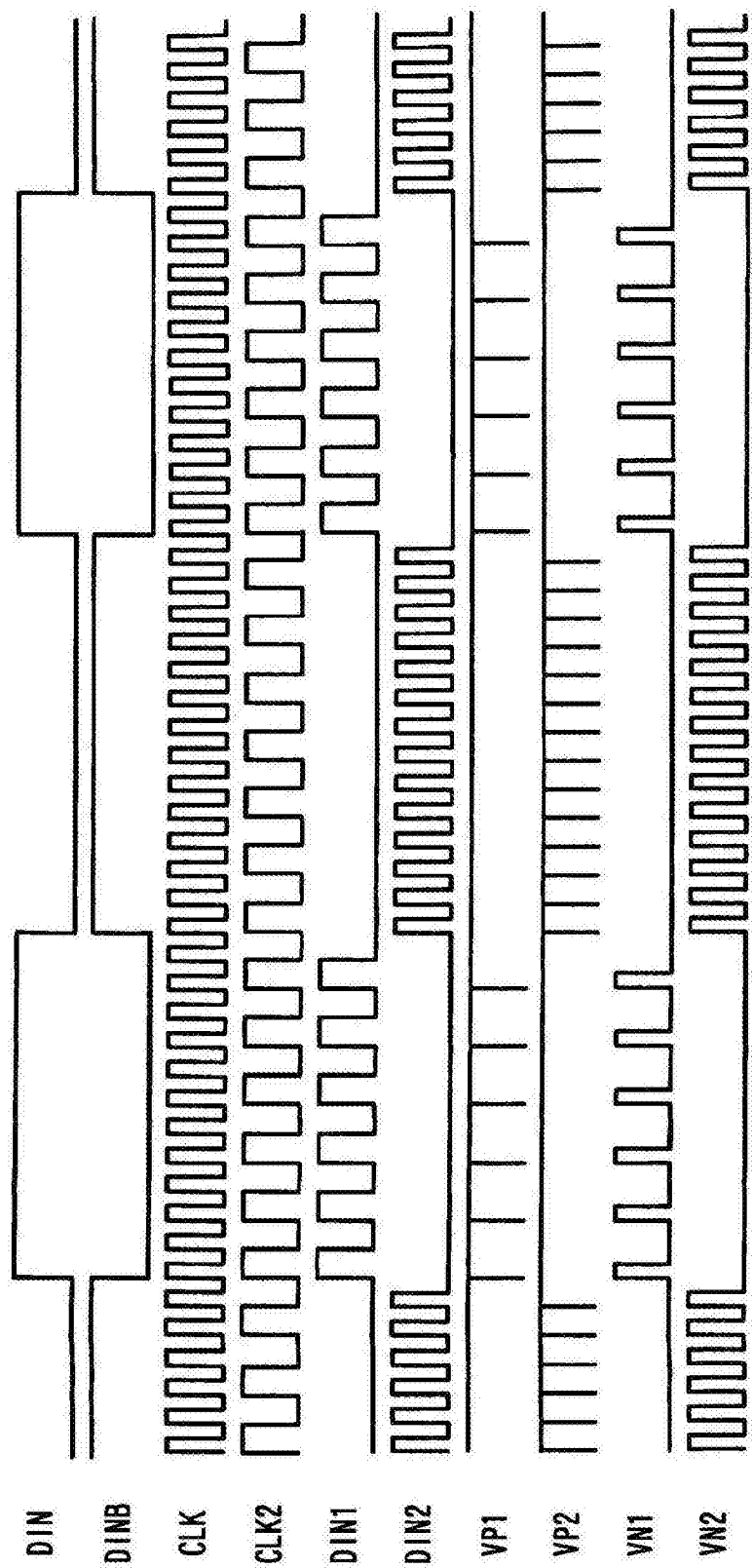


图3

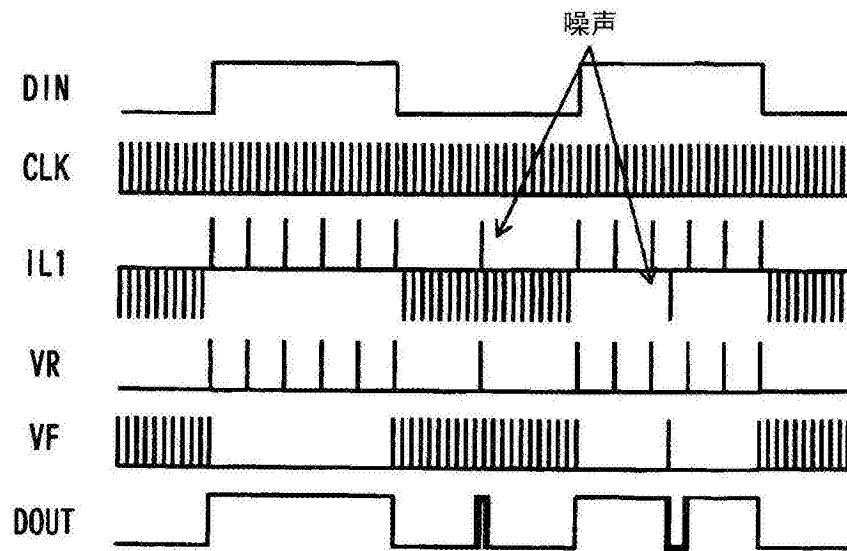


图4

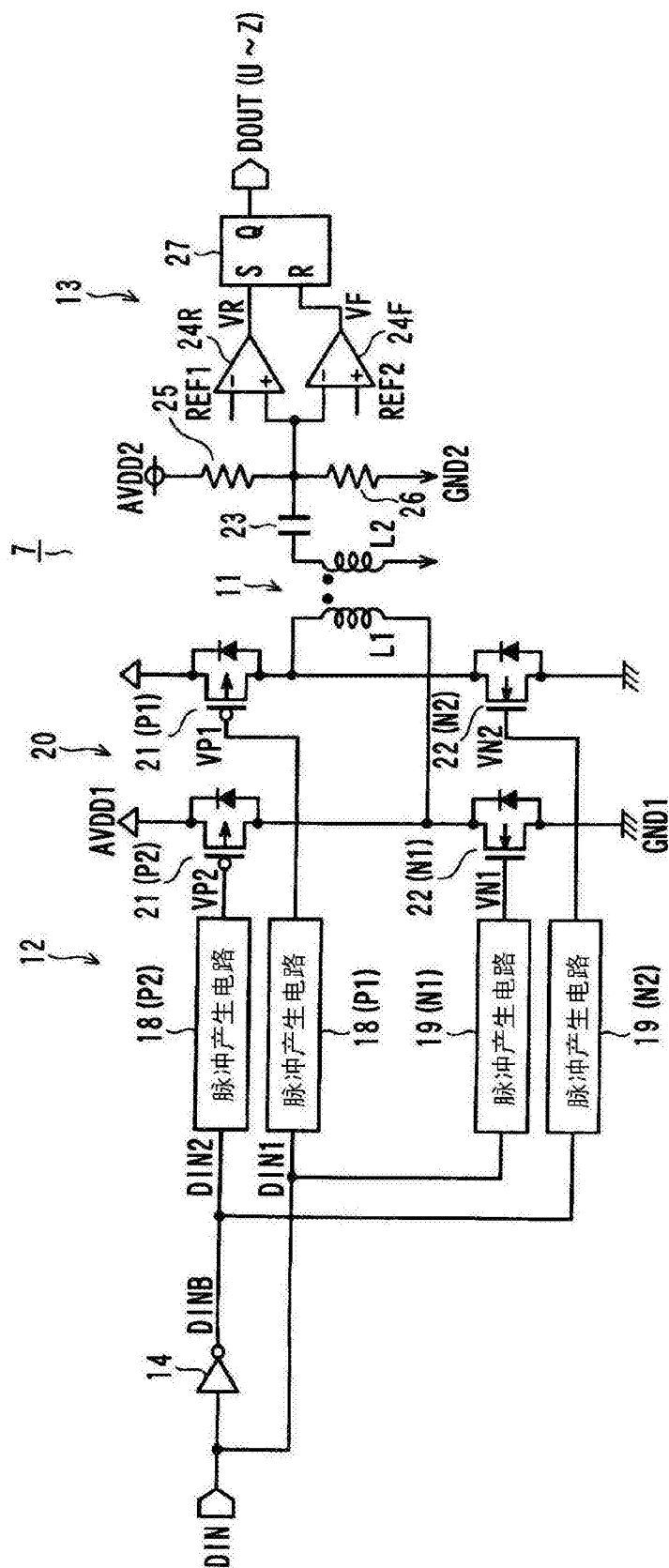


图5

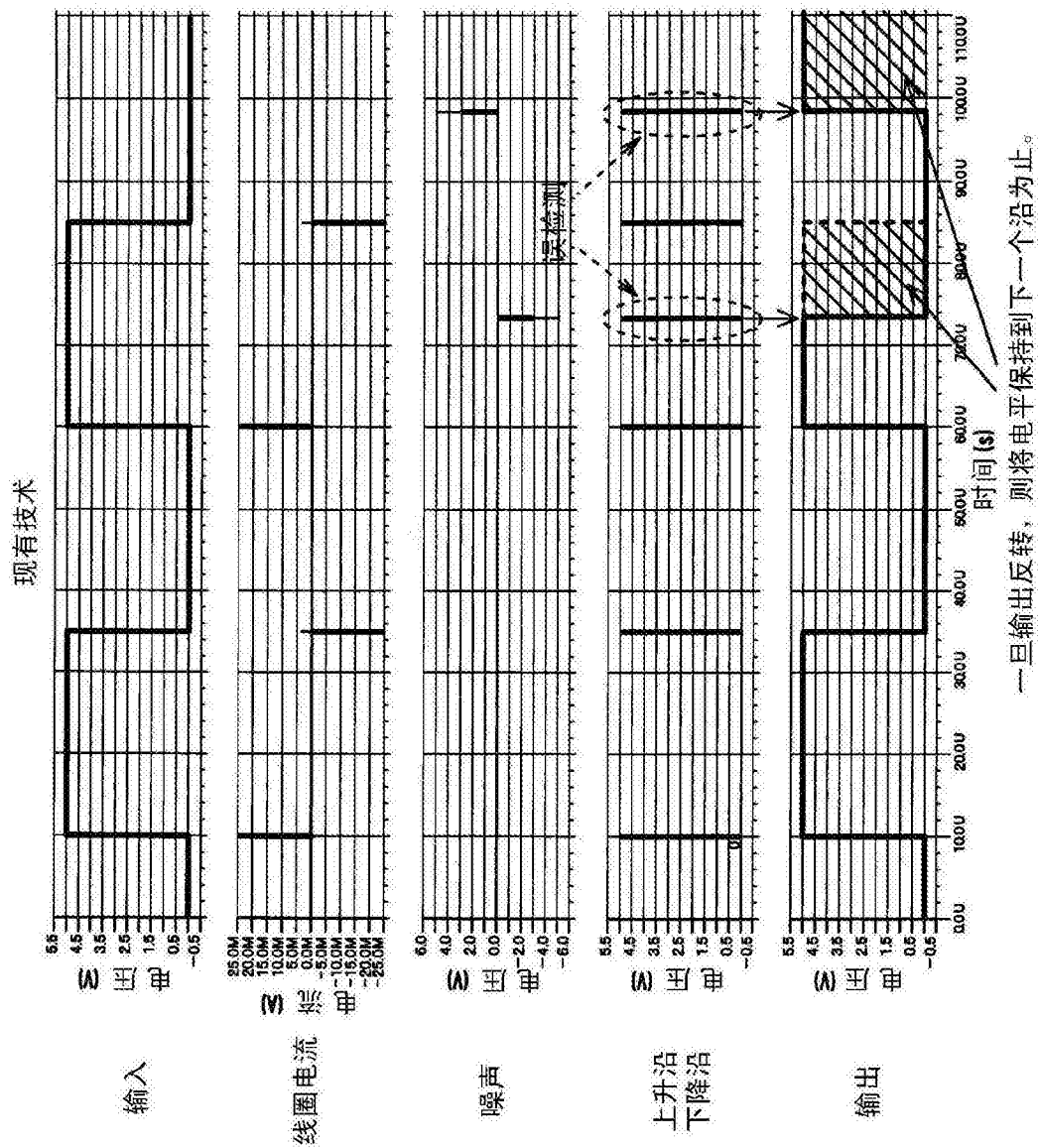


图6

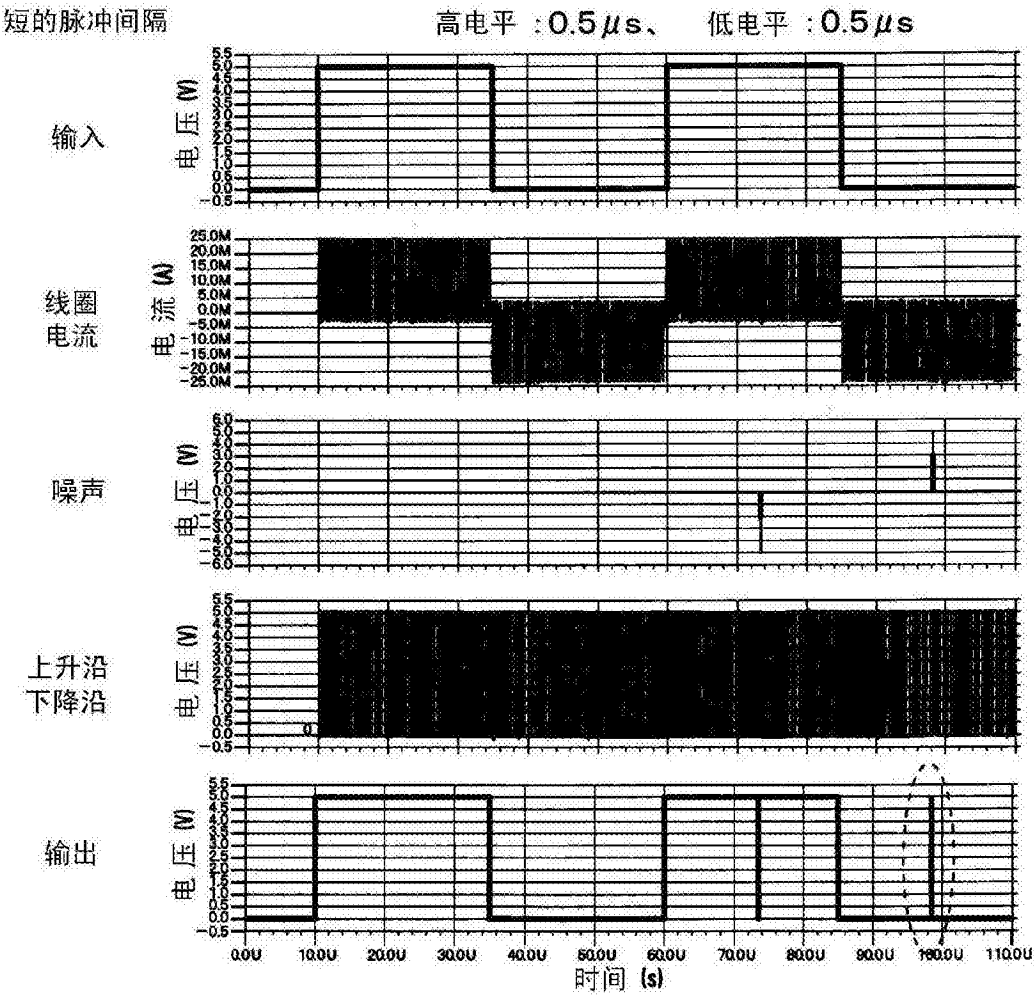


图7

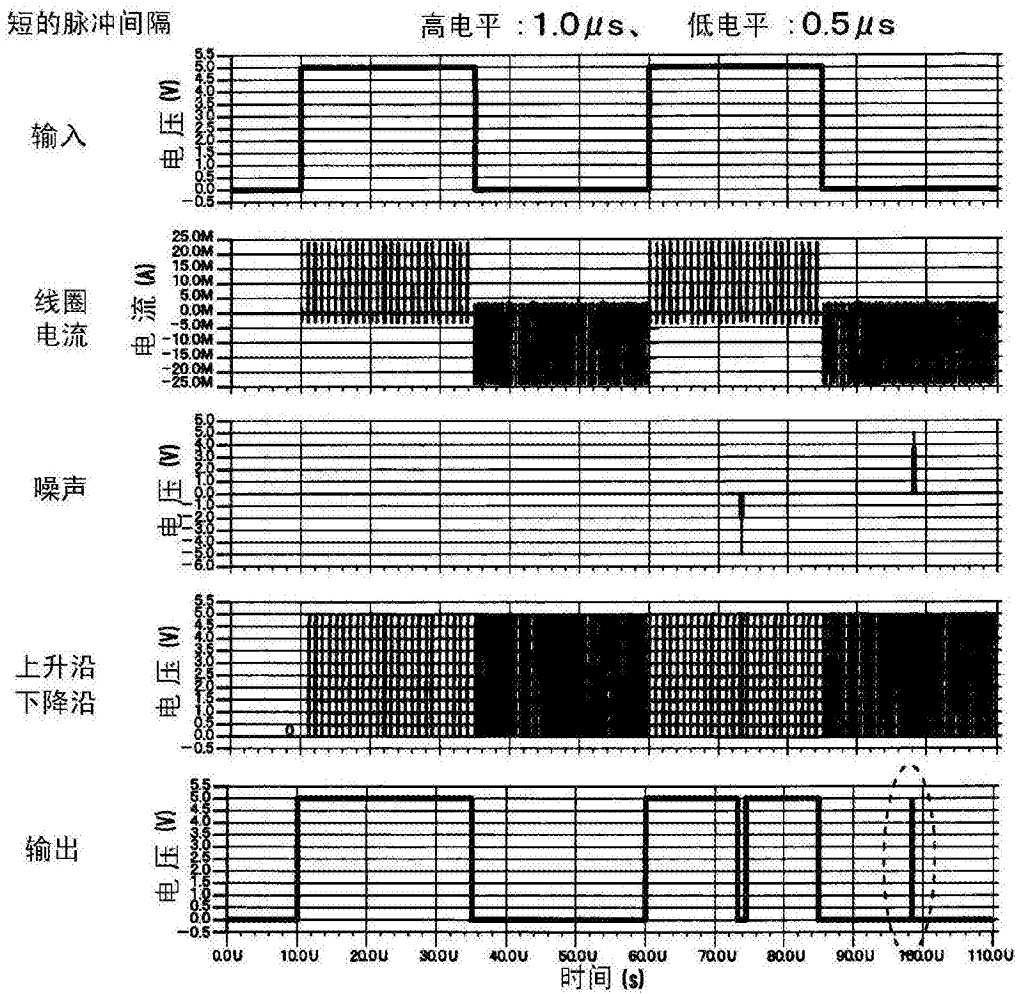


图8

短的脉冲间隔

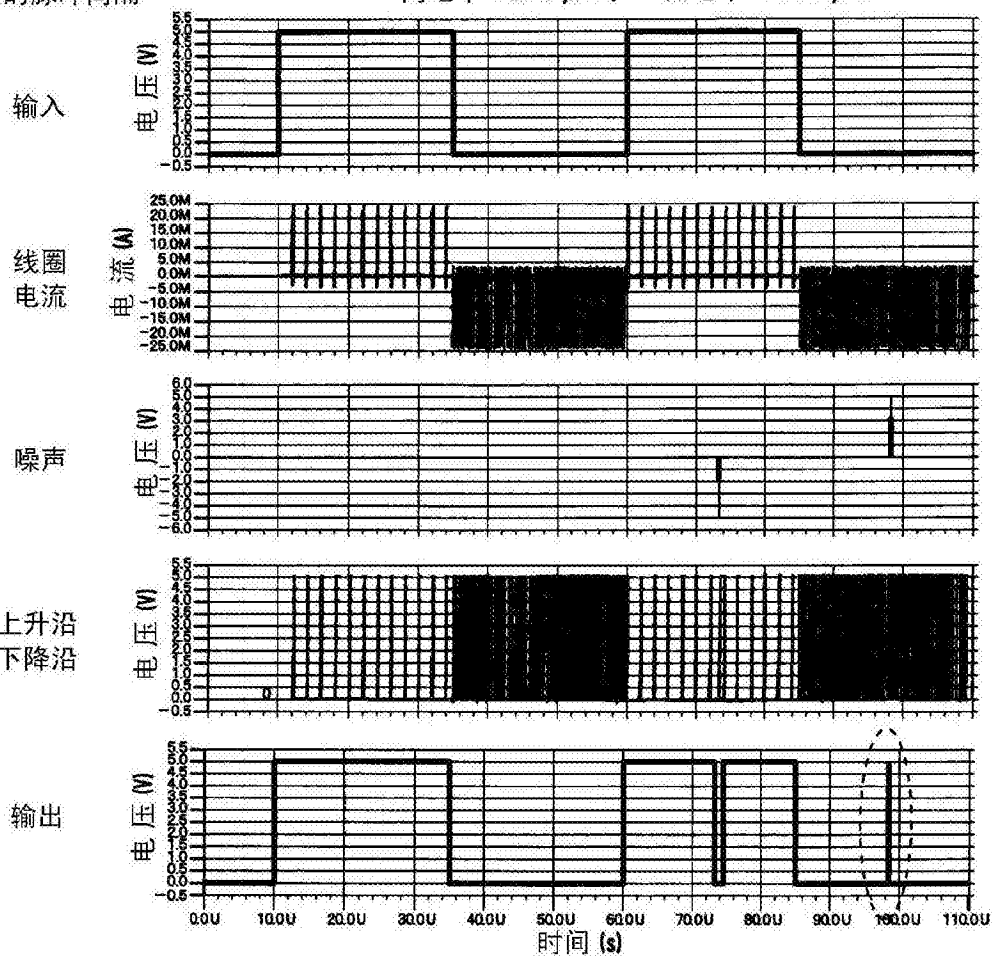
高电平: $2.0\mu\text{s}$ 、低电平: $0.5\mu\text{s}$ 

图9

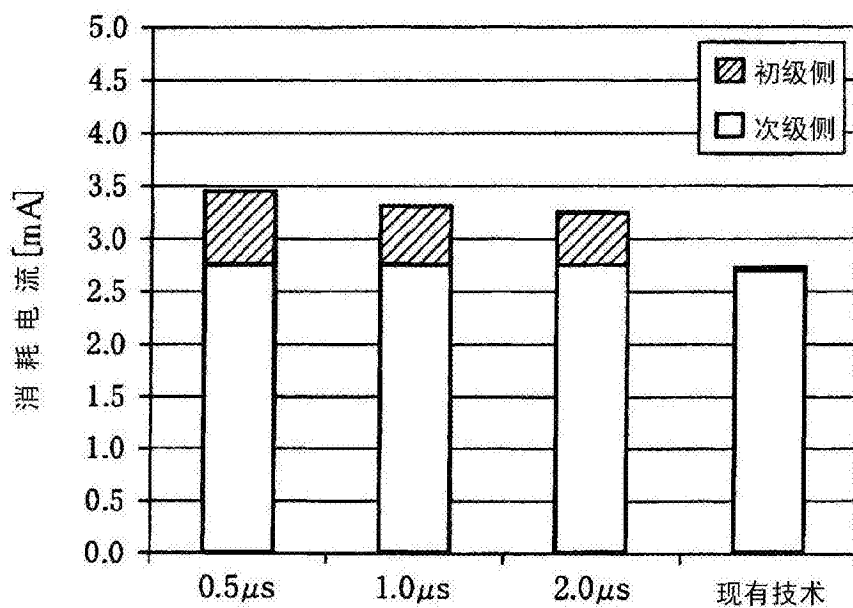


图10

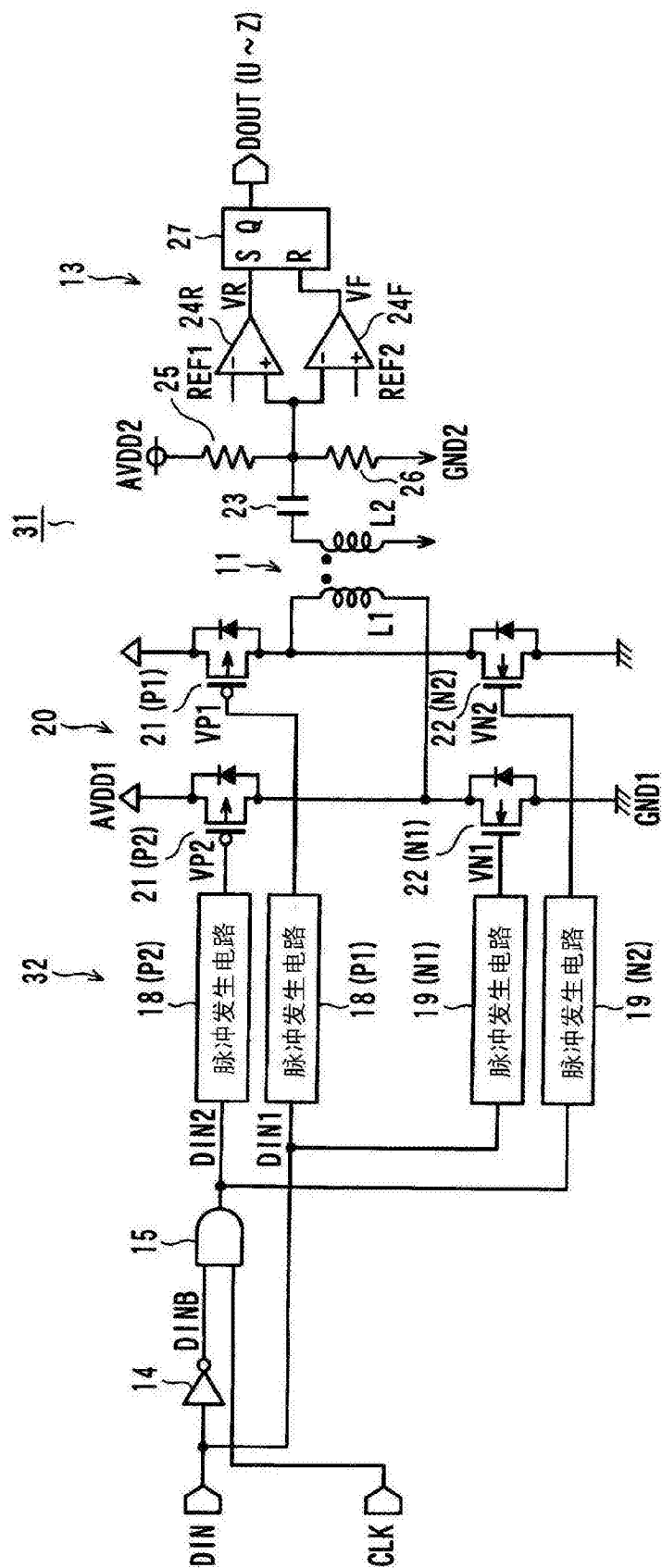


图11

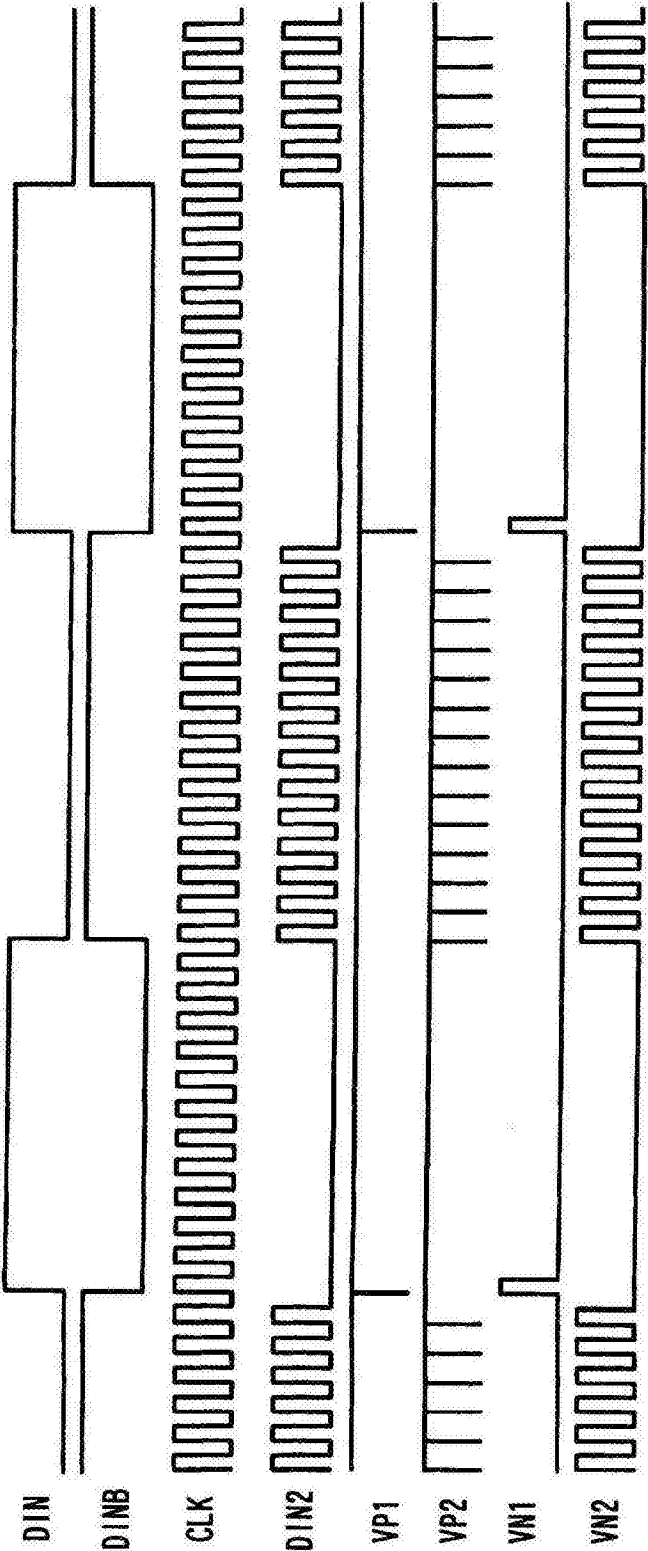


图12