

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-342011

(P2004-342011A)

(43) 公開日 平成16年12月2日(2004.12.2)

(51) Int.Cl.⁷

G06F 3/023
H03M 11/24
// H01H 13/20
H01H 13/70

F I

G06F 3/023 310B
H01H 13/20 Z
H01H 13/70 C

テーマコード (参考)

5B020
5G006

審査請求 未請求 請求項の数 6 O L (全 8 頁)

(21) 出願番号 特願2003-140451 (P2003-140451)
(22) 出願日 平成15年5月19日 (2003.5.19)

(71) 出願人 390001915
山形日本電気株式会社
山形県鶴岡市宝田一丁目11番73号
(74) 代理人 100124914
弁理士 徳丸 達雄
(72) 発明者 浦山 裕彦
山形県鶴岡市宝田一丁目11番73号
山形日本電気株式会社
内
Fターム(参考) 5B020 FF16
5G006 DB00

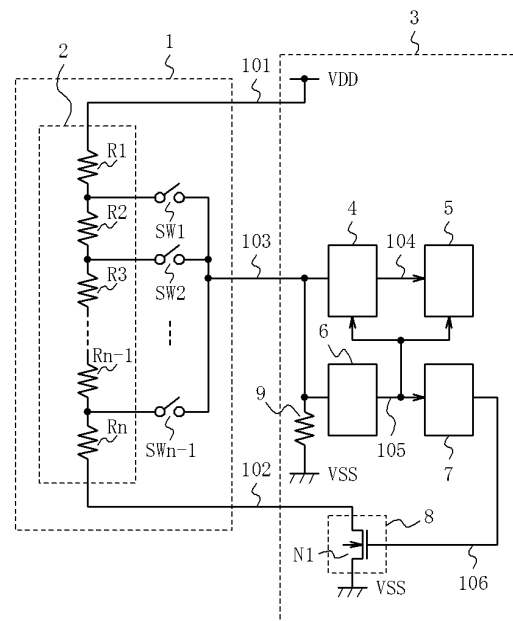
(54) 【発明の名称】 キー入力装置

(57) 【要約】

【課題】 キー数にかかわらず少ない端子数でキーボードとの接続を行うことができ、さらに低消費電力化されたキー入力装置を提供すること。

【解決手段】 キーボード1と、キー受付部3と、を備え、キーボード1は、分圧回路2と、操作される各キーに対応したキースイッチSW1からSW_{n-1}までと、を備え、キー受付部3は、アナログデジタル変換器4と、キー判別部5と、キー検出部6と、スイッチ制御部7と、スイッチ8と、抵抗9と、を備え、分圧回路2は、直列接続された抵抗R1からR_nまでを備える。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

高電位側電源と低電位側電源との間に接続されて分圧電圧を生成する分圧手段と、操作されたキーに対応する前記分圧電圧を出力するキースイッチ手段と、前記キースイッチ手段の出力電圧をデジタルデータに変換するアナログデジタル変換手段と、前記デジタルデータに基き前記キーを判別するキー判別手段と、前記出力電圧を検出してキー検出信号を出力するキー検出手段と、前記分圧手段と直列に接続されて前記キー検出信号に基きオンオフ制御される第 1 のスイッチ手段と、を備えることを特徴とするキー入力装置。

【請求項 2】

前記キーの操作待ち状態のとき前記第 1 のスイッチ手段はオフ状態となり、前記キー検出信号が出力されたとき前記第 1 のスイッチ手段はオン状態となることを特徴とする請求項 1 記載のキー入力装置。 10

【請求項 3】

高電位側電源と低電位側電源との間に接続されて分圧電圧を生成する分圧手段と、操作されたキーに対応する前記分圧電圧を出力するキースイッチ手段と、前記キースイッチ手段の出力電圧をデジタルデータに変換するアナログデジタル変換手段と、前記デジタルデータに基き前記キーを判別するキー判別手段と、前記出力電圧を検出してキー検出信号を出力するキー検出手段と、前記低電位側電源側に前記分圧手段と直列に接続されて前記キー検出信号に基きオンオフ制御される第 1 のスイッチ手段と、前記キースイッチ手段の出力端に接続されたプルダウン手段と、前記プルダウン手段と直列に接続されて前記キー検出信号に基きオンオフ制御される第 2 のスイッチ手段と、を備えることを特徴とするキー入力装置。 20

【請求項 4】

高電位側電源と低電位側電源との間に接続されて分圧電圧を生成する分圧手段と、操作されたキーに対応する前記分圧電圧を出力するキースイッチ手段と、前記キースイッチ手段の出力電圧をデジタルデータに変換するアナログデジタル変換手段と、前記デジタルデータに基き前記キーを判別するキー判別手段と、前記出力電圧を検出してキー検出信号を出力するキー検出手段と、前記高電位側電源側に前記分圧手段と直列に接続されて前記キー検出信号に基きオンオフ制御される第 1 のスイッチ手段と、前記キースイッチ手段の出力端に接続されたプルアップ手段と、前記プルアップ手段と直列に接続されて前記キー検出信号に基きオンオフ制御される第 2 のスイッチ手段と、を備えることを特徴とするキー入力装置。 30

【請求項 5】

前記キーの操作待ち状態のとき前記第 1 のスイッチ手段はオフ状態となり前記第 2 のスイッチ手段はオン状態となり、前記キー検出信号が出力されたとき前記第 1 のスイッチ手段はオン状態となり前記第 2 のスイッチ手段はオフ状態となることを特徴とする請求項 3 又は請求項 4 記載のキー入力装置。

【請求項 6】

前記キーの操作待ち状態のとき前記アナログデジタル変換手段はスタンバイ状態となり、前記キー検出信号が出力されたとき前記アナログデジタル変換手段は通常動作状態となることを特徴とする請求項 1 から請求項 5 までの何れか 1 項記載のキー入力装置。 40

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、キー入力装置に関し、特に、リモコン等のキーボードを備えるキー入力装置に関する。

【0002】**【従来の技術】**

従来、各種電子機器の動作を制御するため、様々なコマンドを入力するためのキーボードを備えるキー入力装置が用いられている。従来例のキー入力装置の構成は、図 3 に示すよ 50

うに、キースキャン制御部 11 と、キーボードのキーに対応したキースイッチ SW 11 ~ SW 22 と、を備えている。図 3 は、2 行 2 列のキーマトリクスの例を示しているがキー数が異なっても同様である。そして、キースキャン制御部 11 は、そのスキャン出力端子 O 1、O 2 に交互にパルス信号を出力しながら、その入力端子 I 1、I 2 の入力電圧を判定することにより、どのキースイッチが操作されたかを判別するようになっている（例えば特許文献 1 参照）。

【0003】

【特許文献 1】

特開平 7 - 13671 号公報（図 1）

【0004】

10

【発明が解決しようとする課題】

しかし、図 3 に示すキースキャン型の構成では、キーボードとキースキャン制御部 11 との接続のために 4 端子が必要となり、キー数が増加すれば接続端子数も増加して、キースキャン制御部 11 を 1 チップマイクロコンピュータ等の半導体集積回路化する場合に、接続端子数の削減ができないという問題があった。

【0005】

本発明は、かかる問題点に鑑みてなされたものであって、キー数にかかわらず少ない端子数でキーボードとの接続を行うことができ、さらに低消費電力化されたキー入力装置を提供することを目的とする。

【0006】

20

【課題を解決するための手段】

本発明のキー入力装置の第 1 の構成は、高電位側電源と低電位側電源との間に接続されて分圧電圧を生成する分圧手段と、操作されたキーに対応する前記分圧電圧を出力するキースイッチ手段と、前記キースイッチ手段の出力電圧をディジタルデータに変換するアナログディジタル変換手段と、前記ディジタルデータに基き前記キーを判別するキー判別手段と、前記出力電圧を検出してキー検出信号を出力するキー検出手段と、前記分圧手段と直列に接続されて前記キー検出信号に基きオンオフ制御される第 1 のスイッチ手段と、を備えることを特徴とする。

【0007】

また、前記キーの操作待ち状態のとき前記第 1 のスイッチ手段はオフ状態となり、前記キー検出信号が出力されたとき前記第 1 のスイッチ手段はオン状態となることを特徴とする。

30

【0008】

本発明のキー入力装置の第 2 の構成は、高電位側電源と低電位側電源との間に接続されて分圧電圧を生成する分圧手段と、操作されたキーに対応する前記分圧電圧を出力するキースイッチ手段と、前記キースイッチ手段の出力電圧をディジタルデータに変換するアナログディジタル変換手段と、前記ディジタルデータに基き前記キーを判別するキー判別手段と、前記出力電圧を検出してキー検出信号を出力するキー検出手段と、前記低電位側電源側に前記分圧手段と直列に接続されて前記キー検出信号に基きオンオフ制御される第 1 のスイッチ手段と、前記キースイッチ手段の出力端に接続されたプルダウン手段と、前記プルダウン手段と直列に接続されて前記キー検出信号に基きオンオフ制御される第 2 のスイッチ手段と、を備えることを特徴とする。

40

【0009】

本発明のキー入力装置の第 3 の構成は、高電位側電源と低電位側電源との間に接続されて分圧電圧を生成する分圧手段と、操作されたキーに対応する前記分圧電圧を出力するキースイッチ手段と、前記キースイッチ手段の出力電圧をディジタルデータに変換するアナログディジタル変換手段と、前記ディジタルデータに基き前記キーを判別するキー判別手段と、前記出力電圧を検出してキー検出信号を出力するキー検出手段と、前記高電位側電源側に前記分圧手段と直列に接続されて前記キー検出信号に基きオンオフ制御される第 1 のスイッチ手段と、前記キースイッチ手段の出力端に接続されたプルアップ手段と、前記プ

50

ルアップ手段と直列に接続されて前記キー検出信号に基きオンオフ制御される第2のスイッチ手段と、を備えることを特徴とする。

【0010】

また、前記キーの操作待ち状態のとき前記第1のスイッチ手段はオフ状態となり前記第2のスイッチ手段はオン状態となり、前記キー検出信号が出力されたとき前記第1のスイッチ手段はオン状態となり前記第2のスイッチ手段はオフ状態となることを特徴とする。

【0011】

また、前記キーの操作待ち状態のとき前記アナログディジタル変換手段はスタンバイ状態となり、前記キー検出信号が出力されたとき前記アナログディジタル変換手段は通常動作状態となることを特徴とする。

【0012】

【発明の実施の形態】

次に、本発明の実施の形態を図面を参照して説明する。図1は、本発明の第1の実施の形態のキー入力装置の構成図である。図1に示すように、本発明の第1の実施の形態のキー入力装置は、キーボード1と、キー受付部3と、を備える。キーボード1は、分圧回路2と、操作（押下）される各キーに対応した n （ n は2以上の自然数）- 1個のキースイッチSW1からSW n - 1までと、を備える。キー受付部3は、アナログディジタル変換器4と、キー判別部5と、キー検出部6と、スイッチ制御部7と、スイッチ8と、抵抗9と、を備える。

【0013】

分圧回路2は、直列接続された n 個の抵抗R1からR n までを備え、分圧回路2の高電位側の一端である抵抗R1の一端は、高電位側電源線101によりキー受付部3の高電位側電源VDDに接続され、分圧回路2の低電位側の一端である抵抗R n の一端は、低電位側電源線102によりキー受付部3のスイッチ8を介してキー受付部3の低電位側電源VSSに接続されている。即ち、スイッチ8は、高電位側電源VDDと低電位側電源VSSとの間に接続されて各抵抗接続点から異なる分圧電圧を生成する分圧回路2の低電位側電源VSS側に分圧回路2と直列に接続されている。スイッチ8は、Nチャネル型MOSトランジスタN1により構成され、低電位側電源線102は、Nチャネル型MOSトランジスタN1のドレイン端に接続され、Nチャネル型MOSトランジスタN1のソース端は、低電位側電源VSSに接続されている。

【0014】

キースイッチSW1の一端は、抵抗R1と抵抗R2との接続点に接続され、キースイッチSW2の一端は、抵抗R2と抵抗R3との接続点に接続され、以下同様に、キースイッチSW n - 1の一端は、抵抗R n - 1と抵抗R n との接続点に接続され、キースイッチSW1からSW n - 1までのそれぞれの他端は共通に接続されて出力端をなし信号線103に接続される。キーが操作されるとそれに対応するキースイッチSW1からSW n - 1までのうちの1つがオンすることにより、操作されたキーに対応する異なる分圧電圧が信号線103に出力される。信号線103の出力電圧は、キー受付部3のアナログディジタル変換器4と、キー検出部6とに入力される。プルダウン用の抵抗9の一端は、信号線103を介してキースイッチSW1からSW n - 1までの出力端に接続され、プルダウン用の抵抗9の他端は、低電位側電源VSSに接続されている。

【0015】

アナログディジタル変換器4は、信号線103の出力電圧をディジタルデータ104に変換する。キー判別部5は、ディジタルデータ104を予め記憶されたデータと比較することにより操作されたキーを判別する。そして、キー判別部5の判別結果に基いて、本実施の形態のキー入力装置を備える電子機器（図示されていない）は、所定の動作を行う。

【0016】

キー検出部6は、信号線103の出力電圧がキー操作によって予め設定された所定の閾値電圧以上になったことを検出してキー検出信号105を出力する。キースイッチSW n - 1がオン状態となったとき信号線103の出力電圧が最低となるので、高電位側電源VDD

10

20

30

40

50

Dの電位をVDDとし、低電位側電源VSSの電位をグラウンドレベルとし、抵抗R1から抵抗Rn-1までの抵抗値をR1からRn-1までとし、抵抗9の抵抗値をRpdとすれば、この閾値電圧は、グラウンドレベルより高く、 $VDD \times Rpd \div (R1 + R2 + \dots + Rn-1 + Rpd)$ 以下となるように設定される。また、キー検出信号105は、アナログディジタル変換器4及びキー判別部5に与えられる。アナログディジタル変換器4及びキー判別部5は、キーの操作待ち状態でキー検出信号105が入力されないときスタンバイ状態となってバイアス電流が遮断されたりクロック信号が停止されたりして低消費電力状態となり、キー検出信号105が入力されるとスタンバイ状態から通常動作状態に遷移する。そして、再びキーの操作待ち状態になると同様にスタンバイ状態に遷移する。さらに、キー検出信号105は、スイッチ制御部7に与えられる。スイッチ制御部7は、キー検出信号105に基きスイッチ制御信号106をNチャネル型MOSトランジスタN1のゲート端に与えてスイッチ8をオンオフ制御する。即ち、キー検出信号105が入力されないときスイッチ制御信号106は低電位側電源VSSレベルとなってスイッチ8はオフ状態となり、キー検出信号105が入力されるとスイッチ制御信号106は高電位側電源VDDレベルとなってスイッチ8はオン状態となる。

【0017】

次に動作を詳細に説明する。先ず、何れのキーも操作されないとき、キースイッチSW1からSWn-1までの全てがオフ状態であるため、信号線103の出力電圧は、抵抗9によりプルダウンされて低電位側電源VSSレベルとなっている。このときキー検出信号105は出力されないで、アナログディジタル変換器4及びキー判別部5はスタンバイ状態となっている。また、スイッチ8はオフ状態となっているので分圧回路2にはバイアス電流は流れない。

【0018】

次に、何れかのキーが操作されると、キースイッチSW1からSWn-1までの何れか1つがオン状態となるため信号線103の出力電圧は、低電位側電源VSSレベルより上昇する。キー検出部6は、信号線103の出力電圧が閾値電圧以上になったことを検出してキー検出信号105を出力する。キー検出信号105が出力されるとアナログディジタル変換器4及びキー判別部5は通常動作状態となってキー判別が可能となり、同時にスイッチ8はオン状態となって分圧回路2の両端に高電位側電源VDD及び低電位側電源VSSによるバイアス電流が流れるので、操作したキーに対応した分圧電圧が信号線103に出力される。そして、アナログディジタル変換器4及びキー判別部5により操作されたキーの判別が行われる。

【0019】

次に、再び何れのキーも操作されない状態となると、信号線103の出力電圧は、抵抗9によりプルダウンされて低電位側電源VSSレベルとなり、キー検出信号105は出力されないで、アナログディジタル変換器4及びキー判別部5はスタンバイ状態となり、スイッチ8はオフ状態となり、分圧回路2のバイアス電流は停止される。

【0020】

以上説明したように、本発明の第1の実施の形態のキー入力装置によれば、キーボード1とキー受付部3との間の接続を、高電位側電源線101、低電位側電源線102及び信号線103の3本で行うようにしたので、従来のキースキャニング型に比べ接続端子数を削減することができるという効果が得られ、さらに、キーが操作されていないときには、キーボード1が備える分圧回路2のバイアス電流を遮断するとともに、キー受付部3が備えるアナログディジタル変換器4及びキー判別部5をスタンバイ状態とし、キーが操作されると、分圧回路2にバイアス電流を流すとともに、アナログディジタル変換器4及びキー判別部5を通常動作状態とするようにしたので、キーの操作待ち状態における消費電力を大幅に削減することができるという効果が得られる。

【0021】

次に、図2は、本発明の第2の実施の形態のキー入力装置の構成図である。図1に示す本発明の第1の実施の形態のキー入力装置の構成と、図2に示す本発明の第2の実施の形態

のキー入力装置の構成との相違部分は、抵抗 9 と直列にスイッチ 10 を追加してスイッチ制御部 7 をスイッチ制御部 7 a に変更した部分のみであり、他の構成部分は同一であるため、図 1 と図 2 とにおける同一構成部分には同一符号を付して、その説明を省略する。

【0022】

図 2 に示すように、本発明の第 2 の実施の形態のキー入力装置は、キーボード 1 と、キー受付部 3 と、を備える。キーボード 1 は、分圧回路 2 と、操作される各キーに対応した $n - 1$ 個のキースイッチ SW 1 から SW $n - 1$ までと、を備える。キー受付部 3 は、アナログディジタル変換器 4 と、キー判別部 5 と、キー検出部 6 と、スイッチ制御部 7 a と、スイッチ 8 と、抵抗 9 と、スイッチ 10 と、を備える。

【0023】

スイッチ 10 は、Nチャネル型 MOS トランジスタ N 2 により構成され、プルダウン用の抵抗 9 と直列に接続されている。即ち、抵抗 9 の一端は、信号線 103 を介してキースイッチ SW 1 から SW $n - 1$ までの出力端に接続され、抵抗 9 の他端は、Nチャネル型 MOS トランジスタ N 2 のドレイン端に接続され、Nチャネル型 MOS トランジスタ N 2 のソース端は、低電位側電源 VSS に接続されている。

【0024】

キー検出信号 105 は、スイッチ制御部 7 a に与えられる。スイッチ制御部 7 a は、キー検出信号 105 に基きスイッチ制御信号 106 を Nチャネル型 MOS トランジスタ N 1 のゲート端に与えてスイッチ 8 をオンオフ制御する。即ち、キー検出信号 105 が入力されないときスイッチ制御信号 106 は低電位側電源 VSS レベルとなってスイッチ 8 はオフ状態となり、キー検出信号 105 が入力されるとスイッチ制御信号 106 は高電位側電源 VDD レベルとなってスイッチ 8 はオン状態となる。

【0025】

また同時に、スイッチ制御部 7 a は、キー検出信号 105 に基きスイッチ制御信号 107 を Nチャネル型 MOS トランジスタ N 2 のゲート端に与えてスイッチ 10 をオンオフ制御する。即ち、キー検出信号 105 が入力されないときスイッチ制御信号 107 は高電位側電源 VDD レベルとなってスイッチ 10 はオン状態となり、キー検出信号 105 が入力されるとスイッチ制御信号 107 は低電位側電源 VSS レベルとなってスイッチ 10 はオフ状態となる。

【0026】

次に動作を説明する。高電位側電源 VDD 及び低電位側電源 VSS を一定電圧とすれば、キー数が増えるほど各分圧電圧の間隔を小さくしなければならないため、ノイズマージンを均一化させて安定にキー判別を行うためには、各分圧電圧の間隔を等しくすることが好ましい。しかし、抵抗 R 1 から抵抗 R n までを同一抵抗値としても図 1 に示す本発明の第 1 の実施の形態のようにプルダウン用の抵抗 9 が常時接続されていると、抵抗 9 が抵抗 R 1 から抵抗 R n までの一部分と並列接続されて同一間隔の分圧電圧は得られない。それに対し、本実施の形態では、キーが操作されてアナログディジタル変換器 4 が変換を行うときに、スイッチ 10 により抵抗 9 を切り離すことにより、抵抗 9 による影響を解消して同一間隔の分圧電圧を得ることができるようになっている。

【0027】

また、キーの操作待ち状態のときは、図 1 に示す本発明の第 1 の実施の形態と同様に抵抗 9 が接続され、信号線 103 の出力電圧は、抵抗 9 によりプルダウンされて低電位側電源 VSS レベルとなるようにしている。

【0028】

以上説明したように、本発明の第 2 の実施の形態のキー入力装置によれば、本発明の第 1 の実施の形態のキー入力装置による効果に加え、さらに同一間隔の分圧電圧を得ることができるので、低い電源電圧であってキー数が増加した場合においても、安定にキー判別を行うことができるようになるという効果が得られる。

【0029】

なお、本発明の第 1 及び第 2 の実施の形態において、スイッチ 8 及びスイッチ 10 を M O

10

20

30

40

50

Sトランジスタとして説明したが、バイポーラトランジスタであってもよく、CMOS型アナログスイッチ等に変更することもできる。

【0030】

さらに、本発明の第1及び第2の実施の形態において、スイッチ8は、分圧回路2の低電位側電源VSS側に分圧回路2と直列に接続されるように構成したが、スイッチ8をPチャネル型MOSトランジスタに変更して、スイッチ8を分圧回路2の高電位側電源VDD側に分圧回路2と直列に接続されるように変更することができる。これに伴ってプルダウン用の抵抗9もプルアップ用に変更する。さらに第2の実施の形態においては、スイッチ10もPチャネル型MOSトランジスタに変更する。

【0031】

即ち、高電位側電源線101は、スイッチ8のPチャネル型MOSトランジスタのドレイン端に接続され、スイッチ8のPチャネル型MOSトランジスタのソース端は、高電位側電源VDDに接続されるように変更する。また、抵抗9の一端は、信号線103を介してキースイッチSW1からSWn-1までの出力端に接続され、抵抗9の他端が高電位側電源VDDに接続されるように変更する。さらに第2の実施の形態においては、抵抗9の一端は、信号線103を介してキースイッチSW1からSWn-1までの出力端に接続され、抵抗9の他端は、スイッチ10のPチャネル型MOSトランジスタのドレイン端に接続され、Pチャネル型MOSトランジスタのソース端は、高電位側電源VDDに接続されるように変更する。そして、スイッチ制御信号106及びスイッチ制御信号107の電圧の高低を反転させる。以上により、本発明の第1及び第2の実施の形態と同様の動作を行うことができる。

【0032】

【発明の効果】

本発明による効果は、キー数にかかわらず少ない端子数でキーボードとの接続を行うことができ、さらに低消費電力化されたキー入力装置を実現することができることである。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態のキー入力装置の構成図である。

【図2】本発明の第2の実施の形態のキー入力装置の構成図である。

【図3】従来例のキー入力装置の構成図である。

【符号の説明】

- 1 キーボード
- 2 分圧回路
- 3 キー受付部
- 4 アナログデジタル変換器
- 5 キー判別部
- 6 キー検出部
- 7 スイッチ制御部
- 7 a スイッチ制御部
- 8 スイッチ
- 9 抵抗
- 10 スイッチ
- 11 キースキャン制御部
- 101 高電位側電源線
- 102 低電位側電源線
- 103 信号線
- 104 デジタルデータ
- 105 キー検出信号
- 106 スイッチ制御信号
- 107 スイッチ制御信号
- N1 Nチャネル型MOSトランジスタ

10

20

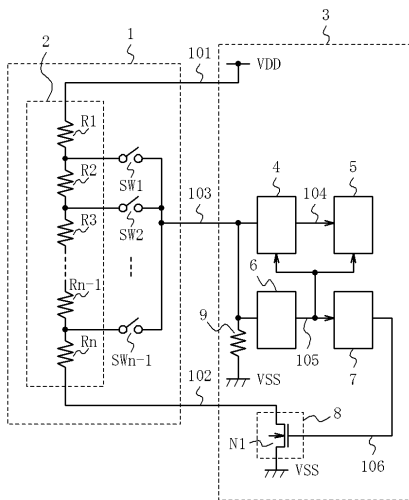
30

40

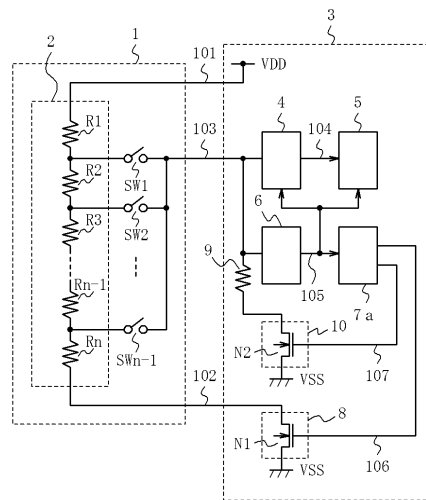
50

N 2 N チャネル型 MOS トランジスタ
 $R1 \sim Rn$ 抵抗
 $SW1 \sim SWn-1$ キースイッチ
 $SW11 \sim SW22$ キースイッチ

【図 1】



【図 2】



【図 3】

