

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2008 年 10 月 2 日 (02.10.2008)

PCT

(10) 国際公開番号
WO 2008/117351 A1

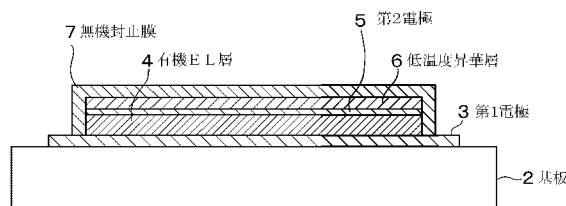
- (51) 国際特許分類:
H05B 33/22 (2006.01) H05B 33/10 (2006.01)
H01L 51/50 (2006.01) H05B 33/26 (2006.01)
- (21) 国際出願番号: PCT/JP2007/055842
- (22) 国際出願日: 2007 年 3 月 22 日 (22.03.2007)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人 (米国を除く全ての指定国について): パイオニア株式会社 (PIONEER CORPORATION) [JP/JP]; 〒1538654 東京都目黒区目黒 1 丁目 4 番 1 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 宮口 敏 (MIYAGUCHI, Satoshi) [JP/JP]; 〒3502288 埼玉県鶴ヶ島市富士見 6 丁目 1 番 2 号 パイオニア株式会社 総合研究所内 Saitama (JP).
- (74) 代理人: 水野 勝文, 外 (MIZUNO, Katsufumi et al.); 〒1000005 東京都千代田区丸の内 2 丁目 2 番 3 号 丸の内仲通りビル 7 2 1 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG,

[続葉有]

(54) Title: ORGANIC ELECTROLUMINESCENCE (EL) ELEMENT AND METHOD FOR FABRICATING THE SAME

(54) 発明の名称: 有機エレクトロルミネッセンス (EL) 素子及びその製造方法

[図1]



- 2 SUBSTRATE
3 FIRST ELECTRODE
4 ORGANIC EL LAYER
5 SECOND ELECTRODE
6 LOW TEMPERATURE SUBLIMATION LAYER
7 INORGANIC SEALING FILM

(57) Abstract: [PROBLEMS] To provide an organic EL element which can suppress electrical short circuit even if a leakage current is generated, and to provide its fabrication method. [MEANS FOR SOLVING PROBLEMS] A multilayer structure, wherein a first electrode (3), an organic EL layer (4), a second electrode (5), and a low temperature sublimation layer (6) composed of a material which sublimates at a temperature lower than the melting point of the second electrode (5) are sequentially arranged on a substrate (2), is sealed with an inorganic sealing film (7). When a leakage current is generated and the second electrode generates heat locally, the low temperature sublimation layer (6) sublimates to form an air gap and the second electrode (5) spreads into the air gap, thereby bringing about an open state. Consequently, electrical short circuit is suppressed.

(57) 要約: 【課題】リーク電流が発生しても、電氣的にショートすることを抑えることのできる有機EL素子及びその製造方法を提供すること【解決手段】基板(2)上に第1電極(3)、有機EL層(4)、第2電極(5)、前記第2電極(5)の融点よりも低い温度で昇華する材料からなる低温度昇華層(6)、の順に積層された積層

[続葉有]



WO 2008/117351 A1



CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,
IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK,
TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW,
ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

構造体を、無機封止膜（７）で封止した構成とする。このように構成することにより、リーク電流が発生して局所的に第２電極が発熱した際に、低温度昇華層（６）が昇華して空隙が形成され、この空隙に第２電極（５）が拡がってオープン状態となる。その結果、電氣的にショートすることが抑えられる。

明 細 書

有機エレクトロルミネッセンス(EL)素子及びその製造方法

技術分野

- [0001] 本発明は、有機エレクトロルミネッセンス(EL)素子及びその製造方法に関する。
- [0002] 有機EL素子は、有機物のエレクトロルミネッセンス現象を利用した自発光型の素子であり、エレクトロニクス製品のディスプレイや照明などを構成する重要なデバイスである。有機EL素子は、従来の液晶素子に比べて、高画質、高視野角、低電力駆動であるという利点を有し、しかも低コストで製造可能である。そのため、液晶ディスプレイやプラズマディスプレイよりも優れたディスプレイを実現するための重要な素子として期待されている。
- [0003] 有機EL素子は、図5に示すように、透明な基板1の上面に、ITO (Indium Tin Oxide)などの酸化金属薄膜からなる陽極11、有機EL層12、及びAlなどの金属薄膜からなる陰極13を順に積層した構成である。前記有機EL層12は、正孔注入層、正孔輸送層、発光層、電子注入層などの有機薄膜が積層された構成であり、陽極11及び陰極13を通じて正孔及び電子を注入すると、発光層内で電子と正孔が再結合する際に生じる励起子(エキシトン)によって発光する。
- [0004] ところで、有機EL素子は、上記の利点を有する一方で、以下に説明する2つの問題点を有している。まず、第1の問題点として、有機EL素子は、水蒸気や酸素等のアウトガスに非常に敏感であり、陰極13の酸化劣化や剥離などによって、いわゆるダークスポット(黒点)などの非可逆性非発光領域が拡大し易い。そのため、水蒸気などを吸収する捕水材を内部に取り付けた中空の蓋で封止する構造が提案されている(例えば、特許文献1)。このように構成することにより、基板や素子からのアウトガスや、外部から浸入してくる水蒸気などを、前記捕水材で吸収して非発光領域の拡大を抑えている。
- [0005] しかしながら、特許文献1のような中空の蓋を設けると、素子自体の厚みが大きくなり、近年において益々要求が高まっている薄型化を実現するには限界がある。そのため、水蒸気や酸素の透過率が小さい窒化ケイ素(SiNx)などの無機封止膜(無機バリア膜)を密着形成し、水蒸気や酸素の浸入を抑えるという技術が提案されている(

例えば、特許文献2)。

[0006] また、第2の問題点として、有機EL素子は、陽極11と陰極13に挟まれた有機EL層12の膜厚がサブミクロン以下と非常に薄い為、陽極11の瑕や極小のごみ等の異物などによって両電極間に微小な凹凸が存在すると、両電極間の距離が接近してリーク電流が発生し易くなるという問題を有している。そのため、図6に模式的に示すように、素子に逆バイアス電圧を印加して、異物14などによって両電極が接近している箇所(リーク箇所15)に集中的に電流を注入し、ジュール熱の作用によって陰極13を加熱し、融解させて陽極11とは逆方向に広がるようにさせる技術が提案されている(例えば、特許文献3)。このように、リーク箇所15に位置する陰極13を、陽極11から離れる方向に広げる(この状態を、「オープン状態」と称す)ことによって、リーク電流を抑制すると共に、陰極13と陽極11が接触するのを防止して2次的な電氣的ショートが発生を抑えている。

[0007] なお、図6のように電極がオープン状態になると、その部位は非発光領域となる。しかしながら、実際にはその領域は視認できない程度の大きさであり、残りの発光領域のみで十分に素子としての発光機能を維持することができる。これに対し、陰極13が下方側に広がって陽極11と接触し、電氣的にショートする状態になってしまうと、それ以降、素子自体が正常な動作をできなくなってしまう。それ故、電氣的ショートの発生を抑制することの効果は大きい。

[0008] その反面、陰極13をオープン状態にしたことによって、そこから水蒸気や酸素が浸入すれば、上記の第1の問題点が顕在化する。対策として、特許文献1のように中空の蓋で覆うようにすることも考えられるが、この場合には薄型化を実現するのに限界がある。また、図7に模式的に示すように、特許文献2のような無機封止膜16を陰極13の上面に密着形成すると、この無機封止膜16に妨げられて陰極13が上方に広がることができず、逆に陽極11側に屈曲して電氣的にショートする場合がある。さらには、たとえ無機封止膜16を押し上げて上方に広がることができたとしても、無機封止膜16にクラックや剥離などの欠陥が生じてしまい、その欠陥部から水蒸気や酸素が浸入してしまうことが懸念される。

[0009] また、特許文献4には、バッファ層(緩衝層)とその上に積層されたバリア層(封止層

)の少なくとも2層の積層膜を有した構造が開示されている。しかし、特許文献4のバッファ層は、素子の欠陥を被覆・平坦化させ、ダークスポットの拡大を抑制することを目的とし、欠陥によるリーク発生の抑制に関してはまったく考慮されていない。

[0010] 特許文献1:特開平09-148066

特許文献2:特開2000-77183

特許文献3:特開平11-305727

特許文献4:特開平10-312883

発明の開示

発明が解決しようとする課題

[0011] 本発明が解決しようとする課題には、上述した問題が一例として挙げられる。そこで、本発明の目的としては、例えば素子の薄型化を図るために無機封止膜を密着形成した構成において、リーク電流が発生しても、電氣的にショートすることを抑えることのできる有機EL素子及びその製造方法を提供することが一例として挙げられる。

[0012] また、他の目的としては、上部側に位置する電極がオープン状態になるときに、無機封止膜に欠陥が発生するのを抑えることのできる有機EL素子及びその製造方法を提供することが一例として挙げられる。

課題を解決するための手段

[0013] 本発明の有機EL素子は、請求項1に記載のように、基板上に第1の電極、有機EL層、第2電極、低温度昇華層、無機封止膜が順に積層された有機EL素子であって、前記低温度昇華層は、前記第2電極の融点よりも低い温度で昇華する材料で形成されていることを特徴とする。

[0014] また、本発明の有機EL素子の製造方法は、請求項12に記載のように、基板上に第1の電極、有機EL層、第2電極、低温度昇華層、無機封止膜が順に積層された有機EL素子を製造する方法であって、前記第1電極が形成された基板を蒸着装置に搬入し、前記有機EL層、前記第2電極、及び前記第2電極の融点よりも低い温度で昇華する材料からなる前記低温度昇華層を順に形成する工程と、前記低温度昇華層が形成された基板を、大気に曝すことなくプラズマCVD装置などの無機封止膜成膜装置に搬入し、無機封止膜を形成する工程と、を有することを特徴とする。

図面の簡単な説明

- [0015] [図1]本発明の第1実施形態の有機EL素子を示す縦断面模式図である。
- [図2]図1に示す有機EL素子の電極がオープン状態になったときの様子を模式的に示す図である。
- [図3]本発明の第2実施形態の有機EL素子を示す縦断面模式図である。
- [図4]本発明の第4実施形態の有機EL素子を示す縦断面模式図である。
- [図5]従来の有機EL素子を示す断面模式図である。
- [図6]図5に示す有機EL素子の電極がオープン状態になったときの様子を模式的に示す図である。
- [図7]従来の有機EL素子が電氣的にショートした様子を模式的に示す図である。

符号の説明

- [0016] 2 基板
 3 第1電極
 4 有機EL層
 5 第2電極
 5a 第1導電性薄膜
 5b 第2導電性薄膜
 6 低温度昇華層
 61 空隙
 7 無機封止膜
 8 異物
 9 緩衝層

発明を実施するための最良の形態

- [0017] 本発明の好ましい実施形態による有機EL素子について、添付図面を参照しながら詳しく説明する。但し、以下に説明する実施形態によって本発明が限定されることはない。

- [0018] (第1実施形態)

本実施形態による有機EL素子は、図1に示すように、透明な基板2上に、第1電極

3、有機EL層4、第2電極5、及び、第2電極5の融点よりも低い温度で昇華する材料からなる低温度昇華層6が順に積層されている。さらに、低温度昇華層6の上面及び、低温度昇華層6から有機EL層4に渡る側面部を覆うように、無機封止膜(無機バリア層)7が形成されている。第1電極3及び第2電極5は、そのうち一方が陽極であり、他方が陰極として構成される。第1電極3及び第2電極5のどちらを陽極とするかは、素子の用途などに応じて決めることができるが、以下の説明では、第1電極3を陽極にした構成を一例に挙げて説明する。

[0019] 基板2は、素子の用途に応じて、例えば平板状やフィルム状の基板を用いることができる。材料についても、素子の用途に応じて適宜選択することができる。例えばガラス基板やプラスチック基板を選択することができる。また、有機EL層4で発光された光が基板2側から出力されるボトムエミッション型の有機EL素子の場合には、透明な材料を用いるようにする。

[0020] 陽極3は、仕事関数の高い材料を用いて、例えば10nm～500nmの厚みで薄膜状に形成されている。陽極3の材料の一例としては、例えばITO (Indium Tin Oxide) やIZO (Indium Zinc Oxide) などの酸化金属を用いることができる。但し、これに限られず、例えばCr、Mo、Ni、Pt、Au、Agなどの金属またはその化合物、あるいはそれらを含む合金などであってもよい。また有機EL層4で発光された光が基板側から出力されるボトムエミッション型の有機EL素子の場合には、例えばITOやIZOなどの透光性の材料を用いるか、金属など反射性の大きい材料では、光が透過する程度の厚さまで薄く成膜するようにする。なお、図1では図示を省略しているが、陽極3には引き出し電極(配線電極)が接続されている。

[0021] 陰極5は、仕事関数の低い材料を用いて、例えば2nm～1000nmの厚みで薄膜状に形成されている。陰極5の材料の一例としては、Al(融点:660. 1℃)、Mg(融点:650℃)、Ag(融点:960. 8℃)、Au(融点:1063℃)、Ca(融点:845℃)、Li(融点:180. 5℃)などの金属またはその化合物、あるいはそれらを含む合金などを用いることができる。そのうち、有機EL素子として良好な特性を得ることが可能なAlを用いるのが好ましい。なお、図1では図示を省略しているが、陰極5には引き出し電極(配線電極)が接続されている。

- [0022] 有機EL層4は、例えば50nm～1000nmの厚みで薄膜状に形成される有機薄膜である。有機EL層4は、少なくとも発光層を有していればよいが、エレクトロルミネッセンス現象を促進させるために、陽極側から順に正孔注入層、正孔輸送層、発光層、電子注入層が積層された積層構造とするのが好ましい。但し、これに限定されることなく、電子輸送層、正孔障壁層、電子障壁層などをさらに組み込むことができる。
- [0023] 正孔注入層及び正孔輸送層としては、正孔の輸送特性が高い材料で形成されていけばよく、一例として、銅フタロシアニン(CuPc)などのフタロシアニン化合物、m-MTDATA等のスターバースト型アミン、ベンジジン型アミンの多量体、4, 4'-ビス[N-(1-ナフチル)-N-フェニルアミノ]-ビフェニル(NPB)、N-フェニル-p-フェニレンジアミン(PPD)等の芳香族第三級アミン、4-(ジ-*p*-トリルアミノ)-4'-[4-(ジ-*p*-トリルアミノ)スチリル]スチルベンゼン等のスチルベン化合物、トリアゾール誘導体、スチリルアミン化合物、バッキーボール、C₆₀等のフラーレンなどの有機材料が用いられる。また、ポリカーボネート等の高分子材料中に低分子材料を分散させた高分子分散系の材料を使用してもよい。但し、これに限定されることはない。
- [0024] 有機発光層としては、エレクトロルミネッセンス現象を発生する機能を有していればよく、一例として、トリス(8-ヒドロキシキノリナート)アルミニウム(Alq₃)などの蛍光性有機金属化合物、4, 4'-ビス(2, 2'-ジフェニルビニル)-ビフェニル(DPVBi)などの芳香族ジメチリディン化合物、1, 4-ビス(2-メチルスチリル)ベンゼンなどのスチリルベンゼン化合物、3-(4-ビフェニル)-4-フェニル-5-*t*-ブチルフェニル-1, 2, 4-トリアゾール(TAZ)などのトリアゾール誘導体、アントラキノ誘導体、フルオレン誘導体等の蛍光性有機材料、ポリパラフィニレンビニレン(PPV)系、ポリフルオレン系、ポリビニルカルバゾール(PVK)系などの高分子材料、白金錯体やイリジウム錯体などの燐光性有機材料を用いることができる。但し、これに限定されることはない。
- [0025] 電子注入層及び電子輸送層としては、電子の輸送特性が高い材料で形成されていけばよく、一例として、酸化リチウム(Li₂O)などの酸化金属、PyPySPyPy等のシラシクロペンタジエン(シロール)誘導体、ニトロ置換フルオレン誘導体、アントラキノジメタン誘導体などの有機材料、トリス(8-ヒドロキシキノリナート)アルミニウム(Alq₃)

などの8-キノリノール誘導体の金属錯体、メタルフタロシアニン、3-(4-ビフェニル)-5-(4-tert-ブチルフェニル)-4-フェニル-1,2,4-トリアゾール(TAZ)などのトリアゾール系化合物、2-(4-ビフェニル)-5-(4-tert-ブチル)-1,3,4-オキサジアゾール(PBD)などのオキサジアゾール系化合物、バッキーボール、C₆₀、カーボンナノチューブなどのフラーレンを使用することができる。

[0026] 低温度昇華層6は、第2電極5の融点よりも低い温度で昇華する材料によって形成されている。この低温度昇華層6は、リーク電流によって第2電極が局所的に発熱した際に、隣接する部位が昇華して、第2電極5が上方に広がるための空隙を形成する。低温度昇華層6を形成する材料の種類としては、第2電極5を形成する材料の種類に応じて適宜決めることができるが、比較的低温で昇華する銅フタロシアニン(CuPc)(昇華温度:約460°C)を用いるのが好ましい。このCuPcは、前述したように有機EL層4を形成する材料の中の一つであり、このように有機EL層4と同じ材料を選択すれば、原材料費の削減、製造工程の簡略化を図ることができるという利点がある。但し、CuPcに限定されることはなく、昇華性で第2電極5の材料の融点より低い温度で昇華する有機材料であればどんなものでも用いることができる。さらには、有機材料に限られることなく、前記の条件を満たすものであれば無機材料や有機・無機ハイブリッド材料などを用いることもできる。また、低温度昇華層6は、前記した材料の単一層膜でなくともよく、複数の材料を組み合わせた積層膜としてもよい。

[0027] ここで、“第2電極5の融点よりも低い温度で昇華する材料”とは、液体を経由しないで固体から気体に相変化する材料であって、第2電極5の融点よりも低い温度で液体を経由して固体から気体にまで相変化する材料は含まれない。これは、低温度昇華層6が一旦液化してしまうと、その状態で膜面方向に液化が進行したり、流動したりしてしまい、低温度昇華層6の膜厚が変動し、更に温度が上昇して低温度昇華層材料が気化したとしても当初の期待した結果が得られないためである。なお、第2電極5が複数の導電性薄膜を積層した構成である場合には、そのうち最も融点の低い導電性薄膜を対象とし、その導電性薄膜の融点よりも低い温度で昇華する材料であるのが好ましい。

[0028] さらに、低温度昇華層6は、例えば100nm～10000nmの厚みとなるように成膜す

ることができる。このとき、第2電極5がオープン状態になった際に上方側に屈曲する断片の長さよりも厚みが大きい膜厚に形成するのが好ましい。

[0029] 無機封止膜7は、水蒸気や酸素の透過率が小さい材料で形成されていればよく、窒化ケイ素(SiN_x)、窒化酸化ケイ素(SiO_xN_y)、酸化アルミニウム(AlO_x)、窒化アルミニウム(AlN_x)などが一例として挙げられる。また、無機封止成膜装置としては、プラズマCVD、スパッタ、イオンプレーティングなどの装置が一例として挙げられる。但し、これらに限定されることはない。

[0030] 上述のように構成された有機EL素子は、第1電極3及び第2電極5を通じて、正孔及び電子が有機EL層4に注入され、有機発光層内で正孔と電子が再結合する際に発生するエレクトロルミネッセンス現象により発光する。ところが、図2(a)に模式的に示すように、陽極の瑕や極小のごみ等の異物8などによって両電極3, 5が接近した部位が存在すると、電界の不均一等が原因で電流集中が起こって発熱し、有機EL層4の融解、気化、昇華、第2電極5の融解などの現象が次々に起こる。一方、第2電極5の上面側では、図2(b)に模式的に示すように、局所的に発熱した箇所に隣接する低温度昇華層6の一部が、第2電極5が融解する前に昇華して膨張し、膨張した気体が無機封止膜7を上方に押し上げて空隙(空間)61を形成する。そして、発熱が続いて第2電極5が融点に達すると、前記空隙61内に第2電極5が拡がってオープン状態となる。こうして、第2電極5がオープン状態になることで電流集中が解消され、局所的に発熱していた第2電極5の温度が低下すると、膨張して無機封止膜7を押し上げていた気体が元の固体に戻る。電極がオープン状態になった領域は非発光領域となるが、既述したように、この非発光領域は無視できるほどの大きさであり、残りの領域で正常に発光動作を行うことができる。なお、本実施形態の有機EL素子は、通常の点灯状態において上記作用により電極をオープン状態にすることができるが、逆バイアス電圧を印加して電極をオープン状態にすることもできる。

[0031] 上述の実施形態によれば、第2電極5と無機封止膜7との間に、第2電極5の融点よりも低い温度で昇華する材料からなる低温度昇華層6を形成したことにより、局所的な電流集中が発生しても、第2電極5が融解する前に昇華して空隙61を形成するため、第2電極5が空隙61に拡がってオープン状態になる。これにより、電氣的にショ

ートする2次的な障害が発生するのが抑えられ、素子として正常な動作を維持することができる。しかも、第2電極5と無機封止膜7との間に空隙61を形成して電極をオープン状態にするので、無機封止膜7に欠陥が発生することが抑えられ、その後も当該無機封止膜7によって水蒸気や酸素の浸入を抑えることができる。また、通常は固体であって、局所的な電流集中が発生したときにのみ昇華して気体となる層を形成しているので、素子自体の強度が低下することではなく、また素子の製造(成膜)も容易である。

[0032] また、低温度昇華層6の材料として、CuPcなどの有機EL層4の材料と同じものを用いれば、低温度昇華層6及び有機EL層4が昇華するタイミング、及び、昇華した気体の膨張圧を、第2電極5の上面側及び下面側で均等化することができ、上面側の膨張圧が勝って第2電極5を下方側に押し下げることが抑制することが可能となる。

[0033] さらに、多層構造を有する有機EL層4の中で最も高い昇華温度を有する層の材料よりも低い温度で昇華する材料を用いて低温度昇華層6を形成するようにすれば、低温度昇華層6が昇華して気体になった後に、有機EL層4の最も昇華温度が高い層が気体になるため、第2電極5をより確実に押し上げオープン状態にすることが可能になる。

[0034] 続いて、図1に示す構成の有機EL素子を製造する方法について説明するが、ここでは第1電極3を陽極にし、第2電極5を陰極にした構成を一例に挙げて説明する。

[0035] まず、基板2上に、第1電極3として陽極を形成する。一例として、蒸着やスパッタリングなどによって基板2の表面に陽極材料の導電性薄膜を成膜する。さらに陽極が積層構造である場合には、導電性薄膜を順次成膜する。そして、成膜された導電性薄膜の上面にフォトリソグラフィーなどの方法によってマスクを形成し、ケミカルエッチングなどの方法で前記導電性薄膜をパターンニングすることによって、所定形状の陽極を形成する。

[0036] 続いて、陽極が形成された基板2を、蒸着装置(好ましくは真空蒸着装置)のチャンバに搬入し、陽極上に有機EL層4を蒸着によって形成する。上述したように、有機EL層4は、好ましくは正孔注入層、正孔輸送層、発光層、電子注入層などの複数の薄膜によって形成されている。この場合、同一のチャンバあるいはマルチチャンバを用

いて、大気に曝すことなく各層を順次蒸着して有機EL層4を形成するのが好ましい。

[0037] 上述のようにして有機EL層4が形成されると、同一チャンバあるいはマルチチャンバを用いて、さらに大気に曝すことなく、第2電極5である陰極を蒸着により成膜し、陰極の上面に低温度昇華層6を蒸着により成膜する。なお、蒸着する際には、抵抗加熱、誘導加熱、誘電加熱、電子ビーム加熱、レーザ加熱などによって各膜の原材料を加熱することができる。

[0038] 続いて、低温度昇華層6が形成された基板2を、さらに大気に曝すことなく、プラズマCVD装置のチャンバ内に搬入し、無機封止膜7を形成する。一例として、無機封止膜7として窒化ケイ素からなる薄膜を形成する場合には、シランガス(SiH_4)及び窒素ガス(N_2)を原料ガスに用いてプラズマCVD法によって成膜する。

[0039] このような工程によって有機EL素子を製造することにより、有機EL層4、陰極、低温度昇華層6の表面及び界面に水蒸気などが付着することなく有機EL素子を製造することが可能となる。但し、上述の製造方法に限定されることはなく、適宜スピンコーティング法やディッピング法などの塗布法、スクリーン印刷法、インクジェット法などの印刷法、レーザ転写法などを用いて成膜するようにしてもよい。

[0040] (第2実施形態)

続いて、本発明の第2実施形態による有機EL素子について、図3を参照しながら説明する。但し、上述の第1実施形態と同じ構成については、同一の符号を付すことによって詳しい説明を省略する。

[0041] 本実施形態の有機EL素子は、図3(a)に模式的に示すように、無機封止膜7の内側に緩衝層9であるバッファ層を形成したことを除けば、図1の有機EL素子と同様に構成されている。すなわち、本実施形態の有機EL素子は、積層された低温度昇華層6と無機封止膜7との間に緩衝層9を備えた構成である。

[0042] 緩衝層9は、無機封止膜7よりも軟性な材料で形成されていればよく、電気絶縁性高分子化合物であるのが好ましい。一例として、CVD法によって成膜可能な、ポリパラキシリレン、ポリエチレン、ポリテトラフルオロエチレン、ポリビニルトリメチルシラン、ポリメチルトリメトキシシラン、ポリシロキサンなどを用いることができる。好ましくは、ポリパラキシリレンである。本実施形態では、例えば500nm～10000nmの厚みとなるよ

うに緩衝層9を成膜する。

[0043] このような構成の有機EL素子は、低温度昇華層6を成膜するところまでは上述の第1実施形態と同様にして製造することができる。本実施形態では、低温度昇華層6を形成した後、大気に曝すことなく、真空成膜装置の一つであるCVD装置のチャンバに搬入し、CVD法によって緩衝層9を成膜する。その後、大気に曝すことなくプラズマCVD装置のチャンバに搬入して無機封止膜7を成膜する。

[0044] 本実施形態の有機EL素子も、第1実施形態の有機EL素子と同様に、リーク電流によって電流集中が発生しても、低温度昇華層6が昇華して、膨張した気体が無機封止膜7を上方に押し上げて空隙61を形成する。これにより、電極がオープン状態になることができ、電氣的にショートするのを抑えることができる。加えて、本実施形態によれば、図3(b)に模式的に示すように、積層された低温度昇華層6と無機封止膜7との間に緩衝層9を形成したことにより、この緩衝層9によって膨張した気体の応力を吸収することができる。これにより、無機封止膜7にクラックや剥離などの欠陥が発生するのを、より確実に防止することが可能となる。

[0045] また、CVD法によって緩衝層9を成膜することにより、低温度昇華層6の上面のみならず、有機EL層4に渡る側面まで緩衝層9で覆われているので、水蒸気及び酸素の浸入を抑制する効果をさらに高めることができる。

[0046] なお、緩衝層9の成膜法としては、上記したCVD法に限定されることはなく、例えば、ポリエチレン、ポリプロピレン、ポリスチレン、ポリメチルメタクリレート、ポリイミド、ポリユリア、フッ素系高分子化合物、ポリテトラフルオロエチレン、ポリクロロトリフルオロエチレン、ポリジクロロジフルオロエチレン、クロロトリフルオロエチレンとジクロロジフルオロエチレンとの共重合体、環状構造を有する含フッ素共重合体などの材料を用いて、PVD法により成膜するようにしてもよい。

[0047] (第3実施形態)

続いて、本発明の第3実施形態による有機EL素子について説明する。本実施形態の有機EL素子は、低温度昇華層6の材料として、第2電極5よりも低い温度で分解する材料を用いたことを除けば、第1または第2実施形態の有機EL素子と同様に構成されている。第2電極5よりも低い温度で分解する低温度昇華層6の材料としては、例

例えばトリス(8-ヒドロキシキノリナート)アルミニウム(Alq_3) (分解温度:約420°C)を用いることができる。

[0048] 本実施形態の有機EL素子も、第1実施形態の有機EL素子と同様に、リーク電流によって電流集中が発生しても、低温度昇華層6が昇華して、膨張した気体が無機封止膜7を上方に押し上げて空隙61を形成する。これにより、電極がオープン状態になることができ、電氣的にショートするのを抑えることができる。加えて、本実施形態によれば、リーク電流がなくなって温度が低下しても、昇華した気体が再び固体に戻ることなく、気体のままで存在するので、空隙61の体積がその後も変化せず存在し、第2電極5が第1陽極3に接近する可能性がさらに小さくなるという利点を有する。すなわち、材料に Alq_3 を用いることにより、常温でも気体のままで存在する H_2 や CO_2 等に分解するので、空隙61の体積が変化することが少ないのである。更に、有機EL層4を構成する多層膜の中で最も高い昇華温度を有する材料(例えばCuPcの昇華温度:約460°C)よりも低い昇華温度を有する材料を用いて低温度昇華層6(Alq_3 の昇華温度:約310°C)を形成しているので、低温度昇華層6が昇華して気体になった後に、有機EL層4の最も昇華温度が高い層が気体になるため、第2電極3をより確実に押し上げてオープン状態にすることが可能になる。

[0049] (第4実施形態)

続いて、本発明の第4実施形態による有機EL素子について、図4を参照しながら説明する。但し、上述の第1実施形態と同じ構成については、同一の符号を付すことによって詳しい説明を省略する。

[0050] 本実施形態の有機EL素子は、融点が異なる導電性薄膜を積層して第2電極5を形成し、有機EL層4側から無機封止膜7側に向かって融点が低くなる順に導電性薄膜を積層したことを除けば、図1の有機EL素子と同様に構成されている。導電性薄膜の材料としては、上述した第1実施形態と同様の材料を用いることができる。

[0051] ここで、第2電極5が陰極に設定されている場合には、アルミニウムからなる第1導電性薄膜5aと、アルミニウムよりも融点が低い第2導電性薄膜5bを積層した2層構造とするのが好ましい。そのとき、アルミニウムからなる第1導電性薄膜5aよりも、融点の低い第2導電性薄膜5bの厚みの比率が大きくなるようにするのが好ましい。また、第

2導電性薄膜5bの材料としては、例えばインジウム(In)、スズ(Sn)、亜鉛(Zn)のいずれかを用いることができるが、これに限定されることはない。

[0052] 本実施形態の有機EL素子も、第1実施形態の有機EL素子と同様に、リーク電流によって電流集中が発生しても、低温度昇華層6が昇華して、膨張した気体が無機封止膜7を上方に押し上げて空隙61を形成する。これにより、第2電極5がオープン状態になることができ、電氣的にショートするのを抑えることができる。加えて、本実施形態によれば、第2電極5を多層構造とし、例えば1層目に用いたアルミニウムからなる第1導電性薄膜5aによって有機EL素子としての特性を良好に保ちつつ、より低い発熱状態で第2電極を融解させることにより、低温度昇華層6が昇華することで形成される空隙61を、狭くすることができる。すなわち、より低温状態でオープン状態を形成することによって、昇華が過剰に進行するのを抑えることができる。その際、周囲温度がアルミニウムの融点より低く、第2導電性薄膜の融点より高くなった場合に、わずかな圧力でアルミニウム膜がオープン状態になるよう、アルミニウムの膜厚が10nm以下の厚さであることが好ましい。その結果、無機封止膜7にクラックや剥離などの欠陥が発生するのを、さらに確実に抑えることが可能となる。なお、本実施形態の構成に、第2実施形態で採用する緩衝層9をさらに設けるようにしてもよく、また低温度昇華層6の材料として第3実施形態の材料を用いるようにしてもよい。

[0053] 以上のように、本発明は、例えば素子の薄型化を図るために無機封止膜を密着形成した構成において、基板上に第1電極、有機EL層、第2電極、この第2電極の融点よりも低い温度で昇華する材料からなる低温度昇華層、無機封止膜が順に積層したことにより、リーク電流が発生しても、低温度昇華層が昇華して形成される空隙に第2電極が広がってオープン状態になるので、電氣的にショートすることを抑えることが可能となる。

実施例

[0054] 本発明の実施例を説明するが、以下の実施例によって本発明が限定されることはない。

[0055] (実施例1)

透明なガラス基板2上に透光性のITOからなる第1電極3を成膜した。その上にCu

Pc(銅フタロシアニン):25nmからなる正孔注入層、 α -NPD(ジフェニルアミン誘導体):40nmからなる正孔輸送層、 Alq_3 (アルミキレート錯体):60nmからなる発光層、 Li_2O (酸化リチウム):0.5nmからなる電子注入層を、順に蒸着により成膜して有機EL層4を形成した。さらに、その上に、Al:100nm(融点:660.1°C)からなる第2電極5を蒸着により成膜した。次に、第2電極5の上に、CuPc(昇華温度:約460°C)を300nmの厚さに成膜して低温度昇華層6を形成した。こうして得られたガラス基板1上の多層構造体を、大気に曝すことなく、プラズマCVDのチャンバ内に移送、配置して、 SiN_x (窒化ケイ素)からなる無機封止膜7をその表面に1000nm成膜して有機EL素子を製造した。

[0056] (実施例2)

本例では、無機封止膜7の内面に緩衝層9を形成したことを除いて実施例1と同様にして有機EL素子を製造した実施例である。すなわち、低温度昇華層6を成膜するところまでは実施例1と同様だが、次に、こうして得られたガラス基板2上の多層構造体を大気に曝すことなく、CVD装置のチャンバ内に移送、配置して、ポリパラキシレン膜を1000nm成膜して緩衝層9を形成した。更に、緩衝層9が形成されたデバイスを大気に曝すことなく、プラズマCVD装置のチャンバ内に移送、配置して、 SiN_x (窒化ケイ素)からなる無機封止膜7を1000nm成膜して有機EL素子を製造した。

[0057] (実施例3)

本例では、低温度昇華層6の材料にトリス(8-ヒドロキシキノリナート)アルミニウム(Alq_3)(昇華温度:約310°C, 分解温度:約420°C)を用いて、300nm成膜したことを除いて実施例1と同様にして有機EL素子を製造した実施例である。

[0058] (実施例4)

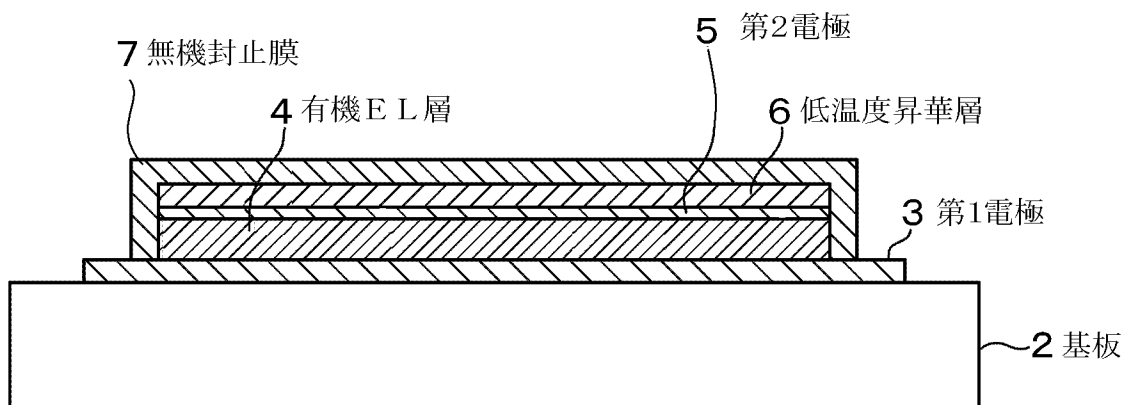
本例は、第2電極5を2層成膜したことを除いて実施例3と同様にして有機EL素子を製造した実施例である。第2電極5は、1層目にAlを5nm成膜した後、続けてAlより融点が高いZn(融点:419.5°C)を995nm成膜した。

請求の範囲

- [1] 基板上に第1電極、有機EL層、第2電極、低温度昇華層、無機封止膜が順に積層された有機EL素子であって、
前記低温度昇華層は、前記第2電極の融点よりも低い温度で昇華する材料で形成されていることを特徴とする有機EL素子。
- [2] 前記低温度昇華層は、リーク電流によって第2電極が局所的に発熱した際に、隣接する部位が昇華して、前記第2電極が上方に広がる空隙を形成することを特徴とする請求項1に記載の有機EL素子。
- [3] 前記低温度昇華層は、100nm以上、10000nm以下の膜厚を有することを特徴とする請求項1または2に記載の有機EL素子。
- [4] 前記低温度昇華層と前記無機封止膜との間にさらに緩衝層が形成されていることを特徴とする請求項1～3のいずれか1項に記載の有機EL素子。
- [5] 前記低温度昇華層は、前記第2電極の融点よりも低い温度で分解する材料で形成されていることを特徴とする請求項1～4のいずれか1項に記載の有機EL素子。
- [6] 前記低温度昇華層は、前記有機EL層を形成する材料の中で最も高い気化温度を有する材料よりも低い温度で昇華する材料で形成されていることを特徴とする請求項1～5のいずれか1項に記載の有機EL素子。
- [7] 前記低温度昇華層は、前記有機EL層を形成する材料の一つで形成されていることを特徴とする請求項1～6のいずれか1項に記載の有機EL素子。
- [8] 前記第2電極は、融点異なる導電性薄膜を積層して形成されており、前記有機EL層側から無機封止膜側に向かって融点が低くなる順に導電性薄膜を積層したことを特徴とする請求項1～7のいずれか1項に記載の有機EL素子。
- [9] 前記第2電極は、前記有機EL素子側に配置されたアルミニウムからなる第1導電性薄膜と、その上面に積層されたアルミニウム(Al)よりも融点の低い第2導電性薄膜の2層構造であることを特徴とする請求項8に記載の有機EL素子。
- [10] 前記アルミニウムよりも融点の低い第2導電性薄膜は、インジウム(In)、スズ(Sn)、亜鉛(Zn)のいずれかの金属で形成されていることを特徴とする請求項9に記載の有機EL素子。

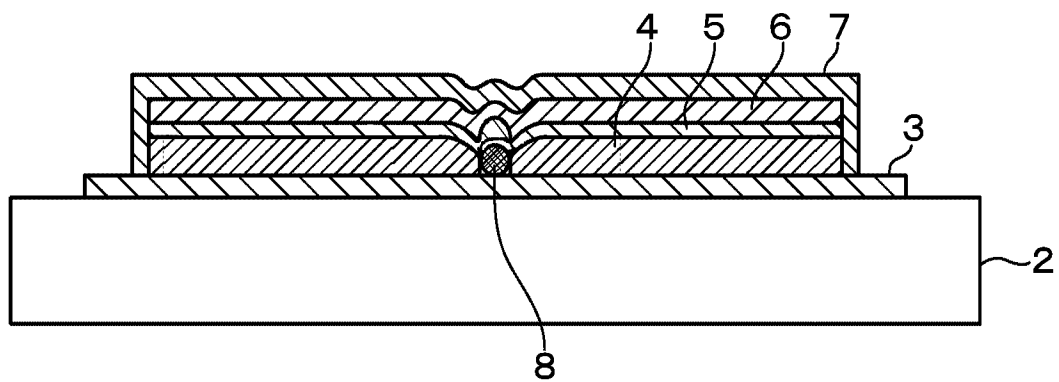
- [11] 前記アルミニウムの膜厚が、10nm以下であることを特徴とする請求項9または10に記載の有機EL素子。
- [12] 基板上に第1電極、有機EL層、第2電極、低温度昇華層、無機封止膜が順に積層された有機EL素子を製造する方法であって、
前記第1電極が形成された基板を蒸着装置に搬入し、前記有機EL層、前記第2電極、及び前記第2電極の融点よりも低い温度で昇華する材料からなる前記低温度昇華層を順に形成する工程と、
前記低温度昇華層が形成された基板を、大気に曝すことなく無機封止膜成膜装置に搬入し、前記無機封止膜を形成する工程と、を有することを特徴とする有機EL素子の製造方法。
- [13] 前記低温度昇華層が形成された基板を、大気に曝すことなく緩衝膜成膜装置に搬入し、前記低温度昇華層上に緩衝層を形成する工程を、さらに有することを特徴とする請求項12に記載の有機EL素子の製造方法。
- [14] 前記低温度昇華層は、前記第2電極の融点よりも低い温度で分解する材料で形成することを特徴とする請求項12または13に記載の有機EL素子の製造方法。
- [15] 前記有機EL層側から無機封止膜側に向かって順に融点が低くなるように複数の導電性薄膜を積層して第2電極を形成することを特徴とする請求項12～14のいずれか1項に記載の有機EL素子の製造方法。
- [16] 前記有機EL素子の上面にアルミニウムからなる第1導電性薄膜を形成し、さらにアルミニウムよりも融点の低い第2導電性薄膜をその上に積層して第2電極を形成することを特徴とする請求項15に記載の有機EL素子の製造方法。
- [17] 前記アルミニウムよりも融点の低い第2導電性薄膜は、インジウム(In)、スズ(Sn)、亜鉛(Zn)のいずれかの金属からなることを特徴とする請求項16に記載の有機EL素子の製造方法。

[図1]

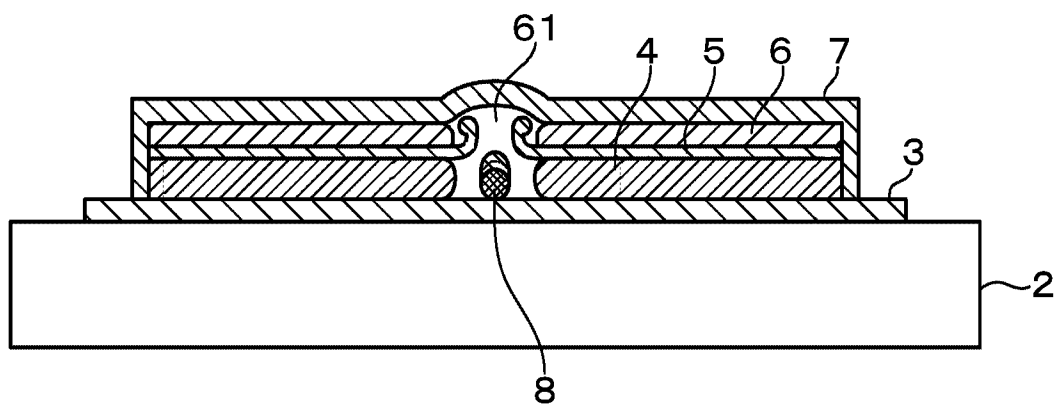


[図2]

(a)

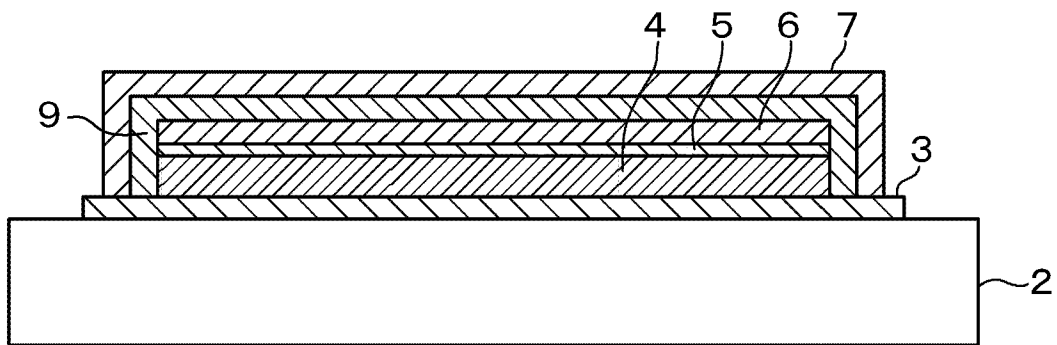


(b)

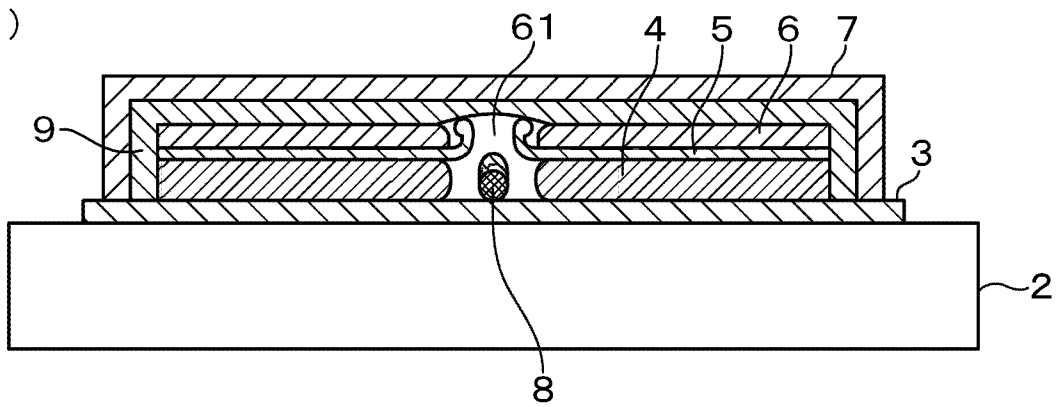


[図3]

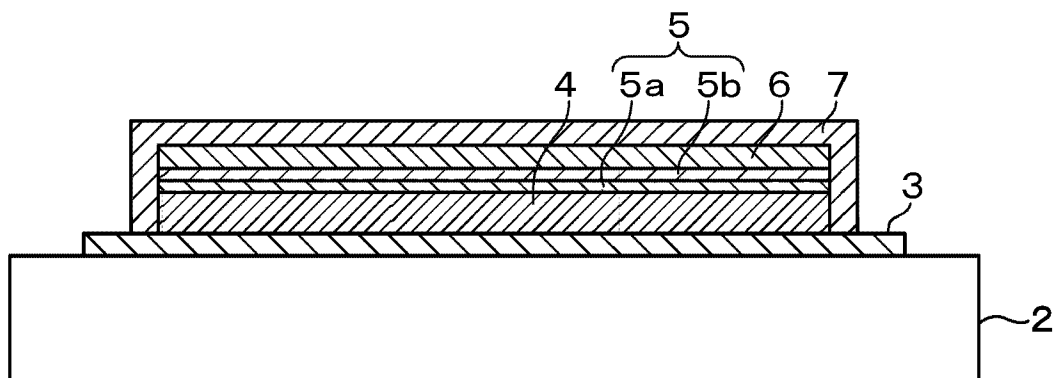
(a)



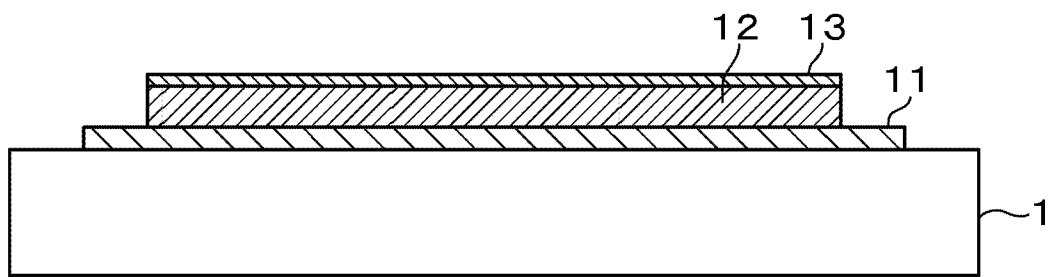
(b)



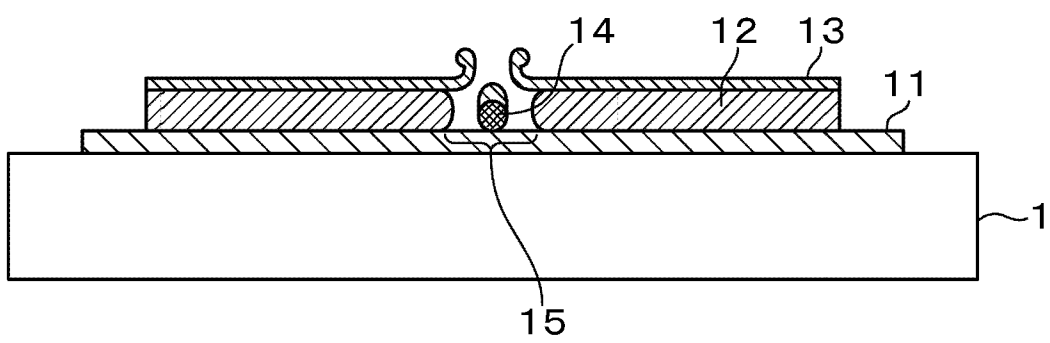
[図4]



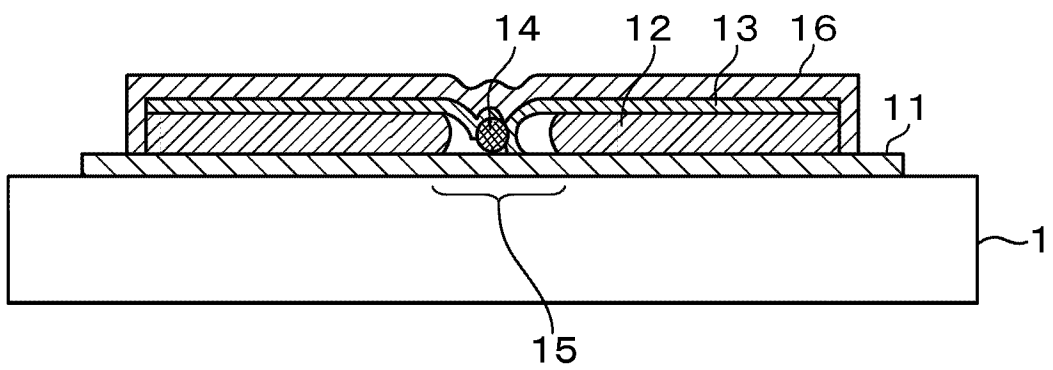
[図5]



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/055842

A. CLASSIFICATION OF SUBJECT MATTER

H05B33/22(2006.01) i, H01L51/50(2006.01) i, H05B33/10(2006.01) i, H05B33/26(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05B33/22, H01L51/50, H05B33/10, H05B33/26

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2007

Kokai Jitsuyo Shinan Koho 1971-2007 Toroku Jitsuyo Shinan Koho 1994-2007

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2003-151779 A (Sharp Corp.), 23 May, 2003 (23.05.03), Par. Nos. [0023] to [0025], [0050], [0051] (Family: none)	1-3, 7, 4, 5, 12-14
Y	JP 63-126191 A (Alps Electric Co., Ltd.), 30 May, 1988 (30.05.88), Full text; all drawings (Family: none)	1-7, 12-14
Y	JP 2004-214084 A (Denso Corp.), 29 July, 2004 (29.07.04), Claim 1; Par. Nos. [0001], [0060] to [0099]; Fig. 1 & US 2004/0099862 A1	1-7, 12-14



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
06 June, 2007 (06.06.07)Date of mailing of the international search report
26 June, 2007 (26.06.07)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/055842

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2003-282253 A (Denso Corp.), 03 October, 2003 (03.10.03), Claim 14; Par. Nos. [0001], [0048], [0049], [0147], [0162], [0166] & CN 1510969 A	7
Y	JP 2003-178886 A (Denso Corp.), 27 June, 2003 (27.06.03), Claim 2; Par. Nos. [0016] to [0020], [0042], [0063] to [0068] (Family: none)	7
Y	JP 2006-339049 A (Tokki Kabushiki Kaisha), 14 December, 2006 (14.12.06), Claims 1, 5; Par. Nos. [0001], [0002], [0038], [0053], [0056] to [0059]; Fig. 2 (Family: none)	4, 12, 13
Y	JP 2005-11573 A (Seiko Epson Corp.), 13 January, 2005 (13.01.05), Par. Nos. [0090], [0091] (Family: none)	4, 12, 13

A. 発明の属する分野の分類（国際特許分類（I P C）） Int.Cl. H05B33/22(2006.01)i, H01L51/50(2006.01)i, H05B33/10(2006.01)i, H05B33/26(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（I P C）） Int.Cl. H05B33/22, H01L51/50, H05B33/10, H05B33/26			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2007年 日本国実用新案登録公報 1996-2007年 日本国登録実用新案公報 1994-2007年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
X Y	J P 2 0 0 3 - 1 5 1 7 7 9 A (シャープ株式会社) 2003.05.23, 段落【0023】-【0025】、【0050】、【0051】 (ファミリーなし)	1-3, 7, 4, 5, 12 -14	
Y	J P 6 3 - 1 2 6 1 9 1 A (アルプス電気株式会社) 1988.05.30, 全文, 全図 (ファミリーなし)	1-7, 12 -14	
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献			
国際調査を完了した日 06.06.2007		国際調査報告の発送日 26.06.2007	
国際調査機関の名称及びあて先 日本国特許庁（I S A / J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 池田 博一 電話番号 03-3581-1101 内線 3271	20 3491

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 2004-214084 A (株式会社デンソー) 2004.07.29, 請求項1, 段落【0001】、【0060】－【0099】、図1 & US 2004/0099862 A1	1-7, 12-14
Y	J P 2003-282253 A (株式会社デンソー) 2003.10.03, 請求項14, 段落【0001】、【0048】、【0049】、【0147】、【0162】、【0166】& CN 1510969 A	7
Y	J P 2003-178886 A (株式会社デンソー) 2003.06.27, 請求項2, 段落【0016】－【0020】、【0042】、【0063】－【0068】(ファミリーなし)	7
Y	J P 2006-339049 A (トッキ株式会社) 2006.12.14, 請求項1, 5, 段落【0001】、【0002】、【0038】、【0053】、【0056】－【0059】、図2 (ファミリーなし)	4, 12, 13
Y	J P 2005-11573 A (セイコーエプソン株式会社) 2005.01.13, 段落【0090】、【0091】(ファミリーなし)	4, 12, 13