

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年5月8日(08.05.2025)



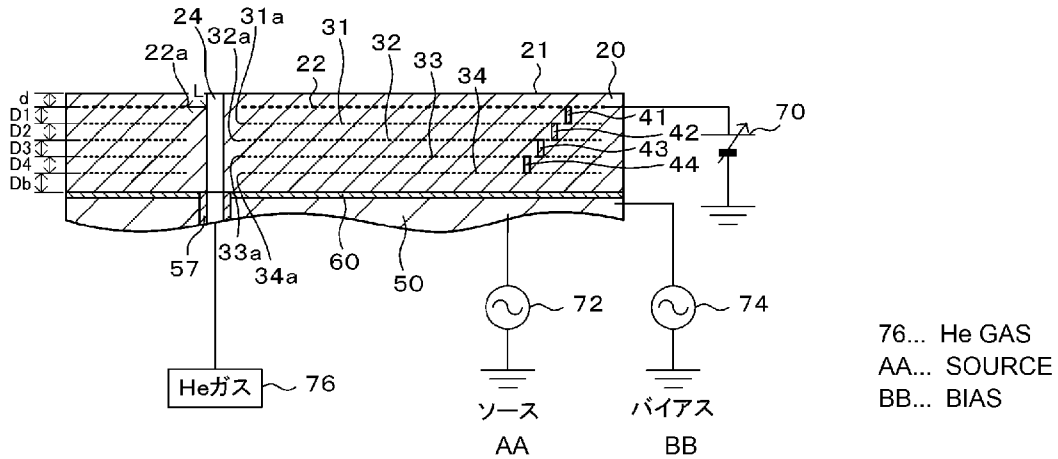
(10) 国際公開番号
WO 2025/094343 A1

- (51) 国際特許分類:
H01L 21/3065 (2006.01)
- (21) 国際出願番号: PCT/JP2023/039549
- (22) 国際出願日: 2023年11月2日(02.11.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: 日本碍子株式会社(NGK INSULATORS, LTD.) [JP/JP]; 〒4678530 愛知県名古屋市瑞穂区須田町2番56号 (JP).
- (72) 発明者: 竹林 央史(TAKEBAYASHI Hiroshi); 〒4678530 愛知県名古屋市瑞穂区須田町2番56号 日本碍子株式会社内 (JP). 和氣 隼也(WAKI Jyunya); 〒4678530 愛知県名古屋市瑞穂区須田町2番56号 日本碍子株式会社内 (JP).
- (74) 代理人: 弁理士法人アイテック国際特許事務所 (ITEC INTERNATIONAL PATENT FIRM); 〒4600003 愛知県名古屋市中区錦二丁目16番26号SC伏見ビル (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,

(54) Title: MEMBER FOR SEMICONDUCTOR MANUFACTURING APPARATUS

(54) 発明の名称: 半導体製造装置用部材

[図3]



(57) Abstract: According to the present invention, a wafer placement table 10 includes: a ceramic plate 20 which has a wafer placement surface 21 in the upper surface and internally has an electrostatic electrode 22; a base plate 50 which is provided on the lower surface of the ceramic plate 20 and internally has a refrigerant flow path 52; and a gas passage 24 which is provided so as to extend from the lower surface of the base plate 50 to the wafer placement surface 21. The wafer placement table 10 also includes first to fourth internal electrodes 31 to 34. Each of the internal electrodes 31 to 34 is provided inside the ceramic plate 20 so as to surround the gas passage 24 below the electrostatic electrode 22 and not to be exposed to the inner wall of the gas passage 24, and is electrically connected to the electrostatic electrode 22. The base plate 50 also serves as a bias electrode. The bias electrode is provided electrically independently of the electrostatic electrode 22, and a bias voltage is applied when plasma is generated above the wafer placement surface 21.

PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

(57) 要約 : ウエハ載置台 10 は、上面にウエハ載置面 21 を有し、静電電極 22 を内蔵するセラミックプレート 20 と、セラミックプレート 20 の下面に設けられ、冷媒流路 52 を内蔵するベースプレート 50 と、ベースプレート 50 の下面からウエハ載置面 21 に至るように設けられたガス通路 24 と、を備え、更に第 1 ~ 第 4 内部電極 31 ~ 34 を備える。各内部電極 31 ~ 34 は、静電電極 22 よりも下方でガス通路 24 を取り囲み且つガス通路 24 の内壁に露出しないようにセラミックプレート 20 の内部に設けられ、静電電極 22 と電氣的に接続されている。ベースプレート 50 は、バイアス電極を兼用する。バイアス電極は、静電電極 22 と電氣的に独立して設けられ、ウエハ載置面 21 の上方にプラズマを発生させる際にバイアス電圧が印加される。

明 細 書

発明の名称：半導体製造装置用部材

技術分野

[0001] 本発明は、半導体製造装置用部材に関する。

背景技術

[0002] 従来、上面にウエハ載置面を有し電極を内蔵するセラミックプレートと、セラミックプレートの下面に設けられたベースプレートと、ベースプレートの下面からセラミックプレートのウエハ載置面に至るように設けられたガス通路と、を備えた半導体製造装置用部材が知られている。特許文献1には、こうした半導体製造装置用部材において、セラミックプレートのうちガス通路の周囲に円筒状のシールド電極部を設けている。円筒状のシールド電極部は、静電電極に直流電圧が印加されることで静電電極の周りに発生する電界の影響がガス通路の内部空間に及ばないようにシールドする機能を有する。これにより、ガス通路における異常放電の発生を防止又は低減している。

先行技術文献

特許文献

[0003] 特許文献1：国際公開第2023/095707号パンフレット

発明の概要

発明が解決しようとする課題

[0004] しかしながら、特許文献1では、シールド電極部によるシールドが十分でない場合には、ガス通路における異常放電の発生を防止できないことがあった。

[0005] 本発明は、上述した課題を解決するためになされたものであり、従来とは異なる原理で通路における異常放電の発生を防止又は低減することを主目的とする。

課題を解決するための手段

[0006] [1] 本発明の半導体製造装置用部材は、

上面にウエハ載置面を有し、静電電極を内蔵するセラミックプレートと、前記セラミックプレートの下面に設けられ、冷媒流路を内蔵するベースプレートと、

前記ベースプレートの下面から前記セラミックプレートの前記ウエハ載置面に至るように設けられた通路と、

前記静電電極よりも下方で前記通路を取り囲み且つ前記通路の内壁に露出しないように前記セラミックプレートの内部に設けられ、前記静電電極と電氣的に接続された少なくとも1つの内部電極と、

前記少なくとも1つの内部電極のうち最下方の内部電極と同じ高さかそれよりも低い位置に前記静電電極と電氣的に独立して設けられ、前記ウエハ載置面の上方にプラズマを発生させる際にバイアス電圧が印加されるバイアス電極と、

を備えたものである。

[0007] この半導体製造装置用部材では、静電電極と電氣的に接続された少なくとも1つの内部電極が、静電電極よりも下方で通路を取り囲み且つ通路の内壁に露出しないようにセラミックプレートの内部に設けられている。静電電極に直流電圧が印加され、バイアス電極にバイアス電圧が印加されると、通路の内部空間には上下方向に電位勾配が生じる。本発明では、静電電極の下方に少なくとも1つの内部電極が設けられているため、内部電極が設けられていない場合に比べて電位勾配が生じる上下方向の距離が短くなる。その結果、熱伝導ガスの原子又は分子から電離した電子が電位勾配によって加速されたとしても、それらは十分加速されず十分なエネルギーを持たないため、アーク放電に至るのを回避できる。したがって、静電電極の周りに発生する電界の影響をシールドするという従来の原理とは異なる原理で、通路における異常放電の発生を防止又は低減することができる。

[0008] なお、本明細書において、「上」「下」は、絶対的な位置関係を表すものではなく、相対的な位置関係を表すものである。そのため、半導体製造装置用部材の向きによって「上」「下」は「下」「上」になったり「左」「右」

になったり「前」「後」になったりする。また、「通路」としては、例えばガス通路やリフトピン穴などが挙げられる。また、「内部電極」が1つだけの場合、その「内部電極」が「最下方の内部電極」となる。

[0009] [2] 本発明の半導体製造装置用部材（前記[1]に記載の半導体製造装置用部材）において、前記ベースプレートは、前記バイアス電極を兼ねていてもよい。こうすれば、ベースプレートとは別にバイアス電極を設ける必要がなくなる。

[0010] [3] 本発明の半導体製造装置用部材（前記[1]に記載の半導体製造装置用部材）において、前記バイアス電極は、前記セラミックプレートに内蔵されていてもよい。

[0011] [4] 本発明の半導体製造装置用部材（前記[3]に記載の半導体製造装置用部材）において、前記バイアス電極は、前記最下方の内部電極よりも下方に設けられていてもよい。

[0012] [5] 本発明の半導体製造装置用部材（前記[3]に記載の半導体製造装置用部材）において、前記バイアス電極は、前記最下方の内部電極と同じ高さに設けられ、且つ、前記最下層の内部電極の周囲に設けられていてもよい。

[0013] [6] 本発明の半導体製造装置用部材（前記[1]～[3]のいずれかに記載の半導体製造装置用部材）において、前記少なくとも1つの内部電極は、前記通路の周りを取り囲むリング状電極であってもよいし、前記静電電極と同形状であって前記通路が貫通する貫通穴を有する電極であってもよい。内部電極がリング状電極の場合、使用する電極材料を少量にすることができる。内部電極が静電電極と同形状の場合、内部電極は比較的面積が大きいいため内部電極と静電電極とを電氣的に接続する配線の設計自由度が高くなる。なお、「同形状」とは、形状（例えば円形とか四角形など）が同じであれば大きさは同じでもよいし異なってもよい。

[0014] [7] 本発明の半導体製造装置用部材（前記[1]～[4]のいずれかに記載の半導体製造装置用部材）において、前記通路は、熱伝導ガスの供給源に接続されるものであってもよい。この場合、通路の内部空間では熱伝導ガス

の原子又は分子が電離して電子が発生し、その電子が他の原子又は分子に衝突するという現象が生じやすいため、本発明を適用する意義が高い。

[0015] [8] 本発明の半導体製造装置用部材（前記 [1] ~ [5] のいずれかに記載の半導体製造装置用部材）において、前記ベースプレートは、前記ウエハ載置面の上方にプラズマを発生させる際にソース電圧が印加されるソース電極を兼ねていてもよい。こうすれば、ベースプレートとは別にソース電極を設ける必要がなくなる。

図面の簡単な説明

[0016] [図1]ウエハ載置台 10 の平面図。

[図2]ウエハ載置台 10 の断面図付き斜視図。

[図3]ウエハ載置台 10 の部分断面図。

[図4]静電電極 22 及び第 1 ~ 第 4 内部電極 31 ~ 34 の位置関係を表す斜視図。

[図5]別の実施形態の部分断面図。

[図6]別の実施形態の部分断面図。

[図7]別の実施形態の各電極の位置関係を表す斜視図。

[図8]別の実施形態の各電極の位置関係を表す斜視図。

[図9]別の実施形態の各電極の位置関係を表す斜視図。

発明を実施するための形態

[0017] 本発明の好適な実施形態について、図面を用いて説明する。図 1 はウエハ載置台 10 の平面図、図 2 はウエハ載置台 10 の断面図付き斜視図、図 3 はウエハ載置台 10 の部分断面図、図 4 は静電電極 22 及び第 1 ~ 第 4 内部電極 31 ~ 34 の位置関係を表す斜視図である。なお、図 2 及び図 3 ではシールバンド 21 a や円形小突起 21 b を省略した。また、図 2 では第 1 ~ 第 4 内部電極 31 ~ 34 を省略し、図 3 では電極端子 26 や給電部材 58、給電部材配置穴 54 を省略した。

[0018] ウエハ載置台 10 は、本発明の半導体製造装置用部材の一例であり、図 2 に示すように、セラミックプレート 20 と、ベースプレート 50 と、ボンデ

ィング層60と、給電部材配置穴54と、ガス通路24とを備えている。

[0019] セラミックプレート20は、アルミナ焼結体や窒化アルミニウム焼結体などのセラミック製の円板（例えば直径300mm、厚さ5mm）である。セラミックプレート20の上面は、ウエハ載置面21となっている。セラミックプレート20は、静電電極22を内蔵している。ウエハ載置面21には、図1に示すように、外縁に沿ってシールバンド21aが形成され、シールバンド21aの内側の全面に複数の円形小突起21bが形成されている。シールバンド21a及び円形小突起21bは同じ高さであり、その高さは例えば数 μm ～数10 μm である。静電電極22は、円形のメッシュ平面電極であり、給電部材58を介して直流電源70に接続されている。この静電電極22に直流電圧が印加されるとウエハWは静電吸着力によりウエハ載置面21（具体的にはシールバンド21aの上面及び円形小突起21bの上面）に吸着固定され、直流電圧の印加を解除するとウエハWのウエハ載置面21への吸着固定が解除される。

[0020] セラミックプレート20の内部には、図3及び図4に示すように、上から順に第1～第4内部電極31～34が設けられ、第4内部電極34が最下方に位置している。第1～第4内部電極31～34は、いずれも静電電極22よりも下方に設けられている。第1～第4内部電極31～34は、ガス通路24を取り囲み且つガス通路24の内壁に露出しないようにセラミックプレート20の内部に設けられている。第1～第4内部電極31～34は、静電電極22と同形状の円形のメッシュ平面電極であり、大きさは静電電極22と略同じである。静電電極22と第1内部電極31とは、上下方向に延びる第1ビア41によって電氣的に接続され、第1内部電極31と第2内部電極32とは、上下方向に延びる第2ビア42によって電氣的に接続され、第2内部電極32と第3内部電極33とは、上下方向に延びる第3ビア43によって電氣的に接続され、第3内部電極33と第4内部電極34とは、上下方向に延びる第4ビア44によって電氣的に接続されている。そのため、第1～第4内部電極31～34は、静電電極22と同電位になる。第1～第4ビ

ア41～44は、上下方向に見たときに、一直線上に並んでおらず、ずれて並んでいる。図3に示すように、静電電極22と第1内部電極31との距離D1、第1内部電極31と第2内部電極32との距離D2、第2内部電極32と第3内部電極33との距離D3、第3内部電極33と第4内部電極34との距離D4及び第4内部電極34とセラミックプレート20の下面との間の距離Dbは、ウエハ載置面21と静電電極22との間の距離dの1倍以上であることが好ましい。

[0021] ベースプレート50は、導電率及び熱伝導率の良好な円板（例えば、セラミックプレート20と同じ直径かそれよりも大きな直径の円板、厚さ25mm）であり、静電電極22や第1～第4内部電極31～34と電氣的に独立している。ベースプレート50の内部には、冷媒が循環する冷媒流路52が設けられている。冷媒流路52を流れる冷媒は、液体が好ましく、電気絶縁性であることが好ましい。電気絶縁性の液体としては、例えばフッ素系不活性液体などが挙げられる。冷媒流路52は、図1に示すように、平面視でベースプレート50の全体にわたって一端（入口52in）から他端（出口52out）まで一筆書きの要領で渦巻き状に形成されている。冷媒流路52の入口52in及び出口52outには、図示しない外部冷媒装置の供給口及び回収口がそれぞれ接続される。外部冷媒装置の供給口から冷媒流路52の入口52inに供給された冷媒は、冷媒流路52を通過したあと冷媒流路52の出口52outから外部冷媒装置の回収口に戻り、温度調整されたあと再び供給口から冷媒流路52の入口52inに供給される。ベースプレート50は、ソース電源72及びバイアス電源74に接続されている。ソース電源72は、ウエハ載置面21の上方にプラズマを生成するためのソースRFを発生する電源である。バイアス電源74は、ウエハWにイオンを引き込むためのバイアスRFを発生する電源である。バイアスRFは、ソースRFに比べると周波数が低く振幅が大きい。バイアスRFは、正弦波（プラスとマイナスが交互に現れる）でもよいし矩形波（マイナスの矩形が周期的に現れる）でもよいが、エッチングをシャープに行うには矩形波が好ましい。ソ

ースRFの周波数は、例えば数10～数100MHzであり、バイアスRFの周波数は、例えば数百kHzである。

[0022] ベースプレート50の材料は、例えば、金属材料や金属とセラミックとの複合材料などが挙げられる。金属材料としては、Al、Ti、Mo又はそれらの合金などが挙げられる。金属とセラミックとの複合材料としては、金属マトリックス複合材料(MMC)やセラミックマトリックス複合材料(CMC)などが挙げられる。こうした複合材料の具体例としては、Si、SiC及びTiを含む材料(SiSiCTiともいう)、SiC多孔質体にAl及び/又はSiを含浸させた材料、Al₂O₃とTiCとの複合材料などが挙げられる。ベースプレート50の材料としては、セラミックプレート20の材料と熱膨張係数の近いものを選択するのが好ましい。

[0023] ボンディング層60は、ここでは金属接合層であり、セラミックプレート20の下面とベースプレート50の上面とを接合している。金属接合層は、例えば、はんだや金属ろう材で形成された層であってもよい。金属接合層は、例えばTCB(Thermal compression bonding)により形成される。TCBとは、接合対象の2つの部材の間に金属接合材を挟み込み、金属接合材の固相線温度以下の温度に加熱した状態で2つの部材を加圧接合する公知の方法をいう。なお、ボンディング層60は、樹脂接着層としてもよい。樹脂接着層の材料としては、例えば、エポキシ樹脂、アクリル樹脂、シリコン樹脂などの絶縁性樹脂のほか、絶縁性樹脂にフィラーを含有させたものなどが挙げられる。

[0024] 給電部材配置穴54は、図2に示すように、ベースプレート50及びボンディング層60を上下方向に貫通する略円柱状の穴であり、冷媒流路52を貫通しないように設けられている。給電部材配置穴54には、絶縁管56が収納されている。絶縁管56は、接着剤によって給電部材配置穴54に固定されている。給電部材配置穴54の上底には、静電電極22に電氣的に接続された電極端子26が露出している。電極端子26には、給電部材58が電氣的に接続されている。給電部材58は、上部金属端子58aと下部金属端

子58bとの間をフレキシブルな金属線58cで繋いだものであり、上部金属端子58aが電極端子26と接合されている。下部金属端子58bは、絶縁管56の下部開口から露出しており、静電吸着用の直流電源70に接続されている。なお、給電部材58は、金属ロッドであってもよい。

[0025] ガス通路24は、図2に示すように、ベースプレート50、ボンディング層60及びセラミックプレート20を上下方向に貫通する略円柱状の穴であり、冷媒流路52を貫通しないように設けられている。ガス通路24は、Heガス供給源76に接続されている。ガス通路24は、ベースプレート50の下面からウエハ載置面21に至るように設けられている。ガス通路24のうちベースプレート50及びボンディング層60を貫通している部分には、絶縁管57が収納されている。絶縁管57は、接着剤によってガス通路24に固定されている。ガス通路24は、図3に示すように、静電電極22及び第1～第4内部電極31～34を上下方向に貫通している。静電電極22のうちガス通路24が通過する部分や第1～第4内部電極31～34のうちガス通路24が通過する部分には、ガス通路24の直径よりも大きな直径の貫通穴22a, 31a～34aが設けられている。そのため、静電電極22及び第1～第4内部電極31～34はガス通路24の内壁に露出していない。ガス通路24と静電電極22の貫通穴22aとの間の長さLは、ウエハ載置面21と静電電極22との間の距離dの2倍以上であることが好ましい。ガス通路24と第1～第4内部電極31～34の貫通穴31a～34aとの間の長さも、距離dの2倍以上であることが好ましい。

[0026] 次に、ウエハ載置台10のうちセラミックプレート20の製造方法について簡単に説明する。セラミックプレート20は、例えば6枚の成形シートを作製し、各成形シートを加工したあと積層してホットプレス焼成し、その後形状加工（穴開け加工等）を施すことにより、得ることができる。例えば、上から1番目の成形シートは、加工せずそのまま用いる。上から2番目の成形シートについては、静電電極22と同形状となるように導電ペーストを上面に印刷すると共に第1ビア44の位置に導電ペーストで充填されたビアを

設ける。上から3番目～5番目の成形シートについては、それぞれ第1～第3内部電極31～33と同形状となるように導電ペーストを上面に印刷すると共に第2～第4ビア42～44の位置に導電ペーストで充填されたビアを設ける。上から6番目の成形シートについては、第4内部電極34と同形状となるように導電ペーストを上面に印刷する。各成形シートは、テープ成形やモールドキャスト成形によって作製することができる。そして、これら6枚のシートを積層してホットプレス焼成し、その後形状加工（穴開け加工等）を施す。なお、ガス通路24は、ホットプレス焼成前に形成してもよいし、ホットプレス焼成後に形成してもよい。

[0027] 次に、こうして構成されたウエハ載置台10の使用例について説明する。まず、図示しないチャンバー内にウエハ載置台10を設置した状態で、ウエハWをウエハ載置面21に載置する。そして、チャンバー内を真空ポンプにより減圧して所定の真空度になるように調整し、セラミックプレート20の静電電極22に直流電圧をかけて静電吸着力を発生させ、ウエハWをウエハ載置面21に吸着固定する。また、ガス通路24にHeガス供給源76からHeガスを供給する。Heガスは、シールバンド21aと円形小突起21bとウエハWとによって囲まれた空間に充填される。これにより、ウエハWとウエハ載置面21との熱伝導が良好になる。次に、チャンバー内を所定圧力（例えば数10～数100Pa）の反応ガス雰囲気とし、この状態で、ベースプレート50にソース電源72からのソース電圧とバイアス電源74からのバイアス電圧とを印加する。すると、チャンバー内の天井部分に設けた図示しない上部電極とウエハ載置台10のウエハ載置面21との間にプラズマが発生する。ウエハWの表面は、発生したプラズマによって処理される。ベースプレート50の冷媒流路52には、適時、冷媒が循環される。

[0028] ここで、ガス通路24の内部空間には、静電電極22への直流電圧の印加とバイアス電極であるベースプレート50へのバイアス電圧の印加に伴い、上下方向にプラスからマイナスへの電位勾配が生じる。本実施形態では、セラミックプレート20の内部に、静電電極22と同電位の第1～第4内部電

極 3 1 ~ 3 4 が設けられている。そのため、ガス通路 2 4 の内部空間のうち静電電極 2 2 から第 4 内部電極 3 4 までの間には、上下方向の電位勾配は生じない。一方、第 4 内部電極 3 4 からバイアス電極であるベースプレート 5 0 までの間には、プラスからマイナスへの電位勾配が生じるが、電位勾配が生じる上下方向の長さは、第 4 内部電極 3 4 とベースプレート 5 0 との間の距離と同程度であり短い。そのため、ガス通路 2 4 の内部空間において、He 原子が電離するのに伴って生じた電子が加速して他の He 原子に当たったとしても、加速する距離が短いためその電子は高エネルギーを持つに至らず、他の He 原子に当たったとしても異常放電が生じるには至らない。

[0029] これに対して、セラミックプレート 2 0 の内部に第 1 ~ 第 4 内部電極 3 1 ~ 3 4 が設けられていない場合、ガス通路 2 4 の内部空間で電位勾配が生じる上下方向の長さは、本実施形態と比べて長い。そのため、ガス通路 2 4 の内部空間において、He 原子が電離するのに伴って生じた電子が加速して他の He 原子に当たったとすると、加速する距離が長いため電子は高エネルギーを持つに至り、その電子が他の He 原子に当たってその He 原子が電離し、更に電子が生じるという現象が繰り返し発生しやすく、異常放電が生じやすい。

[0030] 以上詳述したウエハ載置台 1 0 では、静電電極 2 2 と電氣的に接続された第 1 ~ 第 4 内部電極 3 1 ~ 3 4 が、静電電極 2 2 よりも下方でガス通路 2 4 を取り囲み且つガス通路 2 4 の内壁に露出しないようにセラミックプレート 2 0 の内部に設けられている。静電電極 2 2 は、ウエハ載置面 2 1 にウエハ W を吸着させる際に直流電圧が印加されるとプラスのポテンシャルを持つ。バイアス電極であるベースプレート 5 0 は、プラズマ中のイオンを引き込むためにバイアス電圧が印加されると周期的にマイナスのポテンシャルを持つ。そのため、ガス通路 2 4 の内部空間には上下方向にプラスからマイナスの勾配の電位が生じる。ガス通路 2 4 内に He ガスのような熱伝導ガスが存在すると、He 原子から電離した電子が電界で加速され、別の電離していない He 原子に衝突し、最終的にアーク放電に至るおそれがある。本実施形態で

は、静電電極 2 2 の下方に第 1～第 4 内部電極 3 1～3 4 が設けられているため、電位勾配が生じる上下方向の距離が短くなる。その結果、He 原子から電離した電子が生じたとしても、それらは電位勾配によって十分加速されず十分なエネルギーを持たないため、アーク放電に至るのを回避できる。したがって、ガス通路 2 4 における異常放電の発生を防止又は低減することができる。

[0031] また、ベースプレート 5 0 は、バイアス電極を兼ねている。そのため、ベースプレート 5 0 とは別にバイアス電極を設ける必要がない。

[0032] 更に、第 1～第 4 内部電極 3 1～3 4 は、静電電極 2 2 と同形状（円形の平面電極）であり、比較的面積が大きいいため、第 1～第 4 ビア 4 1～4 4 の設計自由度が高くなる。なお、第 1～第 4 内部電極 3 1～3 4 の大きさは、静電電極 2 2 と比べて同じでもよいしやや大きくてもよいしやや小さくてもよい。

[0033] 更にまた、ガス通路 2 4 は、He ガス供給源 7 6 に接続されている。そのため、ガス通路 2 4 の内部空間では、He 原子が電離して電子が発生し、その電子が他の He 原子に衝突するという現象が生じやすく、本発明を適用する意義が高い。

[0034] そしてまた、ベースプレート 5 0 は、ソース電極を兼ねている。そのため、ベースプレート 5 0 とは別にソース電極を設ける必要がない。

[0035] そして更に、第 1～第 4 ビア 4 1～4 4 は、上下方向に見たときに、一直線上に並んでおらず、ずれて並んでいる。この場合、第 1～第 4 ビア 4 1～4 4 が上下方向に一直線上に並んでいる場合と比べて、セラミックプレート 2 0 を焼成によって製造する際、セラミックと金属との熱膨張差によって第 1～第 4 ビア 4 1～4 4 が設けられている箇所でクラックが生じる虞が低減されるため、より好ましい。すなわち、本実施形態では、第 1～第 4 ビア 4 1～4 4 は上下方向に見たときにずれて並んでいるため、焼成時の熱膨張差が低減され、第 1～第 4 ビア 4 1～4 4 が設けられている箇所でクラックが生じにくくなる。

[0036] なお、本発明は上述した実施形態に何ら限定されることはなく、本発明の技術的範囲に属する限り種々の態様で実施し得ることはいうまでもない。

[0037] 上述した実施形態では、ベースプレート50をバイアス電極と兼用したが、バイアス電極をセラミックプレート20に内蔵してもよい。

[0038] 例えば、図5には、上述した実施形態の第4内部電極34の代わりにバイアス電極35を設けた例を示す。図5では上述した実施形態と同じ構成要素には同じ符号を付した。バイアス電極35は、静電電極22にも第1～第3内部電極31～33にも電氣的に接続されておらず、バイアス電源74に接続されている。バイアス電極35のうちガス通路24が通過する部分には、ガス通路24の直径よりも大きな直径の貫通穴35aが設けられている。そのため、バイアス電極35はガス通路24の内壁に露出していない。ガス通路24とバイアス電極35の貫通穴35aとの間の長さは、ウエハ載置面21と静電電極22との間の距離dの2倍以上であることが好ましい。バイアス電極35とセラミックプレート20の下面との間の距離は、距離dの1倍以上であることが好ましい。図5の場合、静電電極22の下方に静電電極22と同電位の第1～第3内部電極31～33が設けられているため、電位勾配が生じる上下方向の距離は第1～第3内部電極31～33がない場合に比べて短くなる。そのため、ガス通路24における異常放電の発生を防止又は低減することができる。

[0039] 図6及び図7には、上述した実施形態の第4内部電極34の代わりにリング状の第4内部電極134を採用し、その第4内部電極134を取り囲むようにバイアス電極135をセラミックプレート20に内蔵した例を示す。図6及び図7では上述した実施形態と同じ構成要素には同じ符号を付した。第4内部電極134は、ガス通路24を取り囲むように設けられている。第4内部電極134のうちガス通路24が通過する部分には、ガス通路24の直径よりも大きな直径の貫通穴134aが設けられている。そのため、第4内部電極134はガス通路24の内壁に露出していない。第4内部電極134は、ビア144を介して第3内部電極33に電氣的に接続されている。その

ため、第4内部電極134は、静電電極22と同電位になる。バイアス電極135は、第4内部電極134と同一平面に設けられ、静電電極22にも第1～第4内部電極31～33、134にも電氣的に接続されておらず、バイアス電源74に接続されている。バイアス電極135は、第4内部電極134と間隔をもって設けられた貫通穴135aを有する。第3内部電極33と第4内部電極134（又はバイアス電極135）との距離は、ウエハ載置面21と静電電極22との間の距離dの1倍以上であることが好ましい。ガス通路24と第4内部電極134の貫通穴134aとの間の長さや第4内部電極134の外縁と貫通穴135aの内縁との距離は、距離dの2倍以上であることが好ましい。図6及び図7の場合、静電電極22の下方に静電電極22と同電位の第1～第4内部電極31～33、134が設けられているため、電位勾配が生じる上下方向の距離は第1～第4内部電極31～33、134がない場合に比べて短くなる。そのため、ガス通路24における異常放電の発生を防止又は低減することができる。

[0040] バイアス電極をセラミックプレート20に内蔵する場合、バイアス電極の外周部にバイアス電極とは電氣的に独立した外側バイアス電極を設けてもよい。図8は、図7のバイアス電極135の外周部に外側バイアス電極136を設けた例である。図8では、図7と同じ構成要素には同じ符号を付した。また、図8では、静電電極22や第1及び第2内部電極31、32等を省略した。外側バイアス電極136は、円形のバイアス電極135と同一平面に設けられたリング状電極であり、静電電極22にも第1～第4内部電極31～33、134にもバイアス電極135にも電氣的に接続されていない。外側バイアス電極136の内縁とバイアス電極135の外縁との間の距離は、距離dの2倍以上であることが好ましい。図8では、バイアス電極135と外側バイアス電極136にそれぞれ異なるバイアス電圧を印加することができる。そのため、ウエハWの中央側と外周側でイオンの引き込み具合を変えることができる。なお、セラミックプレート20の外周に沿って設けられた段差部にフォーカスリングを載置する場合、フォーカスリングとウエハWで

イオンの引き込み具合を変えることもできる。

[0041] 上述した実施形態では、第1～第4内部電極31～34は静電電極22と同形状となるようにしたが、第1～第4内部電極31～34はガス通路24の周りを取り囲むリング状電極であってもよい。図9にその一例を示す。図9では、上述した実施形態と同じ構成要素には同じ符号を付した。第1内部電極31は、リング状電極であり、同一平面上にガス通路24（図1参照）の数に応じた数だけ形成される。すべての第1内部電極31は、配線31bによって電氣的に接続されており、そのうちの1つの第1内部電極31は、第1ビア41を介して静電電極22に接続されている。第2内部電極32は、リング状電極であり、同一平面上にガス通路24の数に応じた数だけ形成される。すべての第2内部電極32は、配線32bによって電氣的に接続されており、そのうちの1つの第2内部電極32は、第2ビア42を介して第1内部電極31に接続されている。第3内部電極33は、リング状電極であり、同一平面上にガス通路24の数に応じた数だけ形成される。すべての第3内部電極33は、配線33bによって電氣的に接続されており、そのうちの1つの第3内部電極33は、第3ビア43を介して第2内部電極32に接続されている。第4内部電極34は、リング状電極であり、同一平面上にガス通路24の数に応じた数だけ形成される。すべての第4内部電極34は、配線34bによって電氣的に接続されており、そのうちの1つの第4内部電極34は、第4ビア44を介して第3内部電極33に接続されている。そのため、すべての第1～第4内部電極31～34は静電電極22と同電位になる。このようにしても、上述した実施形態と同様の効果が得られる。なお、第1ビア41を第1内部電極31上に設ける代わりに配線31b上に設けてもよい。この点は第2～第4ビア42～44も同様である。また、配線31bを省略してそれぞれの第1内部電極31に第1ビア41を設けてもよい。この点は第2～第4ビア42～44も同様である。また、第1～第4内部電極31～34のうちの一部をリング状電極とし、残りを静電電極22と同形状の電極としてもよい。

- [0042] 上述した実施形態では、セラミックプレート20の内部に第1～第4内部電極31～34を設けたが、内部電極の数は少なくとも1つあればよい。例えば、セラミックプレート20の内部に第4内部電極34のみを設けてもよい。
- [0043] 上述した実施形態では、セラミックプレート20に静電電極22を内蔵したが、特にこれに限定されない。例えば、静電電極22に加えて、ヒータ電極（抵抗発熱体）を内蔵してもよい。
- [0044] 上述した実施形態において、ガス通路24のうち電位分布が生じる箇所に多孔質プラグ（上下方向のガス流通を許容するプラグ）を設けてもよい。また、多孔質プラグの代わりに、ジグザグ状又は螺旋状の通路（上下方向のガス流通を許容する通路）を有する緻密質プラグを採用してもよい。こうすれば、電位分布が生じる箇所で異常放電が起きるのを、より防止しやすくなる。
- [0045] 上述した実施形態では、ガス通路24を3つ設けた場合を例示したが、ガス通路24の数は特にこれに限定されるものではなく、いくつでもよい。また、ガス通路24は、ウエハ載置台10を上下方向に貫通する通路としたが、特にこれに限定されるものではない。例えば、ガス通路24の代わりにガスチャネル構造を採用してもよい。ガスチャネル構造として、ベースプレート50の内部に設けられ平面視でベースプレート50と同心円のリング状通路と、ベースプレート50の下面からリング状通路へガスを導入するガス導入通路と、リング状通路から上方に延びてウエハ載置面21に開口する複数のガス分配通路とを備える構造を採用してもよい。ガス導入通路の数は、ガス分配通路の数よりも少なく、例えば1本としてもよい。こうしたガスチャネル構造も本発明の「通路」に相当する。
- [0046] 上述した実施形態において、ガス通路24とは別にリフトピン穴を設けてもよい。リフトピン穴は、ウエハ載置台10を上下方向に貫通し、ウエハ載置面21に対してウエハWを上下させるリフトピンを挿通するための穴である。リフトピン穴は、ウエハWを例えば3本のリフトピンで支持する場合に

は3箇所にて設けられる。リフトピン穴及びその周囲の構成は、ガス通路24及びその周囲の構成と同様とする。リフトピン穴は、セラミックプレート20の下面からウエハ載置面21に至るように設けられている。そのため、リフトピン穴にもHeガスが入り込むが、ガス通路24と同様、リフトピン穴における異常放電の発生を防止又は低減することができる。こうしたリフトピン穴も本発明の「通路」に相当する。

[0047] 上述した実施形態では、静電電極22に直流電源70を接続したが、その代わりに第1～第4内部電極31～34のいずれかに直流電源70を接続してもよい。

産業上の利用可能性

[0048] 本発明の半導体製造装置用部材は、例えばウエハをプラズマなどで処理する分野に利用可能である。

符号の説明

[0049] 10 ウエハ載置台、20 セラミックプレート、21 ウエハ載置面、21a シールバンド、21b 円形小突起、22 静電電極、22a 貫通穴、24 ガス通路、26 電極端子、31～34 第1～第4内部電極、31a～34a 貫通穴、31b～34b 配線、35 バイアス電極、35a 貫通穴、41～44 第1～第4ビア、50 ベースプレート、52 冷媒流路、52in 入口、52out 出口、54 給電部材配置穴、56, 57 絶縁管、58 給電部材、58a 上部金属端子、58b 下部金属端子、58c 金属線、60 ボンディング層、70 直流電源、72 ソース電源、74 バイアス電源、76 Heガス供給源、134 第4内部電極、134a 貫通穴、135 バイアス電極、135a 貫通穴、136 外側バイアス電極、144 第4ビア。

請求の範囲

- [請求項1] 上面にウエハ載置面を有し、静電電極を内蔵するセラミックプレートと、
前記セラミックプレートの下面に設けられ、冷媒流路を内蔵するベースプレートと、
前記ベースプレートの下面から前記セラミックプレートの前記ウエハ載置面に至るように設けられた通路と、
前記静電電極よりも下方で前記通路の周囲に位置し且つ前記通路の内壁に露出しないように前記セラミックプレートの内部に設けられ、前記静電電極と電氣的に接続された少なくとも1つの内部電極と、
前記少なくとも1つの内部電極のうち最下方の内部電極と同じ高さかそれよりも下方で前記静電電極と電氣的に独立して設けられ、前記ウエハ載置面の上方にプラズマを発生させる際にバイアス電圧が印加されるバイアス電極と、
を備えた半導体製造装置用部材。
- [請求項2] 前記ベースプレートは、前記バイアス電極を兼ねる、
請求項1に記載の半導体製造装置用部材。
- [請求項3] 前記バイアス電極は、前記セラミックプレートに内蔵されている、
請求項1に記載の半導体製造装置用部材。
- [請求項4] 前記バイアス電極は、前記最下方の内部電極よりも下方に設けられている、
請求項3に記載の半導体製造装置用部材。
- [請求項5] 前記バイアス電極は、前記最下方の内部電極と同じ高さに設けられ、且つ、前記最下層の内部電極の周囲に設けられている、
請求項3に記載の半導体製造装置用部材。
- [請求項6] 前記少なくとも1つの内部電極は、前記通路の周りを取り囲むリング状電極である、又は、前記静電電極と同形状であって前記通路が貫通する貫通穴を有する電極である、

請求項 1 ～ 3 のいずれか 1 項に記載の半導体製造装置用部材。

[請求項7]

前記通路は、熱伝導ガスの供給源に接続される、

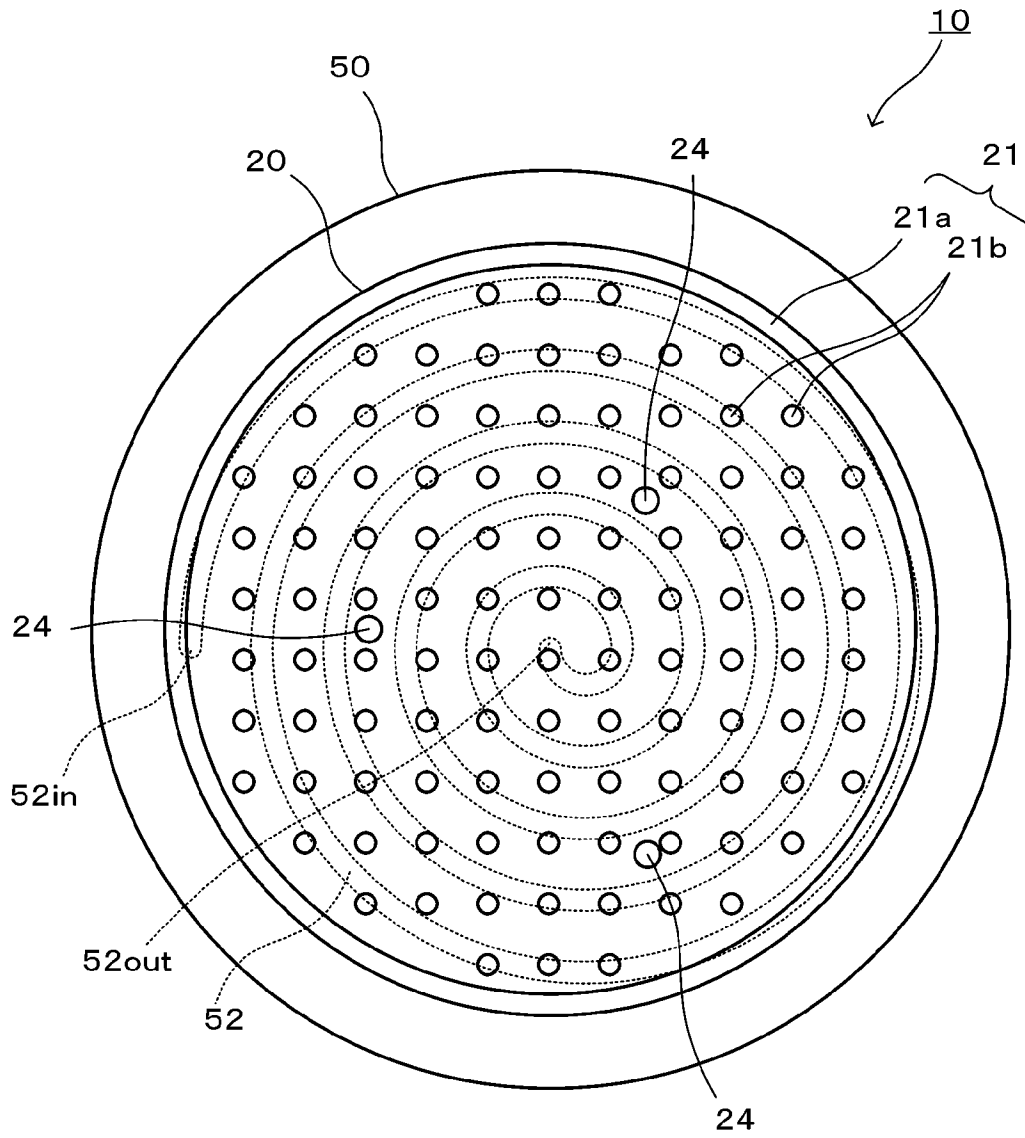
請求項 1 ～ 3 のいずれか 1 項に記載の半導体製造装置用部材。

[請求項8]

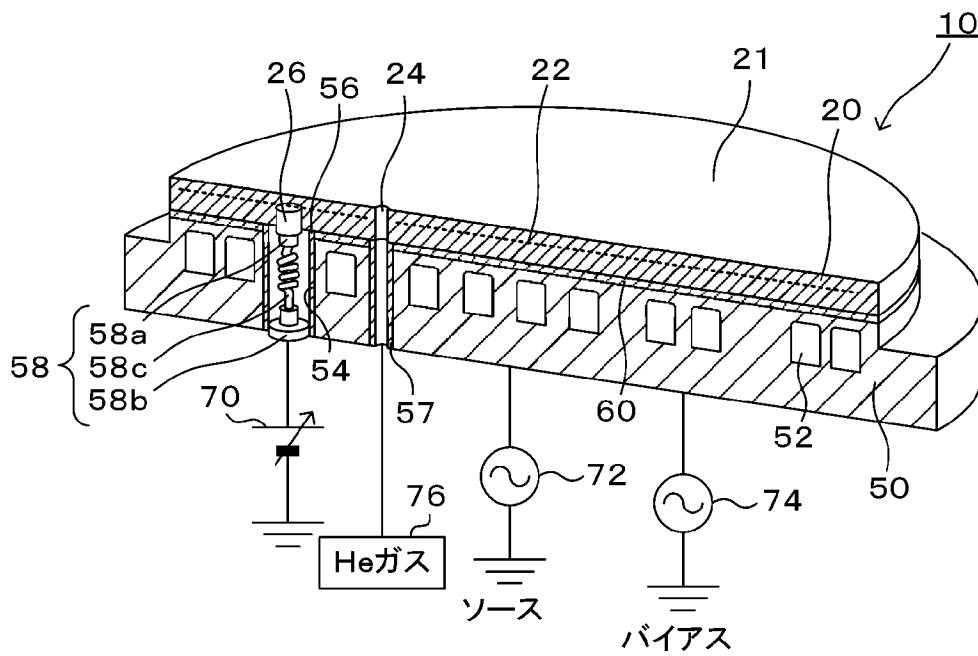
前記ベースプレートは、前記ウエハ載置面の上方にプラズマを発生させる際にソース電圧が印加されるソース電極を兼ねる、

請求項 1 ～ 3 のいずれか 1 項に記載の半導体製造装置用部材。

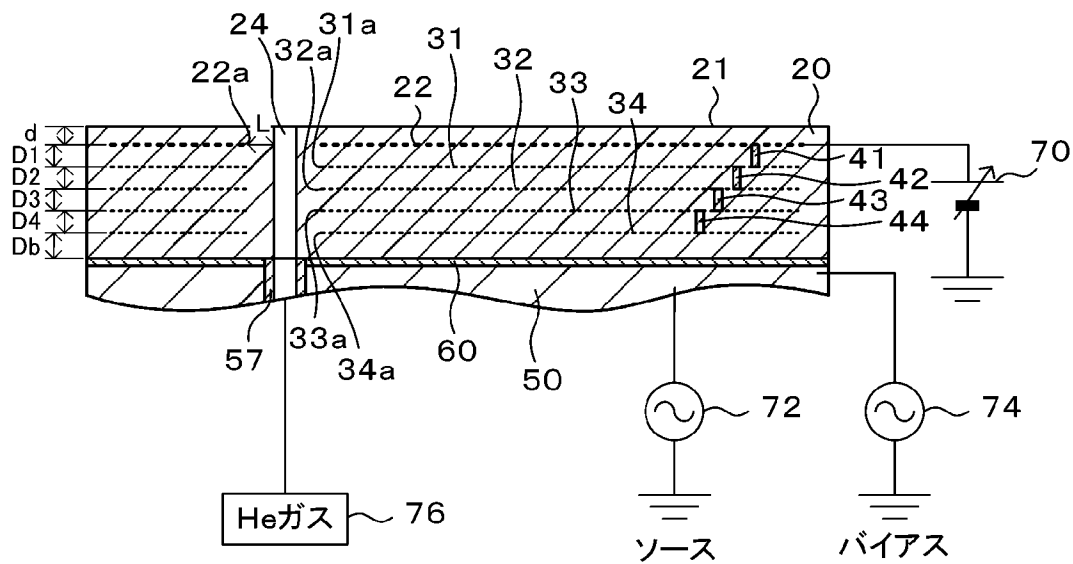
[図1]



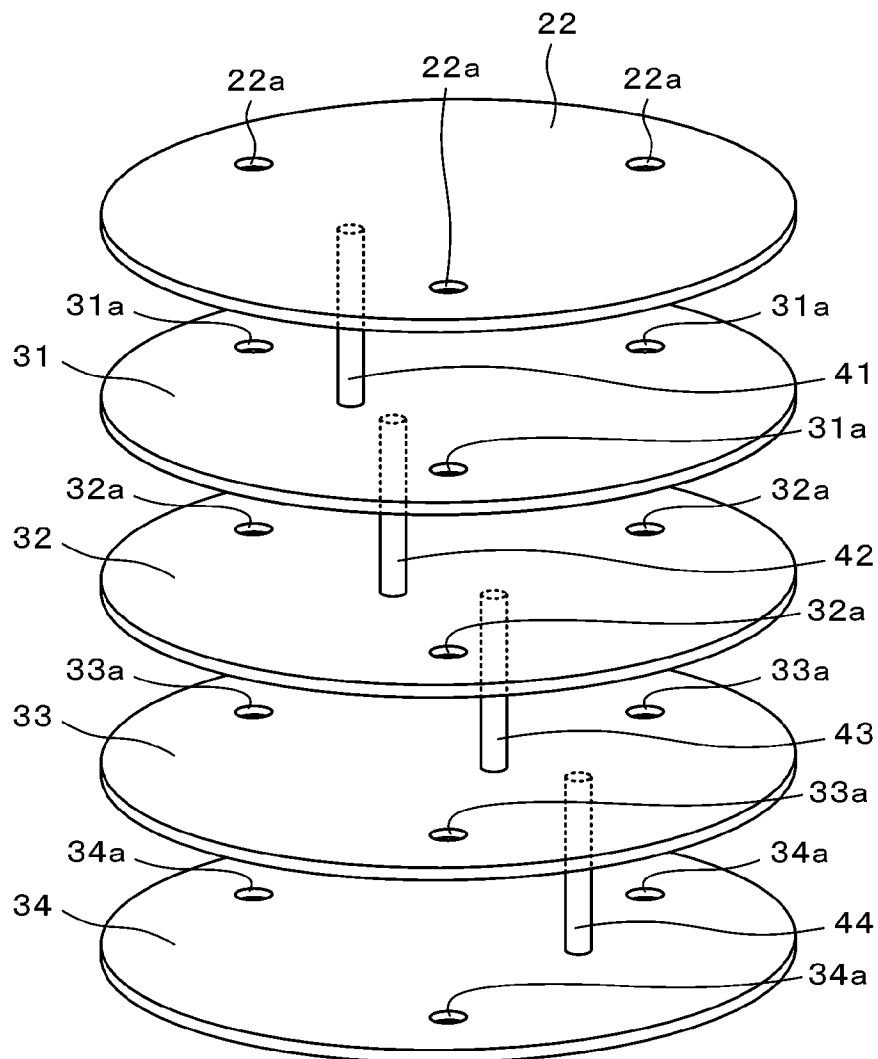
[図2]



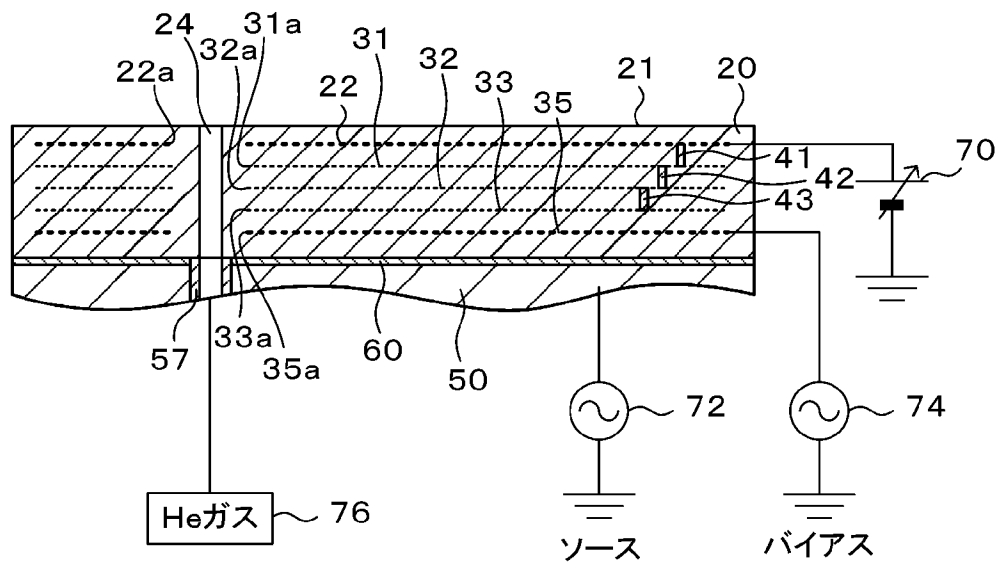
[図3]



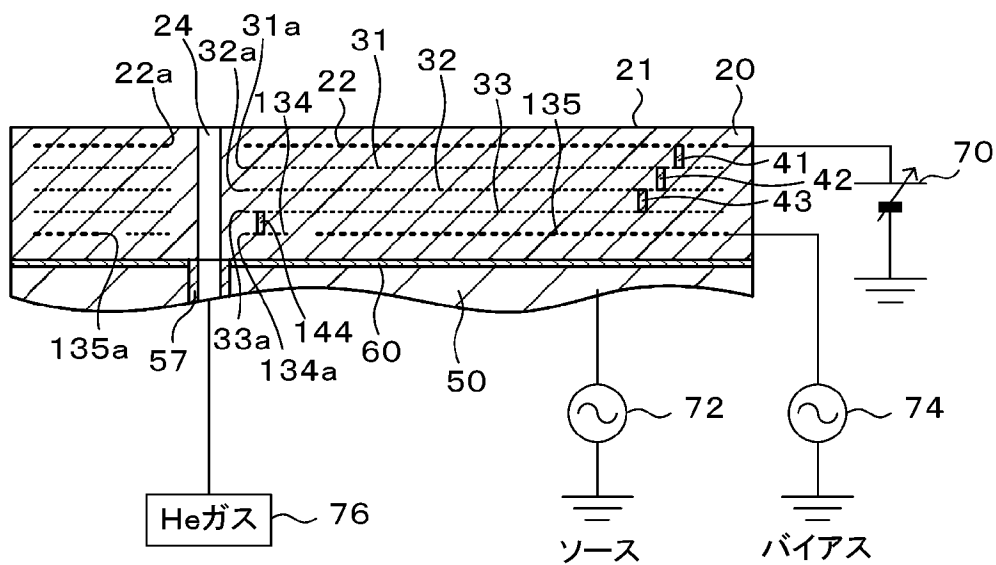
[図4]



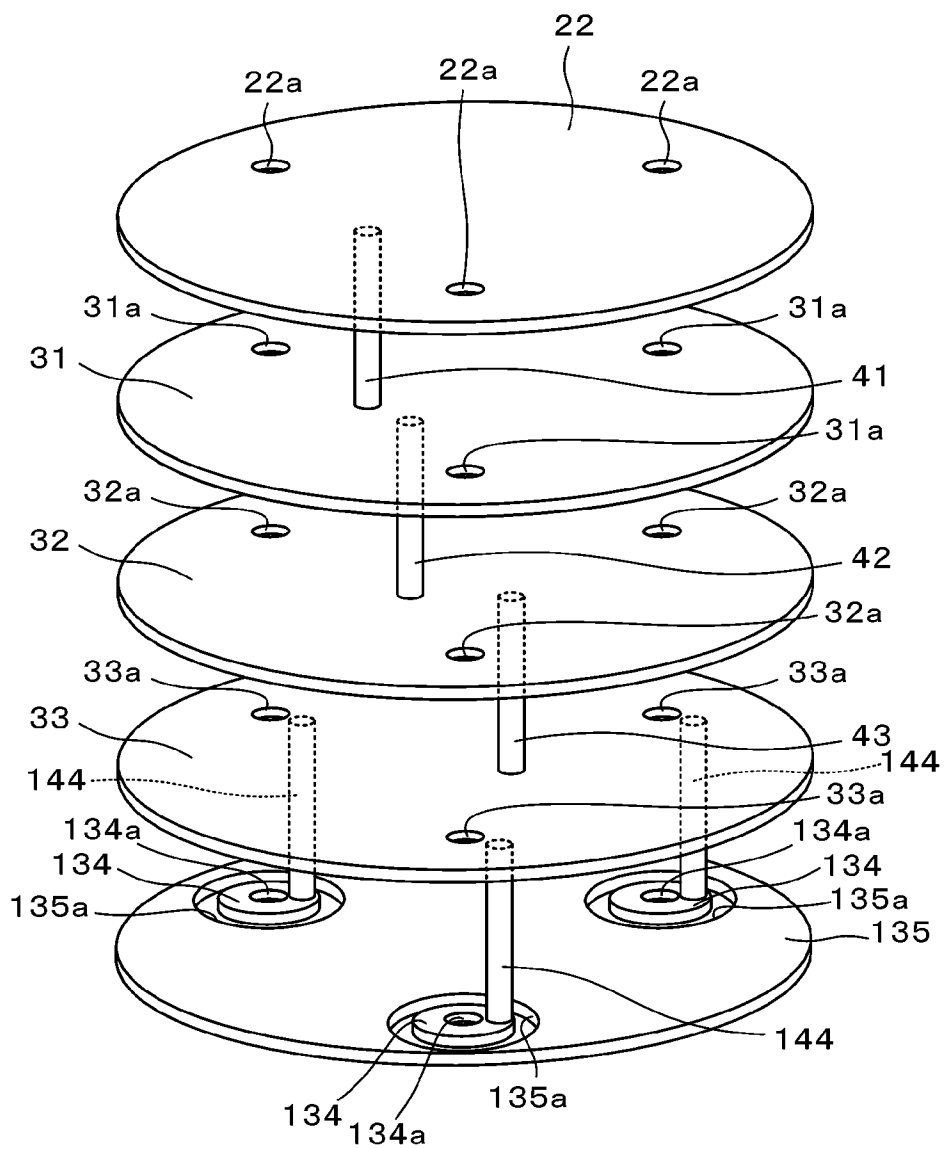
[図5]



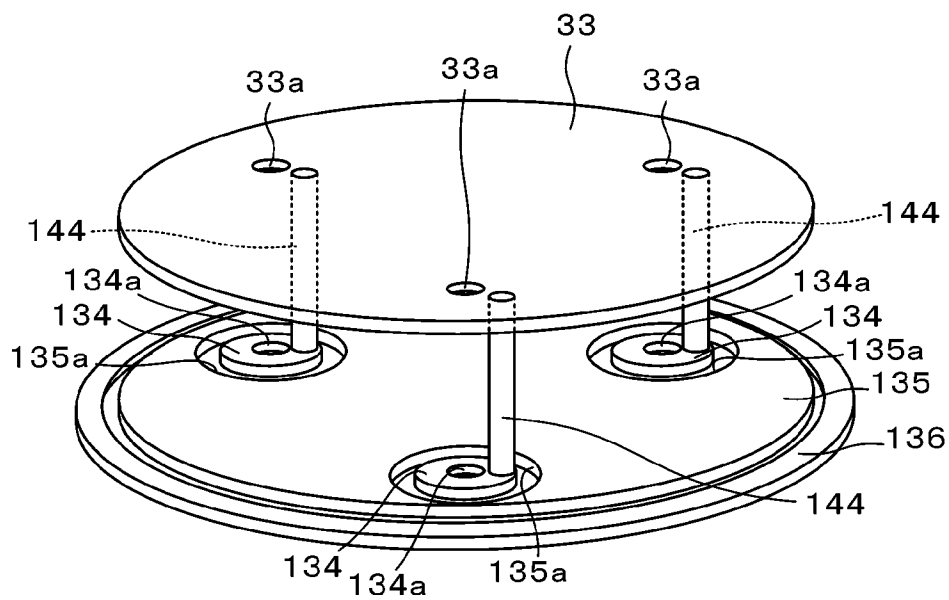
[図6]



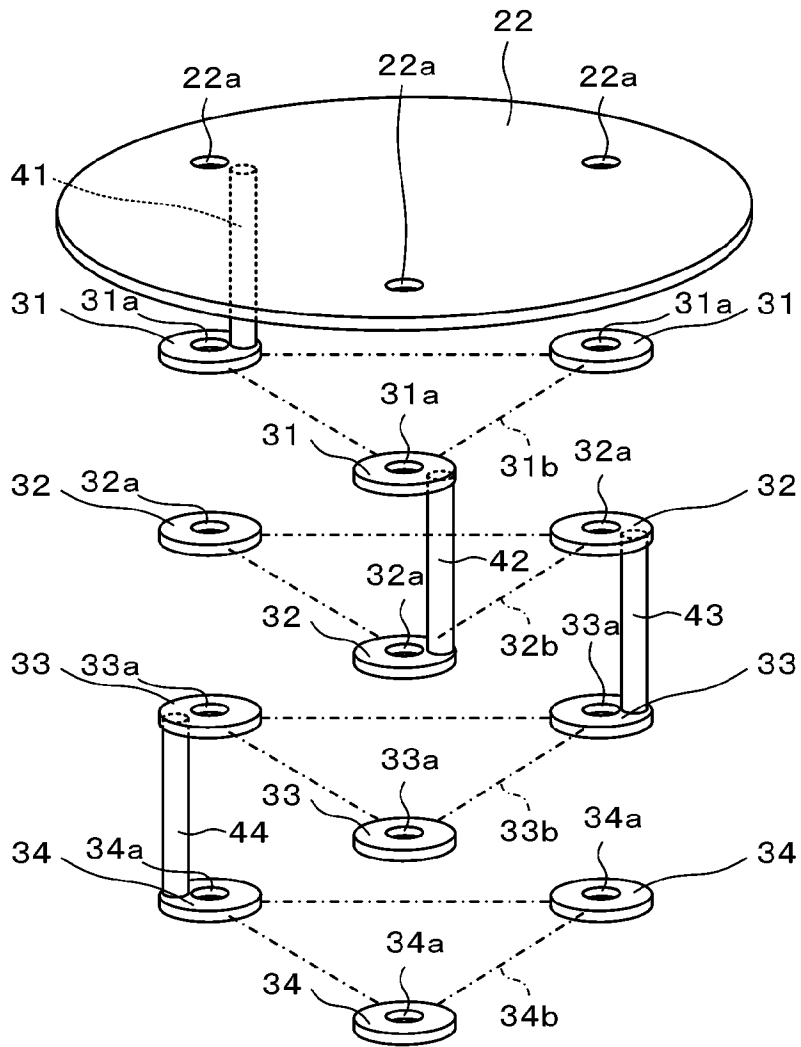
[図7]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/039549

A. CLASSIFICATION OF SUBJECT MATTER		
<i>H01L 21/3065</i> (2006.01)i FI: H01L21/302 101G		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01L21/3065; H01L21/302; H01L21/461; H01L21/67-21/683; H05H1/00-1/54		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2023 Registered utility model specifications of Japan 1996-2023 Published registered utility model applications of Japan 1994-2023		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	US 2017/0352567 A1 (APPLIED MATERIALS, INC.) 07 December 2017 (2017-12-07) paragraphs [0021]-[0022], [0027]-[0028], [0059], fig. 1-2, 7	1-4, 6-8 5
Y A	JP 2005-136350 A (TOKYO ELECTRON LIMITED) 26 May 2005 (2005-05-26) paragraphs [0016], [0023], [0031]-[0034], fig. 1	1-4, 6-8 5
Y A	JP 2020-205379 A (TOKYO ELECTRON LIMITED) 24 December 2020 (2020-12-24) paragraphs [0015]-[0017], [0029]-[0030], [0036]-[0039], fig. 1-2	3-4 5
A	JP 2023-044634 A (TOKYO ELECTRON LIMITED) 30 March 2023 (2023-03-30)	1-8
A	JP 2022-119239 A (NGK INSULATORS LTD.) 17 August 2022 (2022-08-17)	1-8
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p> <p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>		
Date of the actual completion of the international search 07 December 2023		Date of mailing of the international search report 19 December 2023
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/039549

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
US	2017/0352567	A1	07 December 2017	JP 2019-522889	A
				WO 2017/213715	A1
				CN 107710398	A
				TW 201807770	A
				KR 10-2019-0005704	A

JP	2005-136350	A	26 May 2005	KR 10-0802670	B1
				CN 1612314	A
				TW 200515841	A

JP	2020-205379	A	24 December 2020	US 2020/0402777	A1
				paragraphs [0017]-[0019], [0031]-[0032], [0039]-[0042], fig. 1-2	
				KR 10-2020-0144488	A
				CN 112103164	A
				TW 202130226	A

JP	2023-044634	A	30 March 2023	US 2023/0087660	A1
				CN 115831699	A
				KR 10-2023-0041624	A

JP	2022-119239	A	17 August 2022	US 2022/0246451	A1
				KR 10-2022-0112663	A
				CN 114864433	A
				TW 202233011	A

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 21/3065(2006.01)i FI: H01L21/302 101G		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L21/3065; H01L21/302; H01L21/461; H01L21/67-21/683; H05H1/00-1/54 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2023年 日本国実用新案登録公報 1996-2023年 日本国登録実用新案公報 1994-2023年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	US 2017/0352567 A1 (APPLIED MATERIALS, INC.) 07.12.2017 (2017-12-07) 段落[0021]-[0022], [0027]-[0028], [0059], 図1-2, 7	1-4, 6-8 5
Y A	JP 2005-136350 A (東京エレクトロン株式会社) 26.05.2005 (2005-05-26) 段落[0016], [0023], [0031]-[0034], 図1	1-4, 6-8 5
Y A	JP 2020-205379 A (東京エレクトロン株式会社) 24.12.2020 (2020-12-24) 段落[0015]-[0017], [0029]-[0030], [0036]-[0039], 図1-2	3-4 5
A	JP 2023-044634 A (東京エレクトロン株式会社) 30.03.2023 (2023-03-30)	1-8
A	JP 2022-119239 A (日本碍子株式会社) 17.08.2022 (2022-08-17)	1-8
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 07.12.2023	国際調査報告の発送日 19.12.2023	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 船越 亮 50 2591 電話番号 03-3581-1101 内線 3516	

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/039549

引用文献	公表日	パテントファミリー文献	公表日
US 2017/0352567 A1	07.12.2017	JP 2019-522889 A	
		WO 2017/213715 A1	
		CN 107710398 A	
		TW 201807770 A	
		KR 10-2019-0005704 A	
JP 2005-136350 A	26.05.2005	KR 10-0802670 B1	
		CN 1612314 A	
		TW 200515841 A	
JP 2020-205379 A	24.12.2020	US 2020/0402777 A1	
		段落[0017]-[0019], [0031]- [0032], [0039]-[0042], 図 1-2	
		KR 10-2020-0144488 A	
		CN 112103164 A	
		TW 202130226 A	
JP 2023-044634 A	30.03.2023	US 2023/0087660 A1	
		CN 115831699 A	
		KR 10-2023-0041624 A	
JP 2022-119239 A	17.08.2022	US 2022/0246451 A1	
		KR 10-2022-0112663 A	
		CN 114864433 A	
		TW 202233011 A	