

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-164737

(P2012-164737A)

(43) 公開日 平成24年8月30日(2012.8.30)

(51) Int.Cl.

H01S 5/022 (2006.01)

F 1

H01S 5/022

テーマコード(参考)

5 F 1 7 3

審査請求 未請求 請求項の数 19 O L (全 40 頁)

(21) 出願番号

特願2011-22540 (P2011-22540)

(22) 出願日

平成23年2月4日(2011.2.4)

(71) 出願人 000002185

ソニー株式会社

東京都港区港南1丁目7番1号

(71) 出願人 504157024

国立大学法人東北大学

宮城県仙台市青葉区片平二丁目1番1号

(74) 代理人 100094363

弁理士 山本 孝久

(74) 代理人 100118290

弁理士 吉井 正明

(72) 発明者 渡邊 秀輝

東京都港区港南1丁目7番1号 ソニー株式会社内

最終頁に続く

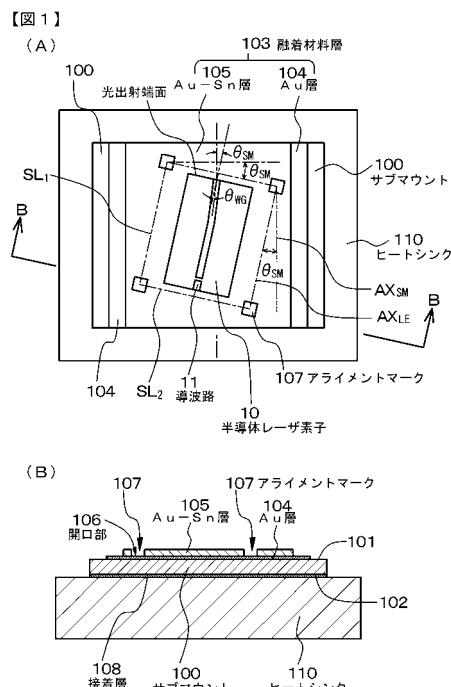
(54) 【発明の名称】サブマウント、サブマウント組立体及びサブマウント組立方法

(57) 【要約】

【課題】製造コストの増加、歩留りや信頼性の低下が生じ難い構成、構造を有し、斜め導波路を有するサブマウントを提供する。

【解決手段】本発明のサブマウント100は、光入射端面の法線に対して軸線が θ_{WG} (度)傾き、屈折率 n_{LE} を有する半導体材料から成る導波路11を備えた半導体発光素子10を取り付ける第1面101には、半導体発光素子を取り付けるための融着材料層103が設けられており、半導体発光素子の光入射端面の外側近傍の光通過媒質の屈折率を n_0 としたとき、角度 $\theta_{SM} = \sin^{-1}[n_{LE} \cdot \sin(\theta_{WG}) / n_0]$ を識別できるアライメントマーク107が、融着材料層103に形成されている。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

光入出射端面の法線に対して軸線が θ_{WG} (度) 傾き、屈折率 n_{LE} を有する半導体材料から成る導波路を備えた半導体発光素子を固定するためのサブマウントであって、

半導体発光素子を取り付ける第1面には、半導体発光素子を固定するための融着材料層が設けられており、

半導体発光素子の光入出射端面の外側近傍の光通過媒質の屈折率を n_0 としたとき、角度 $\theta_{SM} = \sin^{-1} [n_{LE} \cdot \sin(\theta_{WG}) / n_0]$ を識別できるアライメントマークが、融着材料層に形成されているサブマウント。

【請求項 2】

半導体発光素子をサブマウントに取り付けたとき、サブマウントの軸線と半導体発光素子の軸線とは θ_{SM} (度) を成して交わる請求項1に記載のサブマウント。

【請求項 3】

融着材料層には、少なくとも2つの点状のアライメントマークが設けられており、
2つのアライメントマークを結ぶ直線は、サブマウントの軸線と θ_{SM} (度) 又は (90 - θ_{SM}) (度) を成して交わっている請求項2に記載のサブマウント。

【請求項 4】

融着材料層には、少なくとも1つの帯状のアライメントマークが設けられており、
アライメントマークの軸線は、サブマウントの軸線と θ_{SM} (度) 又は (90 - θ_{SM}) (度) を成して交わっている請求項2に記載のサブマウント。

【請求項 5】

第1面と対向する第2面には、接着層が形成されており、
サブマウントは接着層を介してヒートシンクに取り付けられ、
サブマウントをヒートシンクに取り付けたとき、サブマウントの軸線とヒートシンクの軸線とは θ_{SM} (度) を成して交わる請求項1に記載のサブマウント。

【請求項 6】

融着材料層には、少なくとも2つの点状のアライメントマークが設けられており、
2つのアライメントマークを結ぶ直線は、サブマウントの軸線と θ_{SM} (度) 又は (90 - θ_{SM}) (度) を成して交わっている請求項5に記載のサブマウント。

【請求項 7】

融着材料層には、少なくとも1つの帯状のアライメントマークが設けられており、
アライメントマークの軸線は、サブマウントの軸線と θ_{SM} (度) 又は (90 - θ_{SM}) (度) を成して交わっている請求項5に記載のサブマウント。

【請求項 8】

融着材料層は、第1面側から、Au層、及び、Au-Sn合金層の積層構造を有し、
アライメントマークは、Au-Sn合金層に設けられた開口部から成り、
開口部の底部にAu層が露出している請求項1乃至請求項7のいずれか1項に記載のサブマウント。

【請求項 9】

Au-Sn合金層の射影像是Au層の射影像に含まれる請求項8に記載のサブマウント。

【請求項 10】

アライメントマークは半導体発光素子と重なり得る請求項1乃至請求項9のいずれか1項に記載のサブマウント。

【請求項 11】

アライメントマークは半導体発光素子と重ならない請求項1乃至請求項9のいずれか1項に記載のサブマウント。

【請求項 12】

半導体発光素子の光入出射端面は、サブマウントから突出し得る請求項1乃至請求項1のいずれか1項に記載のサブマウント。

10

20

30

40

50

【請求項 1 3】

光入出射端面の法線に対して軸線が θ_{WG} (度) 傾き、屈折率 n_{LE} を有する半導体材料から成る導波路を備えた半導体発光素子、及び、

半導体発光素子を固定するためのサブマウント、
を具備したサブマウント組立体であって、

サブマウントの半導体発光素子を取り付ける第1面には、半導体発光素子を固定するための融着材料層が設けられており、

半導体発光素子の光入出射端面の外側近傍の光通過媒質の屈折率を n_0 としたとき、角度 $\theta_{SM} = \sin^{-1} [n_{LE} \cdot \sin(\theta_{WG}) / n_0]$ を識別できるアライメントマークが、融着材料層に形成されているサブマウント組立体。 10

【請求項 1 4】

サブマウントを取り付けるためのヒートシンクを更に具備している請求項 1 3 に記載のサブマウント組立体。

【請求項 1 5】

半導体発光素子は、半導体レーザ素子から成る請求項 1 3 又は請求項 1 4 に記載のサブマウント組立体。

【請求項 1 6】

半導体発光素子は、半導体光増幅器から成る請求項 1 3 又は請求項 1 4 に記載のサブマウント組立体。

【請求項 1 7】

光入出射端面の法線に対して軸線が θ_{WG} (度) 傾き、屈折率 n_{LE} を有する半導体材料から成る導波路を備えた半導体発光素子を固定するためのサブマウント、及び、

サブマウントを取り付けるためのヒートシンク、
を具備したサブマウント組立体であって、

サブマウントの半導体発光素子を取り付ける第1面には、半導体発光素子を固定するための融着材料層が設けられており、

サブマウントの第1面と対向する第2面には、接着層が形成されており、

サブマウントは接着層を介してヒートシンクに取り付けられており、

半導体発光素子の光入出射端面の外側近傍の光通過媒質の屈折率を n_0 としたとき、角度 $\theta_{SM} = \sin^{-1} [n_{LE} \cdot \sin(\theta_{WG}) / n_0]$ を識別できるアライメントマークが、融着材料層に形成されているサブマウント組立体。 30

【請求項 1 8】

光入出射端面の法線に対して軸線が θ_{WG} (度) 傾き、屈折率 n_{LE} を有する半導体材料から成る導波路を備えた半導体発光素子、及び、

半導体発光素子を固定するためのサブマウント、
を具備し、

サブマウントの半導体発光素子を取り付ける第1面には、半導体発光素子を固定するための融着材料層が設けられており、

半導体発光素子の光入出射端面の外側近傍の光通過媒質の屈折率を n_0 としたとき、角度 $\theta_{SM} = \sin^{-1} [n_{LE} \cdot \sin(\theta_{WG}) / n_0]$ を識別できるアライメントマークが、融着材料層に形成されたサブマウント組立体の組立方法であって、 40

アライメントマークを基準として、サブマウントと半導体発光素子とを位置合わせした後、融着材料層を溶融・冷却させて、サブマウントに半導体発光素子を取り付けるサブマウント組立方法。

【請求項 1 9】

光入出射端面の法線に対して軸線が θ_{WG} (度) 傾き、屈折率 n_{LE} を有する半導体材料から成る導波路を備えた半導体発光素子を固定するためのサブマウント、及び、

サブマウントを取り付けるためのヒートシンク、
を具備し、

サブマウントの半導体発光素子を取り付ける第1面には、半導体発光素子を固定するた 50

めの融着材料層が設けられており、

半導体発光素子の光入出射端面の外側近傍の光通過媒質の屈折率を n_0 としたとき、角度 $\sin^{-1}[n_{LE} \cdot \sin(\theta_WG) / n_0]$ を識別できるアライメントマークが、融着材料層に形成されたサブマウント組立体の組立方法であって、

アライメントマークを基準として、サブマウントとヒートシンクとを位置合わせした後、接着層を溶融・冷却させて、サブマウントをヒートシンクに取り付けるサブマウント組立方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体発光素子の組立に使用するサブマウント、係るサブマウントを用いたサブマウント組立体及びサブマウント組立方法に関する。

【背景技術】

【0002】

今日、パルス時間がアト秒台、フェムト秒台のレーザ光を利用した先端的科学領域の研究に、超短パルス・超高出力レーザが盛んに用いられている。そして、超短パルスレーザは、ピコ秒・フェムト秒といった超高速現象の解明という科学的な関心のみならず、高いピークパワーを活用して、微細加工や2光子イメージングといった実用化への応用研究が盛んに行われている。また、GaN系化合物半導体から成り、発光波長が405nm帯の高出力超短パルス半導体レーザ素子が、ブルーレイ(Blu-ray)光ディスクシステムの次の世代の光ディスクシステムとして期待されている体積型光ディスクシステムの光源として、また、医療分野やバイオイメージング分野等で要求される光源、可視光領域全域をカバーするコヒーレント光源として期待されている。

【0003】

超短パルス・超高出力レーザとして、例えば、チタン/サファイア・レーザが知られているが、係るチタン/サファイア・レーザは、高価で、大型の固体レーザ光源であり、この点が、技術の普及を阻害している主たる要因となっている。もしも超短パルス・超高出力レーザが半導体レーザあるいは半導体レーザ素子によって実現できれば、大幅な小型化、低価格化、低消費電力化、高安定性化がもたらされ、これらの分野における広汎な普及を促進させる上でのブレイクスルーになると考えられる。

【0004】

このような405nm帯における高ピークパワー・ピコ秒パルス光源としての全半導体構成を有する半導体レーザ装置組立体は、通常、MOPA(Master Oscillator and Power Amplifier)構成を有する。具体的には、ピコ秒パルスを発生させる半導体レーザ、及び、発生したピコ秒パルスを増幅する半導体光増幅器(半導体レーザ増幅器, SOA, Semiconductor Optical Amplifier)から構成されている。ここで、光増幅器とは、光信号を電気信号に変換せず、直接光の状態で増幅するものであり、共振器の無いレーザ構造を有し、増幅器の光利得で入射光を増幅する。このMOPA構成におけるピコ秒パルスを発生するパルス光源の1つとして、具体的には、外部共振器を有するモード同期半導体レーザ装置組立体を挙げることができる。

【0005】

半導体光増幅器は、半導体レーザ素子の両端面の反射率を低減させることで実現することができる。ここで、反射率を低減させるには、端面に誘電体多層膜による無反射コートを施す手法が一般的であるが、端面に対して垂直な導波路を有する半導体レーザ素子の端面に無反射コートを施すだけでは、残留反射率が大きく、十分な光利得を有する半導体光増幅器を実現することは困難である。そこで、導波路を端面に対して傾けて配置した、即ち、斜め導波路を有する半導体光増幅器として、実効的な反射率を低減させる手法が用いられている。また、外部鏡を用いて構成するモード同期半導体レーザ素子組立体のように、半導体レーザ素子の端面の反射率を低減させたい場合にも、導波路を端面に対して傾けて配置する手法、即ち、斜め導波路を有する半導体レーザ素子を採用することが有効であ

10

20

30

40

50

る。

【0006】

ところで、半導体レーザ素子や半導体光増幅器（以下、これらを総称して、『半導体発光素子』と呼ぶ）を実際に使用する場合、レンズや光学機器、光学素子、その他のデバイスと効率的に光結合させる必要がある。しかしながら、上述したとおり、導波路を端面に對して斜めに傾けた状態で半導体発光素子の軸線がシステムの光軸に平行になるように半導体発光素子を実装すると、スネルの法則により、半導体発光素子からの出射光がシステムの光軸に対して或る角度で傾いてしまう。従って、従来のシステムをそのまま活用できないという問題が生じる。また、半導体光増幅器にあっては、入射光との光結合効率が低下するという問題も生じる。

10

【0007】

そこで、このような問題を解決する方法として、特開2007-088320にはヒートシンクのマウント部を傾ける技術が開示されており、特開平11-087840には半導体レーザ素子のp側コンタクト層にマークー17, 18を形成する技術が開示されている。

【先行技術文献】

【特許文献】

【0008】

【特許文献1】特開2007-088320

20

【特許文献2】特開平11-087840

【発明の概要】

【発明が解決しようとする課題】

【0009】

半導体レーザ素子の設計変更の際、特開2007-088320に開示された技術にあっては、ヒートシンク自体の形状を変えなければならない。通常、ヒートシンクは金型を用いて作製される。それ故、設計変更する度に金型を作製し直さなければならず、半導体発光素子の製造コストが増加してしまう。また、特開平11-087840に開示された技術にあっては、マークー17, 18を形成するためにプロセス時間が長くなり、しかも、マークー17, 18を形成することに起因した歩留りや信頼性の低下といった問題が生じ得る。

30

【0010】

従って、本発明の目的は、半導体発光素子の製造コストが増加したり、歩留りや信頼性の低下といった問題が生じ難い構成、構造を有し、斜め導波路を有する、半導体発光素子の組立に使用するサブマウント、係るサブマウントを用いたサブマウント組立体及びサブマウント組立方法を提供することにある。

【課題を解決するための手段】

【0011】

上記の目的を達成するための本発明のサブマウントは、光入出射端面の法線に対して軸線が θ_{WG} （度）傾き、屈折率 n_{LE} を有する半導体材料から成る導波路を備えた半導体発光素子を固定するためのサブマウントであって、

40

半導体発光素子を取り付ける第1面には、半導体発光素子を固定するための融着材料層が設けられており、

半導体発光素子の光入出射端面の外側近傍の光通過媒質の屈折率を n_0 としたとき、角度 $\theta_{SM} = \sin^{-1} [n_{LE} \cdot \sin(\theta_{WG}) / n_0]$ を識別できるアライメントマークが、融着材料層に形成されている。

【0012】

上記の目的を達成するための本発明の第1の態様に係るサブマウント組立体は、光入出射端面の法線に対して軸線が θ_{WG} （度）傾き、屈折率 n_{LE} を有する半導体材料から成る導波路を備えた半導体発光素子、及び、

半導体発光素子を固定するためのサブマウント、

50

を具備したサブマウント組立体であって、

サブマウントの半導体発光素子を取り付ける第1面には、半導体発光素子を固定するための融着材料層が設けられており、

半導体発光素子の光入出射端面の外側近傍の光通過媒質の屈折率を n_0 としたとき、角度 $\sin^{-1}[n_{LE} \cdot \sin(\theta_{WG}) / n_0]$ を識別できるアライメントマークが、融着材料層に形成されている。

【0013】

上記の目的を達成するための本発明の第2の態様に係るサブマウント組立体は、

光入出射端面の法線に対して軸線が θ_{WG} (度)傾き、屈折率 n_{LE} を有する半導体材料から成る導波路を備えた半導体発光素子を固定するためのサブマウント、及び、

サブマウントを取り付けるためのヒートシンク、
を具備したサブマウント組立体であって、

サブマウントの半導体発光素子を取り付ける第1面には、半導体発光素子を固定するための融着材料層が設けられており、

サブマウントの第1面と対向する第2面には、接着層が形成されており、

サブマウントは接着層を介してヒートシンクに取り付けられており、

半導体発光素子の光入出射端面の外側近傍の光通過媒質の屈折率を n_0 としたとき、角度 $\sin^{-1}[n_{LE} \cdot \sin(\theta_{WG}) / n_0]$ を識別できるアライメントマークが、融着材料層に形成されている。

【0014】

上記の目的を達成するための本発明の第1の態様に係るサブマウント組立方法は、

光入出射端面の法線に対して軸線が θ_{WG} (度)傾き、屈折率 n_{LE} を有する半導体材料から成る導波路を備えた半導体発光素子、及び、

半導体発光素子を固定するためのサブマウント、
を具備し、

サブマウントの半導体発光素子を取り付ける第1面には、半導体発光素子を固定するための融着材料層が設けられており、

半導体発光素子の光入出射端面の外側近傍の光通過媒質の屈折率を n_0 としたとき、角度 $\sin^{-1}[n_{LE} \cdot \sin(\theta_{WG}) / n_0]$ を識別できるアライメントマークが、融着材料層に形成されたサブマウント組立体の組立方法であって、

アライメントマークを基準として、サブマウントと半導体発光素子とを位置合わせした後、融着材料層を溶融・冷却させて、サブマウントに半導体発光素子を取り付ける。

【0015】

上記の目的を達成するための本発明の第2の態様に係るサブマウント組立方法は、

光入出射端面の法線に対して軸線が θ_{WG} (度)傾き、屈折率 n_{LE} を有する半導体材料から成る導波路を備えた半導体発光素子を固定するためのサブマウント、及び、

サブマウントを取り付けるためのヒートシンク、
を具備し、

サブマウントの半導体発光素子を取り付ける第1面には、半導体発光素子を固定するための融着材料層が設けられており、

半導体発光素子の光入出射端面の外側近傍の光通過媒質の屈折率を n_0 としたとき、角度 $\sin^{-1}[n_{LE} \cdot \sin(\theta_{WG}) / n_0]$ を識別できるアライメントマークが、融着材料層に形成されたサブマウント組立体の組立方法であって、

アライメントマークを基準として、サブマウントとヒートシンクとを位置合わせした後、接着層を溶融・冷却させて、サブマウントをヒートシンクに取り付ける。

【0016】

本発明の第1の態様に係るサブマウント組立方法と本発明の第2の態様に係るサブマウント組立方法とを組み合わせることができ、この場合、本発明の第1の態様に係るサブマウント組立方法を行い、次いで、本発明の第2の態様に係るサブマウント組立方法を行ってもよいし、本発明の第2の態様に係るサブマウント組立方法を行い、次いで、本発

10

20

30

40

50

明の第1の態様に係るサブマウント組立方法を行ってもよい。あるいは又、本発明の第1の態様に係るサブマウント組立方法と本発明の第2の態様に係るサブマウント組立方法とを同時にやってもよい。

【発明の効果】

【0017】

本発明のサブマウント、サブマウント組立体、サブマウント組立体の組立方法にあっては、角度 $\theta_{SM} = \sin^{-1} [n_{LE} \cdot \sin(\theta_{WG}) / n_0]$ を識別できるアライメントマークが、融着材料層に形成されている。それ故、斜め導波路を有する半導体発光素子において、組立コストが増加したり、歩留りや信頼性の低下といった問題が生じ難い。しかも、斜め導波路を有する半導体発光素子を従来のシステムに容易に組み込むことができるし、半導体発光素子の光結合効率を向上させることができ、システム全体の性能が向上する。また、現状の半導体発光素子やサブマウントの作製プロセスを大幅に変更する必要がないし、画像認識装置を用いて実装できるため、作製コスト、ランニングコストの大幅な低減が可能となる。

10

【図面の簡単な説明】

【0018】

【図1】図1の(A)及び(B)は、それぞれ、実施例1のサブマウント組立体の模式的な平面図、及び、模式的な端面図である。

【図2】図2は、実施例1のサブマウント組立体の変形例の模式的な平面図である。

20

【図3】図3は、実施例1のサブマウント組立体の別の変形例の模式的な平面図である。

【図4】図4は、実施例1のサブマウント組立体の更に別の変形例の模式的な平面図である。

【図5】図5は、実施例1のサブマウント組立体の更に別の変形例の模式的な平面図である。

【図6】図6は、実施例1のサブマウント組立体の更に別の変形例の模式的な平面図である。

【図7】図7は、実施例1のサブマウント組立体の更に別の変形例の模式的な平面図である。

【図8】図8は、実施例1のサブマウント組立体の更に別の変形例の模式的な平面図である。

30

【図9】図9は、実施例1のサブマウント組立体の更に別の変形例の模式的な平面図である。

【図10】図10は、実施例1における半導体レーザ素子の導波路の軸線を含む仮想垂直面で半導体レーザ素子を切断したときの模式的な端面図である。

【図11】図11は、実施例1における半導体レーザ素子の導波路の軸線と直交する仮想垂直面で半導体レーザ素子を切断したときの模式的な端面図である。

【図12】図12の(A)及び(B)は、実施例1のモード同期半導体レーザ素子から外部共振器を構成してモード同期駆動を行うシステムを模式的に示す図である。

【図13】図13の(A)、(B)及び(C)は、それぞれ、実施例1における半導体レーザ素子から外部共振器を構成してモード同期駆動を行うシステムを模式的に示す図である。

40

【図14】図14は、実施例2のサブマウント組立体の模式的な平面図である。

【図15】図15は、半導体光增幅器を含む実施例2の光出力装置の概念図である。

【図16】図16は、実施例2の半導体光增幅器の軸線を含む仮想垂直面で半導体光增幅器を切断したときの半導体光增幅器の模式的な断面図である。

【図17】図17は、実施例2の半導体光增幅器の軸線と直交する仮想垂直面で半導体光增幅器を切断したときの半導体光增幅器の模式的な断面図である。

【図18】図18の(A)は、実施例2の半導体光增幅器において、第2電極から第1電極に電流を流したときの光出力及び第2電極と第1電極との間の印加される電圧を示すグラフであり、図4の(B)は、実施例2の半導体光增幅器において、第2電極から第1電

50

極に電流を流したときの光出力を示すグラフである。

【図19】図19の(A)、(B)、(C)は、それぞれ、反射型半導体光増幅器、共振型半導体光増幅器、及び、モノリシック型半導体光増幅器の概念図である。

【図20】図20は、実施例3の半導体光増幅器の軸線を含む仮想垂直面で半導体光増幅器を切断したときの半導体光増幅器の模式的な断面図である。

【図21】図21は、実施例3の半導体光増幅器の軸線を含む仮想垂直面で半導体光増幅器の変形例を切断したときの半導体光増幅器の模式的な断面図である。

【図22】図22は、実施例4のサブマウント組立体の模式的な平面図である。

【図23】図23は、実施例1における半導体レーザ素子の変形例の導波路の軸線を含む仮想垂直面で半導体レーザ素子を切断したときの模式的な端面図である。 10

【図24】図24は、実施例1における半導体レーザ素子の別の変形例の導波路の軸線を含む仮想垂直面で半導体レーザ素子を切断したときの模式的な端面図である。

【図25】図25の(A)及び(B)は、実施例1の半導体レーザ素子の製造方法を説明するための基板等の模式的な一部断面図である。

【図26】図26の(A)及び(B)は、図25の(B)に引き続き、実施例1の半導体レーザ素子の製造方法を説明するための基板等の模式的な一部断面図である。

【図27】図27は、図26の(B)に引き続き、実施例1の半導体レーザ素子の製造方法を説明するための基板等の模式的な一部端面図である。

【発明を実施するための形態】

【0019】

以下、図面を参照して、実施例に基づき本発明を説明するが、本発明は実施例に限定されるものではなく、実施例における種々の数値や材料は例示である。尚、説明は、以下の順序で行う。

1. 本発明のサブマウント、本発明の第1の態様及び第2の態様に係るサブマウント組立体、並びに、本発明の第1の態様及び第2の態様に係るサブマウント組立方法、全般に関する説明

2. 実施例1(本発明のサブマウント、本発明の第1の態様に係るサブマウント組立体、並びに、本発明の第1の態様に係るサブマウント組立方法)

3. 実施例2(実施例1の変形)

4. 実施例3(実施例2の変形) 30

5. 実施例4(本発明のサブマウント、本発明の第2の態様に係るサブマウント組立体、並びに、本発明の第2の態様に係るサブマウント組立方法)、その他

【0020】

本発明の第1の態様に係るサブマウント組立体にあっては、サブマウントを取り付けるためのヒートシンクを更に具備している形態とすることができます。

【0021】

本発明のサブマウント、上記の好ましい形態を含む本発明の第1の態様及び第2の態様に係るサブマウント組立体、並びに、本発明の第1の態様及び第2の態様に係るサブマウント組立方法において、半導体発光素子は、半導体レーザ素子から成る構成とすることができるし、あるいは又、半導体光増幅器(半導体レーザ増幅器、SOA)から成る構成とすることができる。 40

【0022】

上記の好ましい形態、構成を含む本発明のサブマウント、本発明の第1の態様及び第2の態様に係るサブマウント組立体、並びに、本発明の第1の態様及び第2の態様に係るサブマウント組立方法において、半導体発光素子をサブマウントに取り付けたとき、サブマウントの軸線と半導体発光素子の軸線とは θ_{SM} (度)を成して交わる構成とすることができる。そして、このような構成において、融着材料層には、少なくとも2つの点状のアライメントマークが設けられており、2つのアライメントマークを結ぶ直線は、サブマウントの軸線と θ_{SM} (度)又は $(90 - \theta_{SM})$ (度)を成して交わっている形態とすることができます、あるいは又、融着材料層には、少なくとも1つの帯状のアライメントマークが設け

10

20

30

40

50

られており、アライメントマークの軸線は、サブマウントの軸線と s_M (度) 又は (90 - s_M) (度) を成して交わっている形態とすることができます。

【0023】

あるいは又、上記の好ましい形態、構成を含む本発明のサブマウント、本発明の第1の態様及び第2の態様に係るサブマウント組立体、並びに、本発明の第1の態様及び第2の態様に係るサブマウント組立方法において、第1面と対向する第2面には、接着層が形成されており、サブマウントは接着層を介してヒートシンクに取り付けられ、サブマウントをヒートシンクに取り付けたとき、サブマウントの軸線とヒートシンクの軸線とは s_M (度) を成して交わる構成とすることができます。そして、このような構成において、融着材料層には、少なくとも2つの点状のアライメントマークが設けられており、2つのアライメントマークを結ぶ直線は、サブマウントの軸線と s_M (度) 又は (90 - s_M) (度) を成して交わっている形態とすることができます、あるいは又、融着材料層には、少なくとも1つの帯状のアライメントマークが設けられており、アライメントマークの軸線は、サブマウントの軸線と s_M (度) 又は (90 - s_M) (度) を成して交わっている形態とすることができます。

10

【0024】

融着材料層に2つの点状のアライメントマークを設ける場合、2つのアライメントマークを結ぶ直線がサブマウントの軸線と s_M (度) を成して交わるように2つのアライメントマークを配置してもよいし、2つのアライメントマークを結ぶ直線がサブマウントの軸線と (90 - s_M) (度) を成して交わるように2つのアライメントマークを配置してもよい。また、融着材料層に3つの点状のアライメントマークを設ける場合、第1のアライメントマークと第2のアライメントマークを結ぶ直線がサブマウントの軸線と s_M (度) を成して交わり、第2のアライメントマークと第3のアライメントマークを結ぶ直線がサブマウントの軸線と (90 - s_M) (度) を成して交わるように、3つのアライメントマークを配置すればよい。更には、融着材料層に4つの点状のアライメントマークを設ける場合、第1のアライメントマークと第2のアライメントマーク、第3のアライメントマークと第4のアライメントマークを結ぶ直線がサブマウントの軸線と s_M (度) を成して交わり、第1のアライメントマークと第4のアライメントマーク、第2のアライメントマークと第3のアライメントマークを結ぶ直線がサブマウントの軸線と (90 - s_M) (度) を成して交わるように、4つのアライメントマークを配置すればよい。

20

【0025】

融着材料層に1つの帯状のアライメントマークを設ける場合、アライメントマークの軸線が、サブマウントの軸線と s_M (度) を成して交わるように1つの帯状のアライメントマークを配置してもよいし、アライメントマークの軸線が、サブマウントの軸線と (90 - s_M) (度) を成して交わるように1つの帯状のアライメントマークを配置してもよい。融着材料層に2つの帯状のアライメントマークを設ける場合、2つの帯状のアライメントマークの軸線が、サブマウントの軸線と s_M (度) を成して交わるように2つの帯状のアライメントマークを配置してもよいし、2つの帯状のアライメントマークの軸線が、サブマウントの軸線と (90 - s_M) (度) を成して交わるように2つの帯状のアライメントマークを配置してもよいし、一方の帯状のアライメントマークの軸線がサブマウントの軸線と s_M (度) を成して交わり、他方の帯状のアライメントマークの軸線がサブマウントの軸線と (90 - s_M) (度) を成して交わるように、2つの帯状のアライメントマークを配置してもよい。融着材料層に3つの帯状のアライメントマークを設ける場合、2つの帯状のアライメントマークの軸線が、サブマウントの軸線と s_M (度) を成して交わるように2つの帯状のアライメントマークを配置し、残りの1つの帯状のアライメントマークの軸線が、サブマウントの軸線と (90 - s_M) (度) を成して交わるように、3つの帯状のアライメントマークを配置してもよいし、2つの帯状のアライメントマークの軸線が、サブマウントの軸線と (90 - s_M) (度) を成して交わるように2つの帯状のアライメントマークを配置し、残りの1つの帯状のアライメントマークの軸線が、サブマウントの軸線と s_M (度) を成して交わるように、3つの帯状のアライメントマークを配置し

30

40

50

てもよい。融着材料層に4つの帯状のアライメントマークを設ける場合、第1の帯状のアライメントマーク及び第3の帯状のアライメントマークの軸線が、サブマウントの軸線と_{SM}(度)を成して交わり、第2の帯状のアライメントマーク及び第4の帯状のアライメントマークの軸線が、サブマウントの軸線と(90-_{SM})(度)を成して交わるように、4つの帯状のアライメントマークを配置すればよい。

【0026】

以上に説明した各種の好ましい形態、構成を含む本発明のサブマウント、本発明の第1の態様及び第2の態様に係るサブマウント組立体、並びに、本発明の第1の態様及び第2の態様に係るサブマウント組立方法において、融着材料層は、第1面側から、Au層、及び、Au-Sn合金層(例えば、Au₈₀Sn₂₀合金層)の積層構造を有し、アライメントマークは、Au-Sn合金層に設けられた開口部から成り、開口部の底部にAu層が露出している構成とすることができます。このような構成とすることで、画像認識装置によってアライメントマークを容易に検出することができる。但し、融着材料層はこのような構成に限定するものではなく、融着材料層は、第1面側から、Au層、及び、Ag-Sn合金層の積層構造を有していてもよい。そして、このような2層構成の融着材料層にあっては、Au-Sn合金層の射影像是Au層の射影像に含まれる形態とすることが好ましく、これによって、例えば、Au層にボンディング法に基づき配線等を接続することができる。但し、融着材料層は、このような材料構成、層構成に限定されるものではない。融着材料層を構成する材料として、あるいは又、接着層を構成する材料として、所謂低融点金属(合金)材料や半田材料、ロウ材を用いることができ、例えば、In(インジウム：融点157°C)；インジウム-金系の低融点合金；Sn₈₀Ag₂₀(融点220~370°C)、Sn₉₅Cu₅(融点227~370°C)等の錫(Sn)系高温はんだ；Pb_{97.5}Ag_{2.5}(融点304°C)、Pb_{94.5}Ag_{5.5}(融点304~365°C)、Pb_{97.5}Ag_{1.5}Sn_{1.0}(融点309°C)等の鉛(Pb)系高温はんだ；Zn₉₅Al₅(融点380°C)等の亜鉛(Zn)系高温はんだ；Sn₅Pb₉₅(融点300~314°C)、Sn₂Pb₉₈(融点316~322°C)等の錫-鉛系標準はんだ；Au₈₈Ga₁₂(融点381°C)等のろう材(以上の添字は全て原子%を表す)を例示することができる。尚、半導体発光素子とサブマウントを加熱して接合し、ヒートシンクとサブマウントを加熱して接合する場合、先の工程で加熱する融着材料層あるいは接着層を構成する材料の融点よりも、後の工程で加熱する接着層あるいは融着材料層を構成する材料の融点が低いことが必要とされる。半導体発光素子とサブマウントとヒートシンクとサブマウントを加熱して同時に接合する場合には、融着材料層と接着層を構成する材料として、同じ材料を用いることができる。融着材料層や接着層は、例えば、真空蒸着法やスパッタリング法等のPVD法にて成膜することができるし、アライメントマークは、例えば、エッチング法やリフトオフ法に基づき形成することができる。

【0027】

サブマウントを構成する材料として、AlN、ダイアモンド、Si、SiCを例示することができるし、ヒートシンクを構成する材料として、銅、銅タンゲステン、銅合金、鉄、ステンレス鋼、アルミニウム、アルミニウム合金、タンゲステン、モリブデン、銅モリブデン、アルミニウム・シリコンカーバイトを例示することができる。サブマウントやヒートシンクは周知の方法で作製すればよい。

【0028】

更には、以上に説明した各種の好ましい形態、構成を含む本発明のサブマウント、本発明の第1の態様及び第2の態様に係るサブマウント組立体、並びに、本発明の第1の態様及び第2の態様に係るサブマウント組立方法において、アライメントマークは半導体発光素子と重なり得る形態とすることができますし、あるいは又、アライメントマークは半導体発光素子と重ならない形態とすることができます。前者の場合、半導体発光素子の上方から、半導体発光素子を通してアライメントマークが識別できるような材料から(例えば、GaN系化合物半導体)から半導体発光素子を構成すればよいし、あるいは又、アライメントマークの上方に位置する半導体発光素子の構成要素を透明な材料から構成すればよい。

10

20

30

40

50

【0029】

半導体発光素子をサブマウントに取り付けるには、後述する第2電極をサブマウントに取り付けてもよいし、後述する第1電極をサブマウントに取り付けてもよい。前者の場合、サブマウントの上に、化合物半導体層、基板がこの順に積層された構造となり、所謂ジャンクション・ダウン方式での半導体発光素子の取り付けとなる。一方、後者の場合、サブマウントの上に、基板、化合物半導体層がこの順に積層された構造となり、所謂ジャンクション・アップ方式での半導体発光素子の取り付けとなる。

【0030】

更には、以上に説明した各種の好ましい形態、構成を含む本発明のサブマウント、本発明の第1の態様及び第2の態様に係るサブマウント組立体、並びに、本発明の第1の態様及び第2の態様に係るサブマウント組立方法において、半導体発光素子の光入出射端面は、サブマウントから突出し得る形態とすることができます、これによって、所謂ジャンクション・ダウン方式での半導体発光素子の取り付けを行うことができ、ヒートシンクによる半導体発光素子の冷却効果を一層向上させることができます。

10

【0031】

角度 ω_G として、0.1度 ω_G 10度、好ましくは、2度 ω_G 6度を例示することができる。導波路の軸線とは、例えば、半導体発光素子がリッジストライプ構造を有する場合、リッジストライプ構造の幅方向に沿った両側面を結ぶ線分の二等分点を結ぶ直線あるいは線分の組合せである。また、光入出射端面の法線に対して軸線が ω_G (度) 傾いているが、半導体発光素子の構成、構造に依存して、光入射端面の法線に対して軸線が ω_G (度) 傾いている場合もあるし、光出射端面の法線に対して軸線が ω_G (度) 傾いている場合もあるし、2つの光入出射端面の法線に対して軸線が ω_G (度) 傾いている場合もある。

20

【0032】

以上に説明した各種の好ましい形態、構成を含む本発明のサブマウント、本発明の第1の態様及び第2の態様に係るサブマウント組立体、並びに、本発明の第1の態様及び第2の態様に係るサブマウント組立方法(以下、これらを総称して、単に『本発明』と呼ぶ)において、半導体発光素子を半導体レーザ素子から構成する場合、周知の連続発振型の半導体レーザ素子とすることもできるし、パルス発振型の半導体レーザ素子とすることもできる。後者の場合、例えば、モード同期半導体レーザ素子を構成する半導体レーザ素子として、発光領域及び可飽和吸収領域を設けた半導体レーザ素子を挙げることができ、具体的には、発光領域及び可飽和吸収領域の配置状態から、半導体レーザ素子は、発光領域と可飽和吸収領域とを垂直方向に配置したSAL(Saturable Absorber Layer)型やWI(Weakly Index guide)型と、共振器(導波路)方向に発光領域と可飽和吸収領域とを並置した多電極型(Multi Section)型とに分類することができる。

30

【0033】

ここで、多電極型半導体レーザ素子の一形態は、

(a) 第1導電型を有し、GaN系化合物半導体から成る第1化合物半導体層、GaN系化合物半導体から成る発光領域及び可飽和吸収領域を構成する第3化合物半導体層(活性層)、並びに、第1導電型と異なる第2導電型を有し、GaN系化合物半導体から成る第2化合物半導体層が、順次、積層されて成る積層構造体、

40

(b) 第2化合物半導体層上に形成された第2電極、並びに、

(c) 第1化合物半導体層に電気的に接続された第1電極、
を備え、

第2電極は、発光領域を経由して第1電極に電流を流すことで順バイアス状態とするための第1部分と、可飽和吸収領域に電界を加えるための第2部分とに、分離溝によって分離されている、バイ・セクション型の形態とすることができます。尚、このような構成を有する半導体レーザ素子を、便宜上、『本発明における半導体レーザ素子』と呼ぶ場合がある。

50

【0034】

そして、第2電極の第1部分と第2部分との間の電気抵抗値は、第2電極と第1電極との間の電気抵抗値の 1×10 倍以上、好ましくは 1×10^2 倍以上、より好ましくは 1×10^3 倍以上であることが望ましい。尚、このような本発明における半導体レーザ素子を、便宜上、『第1の構成の半導体レーザ素子』と呼ぶ。あるいは又、第2電極の第1部分と第2部分との間の電気抵抗値は、 1×10^2 以上、好ましくは 1×10^3 以上、より好ましくは 1×10^4 以上であることが望ましい。尚、このような本発明における半導体レーザ素子を、便宜上、『第2の構成の半導体レーザ素子』と呼ぶ。

【0035】

このような第1の構成あるいは第2の構成の半導体レーザ素子にあっては、第2電極の第1部分と第2部分との間の電気抵抗値は、第2電極と第1電極との間の電気抵抗値の10倍以上であり、あるいは又、 1×10^2 以上である。従って、第2電極の第1部分から第2部分への漏れ電流の流れを確実に抑制することができる。即ち、発光領域（キャリア注入領域、利得領域）に注入する電流を大きくできると同時に、可飽和吸収領域（キャリア非注入領域）へ印加する逆バイアス電圧 V_{sa} を高くすることができるため、時間的に短いレーザ光を有するシングルモードのモード同期動作を実現できる。そして、第2電極の第1部分と第2部分との間のこののような高い電気抵抗値を、第2電極を第1部分と第2部分とに分離溝によって分離するだけで達成することができる。

【0036】

第1の構成あるいは第2の構成の半導体レーザ素子にあっては、第2電極の第1部分から発光領域を経由して第1電極に電流を流して順バイアス状態とし、第1電極と第2電極の第2部分との間に電圧を印加することによって可飽和吸収領域に電界を加えることで、モード同期動作させることができる。また、第1電極と第2部分との間には、逆バイアス電圧を印加する構成（即ち、第1電極を正極、第2部分を負極とする構成）とすることが望ましい。尚、第2電極の第2部分には、第2電極の第1部分に印加するパルス電流あるいはパルス電圧と同期したパルス電流あるいはパルス電圧を印加してもよいし、直流バイアスを印加してもよい。また、第2電極から発光領域を経由して第1電極に電流を流し、且つ、第2電極から発光領域を経由して第1電極に外部電気信号を重畠させる形態とすることができる。そして、これによって、光パルスと外部電気信号との間の同期を取ることができます。あるいは又、積層構造体の光入射端面から光信号を入射させる形態とすることができます。そして、これによつても、光パルスと光信号との間の同期を取ることができます。

【0037】

また、本発明における半導体レーザ素子にあっては、限定するものではないが、第3化合物半導体層は、井戸層及び障壁層を備えた量子井戸構造を有し、井戸層の厚さは、1nm以上、10nm以下、好ましくは、1nm以上、8nm以下であり、

障壁層の不純物ドーピング濃度は、 $2 \times 10^{18} \text{ cm}^{-3}$ 以上、 $1 \times 10^{20} \text{ cm}^{-3}$ 以下、好ましくは、 $1 \times 10^{19} \text{ cm}^{-3}$ 以上、 $1 \times 10^{20} \text{ cm}^{-3}$ 以下である形態とすることができます。尚、このような本発明における半導体レーザ素子を、便宜上、『第3の構成の半導体レーザ素子』と呼ぶ場合がある。

【0038】

このように、第3化合物半導体層を構成する井戸層の厚さを1nm以上、10nm以下と規定し、更には、第3化合物半導体層を構成する障壁層の不純物ドーピング濃度を $2 \times 10^{18} \text{ cm}^{-3}$ 以上、 $1 \times 10^{20} \text{ cm}^{-3}$ 以下と規定することで、即ち、井戸層の厚さを薄くし、しかも、第3化合物半導体層のキャリアの増加を図ることで、ピエゾ分極の影響を低減させることができ、時間幅が短く、サブパルス成分の少ない単峰化された光パルスを発生させ得るレーザ光源を得ることができる。また、出来るだけ低い逆バイアス電圧でモード同期駆動を達成することができる。尚、外部信号（電気信号及び光信号）と同期が取れた光パルス列を発生させることができる。障壁層にドーピングされた不純物はシリコン（Si）である構成することができるが、これに限定するものではなく、その他、酸

10

20

30

40

50

素(〇)とすることもできる。

【0039】

ここで、第1の構成～第3の構成の半導体レーザ素子は、リッジストライプ型の分離閉じ込めヘテロ構造(SCDH構造、Separate Confinement Heterostructure)を有する半導体レーザ素子である形態とすることができます。

【0040】

また、本発明における半導体レーザ素子において、
第2電極の幅は、0.5μm以上、50μm以下、好ましくは1μm以上、5μm以下
、リッジストライプ構造の高さは、0.1μm以上、10μm以下、好ましくは0.2μm以上、1μm以下。
10

第2電極を第1部分と第2部分とに分離する分離溝の幅は、1μm以上、共振器長の50%以下、好ましくは10μm以上、共振器長の10%以下であることが望ましい。共振器長として、0.6mmを例示することができるが、これに限定するものではない。また、リッジストライプ構造の幅として2μm以下を例示することができ、リッジストライプ構造の幅の下限値として、例えば、0.8μmを挙げることができるが、これに限定するものではない。リッジストライプ構造の両側面よりも外側に位置する第2化合物半導体層の部分の頂面から第3化合物半導体層(活性層)までの距離(D)は1.0×10⁻⁷m(0.1μm)以上であることが好ましい。距離(D)をこのように規定することによって、第3化合物半導体層の両脇(Y方向と呼ぶ)に可飽和吸収領域を確実に形成することができる。距離(D)の上限は、閾値電流の上昇、温度特性、長期駆動時の電流上昇率の劣化等に基づき決定すればよい。尚、以下の説明において、共振器長方向あるいは導波路の延びる方向をX方向と呼び、積層構造体の厚さ方向をZ方向と呼ぶ。
20

【0041】

更には、上記の好ましい形態を含む本発明における半導体レーザ素子において、あるいは又、本発明における半導体発光素子を構成する半導体光増幅器(以下、便宜上、「本発明における半導体光増幅器」と呼ぶ場合がある)において、第2電極は、パラジウム(Pd)単層、ニッケル(Ni)単層、白金(Plt)単層、パラジウム層が第2化合物半導体層に接するパラジウム層/白金層の積層構造、又は、パラジウム層が第2化合物半導体層に接するパラジウム層/ニッケル層の積層構造から成る形態とすることができます。尚、下層金属層をパラジウムから構成し、上層金属層をニッケルから構成する場合、上層金属層の厚さを、0.1μm以上、好ましくは0.2μm以上とすることが望ましい。あるいは又、第2電極を、パラジウム(Pd)単層から成る構成とすることが好ましく、この場合、厚さを、20nm以上、好ましくは50nm以上とすることが望ましい。あるいは又、第2電極を、パラジウム(Pd)単層、ニッケル(Ni)単層、白金(Plt)単層、又は、下層金属層が第2化合物半導体層に接する下層金属層と上層金属層の積層構造(但し、下層金属層は、パラジウム、ニッケル及び白金から成る群から選択された1種類の金属から構成され、上層金属層は、後述する工程(D)において第2電極に分離溝を形成する際のエッチングレートが、下層金属層のエッチングレートと同じ、あるいは同程度、あるいは、下層金属層のエッチングレートよりも高い金属から構成されている)から成る構成とすることが好ましい。また、後述する工程(D)において第2電極に分離溝を形成する際のエッチング液を、王水、硝酸、硫酸、塩酸、又は、これらの酸の内の少なくとも2種類の混合液(具体的には、硝酸と硫酸の混合液、硫酸と塩酸の混合液)とすることが望ましい。第2電極の幅は、0.5μm以上、50μm以下、好ましくは1μm以上、5μm以下であることが望ましい。
30

【0042】

以上に説明した好ましい構成、形態を含む本発明における半導体レーザ素子において、可飽和吸収領域の長さは発光領域の長さよりも短い構成とすることができます。あるいは又、第2電極の長さ(第1部分と第2部分の総計の長さ)は第3化合物半導体層(活性層)の長さよりも短い構成とすることができます。第2電極の第1部分と第2部分の配置状態と
40

して、具体的には、

- (1) 1つの第2電極の第1部分と1つの第2電極の第2部分とが設けられ、第2電極の第1部分と、第2電極の第2部分とが、分離溝を挟んで配置されている状態
- (2) 1つの第2電極の第1部分と2つの第2電極の第2部分とが設けられ、第1部分の一端が、一方の分離溝を挟んで、一方の第2部分と対向し、第1部分の他端が、他方の分離溝を挟んで、他方の第2部分と対向している状態
- (3) 2つの第2電極の第1部分と1つの第2電極の第2部分とが設けられ、第2部分の端部が、一方の分離溝を挟んで、一方の第1部分と対向し、第2部分の他端が、他方の分離溝を挟んで、他方の第1部分と対向している状態（即ち、第2電極は、第2部分を第1部分で挟んだ構造）

10

を挙げることができる。また、広くは、

- (4) N個の第2電極の第1部分と(N-1)個の第2電極の第2部分とが設けられ、第2電極の第1部分が第2電極の第2部分を挟んで配置されている状態
- (5) N個の第2電極の第2部分と(N-1)個の第2電極の第1部分とが設けられ、第2電極の第2部分が第2電極の第1部分を挟んで配置されている状態
- (6) N個の第2電極の第2部分とN個の第2電極の第1部分とが設けられ、第2電極の第2部分と第2電極の第1部分が並んで配置されている状態

を挙げができる。尚、(4)及び(5)の状態は、云い換えれば、

- (4') N個の発光領域〔キャリア注入領域、利得領域〕と(N-1)個の可飽和吸収領域〔キャリア非注入領域〕とが設けられ、発光領域が可飽和吸収領域を挟んで配置されている状態

20

- (5') N個の可飽和吸収領域〔キャリア非注入領域〕と(N-1)個の発光領域〔キャリア注入領域、利得領域〕とが設けられ、可飽和吸収領域が発光領域を挟んで配置されている状態

である。尚、(3)、(5)、(5')の構造を採用することで、第1の構成～第3の構成の半導体レーザ素子の光出射端面における損傷が発生し難くなる。

【0043】

本発明における半導体レーザ素子は、例えば、以下の方法で製造することができる。即ち、

- (A) 基体上に、第1導電型を有し、GaN系化合物半導体から成る第1化合物半導体層、GaN系化合物半導体から成る発光領域及び可飽和吸収領域を構成する第3化合物半導体層、並びに、第1導電型と異なる第2導電型を有し、GaN系化合物半導体から成る第2化合物半導体層が、順次、積層されて成る積層構造体を形成した後、

30

- (B) 第2化合物半導体層上に第2電極を形成し、次いで、

- (C) 第2電極をエッチング用マスクとして、少なくとも第2化合物半導体層の一部分をエッチングして、リッジストライプ構造を形成した後、

- (D) 分離溝を第2電極に形成するためのレジスト層を形成し、次いで、レジスト層をウエットエッチング用マスクとして、第2電極に分離溝をウエットエッチング法にて形成し、以て、第2電極を第1部分と第2部分とに分離溝によって分離する、

各工程を具備した製造方法に基づき製造することができる。

40

【0044】

そして、このような製造方法を採用することで、即ち、第2電極をエッチング用マスクとして、少なくとも第2化合物半導体層の一部分をエッチングして、リッジストライプ構造を形成することで、即ち、パターニングされた第2電極をエッチング用マスクとして用いてセルフアライン方式にてリッジストライプ構造を形成することで、第2電極とリッジストライプ構造との間に合わせずれが生じることがない。また、第2電極に分離溝をウエットエッチング法にて形成することが好ましい。このように、ドライエッチング法と異なり、ウエットエッチング法を採用することで、第2化合物半導体層に光学的、電気的特性の劣化が生じることを抑制することができる。それ故、発光特性に劣化が生じることを、確実に防止することができる。

50

【0045】

尚、製造すべき半導体レーザ素子の構成、構造にも依るが、工程(C)にあっては、第2化合物半導体層を厚さ方向に一部分、エッティングしてもよいし、第2化合物半導体層を厚さ方向に全部、エッティングしてもよいし、第2化合物半導体層及び第3化合物半導体層を厚さ方向にエッティングしてもよいし、第2化合物半導体層及び第3化合物半導体層、更には、第1化合物半導体層を厚さ方向に一部分、エッティングしてもよい。

【0046】

更には、前記工程(D)において、第2電極に分離溝を形成する際の、第2電極のエッティングレートをER₀、積層構造体のエッティングレートをER₁としたとき、ER₀/ER₁ = 1 × 10、好ましくは、ER₀/ER₁ = 1 × 10²を満足することが望ましい。ER₀/ER₁がこのような関係を満足することで、積層構造体をエッティングすること無く(あるいは、エッティングされても僅かである)、第2電極を確実にエッティングすることができる。

10

【0047】

本発明における半導体光増幅器は、透過型半導体光増幅器から構成されている形態とすることができるが、これに限定するものではなく、例えば、反射型半導体光増幅器や、共振型半導体光増幅器、モノリシック型半導体光増幅器から構成されている形態とすることもできる。

【0048】

ここで、透過型半導体光増幅器は、

20

(a) 第1導電型を有し、GaN系化合物半導体から成る第1化合物半導体層、GaN系化合物半導体から成る光増幅領域(キャリア注入領域、利得領域)を有する第3化合物半導体層、並びに、第1導電型と異なる第2導電型を有し、GaN系化合物半導体から成る第2化合物半導体層が、順次、積層されて成る積層構造体、

(b) 第2化合物半導体層上に形成された第2電極、並びに、

(c) 第1化合物半導体層に電気的に接続された第1電極、
を備えている形態とすることができる。

【0049】

ここで、このような半導体光増幅器において、積層構造体はリジストライプ構造を有する形態とすることができます。また、半導体光増幅器の軸線に沿って光出射端面から積層構造体の内側の領域にはキャリア非注入領域が設けられている構成とすることができます、半導体光増幅器の軸線に沿ったキャリア非注入領域の長さ(キャリア非注入領域の幅)L_{NC}として、0.1μm乃至100μmを例示することができます。また、半導体光増幅器の軸線に沿って光入射端面から積層構造体の内側の領域にも、キャリア非注入領域が設けられている構成とすることもできる。

30

【0050】

本発明における半導体光増幅器の光入射端面及び光出射端面には、また、本発明における半導体レーザ素子の光出射端面には、酸化チタン層、酸化タンタル層、酸化ジルコニア層、酸化シリコン層及び酸化アルミニウム層から成る群から選択された少なくとも2種類の層の積層構造から成る低反射コート層が形成されている構成とすることができます。

40

【0051】

本発明における半導体光増幅器は、その形態に依存するものの、実質的に、上述した本発明における半導体レーザ素子の各種構成を適用することができる。また、本発明における半導体光増幅器は、その形態に依存するものの、実質的に、上述した本発明における半導体レーザ素子の製造方法と同様の製造方法で製造することができるが、これに限定するものではない。

【0052】

本発明における半導体光増幅器において、レーザ光源は、上述した本発明における半導体レーザ素子から成り、この半導体レーザ素子が出射するパルスレーザ光が半導体光増幅器に入射する形態とすることができます、この場合、レーザ光源は、モード同期動作に基づき

50

パルスレーザ光を出射する構成とすることができます。但し、レーザ光源はこのような形態に限定するものではなく、連続発振型の周知のレーザ光源、利得スイッチング方式、損失スイッチング方式（Qスイッチング方式）等を含む種々の方式・形式の周知のパルス発振型のレーザ光源、チタン／サファイア・レーザといったレーザ光源を用いることもできる。尚、本発明における半導体光増幅器は、光信号を電気信号に変換せず、直接光の状態で増幅するものであり、共振器効果を極力排除したレーザ構造を有し、半導体光増幅器の光利得で入射光を増幅する。即ち、本発明における半導体光増幅器は、例えば、前述したとおり、本発明における半導体レーザ素子と同じ構成、構造を有する形態とすることもできるし、異なる構成、構造を有する形態とすることもできる。

【0053】

10

以上に説明した好ましい構成、形態を含む本発明における半導体発光素子において、積層構造体は、具体的には、AlGaN系化合物半導体から成る構成とすることができます。ここで、AlGaN系化合物半導体として、より具体的には、GaN、AlGaN、GaInN、AlGaInNを挙げることができる。更には、これらの化合物半導体に、所望に応じて、ホウ素（B）原子やタリウム（Tl）原子、ヒ素（As）原子、リン（P）原子、アンチモン（Sb）原子が含まれていてもよい。また、光増幅領域あるいは発光領域（利得領域）及び可飽和吸収領域を構成する第3化合物半導体層（活性層）は、量子井戸構造を有することが望ましい。具体的には、単一量子井戸構造〔QW構造〕を有していてもよいし、多重量子井戸構造〔MQW構造〕を有していてもよい。量子井戸構造を有する第3化合物半導体層（活性層）は、井戸層及び障壁層が、少なくとも1層、積層された構造を有するが、（井戸層を構成する化合物半導体、障壁層を構成する化合物半導体）の組合せとして、（In_yGa_(1-y)N, GaN）、（In_yGa_(1-y)N, In_zGa_(1-z)N）〔但し、y > z〕、（In_yGa_(1-y)N, AlGaN）を例示することができる。

20

【0054】

30

更には、上記の好ましい構成、形態を含む本発明における半導体発光素子において、第2化合物半導体層は、p型GaN層及びp型AlGaN層が交互に積層された超格子構造を有し；超格子構造の厚さは0.7μm以下である構造とすることができます。このような超格子構造の構造を採用することで、クラッド層として必要な高屈折率を維持しながら、半導体発光素子の直列抵抗成分を下げることができ、半導体発光素子の低動作電圧化につながる。尚、超格子構造の厚さの下限値として、限定するものではないが、例えば、0.3μmを挙げることができるとし、超格子構造を構成するp型GaN層の厚さとして1nm乃至5nmを例示することができるとし、超格子構造を構成するp型AlGaN層の厚さとして1nm乃至5nmを例示することができるとし、p型GaN層及びp型AlGaN層の層数合計として、60層乃至300層を例示することができるとし、また、第3化合物半導体層から第2電極までの距離は1μm以下、好ましくは、0.6μm以下である構成とすることができます。このように第3化合物半導体層から第2電極までの距離を規定することで、抵抗の高いp型の第2化合物半導体層の厚さを薄くし、半導体発光素子の動作電圧の低減化を達成することができる。尚、第3化合物半導体層から第2電極までの距離の下限値として、限定するものではないが、例えば、0.3μmを挙げることができるとし、また、第2化合物半導体層には、Mgが、1×10¹⁹c m⁻³以上、ドーピングされており；第3化合物半導体層からの波長405nmの光に対する第2化合物半導体層の吸収係数は、少なくとも50c m⁻¹である構成とすることができます。このMgの原子濃度は、2×10¹⁹c m⁻³の値で最大の正孔濃度を示すという材料物性に由来しており、最大の正孔濃度、即ち、この第2化合物半導体層の比抵抗が最小になるように設計された結果である。第2化合物半導体層の吸収係数は、半導体発光素子の抵抗を出来るだけ下げるという観点で規定されているものであり、その結果、第3化合物半導体層の光の吸収係数が、50c m⁻¹となるのが一般的である。しかし、この吸収係数を上げるために、Mgドープ量を故意に2×10¹⁹c m⁻³以上の濃度に設定することも可能である。この場合には、実用的な正孔濃度が得られる上での上限のMgドープ量は、例えば8×10¹⁹c m⁻³である。また、第2化

40

50

合物半導体層は、第3化合物半導体層側から、ノンドープ化合物半導体層、及び、p型化合物半導体層を有しており；第3化合物半導体層からp型化合物半導体層までの距離は、 1.2×10^{-7} m以下である構成とすることができます。このように第3化合物半導体層からp型化合物半導体層までの距離を規定することで、内部量子効率が低下しない範囲で、内部損失を抑制することができ、これにより、レーザ発振が開始される閾値電流 I_{th} を低減させることができる。尚、第3化合物半導体層からp型化合物半導体層までの距離の下限値として、限定するものではないが、例えば、 5×10^{-8} mを挙げることができる。また、リッジストライプ構造の両側面には、SiO₂/Si積層構造から成る積層絶縁膜が形成されており；リッジストライプ構造の有効屈折率と積層絶縁膜の有効屈折率との差は、 5×10^{-3} 乃至 1×10^{-2} である構成とすることができます。このような積層絶縁膜を用いることで、100ミリワットを超える高出力動作であっても、単一基本横モードを維持することができる。また、第2化合物半導体層は、第3化合物半導体層側から、例えば、ノンドープGaInN層(p側光ガイド層)、ノンドープAlGaN層(p側クラッド層)、MgドープAlGaN層(電子障壁層)、GaN層(Mgドープ)/AlGaN層の超格子構造(超格子クラッド層)、及び、MgドープGaN層(p側コンタクト層)が積層されて成る構造とすることができます。第3化合物半導体層における井戸層を構成する化合物半導体のバンドギャップは、2.4eV以上であることが望ましい。また、第3化合物半導体層(活性層)から出射されるレーザ光の波長は、360nm乃至500nm、好ましくは400nm乃至410nmであることが望ましい。ここで、以上に説明した各種の構成を、適宜、組み合わせることは云うまでもない。

10

20

30

40

50

【0055】

上述したとおり、第2化合物半導体層において、第3化合物半導体層と電子障壁層との間には、ノンドープ化合物半導体層(例えば、ノンドープGaInN層、あるいは、ノンドープAlGaN層)を形成してもよい。更には、第3化合物半導体層とノンドープ化合物半導体層との間に、光ガイド層としてのノンドープGaInN層を形成してもよい。第2化合物半導体層の最上層を、MgドープGaN層(p側コンタクト層)が占めている構造とすることもできる。

【0056】

本発明における半導体発光素子を構成する各種のGaN系化合物半導体層を基板に順次形成するが、ここで、基板として、サファイア基板の他にも、GaN基板、GaN基板、SiC基板、アルミナ基板、ZnS基板、ZnO基板、AlN基板、LiMgO基板、LiGaO₂基板、MgAl₂O₄基板、InP基板、Si基板、これらの基板の表面(正面)に下地層やバッファ層が形成されたものを挙げることができる。主に、GaN系化合物半導体層を基板に形成する場合、GaN基板が欠陥密度の少なさから好まれるが、GaN基板は成長面によって、極性/無極性/半極性と特性が変わることが知られている。また、本発明における半導体発光素子を構成する各種のGaN系化合物半導体層の形成方法として、有機金属化学的気相成長法(MOCVD法, MOVPE法)や分子線エピタキシー法(MBE法)、ハロゲンが輸送あるいは反応に寄与するハイドライド気相成長法等を挙げることができる。

【0057】

ここで、MOCVD法における有機ガリウム源ガスとして、トリメチルガリウム(TMG)ガスやトリエチルガリウム(TEG)ガスを挙げることができるとし、窒素源ガスとして、アンモニアガスやヒドラジンガスを挙げることができる。また、n型の導電型を有するGaN系化合物半導体層の形成においては、例えば、n型不純物(n型ドーパント)としてケイ素(Si)を添加すればよいし、p型の導電型を有するGaN系化合物半導体層の形成においては、例えば、p型不純物(p型ドーパント)としてマグネシウム(Mg)を添加すればよい。また、GaN系化合物半導体層の構成原子としてアルミニウム(Al)あるいはインジウム(In)が含まれる場合、Al源としてトリメチルアルミニウム(TMA)ガスを用いればよいし、In源としてトリメチルインジウム(TMI)ガスを用いればよい。更には、Si源としてモノシリコンガス(SiH₄ガス)を用いればよいし、

Mg 源としてシクロペニタジエニルマグネシウムガスやメチルシクロペニタジエニルマグネシウム、ビスシクロペニタジエニルマグネシウム (Cp₂Mg) を用いればよい。尚、n型不純物 (n型ドーパント) として、Si 以外に、Ge、Se、Sn、C、Te、S、O、Pd、Po を挙げることができるし、p型不純物 (p型ドーパント) として、Mg 以外に、Zn、Cd、Be、Ca、Ba、C、Hg、Sr を挙げることができる。

【0058】

第1導電型をn型とするとき、n型の導電型を有する第1化合物半導体層に電気的に接続された第1電極は、金(Au)、銀(Ag)、パラジウム(Pd)、Al(アルミニウム)、Ti(チタン)、タングステン(W)、Cu(銅)、Zn(亜鉛)、錫(Sn)及びインジウム(In)から成る群から選択された少なくとも1種類の金属を含む、単層構成又は多層構成を有することが望ましく、例えば、Ti/Au、Ti/Al、Ti/Pt/Au を例示することができる。第1電極は第1化合物半導体層に電気的に接続されているが、第1電極が第1化合物半導体層上に形成された形態、第1電極が導電材料層や導電性の基板を介して第1化合物半導体層に接続された形態が含まれる。第1電極や第2電極は、例えば、真空蒸着法やスパッタリング法等のPVD 法にて成膜することができる。

10

【0059】

第1電極や第2電極上に、外部の電極あるいは回路と電気的に接続するために、パッド電極を設けてもよい。パッド電極は、Ti(チタン)、アルミニウム(Al)、Pt(白金)、Au(金)、Ni(ニッケル)から成る群から選択された少なくとも1種類の金属を含む、単層構成又は多層構成を有することが望ましい。あるいは又、パッド電極を、Ti/Pt/Au の多層構成、Ti/Au の多層構成に例示される多層構成とすることもできる。

20

【0060】

本発明における半導体レーザ素子は、更に、外部反射鏡を備えている形態とすることができます。即ち、外部共振器型の半導体レーザ素子とすることができる。あるいは又、モノリシック型の半導体レーザ素子とすることもできる。尚、外部共振器型の半導体レーザ素子は、集光型であってもよいし、コリメート型であってもよい。外部共振器型の半導体レーザ素子にあっては、光パルスが出射される積層構造体の光出射端面の光反射率は0.5%以下であることが好ましい。尚、この光反射率の値は、従来の半導体レーザ素子において光パルスが出射される積層構造体の光出射端面の光反射率(通常、5%乃至10%)よりも格段に低い値である。外部共振器型の半導体レーザ素子にあっては、外部共振器長さ(X'，単位：mm)の値は、

30

0 < X' < 1500

好ましくは、

30 X' 150

であることが望ましい。

【0061】

本発明を、例えば、光ディスクシステム、通信分野、光情報分野、光電子集積回路、非線形光学現象を応用した分野、光スイッチ、レーザ計測分野や種々の分析分野、超高速分光分野、多光子励起分光分野、質量分析分野、多光子吸収を利用した顕微分光の分野、化学反応の量子制御、ナノ3次元加工分野、多光子吸収を応用した種々の加工分野、医療分野、バイオイメージング分野といった分野に適用することができる。

40

【実施例1】

【0062】

実施例1は、本発明のサブマウント、本発明の第1の態様に係るサブマウント組立体及び本発明の第1の態様に係るサブマウント組立方法に関する。実施例1のサブマウント組立体の模式的な平面図を図1の(A)に示し、図1の(A)の矢印B-Bに沿った模式的な端面図を図1の(B)に示す。更には、実施例1における半導体レーザ素子の導波路の軸線を含む仮想垂直面で半導体レーザ素子を切断したときの模式的な端面図を図10に示し、実施例1における半導体レーザ素子の導波路の軸線と直交する仮想垂直面で半導体レ

50

レーザ素子を切断したときの模式的な端面図を図11に示す。尚、図10は、図11の矢印I-Iに沿った模式的な端面図であり、図11は、図10の矢印II-IIに沿った模式的な断面図である。

【0063】

実施例1のサブマウント100は、光入出射端面（実施例1にあっては、具体的には、光出射端面）の法線に対して軸線が θ_{WG} （度）傾き、屈折率 n_{LE} を有する半導体材料から成る導波路11を備えた半導体発光素子を固定するためのサブマウントであり、A1Nから成る。そして、半導体発光素子を取り付ける第1面101には、半導体発光素子を固定するための融着材料層103が設けられており、半導体発光素子の光入出射端面の外側近傍の光通過媒質の屈折率を n_0 としたとき、角度 $\theta_{SM} = \sin^{-1}[n_{LE} \cdot \sin(\theta_{WG}) / n_0]$ を識別できるアライメントマーク107が、融着材料層103に形成されている。
更には、第2面102には接着層108が設けられている。

【0064】

実施例1のサブマウント組立体は、実施例1の半導体発光素子、及び、半導体発光素子を固定するための実施例1のサブマウント100を具備している。そして、実施例1のサブマウント組立体は、サブマウント100を取り付けるためのヒートシンク110を更に具備しており、サブマウント100は、ヒートシンク110に接着層108を介して取り付けられている。ヒートシンク110はアルミニウムから成る。

【0065】

実施例1にあっては、半導体発光素子は、半導体レーザ素子10から構成されており、より具体的には、導波路（共振器）の軸線に発光領域と可飽和吸収領域とを並置した多電極型（具体的には、バイ・セクション型）のモード同期半導体レーザ素子から構成されている。半導体レーザ素子10は、所謂ジャンクション・アップ方式でサブマウント100に取り付けられる。

【0066】

発光波長405nm帯の実施例1あるいは後述する実施例4における半導体レーザ素子10は、第1の構成～第3の構成の半導体レーザ素子から成り、

(a) 第1導電型（各実施例においては、具体的には、n型導電型）を有し、GaN系化合物半導体から成る第1化合物半導体層30、GaN系化合物半導体から成る発光領域（利得領域）41及び可飽和吸収領域42を構成する第3化合物半導体層（活性層）40、並びに、第1導電型と異なる第2導電型（各実施例においては、具体的には、p型導電型）を有し、GaN系化合物半導体から成る第2化合物半導体層50が、順次、積層されて成る積層構造体、

(b) 第2化合物半導体層50上に形成された第2電極62、並びに、

(c) 第1化合物半導体層30に電気的に接続された第1電極61、
を備えている。

【0067】

そして、実施例1における半導体レーザ素子10は、具体的には、リッジストライプ型の分離閉じ込めヘテロ構造（SCH構造）を有する半導体レーザ素子である。より具体的には、この半導体レーザ素子10は、ブルーレイ光ディスクシステム用に開発されたインデックスガイド型のAlGaNNから成るGaN系半導体レーザ素子であり、斜め導波路を有し、且つ、リッジストライプ構造を有する。そして、第1化合物半導体層30、第3化合物半導体層40、及び、第2化合物半導体層50は、具体的には、AlGaNN系化合物半導体から成り、より具体的には、実施例1にあっては、以下の表1に示す層構成を有する。ここで、表1において、下方に記載した化合物半導体層ほど、n型GaN基板21に近い層である。第3化合物半導体層40における井戸層を構成する化合物半導体のバンドギャップは3.06eVである。実施例1における半導体レーザ素子10は、n型GaN基板21の(0001)面上に設けられており、第3化合物半導体層40は量子井戸構造を有する。n型GaN基板21の(0001)面は、『C面』とも呼ばれ、極性を有する結晶面である。

10

20

30

40

50

【0068】

[表1]

第2化合物半導体層50

p型GaNコンタクト層(Mgドープ)55

p型GaN(Mgドープ)/AlGaN超格子クラッド層54

p型AlGaN電子障壁層(Mgドープ)53

ノンドープAlGaNクラッド層52

ノンドープGaN光ガイド層51

第3化合物半導体層40

GaN量子井戸活性層

10

(井戸層: Ga_{0.92}In_{0.08}N / 障壁層: Ga_{0.98}In_{0.02}N)

第1化合物半導体層30

n型GaNクラッド層32

n型AlGaNクラッド層31

但し、

井戸層(2層) 10.5nm ノン・ドープ

障壁層(3層) 14nm ノン・ドープ

【0069】

また、p型GaNコンタクト層55及びp型GaN/AlGaN超格子クラッド層54の一部は、RIE法にて除去されており、リッジストライプ構造56が形成されている。リッジストライプ構造56の両側にはSiO₂/Siから成る積層絶縁膜57が形成されている。尚、SiO₂層が下層であり、Si層が上層である。ここで、リッジストライプ構造56の有効屈折率と積層絶縁膜57の有効屈折率との差は、 5×10^{-3} 乃至 1×10^{-2} 、具体的には、 7×10^{-3} である。そして、リッジストライプ構造56の頂面に相当するp型GaNコンタクト層55上には、第2電極(p側オーミック電極)62が形成されている。一方、n型GaN基板21の裏面には、Ti/Pt/Auから成る第1電極(n側オーミック電極)61が形成されている。具体的には、積層絶縁膜57をSiO₂/Si積層構造とし、リッジストライプ構造の幅を1.5μmとした。

20

【0070】

実施例1における半導体レーザ素子10にあっては、第3化合物半導体層40及びその近傍から発生した光密度分布に、Mgドープした化合物半導体層である、p型AlGaN電子障壁層53、p型GaN/AlGaN超格子クラッド層54及びp型GaNコンタクト層55が出来るだけ重ならないようにすることで、内部量子効率が低下しない範囲で、内部損失を抑制している。そして、これにより、レーザ発振が開始される閾値電流密度を低減させている。具体的には、第3化合物半導体層40からp型AlGaN電子障壁層53までの距離dを0.10μm、リッジストライプ構造56の高さを0.30μm、第2電極62と第3化合物半導体層40との間に位置する第2化合物半導体層50の厚さを0.50μm、第2電極62の下方に位置するp型GaN/AlGaN超格子クラッド層54の部分の厚さを0.40μmとした。

30

【0071】

そして、実施例1における半導体レーザ素子10において、第2電極62は、発光領域(利得領域)41を経由して第1電極61に直流電流を流すことで順バイアス状態とするための第1部分62Aと、可飽和吸収領域42に電界を加えるための第2部分62B(可飽和吸収領域42に逆バイアス電圧V_{sa}を加えるための第2部分62B)とに、分離溝62Cによって分離されている。ここで、第2電極62の第1部分62Aと第2部分62Bとの間の電気抵抗値(『分離抵抗値』と呼ぶ場合がある)は、第2電極62と第1電極61との間の電気抵抗値の 1×10 倍以上、具体的には 1.5×10^3 倍である。また、第2電極62の第1部分62Aと第2部分62Bとの間の電気抵抗値(分離抵抗値)は、 1×10^2 以上、具体的には、 1.5×10^4 である。

40

【0072】

50

実施例 1 における半導体レーザ素子 10 において、レンズ 12 と対向する光出射端面には、例えば、反射率 (r_2) 0.5% 以下、好ましくは反射率 0.3% 以下の無反射コート層 (A R) あるいは低反射コート層が形成されている。一方、半導体レーザ素子 10 における光出射端面と対向する端面には、反射率 (r_1) 85% 以上、好ましくは反射率 95% 以上の高反射コート層 (H R) が形成されている。可飽和吸収領域 42 は、半導体レーザ素子 10 における光出射端面と対向する端面の側に設けられている。無反射コート層 (低反射コート層) として、酸化チタン層、酸化タンタル層、酸化ジルコニア層、酸化シリコン層及び酸化アルミニウム層から成る群から選択された少なくとも 2 種類の層の積層構造を挙げることができる。

【0073】

実施例 1 における半導体レーザ素子 10 のパルス繰返し周波数を 1 GHz とした。ここで、半導体レーザ素子 10 の光出射端面に対向する端面と外部共振器との間の距離 (X') は 150 mm である。外部共振器長さ X' によって光パルス列の繰り返し周波数 f が決定され、次式で表される。ここで、 c は光速であり、 n は導波路の屈折率である。

$$f = c / (2n \cdot X')$$

【0074】

半導体レーザ素子 10 の共振器長を 600 μm、第 2 電極 62 の第 1 部分 62A、第 2 部分 62B、分離溝 62C のそれぞれの長さを、550 μm、30 μm、20 μm とした。このような半導体レーザ素子 10 において、第 2 電極 62 の第 1 部分 62A に流す電流を 100 ミリアンペア、第 2 電極 62 の第 1 部分 62A に印加する逆バイアス電圧を 18 ボルト (-18 ボルト) としたとき、動作温度 25°C において、9.0 ミリワットの平均パワーが得られた。

【0075】

実施例 1 にあっては、図 1 の (A)、図 2 ~ 図 9 に示すように、半導体発光素子をサブマウント 100 に取り付けたとき、サブマウント 100 の軸線 $A X_{SM}$ と半導体発光素子の軸線 $A X_{LE}$ とは $_{SM}$ (度) を成して交わる。尚、図面においては、一点鎖線で、軸線 $A X_{SM}$ 及び軸線 $A X_{LE}$ の方向のみを示した。実際の軸線 $A X_{SM}$ 及び軸線 $A X_{LE}$ の位置は図面で示した位置とは異なる。そして、融着材料層 103 には、少なくとも 2 つの点状のアライメントマーク 107 が設けられており、2 つのアライメントマーク 107 を結ぶ直線は、サブマウント 100 の軸線と $_{SM}$ (度) 又は (90 - $_{SM}$) (度) を成して交わっている。あるいは又、融着材料層 103 には、少なくとも 1 つの帯状のアライメントマーク 107 が設けられており、アライメントマーク 107 の軸線は、サブマウント 100 の軸線と $_{SM}$ (度) 又は (90 - $_{SM}$) (度) を成して交わっている。

【0076】

具体的には、図 1 の (A) に示すように、融着材料層 103 に 4 つの点状のアライメントマーク 107 が設けられており、第 1 のアライメントマーク 107 と第 2 のアライメントマーク 107、第 3 のアライメントマーク 107 と第 4 のアライメントマーク 107 を結ぶ直線がサブマウント 100 の軸線と $_{SM}$ (度) を成して交わり、第 1 のアライメントマーク 107 と第 4 のアライメントマーク 107、第 2 のアライメントマーク 107 と第 3 のアライメントマーク 107 を結ぶ直線がサブマウント 100 の軸線と (90 - $_{SM}$) (度) を成して交わるように、4 つのアライメントマーク 107 が配置されている。

【0077】

あるいは又、図 2 に示すように、融着材料層 103 に 3 つの点状のアライメントマーク 107 が設けられており、第 1 のアライメントマーク 107 と第 2 のアライメントマーク 107 を結ぶ直線がサブマウント 100 の軸線と $_{SM}$ (度) を成して交わり、第 2 のアライメントマーク 107 と第 3 のアライメントマーク 107 を結ぶ直線がサブマウント 100 の軸線と (90 - $_{SM}$) (度) を成して交わるように、3 つのアライメントマーク 107 が配置されている。

【0078】

あるいは又、図 3 及び図 4 に示すように、融着材料層 103 に 2 つの点状のアライメン

10

20

30

40

50

トマーク 107 が設けられており、2つのアライメントマーク 107 を結ぶ直線がサブマウント 100 の軸線と (90 - s_m) (度) を成して交わるように2つのアライメントマーク 107 が配置されており(図3参照)、あるいは又、2つのアライメントマーク 107 を結ぶ直線がサブマウント 100 の軸線と s_m (度) を成して交わるように2つのアライメントマーク 107 が配置されている。

【0079】

あるいは又、図5に示すように、融着材料層 103 に4つの帯状のアライメントマーク 107 が設けられており、第1の帯状のアライメントマーク 107 及び第3の帯状のアライメントマーク 107 の軸線が、サブマウント 100 の軸線と s_m (度) を成して交わり、第2の帯状のアライメントマーク 107 及び第4の帯状のアライメントマーク 107 の軸線が、サブマウント 100 の軸線と (90 - s_m) (度) を成して交わるように、4つの帯状のアライメントマーク 107 が配置されている。
10

【0080】

あるいは又、図6に示すように、融着材料層 103 に3つの帯状のアライメントマーク 107 が設けられており、2つの帯状のアライメントマーク 107 の軸線が、サブマウント 100 の軸線と (90 - s_m) (度) を成して交わるように2つの帯状のアライメントマーク 107 が配置され、残りの1つの帯状のアライメントマーク 107 の軸線が、サブマウント 100 の軸線と s_m (度) を成して交わるように、3つの帯状のアライメントマーク 107 が配置されている。あるいは又、図7に示すように、2つの帯状のアライメントマーク 107 の軸線が、サブマウント 100 の軸線と s_m (度) を成して交わるように2つの帯状のアライメントマーク 107 が配置され、残りの1つの帯状のアライメントマーク 107 の軸線が、サブマウント 100 の軸線と (90 - s_m) (度) を成して交わるように、3つの帯状のアライメントマーク 107 が配置されている。
20

【0081】

あるいは又、図8及び図9に示すように、融着材料層 103 に2つの帯状のアライメントマーク 107 が設けられており、2つの帯状のアライメントマーク 107 の軸線が、サブマウント 100 の軸線と (90 - s_m) (度) を成して交わるように2つの帯状のアライメントマーク 107 が配置されており、あるいは又、2つの帯状のアライメントマーク 107 の軸線が、サブマウント 100 の軸線と s_m (度) を成して交わるように2つの帯状のアライメントマーク 107 が配置されている。
30

【0082】

尚、図示しないが、一方の帯状のアライメントマーク 107 の軸線がサブマウント 100 の軸線と s_m (度) を成して交わり、他方の帯状のアライメントマーク 107 の軸線がサブマウント 100 の軸線と (90 - s_m) (度) を成して交わるように、2つの帯状のアライメントマーク 107 を配置してもよい。また、融着材料層 103 に1つの帯状のアライメントマーク 107 が設けられており、アライメントマーク 107 の軸線が、サブマウント 100 の軸線と s_m (度) を成して交わるように1つの帯状のアライメントマーク 107 が配置され、あるいは又、アライメントマーク 107 の軸線が、サブマウント 100 の軸線と (90 - s_m) (度) を成して交わるように1つの帯状のアライメントマーク 107 が配置されてもよい。
40

【0083】

実施例1にあっては、融着材料層 103 は、第1面側から、Au層 104、及び、Au-Sn(Au₈₀Sn₂₀)合金層 105 の積層構造を有し、アライメントマーク 107 は、Au-Sn合金層 105 に設けられた開口部 106 から成り、開口部 106 の底部にAu層 104 が露出している。そして、このような2層構成の融着材料層 103 にあっては、Au-Sn合金層 105 の射影像はAu層 104 の射影像に含まれており、これによって、Au層 104 にボンディング法に基づき配線等を接続することができる。尚、Au層 104 及びAu-Sn合金層 105 は、例えば、真空蒸着法に基づき形成されている。また、開口部 106 (アライメントマーク 107) は、例えば、リフトオフ法に基づき形成することができる。
50

【0084】

図示した実施例1のサブマウント組立体にあっては、アライメントマーク107は半導体発光素子と重なっていない。但し、このような形態に限定するものではなく、アライメントマーク107は半導体発光素子と重なり合っていてもよい。但し、この場合には、半導体発光素子の上方から、半導体発光素子を通してアライメントマーク107が識別できるような材料から（例えば、GaN系化合物半導体）から半導体発光素子を構成する必要があり、あるいは又、アライメントマーク107の上方に位置する半導体発光素子の構成要素を透明な材料から構成する必要がある。

【0085】

角度_{WG}として、0.1度_{WG} 10度、好ましくは、2度_{WG} 6度を例示する
ことができる。実施例1にあっては、具体的には、 10

$$\omega_{WG} = 5.0 \text{ 度}$$

とした。尚、

$$n_{LE} = 2.5$$

$$n_0 = 1.0$$

としたとき、

$$\text{角度 } \omega_{SM} = 12.6 \text{ 度}$$

である。

【0086】

ところで、上述したとおり、第2化合物半導体層50上に、 1×10^2 以上の分離抵抗値を有する2電極62を形成することが望ましい。GaN系半導体レーザ素子の場合、従来のGaN系半導体レーザ素子とは異なり、p型導電型を有する化合物半導体における移動度が小さいために、p型導電型を有する第2化合物半導体層50をイオン注入等によって高抵抗化することなく、その上に形成される第2電極62を分離溝62Cで分離することで、第2電極62の第1部分62Aと第2部分62Bとの間の電気抵抗値を第2電極62と第1電極61との間の電気抵抗値の10倍以上とし、あるいは又、第2電極62の第1部分62Aと第2部分62Bとの間の電気抵抗値を 1×10^2 以上とすることが可能となる。 20

【0087】

ここで、第2電極62に要求される特性は、以下のとおりである。即ち、

(1) 第2化合物半導体層50をエッティングするときのエッティング用マスクとしての機能を有すること。

(2) 第2化合物半導体層50の光学的、電気的特性に劣化を生じさせることなく、第2電極62はウエットエッティング可能であること。

(3) 第2化合物半導体層50上に成膜したとき、 $10^{-2} \cdot cm^2$ 以下のコンタクト比抵抗値を示すこと。

(4) 積層構造とする場合、下層金属層を構成する材料は、仕事関数が大きく、第2化合物半導体層50に対して低いコンタクト比抵抗値を示し、しかも、ウエットエッティング可能であること。

(5) 積層構造とする場合、上層金属層を構成する材料は、リッジストライプ構造を形成する際のエッティングに対して（例えば、RIE法において使用されるCl₂ガス）に対して耐性があり、しかも、ウエットエッティング可能であること。 40

【0088】

実施例1における半導体レーザ素子10にあっては、第2電極62を厚さ0.1μmのPd単層から構成した。

【0089】

尚、p型GaN層及びp型AlGaN層が交互に積層された超格子構造を有するp型GaN/AlGaN超格子クラッド層54の厚さは0.7μm以下、具体的には、0.4μmであり、超格子構造を構成するp型GaN層の厚さは2.5nmであり、超格子構造を構成するp型AlGaN層の厚さは2.5nmであり、p型GaN層及びp型AlGaN

40

50

層の層数合計は 160 層である。また、第 3 化合物半導体層 40 から第 2 電極 62 までの距離は 1 μm 以下、具体的には 0.5 μm である。更には、第 2 化合物半導体層 50 を構成する p 型 AlGaN 電子障壁層 53、p 型 GaN / AlGaN 超格子クラッド層 54、p 型 GaN コンタクト層 55 には、Mg が、 $1 \times 10^{19} \text{ cm}^{-3}$ 以上（具体的には、 $2 \times 10^{19} \text{ cm}^{-3}$ ）、ドーピングされており、波長 405 nm の光に対する第 2 化合物半導体層 50 の吸収係数は、少なくとも 50 cm^{-1} 、具体的には、 65 cm^{-1} である。また、第 2 化合物半導体層 50 は、第 3 化合物半導体層側から、ノンドープ化合物半導体層（ノンドープ GaIN 光ガイド層 51 及びノンドープ AlGaN クラッド層 52）、並びに、p 型化合物半導体層を有しているが、第 3 化合物半導体層 40 から p 型化合物半導体層（具体的には、p 型 AlGaN 電子障壁層 53）までの距離 (d) は $1.2 \times 10^{-7} \text{ m}$ 以下、具体的には 100 nm である。
10

【0090】

以下、図 25 の (A)、(B)、図 26 の (A)、(B)、図 27 を参照して、実施例 1 におけるモード同期半導体レーザ素子の製造方法を説明する。尚、図 25 の (A)、(B)、図 26 の (A)、(B) は、基板等を略 YZ 平面にて切断したときの模式的な一部断面図であり、図 27 は、基板等を略 XZ 平面にて切断したときの模式的な一部端面図である。

【0091】

[工程 - 100]

先ず、基体上、具体的には、n 型 GaN 基板 21 の (0001) 面上に、周知の MOCVD 法に基づき、第 1 導電型（n 型導電型）を有し、GaN 系化合物半導体から成る第 1 化合物半導体層 30、GaN 系化合物半導体から成る発光領域（利得領域）41 及び可飽和吸収領域 42 を構成する第 3 化合物半導体層（活性層 40）、並びに、第 1 導電型と異なる第 2 導電型（p 型導電型）を有し、GaN 系化合物半導体から成る第 2 化合物半導体層 50 が、順次、積層されて成る積層構造体を形成する（図 25 の (A) 参照）。
20

【0092】

[工程 - 110]

その後、第 2 化合物半導体層 50 上に第 2 電極 62 を形成する。具体的には、真空蒸着法に基づき Pd 層 63 を全面に成膜した後（図 25 の (B) 参照）、Pd 層 63 上に、フォトリソグラフィ技術に基づきエッティング用レジスト層を形成する。そして、王水を用いて、エッティング用レジスト層に覆われていない Pd 層 63 を除去した後、エッティング用レジスト層を除去する。こうして、図 26 の (A) に示す構造を得ることができる。尚、リフトオフ法に基づき、第 2 化合物半導体層 50 上に第 2 電極 62 を形成してもよい。
30

【0093】

[工程 - 120]

次いで、第 2 電極 62 をエッティング用マスクとして、少なくとも第 2 化合物半導体層 50 の一部分をエッティングして（具体的には、第 2 化合物半導体層 50 の一部分をエッティングして）、リッジストライプ構造 56 を形成する。具体的には、C₂H₂ガスを用いた RIE 法に基づき、第 2 電極 62 をエッティング用マスクとして用いて、第 2 化合物半導体層 50 の一部分をエッティングする。こうして、図 26 の (B) に示す構造を得ることができる。このように、帯状にパターニングされた第 2 電極 62 をエッティング用マスクとして用いてセルファアライン方式にてリッジストライプ構造 56 を形成するので、第 2 電極 62 とリッジストライプ構造 56 との間に合わせずれが生じることがない。
40

【0094】

[工程 - 130]

その後、分離溝を第 2 電極 62 に形成するためのレジスト層 64 を形成する（図 27 参照）。尚、参考番号 65 は、分離溝を形成するために、レジスト層 64 に設けられた開口部である。次いで、レジスト層 64 をウエットエッティング法にて形成し、以て、第 2 電極 62 を第 1 部分 62A と第 2 部分 62B とに分離溝 62C によって分離する。具体的には、王水をエッティング

10

20

30

40

50

液として用い、王水に約10秒、全体を浸漬することで、第2電極62に分離溝62Cを形成する。そして、その後、レジスト層64を除去する。こうして、図10及び図11に示す構造を得ることができる。このように、ドライエッティング法と異なり、ウエットエッティング法を採用することで、第2化合物半導体層50の光学的、電気的特性に劣化が生じることがない。それ故、半導体レーザ素子の発光特性に劣化が生じることがない。尚、ドライエッティング法を採用した場合、第2化合物半導体層50の内部損失_iが増加し、閾値電圧が上昇したり、光出力の低下を招く虞がある。ここで、第2電極62のエッティングレートをER₀、積層構造体のエッティングレートをER₁としたとき、

$$ER_0 / ER_1 \leq 1 \times 10^2$$

である。このように、第2電極62と第2化合物半導体層50との間に高いエッティング選択比が存在するが故に、積層構造体をエッティングすること無く（あるいは、エッティングされても僅かである）、第2電極62を確実にエッティングすることができる。尚、ER₀ / ER₁ < 1 × 10²、好ましくは、ER₀ / ER₁ < 1 × 10²を満足することが望ましい。

【0095】

第2電極62を、厚さ20nmのパラジウム（Pd）から成る下層金属層と、厚さ200nmのニッケル（Ni）から成る上層金属層の積層構造としてもよい。ここで、王水によるウエットエッティングにあっては、ニッケルのエッティングレートは、パラジウムのエッティングレートの約1.25倍である。

【0096】

[工程 - 140]

その後、n側電極の形成、基板の劈開等を行う。

【0097】

[工程 - 150]

次に、実施例1のサブマウント組立体の組立方法を実行する。具体的には、アライメントマーク107を基準として、サブマウント100と半導体発光素子（半導体レーザ素子10）とを位置合わせした後、融着材料層103を溶融・冷却させて、サブマウント100に半導体発光素子（半導体レーザ素子10）を取り付ける。より具体的には、画像認識装置によってアライメントマーク107を検出し、各アライメントマーク107を結ぶ直線SL₁及び直線SL₂を求める。開口部106の底部にAu層104が露出しているので、画像認識装置によってアライメントマーク107を容易に検出することができる。そして、ロボットアームによって把持された半導体レーザ素子10を、半導体レーザ素子10の対向する2辺が直線SL₁と平行になり、且つ、半導体レーザ素子10の他の対向する2辺が直線SL₂と平行になり、更には、半導体レーザ素子10の中心がサブマウント100の中心と一致するように、ロボットアームを移動、回転させ、次いで、ロボットアームを下降させて、サブマウント100上に半導体レーザ素子10を載置する。より具体的には、第1電極61と融着材料層103とを接触させる。そして、ヒータで融着材料層103を加熱することで融着材料層103を溶融させ、その後、ヒータの動作を中止することで融着材料層103を冷却させ、サブマウント100に半導体レーザ素子10を取り付ける。

【0098】

[工程 - 160]

その後、サブマウント100の各辺とヒートシンク110の対応する辺とが平行になるように、サブマウント100とヒートシンク110とを位置合わせし、ヒータで接着層108を加熱することで接着層108を溶融させ、その後、ヒータの動作を中止することで接着層108を冷却させ、サブマウント100をヒートシンク110に取り付ける。更に、パッケージ化を行うことで、サブマウント組立体を得ることができる。

【0099】

尚、[工程 - 150]と[工程 - 160]とを同時に行ってもよいし、[工程 - 160]を行った後、[工程 - 150]を行ってもよい。

【0100】

10

20

30

40

50

一般に、半導体層の抵抗 R () は、半導体層を構成する材料の比抵抗値 $(\cdot \text{m})$ 、半導体層の長さ X_0 (m) 、半導体層の断面積 S (m^2) 、キャリア密度 n (cm^{-3}) 、電荷量 e (C) 、移動度 μ ($\text{m}^2 / \text{V}\text{s}$) を用いて以下のように表される。

【0101】

$$R = (\cdot X_0) / S \\ = X_0 / (n \cdot e \cdot \mu \cdot S)$$

【0102】

p型 GaN系半導体の移動度は、p型 GaAs系半導体に比べて、2桁以上小さいため、電気抵抗値が高くなり易い。よって、幅 $1.5 \mu\text{m}$ 、高さ $0.30 \mu\text{m}$ といった断面積が小さいリッジストライプ構造を有する半導体レーザ素子の電気抵抗値は、上式から、大きな値となることが判る。

10

【0103】

製作した半導体レーザ素子 10 の第 2 電極 62 の第 2 部分 62A と第 2 部分 62B との間の電気抵抗値を 4 端子法にて測定した結果、分離溝 62C の幅が $20 \mu\text{m}$ のとき、第 2 電極 62 の第 1 部分 62A と第 2 部分 62B との間の電気抵抗値は $15 \text{k}\Omega$ であった。また、製作した半導体レーザ素子 10 において、第 2 電極 62 の第 1 部分 62A から発光領域 41 を経由して第 1 電極 61 に直流電流を流して順バイアス状態とし、第 1 電極 61 と第 2 電極 62 の第 2 部分 62B との間に逆バイアス電圧 V_{sa} を印加することによって可飽和吸収領域 42 に電界を加えることで、モード同期動作させることができた。即ち、第 2 電極 62 の第 1 部分 62A と第 2 部分 62B との間の電気抵抗値は、第 2 電極 62 と第 1 電極 61 との間の電気抵抗値の 10 倍以上であり、あるいは又、 $1 \times 10^2 \Omega$ 以上である。従って、第 2 電極 62 の第 1 部分 62A から第 2 部分 62B への漏れ電流の流れを確実に抑制することができる結果、発光領域 41 を順バイアス状態とし、しかも、可飽和吸収領域 42 を確実に逆バイアス状態とすることことができ、確実にシングルモードのセルフ・パルセーション動作を生じさせることができた。

20

【0104】

実施例 1 の半導体レーザ素子を用いて集光型の外部共振器を構成して、モード同期動作する光出力装置を、図 12 の (A) 及び (B) に示す。これらの光出力装置において、レーザ光源は、モード同期半導体レーザ素子 10 、レンズ 12 、光学フィルター 13 、外部鏡 14 、及び、レンズ 15 から構成されている。そして、レーザ光源から出射されたレーザ光は、光アイソレータ 16 を介して外部に出射される。そして、図 12 の (A) に示す集光型の外部共振器にあっては、可飽和吸収領域側に高反射コート層 (HR) が形成された半導体レーザ素子の端面と外部鏡 14 とで外部共振器が構成され、外部鏡 14 から光パルスを取り出す。半導体レーザ素子の光出射端面には無反射コート層 (AR) が形成されている。光学フィルターには、主にバンドパスフィルターが用いられ、レーザの発振波長の制御のために挿入される。尚、モード同期は、発光領域に印加する直流電流と可飽和吸収領域に印加する逆バイアス電圧 V_{sa} によって決定される。あるいは又、図 12 の (B) に示すコリメート型の外部共振器にあっても、可飽和吸収領域側に高反射コート層 (HR) が形成された半導体レーザ素子の端面と外部鏡 14 とで外部共振器を構成し、外部鏡 14 から光パルスを取り出す。発光領域 (利得領域) 側の半導体レーザ素子の端面 (光出射端面) には無反射コート層 (AR) が形成されている。

30

【0105】

図 13 の (A) 及び (B) に示す外部共振器にあっては、可飽和吸収領域側 (光出射端面) に反射コート層 (R) が形成された半導体レーザ素子の端面と外部鏡とで外部共振器を構成し、可飽和吸収領域 42 から光パルスを取り出す。発光領域 (利得領域) 側のモード同期半導体レーザ素子の端面には低反射コート層 (AR) が形成されている。尚、図 13 の (A) に示す例は集光型であり、図 13 の (B) に示す例はコリメート型である。あるいは又、図 13 の (C) に示すように、半導体レーザ素子をモノリシック型とすることもできる。

40

【実施例 2】

50

【0106】

実施例2は、実施例1の変形である。実施例2にあっては、半導体発光素子は、半導体光増幅器（半導体レーザ増幅器，SOA）200から構成されている。実施例2のサブマウント組立体の模式的な平面図を図14に示し、半導体光増幅器の概念図を含む実施例2の光出力装置の概念図を図15に示し、半導体光増幅器の軸線（導波路の延びる方向であり、X方向）を含む仮想垂直面で半導体光増幅器を切断したときの半導体光増幅器の模式的な断面図を図16に示し、半導体光増幅器の軸線と直交する仮想垂直面で半導体光増幅器を切断したときの半導体光増幅器の模式的な断面図を図17に示す。尚、図16は、図17の矢印I-Iに沿った模式的な断面図であり、図17は、図16の矢印II-IIに沿った模式的な断面図である。

10

【0107】

具体的には、半導体光増幅器200は、透過型半導体光増幅器から構成されており、

(a) 第1導電型（実施例2においては、具体的には、n型導電型）を有し、GaN系化合物半導体から成る第1化合物半導体層230、GaN系化合物半導体から成る光増幅領域（キャリア注入領域、利得領域）241を有する第3化合物半導体層（活性層）240、並びに、第1導電型と異なる第2導電型（実施例2においては、具体的には、p型導電型）を有し、GaN系化合物半導体から成る第2化合物半導体層250が、順次、積層されて成る積層構造体、

(b) 第2化合物半導体層250上に形成された第2電極262、並びに、

20

(c) 第1化合物半導体層230に電気的に接続された第1電極261、
を備えている。

【0108】

そして、半導体光増幅器200の光入射端面201、及び、光入射端面201に対向する光出射端面203には、低反射コート層（AR）202, 204（図16、図20、図21には図示せず）が形成されている。ここで、低反射コート層は、例えば、酸化チタン層、酸化タンタル層、酸化ジルコニア層、酸化シリコン層及び酸化アルミニウム層から成る群から選択された少なくとも2種類の層の積層構造から成る。そして、光入力端面201側から入射されたレーザ光が半導体光増幅器200の内部で光増幅され、反対側の光出射端面203から出力される。レーザ光は基本的に一方向にのみ導波される。また、実施例2にあっては、レーザ光源は、実施例1にて説明したモード同期半導体レーザ素子10から成り、モード同期半導体レーザ素子10が射出するパルスレーザ光が半導体光増幅器200に入射する。ここで、レーザ光源は、モード同期動作に基づきパルスレーザ光を射出する。実施例2における半導体光増幅器200は、実施例1におけるモード同期半導体レーザ素子10と第2電極及び光入出射端面の構成、構造を除き、実質的に同じ構成、構造を有する。半導体光増幅器200においては、第2電極262には分離溝は設けられていない。ここで、実施例2～実施例3の半導体光増幅器200における構成要素であって、実施例1において説明した半導体レーザ素子における構成要素と同じ構成要素には、実施例1において説明した半導体レーザ素子における構成要素の参照番号に「200」を加えた参照番号を付した。

30

【0109】

半導体発光素子の構成が実施例1と異なる点を除き、実施例2におけるサブマウント、サブマウント組立体、サブマウント組立体の組立方法は、実施例1にて説明したサブマウント、サブマウント組立体、サブマウント組立体の組立方法と同様とすることができますので、詳細な説明は省略する。

40

【0110】

図15に示す実施例2の光出力装置において、レーザ光源は、実施例1にて説明したように、モード同期半導体レーザ素子10、レンズ12、光学フィルター13、外部鏡14、及び、レンズ15から構成されている。そして、レーザ光源から射出されたレーザ光は、光アイソレータ16、反射ミラー17を介して、反射ミラー18Aに入射する。反射ミラー18Aによって反射されたレーザ光は、半波長板（/2波長板）18B、レンズ1

50

8 C を通過して、半導体光増幅器 200 に入射する。尚、半波長板（ / 2 波長板）18 B は、半導体光増幅器 200 からの戻り光が、レーザ光源に向かうことを防止するために配置されている。そして、半導体光増幅器 200 において光増幅され、レンズ 19 を介して系外に出射される。

【0111】

半導体光増幅器 200 の基本的特性を図 18 の (A) 及び (B) に示す。ここで、図 18 の (A) 及び (B) には、第 2 電極 262 から第 1 電極 261 に電流 I_0 を流したときの光出力（図 18 の (A) においては、曲線「B」で示す）を示し、図 18 の (A) には、更に、第 2 電極 262 から第 1 電極 261 に電流 I_0 を流したときに、第 2 電極 262 と第 1 電極 261 との間の印加される電圧 V_0 （図 18 の (A) においては、曲線「A」で示す）を示す。¹⁰ 尚、横軸は、第 2 電極 262 から第 1 電極 261 に流す電流 I_0 の値（単位：ミリアンペア）であり、縦軸は、第 2 電極 262 と第 1 電極 261 との間の印加される電圧 V （単位：ボルト）及び光出力（単位：ミリワット）である。また、図 18 の (A) は、半導体光増幅器 200 にレーザ光源からレーザ光を入射させていない状態におけるグラフであり、図 18 の (B) は、半導体光増幅器 200 にレーザ光源からレーザ光（光出力：2 ミリワット）を入射させている状態におけるグラフである。図 18 の (A) 及び (B) から、第 2 電極 262 から第 1 電極 261 に 300 ミリアンペアの電流 I_0 を流している状態において、半導体光増幅器 200 にレーザ光源からレーザ光を入射させていないとき、半導体光増幅器 200 からの光出力は 2.6 ミリワットであったものが、半導体光増幅器 200 にレーザ光源からレーザ光を入射させたとき、半導体光増幅器 200 からの光出力は 8.5 ミリワットとなり、半導体光増幅器 200 への入射レーザ光が、半導体光増幅器 200 によって約 3 倍、増幅されている。尚、半導体光増幅器 200 において、レーザ発振はしていない。また、図 18 の (B) から、第 2 電極 262 から第 1 電極 261 に流す電流 I_0 を増加させると、半導体光増幅器 200 への入射レーザ光が、半導体光増幅器 200 によって飛躍的に増幅されていることが判る。²⁰

【0112】

実施例 2 においては、半導体光増幅器を透過型半導体光増幅器から構成したが、これに限定するものではなく、図 19 の (A)、(B)、(C) に概念図を示すように、反射型半導体光増幅器や、共振型半導体光増幅器、モノリシック型半導体光増幅器から構成することもできる。反射型半導体光増幅器にあっては、図 19 の (A) に示すように、半導体光増幅器 200 の一方の端面（光入出射端面）206 には低反射コート層 (AR) 207 が形成され、対向する他方の端面 208 には高反射コート層 (HR) 209 が形成されている。そして、一方の端面 206 から入射されたレーザ光が半導体光増幅器 200 の内部で光増幅され、反対側の端面 208 で反射され、半導体光増幅器 200 の内部を再び通過して光増幅され、一方の端面 206 から出射される。この半導体光増幅器 200 から出射されたレーザ光は、半導体光増幅器 200 に入射するレーザ光と適切な光学部品（例えば、ビームスプリッタやハーフミラー）によって分離される。³⁰ 同じデバイス長の半導体光増幅器においては、透過型半導体光増幅器よりも反射型半導体光増幅器の方が増幅パスが 2 倍となり、より高い増幅が可能になるが、入力レーザ光と出力レーザ光を分離する光学部品が必要となる。共振型半導体光増幅器にあっては、図 19 の (B) に示すように、両端面に適度な反射率を有するコーティングが施されており、レーザ光が共振型半導体光増幅器の内部を共振して増幅される。コーティングの反射率が高すぎると、レーザ発振してしまうため、光増幅器として機能させるには反射率の調整が必要である。モノリシック型半導体光増幅器は、図 19 の (C) に示すように、半導体レーザ素子と半導体光増幅器とが一体になったものである。⁴⁰

【実施例 3】

【0113】

実施例 3 は実施例 2 の変形である。実施例 3 の半導体光増幅器の軸線（導波路の延びる方向）を含む仮想垂直面で半導体光増幅器を切断したときの半導体光増幅器の模式的な断面図を図 20 に示す。⁵⁰

【0114】

実施例3にあっては、半導体光増幅器200の軸線に沿って光出射端面203から積層構造体の内側の領域には、キャリア非注入領域205が設けられている。ここで、半導体光増幅器200の軸線に沿ったキャリア非注入領域205の長さ（キャリア非注入領域205の幅）を L_{NC} としたとき、

$$L_{NC} = 5 \mu m$$

である。キャリア非注入領域205には第2電極262が設けられていない。半導体光増幅器全体の長さは2.0mmである。尚、半導体光増幅器200の軸線に沿って光入射端面201から積層構造体の内側の領域にも、キャリア非注入領域が設けられている。

【0115】

このように、半導体光増幅器200の軸線に沿って光出射端面203から積層構造体の内側の領域には、キャリア非注入領域205が設けられている。それ故、光出射端面203から出射されるレーザ光の幅を広げることができるので、より一層高い光出力を達成することができるし、信頼性の向上を図ることができる。

10

【0116】

あるいは又、半導体光増幅器の軸線（X方向）を含む仮想垂直面で半導体光増幅器を切断したときの半導体光増幅器の模式的な断面図を図21に示すように、第2電極262は、分離溝262Cで分離された第1部分262A及び第2部分262Bから構成され、キャリア非注入領域205には第2電極の第2部分262Bが設けられている。そして、第2電極の第2部分262Bには、ビルトイン電圧以下の電圧、具体的には、0ボルトが印加される。このように、第2電極の第2部分に第1部分よりも低い電圧を印加することで、第2部分が含まれたキャリア非注入領域が存在するので、入射レーザ光の光強度が高くなってしまっても、化合物半導体層の相対的な屈折率が高くなるといった現象の発生を抑制することができ、半導体光増幅器の光出射端面から出射されるレーザ光が幅方向に広がり易い。そして、レーザ光が半導体光増幅器から出射される領域の光出射端面を占める面積が大きいが故に、半導体光増幅器の高出力化を図ることができる。

20

【実施例4】

【0117】

実施例4は、本発明のサブマウント、本発明の第2の態様に係るサブマウント組立体、並びに、本発明の第2の態様に係るサブマウント組立方法に関する。実施例4のサブマウント組立体の模式的な平面図を図22に示す。尚、図22の矢印B-Bに沿った模式的な端面図は、実質的に図1の（B）と同じである。実施例4のサブマウント組立体は、

30

光入射端面の法線に対して軸線が θ_{WG} （度）傾き、屈折率 n_{LE} を有する半導体材料から成る導波路11を備えた半導体発光素子（例えば、実施例1において説明した半導体レーザ素子10や、実施例2～実施例3において説明した半導体光増幅器200）を固定するためのサブマウント100、及び、

サブマウント100を取り付けるためのヒートシンク110、
を具備したサブマウント組立体である。そして、

サブマウント100の半導体発光素子を取り付ける第1面101には、半導体発光素子を固定するための融着材料層103が設けられており、

40

サブマウント100の第1面101と対向する第2面102には、接着層108が形成されており、

サブマウント100は接着層108を介してヒートシンク110に取り付けられており、

半導体発光素子の光入射端面の外側近傍の光通過媒質の屈折率を n_0 としたとき、角度 $\theta_{SM} = \sin^{-1} [n_{LE} \cdot \sin(\theta_{WG}) / n_0]$ を識別できるアライメントマーク107が、融着材料層103に形成されている。

【0118】

尚、実施例4にあっても、実施例1と同様に、第1面101と対向する第2面102には接着層108が形成されており、サブマウント100は接着層108を介してヒートシ

50

ンク 110 に取り付けられ、サブマウント 100 をヒートシンク 110 に取り付けたとき、サブマウント 100 の軸線とヒートシンク 110 の軸線とは SM (度) を成して交わる。そして、図 1 ~ 図 9 を参照して実施例 1において説明したと同様に、融着材料層 103 には、少なくとも 2 つの点状のアライメントマーク 107 が設けられており、2 つのアライメントマーク 107 を結ぶ直線は、サブマウント 100 の軸線と SM (度) 又は (90 - SM) (度) を成して交わっている形態とすることができます、あるいは又、融着材料層 103 には、少なくとも 1 つの帯状のアライメントマーク 107 が設けられており、アライメントマーク 107 の軸線は、サブマウント 100 の軸線と SM (度) 又は (90 - SM) (度) を成して交わっている形態とすることができます。

【0119】

10

実施例 4 のサブマウント組立体の組立方法にあっては、実施例 1 の [工程 - 150] と同様の工程において、アライメントマーク 107 を基準として、サブマウント 100 とヒートシンク 110 とを位置合わせした後、接着層 108 を溶融・冷却させて、サブマウント 100 をヒートシンク 110 に取り付ける。具体的には、画像認識装置によってアライメントマーク 107 を検出し、各アライメントマーク 107 を結ぶ直線 SL_1 及び直線 SL_2 を求める。そして、ロボットアームによって把持されたサブマウント 100 を、ヒートシンク 110 の対向する 2 辺が直線 SL_1 と SM (度) を成して交わり、且つ、ヒートシンク 110 の他の対向する 2 辺が直線 SL_2 と (90 - SM) (度) を成して交わるように、更には、サブマウント 100 の中心がヒートシンク 110 の中心と一致するように、ロボットアームを移動、回転させ、次いで、ロボットアームを下降させて、ヒートシンク 110 上にサブマウント 100 を載置する。より具体的には、接着層 108 とヒートシンク 110 とを接触させる。そして、ヒータで接着層 108 を加熱することで接着層 108 を溶融させ、その後、ヒータの動作を中止することで接着層 108 を冷却させ、ヒートシンク 110 にサブマウント 100 を取り付ける。

20

【0120】

その後、サブマウント 100 の各辺と半導体レーザ素子 10 の対応する辺とが平行になるように、サブマウント 100 と半導体レーザ素子 10 とを位置合わせし、ヒータで融着材料層 103 を加熱することで融着材料層 103 を溶融させ、その後、ヒータの動作を中止することで融着材料層 103 を冷却させ、半導体レーザ素子 10 をサブマウント 100 に取り付ける。更に、パッケージ化を行うことで、サブマウント組立体を得ることができます。

30

【0121】

尚、ヒートシンク 110 へのサブマウント 100 の取付け、サブマウント 100 への半導体レーザ素子 10 の取付けを同時にやってもよいし、サブマウント 100 への半導体レーザ素子 10 の取付けの後、ヒートシンク 110 へのサブマウント 100 の取付けを行ってもよい。

30

【0122】

以上、本発明を好ましい実施例に基づき説明したが、本発明はこれらの実施例に限定するものではない。実施例において説明した半導体発光素子、半導体レーザ素子、半導体光增幅器、光出力装置、レーザ光源の構成、構造の構成は例示であり、適宜、変更することができる。また、実施例においては、種々の値を示したが、これらも例示であり、例えば、使用する半導体発光素子、半導体レーザ素子、半導体光增幅器、光出力装置、レーザ光源の仕様が変われば、変わることは当然である。実施例においては、専ら、半導体レーザ素子として、パルス発振型の半導体レーザ素子を例に挙げ、説明を行ったが、半導体レーザ素子を連続発振型の半導体レーザ素子とすることは云うまでもない。

40

【0123】

実施例 1においては、第 1 電極とサブマウントとを接触させた状態でサブマウント組立体を組み立てたが、代替的に、第 2 電極とサブマウントとを接触させた状態でサブマウント組立体を組み立ててもよい。即ち、所謂ジャンクション・ダウン方式での半導体発光素子の取付けを採用してもよい。但し、この場合には、レーザ光の進行が基板及びサブマウ

50

ントによって妨害されないように、半導体発光素子の光入出射端面がサブマウントから突出した状態とすることが好ましい。そして、このような構成とすることで、ヒートシンクによる半導体発光素子の冷却効果を一層向上させることができる。

【0124】

また、第2電極を、厚さ20nmのパラジウム(Pd)から成る下層金属層と、厚さ200nmのニッケル(Ni)から成る上層金属層の積層構造としてもよい。尚、王水によるエッチングにあっては、ニッケルのエッチングレートは、パラジウムのエッチングレートの約1.25倍である。

【0125】

実施例においては、半導体発光素子を、n型GaN基板の極性面であるC面、{000}面上に設けた。ところで、このような場合、第3化合物半導体層にピエゾ分極及び自発分極に起因した内部電界によるQCS-E効果(量子閉じ込めシュタルク効果)によって、電気的に可飽和吸収が制御し難くなる場合がある。即ち、場合によっては、セルフ・パルセーション動作及びモード同期動作を得るために第1電極に流す直流電流の値及び可飽和吸収領域に印加する逆バイアス電圧の値を高くする必要が生じたり、メインパルスに付随したサブパルス成分が発生したり、外部信号と光パルスとの間での同期が取り難くなることがある。このような現象の発生を抑制するためには、{11-20}面であるA面、{1-100}面であるM面、{1-102}面といった無極性面上、あるいは又、{11-24}面や{11-22}面を含む{11-2n}面、{10-11}面、{10-12}面といった半極性面上に、半導体発光素子を設ければよい。これによって、半導体発光素子の第3化合物半導体層にたとえピエゾ分極及び自発分極が生じた場合であっても、第3化合物半導体層の厚さ方向にピエゾ分極が生じることは無く、第3化合物半導体層の厚さ方向とは略直角の方向にピエゾ分極が生じるので、ピエゾ分極及び自発分極に起因した悪影響を排除することができる。尚、{11-2n}面とは、ほぼC面に対して40度を成す無極性面を意味する。また、無極性面上あるいは半極性面上に半導体発光素子を設ける場合、井戸層の厚さの制限(1nm以上、10nm以下)及び障壁層の不純物ドーピング濃度の制限($2 \times 10^{18} \text{ cm}^{-3}$ 以上、 $1 \times 10^{20} \text{ cm}^{-3}$ 以下)を無くすことが可能である。

【0126】

発光領域41や可飽和吸収領域42の数は1に限定されない。1つの第2電極の第1部分62Aと2つの第2電極の第2部分62B₁、62B₂とが設けられた半導体レーザ素子の模式的な端面図を図23に示す。この半導体レーザ素子にあっては、第1部分62Aの一端が、一方の分離溝62C₁を挟んで、一方の第2部分62B₁と対向し、第1部分62Aの他端が、他方の分離溝62C₂を挟んで、他方の第2部分62B₂と対向している。そして、1つの発光領域41が、2つの可飽和吸収領域42₁、42₂によって挟まれている。あるいは又、2つの第2電極の第1部分62A₁、62A₂と1つの第2電極の第2部分62Bとが設けられたモード同期半導体レーザ素子の模式的な端面図を図24に示す。このモード同期半導体レーザ素子にあっては、第2部分62Bの端部が、一方の分離溝62C₁を挟んで、一方の第1部分62A₁と対向し、第2部分62Bの他端が、他方の分離溝62C₂を挟んで、他方の第1部分62A₂と対向している。そして、1つの可飽和吸収領域42が、2つの発光領域41₁、41₂によって挟まれている。

【符号の説明】

【0127】

100・・・サブマウント、101・・・サブマウントの第1面、102・・・サブマウントの第2面、103・・・融着材料層、104・・・Au層、105・・・Au-Sn合金層、106・・・開口部、107・・・アライメントマーク、108・・・接着層、110・・・ヒートシンク、10・・・半導体レーザ素子、11・・・導波路、200・・・半導体光増幅器、12、15、18C、19・・・レンズ、13・・・光学フィルター、14・・・外部鏡、16・・・光アイソレータ、17、18A・・・反射ミラー、18B・・・半波長板(1/2波長板)、21、221・・・n型GaN基板、30、23

10

20

30

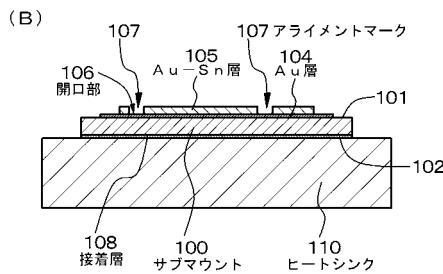
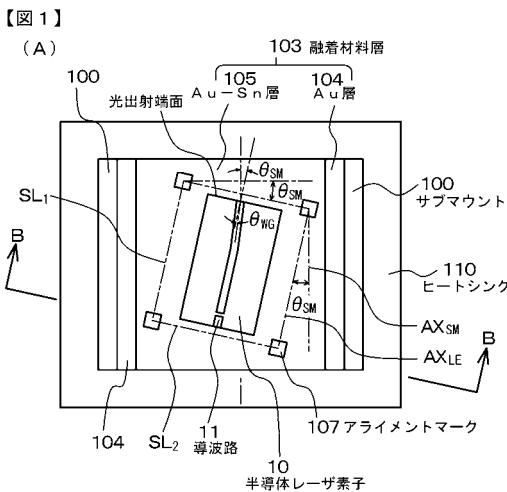
40

50

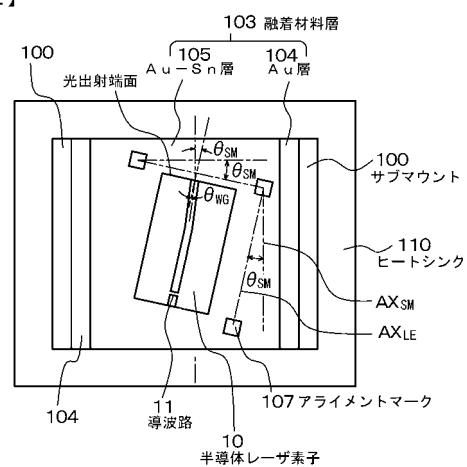
0 . . . 第1化合物半導体層、31, 231 . . . n型AlGaNクラッド層、32, 232 . . . n型GaNクラッド層、40, 240 . . . 第3化合物半導体層、41, 41₁, 41₂ . . . 発光領域、42, 42₁, 42₂ . . . 可飽和吸収領域、241 . . . 光増幅領域(キャリア注入領域)、201 . . . 光入射端面、203 . . . 光出射端面、202, 204 . . . 低反射コート層(AR)、205 . . . キャリア非注入領域、206, 208 . . . 光出入射端面、207 . . . 低反射コート層(AR)、209 . . . 高反射コート層(HR)、50, 250 . . . 第2化合物半導体層、51, 251 . . . ノンドープGaN光ガイド層、52, 252 . . . ノンドープAlGaNクラッド層、53, 253 . . . p型AlGaN電子障壁層(Mgドープ)、54, 254 . . . p型GaN(Mgドープ)/AlGaN超格子クラッド層、55, 255 . . . p型GaNコンタクト層(Mgドープ)、56, 256 . . . リッジストライプ構造、57, 257 . . . 積層絶縁膜、61, 261 . . . 第1電極、62, 262 . . . 第2電極、62A, 62A₁, 62A₂, 262A . . . 第2電極の第1部分、62B, 62B₁, 62B₂, 262B . . . 第2電極の第2部分、62C, 62C₁, 62C₂, 262C . . . 分離溝、63 . . . Pd単層、64 . . . レジスト層、65 . . . 開口部

10

【図1】

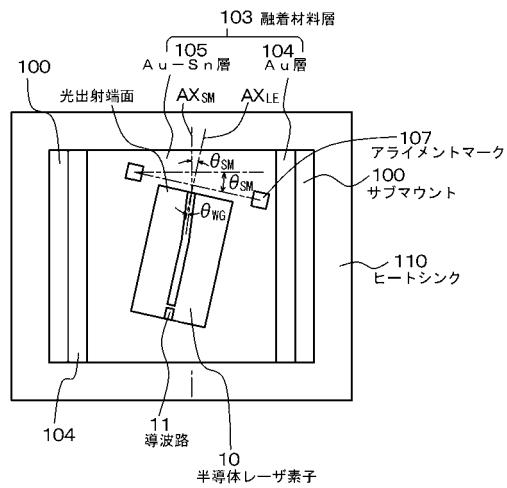


【図2】



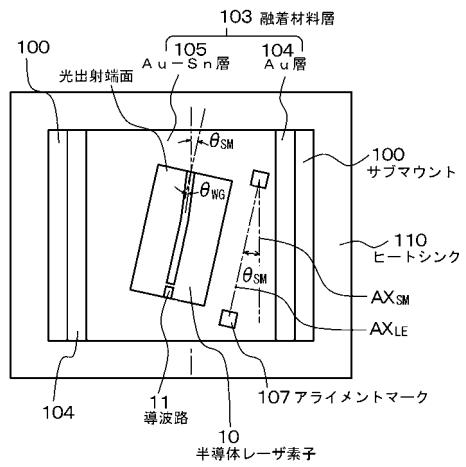
【図3】

【図3】



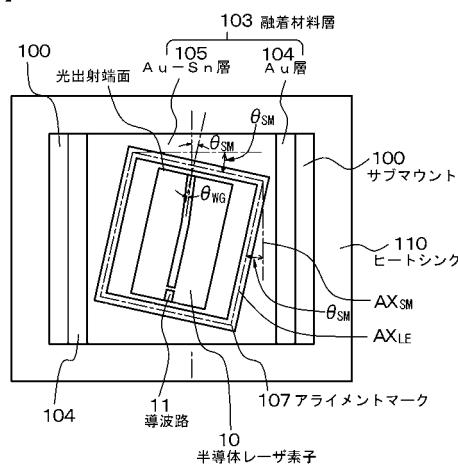
【図4】

【図4】



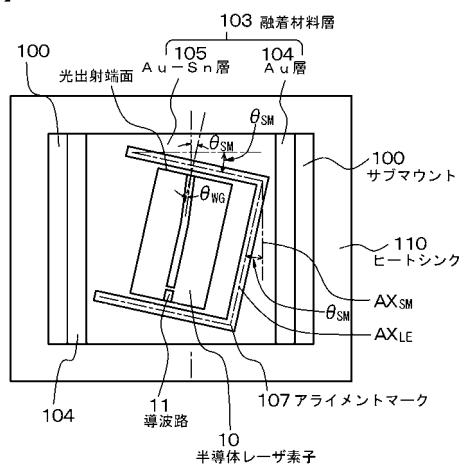
【図5】

【図5】



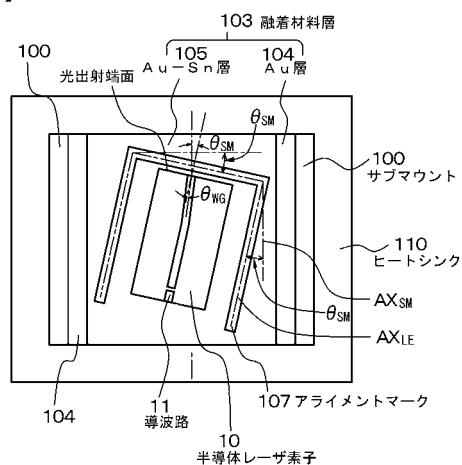
【図6】

【図6】



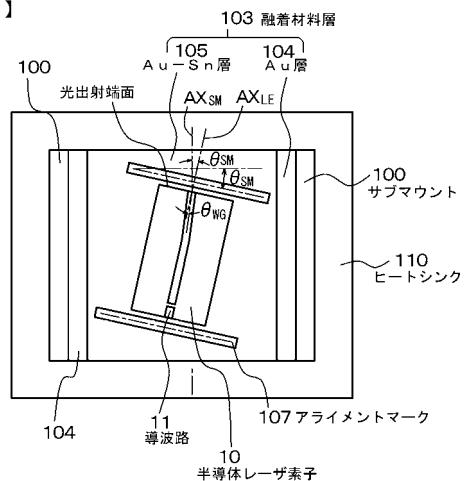
【図7】

【図7】



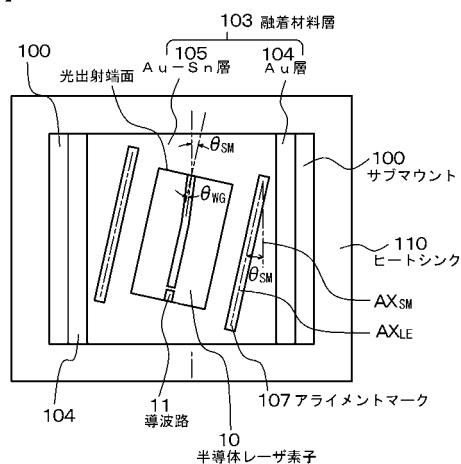
〔 四 8 〕

【図8】



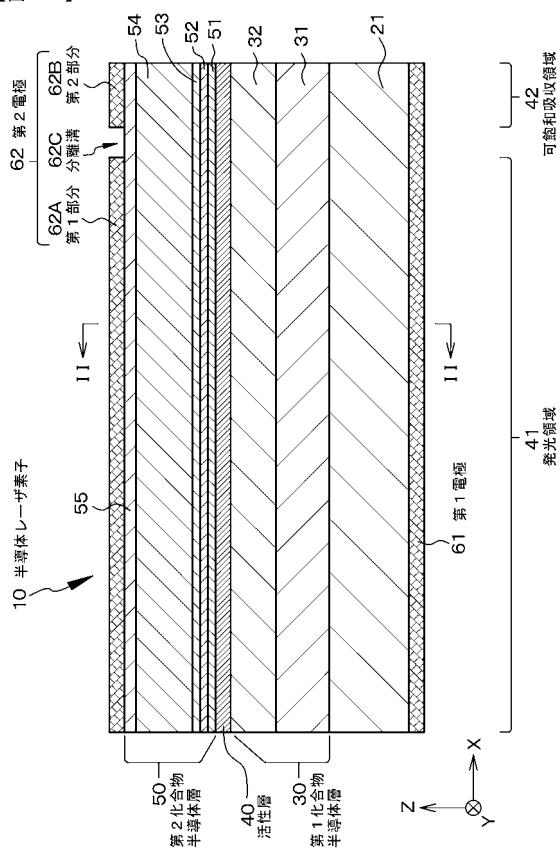
【 図 9 】

【図9】



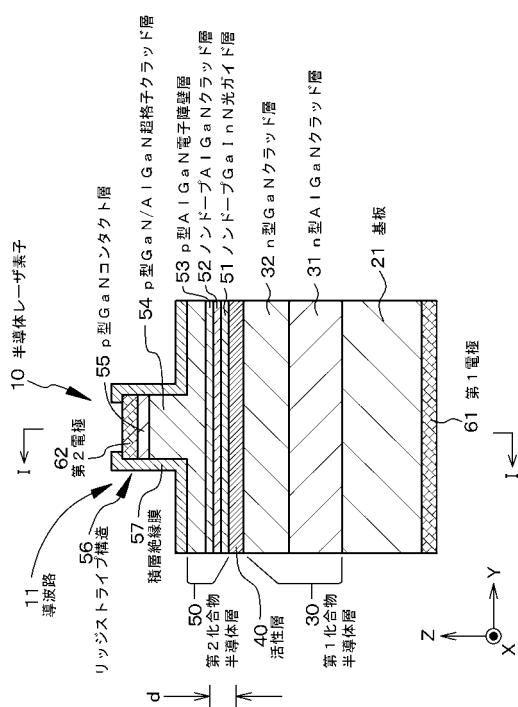
【 図 1 0 】

【図10】



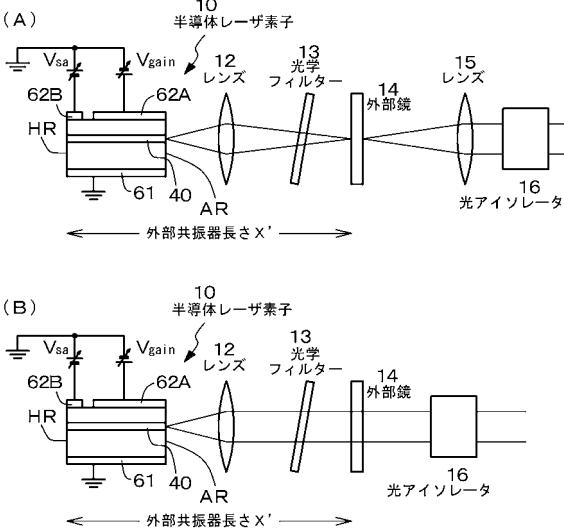
【図 1 1】

【図 1 1】



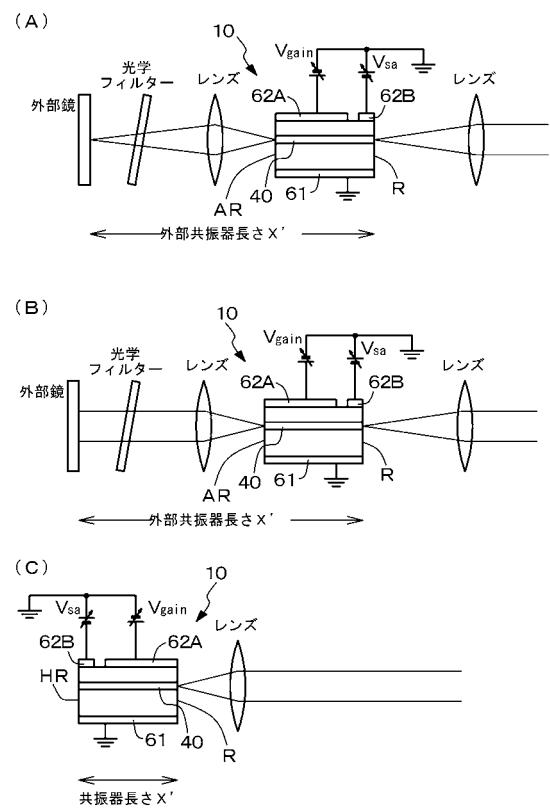
【図 1 2】

【図 1 2】



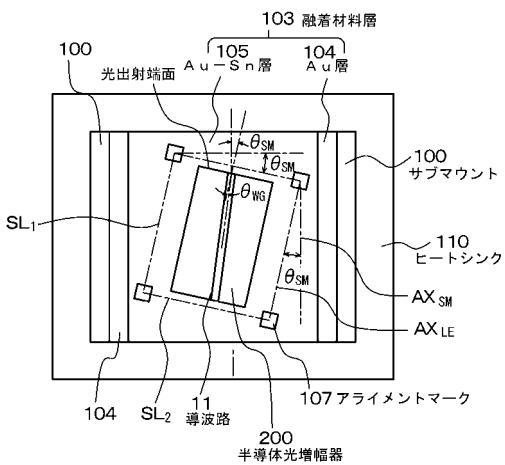
【図 1 3】

【図 1 3】



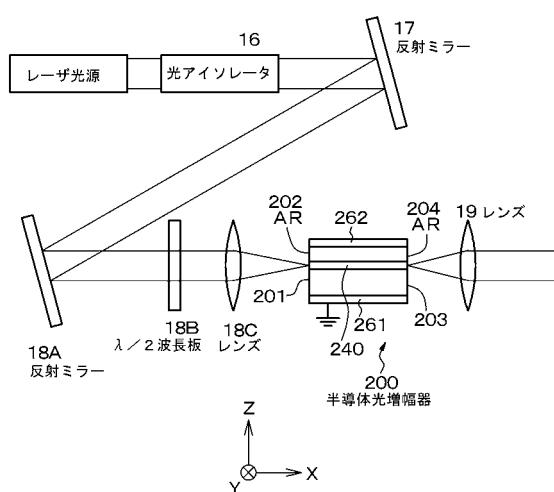
【図 1 4】

【図 1 4】



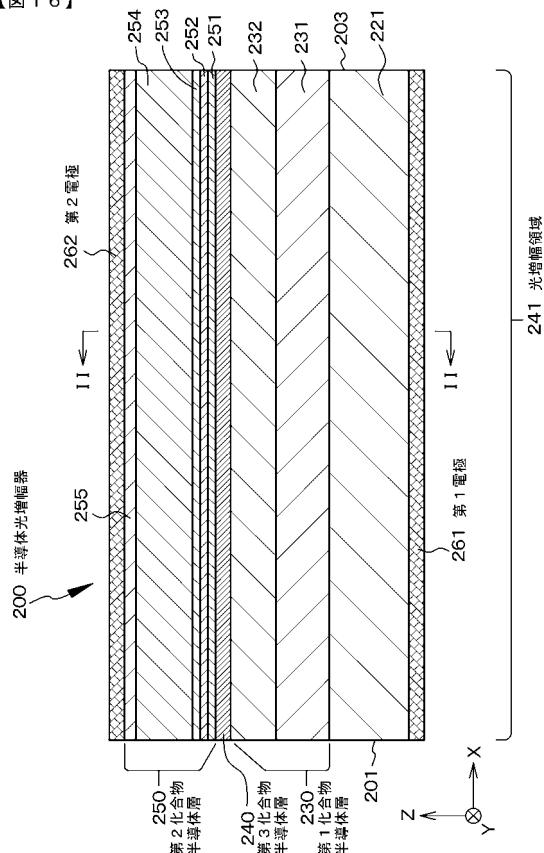
【図 15】

【図 15】



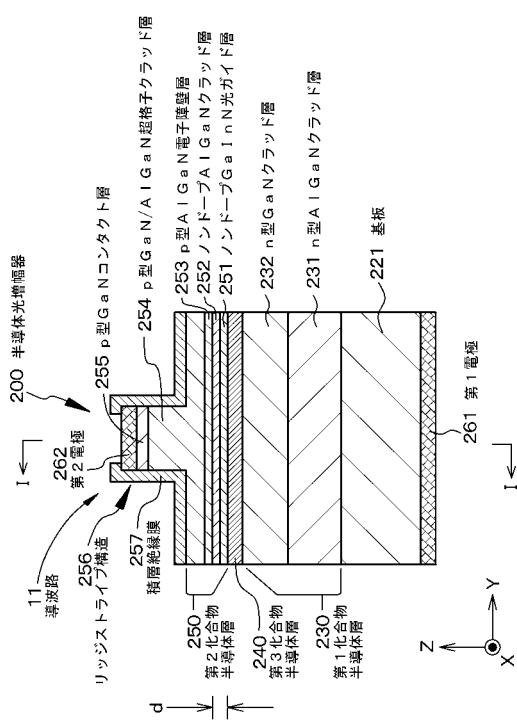
【図 16】

【図 16】



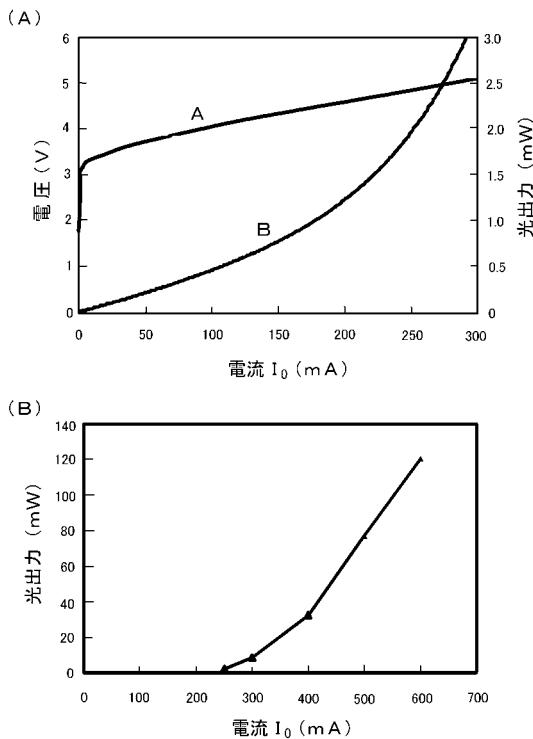
【図 17】

【図 17】



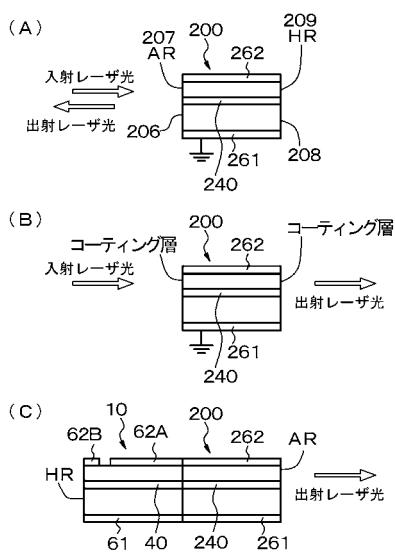
【図 18】

【図 18】



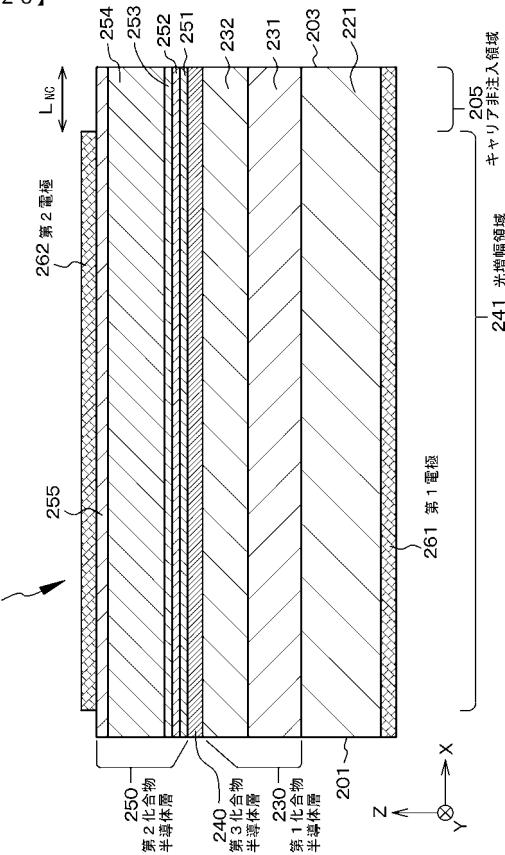
【 図 1 9 】

【図 19】



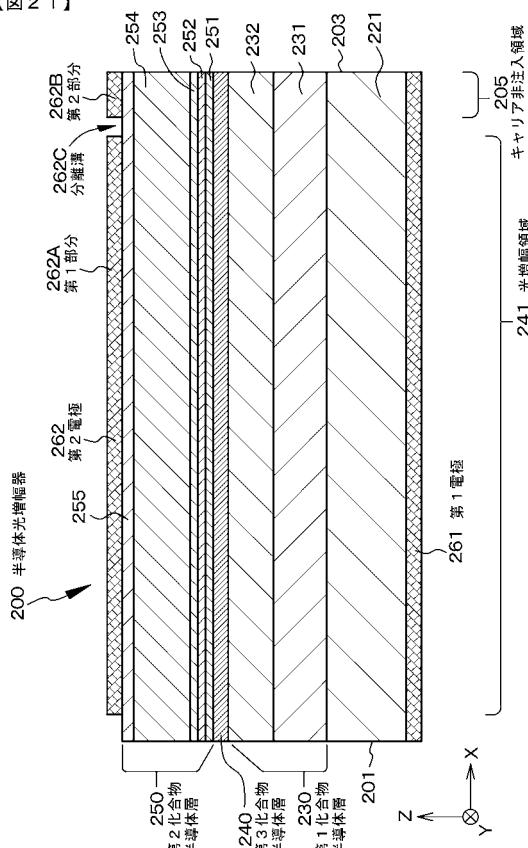
【 図 2 0 】

【図20】



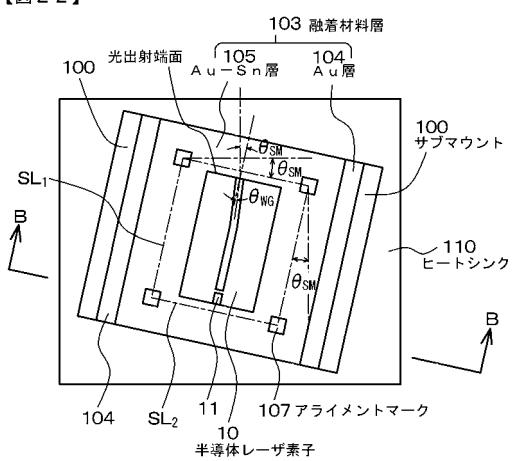
【 図 2 1 】

【図21】



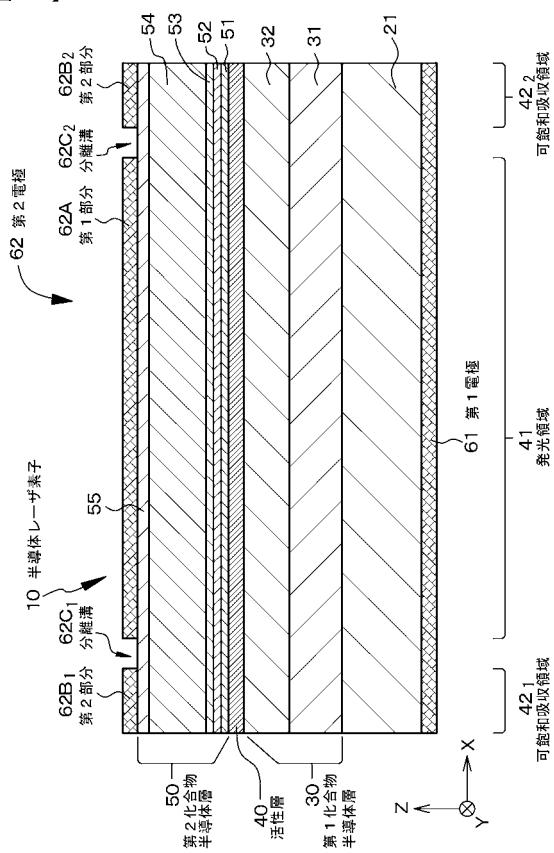
【 図 2 2 】

【図22】



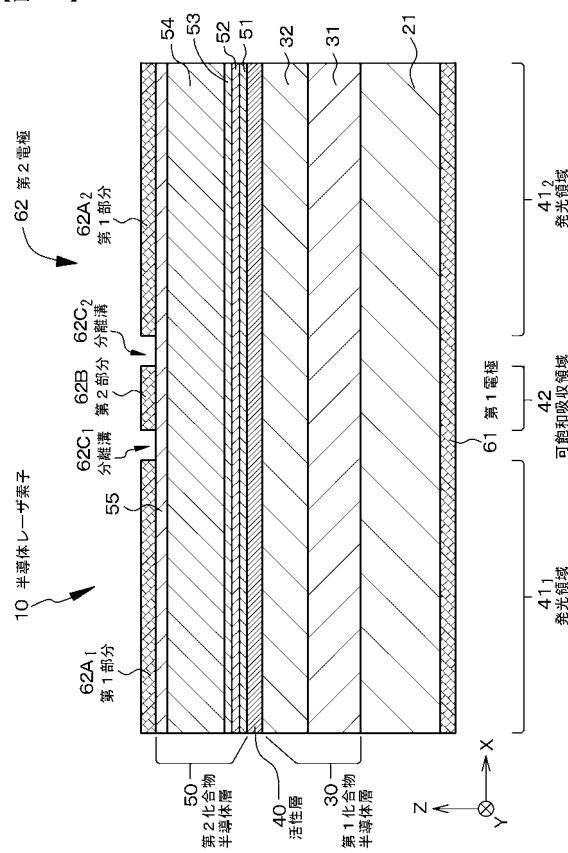
【図 2 3】

【図 2 3】



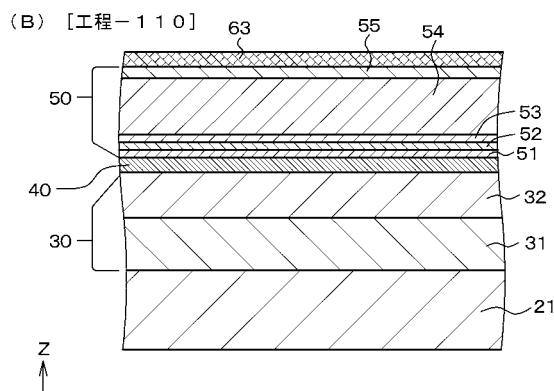
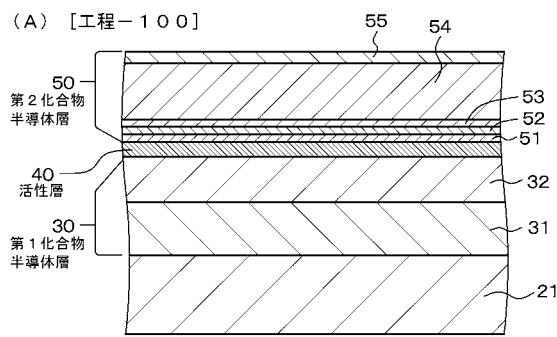
【図 2 4】

【図 2 4】



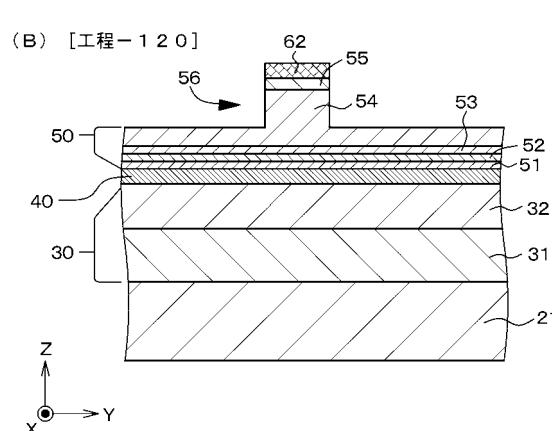
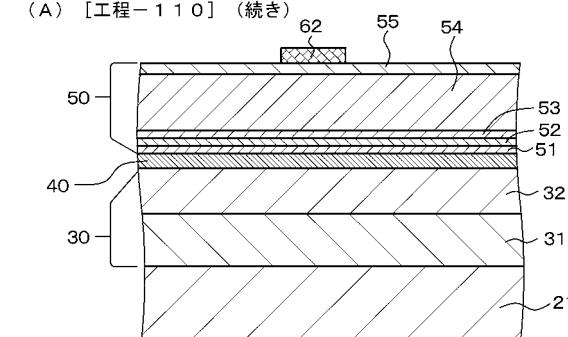
【図 2 5】

【図 2 5】



【図 2 6】

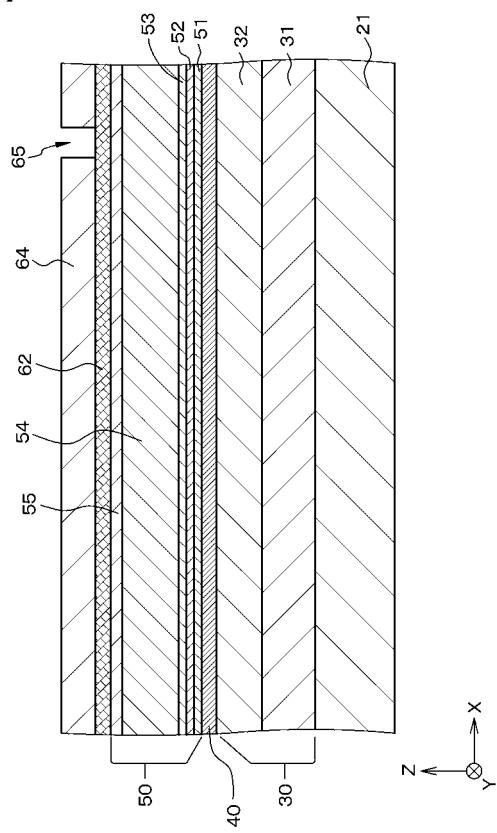
【図 2 6】



【図 27】

【図27】

[工程-130]



フロントページの続き

(72)発明者 幸田 倫太郎
東京都港区港南1丁目7番1号 ソニー株式会社内

(72)発明者 倉本 大
東京都港区港南1丁目7番1号 ソニー株式会社内

(72)発明者 長沼 香
東京都港区港南1丁目7番1号 ソニー株式会社内

(72)発明者 横山 弘之
宮城県仙台市青葉区片平二丁目1番1号 国立大学法人東北大学内

F ターム(参考) 5F173 MC23 MC25 MD03 MD73 MD84 MF02 MF28