

【公報種別】特許法第17条の2の規定による補正の掲載  
 【部門区分】第7部門第2区分  
 【発行日】令和4年3月16日(2022.3.16)

【公開番号】特開2020-150052(P2020-150052A)  
 【公開日】令和2年9月17日(2020.9.17)  
 【年通号数】公開・登録公報2020-038  
 【出願番号】特願2019-44642(P2019-44642)  
 【国際特許分類】

H 0 1 L 3 3 / 0 8 ( 2 0 1 0 . 0 1 )

H 0 1 L 3 3 / 5 8 ( 2 0 1 0 . 0 1 )

B 4 1 J 2 / 4 4 7 ( 2 0 0 6 . 0 1 )

B 4 1 J 2 / 4 5 ( 2 0 0 6 . 0 1 )

【F I】

H 0 1 L 3 3 / 0 8

H 0 1 L 3 3 / 5 8

B 4 1 J 2 / 4 4 7 1 0 1 E

B 4 1 J 2 / 4 4 7 1 0 1 A

B 4 1 J 2 / 4 5

10

20

【手続補正書】

【提出日】令和4年3月8日(2022.3.8)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

シフトサイリスタのゲートと発光サイリスタのゲートとが各々に接続された複数のノードと、前記複数のノードの間を接続する複数の転送ダイオードと、を有する半導体発光装置であって、

30

半導体基板の上に設けられた第1導電型の第1の半導体層と、

前記第1の半導体層の上に設けられた前記第1導電型と異なる第2導電型の第2の半導体層と、

前記第2の半導体層の上に設けられた前記第1導電型の第3の半導体層と、

前記第3の半導体層の上に設けられた前記第2導電型の第4の半導体層と、

前記第4の半導体層の上に設けられた前記第1導電型の第5の半導体層と、を含む積層構造を有し、

前記複数の転送ダイオードの各々は、前記第4の半導体層と前記第5の半導体層とが形成するpn接合によって構成されたダイオードである

40

ことを特徴とする半導体発光装置。

【請求項2】

前記第4の半導体層は、前記第3の半導体層の上に設けられた第1の層と、前記第1の層の上に設けられ、前記第1の層よりも不純物濃度の高い第2の層と、を有することを特徴とする請求項1記載の半導体発光装置。

【請求項3】

前記第4の半導体層は、前記第2の層の上に設けられ、前記第2の層よりも不純物濃度の低い第3の層を更に有する

ことを特徴とする請求項2記載の半導体発光装置。

50

## 【請求項 4】

前記第 5 の半導体層は、前記第 4 の半導体層の前記第 3 の層よりも厚いことを特徴とする請求項 3 記載の半導体発光装置。

## 【請求項 5】

前記第 5 の半導体層に接続された第 1 の電極と、前記第 4 の半導体層の前記第 2 の層に接続された第 2 の電極と、を更に有することを特徴とする請求項 2 乃至 4 のいずれか 1 項に記載の半導体発光装置。

## 【請求項 6】

前記第 3 の半導体層に接続された第 3 の電極を更に有することを特徴とする請求項 5 記載の半導体発光装置。

10

## 【請求項 7】

前記第 2 の電極と前記第 3 の電極とを接続する配線を更に有することを特徴とする請求項 6 記載の半導体発光装置。

## 【請求項 8】

前記第 3 の電極は、電源に接続されていることを特徴とする請求項 6 又は 7 記載の半導体発光装置。

## 【請求項 9】

前記第 3 の半導体層は、電氣的にフローティング状態であることを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の半導体発光装置。

## 【請求項 10】

前記シフトサイリスタ及び前記発光サイリスタは、前記第 1 の半導体層と、前記第 2 の半導体層と、前記第 3 の半導体層と、前記第 4 の半導体層と、からなる p n p n 接合によって構成されていることを特徴とする請求項 1 乃至 9 のいずれか 1 項に記載の半導体発光装置。

20

## 【請求項 11】

半導体基板の上に設けられた第 1 導電型の第 1 の半導体層と、前記第 1 の半導体層の上に設けられた前記第 1 導電型と異なる第 2 導電型の第 2 の半導体層と、前記第 2 の半導体層の上に設けられた前記第 1 導電型の第 3 の半導体層と、前記第 3 の半導体層の上に設けられた前記第 2 導電型の第 4 の半導体層と、前記第 4 の半導体層の上に設けられた前記第 1 導電型の第 5 の半導体層と、を含む積層構造を有し、前記第 4 の半導体層と前記第 5 の半導体層とが形成する p n 接合によって構成されたダイオードを有することを特徴とする半導体素子。

30

## 【請求項 12】

半導体基板の上に設けられた第 1 導電型の第 1 の半導体層と、前記第 1 の半導体層の上に設けられた前記第 1 導電型と異なる第 2 導電型の第 2 の半導体層と、前記第 2 の半導体層の上に設けられた前記第 1 導電型の第 3 の半導体層と、前記第 3 の半導体層の上に設けられた前記第 2 導電型の第 4 の半導体層と、前記第 4 の半導体層の上に設けられ、前記第 4 の半導体層と p n 接合する前記第 1 導電型の第 5 の半導体層と、前記第 5 の半導体層に接続された第 1 の電極と、前記第 4 の半導体層に接続された第 2 の電極とを有することを特徴とする半導体素子。

40

## 【請求項 13】

前記第 3 の半導体層に接続された第 3 の電極を更に有することを特徴とする請求項 12 記載の半導体素子。

## 【請求項 14】

請求項 1 乃至 10 のいずれか 1 項に記載の半導体発光装置と、前記半導体発光装置からの光を集光する光学系とを有することを特徴とする露光ヘッド。

50

## 【請求項 15】

像担持体と、  
前記像担持体の表面を帯電する帯電手段と、  
請求項 1 乃至 10 のいずれか 1 項に記載の半導体発光装置を有する露光ヘッドであって、  
前記帯電手段によって帯電された前記像担持体の表面を露光し、前記像担持体の表面に静電潜像を形成する露光ヘッドと、  
前記露光ヘッドによって形成された前記静電潜像を現像する現像手段と、  
前記現像手段によって現像された画像を記録媒体に転写する転写手段と  
を有する画像形成装置。

## 【手続補正 2】

10

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正の内容】

【0007】

本発明の一観点によれば、シフトサイリスタのゲートと発光サイリスタのゲートとが各々に接続された複数のノードと、前記複数のノードの間を接続する複数の転送ダイオードと、を有する半導体発光装置であって、半導体基板の上に設けられた第 1 導電型の第 1 の半導体層と、前記第 1 の半導体層の上に設けられた前記第 1 導電型と異なる第 2 導電型の第 2 の半導体層と、前記第 2 の半導体層の上に設けられた前記第 1 導電型の第 3 の半導体層と、前記第 3 の半導体層の上に設けられた前記第 2 導電型の第 4 の半導体層と、前記第 4 の半導体層の上に設けられた前記第 1 導電型の第 5 の半導体層と、を含む積層構造を有し、前記複数の転送ダイオードの各々は、前記第 4 の半導体層と前記第 5 の半導体層とが形成する p n 接合によって構成されたダイオードである半導体発光装置が提供される。

20

## 【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正の内容】

【0008】

また、本発明の他の一観点によれば、半導体基板の上に設けられた第 1 導電型の第 1 の半導体層と、前記第 1 の半導体層の上に設けられた前記第 1 導電型と異なる第 2 導電型の第 2 の半導体層と、前記第 2 の半導体層の上に設けられた前記第 1 導電型の第 3 の半導体層と、前記第 3 の半導体層の上に設けられた前記第 2 導電型の第 4 の半導体層と、前記第 4 の半導体層の上に設けられた前記第 1 導電型の第 5 の半導体層と、を含む積層構造を有し、前記第 4 の半導体層と前記第 5 の半導体層とが形成する p n 接合によって構成されたダイオードを有する半導体素子が提供される。

30

## 【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

また、本発明の更に他の一観点によれば、半導体基板の上に設けられた第 1 導電型の第 1 の半導体層と、前記第 1 の半導体層の上に設けられた前記第 1 導電型と異なる第 2 導電型の第 2 の半導体層と、前記第 2 の半導体層の上に設けられた前記第 1 導電型の第 3 の半導体層と、前記第 3 の半導体層の上に設けられた前記第 2 導電型の第 4 の半導体層と、前記第 4 の半導体層の上に設けられ、前記第 4 の半導体層と p n 接合する前記第 1 導電型の第 5 の半導体層と、前記第 5 の半導体層に接続された第 1 の電極と、前記第 4 の半導体層に接続された第 2 の電極とを有する半導体素子が提供される。

40

50

## 【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正の内容】

【0015】

図1には、このように構成される自己走査型回路のうち、複数のシフトサイリスタ $T$ として、4個のシフトサイリスタ $T_{n-1} \sim T_{n+2}$ を示している。また、複数の発光サイリスタ $L$ として、16個の発光サイリスタ $L_{4n-7} \sim L_{4n+8}$ を示している。また、複数の転送ダイオード $D$ として、5個の転送ダイオード $D_{n-2} \sim D_{n+2}$ を示している。また、寄生サイリスタ $P$ として、寄生サイリスタ $P_{n-2} \sim P_{n+2}$ を示している。ただし、シフトサイリスタ $T$ 、転送ダイオード $D$ 、寄生サイリスタ $P$ 及び発光サイリスタ $L$ の数は、発光装置の規模等に応じて適宜選択されうる。添え字の $n$ は、2以上の整数である。

10

## 【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0054

【補正方法】変更

【補正の内容】

【0054】

図6は、本実施形態による半導体発光装置における発光サイリスタ部及びシフトサイリスタ部を構成する半導体素子の例を示す概略図である。図6(a)が発光サイリスタ部の構成例を示す概略断面図であり、図6(b)がシフトサイリスタ部の構成例を示す概略断面図である。なお、本実施形態においてシフトサイリスタ部とは、半導体基板上に本実施形態の半導体発光装置を形成したときに発光サイリスタ $L$ が配される部分を意味する。また、本実施形態においてシフトサイリスタ部とは、半導体基板上に本実施形態の半導体発光装置を形成したときにシフトサイリスタ $T$ が配される部分を意味する。

20

30

40

50