

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3998726号

(P3998726)

(45) 発行日 平成19年10月31日(2007.10.31)

(24) 登録日 平成19年8月17日(2007.8.17)

(51) Int.Cl.

H03M 13/09 (2006.01)

F I

H03M 13/09

請求項の数 13 (全 19 頁)

(21) 出願番号	特願平10-544488	(73) 特許権者	クゥアルコム・インコーポレイテッド
(86) (22) 出願日	平成10年3月20日(1998.3.20)		アメリカ合衆国、カリフォルニア州 92
(65) 公表番号	特表2001-520834(P2001-520834A)		121、サン・ディエゴ、ラスク・ブール
(43) 公表日	平成13年10月30日(2001.10.30)		バード 6455
(86) 国際出願番号	PCT/US1998/005706	(74) 代理人	弁理士 鈴江 武彦
(87) 国際公開番号	W01998/043360	(74) 代理人	弁理士 村松 貞男
(87) 国際公開日	平成10年10月1日(1998.10.1)	(74) 代理人	弁理士 橋本 良郎
審査請求日	平成17年3月22日(2005.3.22)	(74) 代理人	弁理士 白根 俊郎
(31) 優先権主張番号	08/821,845		
(32) 優先日	平成9年3月21日(1997.3.21)		
(33) 優先権主張国	米国(US)		

最終頁に続く

(54) 【発明の名称】 CRC外部連結コードの解読を行う方法および装置

(57) 【特許請求の範囲】

【請求項1】

多重率符号化データのフレームを受信し、かつ一組の情報ビットおよび少なくとも1つの検査ビットを提供するためデータの前記フレームをトレリス解読する解読器手段と、前記情報ビットおよび前記少なくとも1つの検査ビットを受信し、かつ前記情報ビットおよび前記少なくとも1つの検査ビットに従って前記解読の正当性を決定する検査手段とを備え、前記正当性は少なくとも1つのヤマモトメートル法に基づいて決定され、前記解読器手段は、前記解読の前記決定された正当性が前記フレームを正確に解読することに失敗を指示するとき、次に最適な経路に従って第2の一組の情報ビットおよび第2の少なくとも1つの検査ビットを決定する手段をさらに含む、
多重率符号化信号を使用する解読システム。

【請求項2】

トレリスにより表現可能であり、それを通る最適経路で構成された解読されたシーケンスを提供するため、多重率符号化された情報シーケンスを解読する第1の手段と、前記情報シーケンスで構成された検査ビットの正当性を検査する第2の手段と、前記第2の手段に回答し、前記トレリスを通る最適経路で構成されたヤマモトメートル法の予定の閾値以内のヤマモトメートル法を有する経路を確認する手段を含んでおり、前記トレリスを通る次に最適な経路を確認する第3の手段とを備えた、
多重率符号化信号を解読する解読システム。

【請求項3】

10

20

トレリスにより表現可能であり、それを通る最適経路で構成された解読されたシーケンスを提供するため、多重率符号化された情報シーケンスを解読し、前記情報シーケンスで構成された検査ビットの正当性を検査し、検査ビットの決定された正当性が前記シーケンスを正確に解読することに失敗を指示するとき、トレリスを通る最適な経路で構成されたヤマモトメートル法の予定の閾値以内のヤマモトメートル法を有する経路を確認するステップを含んでおり、前記トレリスを通る次に最適な経路を確認するステップを含む、多重率符号化信号を使用する解読方法。

【請求項 4】

前記正当性を検査するステップが、前記情報シーケンスに関して前記検査ビットの巡回冗長検査を含む請求項 3 の解読方法。 10

【請求項 5】

前記次に最適な経路の巡回冗長検査のステップをさらに含む請求項 4 の解読方法。

【請求項 6】

前記メートル法がヤマモトメートル法である請求項 3 の解読方法。

【請求項 7】

前記解読器手段が前記次に最適な経路を決定する手段を含む請求項 1 の解読システム。

【請求項 8】

前記次に最適な経路を決定する前記手段が、トレリスを通る最適な経路で構成されたヤマモトメートル法の予定の閾値以内でヤマモトメートル法を有する次に最適な経路を確認する手段を含む請求項 7 の解読システム。 20

【請求項 9】

前記検査手段が前記情報ビットに関して前記検査ビットの巡回冗長検査の手段を含む請求項 1 の解読システム。

【請求項 10】

前記解読する手段がバイタービ解読器を含む請求項 2 の解読システム。

【請求項 11】

前記正当性を検査する手段が、前記情報シーケンスに関して前記検査ビットの巡回冗長検査の手段を含む請求項 2 の解読システム。

【請求項 12】

前記第 3 の手段が次に最適な経路として前記経路の 1 つを選択する手段を含む請求項 2 の解読システム。 30

【請求項 13】

前記次に最適な経路の巡回冗長検査の手段をさらに含む請求項 12 の解読システム。

【発明の詳細な説明】

背景技術

I. 発明の分野

本発明はデジタル信号処理に関する。特に、本発明は冗長検査ビットまたはデータに関して知られている任意の外側情報を含むデジタルデータのフレームを解読する新規かつ改良された方法および装置に関する。 40

II. 関連技術の説明

無線通信技術が発展したので、ユーザは提供されるサービスにより高い伝送特質を要求するようになった。高い伝送特質を提供する 1 つの手段はサービスがデジタル伝送技術の使用を含むことである。幾つかのデジタル変調技術がコード分割多重アクセス (C D M A)、時間分割多重アクセス (T D M A)、および周波数分割多重アクセス (F D M A) を含む技術として知られている。

C D M A の拡散スペクトラム変調技術は他のデジタル変調技術を超える重要な利点を有する。多重アクセス通信システムにおいて C D M A 技術の使用は、本発明の譲受け人に譲渡され、ここに引例として組み込まれた “サテライトまたは地上中継器を使用する拡散スペクトラム多重アクセス通信システム” と題する U.S. 特許 No. 4, 901, 307 に 50

開示される。多重アクセス通信システムにおいてCDMA技術の使用は、さらに本発明の譲受け人に譲渡され、ここに引例として組み込まれた“CDMAセルラー電話システムにおける信号波形を発生するシステムおよび方法”と題するU.S.特許No. 5, 103, 459に開示される。CDMAを使用するデジタル無線通信を提供する方法は米国電気通信工業会(TIA)によりTIA/EIA/IS-95-二重モード広帯域拡散スペクトラムセルラーシステム(以後IS-95)として標準化された。

CDMA通信システムにおいて、各ユーザの伝送が他のユーザの伝送のノイズ増大の一因となるので、CDMAシステムの容量は各ユーザが必要なだけ多くのデータを伝送のみ有することにより最大化される。そのユーザへのサービスの質を減少することなく容量上ユーザの負担を減少する非常に効果的な手段は可変率データ伝送の手段であり、そこでユーザによる伝送のデータ率が時間によって変化する。音声データの可変率解読を提供する方法は本発明の譲受け人に譲渡され、ここに引例として組み込まれた“可変率音声作動コード”と題するU.S.特許No. 5, 414, 796に詳細に開示される。

チャンネル誘導誤差に対する防護のため、デジタル誤差訂正技術が無線通信システムにおいて採用される。チャンネル誘導誤差を検出し訂正する1つの方法はトレリス(trellis)解読の採用である。バイタービ(Viterbi)解読器は他の誤差訂正システム上重要な利点を示すトレリス解読器の特別な型である。可変率データのバイタービ解読を行う方法および装置は本発明の譲受け人に譲渡され、ここに引例として組み込まれた“CDMAシステム応用の多重率連続バイタービ解読器”と題する1993年9月24日出願のU.S.特許出願No. 08/126, 477に詳細に開示される。

しかし、システムおよび技術において、CDMA変調技術により与えられるコード利得をさらに改善し、それによりシステム容量の増大を達成する要望が残っている。

発明の概要

本発明は解読動作を確認するために設けられた冗長情報を含むデジタルデータのフレームを解読する新規かつ改良された方法および装置である。本発明はCDMAシステムのコード化利得を改善し、システム容量の増大をもたらす。本発明において、データのフレームは情報ビットと巡回冗長検査(CRC)ビットを含んで提供される。受信されたフレームは解読され、CRCビットが解読された情報ビットのために正確に対応しているか否かを決定するため検査が導入される。もし解読されたフレームがCRC試験工程を通過すると、解読されたフレームはユーザに提供される。しかし、解読されたフレームがCRC試験を通過しないなら、少なくとも1つの付加的な解読工程が受信フレームに遂行される。本発明の第1の例示的实施例において、データはトレリス解読器を使用して解読され、トレリスを最もよく通過しそうな経路をもたらすデータが選択される。それからCRC試験がデータの解読されたフレームについて行われる。もしCRC試験が失敗したなら、トレリス解読器はトレリスを二番目によく通過しそうな経路を決定する。それからCRC試験が解読されたフレームについて二回目として行われる。もし解読されたフレームがCRC試験を通過したなら、情報ビットは解読器により出力される。しかし、解読されたフレームがCRC試験に失敗したなら、そのときトレリス解読器はトレリスを次によく通過しそうな経路を決定する。この工程はCRC試験が成功理に通過するまで、あるいは解読の試みの予定の回数が不成功になされ、解読器がフレームを解読することが不可能であると宣言し、かつフレーム削除が宣言されるまで繰り返される。

第2の図示された実施例において、データはトレリス解読器を使用して解読され、トレリスを最もよく通過しそうな経路をもたらすデータが選択される。それからCRC試験がデータの解読されたフレームについて行われる。もしCRC試験が失敗したなら、トレリス解読器はトレリスを通過する最適経路と関係付けられたメートル法(metric)の予定の閾値以内でメートル法を有する経路を確認する。それからCRC試験が見出された次に最適な経路に関して解読されたフレームについて行われる。もしこれらの経路のいずれかがCRC試験を通過するなら、最もありそうな経路に対応している情報ビットが解読器により出力される。もしそうでないなら誤りが宣言される。好ましい実行として、解読はバイタービ解読器で行われ、使用されるメートル法はヤマモト(Yamamoto)メートル法である。

【図面の簡単な説明】

本発明の特徴、目的および利点は、対応する同一物に同じ参照符号を付けた図面と関係して以下に明示された詳細な説明からより明確になるであろう。

図 1 は一組の C R C ビットと一組の情報ビットを含むフレームにデータ伝送する例示的伝送システムであり、

図 2 A - 2 D は本発明の可変率フレーム構造の例示的図であり、

図 3 は本発明の解読器の例示的実行であり、

図 4 は本発明の解読システムの第 1 の例示的実施例のブロック図であり、

図 5 は第 1 の例示的実施例の解読データの方法を説明するフローチャートであり、

図 6 はトレリス解読器における状態変移の図であり、

図 7 は図 6 の状態変移トレリスにおける選択された経路の図であり、

図 8 はトレリス解読器を通した経路選択の図であり、

図 9 は 4 つの可能性のある状態を有する符号化器の図であり、

図 10 は第 1 の例示的実施例のトレリス解読器のブロック図であり、

図 11 はトレリスを通る最良の経路およびその経路と関係付けられた異なった値の計算された経路選択の図であり、

図 12 は第 1 の実施例により選択された二番目に良い経路の図であり、

図 13 はトレリスを通る第 1 および第 2 の選択経路および第 3 の経路選択工程と関係付けられた異なった値の計算された経路選択の図であり、

図 14 は本発明の解読システムの第 2 の例示的実施例の装置を示し、

図 15 は本発明の第 2 の例示的実施例の方法を示すフローチャートであり、

図 16 は本発明の次に最適な経路を選択する閾値技術を示すフローチャートであり、

図 17 は本発明の解読方法の第 2 の例示的実施例により確認された経路を示すトレリス図である。

参照実施例の詳細な説明

図示した実施例および例示的応用が本発明の有利な技術を開示するため添付図面を参照して説明される。

本発明はここに特別な応用のため図示した実施例を参照して説明されるが、発明がそれに限定されないことは理解されるべきである。技術に普通に熟練しここに提供される技術にアクセスする者は、その範囲内および本発明が重要な効用のある付加的な分野で、付加的な変形、応用、実施例を認識するであろう。

図 1 を参照すると、データ源 2 がデジタルデータのフレームを提供する。例示的実施例において、データ源 2 は毎 20 ms のフレームを提供するが、本発明は他の率でも等しく応用可能である。例示的実施例において、データ源 2 はフレームのビット数が時間で変化する可変率データ源である。例示的実施例において、データ源 2 は、例えば前述の U.S. 特許 No. 5, 414, 796 に記載された可変率音声符号器である。

U.S. 特許 No. 5, 414, 796 の音声符号器は、そのフレームにおけるサンプルのエネルギーに基づいてデジタル化された音声サンプルのフレームを符号化する率を選定する。これは送られるビットの数を減少し、ユーザが話さないとき、前述したように C D M A 通信システムにおける他のユーザにそのユーザの干渉を最小限にする。本発明が固定率データ源にも等しく適用可能であることは注目されるべきである。さらに本発明は音声の他に、ファクシミリ、ビデオまたは他のデジタルデータのような他のデジタル情報を伝送するために等しく適用可能である。

データ源 2 からの情報ビットのフレームはフレームフォーマッタ 4 に提供される。例示的実施例において、フレームフォーマッタ 4 は C R C 発生器 6 および末尾ビット発生器 8 からなる。C R C 発生器 6 はデータ源 2 からフレームに提供される情報ビットに従って一組の冗長検査ビットを発生し、フレームに冗長ビットを付加する。本発明は他の冗長検査ビット発生器に適用可能であり、冗長ビット即ちパリティビット発生器の設計および実行はこの技術において良く知られている。C R C 発生器 6 の例示的実施例は前述の U.S. 特許 No. 5, 414, 796 に記載され、かつ I S - 95 に標準化された。技術に普通に熟

10

20

30

40

50

練した者により理解されるように、本発明は他の冗長ビット発生器に等しく適用可能であることが注目されるべきである。

情報ビットとCRCビットを備えたフレームは一組の末尾ビットを発生しかつこれらのビットをフレームに付加する末尾ビット発生器8に提供される。末尾ビットの目的はフレームがそれを通過し終わるとき、予定の状態に符号化器10を附勢することにある。例示的实施例において、末尾ビット発生器8は、符号化器10の出力をゼロ状態に附勢するように一組の末尾ビット値ゼロを発生する。

図2A-2Dを参照すると、本発明の例示的フレームフォーマットが示される。これらのフレームフォーマットはIS-95標準で標準化されたように多重化選択2フレームフォーマットとして参照される。本発明が他のフレームフォーマットを使用するデータ伝送の

10

解読に等しく適用可能であることは技術に熟練した者に既に明らかである。
例示的实施例において、データ源2は4つの異なった率でデータを提供する。図2Aを参照すると、もしデータ源2が最大限の率フレームとして267情報ビットからなるフレームを提供するなら、そのときCRC発生器6は情報ビットに従って12CRCビット(表示F)を発生し、フレームにこれらのビットを付加する。末尾ビット発生器8は値ゼロの8末尾ビット(表示T)を発生し、これらのビットをフレームに付加する。取っておかれたビット(表示R)はフレームの最初に設けられ、例えば伝送パワーを制御するために使用され得る。

図2Bを参照すると、もしデータ源2が半分の率フレームとして125情報ビットからなるフレームを提供するなら、そのときCRC発生器6は情報ビットに従って10CRCビット(表示F)を発生し、フレームにこれらのビットを付加する。末尾ビット発生器8は値ゼロの8末尾ビット(表示T)を発生し、これらのビットをフレームに付加する。取っ

20

ておかれたビット(表示R)はフレームの最初に設けられ、例えば伝送パワーを制御するために使用され得る。
図2Cを参照すると、もしデータ源2が四分の一の率フレームとして72情報ビットからなるフレームを提供するなら、そのときCRC発生器6は情報ビットに従って8CRCビット(表示F)を発生し、フレームにこれらのビットを付加する。末尾ビット発生器8は値ゼロの8末尾ビット(表示T)を発生し、これらのビットをフレームに付加する。取っ

30

ておかれたビット(表示R)はフレームの最初に設けられ、例えば伝送パワーを制御するために使用され得る。
図2Dを参照すると、もしデータ源2が八分の一の率フレームとして36情報ビットからなるフレームを提供するなら、そのときCRC発生器6は情報ビットに従って6CRCビット(表示F)を発生し、フレームにこれらのビットを付加する。末尾ビット発生器8は値ゼロの8末尾ビット(表示T)を発生し、これらのビットをフレームに付加する。取っ

ておかれたビット(表示R)はフレームの最初に設けられ、例えば伝送パワーを制御するために使用され得る。
フレームフォーマッタ4からのフレーム出力は符号化器10に与えられる。例示的实施例において、符号化器10は制約長9($k=9$)の率 $1/2$ 畳み込み符号化器である。通常の符号化器の設計および実行はこの技術においてよく知られている。符号化器10から符号化された符号はインタリーバ12に提供される。

40

例示的实施例において、インタリーバ12は符号データがフレームの最大限容量を占めるようにフレームに冗長を選択的に提供する。もしフレームが最大限率より少ないなら、インタリーバ12は符号の複製を提供する。かくして、もしフレームが半分の率なら、インタリーバ12は符号の単一原文コピーとこれらの符号の複製を含んでいる各フレームで率2の冗長を提供し、もしフレームが四分の一の率なら、インタリーバ12は符号の単一原文コピーとこれらの符号の3複製を含んでいる各フレームで率4の冗長を提供し、もしフレームが八分の一の率なら、インタリーバ12は符号の単一原文コピーとこれらの符号の7複製を含んでいる各フレームで率8の冗長を提供する。符号反復の後、IS-95標準に記載されたように与えられた符号数を得るために、それらは毎6符号中2符号を削除することにより穴をあけられる。それからインタリーバ12は予定の再整理フォーマットに

50

従って符号を再整理する。例示的实施例において、インタリーバ12は冗長を提供し、かつIS-95標準に記載されたようにフレームを再整理する。

修正された符号は予定の変調フォーマットに従って符号を変調する変調器14に与えられる。例示的实施例において、変調器14は前述のU.S.特許No.4,901,307およびNo.5,103,459に詳細に説明されたようにCDMA変調器である。データの変調されたフレームはフレームをアップ変換しかつ増幅しそしてアンテナ20を経てフレームを送信する送信機16に提供される。

図3を参照すると、図1の伝送システムにより送信された信号はアンテナ49により受信され、受信機(RCVR)50に与えられる。受信機50は受信信号をダウン変換し、フィルタにかけかつ増幅し、それを復調器52に供給する。復調器52は予定の復調フォーマットに従って受信した信号を復調する。例示的实施例において、復調器52は前述のU.S.特許No.4,901,307およびNo.5,103,459に詳細に説明されたようにCDMA復調器である。

データの復調されたフレームはデインタリーバ54に供給され、それはフレームのソフト符号データを予定の再整理フォーマットに従って再整理し、かつ逆フレームフォーマットを得るために符号が送信工程において削除された位置にゼロを加える。ソフト決定符号データの逆フレームは解読システム56に供給される。解読システム56はデータを解読し、解読されたデータをデータシンク58に提供する。データシンク58はデータの解読されたフレームに後処理を提供してもよい。例えば、もしデータが圧縮された音声データであるなら、データシンク58はU.S.特許No.5,414,796に説明されたように、予定の拡張フォーマットに従って音声パラメタをデジタル化された音声サンプルに変換する。

図4は本発明の解読システム56の第1の例示的实施例の装置を示し、図5は本発明の第1の例示的实施例の方法を示す付随的フローチャートを提供する。図4および図5に示されたように、デインタリーバ54(図3)からの修正されたソフト符号データのフレームはブロック230に供給され、フレームバッファ220(図4)に記憶される。

それから、ブロック252において、符号は現在の率仮説に従って符号結合器222で束ねられる。結合工程は最大限の率より少ない率のため送信された符号データに冗長があるという事実の利点を取り、そこで送信された符号データのより良い推定がその符号の全ての冗長コピーのエネルギーを合計することにより到着され得る。符号の改良された推定を発生する工程は、前述されたU.S.特許出願No.08/126,477に詳細に開示される。

例示的实施例は第1にフレームが最大限の率で送信されたとの仮説を試験する。最大限率仮説のもとで、符号反復が存在せず、符号データの結合も行われぬ。ブロック254において、符号結合器222からのデータは変調されたバイタービ解読器224に提供される。例示的实施例において、変調されたバイタービ解読器224はバイタービ解読器であるが、技術に熟練したものはトレリス解読器の他の形が同様に適用可能であることを認識するであろう。バイタービ解読器の設計および実行は技術において知られており、バイタービ解読器の特別な実行は前述されたU.S.特許出願No.08/126,477に詳細に開示される。

変調されたバイタービ解読器224は送信された情報ビットおよびフレームのCRCビットの推定を計算し、そのフレーム推定をCRC試験サブシステム232に提供する。ブロック256において、CRC試験サブシステム232はCRC発生器6に関して記載されたように、解読された情報ビットから一組の冗長ビットを発生する。CRC試験サブシステム232は情報ビット推定から発生されたCRCビットを変調されたバイタービ解読器224からの冗長ビットの推定と比較する。比較の結果はCRC試験が通過したか否かを決定する制御処理装置234に供給される。

もし、ブロック258において、CRC試験が通過するなら、方法はブロック266に進む。ブロック266において、符号誤差率(SER)計算器228が解読されたフレームの符号誤差率を計算する。SER計算器228は受信された符号データのハード決定推定

10

20

30

40

50

を発生し、または変調されたバイタービ解読器 224 からのハード決定推定を発生する。それから、SER 計算器 228 は変調されたバイタービ解読器 224 からのフレームの解読されたデータを受け、一組の再符号化された符号データを発生するため、符号化器 10 (図 1) により行われる同じ符号化作動を使用しているフレームを符号化する。再符号化符号データはハード決定符号データと符号毎に比較され、二組の符号データ間の不一致の数が符号誤差率であり、それはブロック 268 における選択器 230 に供給される。

この実施例において、出力バッファ 226 は率仮説の解読について CRC 試験が通過された後のみ選択器 230 に解読された符号データを供給する。好ましい実施例において、変調されたバイタービ解読器 224 は率選択を援助するため選択器 230 にメートル法データを提供する。選択器に提供されるメートル法データは単一ビットヤマモトメートル法または総メートル法でありうる。

もし CRC 試験がブロック 258 で失敗したなら、ブロック 260 において制御処理装置 234 は現在の率仮説のもとでフレームを解読することとなされる試みの数の係数を増加する。ブロック 262 において、制御処理装置 234 はフレームを解読する試みの数が、現在の率仮説におけるフレームを解読する試みの予定の最大数に到達したか否かを決定する。もし試みの最大数が到達されたなら、方法はブロック 264 に進み、制御処理装置 234 は選択器 230 にフレームが現在の率仮説のもとで解読できないことを指示する信号を供給する。

もし制御ブロック 262 において、現在の率でフレームを解読する試みの最大数が到達されなかったなら、制御処理装置 234 は変調されたバイタービ解読器 224 に伝言を供給する。制御処理装置 234 からの伝言に応答して、ブロック 278 において、変調されたバイタービ解読器 224 はその経路係数 (i) を 1 だけ増加する。それからブロック 254 において、変調されたバイタービ解読器 224 はトレリスを通る i 番目の最良の経路を発見する。方法はブロック 256 に進み、工程は前に説明されたように繰り返す。

ブロック 270 において、制御処理装置 234 は全ての可能な率が試験されたか否かを決定する。もしされてないなら、方法は試験されるべき次の率を選択するブロック 272 に進み、それから方法はブロック 252 に進んで次の率仮説が試験される。制御処理装置 234 からの信号に応答して、フレームバッファ 220 が符号結合器 222 にフレームデータを供給する。制御処理装置 234 は符号結合器 222 に試験されるべき率仮説の信号指示を提供する。ブロック 252 において、符号結合器 222 は試験されるべき率仮説に従って符号データを結合する。方法はブロック 254 に続き上述のように進む。

もしブロック 270 において、全ての率が試験されたなら、ブロック 274 において、選択器 230 はデータが送信される最もありそうな率を決定し、ブロック 276 にその率に対応しているデータを提供する。選択器 230 は悪い質測定によるフレームを消去する決定をするかもしれない。例示的实施例において、選択器 230 は解読されたフレームとメートル法データ値との差の符号誤差率に基づいて率を決定する。

第 1 の例示的实施例の付加的な経路捜査を行うため、多くの方法が採用される。しかし、多くの方法はあまりにも多くの記憶のためのメモリを必要とする。第 1 の例示的实施例の方法を参照すると、方法はメモリの量および経路捜査に必要な時間を減少するように適用される。例えば、1 つの方法は変調されたバイタービ解読器 224 を実行しているとき出会う最良経路のあるメートル法閾値以内にある全ての経路を解読することである。

まずトレリス解読動作の簡単な評価を図 6、7、および 8 に表わす。図 6 は制約長さ $k = 3$ のトレリス解読器における状態変移の可能性を示す。トレリス解読器における可能性のある状態 (S) の数は式により与えられる。

$$S = 2^{k-1} \quad (1)$$

かくして、図 6 において、 $k = 3$ で 4 つの状態がある。図 9 を参照すると、符号器の状態は点 300 および 310 でビットの値により定義され得る。4 つのこのような状態がある。つぎのビットが点 300 に動くとき、点 300 の値は点 310 に動き、点 310 の値は説明されるであろう。

各状態がその状態でその時における残存手順の可能性に逆比例する状態メートル法を構成

10

20

30

40

50

するので、より高いメートル法は可能性が少なくなりがちである。各状態の状態メートル法は図6に初期状態について丸括弧にある。加えて、時間Nでの1つの状態から時間N+1での他の状態に状態変移の可能性に逆比例する構成された分岐メートル法がある。例えば初期状態01(点290)に見られるように、もし符号化器を符号化している次のビットが0であるなら、時間N+1に符号化器の状態は00(点292)になるであろう。ところが、もし初期状態が01(点290)でありかつ符号化器に入る次のビットが1ならN+1での状態は10(点294)になるであろう。

時間N+1での状態メートル法の値はその状態に変移のため分岐を有する時間N+1で初期状態の状態メートル法を加えることにより計算される。より低い状態メートル法にもたらす分岐は選択され、その状態に導く他の分岐は捨てられる。図7において、図6の状態および分岐メートル法に従って選択された分岐が図示される。N+1時間に新しく計算された状態メートル法がまず丸括弧で示され、それから起こった選択された変移からの状態の値が示される。

例えば、もし時間N+1で状態00(点292)の状態メートル法を計算することを欲するなら、状態00に導く2つの経路がある。率 $1/n$ の符号化器、または率 $1/n$ の符号化器のデータ流を穴あけすることに基づいた符号化器が使用されるとき、これが常にその場合であることに注目せよ。1つの経路は状態01(点290)から導く。状態01(点290)での状態メートル法は6であり、状態00(点292)に変移のため構成された分岐メートル法は値10を有する。それ故、時間N+1(点292)における点状態00の状態メートル法は、もし分岐が選択されるなら、値16を持つことになる。第2の経路は状態00(点288)から導く。状態00(点288)での状態メートル法は4であり、かつ状態00(点292)に変移のため構成された分岐メートル法が値2を有する。それ故、時間N+1(点292)における点状態00の状態メートル法は、もし分岐が選択されるなら、値6を持つことになる。状態00(点288)からの分岐が選択され、かつその状態は構成された状態メートル法6である。

図8はトレリスを通る選択された経路を示す。末尾ビットにより最後の状態が知られる。なぜなら、例示的实施例において、末尾ビットは全てゼロであり、最後の状態はすべてゼロ状態にあることが知られる。この状態に導く1つの経路のみがあるので、選択された経路はその知られた状態に導く経路である。一度経路が知られたなら、データは、解読器が選択された経路に沿ってさかのぼるチェーンバック動作の手段により出力され、かつ選択された変移にもたらされたビットを出力する。例えば、状態10から状態11への変移において、ビット出力は値1を持つ。これはトレリスを通す最良の経路を選択する方法である。次に最適な経路の選択は以下により十分に議論されるように残される。

本発明の第1の例示的实施例の解読器224が図10に示される。符号結合器(示されない)からの結合された符号はメートル法計算器350を分岐するために提供される。分岐メートル法計算器の設計および実行はよく知られた技術である。加算比較選択(ACS)要素354は分岐メートル法計算器350からの分岐メートル法に従って、図10および11を参照して上述されたように状態メートル法の値を決定する。新しく計算された状態メートル法はそれから状態メートル法メモリ352に記憶され、選択された分岐の指示はチェーンバックメモリ358に供給される。全ての状態メートル法がフレームのため計算されるとき、チェーンバックメモリ要素358は、チェーンバック制御360の制御のもとで、上述のようにトレリスを通す最適の経路を選択し、CRCビット検査要素(示されない)に解読されたデータを出力する。

もしCRC試験が失敗すると、そのときトレリスを通る二番目の最良な経路が決定される。トレリスを通る最良の経路を見つけるアルゴリズム(即ち、バイタービアルゴリズム)が再実行される。しかし、図示した実施例によれば、上述のステップに加えて、トレリスを通る最良の経路および各時点で拒絶された経路間の距離の測定が計算され、分類メモリ356に分類される。もし拒絶された経路が選択され、かつ選択された経路(p)の状態(s)のメートル法の値であるなら、 s, p の値は状態(s)のメートル法の値と異なった値である。

10

20

30

40

50

s, p = 拒絶された経路の状態メートル法 - 選択された経路の状態メートル法

D s, pの例が図 1 1 に示される。どの経路も経路に関して測定された値 D p で構成される。D p の値はその経路が合併するより良い経路の D p と合併点 D s, pにおけるメートル法の差により与えられる。かくして、最良経路の D p の値（即ち、バイタービアルゴリズム）はゼロである。

D 分類手段 3 5 6 は D 値の最小 D min を決定する。D min が見出された点で、チェーンバック動作が分岐のその点に導いた経路を決定するために実行される。図 1 2 を参照すると、状態メートル法計算工程が述べられたように再実行され、最小経路差が D 記憶手段 3 5 6 により点 3 6 2 で D 5,1 に見出された。チェーンバック制御器 3 6 0 の制御のもとでチェーンバックメモリ 3 5 8 は、点 3 6 2 から二番目に最良な経路および対応する解読されたデータシーケンスを決定する。これは最良経路に対応しているデータに最初の N + 6 データビットを置換することにより得られる。好ましい実施例において、チェーンバック動作は、少数の制約長さより長い誤りの場合が稀にあるので、経路分岐の点の少数の制約長さ以内に切り詰められる。図 1 2 において、これは点 3 6 4 で起こる。図 1 2 における二番目の最良な経路の D p の値は D p = D 5,1 である。

三番目に良い経路を見出すため、同じ状態メートル法計算工程が第 3 回として行われ、D s, p 値が上述のように計算されるが、今回それらは二番目に最良の経路に関して経路選択のため計算される。これらは二番目に最良の経路が最良の経路と合併する前に、その回数例までのみ計算される必要がある。言い換えれば、その回数例は図 1 2 および 1 3 において N + 5 である。図 1 3 を参照すると、A C S 3 5 4 は二番目の経路（D 0,2、D 1,2、D 2,2、D 3,2 および D 4,2）に必要な経路差値を計算する。これらメートル法の幾つかが予め計算されたかもしれないが再び考慮されねばならないことが注目されるべきである。比較値は二番目の最良な経路の距離に基づかなくて最良な経路の距離に基づく。かくして、D 分類手段 3 5 6 に提供されるメートル法値としては、トレリスを通る最適経路に関係しなくてはならない。例えば、D 4,2 で示された経路のため比較のメートル法差を得るため、その経路の D p 値は D 4,2（二番目の経路からの距離）と第 1 経路に対する二番目の経路の距離 D 5,1 との合計により計算されねばならない。A C S 3 5 4 は計算された値を D 分類手段 3 5 6 に供給する。D 分類手段 3 5 6 はそれから最良および二番目の最良の経路を合併する経路の最小の D p 値を見出すことにより三番目の接近した経路を見出す。

図示した実施例において、D 分類手段 3 5 6 は全ての D p 値を記憶するのではなく、最小の M 値のみを記憶する。ここに M は捜査される経路の最大数である。それから各続く i 番目に良い経路のため、最小の M - i 値のみが記憶されねばならない。

代わりの実施例において、解読工程は各次に最適な経路を見出すために戻るのではなく、むしろ状態メートル法が記憶され、各経路捜査のために再使用される。これは計算数を減少するが可能なメモリ量を増加する。図 1 1 - 1 3 に図示された例は図示の目的のために非常に単純化される。例示的实施例において、フレームの大きさは情報の 288 ビットであり、コードの長さは 256 状態を含む 9（k = 9）である。かくして、状態メートル法の推定記憶容量は情報の略 1 バイトを必要とし、状態毎に状態メートル法を記憶するために必要なメモリは、5 ビット状態メートル法として、略 7 4 キロバイトのメモリを必要とする。

図 1 4 は本発明の解読システム 5 6 の第 2 の例示的实施例の装置を示し、図 1 5 は本発明の第 2 の例示的实施例の方法を示す付随フローチャート 5 0 0 を提供する。ブロック 5 5 0 において、再インタリーバ 5 4 からの修正されたソフト符号データのフレームはフレームバッファ 4 2 0 に提供されかつ蓄えられる。

それからブロック 5 5 2 において、符号は現在の率仮説に従って符号結合器 4 2 2 に結合される。結合工程は最大限の率より少ない率のため送信された符号データに冗長があるという事実の利点を取り、そこで送信された符号データのより良い推定がその符号の全ての冗長コピーのエネルギーを合計することにより到着され得る。符号の改良された推定を発生する工程は、前述された U.S. 特許出願 No. 0 8 / 1 2 6 , 4 7 7 に詳細に開示される。

10

20

30

40

50

例示の実施例は第1にフレームが最大限の率で送信されたとの仮説を試験する。最大限率仮説のもとで、符号反復が存在せず、符号データの結合も行われぬ。ブロック554において、符号結合器422からのデータは変調されたバイタービ解読器424に提供される。例示の実施例において、変調されたバイタービ解読器424はバイタービ解読器であるが、技術に熟練したものはトレリス解読器の他の形が同様に適用可能であることを認識するであろう。バイタービ解読器の設計および実行は技術において知られており、バイタービ解読器の特別な実行は前述されたU.S.特許出願No. 08/126, 477に詳細に開示される。本実施例において、バイタービ解読器424は分岐メートル法計算器450を含む。符号結合器422から結合された符号は分岐メートル法計算器450に供給される。分岐メートル法計算器の設計および実行は良く知られた技術である。加算比較選択(ACS)要素454は分岐メートル法計算器450からの分岐メートル法に従って、図6および7を参照して上述されたように状態メートル法の値を決定する。新しく計算された状態メートル法はそれから状態メートル法メモリ452に記憶され、選択された分岐の指示はチェーンバックメモリ458に供給される。全ての状態メートル法がフレームのため計算されるとき、チェーンバックメモリ要素458は、チェーンバック制御460の制御のもとで、上述のようにトレリスを通る最適の経路を選択し、CRCビット検査要素432に解読されたデータを出力する。ブロック554において、カウンタ*i*と*m*の値が1に設定される。解読器実行の数が*i*によって表わされ、CRCが検査される経路の数が*m*により表わされる。

変調されたバイタービ解読器424はそれによりフレームにおける送信された情報ビットおよびCRCビットの推定を計算する。ブロック556において、CRC試験サブシステム432は、図1のCRC発生器6に関して記載されたように、解読された情報ビットから一組の冗長ビットを発生する。CRC試験サブシステム432は情報ビット推定から発生されるCRCビットを変調されたバイタービ解読器424からの冗長ビットの推定と比較する。その比較の結果は制御処理装置434に供給される。

もし、制御ブロック558において、CRC試験が通過するなら、方法はブロック570に進む。ブロック570において、符号誤差率(SER)計算器428は解読されたフレームのため符号誤差率を計算する。SER計算器428は受信した符号データのハード決定推定を発生し、変調されたバイタービ解読器424からのハード決定推定を受ける。それから、SER計算器428は変調されたバイタービ解読器424からのフレームの解読されたデータを受け、一組の再コード化符号データを発生するため、符号化器10により遂行された同じ符号化動作を使用してフレームを符号化する。再コード化符号データは符号毎にハード決定符号データと比較され、二組の符号データ間の不一致の数がブロック570で選択器430に提供される符号誤差率である。

例示の実施例において、出力バッファ426は率仮説の解読についてCRC試験が通過された後のみ選択器430に解読された符号データを供給する。好ましい実施例において、変調されたバイタービ解読器424は率選択を援助するため選択器430にメートル法データを提供する。選択器に提供されるメートル法データは単一ビットヤマモットメートル法または総メートル法でありうる。

もしCRC試験がブロック558で失敗したなら、ブロック560において変調されたバイタービ解読器424は与えられた率仮説のため符号データ422に第2の実行を行う。この実行において、変調されたバイタービ解読器は前の実行でバイタービ解読器により発見された最もありそうな経路を処理すると言われる。ACSブロック454は計算された分岐メートル法450により状態メートル法452を更新するトレリスを通して進行するが、この標準バイタービ解読手順に加えて、分類回路456に出力し、全ての経路のメートル法が出力バッファ426によりACSに適用される処理された経路(解読器の第2実行のための最良経路)と合併する。チェーンバック制御460はこの経路で構成されたデータシーケンスを得るためにチェーンバックを行う。チェーンバックは経路のメートル法がある基準閾値を満たす場合のみ行われる。この閾値基準は以下に説明される。この手順に見出された経路は出力バッファ426に記憶される。

10

20

30

40

50

ブロック 5 6 2 はブロック 5 6 0 により見出されかつバッファ 4 2 6 に記憶された経路の CRC を CRC 検査器 4 3 2 で検査する。CRC 検査の結果は制御器 4 3 4 により注目される。ブロック 5 6 2 において、制御処理装置 4 3 4 はこの率仮説のため発見された経路数 m を増加する。ブロック 5 8 6 において、制御処理装置 4 3 4 は変調されたバイタビリティ解読器 4 2 4 により遂行された実行数 i を増加する。

もし制御ブロック 5 5 6 において、実行の最大数がいまだ到達しなかったなら、制御処理装置 4 3 4 は、既に見出された経路であって、変調されたバイタビリティ解読器 4 2 4 がまだ処理していなかった経路（即ち、それと合併している経路がまだ発見に企てられなかった）があるか否かをブロック 5 8 2 で検査する。もしそのような経路がないなら、ブロック 5 8 4 において、制御器 4 3 4 は、この率仮説の経路が解読器によって見出すことが出来ないことを選択器 4 3 0 に指示する。

10

もしブロック 5 8 2 において、既に見出され、変調されたバイタビリティ解読器 4 2 4 がまだ処理していなかった経路まだあるなら、未だ処理されていなかった i 番目の最もありそうな経路の CRC が通過する CRC を有するか否かを検査するため、解読器はブロック 5 5 6 に進める。もし CRC が制御ブロック 5 5 8 において失敗するなら、制御器 4 3 4 は i 番目の最良な経路を処理するように変調されたバイタビリティ解読器 4 2 4 に指示する。これは既に述べたようにブロック 5 6 0 において成される。

もしブロック 5 8 2 において、見出された、しかしまだ処理されなかった経路がないなら、解読器はこの率仮説の経路が発見出来なかったことを選択器 4 3 0 に指示するブロック 5 8 4 に進める。もし制御ブロック 5 6 6 において、実行の最大数が到達されたなら、制御処理装置 4 3 4 は、もし発見された経路が CRC 検査器 4 3 2 により遂行される CRC を通過するならブロック 5 6 8 において検査する。もし通過する CRC を有する経路があるなら、方法はブロック 5 7 0 に進む。

20

ブロック 5 7 4 において、制御処理装置 4 3 4 が全ての可能な率が試験されたかどうかを決定する。もしそうでないなら、そのとき方法は試験されるべき次の率を選択するブロック 5 7 6 に進み、それから方法はブロック 5 5 2 に進んで次の率仮説が試験される。制御処理装置 4 3 4 からの信号にตอบสนองして、フレームバッファ 4 2 0 はフレームデータを符号結合器 4 2 2 に提供する。制御処理装置 4 3 4 は試験されるべき率仮説の指示信号を符号結合器 4 2 2 に供給する。ブロック 5 5 2 において、符号結合器 4 2 2 は試験されるべき率仮説に従って符号データを結合する。方法はブロック 5 5 4 に進み、上述されたように進行する。

30

もしブロック 5 7 4 において、全ての率が試験されたなら、ブロック 5 7 8 において選択器 4 3 0 はデータが伝送された最もありそうな率を決定し、その率に対応するデータをブロック 5 8 0 に供給する。選択器 4 3 0 は悪い質測定によるフレームを消去する決定をしてもよい。例示的实施例において、選択器 4 3 0 は解読されたフレームとメートル法データ値との差の符号誤差率に基づいた率を決定する。

図 1 6 は本発明の次に最適な経路を選択するための閾値技術を示す第 2 の例示的实施例の方法のフローチャートである。フローチャートはある与えられた率仮説の経路検索のみを示す。以下の定義が本発明の理解を容易にするために有用である。

p - トレリスの経路、ここにそれはその情報シーケンスにより与えられる；

40

y_p - 最良の経路に関する経路 p のメートル法；

l_p - 経路 p の最も小さい分岐点；

F - データの m 経路の列、それはそれらの情報シーケンス (p)、それらのメートル法 (y_p) およびそれらの最も小さい分岐点 (l_p) を含む；

(p) - 経路 p と合併する経路のヤマトメートル法のベクトル；

$i(p)$ - ベクトル (p) の i 番目の値；

t - 閾値、考慮された全ての経路が t より少ないメートル法を有する；

q - 他の経路 (p) から分岐する経路、これらの経路は列 N に記憶される；

T - 経路の一時的メモリ；

C - 通過する CRC を有する経路のメモリ；および

50

‘部分的チェーンバック’ - 分岐点からのチェーンバックの有限長。分岐情報シーケンスは、それが分岐するところから経路における出力ビットの有限数を変更するときのみ得られる。

この実行の2つの主パラメタは、閾値 t と A C S 機構が再実行される回数 m である。パラメタ n は一般的に小さく、2 から 4 の程度である。

与えられた率の解読のため、手順はブロック 6 1 0 で開始し、変調されたバイタービ解読器 4 2 4 が標準バイタービ解読を行う。A C S 4 5 4 は状態メートル法 4 5 2 を最新にし、決定ビットをチェーンバックメモリ 4 5 8 に出力する。C B 機構 4 6 0 は出力バッファ 4 2 6 に設置されたメモリ列 F に解読されたデータシーケンスを出力するためチェーンバックを遂行する。標準バイタービ解読のこの点までは技術に熟練した者により認識されるように使用されていた。最良の経路と結合される2つのメートル法があり、それらは、明らかにゼロである最良の経路 y_p に関するメートル法、およびフレーム長に等しい最小分岐点 l_p である。これら2つのパラメタの意味は以下に明らかになるであろう。

ブロック 6 1 2 において、制御処理装置 4 3 4 は出力バッファ 4 2 6 に設置されたメモリ列 F において第1の経路とそのパラメタを同一視する。この経路は p により表わされる。解読の第1の実行のためこれが最良の経路である。

ブロック 6 1 4 において、ブロック 6 1 2 で同一視された経路の C R C が C R C 機構 4 3 2 により検査される。もし C R C が通過するなら、手順はブロック 6 1 6 に進み、フレームの解読が終了する。図 1 6 に特別には示されないが、フレームに関する他のデータ、例えば再符号化 S E R 4 2 8 または解読されたありそうなメートル法が出力およびまたは計算されてもよい。

もしブロック 6 1 4 の C R C 検査が失敗したなら、ブロック 6 1 8 の制御器 4 3 4 は経路 p で合併する経路を発見するため変調された解読器 4 2 4 に戻る。A C S 4 5 4 は状態メートル法計算を行い、トレリスの点 l_p まで 4 5 2 を最新にする。通常の加算、比較および選択に加えて、変調された解読器 4 2 4 は特別な機能を遂行する。これは q' で表わされた経路のヤマモトメートル法の値を 分類回路 4 5 6 に出力することであり、それは各索引 j で索引 l_p までトレリスの経路 P と合併する。索引 j ($1 \leq j \leq l_p$)

で p と合併する経路 q の総メートル法は $y_q = y_j(p) + y_p$ により与えられる。もしこのメートル法 y_p が幾つかの与えられた閾値 t より小さいなら、チェーンバック制御 4 6 0 は決定ビットが索引 j で逆転されるトレリスの経路 p の索引 j から部分的チェーンバックを行う。 j より大きい索引の経路 p のビットと連鎖されるチェーンバック手順の結果は新しい経路 q を形成する。この経路 q' は、最良の経路に関するそのメートル法および分岐点 $l_p = j - 1$ とともに出力バッファ 4 2 6 の列 N に記憶される。

部分的チェーンバックの遂行およびブロック 6 1 8 における閾値に従って新シーケンスの獲得の後、手順はブロック 6 2 0 に続く。ブロック 6 2 0 において、制御 4 3 4 は出力バッファ 4 2 6 のシーケンスの位置を認識する。列 T は N に設置された最も可能性のある経路および見出された新しい経路を前の m の統合であるとして定義される。 T の最もありそうな経路 m は新しい列 F として定義される。

手順はそれからブロック 6 2 2 に進み、そこで発見された新経路の全ての C R C 4 3 2 が検査される。 T におけるこれらの新しい経路は列 N として明らかに定義される。もしいずれかの経路が検査する C R C を有するなら、経路およびそのメートル法は C により表わされた列に保持される。ブロック 6 2 2 で遂行される手順が同時にブロック 6 1 8 における手順に遂行され得ることは技術に熟練した者に明らかである。 T, F, N および C により表わされた列がメモリ割当て列として定義される必要がないが、出力バッファに記憶されたシーケンスへの指針であることも明らかである。これらの列は手順の明確な説明のため限定される。

もしブロック 6 2 4 において、解読器実行の最大数が到達され ($m = 1$)、または閾値基準 (F は空) に適合する処理されるべきシーケンスがもはやないなら、制御処理装置 4 3 4 がブロック 6 2 8 に進む。もしブロック 6 2 8 において、通過した C R C を有し、即ち

10

20

30

40

50

列Cが空であるシーケンスがないなら、制御処理装置434は現在の率仮説の解読工程を終了し、シーケンスが発見されないことを選択器430に送信する。制御処理装置434は、その決定に選択器430を援助するため、不成功に解読された率仮説、例えばありそうな最良経路のメートル法に関わるデータを選択器430に出力してもよい。

もしブロック628において他方Cが空でないなら、工程はブロック630に進み、そこで制御処理装置434はCRC検査を通過する最小のメートル法を有する経路を選択器430に出力する。選択器430は解読されたフレーム、例えばSER428およびその経路のメートル法に関わる他のデータに適用されてもよい。

もしブロック624において、実行の最大数が解読器により到達されなかった($m > 1$)、および処理されるべきシーケンスがある(Fは空でない)なら、制御処理装置434はmを減少し、次に最もありそうなシーケンス(Fにおける第1のシーケンス)の処理を継続するため、手順がブロック612に継続される。

図17は本発明の解読方法の第2の例示的実施例により探知された経路のトレリス図である。図17において、最良の経路(伝送された正確なものではなくて、バイタービ解読器424により出力されたもの)が厚い破線により描かれる。方法は最良の経路のCRCが検査しないことを想定することにより描かれてもよい。解読器の最初の再実行において、閾値以下のメートル法を有する3つの経路が見出される。それらの分岐点はi, j, およびkであり、情報シーケンスを限定する。これらは最良の経路から一度分岐する経路である。点jで分岐する経路が最小のメートル法を有し、かつそのCRCが検査されないと想定する。この経路から分岐する経路を見ると、2つの経路が見出され、かつ閾値より小さい総メートル法を有する。これらの経路はj'およびj''である。今解読器の第2の再実行が行われる。この時、一組の経路i, k, j'およびj''の外に最小メートル法を有する経路から分岐する経路が試験される。k経路が最小メートル法を有し、かつそのCRCが検査しないと想定する。kから分岐する経路は後で探求される。図において、閾値k', k'', およびk'''より小さいメートル法を有する3つの経路がある。

与えられた経路を分岐する経路のための必要な捜査時間は、それが分岐点まで解読器を実行するにただ必要であるので一定ではない。上記例の解読周期は以下の表にまとめられる。

表 1

解読周期	CB周期
通常のバイタービアルゴリズム (VA)	通常のVA
通常のVA + 最良経路からのΔベクトル	i, j 及び k の部分的CB
j までのVA + 経路 j からのΔベクトル	j' 及び j'' の部分的CB
k までのVA + 経路 k からのΔベクトル	k', k'' 及び k''' の部分的CB

合併経路が検査される各経路について付加的なバッファが必要とされてもよいことが注目されるべきである。特別のバッファが分岐経路のために必要である。これらのバッファはもしCRCが検査されないなら再使用され得る。図17の例において、全ての9経路が見出され、解読器は4(n+2)回のみ実行される。見出された全て9つの高い可能性のある経路において、それらの4(n+2)のみが最もありそうであると保証される。これは、解読器が見出された各特別な経路について少なくとも1回(または切り詰められ

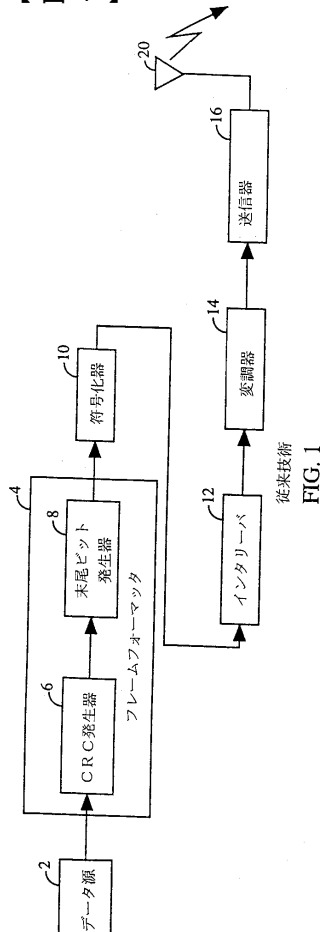
たチェーンバックメモリの場合２回）再実行される必要がある第１の実施例の関して第２の実施例の革新的利点である。第２の例示的实施例において、閾値基準は解読器の各再実行の１つの経路より多い経路を時々発見することを許容し、切り詰められたチェーンバックを使用する解読器実行により制限されない。

非常に信頼すべきCRC（多くのビット）の場合に、良いCRCを有する最初のシーケンスが発見されたとき、解読工程は停止され得る。信頼できないCRCの場合、時間の許すかぎり（次のフレームの到着）経路が見出され、通過するCRCを有する全ての経路が保持され、解読器は最も小さいメートル法を有する良いCRCの経路に決定する。

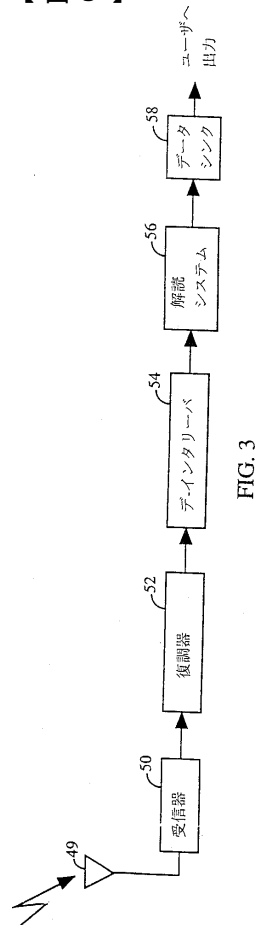
好ましい実施例の前記説明は、技術に熟練したどんな者にも本発明を作りまたは使用することの可能性を提供する。これらの実施例に対する種々の変形例がこれらの技術に熟練した者にすでに明確であり、ここに定義された基本的原理は発明の能力を使用することなく他の実施例に適用され得る。かくして、本発明はここに示された実施例に限定されるべきものではなく、原理およびここに開示された新規な特徴を構成する最も広い範囲に従うべきである。

10

【図１】



【図３】



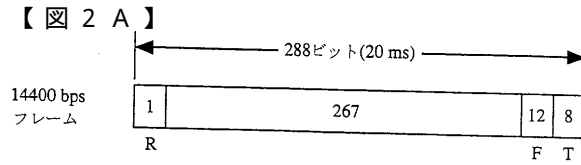


FIG. 2A

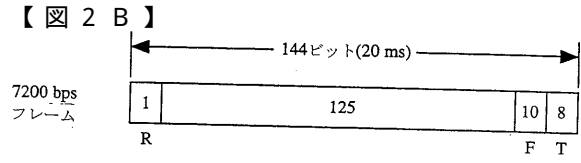


FIG. 2B

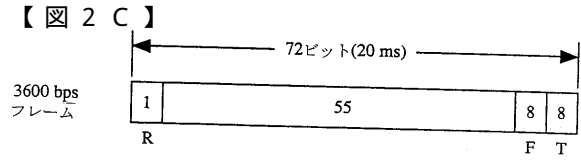


FIG. 2C

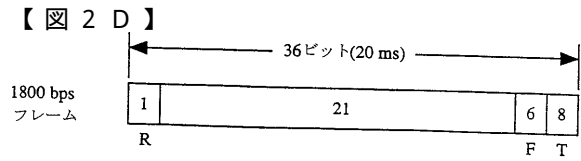


FIG. 2D

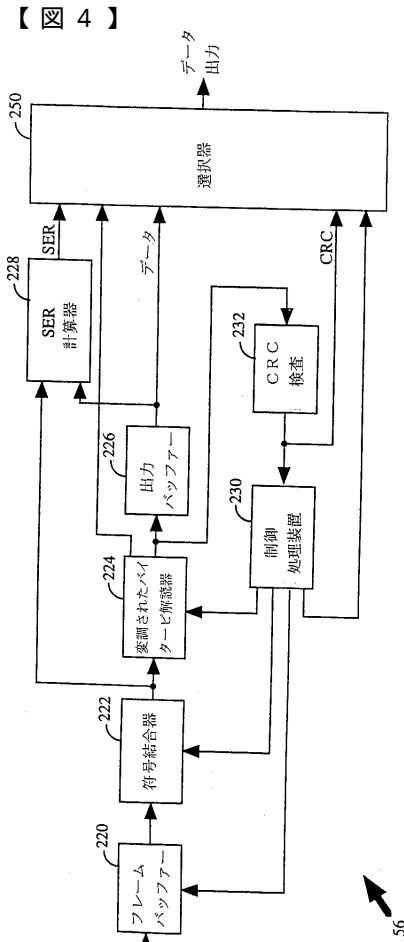


FIG. 4

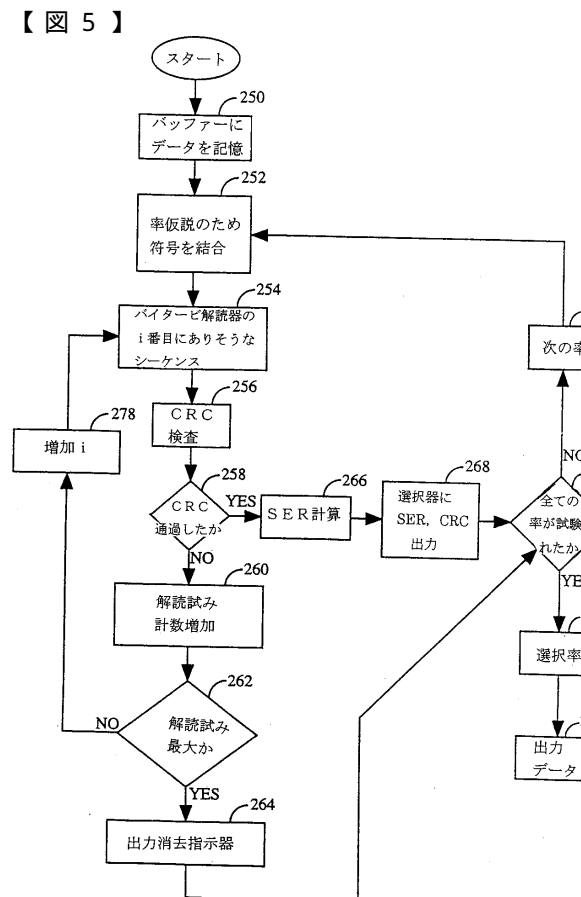
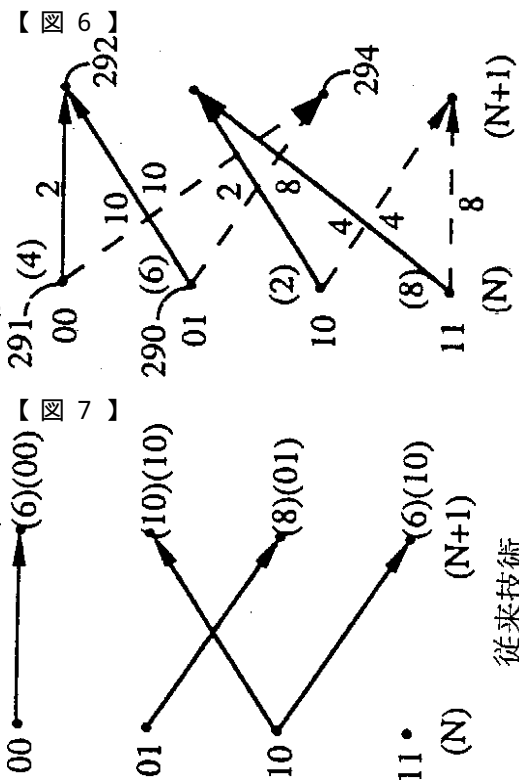
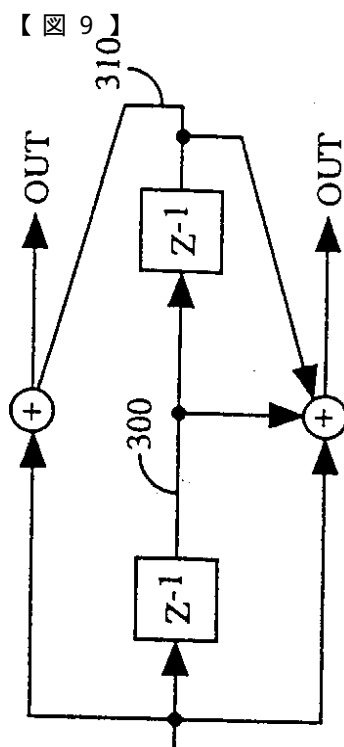
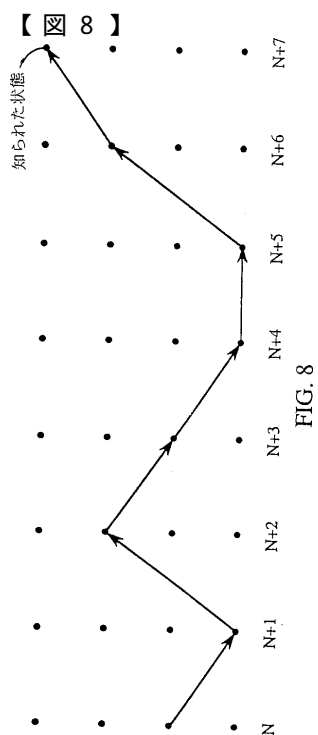
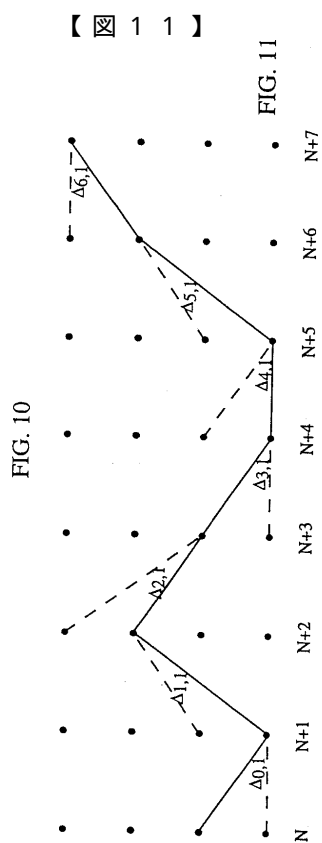
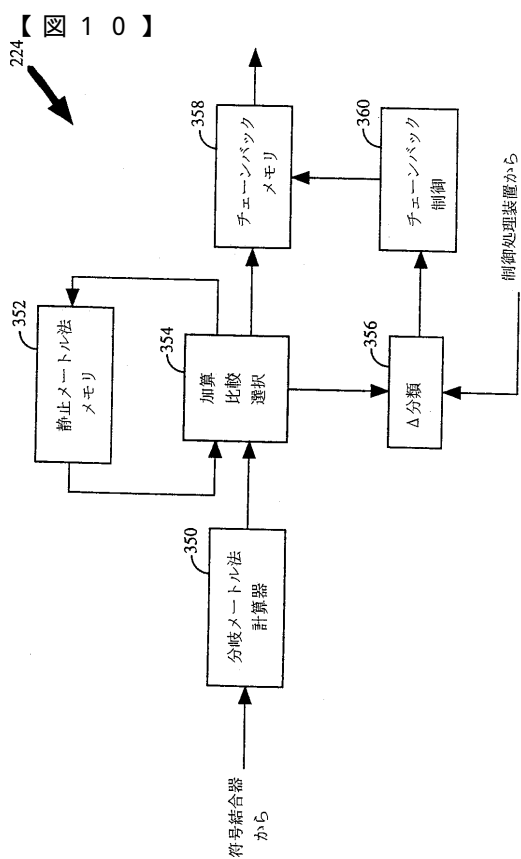
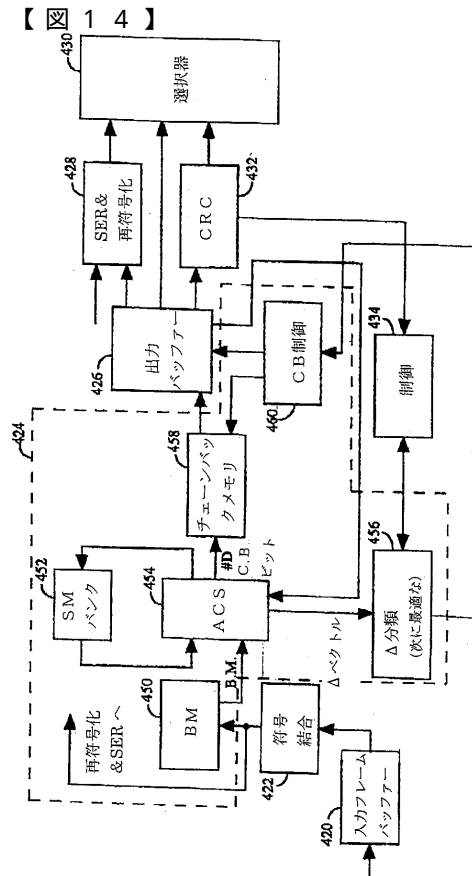
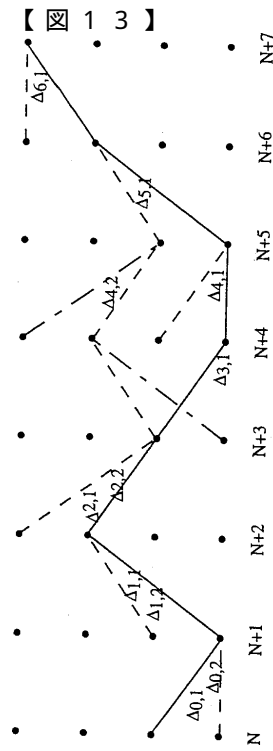
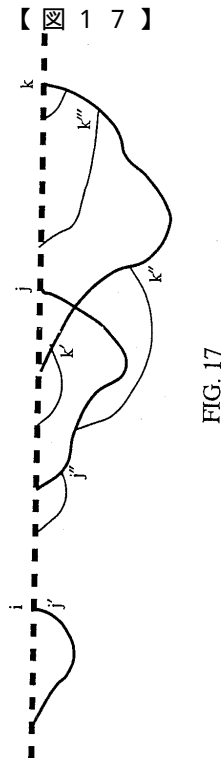
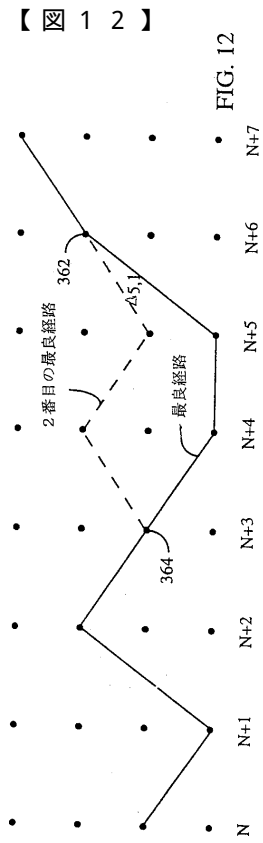


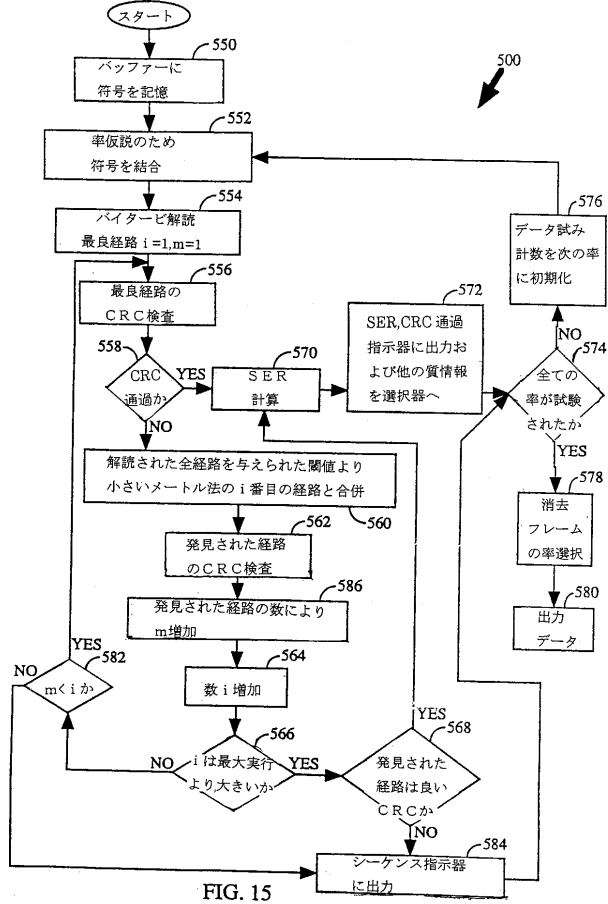
FIG. 5

従来技術
FIG. 6従来技術
FIG. 7

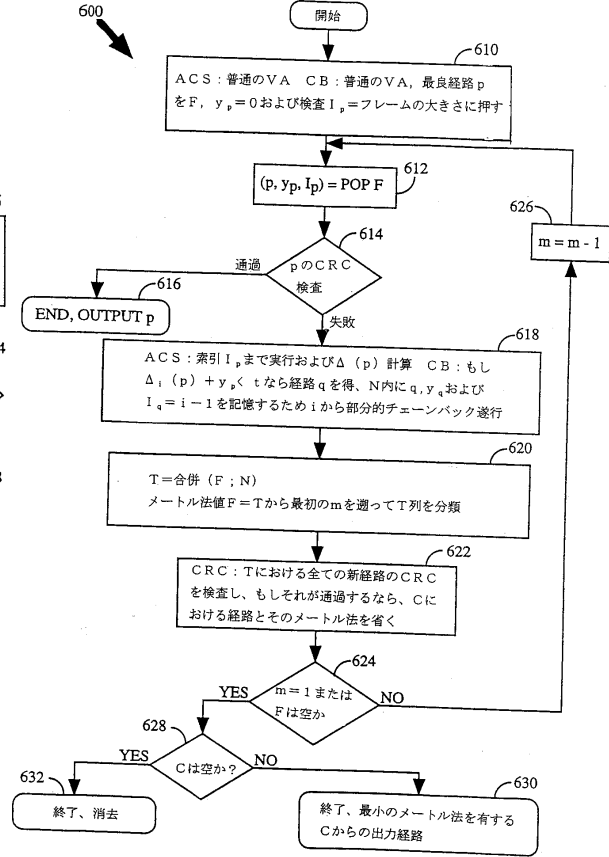
FIG. 9
従来技術



【図 15】



【図 16】



フロントページの続き

- (72)発明者 ステイン、ジェレミー・エム
イスラエル国、67191 テル・アビブ、アミシャブ・ストリート 27
- (72)発明者 バー - デビット、エーヤル
イスラエル国、31000 ハイファ、ハチシュビ・ストリート 77

審査官 矢頭 尚之

- (56)参考文献 国際公開第96/008895(WO, A1)
特表平9-501548(JP, A)
特表平9-503359(JP, A)
S. Czaja & J. Robertson, Variable data rate Viterbi decoder with modified LOVA algorithm, IEEE Region 10 International Conference on Microelectronics and VLSI, TENCON '95., 米国, IEEE, 1995年11月6日, pp.472-475
Hirosuke Yamamoto & Kohji Itoh, Viterbi decoding algorithm for convolutional codes with repeat request, IEEE Transactions on Information Theory, 米国, IEEE, 1980年9月, Vol.IT-26 No.5, pp.540-547

- (58)調査した分野(Int.Cl., DB名)
H03M 13/09