



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(51) Int. Cl.

H01L 21/00 (2006.01)

(45) 공고일자

2007년01월22일

(11) 등록번호

10-0672066

(24) 등록일자

2007년01월15일

(21) 출원번호	10-2000-7006238	(65) 공개번호	10-2001-0032904
(22) 출원일자	2000년06월08일	(43) 공개일자	2001년04월25일
심사청구일자	2003년11월19일		
번역문 제출일자	2000년06월08일		
(86) 국제출원번호	PCT/US1998/024998	(87) 국제공개번호	WO 1999/30353
국제출원일자	1998년11월19일	국제공개일자	1999년06월17일

(81) 지정국

국내특허 : 알바니아, 아르메니아, 오스트리아, 오스트레일리아, 아제르바이잔, 보스니아 헤르체고비나, 바베이도스, 불가리아, 브라질, 벨라루스, 캐나다, 스위스, 중국, 쿠바, 체코, 독일, 덴마크, 에스토니아, 스페인, 핀란드, 영국, 그루지야, 헝가리, 이스라엘, 아이슬랜드, 일본, 케냐, 키르키즈스탄, 북한, 대한민국, 카자흐스탄, 세인트루시아, 스리랑카, 리베이라, 레소토, 리투아니아, 룩셈부르크, 라트비아, 몰도바, 마다가스카르, 마케도니아공화국, 몽고, 말라위, 멕시코, 노르웨이, 뉴질랜드, 슬로베니아, 슬로바키아, 타지키스탄, 투르크맨, 터키, 트리니다드토바고, 우크라이나, 우간다, 우즈베키스탄, 베트남, 폴란드, 포르투칼, 루마니아, 러시아, 수단, 스웨덴, 싱가포르, 그라나다, 가나, 감비아, 크로아티아, 인도네시아, 시에라리온, 세르비아 앤 몬테네그로, 짐바브웨,

AP ARIPO특허 : 케냐, 레소토, 말라위, 수단, 스와질랜드, 우간다, 가나, 감비아, 짐바브웨,

EA 유라시아특허 : 아르메니아, 아제르바이잔, 벨라루스, 키르키즈스탄, 카자흐스탄, 몰도바, 러시아, 타지키스탄, 투르크맨,

EP 유럽특허 : 오스트리아, 벨기에, 스위스, 독일, 덴마크, 스페인, 프랑스, 영국, 그리스, 아일랜드, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투칼, 스웨덴, 핀란드, 사이프러스,

OA OAPI특허 : 부르키나파소, 베닌, 중앙아프리카, 콩고, 코트디브와르, 카메룬, 가봉, 기니, 말리, 모리타니, 니제르, 세네갈, 차드, 토고, 기니 비사우,

(30) 우선권주장

08/986,916

1997년12월08일

미국(US)

(73) 특허권자

캐논 유.에스.에이. 인코포레이티드  
 미국 뉴욕 레이크 석세스 원 캐논 플라자

(72) 발명자

칸아쉬래프알.  
 미국캘리포니아94536프레몬트블래코우로드38900아파트먼트161

라마나탄사상안  
 미국캘리포니아94583산래몬페다포인테루프140아파트먼트516

포기아토지오바니안토니오  
 미국캘리포니아95037모간힐오크우드레인16340

(74) 대리인

박장원

심사관 : 김교홍

전체 청구항 수 : 총 20 항

#### (54) 전자기 방사를 이용하는 반도체들의 표면 변경

#### (57) 요약

열산화물층 상의 비도핑 실리케이트 글라스 유전체층들의 증착률은 자외선(UV) 및/또는 진공 자외선(VUV) 파장들들의 전자기 방사를 이용한 열산화물층의 선처리에 의해 증가된다. 결과로 얻어진 막들의 표면 평활성 역시 UV 및/또는 VUV 방사를 이용한 막들의 선처리에 의해 증가된다. 게다가, 비도핑 실리케이트 글라스 막들의 갭 충전 능력은 UV 및/또는 VUV 방사를 이용한 열산화물층의 선처리에 의해 증가된다. 새로운 장비(100)와 방법이 반도체 디바이스들(112)을 UV 및/또는 VUV 방사에 노출시키기 위해서, 그리고 반도체 생산을 위한 증착률과 막의 품질 향상을 위해서 제공된다. 새로운 방법을 결합시킨 반도체 디바이스들도 또한 개시된다.

#### 내용

도 1

#### 특허청구의 범위

#### 청구항 1.

막이 증착되는 반도체 웨이퍼에서 상기 증착 막의 표면 민감성을 감소시키기 위한 반도체 웨이퍼 표면 처리 방법에 있어서,

표면상에 유전체 물질층을 구비하는 반도체 웨이퍼를 제공하는 단계와; 그리고

상기 반도체 웨이퍼 표면의 표면 민감성을 감소시키기 위해, 상기 웨이퍼 표면을 60nm 내지 550nm 범위의 파장을 갖는 전자기 방사에 노출시키는 단계를 포함하는 것을 특징으로 하는 반도체 웨이퍼 표면 처리 방법.

#### 청구항 2.

제 1항에 있어서, 상기 유전체 물질은 열산화물, 플라즈마 증강화학기상증착에 의해 증착되는 이산화 실리콘, 고밀도 플라즈마 증강 화학기상증착에 의해 증착되는 이산화 실리콘, 포스포로스 실리케이트 글라스, 보로포스포로스 글라스, 스핀 온 글라스, 질화 실리콘으로 구성되는 군에서 선택되는 것을 특징으로 하는 반도체 웨이퍼 표면 처리 방법.

#### 청구항 3.

막이 증착되는 반도체 웨이퍼에서 상기 증착 막의 표면 민감성을 감소시키기 위한 반도체 웨이퍼 표면 처리 방법에 있어서,

표면상에 오염물들을 구비하는 반도체 웨이퍼를 제공하는 단계와; 그리고

상기 반도체 웨이퍼 표면에서 상기 오염물을 제거하기 위해, 상기 반도체 웨이퍼의 표면을 60nm 내지 550nm 범위의 파장을 갖는 전자기 방사에 노출시키는 단계를 포함하는 것을 특징으로 하는 반도체 웨이퍼 표면 처리 방법.

**청구항 4.**

삭제

**청구항 5.**

삭제

**청구항 6.**

삭제

**청구항 7.**

삭제

**청구항 8.**

삭제

**청구항 9.**

삭제

**청구항 10.**

삭제

**청구항 11.**

삭제

**청구항 12.**

막이 증착되는 반도체 웨이퍼에서 상기 증착 막의 표면 민감성을 감소시키기 위한 반도체 웨이퍼 표면 처리 방법에 있어서,

표면상에 오염물들을 구비하는 반도체 웨이퍼를 제공하는 단계와;

상기 반도체 웨이퍼의 표면으로부터 오염물들을 제거하기 위해, 상기 웨이퍼를 엑시머 램프, 유전 장벽 방전 장치 및 개방 엑시머 장치중 하나로부터 유출되는 전자기 방사에 노출시키는 단계를 포함하는 것을 특징으로 하는 반도체 웨이퍼 표면 처리 방법.

**청구항 13.**

반도체 웨이퍼 표면 처리 방법에 있어서,

표면상에 오염물들을 구비하는 반도체 웨이퍼를 제공하는 단계와;

챔버 내로, 진공 자외선 파장들과 자외선 파장들중 적어도 하나의 파장을 갖는 전자기 방사를 방출할 수 있는 모이어티 (moiety)를 도입하는 단계와;

상기 모이어티로부터 진공 자외선 방사와 자외선 방사중 적어도 하나가 방출되도록, 상기 모이어티를 전계에 노출시키는 단계와; 그리고

상기 반도체 웨이퍼의 표면으로부터 오염물들을 제거하기 위해, 상기 웨이퍼를 상기 진공 자외선 방사와 상기 자외선 방사 중 적어도 하나에 노출시키는 단계를 포함하는 것을 특징으로 하는 반도체 웨이퍼 표면 처리 방법.

### 청구항 14.

제 13항에 있어서, 상기 모이어티는 헬륨, 네온, 크립톤, KrF, KrCl, 수은, 셀레늄, XeF, XeCl, 아르곤/불소, 수은/아르곤, 중수소, 질소, 아르곤, 크세논, 산소 및 암모니아로 구성되는 군에서 선택되는 것을 특징으로 하는 반도체 웨이퍼 표면의 처리 방법.

### 청구항 15.

반도체 웨이퍼 표면 처리 장치에 있어서,

챔버와;

반도체 웨이퍼를 지지하며, 상기 챔버 내에서 3차원으로 이동 가능한 피가열 척과;

상기 챔버 내에서 상기 척 위에 위치하며, 진공 자외선 방사와 자외선 방사중 적어도 하나를 제공하기 위한 방사원과;

상기 챔버 내부로 직접 가스를 유입시키기 위한 입구와;

상기 챔버를 배기하기 위한 배기구와; 그리고

상기 챔버내의 압력을 감소시키기 위한 펌프를 포함하는 것을 특징으로 하는 반도체 웨이퍼 표면 처리 장치.

### 청구항 16.

제 15항에 있어서, 상기 웨이퍼로의 방사 방향을 정하기 위한 반사기들을 더 포함하는 것을 특징으로 하는 반도체 웨이퍼 표면 처리 장치.

### 청구항 17.

반도체 웨이퍼 표면 처리 장치에 있어서,

챔버와;

반도체 웨이퍼를 지지하며, 상기 챔버 내에서 3차원으로 이동 가능한 피가열 척과;

상기 챔버 내에서 상기 척에 대하여 진공 자외선 방사와 자외선 방사중 적어도 하나를 제공하기 위한 방사원과;

상기 챔버 내부로 직접 가스를 유입시키기 위한 입구와;

상기 챔버를 배기하기 위한 배기구와; 그리고

상기 챔버내의 압력을 감소시키기 위한 펌프를 포함하는 것을 특징으로 하는 반도체 웨이퍼 표면 처리 장치.

### 청구항 18.

삭제

### 청구항 19.

삭제

### 청구항 20.

삭제

### 청구항 21.

반도체 웨이퍼에 있어서,

상기 반도체 웨이퍼의 표면은 유전체 물질 층을 구비하며,

상기 반도체 웨이퍼 표면의 표면 민감성을 감소시키기 위해, 상기 웨이퍼 표면을 60nm 내지 550nm 범위의 파장을 갖는 전자기 방사에 노출시켜 처리된 것을 특징으로 하는 반도체 웨이퍼.

### 청구항 22.

제 21항에 있어서, 상기 유전체 물질은 열산화물, 플라즈마 증강화학기상증착에 의해 증착된 이산화 실리콘, 고밀도 플라즈마 증강화학기상증착 방법으로 증착된 이산화 실리콘, 포스포로스 실리케이트 글라스, 보로포스포로스 글라스, 스펀 온 글라스, 그리고 질화 실리콘으로 구성되는 군에서 선택되는 것을 특징으로 하는 반도체 웨이퍼.

### 청구항 23.

반도체 웨이퍼에 있어서,

상기 반도체 웨이퍼의 표면에 있는 오염물들을 제거하기 위해, 상기 반도체 웨이퍼의 표면을 60nm 내지 550nm 범위의 파장을 갖는 전자기 방사에 노출시켜 처리된 것을 특징으로 하는 반도체 웨이퍼.

### 청구항 24.

반도체 웨이퍼 표면상에 비도핑 실리케이트 글라스층을 형성시키는 방법에 있어서,

표면상에 유전체 물질층을 구비하는 반도체 웨이퍼를 제공하는 단계와;

표면 민감성을 감소시키기 위해, 상기 웨이퍼의 표면을 진공 자외선 방사와 자외선 방사중 적어도 하나에 노출시키는 단계와; 그리고

상기 표면 상에 비도핑 실리케이트 글라스를 증착하는 단계를 포함하는 것을 특징으로 하는 반도체 웨이퍼 표면상에 비도핑 실리케이트 글라스층을 형성시키는 방법.

### 청구항 25.

삭제

### 청구항 26.

반도체 웨이퍼 표면 상에 비도핑 실리케이트 글라스층을 형성시키는 방법에 있어서,

표면상에 오염물을 갖는 반도체 웨이퍼를 제공하는 단계와;

상기 표면으로부터 오염물을 제거하기 위해, 상기 웨이퍼 표면을 진공 자외선 방사와 자외선 방사중 적어도 하나에 노출시키는 단계와; 그리고

상기 표면 상에 비도핑 실리케이트 글라스를 증착하는 단계를 포함하는 것을 특징으로 하는 반도체 웨이퍼의 표면상에 비도핑 실리케이트 글라스층을 형성시키는 방법.

### 청구항 27.

제 24항 또는 제 26항에 있어서, 상기 비도핑 실리케이트 글라스는 반송 중합화(transport polymerization) 공정과 화학기상증착 공정중 하나에서 테트라에틸오소실리케이트와 오존을 이용하여 형성되는 것을 특징으로 하는 반도체 웨이퍼의 표면 상에 비도핑 실리케이트 글라스층을 형성시키는 방법.

### 청구항 28.

삭제

### 청구항 29.

삭제

### 청구항 30.

삭제

### 청구항 31.

삭제

### 청구항 32.

삭제

### 청구항 33.

삭제

### 청구항 34.

삭제

### 청구항 35.

삭제

### 청구항 36.

막이 증착되는 반도체 웨이퍼 상에서 상기 증착 막의 표면 민감성을 감소시키는 방법에 있어서,

유전체 물질 층을 구비하는 반도체 웨이퍼를 제공하는 단계와; 그리고

비도핑 실리케이트 글라스층의 후속 증착이 가능하도록, 상기 웨이퍼 표면을 전자기 방사에 노출시키는 단계를 포함하는 것을 특징으로 하는 반도체 웨이퍼의 표면 민감성 감소 방법.

### 청구항 37.

삭제

**청구항 38.**

삭제

**청구항 39.**

삭제

**청구항 40.**

삭제

**청구항 41.**

집적회로 제조 방법에 있어서,

반도체 웨이퍼 상에 반도체 디바이스 구조체들을 제공하는 단계와;

상기 반도체 디바이스 구조체 상부에 놓이는 도전성 라인들을 제공하는 단계와, 여기서 상기 도전성 라인들 간에는 캡이 형성되며;

상기 웨이퍼의 표면 상에 유전체 층을 제공하는 단계와, 여기서 상기 캡은 상기 도전성 라인들 사이에 잔류하며; 그리고

상기 유전체 층의 표면 민감성을 감소시키기 위해, 상기 유전체층을 전자기방사로 처리함과 아울러 상기 캡을 비도핑 실리케이트 글라스층으로 충전하는 단계를 포함하는 것을 특징으로 하는 집적회로 제조 방법.

**청구항 42.**

제 41항에 있어서, 상기 유전체 물질은 열산화물, 플라즈마 증강화학기상증착에 의해 증착되는 이산화 실리콘, 고밀도 플라즈마 증강화학기상증착 방법으로 증착되는 이산화 실리콘, 포스포로스 실리케이트 글라스, 보로포스포로스 글라스, 스픈 온 글라스, 그리고 질화 실리콘으로 구성되는 군에서 선택되는 것을 특징으로 하는 집적회로 제조 방법.

**청구항 43.**

삭제

**청구항 44.**

삭제

**청구항 45.**

삭제

**청구항 46.**

선처리된(pre-treated) 유전체층의 후조절(post-conditioning) 방법에 있어서,

선처리된 유전체층을 제공하는 단계와;

상기 선처리된 유전체층을 오염물로부터 보호하는 모이어티를 이용하여 상기 선처리된 유전체 층을 노출시키는 단계를 포함하는 것을 특징으로 하는 선처리된 유전체층의 후조절 방법.

**청구항 47.**

제 46항에 있어서, 상기 모이어티는 암모니아, 염소, HCl, F<sub>2</sub>, SF<sub>6</sub>, 크롤로플루오로카본, Br<sub>2</sub>, O<sub>2</sub>, H<sub>2</sub>, HF, H<sub>2</sub>SO<sub>4</sub>, ClSO<sub>3</sub> 및 H<sub>2</sub>O<sub>2</sub>로 구성되는 군에서 선택되는 것을 특징으로 하는 선처리된 유전체층의 후조절 방법.

## 명세서

### 기술분야

본 발명은 반도체 디바이스 제조를 위한 장치 및 방법에 관한 것이다.

### 배경기술

지난 20년간, 집적회로(IC) 디바이스 집적도는 매 18개월마다 두배씩 증가해 왔다. 디바이스 집적도가 증가함에 따라, 반도체 디바이스 피쳐(feature)들 간의 거리는 그로 인해 줄어들어야만 했다. 그러나, 디바이스 피쳐들 간의 거리가 줄어듦에 따라, 디바이스를 전기적으로 격리하는 것이 점점 더 어려워지고 있다. 디바이스를 형성하기 위한 물리적인 구조 및 전기적인 격리를 제공하기 위해서, 좁은 공간들은 이산화 실리콘 또는 다른 적절한 절연체로 충전(filling)된다. 실리콘 웨이퍼 내에서 디바이스들을 분리하기 위해서, 공동(space)들이 얇은 트랜치(shallow trench)에 의해 제공된다. 이러한 트랜치들은 테트라에틸오소실리케이트(tetraethylorthosilicate) (TEOS)와 오존(ozone)의 반응으로부터 얻어질 수 있는 이산화 실리콘으로 충전된다.

얇은 트랜치의 형성은 현재 전형적으로 실리콘 웨이퍼인 반도체 웨이퍼에 열산화물 표면을 제공함으로써 실현되며, 이 열산화물 표면은 실리콘 표면을 높은 온도에서 산소와 같은 산화제에 노출시킴으로써 SiO<sub>2</sub>의 표면이 생성된다.

마찬가지로, 폴리실리콘 상호 연결층들 뿐만 아니라 도전금속 상호연결부들은 서로간의 도전성 층을 절연하기 위해 이산화 실리콘 또는 다른 적절한 유전체 물질로 충전되는 공동들을 가진다. SiO<sub>2</sub>와 같은 유전체 물질은 비도핑(un-doped) 실리콘 글라스(USG) 또는 무도핑(non-doped) 실리콘 글라스(NSG)로 형성될 수 있다. USG는 전구체(precursor)들, TEOS 와 오존을 사용하고 화학기상증착(CVD) 공정을 통해 증착된다.

그러나, 일반적으로 증착된 TEOS/오존 기술에 기초한 USG막들은 몇가지 단점들이 있다. 그들 중에서, 가장 중요한 것의 하나는 막이 증착되는 반도체 웨이퍼에서의 상기 증착 막의 민감성이다. 이는 용어로 "표면 민감성(surface sensitivity)"이라 한다 {크워크(Kwok) 등의 J. Electrochem. Soc. 141(8):2172-2177, 메추라(Matsuura) 등의 고체 회로장치 및 물질에 대한 제 22차 센다이 국제 회의 회보 239-242페이지(1990), 후지노(Fujino) 등의 J. Electrochem. Soc. 138(2):550-554(1991), 그리고 후지노(Fujino) 등의 J. Electrochem. Soc. 139(6):1690-1692(1992)를 참조하고, 이들은 각기 여기에서 참고로 인용한다}. 표면 민감성은 공정 조건들이 변함에 따라 일관성이 없는 가변적인 증착률에 의해 특징지어 지며 그 결과 막들의 거침도(roughness)가 증가한다. 중요한 공정 조건들은 증착 온도, 증착 압력, 반응제(예를들어 TEOS 와 오존)의 몰분율(mole-fraction), 그리고 이러한 막들을 증착하기 위해 사용되는 반응기의 설계를 구체화 하는 가능한 몇몇 하드웨어 조건들이다.

오존 농도의 높힘은 주사전자현미경 검사를 이용한 표면 피쳐의 직접적인 측정에서 반영되는 것처럼 증착 온도 및 표면의 거침성을 증가시킬 뿐만 아니라 HF 수용액으로 관찰되는 습식 식각률도 증가시킨다. 표면의 거침성을 고려하기 위한 하나의 가능한 가설은 피복되는 표면에서 발생하는 "섬영역 성장 메커니즘(island growth mechanism)"으로 알려진 핵 형성 메커니즘이다. 표면의 분자 구조 및 그 상태에 따라, TEOS 오존은 입상의 형태로 증착을 시작한다. 막이 두꺼워짐에 따라, 이러한 입상구조는 표면의 거침성으로 보여질 수 있다. 이는 증착 재료의 균일하고 평활한 층을 형성하는 평활한 "층성장 메커니즘(layered growth mechanism)"과는 대조적이다.

표면의 거침성은 TEOS 오존막들 및 TEOS 오존막들 상에 순차적으로 증착되는 막들의 처리에 반하는 몇가지 악영향들을 초래한다. 도전성 층들의 상호 접속용 구멍들(비아들(vias))을 형성하기 위하여 웨이퍼 표면 상에 포토레지스트가 도포되므로, 그 포토레지스트의 표면 접착력이 거친 표면때문에 감소한다. 포토레지스트의 단계적 광방사로의 노출에서, 입상 표면은 많은 반사들을 유발하여 포토레지스트층 칫수의 정확도가 나빠진다. 식각 동안에, 입상 표면은 접착력이 감소되어 포토레지스트층이 박리될 가능성이 있다.

추가적으로, 반도체 디바이스 피쳐들 간의 갭(gap)이 줄어듦에 따라, 이러한 갭들을 적절히 채우기가 점점 어려워진다. 표면 막의 두께가 증가함에 따라, 해당 막은 갭을 완전히 채우지 못하고, 그 결과 보이드(void) 즉, 빈곳이 생성된다. 이는 특히 갭내의 증착된 재료에 표면 민감성이 있는 경우이다. 낮은 오존 농도에서 증착된 막들은 디바이스 피쳐들을 컨포멀(conformal)하게 회복시키므로, 그 결과 갭이 채워지면서 보이드를 유발한다.

이러한 채워지지 않은 갭들, 즉 "보이드들"은 집적회로 디바이스 품질을 저하시킬 수 있는 오염물을 가두어두거나 유전체의 효과를 없앤다. 이러한 보이드의 존재는 디바이스의 신뢰성을 감소시킨다. 그러나, 높은 농도의 오존을 이용하여 증착된 TEOS/오존 막들은 더 나은 충전 특성을 보이며 저농도 오존막들에 비해 더 나은 고유의 유량 특성을 갖는 것으로 알려져 있다 {크워크 등의 J. Electrochem. Soc. 141(8):2172-2177(1994)}.

열산화물로서 형성되는 이산화 실리콘 혹은 TEOS 오존 또는 TEOS 산소 플라즈마 공정(PECVD)을 통해 증착된  $\text{SiO}_2$ 를 포함하는 다수의 웨이퍼 종류에 대해 표면 민감성이 관찰되었다.  $\text{SiO}_2$ 는 인(phosphorous)으로 도핑된 실리케이트 글라스(PSG), 스핀온 글라스(SOG), 보로포스포로스 실리케이트 글라스(BSG), 또는 PSG 및 BSG와의 조합 중의 하나일 수 있다. 추가적으로, 표면 민감성은 질화 실리콘( $\text{Si}_3\text{N}_4$ )에 증착된 유전체들에 대해서 문제가 될 수 있다.

그래서, 반도체 산업계는 표면 민감성의 영향을 줄이고 고품질의 유전체 물질로 갭을 확실하게 채우는것에 관심을 가진다. 그러나, 오늘날까지의 표면 민감성 문제와 불량 갭 충전 문제에 대한 충분한 대처 방안이 없었다.

## I. 표면 민감성

반도체 표면을 처리하기 위해서 여러 시도들이 있었다. 메이다(Maeda) 등의 미국 특허 제 5,484,749호에는, TEOS 오존 막의 증착 전에  $\text{SiO}_2$ 의 표면을 처리하기 위해서 반도체 디바이스들을 열 및 고주파 플라즈마에 노출시키는 방법이 소개되어 있다. 그러나, 이 방법은 부가적인 비용이 드는 플라즈마 처리장치가 필요하다.

다른 방법으로, 메이다 등의 미국 특허 제 5,051,380호에서는 USG막을 불연속적으로 증착시켰다. USG의 제 1층이 저농도 오존을 이용하여 증착되고, 그 다음, 후속 USG막이 더 높은 오존 농도를 이용하여 증착된다. 그러나, 저농도 오존을 이용한 USG막들은 높은 수분 함유량과 흡수성, 고식각비, 그리고 고온 열처리에서의 수축과 같은 원하는 것 보다 낮은 품질의 막을 갖는데, 이는 보이드들 또는 균열(seam)들의 형성 및 스트레스를 유발한다 {크워크 등의 J.electrochem.Soc. 141(8):2172-2177(1994)}. 게다가, 저농도 USG막의 표면 민감성을 극복하기위해 필요한 두께는 약 1000 Å에 이를 수 있으며, 그에 따라 저품질의 산화물이 갭에 충전되고 고품질의 고농도 오존 산화물이 갭에 충전되는 것을 방해한다. 갭이 0.25 μm로 줄어듦에 따라, 저농도 오존 USG막의 제 1층 이후에는 갭을 채우기위해 유효 고농도의 오존 USG물질이 제 2층으로서 허용되며 그 두께는 단지 500 Å에 불과하다.

그 밖의 방법으로는 USG막 표면을 변경하는 것이 있다. 메이다 등의 미국 특허 제 5,387,546호에는 가열하는 동안 증착된 반도체막들을 자외선 방사에 노출하도록 한다. 자외선 방사는 185 nm에서 254 nm의 파장 및 몇몇의 좀더 긴 파장들을 가지는 전자기 방사를 생성하는 수은램프에 의해 만들어진다. 그러나, 이러한 공정은 이미 증착된 USG막의 층들에 대해 수행되기 때문에, 표면 민감성 문제들에 대해 대처하지 못한다. 그러므로, 표면 민감성을 줄이는 개선된 방법이 필요하다.

## II. 갭 충전

갭 충전을 개선하기위한 시도로서 장(Jang) 등에 의한 미국 특허 제 5,536,681호에는 USG 막들의 증착률을 감소시키기 위하여 도전성 라인(line)들의 상부에 증착되는 유전체 물질들을 선택적으로 처리하기 위한 질소 가스( $\text{N}_2$ ) 플라즈마를 이용하는 것이 기재되어 있다. 도전성 라인들 상부의 증착률을 감소시킴에 의해, 상대적으로 더 유전적인 물질들이 갭내에 증착되어질 수 있고, 그 결과 보이드들의 형성이 감소된다. 그러나, 이러한 공정은 적어도 3단계의 추가적인 단계들 및 추가적인 장비가 요구되어 비용이 증가하고, 추가적인 공정 시간이 필요함으로 비효율적이다.

첸(Chen)의 미국 특허 제 5,489,553호에서는 HF에 대해 열산화물층을 노출시킨다. HF는 강산성으로서, 이산화 실리콘의 모든 표면을 제거하여, TEOS 오존 이산화 실리콘 막들의 순차적인 증착을 위해 노출(bare) 실리콘을 드러내준다. 표면상에 SiOF 모이어티(moietiy)가 형성됨으로써 산화물의 개선된 종순 산화물 증착을 도출했지만, 막에 불소(fluorine) 원자들

을 주입함으로써 불화물 이온이 릴리즈되어 불소 이온이 HF를 형성하기 때문에 수분과 결합하여 신뢰성 문제를 야기할 수 있다. 게다가, 불소 원자의 존재는 그 자체가 표면 민감성을 도출할 수도 있다 {크워크 등의 J. Electrochem.Soc. 141:2172 참조, 이는 여기서 참고로 인용한다}.

그래서, 유전 막들로 유해한 물질들을 주입하지 않고서도 수행될 수 있는 개선된 캡 충전 공정이 필요하다.

### 발명의 상세한 설명

앞서 언급한 것을 기초로 하면, 본 발명의 목적은 예를 들어 유전체와 같은 다양한 막으로 덮인 반도체 웨이퍼 표면의 표면 민감성을 줄이는 방법을 제공하는 것이다.

다른 목적은 유전체의 증착률 및 도전성에 반하는 악영향 없이 표면 민감성을 줄이는 것이다.

또 다른 목적은 표면 민감성을 제거하거나 감소시키기 위한 선처리(pretreatment)들을 수행하기 위한 장치를 제공하는 것이다.

또 다른 목적은 캡 충전을 개선함과 동시에 얇은 트랜치 격리를 위한 적절한 절연 방법을 제공하는 것이다.

또 다른 목적은 표면 민감성을 감소시키기 위해 웨이퍼의 선처리 후 증착된 유전체를 갖는 반도체 칩을 제공하는 것이다.

또 다른 목적은 보이드들이 거의 생기지 않도록 좁은 캡 충전을 개선하기 위한 방법을 제공하는 것이다.

본 발명은 막의 표면 민감성을 감소시키기 위해 반도체 웨이퍼를 선처리하는 장치 및 방법을 포함한다.

따라서, 본 발명의 한 특징은 예를 들어 유전체와 같은 후속 증착막들의 표면 민감성을 감소시키기 위해 진공 자외선 및 자외선 파장들의 전자기 방사에 열산화물 웨이퍼를 노출시키기 위한 방법의 개발에 있다.

본 발명의 다른 특징은 예를 들어 유전체와 같은 원하는 박막들의 증착률을 유지하면서 표면 민감성을 감소시키기 위한 방법의 개발에 있다.

본 발명의 다른 특징은 표면 민감성을 최소화 하는 조건 하에서 반도체 웨이퍼를 진공 자외선에 노출시키기 위한 장치의 개발에 있다.

본 발명의 다른 특징은 완벽한 캡 충전을 유발하도록 유전체 물질을 이용하여 개선된 캡 충전을 허용하는 반도체 디바이스들의 선처리 캡들을 위한 장치의 개발에 있다.

본 발명의 상술한 그리고 다른 특징들과 이점들은 첨부도면들 및 청구항들과 관계하는 본 발명의 상세한 설명을 통해 명백해질 것이다.

### 실시예

#### I. 웨이퍼의 표면 민감성 최소화 방법

본 발명은 반도체층, 바람직하게는 유전체층들의 증착에 앞서 전자기 방사, 바람직하게는 진공 자외선 및 자외선 파장들에 의해 반도체 웨이퍼들을 선처리하는 방법 및 장치로 이루어진다. 이러한 선처리는 실질적으로 증착 공정의 표면 민감성을 감소시키며, 그래서 열산화물 표면들은 높은 비율로 증착되며 또한 노출 실리콘 상부에 증착된 유전체 물질들의 표면 평활성과 거의 같은 정도의 표면 평활성을 갖는 유전체층들을 가질 수 있다. 게다가, USG 막은 품질이 좋고, 더 나은 유전적 특성을 제공하며  $0.25\mu\text{m}$  범위에서 효율적인 전기적 절연과 캡 충전이 이루어지게 한다.

본 발명은 표면 민감성이 웨이퍼 표면의 성질에 의해 결정된다는 인식에 근거하고 있다. 웨이퍼의 성질은 적어도 부분적으로 원자, 분자 종류들에 의해 그리고 그들이 웨이퍼 표면상에서 결합하는 방법에 의해 결정된다. 웨이퍼 물질을 제조하는 방법과 유전체 증착 전에 노출되는 환경 조건들은 순차적으로 증착될 막의 질과 표면의 성질에 영향을 미치는 요소이다.

표면 민감성에 대해 고려할 수 있는 몇가지 이론들이 있다. 한 이론은 표면 민감성이 웨이퍼의 수분흡수 특성(wetting behavior)과 관련된다는 것이다. 노출 실리콘 표면은 소수성(hydrophobic)이고, (그래서 수분에 저항한다), 반면에 실리콘 표면을 증가 온도에서 산소에 노출시킴으로써 만들어지는 열산화물은 친수성(hydrophilic)이다.(그래서 수분이 표면을 젖게 한다.) 따라서, 이 이론은 표면 민감성이 웨이퍼의 친수성과 관련있다고 말한다.

두번째 이론은 웨이퍼 표면과 증착되는 종들간의 정전기와 상호 작용한다 {크워크 등의 J. Electrochem. Soc. 141(8) :2172-2177(1994), 여기서는 참고로 인용한다}. 실리콘 웨이퍼 상에서 조차, 고농도 오존을 이용하여 증착된 USG는 수소 대신에 불소 원자들이 존재할 경우 표면 민감성을 나타내는 것으로 관찰되었다. 가스상(phase)에서, 전기적으로 음전기가 되는 것으로 가설을 세우면, TEOS 및 오존의 증착은 중간 종들(intermediate species)의 형성을 통해 발생한다. 불소는 극단적으로 전기적으로 음이 되기 때문에, 이러한 가스상 중간물은 표면 상의 불소 원자들에 의해 거부될 수도 있다. 그 결과 낮은 증착률과 평탄하지 않은 증착이 도출된다. 이 이론에 따르면, 불소 원자들과는 다르게, 수소 원자들은 그다지 전기적으로 음이 아니므로 불소가 없는 웨이퍼 상의 중간 종의 증착은 더 빠르고 더 균일하다.

세번째 이론은 웨이퍼 상에 원하지 않는 종류의 실리콘 결합이 존재하는 것과 관련이 있다. 예를 들어, 열산화물 표면은 어떤 탄화수소 또는 다른 유기 오염물과 더불어 표면 상에 Si-O-Si, Si-H 및 Si-OH 결합을 갖는 것으로 예상된다. 이 이론에 따르면, 이러한 종류의 결합이 존재하면 얻어지는 막의 균질성이 줄고, 그에 의해 조면을 갖게 된다. 이 이론에 따르면, 이러한 결합들은  $\text{SiO}_2$ 막에서 표면 상의 오염물들이 실리콘 또는 산소 원자들과 결합할 때 형성될 수 있다.

네번째 이론은 반도체 웨이퍼 표면 상에 유기 오염물들이 존재하는 것과 관계한다. 전형적인 유기 오염물의 소스(source)는 청정실(clean room) 공기와 포토리소그래피 공정으로부터의 포토레지스트 잔류물이다. 상기에서 발견되는 유기 모이어티들은 탄화 실리콘, 아미드(amide), 실리콘, 유기인화합물들,  $C_6-C_{28}$  지방족(aliphatic) 또는 방향족(aromatic) 탄화수소 프탈레이트(phthalate), 알코올(예를 들어 이소프로필 알코올), N-메틸 피롤리돈(Pyrrolidone), 크레오졸(creosol), 그리고 아민(amine)을 포함한다. 카멘자인드(Camenzind) 등의 발라즈 뉴스(Balazs News), 20번: 1-3(1997년 10월), 그리고 카멘자인드 등의 마이크로(MICRO) 71-76페이지 (1995년 10월)는 여기서 참고로 인용한다.

이러한 이론들은 단지 설명의 목적으로 나타낸 것이며, 본 발명은 그 동작에 있어서 이러한 이론들 중 어떤 특정한 것에도 의지하지 않는다. 또한, 다른 이론들도 표면 민감성을 위해 고려될 수 있다. 분자 소스 또는 표면 민감성에 대한 메커니즘 신뢰성과 무관하게, 본 발명은 총 바람직하게는 유전체층을 증착 전에 표면을 처리하기 위해서, 전자기 방사, 바람직하게는 자외선 및 진공 자외선 영역들을 이용한다.

몇몇 이론들에 따르면, 표면을 변경하는 것은 원하지 않는 결합들을 파괴하고 및/또는 표면 결합 또는 표면 부위(site)를 형성하는 것을 필요로 한다. 이러한 결합들은 다른 것들 중 Si-OH, Si-C, Si-N을 포함한다. 어떤 적절한 결합들의 결합에너지들을 표 1에 나타낸다. 이러한 에너지들은 가시광, 자외선(UV), 진공 자외선(VUV)영역에 있으며, 그러므로 이러한 파장들의 전자기 방사는 이러한 결합들과 상호 작용할 것이다. 그러므로, 이러한 표면을 UV 또는 VUV 방사에 노출함으로써 열산화물 표면의 결합 상태를 변경할 수 있다.

[표 1]  
선택된 결합에 대한 결합 에너지

결합	에너지(eV)	파장(nm)
H-H	4.52	274
C-C	3.60	344
Si-Si	1.83	678
N-N	1.67	745
O-O	1.44	861
C-H	4.28	289
Si-H	3.05	406
N-H	4.05	306
O-H	4.80	259
C-Si	3.01	413
C-N	3.02	410
C-O	3.64	340
Si-O	3.82	324
C=C	6.34	195
C≡C	9.22	134

데이터는 엘. 파울링(L. Pauling)의 화학적 결합의 특성과 분자 및 결정의 구조(The Nature of the Chemical Bond and the Structure of Molecules and Crystals); 뉴욕 이타카 코넬 대학교 출판부의 현대 구조 화학 입문(An Introduction to Modern Structure Chemistry) 제 3판 1960년; 그리고 옥스포드 대학교 출판부에서 얻은 아트킨스(Atkins)의 물리 화학(Physical Chemistry), 제 3판 1998년에 있으며, 이들은 여기서 참고로 인용한다.

표 1에서 볼 수 있는 바와 같이, 특정 결합들은 전자기 방사를 흡수하고, 그로인해 붕괴된다. 이러한 원하지 않는 결합이 분리됨에 따라, 오염물 모이어티들이 표면에서 제거될 수 있다. 전자기 방사는 결합들을 파괴할 수 있는 충분한 에너지를 가지며, 그로 인해 표면으로부터 모이어티들의 제거를 가능하게 한다.

## II. 전자기 방사 방출 장치의 종류

엑시머(excimer) 방출 장치를 포함하는 수은 기상 램프, 수소 램프, 레이저, 및 유전 장벽 방전 램프는 본 발명의 UV 및 VUV 방사를 얻기 위해 유용한 몇가지 서로 다른 장치들이다. 유전 장벽 방전 기술에 대한 최근의 진보에 힘입어, 이제는 넓은 표면 영역에 대해 상당히 높은 광도의 단색 방사를 제공할 수 있는 UV, VUV 램프들을 만들 수 있다. 그러므로, 이러한 종류의 램프들은 본 발명을 실시하기에 적당하다. 그러나, UV, VUV 방사를 위한 어떠한 소스도 이용할 수 있으므로, 본 발명의 어떠한 특징들도 어떠한 특정 방사 소스에 의해 제한되지 않는다.

엑시머 장치는 방출 모이어티들로써 사용된다는 것을 특징으로 하며, 그 원자는 통상의 온도와 다른 조건들하에서는 그들 사이에 화학적 결합을 형성하지 않는다. 예를들어, 귀(noble)가스는 통상적으로 원자간 결합을 형성하지 않는다. 그러나 고에너지 조건하에서는 귀가스가 2량체(dimer)를 만들 수 있다. 이러한 이량체들이 파괴되면, 결합 에너지는 고에너지의 전자기 방사로써 방출된다. 어떠한 엑시머 가스인지에 따라, 방출되는 방사의 파장은 자외선 또는 진공 자외선 영역에 있을 수도 있다.

표 1에서 보인 결합은 UV 및 VUV 영역들 내의 에너지들에 해당된다. 장치들의 몇몇 종류들은 필요한 파장범위 내에서 전자기 방사를 생성할 수 있다. VUV 또는 UV 방사는 유전 장벽 또는 당 업계에서 공지된 방법에 따른 다양한 가스 및 가스 혼합물을 이용하는 무성(silent) 방전 장비에 의해 제공될 수 있다. VUV 및 UV 방사는 귀가스 및 다른 원자 종들로부터 생성될 수 있다. (표 2참조)

[표 2]  
선택된 전자기 방사 방출에 대한 방출 파장

방출 모이어티	파장(nm)
He <sub>2</sub>	60-100
Ne <sub>2</sub>	80-90
Ar <sub>2</sub>	107-165
Kr <sub>2</sub>	140-160
Xe <sub>2</sub>	160-190
N <sub>2</sub>	337-415
KrF	240-255
Hg/Ar	235
중수소(Deuterium)	150-250
XeF	340-360, 400-550
XeCl	300-320
XeI	240-260
ArF	180-200
ArCl	165-190
ArCl/KrCl	165-190, 200-240
KrCl	200-240
Hg	185, 254, 320-370, 390-420
Se	196, 204, 206

데이터는 엘리어손(Eliasson)등의 미국 특허 제 4,983,881호 및 코겔스챠츠(Kogelschatz)의 미국 특허 제 5,432,398호에서 얻었으며, 이들은 여기서 참고로 인용한다.

파장들의 이러한 범위들은 웨이퍼 표면상의 원하지 않는 결합들의 에너지와 동일한 파장을 포함한다. 비록 파장이 그 최대 출력을 발휘하지만, 파장의 대역폭은 방출 모이어티들의 각각에 의해 생성된다. 대역폭은 약 1에서 약 17nm까지 다양하다

{뉴먼(Newman) 등의 Aust. J. Phys. 48: 545-556(1995)는 여기서 참고로 인용한다}. 그러므로, 이러한 방출 장치는 반도체 웨이퍼의 표면을 전자기 방사의 스펙트럼에 노출시키기 위해 사용될 수 있고, 따라서 해리될 수 있는 화학적 결합의 수와 종류를 증가시킨다.

### A. 유전 장벽 또는 무성 방전 램프

무성 방전 장치들로도 알려진 유전 장벽 장치들은 각각 유전체층으로 피복된 두개의 도전성 판들로 이루어지며, 이들 각각은 방출 가스를 함유한 캡에 의해 각각 분리된다. 이러한 방출 가스들의 예제들을 표 2에서 보였다. 유전체 장벽은 캡을 통해 도전성을 줄이므로 판간에 흐르는 전류의 생성에는 고전압이 필요하다. 그 전압이 유전체 물질들의 저항을 극복할 수 있을 만큼 충분히 공급될 경우, 캡을 통해 흐르는 전류는 유전체층이 없는 경우에 비해 사실상 더 높으며, 결과적으로 가스로 더 많은 전력을 전달한다. 유전체 파괴가 발생할 경우, 작은 마이크로플라즈마들이 캡을 횡단하여 형성된다. 전류는 가스를 여기시키고, 어떠한 원자 종들이 가스에 존재하는 가에 따라 방출되고 얻어지는 광자(photon)들은 원하는 UV, VUV 영역 범위 내에 있게 된다. 엑시머 공정에서, 마이크로플라즈마들은 에너지를 2량체의 형성을 포함하는 가스로 전달한다. 이러한 2량체들이 해리됨에 따라, 엑시머 방사가 방출된다. 노출 챔버 내에서 방출될 때, 이러한 광자들은 웨이퍼 표면으로 향하고, 표면 상의 분자들과 상호작용하며, 후속 증착되는 USG 막들에 대한 표면 민감성을 줄인다.

유용한 램프들의 서브세트는 유전체 장벽 엑시머 램프들을 포함한다. 엑시머 램프들은 당업계에서 공지된 것이고, 코겔스챠츠의 미국 특허 제 5,432,398호, 코겔스챠츠의 미국 특허 제 5,386,170호, 엘리어슨 등의 미국 특허 제 4,837,484호, 엘리어슨 등의 미국 특허 제 4,945,290호, 엘리어슨 등의 미국 특허 제 4,983,881호, 젤러트(Gellert) 등의 미국 특허 제 5,006,758호, 코겔스챠츠 등의 미국 특허 제 5,198,717호, 코겔스챠츠의 미국 특허 제 5,214,344호, 코겔스챠츠의 미국 특허 제 5,386,170호에서 소개된 장치들에 의해 예시된다. 언급된 문헌들은 여기서 참고로 인용한다.

어떠한 적절한 램프는 본 발명의 이러한 방법을 실행하는데 유용하다. 이러한 디바이스들은 석영(quartz) 유전체로 둘러싸인 중앙 전극을 포함한다. 석영 유전체를 둘러싸는 것은 Xe 또는 표 2에 의해 예시된 것과 같은 방출 가스를 포함하는 챔버이다. 방출 가스를 포함하는 챔버 주위에는 다른 유전 보호막은 발생되는 UV, VUV 파장을 통과하는 투명한 별개의 유전차폐기가 가스관 내의 가스를 애워싼다. 적절한 물질은 석영, LiF, MgF<sub>2</sub>, 또는 CaF<sub>2</sub>를 포함하지만 이들로 인해 제한되지는 않는다. 일반적으로 메쉬와이어(mesh wire)로 된 외부 전극은 외부 유전체층을 감싼다.

방출 가스의 여기는 노출 챔버 내부의 튜브를 통해 배기되는 전자기 방사를 생성한다. 챔버의 공기는 광자들을 흡수할 수 있어 그들이 웨이퍼 표면에 닿는 것을 방지하기 때문에, 노출 챔버의 내부는 배기되거나 공기를 방출 장치에 의해 생성되는 방사 파장을 흡수하지 않는 가스로 대체한다. 크세논(xenon) 엑시머 장치에 대해서, 적절한 가스로는 질소, 아르곤, 헬륨, 크세논 또는 암모니아를 포함한다. 다른 방출 장치들에서는, 비흡수 가스가 광자들을 웨이퍼 표면으로 통과시키도록 선택된다.

도 1은 열산화물 웨이퍼들을 선처리하기 위한 본 발명의 장치(100)를 나타낸다. 노출 챔버(104)는 가열 장치(미도시)에 의해 가열될 수 있는 척(108)을 가진다. 척(108)은 웨이퍼를 방사에 대해 최적으로 노출시키기 위해 어떠한 3차원 위치로도 움직일 수 있다. 여기서 중요한 것은 방사가 표면에 대해 균일하게 제공되어야, 표면의 선처리에서의 변화들이 후속 증착되는 USG 막의 두께를 변화시킬 수 있다는 것이다. 반도체 웨이퍼(112)는 척의 상부에 위치된다. 램프(116)는 챔버(104) 내에서 웨이퍼를 방사에 대해 균일하게 노출시키기 위해 적절한 어떠한 구조로도 배치될 수 있다. 본 도면에서, 램프(116)는 챔버의 상단에 도시된다. 적절한 램프들은 본 업계에서 알려진 바와 같은 어떠한 종래의 방출 램프들 일 수 있다. 이는 미국 특허 제 5,432,398호, 제 5,214,344호, 그리고 제 5,198,717호에서 밝히고 있는 것들을 포함하지만 그것으로 제한되지는 않으며, 이들은 여기서 참고로 인용된다.

전력 및 노출 시간은 USG 막 증착의 표면 민감성을 최소화 하도록 선택된다. 엑시머 램프들의 전력 출력은 약 0.005W/cm<sup>2</sup>에서 약 100W/cm<sup>2</sup>의 범위에 위치한다. 바람직하게, 전력 출력은 약 0.1W/cm<sup>2</sup>에서 약 5W/cm<sup>2</sup>의 범위이고, 좀 더 바람직하게는 약 1W/cm<sup>2</sup>이다. 노출 시간은 발생기의 전력 출력에 정반대로 변화될 수 있다. 그러나, 이러한 노출 기준들은 표면의 기준 상태에 따라 바뀌어질 수 있다. 보다 깨끗한 표면을 위해서, 낮은 전력 및/또는 짧은 노출 기간들이 필요하다.

도시된 바와 같이, 램프는 웨이퍼 표면 상부를 노출하는 방사를 제공하기 위해 배열되는 두개 이상의 방출 장치들(120)로 구성된다. 반사체 소자(124)는 방출되는 방사선(126)을 반사시켜 웨이퍼의 노출을 방사에 대해 더욱 많이 증가시키도록 챔버(104) 하부 방향으로 반사한다. 입구(inlet port)(128)는 노출 챔버(104) 내부로 가스(132)의 도입을 허용한다. 가스

(132)는 램프(120)에 의해 생성되는 액시며 방사의 파장을 흡수하지 않는 적절한 가스 또는 혼합 가스들이다. 가스들은 배출구(exhaust port)(136)를 통해 챔버(104)의 밖으로 배기된다. 다른 방법으로, 챔버(104)는 실제적으로 공기를 제거하기 위해 내부가 배기되고, 그로인해 방사(126)의 흡수가 줄어든다.

본 발명에는 몇 종류의 램프들이 적합하다. 표 3은 램프들의 몇 가지 특성을 나타낸다.

[표 3]

## UV 및 VUV 램프의 특성

종류	전력 범위 (W)	전력 밀도 (W/cm <sup>2</sup> )	$\lambda$ 에서의 최대 방사전력(W)	$\lambda$ (nm)	$\lambda$ 에서의 최대 광도전력(W)	$\lambda$ (nm)
낮은 P Hg	6-150	0.2-0.3	6-45	253.7	200-550	253.7
낮은 P Hg, 종류 ABB	1500-2000	10-15	90-500	253.7	2000-6000	253.7
중간 P Hg	75-60,000	40-300	1.5-3500	254	700-5000	254
결합 종류 H	6000	240	270 500 335	201-250 251-300 301-350	28,000 50,000 35,000	201-250 251-300 301-350
XeCl	10,000	50	330	308	11,700	308
KrCl	10,000	50	330	222	11,700	222
Xe	10,000	50	240	172	8500	172

상기 데이터는 브라운(Broun) 등의 광화학 기술(Photochemical Technology), 존 윌리엔 손스(John Wiley & Sons), 뉴욕, (1991), 올드링(Oldring) 등의 코팅을 위한 UV & EB 화학식의 화학 & 기술(Chemistry & technology of UV & EB Formulation for Coatings), 잉크스엔 페인츠(INKS & PAINTS), 1권, STA 테크놀러지(1991), 헤라이우스 불활성라이트(Heraeus Nobelight)의 제품 목록(Product Catalogue), 헤라이우스 불활성라이트 게엠베하, 하나우, 독일에서 얻었으며, 이들은 여기서 참고로 인용한다.

## B. 개방 방출 공정

웨이퍼를 VUV 또는 UV 방사에 노출시키기 위한 본 발명의 다른 방법에 의한 장치는 방출 가스를 챔버 내부로 직접 도입하며, 석영관과 같은 추가적인 수용 용기(containment vessel) 내에 소스를 에워쌀 필요없이 챔버 내부에서 전자기 방사를 생성한다. 이런 종류의 공정은 여기서 "개방 방출" 공정이라는 용어로 부른다. 이는 기재된 표준형 유전체 방전 장치와는 다르며, 그 다른 점은 방출 가스가 분리된 관내에 포함되지 않고, 처리될 웨이퍼가 챔버 내에서 방출에 직접적으로 노출된다는 점이다. 방출 가스는 챔버 내부로 흐르고 각 측의 인접 전극에 상대적인 교류 극성을 갖는 전극들의 배열을 통과한다. 전하가 전극들을 지나면, 전계가 전극들 간에 형성된다. 전계는 가스를 여기시키고, 다른 종들 중에서도 결합 에너지가 높은 2량체를 형성한다. 여기된 가스 분자들은 표면 상부에 있는 동안 광자들을 방출할 수 있고 또는 디바이스 피쳐들 내의 갭을 관통할 수 있으며 여기서 광자가 방출될 수 있다. 이러한 방식에서, 어떠한 UV 또는 VUV 방사가 웨이퍼에 대해서 원하는 조절 효과를 발휘하도록 갭의 내부에 도달하는 것을 보장하는 것이 가능하다. 본 실시예는 또한 종래의 액시며 램프들의 수정 혹은 기타 다른 창을 통해 투과할 수 있는 것 보다 더 짧은 파장을 생성하는 방출 가스의 사용을 허용한다. 이러한 가스들은 He, Ne 및 Ar 등을 포함한다. 그외에도, X-레이 및 전자 방사와 같은 방사의 다른 종류도 또한 유용하다.

도 2는 전자장 방사를 이용하여 반도체 디바이스를 처리하기 위한 디바이스(200)를 나타낸다. 챔버(204)는 가열될 수 있고 3차원적으로 움직일 수 있는 척(208)을 내장한다. 반도체 웨이퍼(212)는 척(208)으로 지지되며, 이는 개방 방출 장치(216)의 하부에 위치된다. 전극들(220)은 챔버(204)의 한 측면을 따라서 배열된다. 방출 가스(224)는 주입구(port)(228)를 통해 공급되고, 전극들(220)을 통과하여 흐른다. 전극들(220)에 흐르는 교류전류는 방출 가스(224)를 여기시키고, 여기된 가스를 챔버(204)에 주입한다. 웨이퍼(212)는 광자들(232)에 노출되고, 여기서 선처리가 실시된다. 다른 가스들을 선택적으로 도입하기 위한 바이어스(bias) 흐름은 입구(236)를 통한다. 이러한 다른 가스들은 제 1 방출 가스와는 다른 방사 파장을 생성할 수 있는 방출체로써 사용될 수 있다. 다른 방법으로, 이러한 가스들은 챔버(204)의 내부에 있는 동안 웨이퍼의 그 후의 순차적인 상태를 위해 사용될 수도 있다. 챔버(204)는 펌프(미도시)에 의해 배기구(240)를 통해 배기된다.

전력과 노출 시간은 USG 증착막의 표면 민감성을 최소화 하기 위하여 선택될 수 있다. 방출 램프의 전력 출력은 약 0.005W/cm<sup>2</sup>에서 약 100W/cm<sup>2</sup>의 범위에 위치한다. 바람직하게, 전력 출력은 약 0.1W/cm<sup>2</sup>에서 약 5W/cm<sup>2</sup>의 범위이고, 좀더 바람직하게는 약 1W/cm<sup>2</sup>이다. 노출 시간은 발생기의 전력 출력에 반대로 변할 수 있다. 그러나, 이러한 노출 기준들은 표면의 기준 상태에 따라 변경될 수 있다. 표면이 더 깨끗한 경우에는, 보다 낮은 전력 및/또는 보다 짧은 노출 시간이 좋다.

도 3은 본 발명의 유전체들 선처리 및 증착을 위해 사용되는 도구(300)를 나타낸다. 처리되는 웨이퍼들은 적재 스테이션(loading station)(304)에 적재된다. 로봇 팔(308)은 웨이퍼를 냉각 스테이션(312)로 이송한다. 선처리 스테이션(316)은 전자기 방사 방출 장치들을 포함한다. 선처리 스테이션(316)은 도 1 또는 도 2에 나타낸 스탠드어론 시스템(stand alone system)과 유사할 수 있다. 선처리 후, 로봇 팔(308)은 웨이퍼를 다중 증착 스테이션들을 포함하는 클러스터 툴(cluster tool)(316)로 이송한다.

## II. 전자기 방사에 의한 웨이퍼의 선처리

상기에 나타낸 바와 같이 전자기 방사에 대해 열산화물 웨이퍼를 노출하면 표면 민감성이 감소된다. 이러한 노출을 실행하기 위해서, 웨이퍼들은 VUV 및/또는 UV 광원을 포함하는 장비로 도입되는 것이 바람직하다. 적어도 하나의 이론에 따르면, 방사는 이산화 실리콘 웨이퍼의 표면에서 상기 분자 결합들을 여기시켜, 원하지 않는 결합을 파괴하여 오염시키는 모이어티들을 표면에서 분리하는 것을 가능하게 한다.

전형적인 공정은 3 단계로 이루어진다. 제 1조절 단계는 웨이퍼를 다양한 온도와 가스 상태의 분위기에 노출시키는 것을 동반한다. 이러한 초기 조절 단계의 시간은 약 0에서 약 10분의 범위이고, 바람직하게는 약 0에서 약 30초이고, 더욱 바람직하게는 10초 간이다. 온도는 약 25°C에서 약 700°C이고, 바람직하게는 약 100°C에서 약 300°C이며, 더 바람직하게는 약 200°C이다. 챔버 압력은 폐쇄(closed) 및 개방 방출 시스템들 모두에서 약  $10^{-5}$  Torr에서 약 1500 Torr이며 바람직하게는 약 1 Torr에서 약 100 Torr이고, 더욱 바람직하게는 폐쇄 방출 시스템에서 약 10 Torr이다. 개방 방출 시스템에서는, 바람직한 압력은 약 300 Torr에서 약 900 Torr이고, 더욱 바람직하게는 약 760 Torr이다. 가스들은 반응 챔버로 주입되고, 가열되며 냉각되고, 및/또는 주입 전에 혼합되어도 좋으며 그리고 기화된 화학물질을 포함해도 좋다.

사용 가능한 가스는 불활성 가스와 반응 가스를 포함한다. 불활성 가스들의 예는 He, Ar, Ne, Kr 및 Xe를 포함한다. 반응적인 가스들은 NH<sub>3</sub>, 클로로플루오로카본(chlorofluorocarbon), Cl<sub>2</sub> 및 HCl, F<sub>2</sub> 와 SF<sub>6</sub>와 같은 유도체를 포함한다. 부가적으로, Br<sub>2</sub>, O<sub>2</sub> 및 오존(O<sub>3</sub>)과 같은 유도체들, H<sub>2</sub>, 그리고 Cl, F, Br, O 및 S로 분리될 수 있는 가스들도 역시 유용하다. 주입될 수 있는 화학물질의 예들은 HF, HCl, H<sub>2</sub>SO<sub>4</sub>, ClSO<sub>3</sub>, 또는 H<sub>2</sub>O<sub>2</sub>를 포함한다. 이러한 물질들은 단독으로 투입될 수 있고, 혹은 질소, 수소 또는 산소에 나열한 불활성 가스들 중 어느 것과 합쳐서 된 담체(carrier)와 혼합될 수도 있다.

불활성 가스의 목적은 엑시머 방사의 생성이다. 전자기 방사에 노출되어 반응 종들을 해리 및 형성하는 반응 가스 및 비반응 가스의 유도체들은 웨이퍼 표면과 반응하여 낮은 표면 민감성을 갖는 표면을 생성한다. 화학물질의 경우에 있어서, 그들의 증기가 반응 영역으로 주입되어 전자기 방사 하에서 해리하고, 그에 따라 반응성 모이어티들을 생성한다.

제 2단계 즉, 처리 기간은 바람직하게는 VUV 또는 UV 광의 형태의 전자기 에너지로의 노출을 동반한다. 노출 주기는 약 10초에서 약 30분의 범위이며, 바람직하게는 약 20초에서 약 50초이고, 더욱 바람직하게는 약 30초이다. 이러한 단계는 같거나 다른 온도, 압력 및 주변 가스 조건들에서 수회에 이르도록 반복된다. 사용되는 방사는 일반적으로 약 100nm에서 약 450nm의 범위이고, 바람직하게는 약 123nm에서 약 225nm이며, 더욱 바람직하게는 약 147nm에서 172nm이다. 또한 100nm이하의 방사 파장을 생성하는 X-레이 및 전자 소스들을 포함하는 더짧은 파장의 방사도 이용할 수 있다.

어떠한 적당한 전력 밀도도 전자 디바이스에 손상을 유발하지 않는다면 사용될 수 있다. 가장 유용한 전력 밀도들은 약 0.005 W/cm<sup>2</sup>에서 약 100W/cm<sup>2</sup>이고, 바람직하게는 약 0.1W/cm<sup>2</sup>에서 약 5W/cm<sup>2</sup>이며, 더욱 바람직하게는 약 1W/cm<sup>2</sup>이다.

후 조건 단계들은 약 2주에 이르는 장기간 동안 원하는 표면 조건들을 유지하기 위해 이용될 수 있다. 후 조건 공정들은 온도, 챔버 압력 및 환경의 다양한 조합을 이용하여 실시될 수 있다. 상술한 어떠한 가스들 또는 가스 혼합들도 사용될 수 있으며, 바람직하게는 산소, 질소 및/또는 암모니아를 포함한다. 가스 분위기는 웨이퍼 표면에 이온상태의 물질들의 침착을 허용하고, 처리 동안 제거되는 오염물의 흡수에 대해 그것을 중성화시키는 것이 가능하다. 예를 들어, TEOS 오존 증착을 위해 400°C로 가열될 시에 표면으로부터 해방되는 암모니아는 표면 민감성이 낮은 하부 표면을 노출한다.

## III. 유전체 물질의 증착

USG 층들의 증착은 당 업계에서 공지의 표준 방법에 의해 달성된다. 증착 방법은 일반적으로 화학기상증착(CVD) 및 반송 증합(Transport Polymerization)(TP)을 이용한다. 일반적으로, 질화 실리콘의 캡(cap)층 (Si<sub>3</sub>N<sub>4</sub>)은 TEOS 오존막 증착 전에 열산화물 층의 부분상에 선택적으로 도포된다. 이러한 공정을 이용하면서, TEOS 및 오존과 같은 전구물질

(precursor)들은 서로 반응하여 반응성 중간 분자들을 형성하고 그 다음, 중합하여 USG막을 형성한다. TEOS의 유량은 약 0.05 gm/분에서 약 1.5gm/분이고, 바람직하게는 약 0.15에서 약 0.4gm/분이다. 오존 농도는 부피의 약 0체적%에서 약 18체적%보다 커야만 하고, 바람직하게는 부피에 대해 약 5체적%에서 약 12체적%의 범위이다. 증착 온도는 약 100°C에서 약 600°C이고, 바람직하게는 약 400°C이다. 이러한 조건 하에서, 선처리된 열산화물 상의 USG 증착률은 노출 실리콘상의 USG 증착률과 거의 같다. 그래서, 층의 증착에 사용가능한 오존의 농도는 USG막의 증착률을 손상시키지 않으면서 부피의 약 6체적% 이상으로 증가할 수 있다.

본 발명의 물리 화학 공정들은 막 제조에 있어서 원하는 효과를 갖는다. 먼저, 오염물들이 열산화물 표면으로부터 제거되므로, USG막들의 증착률은 처리되지 않은 열산화물 상의 증착에 비해 증가된다. 처리되지 않은 열산화물 상의 증착률은 노출 실리콘 상의 증착률에 비해 상당히 낮다. 분당 500Å보다 낮은 증착률은 표준적인 TEOS 및 오존 농도를 사용할 때 드문일이 아니다. 방사 선처리는 열산화물 웨이퍼 상의 TEOS 증착률을 노출 실리콘에 필적하는 증착률까지 상승시킨다. 방사 선처리 후에, TEOS 증착률은 종종 분당 약 2000Å 이상으로 커져서 분당 약 5000Å에 이를 수 있다.

증착 후, 막들은 질소 분위기에서 몇분간, 바람직하게는 30분간 약 900°C의 가열에 의해 열처리될 수 있다. 이러한 열처리 단계는 USG층의 밀도를 증가시킨다고 알려져 있으며, 막의 수분 함량을 줄이고, 그로인해 더욱 바람직한 유전적, 기계적 특성을 막에 부여할 수 있다.

게다가, 선처리된 표면은 USG의 분포를 더욱 균일하게 한다. 증착된 USG막의 최종 표면의 거침도는 평면으로부터 편차의 실효치가 약 10Å 이하에 있고, 바람직하게는 약 2Å에서 약 8Å 사이에 위치한다.

또한, 오존막이 증착될 수 있는데, 오존 농도는 부피의 약 5체적%에서 약 18체적%이고, 바람직하게는 약 5체적%에서 약 12체적%이다. 이러한 오존 농도 영역 하에서 USG를 증착하면 더욱 바람직한 표면 품질의 막이 형성된다. 거기다, 증가된 증착률은 캡 충전의 효율을 좋게하며, 그로인해 높은 디바이스 밀도와 좋은 전기적 절연을 가진 반도체 디바이스들의 제조를 가능하게 한다.

캡 충전이 개선되는 한가지 가능한 이유는 선처리가 없는 것, 즉, 캡의 측벽들 상의 USG의 비균일의 분포때문에 캡으로서 반응성 중간물의 관통을 막는 장벽을 생성한다. 그래서, 캡 내로 더 증착되는 것을 감소시킨다. 캡의 측벽 표면 상에 USG를 더욱 균일하게 증착함으로써, 장벽이 생성될 기회가 줄어들고, 그래서 캡으로의 중간물의 확산에 대한 방해가 줄어든다. 중간물이 캡으로 계속적으로 유입됨에 따라, 최종 TEOS 오존막의 증착은 캡이 완전히 채워질 때 까지 연속된다.

캡 충전의 종래 방법은 캡 내부로 유입되는 유동막의 증착에 초점을 맞추었다. 이러한 종래 방법은 약 500°C의 높은 온도에서 높은 오존 USG의 종순 막들을 생성할 수 있음을 밝혔다. 그러나, 종순의 층으로 캡을 충전함에 따라, 캡의 중간 영역은 "약한 균열(weak seam)" 형태의 부위가 될 수 있고, 즉, 종순의 막의 양 측면이 수렴하는 나쁜 품질의 막이 될 수 있다. 이러한 종류의 보이드는 디바이스 성능을 악화 시키고, 디바이스의 신뢰성을 감소시키는 오염물들을 가두어 둘 수도 있다. 게다가, 고온 증착은 입자(particle)의 증착을 유발하고 화학물질의 소비를 높인다.

예기치 않게도, 우리는 전자기 방사를 이용한 열산화물 표면을 선처리하면 저온에서 유동막의 증착이 가능하며, 이는 사실상 캡 충전에 있어서 종순 막이 충전되는 것보다 더 좋다는 것을 발견하였다. 높은 오존 USG 막들의 원하는 캡 충전 특성들이 약 400°C의 온도에서 본 발명의 UV/VUV 선처리 공정을 이용하여 얻어질 수 있다. 종래 방법에 대한 본 발명의 이점은 유동막 증착에서도 캡의 중간에서의 약한 균열이 없으며, 디바이스 성능의 감소가 적으며 또한 디바이스 신뢰성이 향상된다는 것이다. 게다가, 입자 증착이 최소화 되고 약 400°C에서의 증착으로 말미암아 화학물질의 소비도 최소화된다.

이는 단지 본 발명의 캡 충전 개선에 대한 한가지 가능한 이론일 뿐이며 이것과 사용할 수 있는 다른 특정 이론에 의지하지 않는다. 다른 이론들도 관찰에 의해 고려될 수 있으며, 이들 모두는 본 발명의 일부로 간주될 수 있다.

## 예제들

다음의 예제들은 반도체 웨이퍼를 전자기 방사를 이용하여 선처리하는 효과를 증착률, 표면의 거침도, 그리고 후속 증착되는 TEOS 오존막들의 캡 충전 특성들에 대하여 실험한 것이다.

### 예제 1

#### USG 막들의 증착률에 대한 VUV 선처리 효과

USG 막들의 증착률에서 VUV 선처리 효과를 결정하기 위해서, 실리콘과 열산화물 웨이퍼에 대해서 실험들이 실시되었다. 제어용 웨이퍼들은 노출 실리콘 상에 증착된 USG막을 가진다. 다른 웨이퍼들은 처리되지 않은 열산화물을 가지며, 또 다른 웨이퍼들은 도 1에 나타낸 바와 같이 Xe 엑시머 램프를 이용한 172nm의 VUV 방사에 노출된다. 전력 밀도는 15W/cm<sup>2</sup>, 온도는 실온, 웨이퍼로부터 램프의 거리는 4cm, 노출 시간은 1분 또는 5분, 그리고 챔버 압력은 0.2 밀리바 였다.

노출 후, USG막들은 열화학기상증착(CVD) 공정으로 증착되었다. 선처리의 결여시, 증착률 및 막 특성들은 증착 공정의 오존 농도에 좌우 되었다. 아주 낮은 오존 농도(약 0.1% 이하)에서, USG 막들의 증착률은 아주 느렸다. 오존 농도가 약 0.25% 이상일때, 비율은 급속히 증가한다. 오존 농도가 약 0.5% 이상일때, 비율은 더 증가 했지만 더욱 늦었다. 최대 증착률은 약 1~2% 오존에서 발생했으며, 더 이상의 오존 농도 증가는 실질적으로 증착률을 감소시켰다. 게다가, 높은 오존 농도에서, 비처리 열산화물에서의 증착률은 노출 실리콘에서의 비율보다 점진적으로 낮았다.

그러나, VUV 방사를 이용한 선처리는 열산화물 웨이퍼 상 USG 막들의 증착률을 증가시킨다. 표 4는 이 연구의 결과를 보이며, 여기서 우리는 노출 실리콘 웨이퍼 또는 VUV 선처리를 한 또는 안한 열산화물 웨이퍼 상의 TEOS 오존 막들의 증착률의 비교를 나타낸다. TEOS 유량비는 0.4 gm/분, 오존 농도는 120 gm/m<sup>3</sup>, 증착 온도는 400°C, 그리고 증착 시간은 5분이다.

[표 4]

열산화물 상에 증착되는 SiO<sub>2</sub>에 대한 VUV 방사 효과

웨이퍼	처리	성장률(A/분)	SiO <sub>2</sub> /Si의 성장률(체적%)
Si	하지않음	956	100
열산화물	하지않음	786	83
열산화물	172nm, 1분	913	97
열산화물	172nm, 5분	935	99

표 4는 열산화물이 TEOS 오존막 증착률을 노출 실리콘에 비해 17%감소 시킨다는 것을 나타낸다. 그러나, VUV 선처리를 1분정도만 짧게 해주더라도 선처리하지 않은 열산화물에 대한 TEOS 오존막의 성장률을 실질적으로 증가시킨다. 1분간의 선처리후, 증착률은 실리콘에 대한 것의 97%가 된다. 부가적인 선처리는 증착률을 더욱 증가시킬 수 있는데, 5분간의 선처리는 실리콘에 대한 것과 비교하여 열산화물의 성장률을 99%에 이르게 한다. 그래서, 우리는 VUV 선처리가 실질적으로 열산화물 웨이퍼상의 TEOS 오존막들의 증착률을 증가시킨다고 결론지었다.

## 예제 2

### VUV 선처리가 USG막들의 평활성에 미치는 영향

웨이퍼 선처리가 TEOS 오존 막의 평활성에 미치는 영향을 결정하기위해서, 우리는 노출 실리콘 웨이퍼과 VUV 방사를 이용한 선처리를 하거나 하지않은 열산화물 웨이퍼들에서 시험을 실시했다. 도 4a-d는 VUV 방사가 증착 후 TEOS 오존 막 표면의 평활성에 미치는 영향을 나타낸다.

노출은 도 1에 도시한 바와 같이 Xe 엑시머 램프를 이용하는 것으로 달성되었다. 전력 밀도는 15W/cm<sup>2</sup>, 온도는 상온, 웨이퍼에 대한 램프의 간격은 4cm, 노출은 1분 혹은 5분, 그리고 챔버 압력은 0.2 밀리바 였다.

도 4a 예제 1에서와 같이 증착된 TEOS 오존막의 주사전자현미경 사진을 보인 것이다. TEOS 유량비는 0.4gm/분, 오존 농도는 120gm/m<sup>3</sup>, 증착 온도는 400°C, 그리고 증착 시간은 5분이었다. 표면은 평활하게 보였고, 표면의 거침성은 최소였다. 반면, 웨이퍼이 열산화물(도 4b)이라는 것만 제외하고 동일한 조건에서 증착된 TEOS 오존막은 입상 외견을 보이며, 노출 실리콘 웨이퍼(도 4a)에서 관찰되는 것보다 훨씬 거침도가 컸다.

진공에서 1분간의 VUV 선처리 된것만 제외하고 동일한 조건의 열산화물 웨이퍼(도 4c)이 만드는 표면의 거침도는 처리되지 않은 열산화물 상에 증착된 TEOS 오존막과 비교하여 실질적으로 줄어든다. 이러한 더 매끄러운 표면은 단계적인 광방사의 반사를 줄이는 이점을 제공하고, 그로인해 더 높은 칫수 정밀도의 포토레지스트층을 형성할 수 있다. 더우기, 표면에 식각 중에, 반점감소에 의해 접착력이 줄어들어 박리가능성이 증가한다.

더우기, VUV처리 기간을 증가시킴(도 4d)으로써 TEOS 오존막의 표면의 거침성을 더욱 줄일 수 있다. 실상, 5분간 처리된 웨이퍼의 표면은 노출 실리콘에 증착된 TEOS 오존(도 4a)과 거의 동일하다.

그러므로, 우리는 VUV 선처리는 실질적으로 실리케이트 글라스 막을 기반으로하는 TEOS 오존의 표면 민감성을 줄인다고 결론지었다.

### 예제 3

#### VUV 선처리가 TEOS 오존 캡 충전에 미치는 영향

VUV 선처리 후 TEOS 오존 막들에 의한 캡 충전이 만족스러운지를 결정하기 위해서, 우리는  $0.25\mu\text{m}$  캡을 갖는 얇은 트랜치 격리(STI) 패턴이 형성된 웨이퍼를 연구했다. 열산화물 박막이 실리콘 웨이퍼 상부에 생성되고, 트랜치들의 상부들은 질화 실리콘 층들로 회복되었다. 그 다음, 웨이퍼들은 예제 1에서처럼 VUV를 이용하여 선처리된 후, 화학기상증착에 의해 TEOS 오존 산화물을 증착을 실시했다. 오존 농도는  $120 \text{ gm}/\text{m}^3$ , 증착 온도는  $400^\circ\text{C}$ , TEOS 유량비는  $0.18 \text{ gm}/\text{분}$ , 표준 리터/분, 막 성장률은  $500\text{\AA}/\text{분}$ , 그리고 증착시간은 10분이었다. 그 다음, 막은  $\text{N}_2$  분위기에서  $900^\circ\text{C}$ 로 30분간 열처리되었다. 그 다음, 웨이퍼를 쪼개서 6:1로 완충된 산화물 식각(BOE)을 8초간 적용한 후 주사전자현미경 사진을 준비했다

도 5a-b는 반도체 웨이퍼 디바이스(500)의 다른 층들을 나타낸다. 도 5a는 패터닝된 트랜치들을 가진 실리콘 웨이퍼(504)을 나타내고, 열산화물층(508)은 트랜치의 하부면 및 측벽들을 포함한 웨이퍼의 전 표면상에 균일하게 증착된다. 질화 실리콘(512)의 캡들은 트랜치들의 상부를 덮는다. 도 5b는 전자기 방사로 선처리된 유사한 웨이퍼와 웨이퍼 표면 전체 상부에 순차적으로 증착되는 높은 TEOS 오존막(516)을 나타낸다.

도 6은 도 5에 나타낸 바와 같이 처리된 STI 웨이퍼의 주사전자현미경 사진이다. 명백한 바와 같이, 캡들은 보이는 결함이 없이 TEOS 오존에 의해 완전히 채워진다. 더우기, 막의 표면은 평활하며 표면의 거침성이 보이지 않는다.

VUV 방사 선처리는 USG막의 증착률을 증가시키고, 다른 방법으로 얻어지는 것 보다 빠른 증착 속도를 허용한다. 막이 캡에서 더욱 빠르게 성장하기 때문에, 막이 피쳐들 상부에 "빵덩어리(breadloaf)" 모양을 형성하는 경향을 줄이며, 또 캡의 상부들간에서 연장하는 경향이 있어 반응성 중간물이 캡들의 내부까지 접근하는 것을 방지해준다.

상기한 예제들과 설명은 예시만을 위한 것이며 발명의 범위를 한정하기위한 것이 아니다. 본 발명 범위에 대한 이해는 도면들과 청구항들을 참조함으로써 얻을 수 있을 것이다.

### 도면의 간단한 설명

도 1은 반도체 웨이퍼들을 디바이스에서 유전 장벽 방전장치로 유도된 전자기 방사에 노출시키기위한 본 발명 실시예를 나타내는 도면이다.

도 2는 반도체 웨이퍼들을 개방 방출기(open emitter) 장치로부터 유도되는 전자기 방사에 노출시키기위한 본 발명 실시예를 나타내는 도면이다.

도 3은 반도체 웨이퍼들을 전자기 방사에 노출시키기 위한 구조를 포함하는 반도체 웨이퍼를 처리하기위한 도구를 포함하는 본 발명의 실시예를 나타내는 도면이다.

도 4a는 실리콘 웨이퍼의 상부에 증착된 USG층의 표면의 주사전자현미경 사진이다.

도 4b는 열산화물 웨이퍼의 상부에 증착된 비도핑 실리케이트 글라스 층의 표면의 주사전자현미경 사진이다.

도 4c는 USG 증착 전에 본 발명에 따른 진공 자외선 방사에서 1분간 선처리한 열산화물 웨이퍼 상부에 증착된 USG층의 표면의 주사전자현미경 사진이다.

도 4d는 USG 증착 전에 본 발명에 따른 진공 자외선 방사에서 5분간 선처리한 열산화물 웨이퍼 상부에 증착된 USG층의 표면의 주사전자현미경 사진이다.

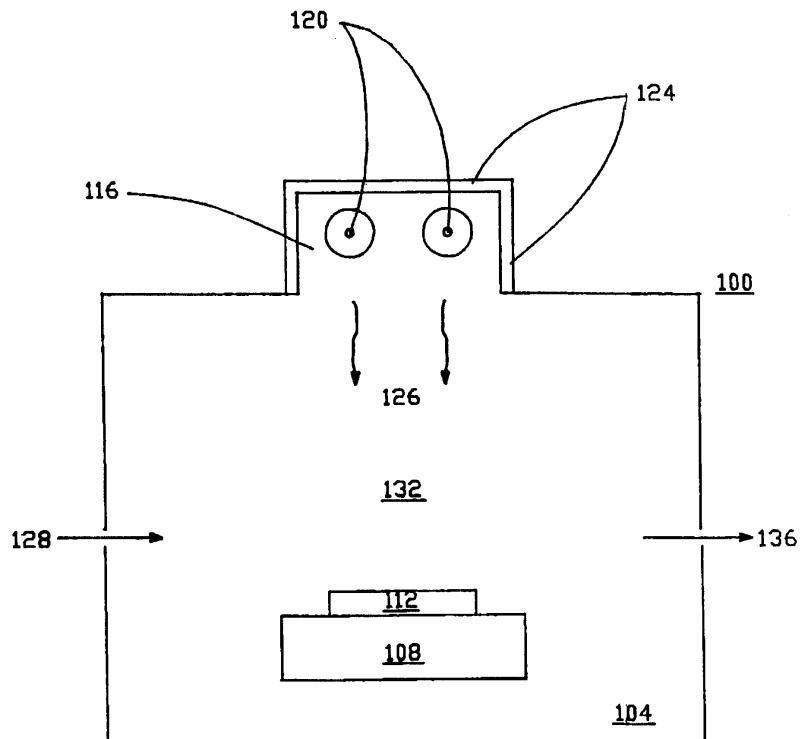
도 5는 전자기 방사를 이용하는 웨이퍼 선처리 후 TEOS 오존 이산화 실리콘 유전체로 완전히 채운 캡을 보이는 얇은 트랜치 격리 피쳐들을 가지는 웨이퍼의 다이어그램이다.

도 6은 USG 층의 증착 전에 본 발명에 따른 진공 자외선 방사를 이용하여 열산화물 웨이퍼를 선처리한 이후의 USG 캡 층 특성들을 보이는 반도체 디바이스의 주사전자현미경 사진이다.

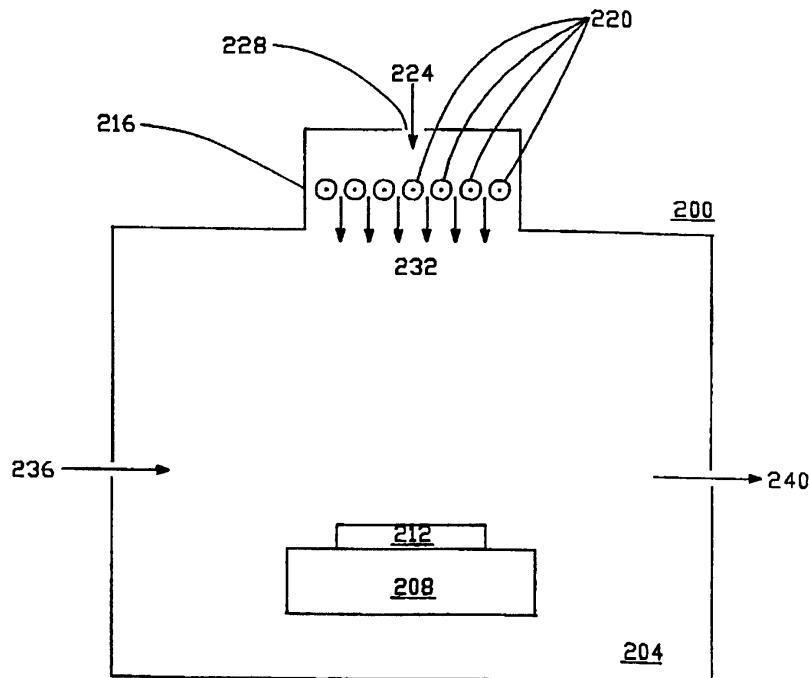
도면을 참조하여 본 발명을 더 상세히 설명한다.

도면

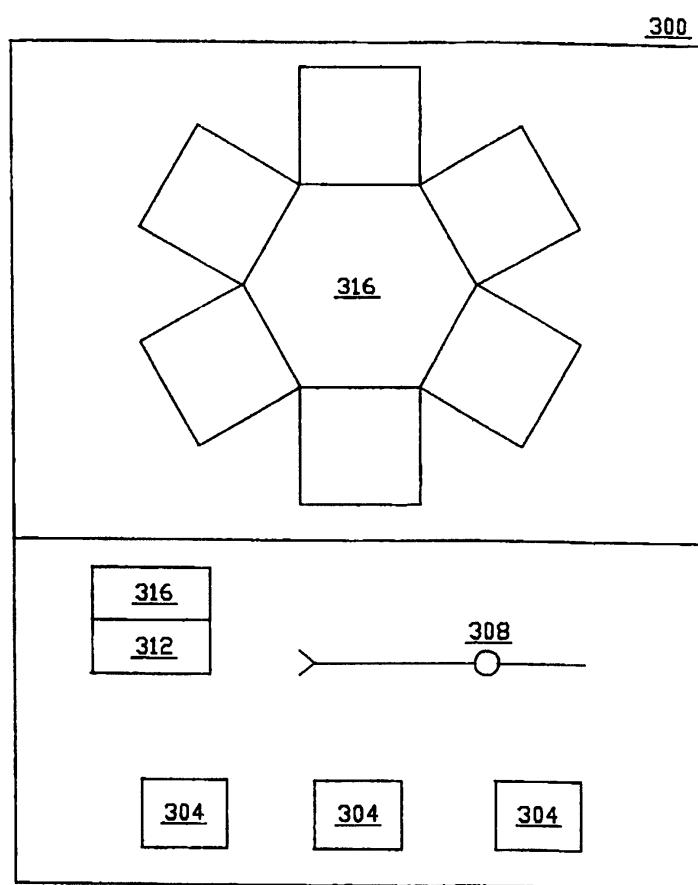
도면1



도면2



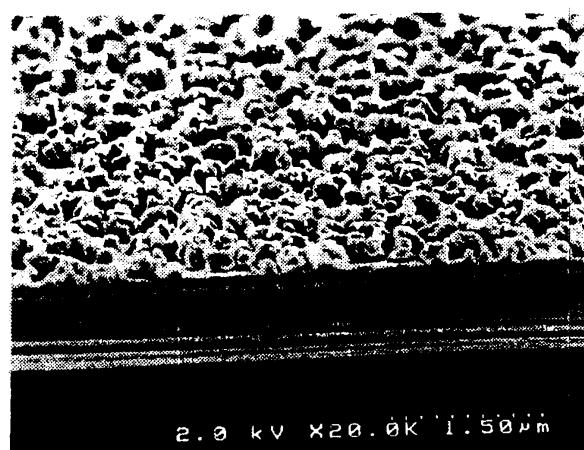
도면3



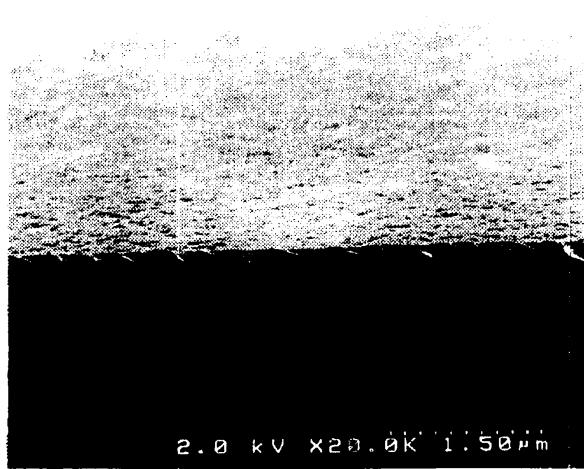
도면4a



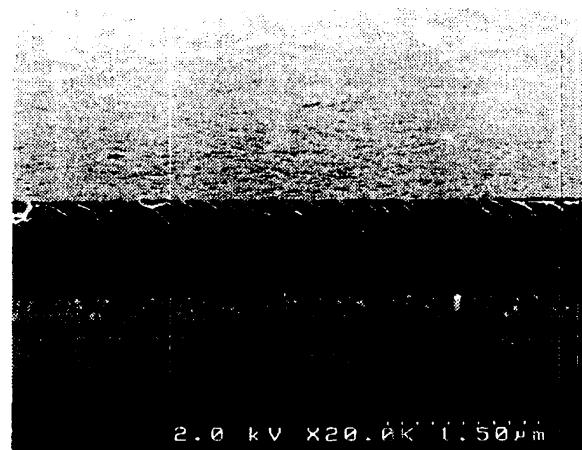
도면4b



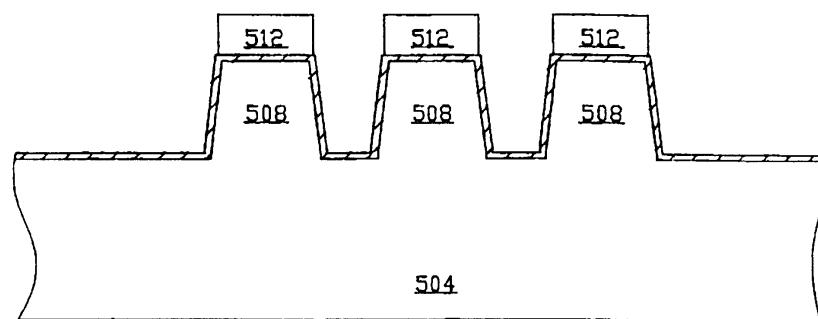
도면4c



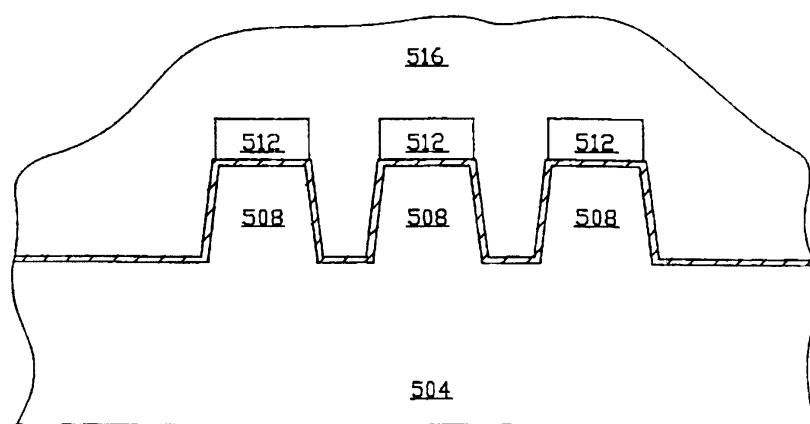
도면4d



도면5a



도면5b



도면6

