(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3550243号
(P3550243)
(45)発行日　平成16年8月4日(2004.8.4)　(24)登録日　平成16年4月30日(2004.4.30)

(51)Int.Cl.[7]　F I
H01L 21/52　H01L 21/52　L

請求項の数 2　(全 8 頁)

(21)出願番号　特願平8-14412
(22)出願日　平成8年1月30日(1996.1.30)
(65)公開番号　特開平9-213880
(43)公開日　平成9年8月15日(1997.8.15)
審査請求日　平成12年5月31日(2000.5.31)

(73)特許権者　000003078
株式会社東芝
東京都港区芝浦一丁目１番１号
(74)代理人　100058479
弁理士　鈴江　武彦
(72)発明者　小林　郁子
神奈川県川崎市幸区小向東芝町１番地　株式会社東芝多摩川工場内
(72)発明者　日吉　道明
神奈川県川崎市幸区小向東芝町１番地　株式会社東芝多摩川工場内

審査官　瀧口　博史

最終頁に続く

(54)【発明の名称】内部圧接型半導体装置

(57)【特許請求の範囲】
【請求項１】
半導体チップと、
この半導体チップの一方の主表面に接触する第１の熱緩衝板と、
前記半導体チップの他方の主表面に接触する第２の熱緩衝板と、
前記第１の熱緩衝板を介して前記半導体チップに対向する第１の電極と、
前記第２の熱緩衝板を介して前記半導体チップに対向する第２の電極と、
前記半導体チップと前記第１の熱緩衝板と前記第２の熱緩衝板と前記第１の電極と前記第２の電極とを収納するケースとを具備する内部圧接型半導体装置において、
前記半導体チップ、前記第１及び第２の熱緩衝板から前記ケースの内壁まで一体で形成されるように前記半導体チップの周囲に設置され、前記半導体チップと接着剤で接着される絶縁性のチップフレームを具備することを特徴とする内部圧接型半導体装置。
【請求項２】
前記チップフレームは厚さ方向に３つの異なる形状の切り欠き部を有し、この切り欠き部は上面側から、前記第１の熱緩衝板の外側面と嵌合する第１の切り欠き部と、前記半導体チップの外側面と嵌合する第２の切り欠き部と、前記第２の熱緩衝板の外側面と嵌合する第３の切り欠き部とにより構成されることを特徴とする請求項１記載の内部圧接型半導体装置。
【発明の詳細な説明】
【０００１】

【発明の属する技術分野】
本発明は、電力用半導体装置に関し、特に半導体整流ダイオード等の内部圧接型半導体装置に関する。
【０００２】
【従来の技術】
半導体整流ダイオードは、整流作用を行わせる目的で、例えばシリコン等によるｐｎ接合体をケース内に密封したものである。電流定格は例えば０．１～３０００Ａ、電圧定格は１０００～６０００Ｖと各種容量の装置が製造されている。容量に応じて、リードマウント型、平型、スタッド型等の様々なケースが用いられている。
【０００３】
図３または図４に、従来のスタッド型Ｓｉ整流ダイオードの構造を示す。ｐｎ接合を有するＳｉチップ６をＭｏ板５および７を介してＣｕ製の電極４および８により加圧接触させる。Ｍｏ板５および７は、ＳｉとＣｕとの熱膨脹率の差による歪みを防止するための熱緩衝板として用いられる。図３は、Ｓｉチップ６を順方向に組み込んだ場合、すなわち、Ｓｉチップ６の上側がｎ型、下側がｐ型であり、電極４を陰極として使用し、電極８を陽極として使用する場合を示している。また、図４はＳｉチップ６を逆方向に組み込んだ場合、すなわち、Ｓｉチップ６の上側がｐ型、下側がｎ型の場合を示している。
【０００４】
ここで、ＳｉチップおよびＭｏ板５および７はチップフレーム２およびガイドフレーム３によりケース９内における位置が確定される。これらのチップフレーム２およびガイドフレーム３は例えば樹脂等の絶縁体により形成されている。図５の（ａ）に、チップフレーム２の上面図、（ｂ）に、同図（ａ）のＡ－Ａ´断面図、（ｃ）にガイドフレーム３の上面図、（ｄ）に、同図（ｃ）のＡ－Ａ´断面図を示す。
【０００５】
ここに示す従来の半導体装置は、ケース９の内壁が円形であり、Ｓｉチップはほぼ正方形である。
チップフレーム２は、一方の表面に例えばＳｉチップを保持するための四辺形の切り欠き部１１を有し、さらに反体側の表面には、Ｓｉチップの例えばｐ型側の表面に接触するＭｏ板７を保持するための四辺形の切り欠き部１２が前述の切り欠き部１１に貫通するように形成されている。ここで、耐圧を確保するために、Ｓｉチップとチップフレーム２とは例えば接着剤を用いて密着させて使用する必要がある。
【０００６】
ガイドフレーム３は、チップフレーム２と嵌合する例えば四辺形の貫通する開口部１３を有し、一方の表面に、Ｓｉチップの例えばｎ型側の表面に接触するＭｏ板５を保持するための円形の切り欠き部１４が形成されている。
【０００７】
このように、従来の半導体装置では、チップフレーム２とガイドフレーム３とが別個の部品であった。これは、前述のような、種々の電流定格またはケースを有する半導体装置を、単一規格のＳｉチップを用いて製造するためである。このようにすることにより、品質の良いＳｉチップを安価に供給することができる。
【０００８】
例えば、図６に上面図を示すように、同一のＳｉチップ６を複数個並列に並べて圧接することにより、大きい電流定格の半導体装置を構成することができる。この半導体装置は、Ｓｉチップ６が接着されたチップフレーム２を、複数の切り欠き部が形成されているガイドフレーム３´に嵌め込むことにより、製造される。ここで、ガイドフレーム３´に形成する切り欠き部の個数を変化させることにより、簡単に異なる電流定格を有する半導体装置を製造することができる。
【０００９】
このように、Ｓｉチップが接着されたチップフレーム２を、半導体装置の電流定格またはケース等に応じた形状を有するガイドフレーム３に嵌め込むことにより、単一規格のＳｉ

チップを用いて様々な品種の半導体装置を簡単に安価に製造することができる。
【００１０】
また、複数のＳｉチップを用いて半導体装置を構成する場合、個々のＳｉチップの特性を検査して良品のみを選別して製造する。この検査のためには、個々のＳｉチップをそれぞれチップフレーム２に接着しておく必要がある。
【００１１】
しかし、電流定格の小さい半導体装置は、１個のＳｉチップを用いて構成することができるため、チップフレーム２とガイドフレーム３とを分離する必要はなく、チップフレーム２とガイドフレーム３とを別個の部品で構成しているために、部品の数が多くなるという問題があった。
【００１２】
また、このような電圧定格の大きい半導体装置では、短い距離を介して対向する電極、熱緩衝板またはケース等の間に、非常に大きい電位差が印加されるため、長時間使用する間に、この対向する例えば電極間等に放電により電流が流れて電流漏洩あるいは絶縁破壊が生じる可能性がある。しかし、このような対向する電極の間に絶縁物を設置すると、電流は絶縁膜の中を流れないため、実効的に電極間の距離が延長されたことと同様の効果を有する。このような実効的な電極間の距離を沿面距離と呼び、例えば図３に示す従来の半導体装置では、Ｍｏ板５の下面と陽極電極８の上面との間のチップフレーム２の外周に沿った距離が、最も短い沿面距離となる。また、図４では、陰極４の下面とＭｏ板５の上面との間のチップフレーム２の外周に沿った距離が、最も短い沿面距離となる。
【００１３】
ここで、従来はＭｏ板７の厚さを厚くして、沿面距離を確保することにより、前述のような経時的な放電現象を抑制し、信頼性の向上を図ってきた。しかし、Ｍｏ板７の厚さが厚いため、Ｍｏ板７の熱抵抗を低減することができずに、ｐｎ接合部において発生した熱を十分に放熱することができなくなるという問題があった。
また、定格電圧の大きい半導体装置では、Ｍｏ板７の厚さをより厚くする必要があるため、さらにこの問題が顕著になるという問題があった。
【００１４】
【発明が解決しようとする課題】
このように、従来の内部圧接型半導体装置では、部品数が多く、また、信頼性を向上するためには、熱緩衝板を厚くして沿面距離を大きくする必要があり、熱緩衝板の熱抵抗が増大し、半導体装置の内部で発生する熱を十分に放熱できなくなるという問題があった。
【００１５】
本発明の目的は、部品数が少なく、熱緩衝板の厚さに影響されずに沿面距離を大きくすることが可能な構造とすることにより、熱緩衝板を薄くして、その熱抵抗を低減することができる内部圧接型半導体装置を提供することである。
【００１６】
【課題を解決するための手段】
上記課題を解決し目的を達成するために、本発明による内部圧接型半導体装置は、半導体チップと、この半導体チップの一方の主表面に接触する第１の熱緩衝板と、前記半導体チップの他方の主表面に接触する第２の熱緩衝板と、前記第１の熱緩衝板を介して前記半導体チップに対向する第１の電極と、前記第２の熱緩衝板を介して前記半導体チップに対向する第２の電極と、前記半導体チップと前記第１の熱緩衝板と前記第２の熱緩衝板と前記第１の電極と前記第２の電極とを収納するケースとを具備し、前記半導体チップ、前記第１及び第２の熱緩衝板から前記ケースの内壁まで一体で形成されるように前記半導体チップの周囲に設置され、前記半導体チップと接着剤で接着される絶縁性のチップフレームを具備することを特徴とする。
【００１７】
また、上記の内部圧接型半導体装置において、チップフレームは厚さ方向に３つの異なる形状の切り欠き部を有し、この切り欠き部は上面側から、前記第１の熱緩衝板の外側面と

嵌合する第１の切り欠き部と、前記半導体チップの外側面と嵌合する第２の切り欠き部と、前記第２の熱緩衝板の外側面と嵌合する第３の切り欠き部とにより構成することができる。

【００１８】

このように、本発明による内部圧接型半導体装置では、１つのチップフレームにより、半導体チップと第１の熱緩衝板と第２の熱緩衝板とを前記ケースの内壁から所定の距離を隔てて収納するため、チップフレームとガイドフレームの２つの部品を必要としていた従来の内部圧接型半導体装置に比べて、部品数を低減することができる。

【００１９】

また、従来はチップフレームとガイドフレームの間に空間があるため、対向する電極間に大きい電位差が印加された場合に、この空間を通って電流が流れて電流漏洩あるいは絶縁破壊が生じる可能性があったが、本発明による内部圧接型半導体装置では、半導体チップまたは熱緩衝板または電極とケースとの間を絶縁性のチップフレームにより構成するため、このチップフレームの中は電流が流れないことにより、対向する電極間の実効的な距離を大きくすることができる。このため、対向する電極間に電流が流れてしまう可能性を低減し、半導体装置の信頼性を向上することができる。

【００２０】

また、従来は、熱緩衝板の厚さを厚くすることにより、対向する電極間の距離を大きくして、信頼性を確保していたが、本発明の内部圧接型半導体装置では、上述のように、チップフレームにより対向する電極間の実効的な距離を拡大しているため、熱緩衝板の厚さを薄くすることが可能となる。また、熱緩衝板の熱抵抗は、熱緩衝板の厚さに比例するため、熱緩衝板の厚さを薄くすることにより、熱緩衝板の熱抵抗を低減することができる。このようにして、半導体チップにおいて発生した熱を十分に放熱することができる。

【００２１】

さらに、厚さ方向に３つの異なる形状の切り欠き部を有するチップフレームを有する本発明による内部圧接型半導体装置では、３つの切り欠き部の形状をそれぞれ第１の熱緩衝板と半導体チップと第２の熱緩衝板との外側面に嵌合するように構成することにより、１つのチップフレームを用いて、半導体チップと第１の熱緩衝板と第２の熱緩衝板とを前記ケースの内壁から所定の距離を隔てて収納することが可能となる。

【００２２】

【発明の実施の形態】

以下、本発明の実施の形態について、図１および図２を参照して説明する。

図１は、本発明の実施の形態によるスタッド型Ｓｉ整流ダイオードの構造を示す断面図である。従来のスタッド型Ｓｉ整流ダイオードと同様に、ｐｎ接合を有するＳｉチップ６をＭｏ板５および７を介してＣｕ製の陰極電極４および陽極電極８により加圧接触させる。この図では、Ｓｉチップ６を順方向に組み込んだ場合、すなわち、Ｓｉチップ６の上側がｎ型、下側がｐ型の場合を示している。

【００２３】

ここで、本実施の形態では、従来と異なり、Ｓｉチップ６およびＭｏ板５および７は、チップフレーム１により保持され、同時にケース９内における位置が確定される。すなわち、本実施の形態によるチップフレーム１は、従来のチップフレーム２とガイドフレーム３とを一体化したものである。このチップフレーム１は、例えば樹脂等の絶縁体により形成される。図２の（ａ）に、チップフレーム１の上面図、同図（ｂ）に、同図（ａ）のＡ－Ａ´断面図を示す。

【００２４】

従来と同様に、本実施の形態では、ケース９の内壁が円形であり、Ｓｉチップがほぼ正方形である場合について示す。本実施の形態によるチップフレーム１は、ケース９の内壁に嵌合するように円形である。また、厚さ方向に３つの異なる切り欠き部を有する。すなわち、厚さ方向の中央に例えばＳｉチップ６を保持するための四辺形の切り欠き部１１を有し、一方の表面には、Ｓｉチップ６の例えばｐ型側の表面に接触するＭｏ板７を保持する

ための四辺形の切り欠き部１２が前述の切り欠き部１１に貫通するように形成されている。さらに、反体側の表面には、Ｓｉチップ６の例えばｎ型側の表面に接触するＭｏ板５を保持するための切り欠き部１４が前述の切り欠き部１１に貫通するように形成されている。

【００２５】

このようにして、本実施の形態では、チップフレーム１により、Ｓｉチップ６および例えばＭｏ板等の熱緩衝板５および７を保持し、同時にケース９内におけるそれらの位置を確定することができる。

【００２６】

このため、Ｓｉチップ６および例えばＭｏ板５および７を保持するためにチップフレーム１を用い、また、ケース９内におけるこれらの位置を確定するためにガイドフレーム３を用いていた従来に比べて、部品の数を低減することが可能となる。

【００２７】

また、本実施の形態では、大きい電位差を有して対向しているＭｏ板５と電極８、または電極４と電極８との間に絶縁性のチップフレーム１が設置され、このチップフレーム１は、Ｍｏ板５または電極４、８からケース９の内壁面まで一体に形成されている。このため、Ｍｏ板５または電極４から電極８への放電経路が、チップフレーム１により妨げられて、沿面距離が延長されている。

【００２８】

従来は、Ｍｏ板５または電極４、８とケース９との間に、チップフレーム２とガイドフレーム３の２つの部品が設置されていたため、チップフレーム２とガイドフレーム３との間の空間に沿って放電する可能性があった。このため、Ｍｏ板７の厚さを厚くすることにより、Ｍｏ板５と電極８との間の沿面距離を確保して信頼性の向上を図っていた。

【００２９】

しかし、本実施の形態では、チップフレーム１により、Ｍｏ板５と電極８との間の沿面距離が延長されたため、対向する電極間のうち最も短い沿面距離を有するのは、電極４とケース９である。ここで、ケース９は電極８と同電位である。このように、本実施の形態では、Ｍｏ板７の厚さに影響されずに、信頼性を向上することができる。

【００３０】

また、信頼性を向上するために、熱緩衝板７の厚さを厚くする必要がないため、熱緩衝板７の厚さを薄くすることにより、熱緩衝板の熱抵抗を低減することが可能となる。

【００３１】

なお、本実施の形態では、Ｓｉチップ６を順方向に組み込む場合について示したが、チップフレーム１を裏返すことにより、簡単にＳｉチップ６を逆方向に組み込むことができる。

【００３２】

また、スタッド型Ｓｉ整流ダイオードを例として説明したが、これに限らず、例えば平型等の他のケースを有する内部圧接型半導体装置にも適用することが可能である。ここで、ケースの形状に合わせてチップフレーム１をあらたに製造する必要があるが、従来においてもケースの形状に応じたガイドフレームを製造する必要があったため、従来と同等の製造コストで、他のケースを有する内部圧接型半導体装置を製造することができる。

また、本発明はＳｉチップを個別に検査する必要のない、特に単一のＳｉチップを用いて構成される内部圧接型半導体装置に適用することが望ましい。

【００３３】

【発明の効果】

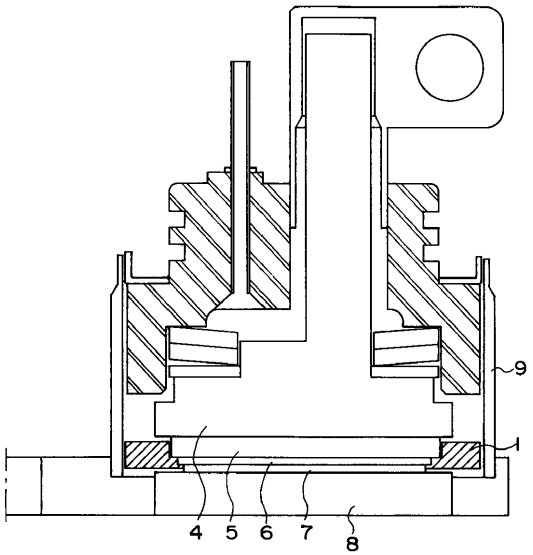
以上のように、本発明による内部圧接型半導体装置では、部品数を減らすことができる。また、熱緩衝板の厚さに影響されずに、沿面距離を大きくすることにより信頼性を向上することが可能となるため、熱緩衝板を薄くして、その熱抵抗を低減することができる。

【図面の簡単な説明】

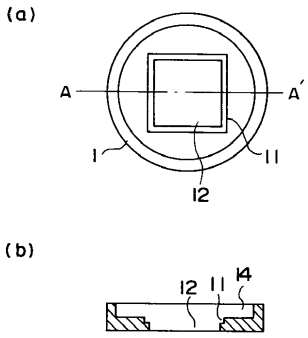
【図１】本発明による内部圧接型半導体装置の構造を示す断面図。

【図２】本発明による内部圧接型半導体装置に使用されるチップフレームの上面図および断面図。
【図３】従来の内部圧接型半導体装置の構造を示す断面図。
【図４】従来の内部圧接型半導体装置の構造を示す断面図。
【図５】従来の内部圧接型半導体装置に使用されるチップフレームおよびガイドフレームの上面図および断面図。
【図６】従来の内部圧接型半導体装置の上面図。
【符号の説明】
１、２…チップフレーム、
３…ガイドフレーム、
４、８…Ｃｕ電極、
５、７…Ｍｏ熱緩衝板、
６…Ｓｉチップ、
９…ケース、
１１、１２、１４…切り欠き部

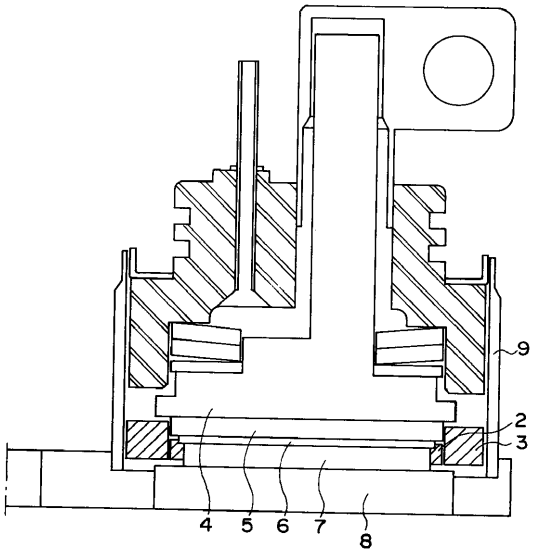
【図１】



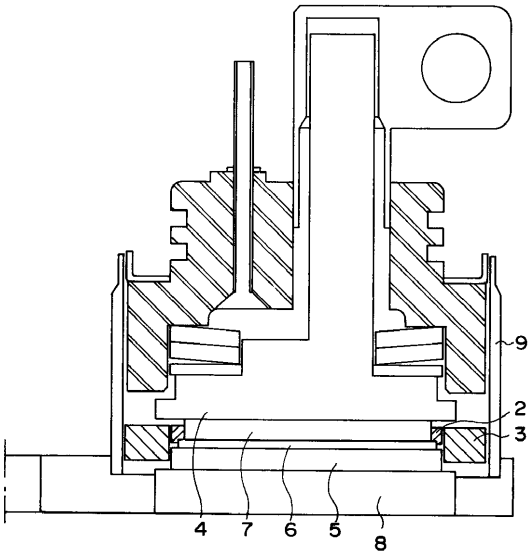
【図２】



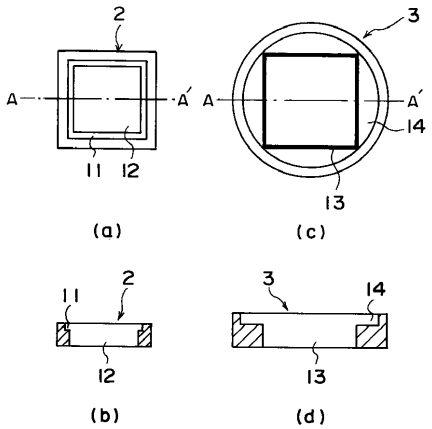
【図３】



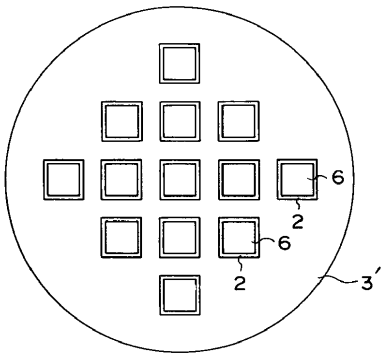
【図４】



【図５】



【図６】



フロントページの続き

(56)参考文献 特開昭６４－０５０５３７（ＪＰ，Ａ）
特開昭６１－２１６３３３（ＪＰ，Ａ）
特開昭５２－０３９３７５（ＪＰ，Ａ）
特開昭５０－０１２９７７（ＪＰ，Ａ）
特開昭４６－００３３１９（ＪＰ，Ａ）
特開平０５－３３５３５７（ＪＰ，Ａ）
特開平０４－１１４４７４（ＪＰ，Ａ）
実開昭６３－１１５２１８（ＪＰ，Ｕ）
実公昭４９－０４５７２８（ＪＰ，Ｙ１）
特開平０６－０８５１０９（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.[7]，ＤＢ名)
H01L 21/52