

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2012-527204  
(P2012-527204A)

(43) 公表日 平成24年11月1日(2012.11.1)

| (51) Int.Cl.                | F I        | テーマコード (参考) |
|-----------------------------|------------|-------------|
| <b>H03F 3/195 (2006.01)</b> | H03F 3/195 | 5J500       |
| <b>H03F 1/02 (2006.01)</b>  | H03F 1/02  | 5K062       |
| <b>H03F 1/26 (2006.01)</b>  | H03F 1/26  |             |
| <b>H03F 1/32 (2006.01)</b>  | H03F 1/32  |             |
| <b>H03F 1/34 (2006.01)</b>  | H03F 1/34  |             |

審査請求 有 予備審査請求 未請求 (全 21 頁) 最終頁に続く

(21) 出願番号 特願2012-511204 (P2012-511204)  
 (86) (22) 出願日 平成22年6月23日 (2010. 6. 23)  
 (85) 翻訳文提出日 平成23年11月17日 (2011. 11. 17)  
 (86) 国際出願番号 PCT/EP2010/003871  
 (87) 国際公開番号 W02011/029492  
 (87) 国際公開日 平成23年3月17日 (2011. 3. 17)  
 (31) 優先権主張番号 12/557, 512  
 (32) 優先日 平成21年9月10日 (2009. 9. 10)  
 (33) 優先権主張国 米国 (US)

(71) 出願人 511065727  
 メディア テック シンガポール プー  
 イーイー. リミテッド  
 シンガポール国 138628 シンガポ  
 ール ソラリス03-01 フュージョ  
 ノポリスウォーク1  
 (74) 代理人 100070150  
 弁理士 伊東 忠彦  
 (74) 代理人 100091214  
 弁理士 大貫 進介  
 (74) 代理人 100107766  
 弁理士 伊東 忠重

最終頁に続く

(54) 【発明の名称】 増幅器回路、集積回路及び無線周波数通信ユニット

(57) 【要約】

増幅器回路は、入力ノードを有し、入力ノードで受信される入力信号を増幅する。増幅器回路は、出力ノードと、入力ノードと出力ノードとの間に接続されるフィードバック抵抗と、フィードバック抵抗に沿った点で相互コンダクタンス電流を投入するよう配置される相互コンダクタンス回路とを更に有する。相互コンダクタンス回路は、相互コンダクタンス電流が投入されるフィードバック抵抗に沿った点を変更するよう構成される。

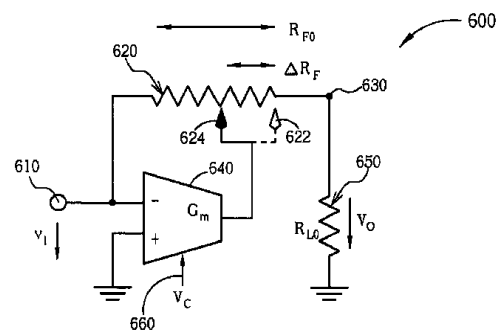


FIG. 6

**【特許請求の範囲】****【請求項 1】**

入力ノードを有し、該入力ノードで受信される入力信号を増幅する増幅器回路であって、  
当該増幅器回路の前記入力ノードと当該増幅器回路の出力ノードとの間に接続されるフィードバック抵抗と、  
前記フィードバック抵抗に沿った点で相互コンダクタンス電流を投入するよう配置される相互コンダクタンス回路と  
を有し、  
前記相互コンダクタンス回路は、前記相互コンダクタンス電流が投入される前記フィードバック抵抗に沿った前記点を変更するよう構成される、増幅器回路。

10

**【請求項 2】**

前記相互コンダクタンス回路は、当該増幅器回路の一定の入力インピーダンスが保たれるように、前記相互コンダクタンス電流が投入される前記フィードバック抵抗に沿った前記点を調整するよう構成される、  
請求項 1 に記載の増幅器回路。

**【請求項 3】**

前記相互コンダクタンス回路は、相補形段配置を用いる、  
請求項 1 に記載の増幅器回路。

**【請求項 4】**

前記相互コンダクタンス回路は、第 1 の相補段及び少なくとも 1 つの更なる相補段を有し、前記相互コンダクタンス回路は、前記第 1 の相補段によって供給される第 1 の相互コンダクタンス電流を前記フィードバック抵抗に沿った第 1 の点で投入するよう配置される、  
請求項 3 に記載の増幅器回路。

20

**【請求項 5】**

前記少なくとも 1 つの更なる相補段は、該少なくとも 1 つの更なる相補段によって供給される少なくとも 1 つの更なる相互コンダクタンス電流を前記フィードバック抵抗に沿った少なくとも 1 つの更なる点で投入するよう配置される、  
請求項 4 に記載の増幅器回路。

30

**【請求項 6】**

前記第 1 の相補段からの前記第 1 の相互コンダクタンス電流は、第 1 のコモンゲートトランジスタ段及び少なくとも 1 つの更なるコモンゲートトランジスタ段によって前記フィードバック抵抗に投入される、  
請求項 4 に記載の増幅器回路。

**【請求項 7】**

前記少なくとも 1 つの更なる相互コンダクタンス段からの前記少なくとも 1 つの更なる相互コンダクタンス電流は、少なくとも 1 つの他の更なるコモンゲートトランジスタ段によって前記フィードバック抵抗に投入される、  
請求項 5 に記載の増幅器回路。

40

**【請求項 8】**

夫々の相補段は、一对の CMOS 電界効果トランジスタを有する、  
請求項 4 に記載の増幅器回路。

**【請求項 9】**

当該増幅器回路は、広帯域無線周波数フロントエンド回路における使用に適合される、  
請求項 1 に記載の増幅器回路。

**【請求項 10】**

増幅器回路の入力ノードで受信される入力信号を増幅する前記増幅器回路を有する集積回路であって、  
前記増幅器回路は、

50

当該増幅器回路の前記入力ノードと当該増幅器回路の出力ノードとの間に接続されるフィードバック抵抗と、

前記フィードバック抵抗に沿った点で相互コンダクタンス電流を投入するよう配置される相互コンダクタンス回路と

を有し、

前記相互コンダクタンス回路は、前記相互コンダクタンス電流が投入される前記フィードバック抵抗に沿った前記点を変更するよう構成される、集積回路。

【請求項 1 1】

前記相互コンダクタンス回路は、当該増幅器回路の一定の入力インピーダンスが保たれるように、前記相互コンダクタンス電流が投入される前記フィードバック抵抗に沿った前記点を調整するよう構成される、

請求項 1 0 に記載の集積回路。

【請求項 1 2】

前記相互コンダクタンス回路は、相補形段配置を用いる、

請求項 1 0 に記載の集積回路。

【請求項 1 3】

前記相互コンダクタンス回路は、第 1 の相補段及び少なくとも 1 つの更なる相補段を有し、前記相互コンダクタンス回路は、前記第 1 の相補段によって供給される第 1 の相互コンダクタンス電流を前記フィードバック抵抗に沿った第 1 の点で投入するよう配置される、

請求項 1 2 に記載の集積回路。

【請求項 1 4】

前記少なくとも 1 つの更なる相補段は、該少なくとも 1 つの更なる相補段によって供給される少なくとも 1 つの更なる相互コンダクタンス電流を前記フィードバック抵抗に沿った少なくとも 1 つの更なる点で投入するよう配置される、

請求項 1 3 に記載の集積回路。

【請求項 1 5】

前記第 1 の相補段からの前記第 1 の相互コンダクタンス電流は、第 1 のコモンゲートトランジスタ段及び少なくとも 1 つの更なるコモンゲートトランジスタ段によって前記フィードバック抵抗に投入される、

請求項 1 3 に記載の集積回路。

【請求項 1 6】

増幅器回路の入力ノードで受信される入力信号を増幅する前記増幅器回路を有する無線周波数通信ユニットであって、

前記増幅器回路は、

当該増幅器回路の前記入力ノードと当該増幅器回路の出力ノードとの間に接続されるフィードバック抵抗と、

前記フィードバック抵抗に沿った点で相互コンダクタンス電流を投入するよう配置される相互コンダクタンス回路と

を有し、

前記相互コンダクタンス回路は、前記相互コンダクタンス電流が投入される前記フィードバック抵抗に沿った前記点を変更するよう構成される、無線周波数通信ユニット。

【請求項 1 7】

前記相互コンダクタンス回路は、当該増幅器回路の一定の入力インピーダンスが保たれるように、前記相互コンダクタンス電流が投入される前記フィードバック抵抗に沿った前記点を調整するよう構成される、

請求項 1 6 に記載の無線周波数通信ユニット。

【請求項 1 8】

前記相互コンダクタンス回路は、相補形段配置を用いる、

請求項 1 6 に記載の無線周波数通信ユニット。

10

20

30

40

50

## 【請求項 19】

前記相互コンダクタンス回路は、第1の相補段及び少なくとも1つの更なる相補段を有し、前記相互コンダクタンス回路は、前記第1の相補段によって供給される第1の相互コンダクタンス電流を前記フィードバック抵抗に沿った第1の点で投入するよう配置される、

請求項18に記載の無線周波数通信ユニット。

## 【請求項 20】

前記少なくとも1つの更なる相補段は、該少なくとも1つの更なる相補段によって供給される少なくとも1つの更なる相互コンダクタンス電流を前記フィードバック抵抗に沿った少なくとも1つの更なる点で投入するよう配置される、

10

請求項19に記載の無線周波数通信ユニット。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明の分野は、増幅器回路、集積回路、並びにそのような増幅器回路及び/又は集積回路を有する無線周波数通信ユニットに係る。本発明は、特に、可変利得低雑音増幅器回路に適用可能であるがこれに限られない。

## 【背景技術】

## 【0002】

無線周波数(RF)通信受信器の分野において、受信器フロントエンド回路の主な課題は、後続の受信器回路、例えば、復調回路によって容易に処理され得るように、受信器フロントエンド回路に結合されているアンテナによって受信された信号を処理することである。通常、そのようなフロントエンド回路は、受信されたRF信号を増幅する低雑音増幅器(LNA)と、増幅された無線周波数信号の、より低い中間又はベースバンド周波数への周波数変換を行うよう配置されるミキサ回路とを有する。中間/ベースバンド周波数信号は、次いで、干渉信号を取り除く等のためにフィルタ処理されてよい。

20

## 【0003】

ミキサ回路によって出力される中間又はベースバンド信号の周波数は、通常、受信されるRF信号のキャリア周波数( $f_{RF}$ )よりもずっと低いので、ミキサ回路に続く受信回路内の全ての段は、低周波すなわちベースバンド周波数で動作する。更に、ミキサ回路の前にあるLNAによって、及び(アクティブ型ミキサが使用される場合に)ミキサ回路自体によって提供される増幅により、ミキサ回路の後の信号レベルは、受信されるRF信号の信号レベルよりも大きい。従って、このような低周波/高信号レベル特性は、フロントエンド回路の後の受信回路内の段の実施のために多種多様な回路技術の使用を可能にする。

30

## 【0004】

しかし、受信されるRF信号の高い動作周波数及び低い信号レベルに起因して、極めて限られた数の回路技術しか、LNA回路及びミキサ回路を有するフロントエンド回路をうまく実施するためには使用されない。LNA回路の設計における主な課題は、ノイズを最小限とすることである。しかし、RF受信器内のLNA回路は、また、特定の入力インピーダンスで十分に大きいゲインを提供しなければならず、更には、ほとんど歪みを導入しないようにしなければならない(例えば、LNAの性能は、可能な限り線形であるように設計されるべきである)。従って、最も重要なLNA線形性メトリクスの1つはIP3(3次インターセプトポイント)である。

40

## 【0005】

ここで図1を参照して、誘導性縮退増幅器(inductively degenerated amplifier)を有する従来例のLNA回路トポロジ100の例が表されている。図1に表されているLNA回路トポロジ100は、入力デバイスのゲート及びソースの間に現れる電圧を昇圧するよう、直列RLC共振回路によって与えられる電圧ゲインを用いる。この電圧増幅は、2つの利点を提供する。第1に、それは、増幅器の第1のノイズ要因、すなわち、トランジ

50

スタM1 110の前に増幅を提供する。第2に、増幅器入力段の実効相互コンダクタンスは、トランジスタM1 100の相互コンダクタンスと比較して、係数Qだけ増大される。ここで、Qは、入力直列共振のクオリティファクタである。増幅器の第1のノイズ要因の前に増幅を提供する効果は、増幅器の出力部に現れる全体のノイズに対して増幅器によって寄与されるノイズの正味の減少である。更に、増幅器入力段の実効相互コンダクタンスの増大の結果として、所与の所望ゲインに関して電流消費が低減される。

#### 【0006】

しかし、入力段は共振回路を中心に構築されるので、入力段は比較的狭い帯域幅にわたって動作し、従って、異なる周波数帯域については別にチューニングされる必要がある。最新の通信受信器に必要とされるような大きなダイナミックレンジに適応するために、通常、LNA回路は、2又はそれ以上のゲイン設定を設けるよう求められる。図1に表されている増幅器トポロジに関し、プログラム可能なゲイン設定は、カスコードトランジスタM<sub>2a</sub> 120及びM<sub>2b</sub> 130を用いて信号電流を分割することで実施され、そのため、事実上最大ゲイン設定でも、信号電流の一部しか増幅器の出力に達しない。

10

#### 【0007】

このアプローチに伴う問題は、特に、低いゲイン設定において、電流消費に関して効率的でないことである。従って、望ましい特性は、低いゲイン設定において電流消費を低減可能であることである。しかし、如何なる形態の電流低減技術の実施も、トランジスタM1 110の相互コンダクタンスを変更しうる。共振の際の増幅器トポロジ100の入力インピーダンスは実数であり、トランジスタM1 110の相互コンダクタンスに比例するから、そのような電流低減は、増幅器の入力インピーダンスの変化を生じさせ、例えば、増幅器に結合されているアンテナとの不整合を引き起こしうる。

20

#### 【0008】

図1の増幅器トポロジ100に伴う更なる問題は、それが乏しい線形性能を示すことである。入力共振回路によって提供される電圧増幅は、トランジスタM1 110のゲート-ソース間電圧の振幅を増大させる。これはノイズに関して有利である一方で、トランジスタM1 110によって導入される歪みも増大させる。

#### 【0009】

従来のLNA回路トポロジの代替例は、コモンゲート構成を有する。従来のコモンゲート増幅器トポロジに伴う問題は、達成可能な理論上最良の雑音指数(NF)が2.2デシベル(dB)に制限されることである。達成可能な雑音指数は、入力デバイスの相互コンダクタンスが増幅器のノイズ特性を定義するのみならず、その入力インピーダンスも決定するという事実によって制限される。より良い雑音指数は、通常、無効インピーダンス変換を用いることによってのみ達成され得る。従って、この回路構成は、ノイズ要求が比較的緩やかである受信器においてしか使用されない。なお、図2は、最近提案されているコモンゲート増幅器トポロジ200の例を表し、コモンゲート段のノイズ性能を改善することができる。表されている例に関し、トランジスタM<sub>c1b</sub> 210及びM<sub>c2b</sub> 220を有するコモンソース段は、トランジスタM1 230及びM2 240を有するコモンゲート段と並列に接続されている。トランジスタが適切にサイジングされる場合に、コモンゲートトランジスタのノイズは、増幅器の出力部でコモンモード信号として現れ、従って、抑制され得る。次いで、主たるノイズ要因はコモンソース段であり、該コモンソース段は、そのコモンゲート対応部よりも高い相互コンダクタンスを有するよう設計され得る。コモンソース段の相互コンダクタンスが高ければ高いほど、コモンゲート段によって生成されるノイズの相殺に加えて、改善された雑音指数を有する増幅器が得られる。しかし、図2の増幅器トポロジ200のノイズ性能は、依然として、図1の誘導性縮退増幅器トポロジのノイズ性能と整合することができない。

30

40

#### 【0010】

それにも関わらず、図2の増幅器トポロジ200の利点は、それが、増幅器の入力部でシングルエンド入力信号を差動信号に変換することである。差動信号は、例えば、増幅器の一部を形成する受信器回路内で、改善されたダイナミックレンジ、電圧供給及びノイズ

50

控除に対する感度の低減、改善されたアイソレーション等を可能にする。

【0011】

図2の増幅器トポロジ200の入力インピーダンスは広帯域であり、トランジスタM2240の相互コンダクタンスの逆数に等しい。従って、図1の誘導性縮退増幅器と同じように、増幅器回路の入力インピーダンスを変更しうるので、電流は低ゲインモードでは低減され得ない。従って、通常、ゲイン制御は、図1の誘導性縮退増幅器に関して記載されたようにカスコードトランジスタを用いて実施される。

【0012】

ここで図3を参照して、LNAの実施に適した増幅器トポロジ300の更なる例が表されている。増幅器トポロジ300は、シャント-シャント・フィードバック増幅器を有する。しかし、この構成は、2つの主な理由のために、モバイル用途のための高集積受信器の実施には一般的でない。第1に、適切な動作のために、トランジスタM1310の相互コンダクタンスは極めて大きくなければならず( $> 100\text{ mS}$ )、増幅器、特に、MOSFETを有する実施には、大いに電力が必要となる。第2に、増幅器のゲイン及び入力インピーダンスは両方とも非自明的にフィードバック抵抗 $R_F$ 320、負荷抵抗 $R_L$ 330及びM1の相互コンダクタンスの関数であるため、様々なゲイン設定を実施する率直な方法が提案されていない。

【0013】

先行技術のトポロジに係る上記の知られている欠点に加えて、インダクタ等の部品を含むアナログ回路は、デジタル回路と同じように集積回路製造工程においてスケールし且つ同程度の改善を提供することができない。代わりに、アナログ回路のスケールは、革新的な新しい設計及び回路技術によって達成されなければならない。

【発明の概要】

【発明が解決しようとする課題】

【0014】

このように、従来の増幅器回路に係る上記の問題のうち1又はそれ以上を解決する改善された増幅器回路、集積回路及び無線周波数通信ユニットが必要とされる。

【0015】

従って、本発明は、上記の欠点のうち1又はそれ以上を個々に又は組み合わせで解決し、軽減し、又は取り除くことを目指す。

【課題を解決するための手段】

【0016】

本発明の側面は、添付の特許請求の範囲に記載されるように、増幅器回路、集積回路、並びにそのような増幅器回路及び/又は集積回路を有する無線周波数通信ユニットを提供する。

【0017】

本発明の第1の側面に従って、入力ノードを有し、該入力ノードで受信される入力信号を増幅する増幅器回路が提供される。増幅器回路は、当該増幅器回路の前記入力ノードと当該増幅器回路の出力ノードとの間に接続されるフィードバック抵抗と、該フィードバック抵抗に沿った点で相互コンダクタンス電流を投入するよう配置される相互コンダクタンス回路とを有する。前記相互コンダクタンス回路は、前記相互コンダクタンス電流が投入される前記フィードバック抵抗に沿った前記点を変更するよう構成される。

【0018】

このようにして、フィードバックループ内に配置されているフィードバック抵抗の抵抗値は、低いゲイン設定に関し、量 $R_F$ だけ小さくされてよい。更に、もはやフィードバックループ内に存在しないフィードバック抵抗の部分は、増幅器回路の負荷抵抗( $R_{L0}$ )と直列に結合され、そのようなものとして、実効負荷抵抗は、対応する量、すなわち $R_F$ だけ、大きくなる。従って、相互コンダクタンス電流が投入される点をシフトすることによって、増幅器のゲインは制御可能な態様で変更され得る。

【0019】

10

20

30

40

50

本発明の任意の特徴に従って、前記相互コンダクタンス回路は、当該増幅器回路の一定の入力インピーダンスが保たれるように、前記相互コンダクタンス電流が投入される前記フィードバック抵抗に沿った前記点を調整するよう構成される。

【0020】

本発明の任意の特徴に従って、前記相互コンダクタンス回路は、相補形段配置を用いて実施される。この態様において、電流消費は低減され、増幅器回路の雑音指数は改善され得る。例えば、前記相互コンダクタンス回路は、第1の相補段及び少なくとも1つの更なる相補段を有してよく、前記相互コンダクタンス回路は、前記第1の相補段によって供給される第1の相互コンダクタンス電流を前記フィードバック抵抗に沿った第1の点で投入するよう配置されてよい。

10

【0021】

本発明の任意の特徴に従って、前記少なくとも1つの更なる相補段は、該少なくとも1つの更なる相補段によって供給される少なくとも1つの更なる相互コンダクタンス電流を前記フィードバック抵抗に沿った少なくとも1つの更なる点で投入するよう配置されてよい。

【0022】

本発明の任意の特徴に従って、前記第1の相補段からの前記第1の相互コンダクタンス電流は、第1のコモンゲートトランジスタ段及び少なくとも1つの更なるコモンゲートトランジスタ段によって前記フィードバック抵抗に投入されてよい。

【0023】

本発明の任意の特徴に従って、前記少なくとも1つの更なる相互コンダクタンス段からの前記少なくとも1つの更なる相互コンダクタンス電流は、少なくとも1つの他の更なるコモンゲートトランジスタ段によって前記フィードバック抵抗に投入されてよい。

20

【0024】

本発明の任意の特徴に従って、夫々の相補段は、一对のCMOS電界効果トランジスタを有してよい。

【0025】

本発明の任意の特徴に従って、当該増幅器回路は、広帯域無線周波数フロントエンド回路における使用に適合されてよい。

【0026】

本発明の任意の特徴は、如何なる可能な方法において組み合わせられてよい。

30

【0027】

本発明の第2の側面に従って、本発明の第1の側面の増幅器回路を有する集積回路が提供される。

【0028】

本発明の第3の側面に従って、本発明の第1の側面の増幅器回路を有する無線周波数通信ユニットが提供される。

【0029】

本発明のこれらの及び他の側面は、以下で記載される実施形態から明らかであり、それらを参照して説明される。

40

【図面の簡単な説明】

【0030】

【図1】従来の低雑音増幅器トポロジの例を表す。

【図2】更なる従来の低雑音増幅器トポロジの例を表す。

【図3】更なる他の従来の低雑音増幅器トポロジの例を表す。

【図4】本発明の実施形態に従う増幅器回路を使用するよう構成される無線周波数通信ユニットの例に係るブロック図を表す。

【図5】一般的なフロントエンド受信器回路の例を表す。

【図6】本発明の幾つかの実施形態に従う増幅器回路の略図の例を表す。

【図7】本発明の幾つかの実施形態に従って構成される増幅器回路の例を表す。

50

## 【発明を実施するための形態】

## 【0031】

本発明の更なる詳細、側面及び実施形態は、一例として、図面を参照して記載される。図中の要素は、簡単及び明りょうさのために表されており、必ずしも実寸通りに描かれていない。同じ参照符号が、理解を容易にするよう各図に含まれている。

## 【0032】

本発明の例について、無線周波数(RF)通信受信器フロントエンド低雑音増幅器(LNA)回路に関して記載する。なお、当業者には明らかなように、ここで記載される発明概念は、あらゆるタイプの増幅器回路において具現されてよい。多数の用途において、本発明の例に従って構成される増幅器回路は、インダクタコイル等のオンチップ・アナログ部品を必要とすることなく受信信号の可変ゲイン低雑音増幅を有効に行うとともに、低いゲイン設定に関し電流消費の低減を可能にする。このように、低ゲイン設定に関するLNAの電力消費は低減され、半導体製造工程における改善により得られる半導体部品(例えば、トランジスタ)のスケラビリティが活用され得る。

10

## 【0033】

以下で使用される語「相補形段配置(complementary stage arrangement)」は、相補形段トランジスタ回路の一般的な使用を包含する。以下で使用される語「相補形段構成(complementary stage configuration)」は、相補形段トランジスタ配置を用いるトランジスタベースの増幅器回路が種々の相補形段特性を提供するよう如何にして構成され得るのかを包含する。

20

## 【0034】

最初に図4を参照して、無線周波数(RF)通信ユニット(時々、セルラー通信に関連して移動体通信加入者用ユニット(mobile subscriber unit)(MS)と、又は第3世代パートナーシッププロジェクト(3GPP)に関してユーザ設備(user equipment)(UE)と呼ばれる。)のブロック図が、本発明の一実施形態に従って、示されている。なお、後述される増幅器回路の例は、如何なる無線通信ユニットにおいても実施されてよい。RF通信ユニット、すなわちMS400は、望ましくは、MS400内で受信回路と送信回路との間にアイソレーションを設けるデュプレクスフィルタ又はアンテナスイッチ404へ結合されているアンテナ402を有する。

## 【0035】

当該技術で知られる受信器回路は、(受信、フィルタリング、及び中間又はベースバンド周波数変換を有効に提供する)フロントエンド回路406を有する。フロントエンド回路406は、信号処理部408へ直列に接続されている。信号処理部408からの出力は、スクリーン又はフラットパネルディスプレイ等の適切な出力装置410へ供給される。受信器回路は、受信信号強度(received signal strength indicator)(RSSI)回路412を更に有し、RSSI回路412は、通信ユニット全体の制御を維持する制御部414へ結合されている。従って、制御部414は、受信情報からビットエラーレート(BER)又はフレームエラーレート(FER)データを受け取ってよい。制御部414は、更に、受信器フロントエンド回路406及び(概して、デジタル信号プロセッサ(DSP)430によって実現される)信号処理部408へ結合されている。制御部414は、更に、復号化/符号化関数、同期パターン、符号シーケンス、RSSIデータ等のオペレーティングレジーム(operating regimes)を選択的に記憶するメモリ装置416へ結合されている。タイマ418は、MS400内の動作(時間依存信号の送信又は受信)のタイミングを制御するよう制御部414へ動作上結合されている。

30

40

## 【0036】

送信回路に関しては、これは、基本的に、送信器/変調回路422及び電力増幅器424を介してアンテナ402へ直列に結合されているキーパッド等の入力装置420を有する。送信回路における信号処理部408は、受信回路における処理部とは別々に実施されてよい。代替的に、信号処理部408は、図4に示されるように、信号の送信及び受信の両方の処理を実施するために使用されてよい。明らかに、MS400内の様々な構成要素は

50



、個別的な又は一体化された部品形態で実現されてよく、従って、最終的な構造によれば、単にアプリケーション特有の又は設計上の選択にすぎない。

【0037】

ここで図5を参照して、図4のMS400のフロントエンド回路406を実施するために使用されるような、一般的なフロントエンド受信器回路500の例が表されている。フロントエンド回路500は、例えばMS400のアンテナ402によって受信される受信RF信号を増幅する低雑音増幅器(LNA)510を有する。フロントエンド回路500は、LNA510によって出力される増幅された受信信号をより低い中間又はベースバンド周波数信号へと周波数変換するよう配置されるミキサ回路520を更に有する。次いで、中間/ベースバンド周波数信号は、中間又はベースバンド周波数回路(IF/BB回路)530によってフィルタをかけられて更に処理される。

10

【0038】

ここで図6を参照して、図5のLNA510を実施するために使用されるような、増幅器回路600の略図の例が表されている。増幅器回路600は、その入力部610で受信された入力信号を増幅する。表される例に関し、増幅器回路600は、シャント-シャント・フィードバック・トポロジ(shunt-shunt feedback topology)に基づき、増幅器回路600の入力部610及び出力ノード630の間に接続されているフィードバック抵抗620を有する。増幅器回路600は、フィードバック抵抗620に沿った点で受信入力信号のための相互コンダクタンス電流を投入するよう配置される相互コンダクタンス回路640を更に有し、相互コンダクタンス電流は、表される例に関し、増幅器回路600の入力部610での電圧レベルに基づく。特に、相互コンダクタンス回路640は、相互コンダクタンス電流が投入されるフィードバック抵抗620に沿った点を変更するよう構成される。

20

【0039】

例えば、図6の相互コンダクタンス回路640は、第1の構成にある場合、例えば高ゲイン設定の間、フィードバック抵抗620に沿った第1の点622で相互コンダクタンス電流を投入するよう配置される。フィードバック抵抗620に沿った第1の点622は、概して増幅器回路600の出力ノード630に隣接して配置されている。このように、表される例に関しフィードバック抵抗620の実質的に全抵抗値( $R_{F0}$ )を有する抵抗値の大部分がフィードバックループ内に存在し、それにより、増幅器のために高いゲインが得られる。相互コンダクタンス回路640は、更に、少なくとも1つの更なる構成において動作する場合に、例えば、低減されたゲイン設定の間、フィードバック抵抗620に沿った少なくとも1つの更なる点624で相互コンダクタンス電流を投入するよう配置されてよい。フィードバック抵抗620に沿った少なくとも1つの更なる点624は、第1の点622に対して増幅器回路600の入力部610の方に位置する。このように、フィードバックループ内に存在するフィードバック抵抗620の抵抗値は、量 $R_F$ だけ小さくされる。更に、もはやフィードバックループ内に存在しないフィードバック抵抗の部分は、増幅器回路600の負荷抵抗( $R_{L0}$ )650と直列に結合され、そのようなものとして、実効負荷抵抗650は、対応する量、すなわち $R_F$ だけ大きくなる。従って、相互コンダクタンス電流が投入される点を第1の点622から第2の点624へシフトすることによって、増幅器のゲインは低減される。

30

40

【0040】

当業者には明らかなように、図6に表されるような増幅器回路のゲインは、相互混濁単回路640によって提供される相互コンダクタンス( $G_m$ )とともに、フィードバック抵抗620及び負荷抵抗650の両方の関数である。従って、相互コンダクタンス電流がフィードバック抵抗620に投入される点を変更することによって、フィードバックループ内の抵抗及び出力抵抗の両方の実効値は、増幅器回路のゲインを変えるよう変更されてよい。

【0041】

図6に表されるような増幅器回路の入力インピーダンスも、フィードバック抵抗620

50

、負荷抵抗 650、及び相互コンダクタンス回路 640 によって提供される相互コンダクタンス ( $G_m$ ) の関数である。従って、表される実施形態に関し、相互コンダクタンス回路 640 は、更に、相互コンダクタンス電流が投入されるフィードバック抵抗 620 に沿った点を制御することによって、増幅器回路の相互コンダクタンス ( $G_m$ ) を調整するよう配置されてよい。このように、相互コンダクタンスは、相互コンダクタンス電流が投入されるフィードバック抵抗 620 に沿った点に関わりなく、増幅器回路 600 の実質的に一定な入力インピーダンスが維持されるように、調整されてよい。有利に、より低いゲイン設定に関し、これにより、フィードバックループ内のフィードバック抵抗の値は小さくなり、一方、実効負荷抵抗は大きくなり、一定の入力インピーダンスを維持するために、より低い相互コンダクタンス電流が必要とされる。従って、より低いゲイン設定の間、増幅器回路の全体的な電力消費は低減され、それにより、電力消費が重要な設計要素であるところの実施に有意義な利点を提供する。

10

**【0042】**

図 6 に表される例に関し、相互コンダクタンス電流がフィードバック抵抗に投入される点、及び相互コンダクタンス回路 640 の相互コンダクタンス ( $G_m$ ) は、制御電圧  $V_c$  660 によって制御可能である。

**【0043】**

ここで図 7 を参照して、本発明の幾つかの実施形態に従って構成される増幅器回路 700 のより詳細な実施に係る例が表されている。図 7 に表される例に関し、増幅器回路 700 は、集積回路 705 内に設けられる受信器フロントエンド回路の部分形成する。増幅器回路 700 は、増幅器回路 700 の入力部 710 と増幅器回路 700 の出力ノード 730 との間で互いに直列に接続されている第 1 のフィードバック抵抗  $R_{F_a}$  720 及び第 2 のフィードバック抵抗  $R_{F_b}$  725 の形で、フィードバック抵抗を有する。

20

**【0044】**

増幅器回路 700 は、フィードバック抵抗 720、725 に沿った点で相互コンダクタンス電流を投入するよう配置され、且つ、相互コンダクタンス電流が投入されるフィードバック抵抗に沿った点を変更するよう構成される相互コンダクタンス回路を更に有する。図 7 に表される例に関し、相互コンダクタンス回路は、増幅器回路 700 の電流消費を低減するよう相補形段配置を用いて実施される。電力消費は、所与の必要とされる総相互コンダクタンスに関して相補形回路が 2 つのサブ回路を用いて実施されるように、相補段の使用によって低減される。例えば、1 つのサブ回路は pMOSFET デバイスにより実施され、他のサブ回路は nMOSFET デバイスにより実施される。2 つのサブ回路は、電源と接地との間で一方が他方の上にあるようスタックされてよく、それにより同じバイアス電流を共有する。別の例では、非相補形実施が 2 つの部分の並列接続として考えられ、各部分は自身の共有されない電流量を必要とする。更に、増幅器回路 700 の雑音指数は、相補段の全体的な所与の電流に関してより大きい総相互コンダクタンスを達成することが可能であるから、相補形段配置を用いることによって改善可能である。これは、より低い雑音指数を得るために利用されてよい。

30

**【0045】**

より具体的に、表される例に関し、相互コンダクタンス回路は、トランジスタ 740 及び 742 を有する第 1 の相補形段構成と、トランジスタ 744 及び 746 を有する第 2 の相補形段構成とを有する。相互コンダクタンス回路は、概してノード 750 において表され且つ概して増幅器回路 700 の出力ノード 730 に隣接して位置付けられているフィードバック抵抗 720、725 に沿った第 1 の点で、第 1 の相補形段構成によって提供される第 1 の相互コンダクタンス電流を投入するよう配置される。明りょうさのためだけに、ノード 730 及び 750 は、別であるように図 7 において表されている。しかし、実際には、それらのノード 730、750 は、単一のコモンノードを形成するよう配置されてよい。第 1 の相補形段構成からの第 1 の相互コンダクタンス電流は、夫々トランジスタ 760、762 及び 764、766 を有する 2 つのコモンゲートトランジスタ段によって、フィードバック抵抗 720、725 に投入される。従って、相互コンダクタンス回路が、第

40

50

1の相補形段構成からの第1の相互コンダクタンス電流をノード750でフィードバック抵抗に投入するよう構成される場合に、トランジスタ760、762及び764、766のトランジスタゲート電圧 $V_{c1}^P$ 、 $V_{c1}^N$ 、 $V_{c0}^P$ 及び $V_{c0}^N$ は夫々、夫々のトランジスタをオンするのに適した電位に設定され、それにより、夫々トランジスタ740、742及び744、746を有する第1及び第2の相補段をノード750へ動作上結合する。従って、相互コンダクタンス回路がこの第1の構成において動作するよう配置される場合に、相互コンダクタンス回路の相互コンダクタンス( $G_m$ )は、トランジスタ740、742及び744、746の相互コンダクタンスの和に等しい。更に、フィードバックループ内の抵抗は、フィードバック抵抗 $R_{Fa}$  720及び $R_{Fb}$  725の和に相当する。

10

## 【0046】

表される例に係る相互コンダクタンス回路は、トランジスタ740及び742によって提供される第1の相補段のみを有する第2の相補形段構成を更に有する。相互コンダクタンス回路は、概してノード770において表され且つ第1のノード750に対して増幅器回路700の入力部710の方に位置するフィードバック抵抗720、725に沿った第2の点で、第2の相補形段構成によって提供される第2の相互コンダクタンス電流を投入するよう配置される。第2の相補形段構成からの第2の相互コンダクタンス電流は、トランジスタ780、785を有する更なるコモンゲートトランジスタ段によって、ノード770でフィードバック抵抗720、725に投入される。トランジスタ780、785は

20

[外1]

$$\overline{V_{c1}^P} \text{ 及び } \overline{V_{c1}^N}$$

30

によって表される、トランジスタ760、762のためのゲート電圧の逆電圧をゲートで受け取るよう配置される。

## 【0047】

従って、相互コンダクタンス回路が上記の第1の構成において動作するよう配置される場合には、トランジスタ760、762及び764、766のゲート電圧 $V_{c1}^P$ 、 $V_{c1}^N$ 、 $V_{c0}^P$ 及び $V_{c0}^N$ は夫々、夫々のトランジスタをオンするのに適した電位に設定され、一方、トランジスタ780及び785のゲート電圧

[外2]

$$\overline{V_{c1}^P} \text{ 及び } \overline{V_{c1}^N}$$

40

は、夫々のトランジスタをオフするのに適した電位に設定され、それにより、トランジスタ740及び742によって提供される第1の相補段からノード770を有効に分離する。しかし、相互コンダクタンス回路が第2の構成において動作するよう配置される場合には、トランジスタ760、762及び764、766のゲート電圧 $V_{c1}^P$ 、 $V_{c1}^N$ 、

50

$V_{c0}^P$  及び  $V_{c0}^N$  は夫々、夫々のトランジスタをオフするのに適した電位に設定され、それにより、トランジスタ 740、742、744、746 によって提供される第 1 及び第 2 の相補段をノード 750 から有効に分離する。

【0048】

一方、トランジスタ 780 及び 785 のゲート電圧

[外 3]

$$\overline{V_{c1}^P} \quad \text{及び} \quad \overline{V_{c1}^N}$$

10

は、夫々のトランジスタをオンするのに適した電位に設定され、それにより、トランジスタ 740 及び 742 によって提供される第 1 の相補段へノード 770 を動作上結合する。従って、相互コンダクタンス回路が実質的にこの第 2 の構成において動作するよう配置される場合に、相互コンダクタンス回路の相互コンダクタンス ( $G_m$ ) は、トランジスタ 740 及び 742 の相互コンダクタンスの和にのみ等しい。更に、フィードバックループ内の抵抗は第 1 のフィードバック抵抗  $R_{Fa}$  720 しか含まず、第 2 のフィードバック抵抗  $R_{Fb}$  725 は増幅器回路 700 の負荷と直列に結合される。増幅器回路 700 の負荷は、表される例に関し、ミキサ回路 790 を有する。

20

【0049】

図示されるように、図 7 の増幅器回路 700 にはインダクタがない。このようなインダクタのない配置は、現在、ナノメートルスケール半導体技術の開発により実施可能であり、有意に寄生キャパシタンスを低減された非常に高速なトランジスタが得られる。このようなインダクタの放棄は、増幅器回路 700 が最大ゲインのために構成される場合に、比較的高い電流消費を引き起こし、一方、より低いゲイン設定における電流消費の低減は、高いゲインにおける高電流消費に十分に対抗することができるほど有意義であることが分かっており、それにより、平均電流消費を受け入れ可能なものにする。有意に、増幅器回路からのインダクタの除去は集積回路内の面積に関して顕著な節約を可能にし、半導体及び集積回路製造工程における改善は十分に利用され得る。

30

【0050】

図 7 の増幅器回路 700 に係る他の有利な特徴は、それが外部の整合部品を必要としない点である。従来のフィードバック技術が、図 7 の増幅器回路 700 のために必要とされる実入力インピーダンスを直接的に生成するために使用されてよい。これは、例えば、実インピーダンスを得るために入力トランジスタに接続されるインダクタを必要とする誘導性縮退 LNA とは対照的である。

【0051】

本発明概念は、RF 通信ユニット受信器内での使用に限られないと考えられる。ここで記載される発明概念は、可変ゲイン増幅器回路を必要とするあらゆる用途に同様に適用されてよいと考えられる。更に、当業者には明らかなように、他の用途において、代替の機能/回路/装置及び/又は他の技術が、本発明概念、例えば、一例として、可変ゲイン相互インピーダンス増幅器(電流入力、電圧出力)、可変周波数弛張発振器等を実施するために使用されてよい。

40

【0052】

このように、以上の例は、可変ゲイン低雑音増幅器回路を提供する。特に、可変ゲイン低雑音増幅器回路に係る上記の例は、より低いゲイン設定において低減された電力消費を提供することができる。有利に、上記の例は、實際上外部のマッチング回路部品を必要としない、インダクタのない増幅器回路を更に提供する。

50

## 【0053】

特に、上記の発明概念は、例えば、メディアテック社の無線携帯電話機及び/又は無線接続製品群等の、増幅器回路を有するあらゆる集積回路に製造者によって適用されてよいと考えられる。更に、例えば、製造者は、集積フロントエンド回路若しくは特定用途向け集積回路(AASIC)及び/又はその他のサブシステム要素等のスタンドアローン型装置の設計において本発明概念を用いてよい。

## 【0054】

当然のことながら、明りょうさのために、上記の例は、特定の機能ユニット又は装置又は回路を参照して本発明の実施形態について記載してきた。しかし、例えば、相互コンダクタンス回路に関する、異なった機能ユニット又は装置又は回路の間における機能の如何なる適切な分配も、本発明から逸脱することなく使用されてよい。従って、特定の機能ユニットへの言及は、狭義の論理的又は物理的な構造又は体系を示すわけではなく、単に、記載される機能を提供する適切な手段への言及と見なされるべきである。

10

## 【0055】

本発明の側面は、ハードウェア、ソフトウェア、ファームウェア又はそれらのいずれかの組み合わせを含むあらゆる適切な形態で実施されてよい。このように、本発明の実施形態に係る要素及び部品は、あらゆる適切な方法において物理的、機能的及び論理的に実施されてよい。実際に、機能は、単一のユニットにおいて、複数のユニットにおいて、又は他の機能ユニットの部分として、実施されてよい。

## 【0056】

本発明は幾つかの実施形態に関連して記載されてきたが、ここで挙げられている具体的な形態に限られないよう意図される。むしろ、本発明の適用範囲は、添付の特許請求の範囲によってのみ制限される。更に、特徴は特定の実施形態に関連して記載されているように見えるが、記載される実施形態は本発明に従って組み合わせられてよいことが当業者には明らかである。特許請求の範囲において、語「有する(comprising)」は、他の要素又はステップの存在を除かない。

20

## 【0057】

更に、たとえ個別に挙げられているとしても、複数の手段、要素又は方法ステップは、例えば、単一のユニット又はプロセッサによって、実施されてよい。更に、個々の特徴が異なる請求項に含まれている場合があるが、それらは、場合により、有利に組み合わせられてよく、異なる請求項における包含は、特徴の組み合わせが実現可能でなく及び/又は有利でないことを暗示するものではない。また、1つのカテゴリの請求項における特徴の包含は、このカテゴリに制限されることを暗示するものではなく、むしろ、その特徴が、必要に応じて、他のカテゴリの請求項に同様に適用可能であることを示す。

30

## 【0058】

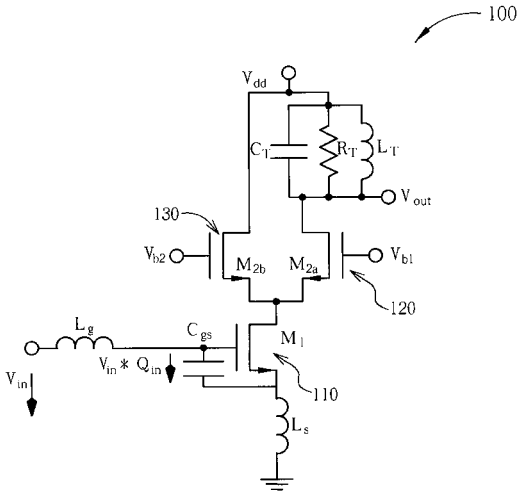
更に、特許請求の範囲における特徴の順序は、特徴が実行されるべき具体的な順序を暗示するものではない。加えて、単数参照は複数個を除かず、従って、「1つの(a又はan)」、「第1」及び「第2」等への言及は複数個を除かない。

## 【0059】

このように、改善された増幅器回路が記載されており、先行技術の配置に伴う上記の欠点のうち少なくとも1又はそれ以上が実際に解消されている。

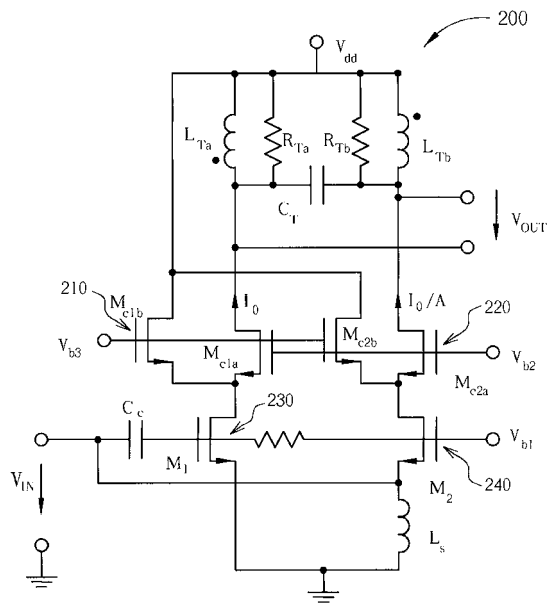
40

【 図 1 】



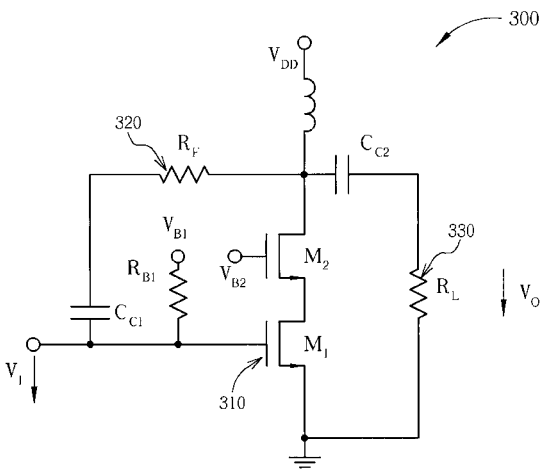
先行技術

【 図 2 】



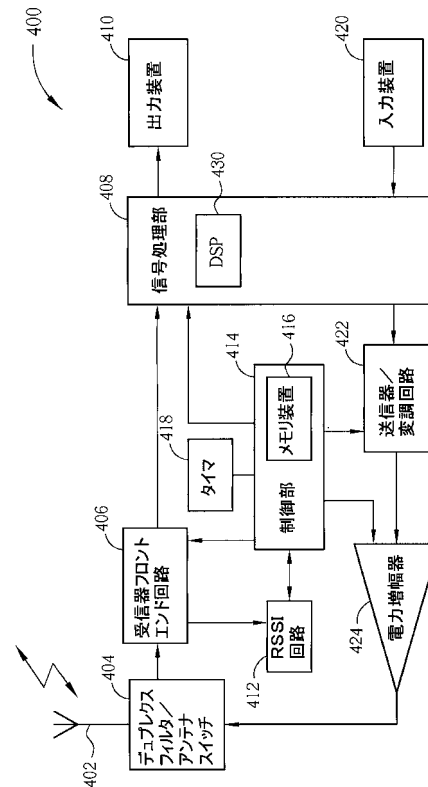
先行技術

【 図 3 】

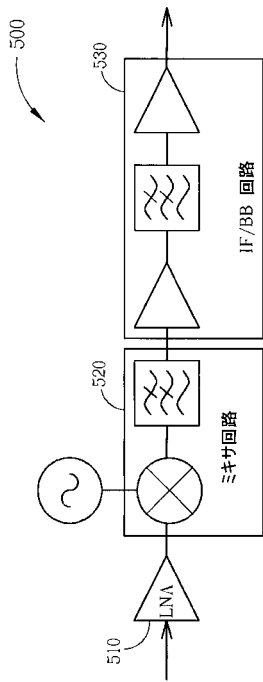


先行技術

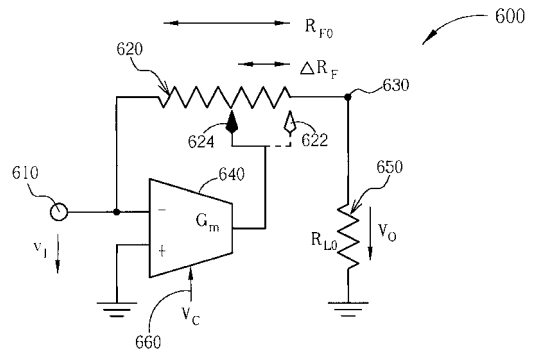
【 図 4 】



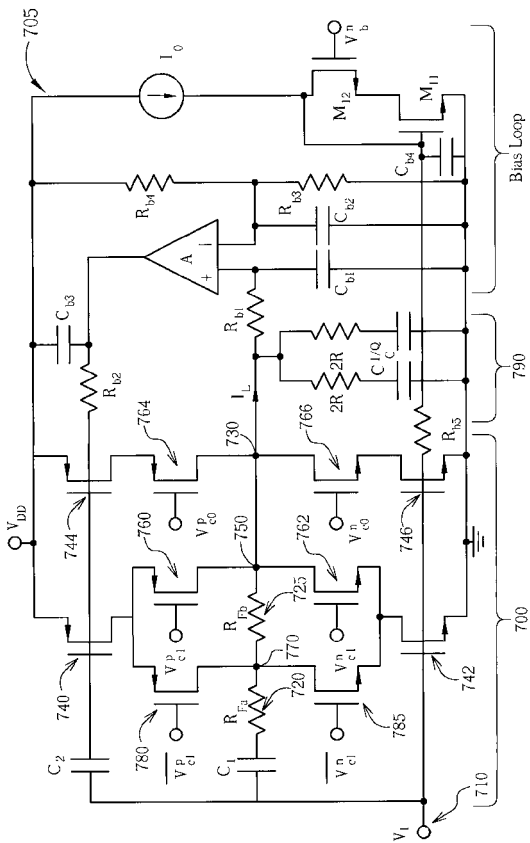
【 図 5 】



【 図 6 】



【 図 7 】



**【手続補正書】****【提出日】**平成23年11月17日(2011.11.17)**【手続補正1】****【補正対象書類名】**特許請求の範囲**【補正対象項目名】**全文**【補正方法】**変更**【補正の内容】****【特許請求の範囲】****【請求項1】**

入力ノードを有し、該入力ノードで受信される入力信号を増幅する増幅器回路であって

、  
当該増幅器回路の前記入力ノードと当該増幅器回路の出力ノードとの間に接続されるフィードバック抵抗と、

前記フィードバック抵抗に沿った点で相互コンダクタンス電流を投入するよう配置される相互コンダクタンス回路と

を有し、

前記相互コンダクタンス回路は、前記相互コンダクタンス電流が投入される前記フィードバック抵抗に沿った前記点を変更するよう構成される、増幅器回路。

**【請求項2】**

前記相互コンダクタンス回路は、当該増幅器回路の一定の入力インピーダンスが保たれるように、前記相互コンダクタンス電流が投入される前記フィードバック抵抗に沿った前記点を調整するよう構成される、

請求項1に記載の増幅器回路。

**【請求項3】**

前記相互コンダクタンス回路は、相補形段配置を用いる、

請求項1に記載の増幅器回路。

**【請求項4】**

前記相互コンダクタンス回路は、第1の相補段及び少なくとも1つの更なる相補段を有し、前記相互コンダクタンス回路は、前記第1の相補段によって供給される第1の相互コンダクタンス電流を前記フィードバック抵抗に沿った第1の点で投入するよう配置される

、  
請求項3に記載の増幅器回路。

**【請求項5】**

前記少なくとも1つの更なる相補段は、該少なくとも1つの更なる相補段によって供給される少なくとも1つの更なる相互コンダクタンス電流を前記フィードバック抵抗に沿った少なくとも1つの更なる点で投入するよう配置される、

請求項4に記載の増幅器回路。

**【請求項6】**

前記第1の相補段からの前記第1の相互コンダクタンス電流は、第1のコモンゲートトランジスタ段及び少なくとも1つの更なるコモンゲートトランジスタ段によって前記フィードバック抵抗に投入される、

請求項4に記載の増幅器回路。

**【請求項7】**

前記少なくとも1つの更なる相互コンダクタンス段からの前記少なくとも1つの更なる相互コンダクタンス電流は、少なくとも1つの他の更なるコモンゲートトランジスタ段によって前記フィードバック抵抗に投入される、

請求項5に記載の増幅器回路。

**【請求項8】**

夫々の相補段は、一对のCMOS電界効果トランジスタを有する、

請求項4に記載の増幅器回路。



## 【請求項 9】

当該増幅器回路は、広帯域無線周波数フロントエンド回路における使用に適合される、請求項 1 に記載の増幅器回路。

## 【請求項 10】

請求項 1 乃至 9 のうちいずれか一項に記載の増幅器回路を有する集積回路。

## 【請求項 11】

請求項 1 乃至 9 のうちいずれか一項に記載の増幅器回路を有する無線周波数通信ユニット。

## 【 国際調査報告 】

## INTERNATIONAL SEARCH REPORT

International application No  
PCT/EP2010/003871

|   |  |   |
|---|--|---|
| <b>A. CLASSIFICATION OF SUBJECT MATTER</b>  |  |   |
| INV. H03F1/34<br>ADD.   |  |   |
| According to International Patent Classification (IPC) or to both national classification and IPC   |  |   |
| <b>B. FIELDS SEARCHED</b>   |  |   |
| Minimum documentation searched (classification system followed by classification symbols)<br>H03F   |  |   |
| Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched   |  |   |
| Electronic data base consulted during the international search (name of data base and, where practical, search terms used)<br>EPO-Internal  |  |   |
| <b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>   |  |   |
| Category*   | Citation of document, with indication, where appropriate, of the relevant passages   | Relevant to claim No.   |
| A   | WO 2009/046349 A1 (QUALCOMM INC [US];<br>RANJAN MAHIM [US]; LIU LI [US])<br>9 April 2009 (2009-04-09)<br>* abstract; figures 2, 3      | 1,10,16   |
| A   | US 2008/231357 A1 (ZOLFAGHARI ALIREZA<br>[US]) 25 September 2008 (2008-09-25)<br>* abstract  | 1,10,16   |
| A   | WO 2008/044750 A1 (NIIGATA SEIMITSU CO LTD<br>[JP]; RICOH KK [JP]; ISHIGURO KAZUHISA<br>[JP]) 17 April 2008 (2008-04-17)<br>* abstract | 1,10,16   |
| A   | GB 765 398 A (PHILIPS ELECTRICAL IND LTD)<br>9 January 1957 (1957-01-09)<br>* abstract; figures 1-3                                    | 1,10,16   |
|   | -/-  |   |
| <input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.   |  |   |
| * Special categories of cited documents :<br>"A" document defining the general state of the art which is not considered to be of particular relevance<br>"E" earlier document but published on or after the international filing date<br>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)<br>"O" document referring to an oral disclosure, use, exhibition or other means<br>"P" document published prior to the international filing date but later than the priority date claimed<br>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention<br>"X" document of particular relevance: the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone<br>"Y" document of particular relevance: the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.<br>"&" document member of the same patent family |  |   |
| Date of the actual completion of the international search<br><b>31 August 2010</b>  |  | Date of mailing of the international search report<br><b>06/09/2010</b> |
| Name and mailing address of the ISA/<br>European Patent Office, P.B. 5818 Patentaan 2<br>NL - 2200 HV Rijswijk<br>Tel. (+31-70) 340-2040,<br>Fax: (+31-70) 340-3016   |  | Authorized officer<br><b>Agerbaek, Thomas</b>                           |

## INTERNATIONAL SEARCH REPORT

International application No  
PCT/EP2010/003871

| C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT |   |                       |
|--|---|-----------------------|
| Category   | Citation of document, with indication, where appropriate, of the relevant passages  | Relevant to claim No. |
| A  | US 2006/125557 A1 (MANSTRETTA DANILO [IT])<br>15 June 2006 (2006-06-15)<br>* abstract; figure 2<br>-----                        | 1, 10, 16             |
| A  | US 2007/176664 A1 (BAJDECHI OVIDIU [NL] ET<br>AL BAJDECHI OVIDIU [NL] ET AL)<br>2 August 2007 (2007-08-02)<br>figure 1<br>----- | 1, 10, 16             |

**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International application No

PCT/EP2010/003871

| Patent document cited in search report | Publication date | Patent family member(s) | Publication date |
|--|------------------|-------------------------|------------------|
| WO 2009046349 A1                       | 09-04-2009       | CN 101816124 A          | 25-08-2010       |
|  |                  | EP 2210339 A1           | 28-07-2010       |
|  |                  | KR 20100060034 A        | 04-06-2010       |
|  |                  | US 2009091391 A1        | 09-04-2009       |
| US 2008231357 A1                       | 25-09-2008       | US 2009251210 A1        | 08-10-2009       |
|  |                  | US 2009289870 A1        | 26-11-2009       |
|  |                  | US 2008231535 A1        | 25-09-2008       |
|  |                  | US 2008231543 A1        | 25-09-2008       |
|  |                  | US 2008231536 A1        | 25-09-2008       |
|  |                  | US 2008231537 A1        | 25-09-2008       |
|  |                  | US 2008233910 A1        | 25-09-2008       |
|  |                  | US 2008233880 A1        | 25-09-2008       |
|  |                  | US 2008233867 A1        | 25-09-2008       |
|  |                  | US 2008233908 A1        | 25-09-2008       |
|  |                  | US 2008231422 A1        | 25-09-2008       |
|  |                  | US 2008232522 A1        | 25-09-2008       |
|  |                  | US 2008231366 A1        | 25-09-2008       |
|  |                  | US 2008233891 A1        | 25-09-2008       |
|  |                  | US 2008233864 A1        | 25-09-2008       |
|  |                  | US 2008233868 A1        | 25-09-2008       |
|  |                  | US 2008233889 A1        | 25-09-2008       |
|  |                  | US 2008233871 A1        | 25-09-2008       |
|  |                  | US 2008232507 A1        | 25-09-2008       |
|  |                  | US 2008233872 A1        | 25-09-2008       |
| US 2008233873 A1                       | 25-09-2008       |                         |                  |
| US 2008233874 A1                       | 25-09-2008       |                         |                  |
| US 2008232512 A1                       | 25-09-2008       |                         |                  |
| WO 2008044750 A1                       | 17-04-2008       | JP 2008098771 A         | 24-04-2008       |
| GB 765398 A                            | 09-01-1957       | FR 1119489 A            | 20-06-1956       |
| US 2006125557 A1                       | 15-06-2006       | US 2008068076 A1        | 20-03-2008       |
| US 2007176664 A1                       | 02-08-2007       | NONE                    |                  |

## フロントページの続き

(51) Int.Cl. F I テーマコード(参考)  
**H 0 4 B 1/18 (2006.01)** H 0 4 B 1/18 C

(81) 指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(72) 発明者 ベファ, フェデリコ アレッサンドロ ファブリツィオ  
 スイス連邦 6 9 8 2 アグノ ピア レドンデッコ 2 3  
 Fターム(参考) 5J500 AA01 AA12 AC21 AC36 AC41 AF17 AH10 AH17 AH25 AH29  
 AH33 AK05 AK47 AM11 AM21 AS13 AT01 NG06  
 5K062 AB06 AD04 BB01