



(12) 发明专利

(10) 授权公告号 CN 114600467 B

(45) 授权公告日 2024. 12. 20

(21) 申请号 202080075787.1

(22) 申请日 2020.11.12

(65) 同一申请的已公布的文献号  
申请公布号 CN 114600467 A

(43) 申请公布日 2022.06.07

(30) 优先权数据  
2019-209580 2019.11.20 JP

(85) PCT国际申请进入国家阶段日  
2022.04.28

(86) PCT国际申请的申请数据  
PCT/JP2020/042254 2020.11.12

(87) PCT国际申请的公布数据  
W02021/100602 JA 2021.05.27

(73) 专利权人 索尼半导体解决方案公司  
地址 日本神奈川

(72) 发明人 小泽美穗

(74) 专利代理机构 北京康信知识产权代理有限  
责任公司 11240  
专利代理师 沈丹阳

(51) Int.Cl.  
H04N 23/60 (2023.01)  
G09G 5/00 (2006.01)  
H04N 21/2381 (2011.01)  
H04N 21/4363 (2011.01)  
H04N 21/61 (2011.01)  
H04L 45/00 (2022.01)

(56) 对比文件  
CN 102469277 A, 2012.05.23  
CN 102484484 A, 2012.05.30

审查员 庞晓敏

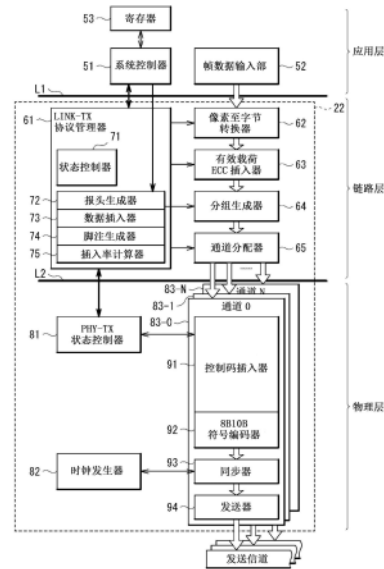
权利要求书2页 说明书16页 附图15页

(54) 发明名称

发送装置、接收装置和传输系统

(57) 摘要

本发送装置包括：发送单元，在有效载荷中包括构成一帧图像的一行的量的像素数据，该发送单元能够向发送路径输出多个分组，在该分组中，报头被添加到有效载荷中；以及插入率计算单元，可以计算插入到有效载荷中的填充码的插入率，以便填充像素数据输入到发送单元的发送率与像素数据从发送单元输出到发送路径的发送率之间的差。



1. 一种发送装置,包括:

发送单元,被配置为向发送信道输出多个分组,每个分组包括有效载荷和添加到所述有效载荷的报头,所述有效载荷包括与包括在一帧图像中的一行相对应的像素数据;

插入率计算器,被配置为计算填充码的插入率,所述填充码插入到所述有效载荷中,以填充输入到所述发送单元的所述像素数据的发送率与从所述发送单元输出到所述发送信道的所述像素数据的发送率之间的差,以及

报头生成器,被配置为向所述报头添加指示由所述插入率计算器计算出的所述填充码的所述插入率的数据,以使得接收侧能够获得所述填充码插入率,

其中,在所述像素数据从所述发送单元输出到所述发送信道的所述发送率大于所述像素数据输入到所述发送单元的所述发送率、并且满足预定条件的情况下,将所述填充码插入到有效载荷中,所述预定条件是 $CIS\_Bandwidth \times (57/56) \times (5/4) < PHY\_Bandwidth$ ,其中,CIS\_Bandwidth对应于输入到所述发送单元的像素数据带,PHY\_Bandwidth对应于从所述发送单元发送以输入到接收单元的像素数据的物理层发送带。

2. 根据权利要求1所述的发送装置,还包括:

寄存器,被配置为存储指示由所述插入率计算器计算出的所述填充码的所述插入率的数据。

3. 一种接收装置,包括:

接收单元,被配置为经由发送信道从发送装置的发送单元接收多个分组,每个分组包括有效载荷和添加到所述有效载荷的报头,所述有效载荷包括与包括在一帧图像中的一行相对应的像素数据,其中,

所述接收装置被配置为从所述发送装置接收与填充码的插入率有关的数据,所述填充码插入到所述有效载荷中,以填充输入到所述发送单元的所述像素数据的发送率与从所述发送单元输出到所述发送信道的所述像素数据的发送率之间的差,指示所述填充码的所述插入率的数据被添加在所述报头中,

其中,在所述像素数据从所述发送单元输出到所述发送信道的所述发送率大于所述像素数据输入到所述发送单元的所述发送率、并且满足预定条件的情况下,将所述填充码插入到有效载荷中,所述预定条件是 $CIS\_Bandwidth \times (57/56) \times (5/4) < PHY\_Bandwidth$ ,其中,CIS\_Bandwidth对应于输入到所述发送单元的像素数据带,PHY\_Bandwidth对应于从所述发送单元发送以输入到所述接收单元的像素数据的物理层发送带。

4. 一种传输系统,包括:

发送装置;以及

接收装置,其中,

所述发送装置包括:

发送单元,被配置为向发送信道输出多个分组,每个分组包括有效载荷和添加到所述有效载荷的报头,所述有效载荷包括与包括在一帧图像中的一行相对应的像素数据,

插入率计算器,被配置为计算填充码的插入率,所述填充码插入到所述有效载荷中,以填充输入到所述发送单元的所述像素数据的发送率与从所述发送单元输出到所述发送信道的所述像素数据的发送率之间的差,以及

报头生成器,被配置为向所述报头添加指示由所述插入率计算器计算出的所述填充码

的所述插入率的数据,以使得接收侧能够获得所述填充码插入率,

其中,在所述像素数据从所述发送单元输出到所述发送信道的所述发送率大于所述像素数据输入到所述发送单元的所述发送率、并且满足预定条件的情况下,将所述填充码插入到有效载荷中,所述预定条件是 $CIS\_Bandwidth \times (57/56) \times (5/4) < PHY\_Bandwidth$ ,其中,CIS\_Bandwidth对应于输入到所述发送单元的像素数据带,PHY\_Bandwidth对应于从所述发送单元发送以输入到接收单元的像素数据的物理层发送带。

5.根据权利要求4所述的传输系统,其中,所述接收装置:

包括接收单元,所述接收单元被配置为经由所述发送信道从所述发送装置的所述发送单元接收多个所述分组,并且

所述接收装置被配置为从所述发送装置接收与所述填充码的所述插入率有关的数据。

## 发送装置、接收装置和传输系统

### 技术领域

[0001] 本公开涉及发送图像数据的发送装置、接收图像数据的接收装置以及发送和接收图像数据的传输系统。

### 背景技术

[0002] 一些传输系统在发送单元与接收单元之间发送和接收包括对应于多条线的像素数据并且从成像单元输出的图像数据。专利文献 (PTL) 1 公开了一种生成分组并通过使用该分组来发送和接收图像数据的传输系统。该分组包括包含控制信息的报头和包含与一行对应的像素数据的有效载荷。专利文献 1 中公开的技术使得被称为填充 (Padding) 码的符号组插入到有效载荷数据中, 以填充输入到发送单元 (像素数据带) 的像素数据的发送速率和从发送单元发送以输入到接收单元 (物理层 (PHY) 发送带) 的像素数据的发送速率之间的发送带差。

[0003] 现有技术文献

[0004] 专利文献

[0005] 专利文献 1: 日本未审查专利申请公开号 2012-120158

### 发明内容

[0006] 在专利文献 1 公开的技术中, 难以在接收单元侧找到上述填充码的插入率, 使其难以进行最佳的数据处理。

[0007] 希望提供一种能够进行最佳数据处理的发送装置、接收装置和传输系统。

[0008] 根据本公开的一个实施例的发送装置包括: 发送单元, 被配置为向发送信道输出多个分组, 每个分组包括有效载荷和添加到有效载荷的报头, 有效载荷包括与包括在一帧图像中的一行相对应的像素数据; 以及插入率计算器, 被配置为计算填充码的插入率, 该填充码插入到有效载荷中, 以填充输入到发送单元的像素数据的发送率与从发送单元输出到发送信道的像素数据的发送率之间的差。

[0009] 根据本公开的一个实施例的接收装置包括接收单元, 该接收单元被配置为经由发送信道从发送装置的发送单元接收多个分组, 每个分组包括有效载荷和添加到有效载荷的报头, 有效载荷包括与包括在一帧图像中的一行相对应的像素数据。接收装置被配置为从发送装置接收关于填充码的插入率的数据, 填充码插入到有效载荷中, 以填充输入到发送单元的像素数据的发送率与从发送单元输出到发送信道的像素数据的发送率之间的差。

[0010] 根据本公开的一个实施例的一种传输系统包括: 发送装置; 以及接收装置。该发送装置包括发送单元, 被配置为向发送信道输出多个分组, 每个分组包括有效载荷和添加到有效载荷的报头, 有效载荷包括与包括在一帧图像中的一行相对应的像素数据, 以及插入率计算器, 被配置为计算填充码的插入率, 填充码插入到有效载荷中, 以填充输入到发送单元的像素数据的发送率与从发送单元输出到发送信道的像素数据的发送率之间的差。

[0011] 根据本公开的一个实施例的发送装置、接收装置或传输系统使得可以找到填充码

的插入率。

### 附图说明

- [0012] 图1是示出根据本公开的一个实施例的传输系统的第一配置示例的框图。
- [0013] 图2是示出根据一个实施例的传输系统的第二配置示例的框图。
- [0014] 图3是示出根据一个实施例的传输系统中的帧格式的示例的说明图。
- [0015] 图4是示出图3中示出的帧格式的一个分组的报头结构的示例的说明图。
- [0016] 图5是示出图4中示出的报头结构中的报头信息的内容的示例的说明图。
- [0017] 图6是示出根据一个实施例的传输系统中的发送单元的配置示例的框图。
- [0018] 图7是示出根据一个实施例的传输系统中的接收单元的配置示例的框图。
- [0019] 图8是示出在根据一个实施例的传输系统中由发送单元的控制码插入器添加的控制码的示例的说明图。
- [0020] 图9是示出K字符的值的示例的说明图。
- [0021] 图10是示出填充码插入示例的说明图。
- [0022] 图11是示出插入了控制码的分组数据的示例的说明图。
- [0023] 图12是示出根据一个实施例的传输系统中的发送单元的改进示例的第一示例的框图。
- [0024] 图13是示出将表示填充码插入率的数据添加到报头的示例的说明图。
- [0025] 图14是示出根据一个实施例的传输系统中的发送单元的改进示例的第二示例的框图。
- [0026] 图15是示出根据一个实施例的传输系统中的发送单元的改进示例的第三示例的框图。

### 具体实施方式

- [0027] 下面结合附图对本公开的实施例进行详细描述。应当注意,按照以下顺序给出描述。
- [0028] 1. 一个实施例
- [0029] 1.1 根据一实施例的传输系统的配置和操作 (图1至图11)
- [0030] 1.2 根据一实施例的传输系统的改进示例 (图12至图15)
- [0031] 1.3 效果
- [0032] 2. 其他实施例
- [0033] <1. 一个实施例>
- [0034] [1.1 根据一个实施例的传输系统的配置和操作]
- [0035] [传输系统的配置示例]
- [0036] 图1示出了根据本公开的一个实施例的传输系统1的第一配置示例。
- [0037] 图1示出的传输系统1包括传感器模块11和数字信号处理器 (DSP) 12。传感器模块11和数字信号处理器12包括例如彼此不同的大规模集成电路 (LSI), 并且设置在具有成像功能的同一成像装置 (例如数码相机或移动电话) 中。
- [0038] 传感器模块11包括成像单元21和发送单元22。此外, 传感器模块11包括系统控制

器51和寄存器53。此外,传感器模块11包括后面描述的帧数据输入部52(图6)。系统控制器51和寄存器53耦接到成像单元21和发送单元22。

[0039] 数字信号处理器12包括接收单元31和图像处理单元32。此外,数字信号处理器12包括寄存器142和系统控制器143。此外,数字信号处理器12包括后面描述的帧数据输出部141(图7)。寄存器142和系统控制器143耦接到接收单元31和图像处理单元32。

[0040] 传感器模块11中的系统控制器51和寄存器53以及数字信号处理器12中的寄存器142和系统控制器143通过控制线13相互耦接。这使得能够在传感器模块11和数字信号处理器12之间进行控制数据等的通信。

[0041] 成像单元21包括诸如互补金属氧化物半导体(CMOS)的图像传感器,并且对经由透镜接收的光进行光电转换。此外,成像单元21对通过光电转换获得的信号进行模数(A/D)转换等,并且通过依次输出每个像素的数据将包含在一帧图像中的像素数据输出到发送单元22。

[0042] 发送单元22例如将从成像单元21提供的每个像素的数据按照从成像单元21提供数据的顺序分配给多个发送信道。发送单元22经由多个发送信道并行地将每个像素的数据发送到数字信号处理器12。在图1的例子中,八个发送信道用于执行像素数据的发送。传感器模块11与数字信号处理器12之间的发送信道可以是有线发送信道,也可以是无线发送信道。在下文中,传感器模块11和数字信号处理器12之间的发送信道将被适当地称为通道(Lane)。

[0043] 数字信号处理器12的接收单元31经由八个通道接收从发送单元22发送的像素数据,并将每个像素的数据依次输出到图像处理单元32。

[0044] 图像处理单元32基于从接收单元31提供的像素数据生成一帧图像,并通过使用生成的图像执行各种类型的图像处理。从传感器模块11发送到数字信号处理器12的图像数据是原始(RAW)数据,并且在图像处理单元32中经过各种类型的处理,例如图像数据的压缩、图像的显示以及记录介质上的图像数据的记录。

[0045] 图2示出了根据一个实施例的传输系统1的第二配置示例。

[0046] 成像单元21可以被配置为针对同一像素输出彼此不同类型的多条像素数据。例如,作为相同像素的数据,可以输出不同类型的两条像素数据(第一像素数据DATA1和第二像素数据DATA2),如图2所示。例如,对于同一个像素,可以输出两条增益不同的像素数据。在这种情况下,例如这两条像素数据可以被配置为在发送单元22与接收单元31之间并行发送。例如,在通道0至7中,通道0至3可被配置作为发送第一像素数据DATA1的第一分割发送信道(LINK0),而通道4至7可配置为作为发送第二像素数据DATA2的第二分割发送信道(LINK1)。以这种方式,例如为了在发送单元22与接收单元31之间并行发送不同类型的像素数据,可以使用一种将多个通道分割成用于相应类型的像素数据的多个分割发送信道(LINK)的配置。

[0047] 需要注意的是,传输系统1可以设置有多个发送单元22和多个接收单元31。在这种情况下,例如,可以将一个成像单元21拍摄的一帧或多帧图像数据分割并行输入到多个发送单元,并可以将并行输入的一帧或多帧图像数据并行发送到多个接收单元31。然后,并行接收的一帧或多帧图像数据可以从多个接收单元31并行输出到数字信号处理器12。

[0048] 如上所述,传输系统1的传感器模块11可以设置有一个或多个发送单元22,一个或

多个发送单元22发送一帧或多帧拍摄的图像数据。另一方面,数字信号处理器12可以与传感器模块11的发送单元22对应地设置有一个或多个接收单元31,该一个或多个接收单元31接收从传感器模块11发送的一帧或多帧图像数据。

[0049] 以下描述基于图1的传输系统1中的数据发送。在图1中,传感器模块11具有一个发送单元22,并且数字信号处理器12具有一个接收单元31。在多个发送单元22中的每一个与多个接收单元31中的每一个之间也类似地执行数据发送。

[0050] [帧格式]

[0051] 图3示出了用于在传感器模块11与数字信号处理器12之间发送一帧图像数据的帧格式的示例。

[0052] 有效像素区域A1是成像单元21拍摄的一帧图像的有效像素区域。在有效像素区域A1的左侧设置边缘区域A2,在边缘区域A2中,垂直方向的像素数与在有效像素区域A1的垂直方向上的像素数相同。

[0053] 在有效像素区域A1的上侧设置前虚拟区域A3,在该前虚拟区域A3中水平方向的像素数与有效像素区域A1和边缘区域A2的水平方向的像素总数相同。在图3的例子中,嵌入式数据(Embedded Data)插入在前虚拟区域A3中。嵌入式分组括关于与成像单元21的成像相关的设置值的信息,例如快门速度、光圈和增益。嵌入式数据可以插入到一后虚拟区域A4中。

[0054] 在有效像素区域A1的下侧设置后虚拟区域A4,在该后虚拟区域A4中水平方向的像素数与有效像素区域A1和边缘区域A2的水平方向的像素总数相同。

[0055] 有效像素区域A1、边缘区域A2、前虚拟区域A3和后虚拟区域A4包括在图像数据区域A11中。

[0056] 在包括在图像数据区域A11中的每一行之前添加报头,并且在报头之前添加起始码。另外,在包括在图像数据区域A11中的每一行之后可选地添加脚注,并且在脚注之后添加后面描述的控制码,例如结束码(End Code)。在未添加脚注的情况下,在包含在图像数据区域A11中的每一行之后添加诸如结束码之类的控制码。

[0057] 每次将成像单元21拍摄的一帧图像从传感器模块11发送到数字信号处理器12时,图3中所示格式的整个数据作为发送数据进行发送。

[0058] 图3上侧的条带示出了用于在下侧示出的发送数据的发送的分组的结构。假设在水平方向上排列的像素是一行,则分组的有效载荷存储包括在图像数据区域A11的一行中的像素的数据。通过使用数量等于或大于图像数据区域A11的垂直方向上的像素数的分组来执行一帧的整个图像数据的发送。

[0059] 通过向存储了与一行对应的像素数据的有效载荷添加报头和脚注来配置一个分组。如后面将详细描述,报头包括有效载荷中存储的像素数据的附加信息,例如帧开始、帧结束、有效行、行号、保留和纠错码(ECC)。此外,报头包括嵌入行和数据标识(ID),如粗线L11附上的。作为控制码的起始码和结束码至少被添加到每个分组中。

[0060] 以这种方式,采用对每一行发送一帧图像中包含的像素数据的格式。这使得可以在每行的消隐周期期间发送附加信息,例如报头,以及诸如起始码和结束码的控制码。

[0061] 图4示出了图3中示出的帧格式的一个分组的报头结构的示例。图5示出了图4中示出的报头结构中的报头信息的内容的示例。

[0062] 如上所述,一个分组包括报头和有效载荷数据,该有效载荷数据是与一行相对应的像素数据。可以向分组添加脚注。报头包括报头信息和报头ECC。起始码添加在每个分组的开始,结束码添加在每个分组之后。

[0063] 报头信息包括帧开始、帧结束、有效行、行号和保留。报头信息还包括作为行信息的嵌入行和作为数据识别的数据ID。图5示出了各条信息的信息内容和信息量。

[0064] 帧开始是指示帧的开始的1位信息。用于发送图3中图像数据区域A11的第一行的像素数据的分组的报头的帧开始值被设置为1,并且用于发送另一行的像素数据的分组的报头的帧开始值被设置为0。

[0065] 帧结束是指示帧的结束的1位信息。包括有效载荷中的有效像素区域A1的结束行的像素数据的分组的报头的帧结束值被设置为1,并且用于发送另一行的像素数据的分组的报头的帧结束值设置为0。

[0066] 帧开始和帧结束用作与帧相关的信息的帧信息。

[0067] 有效行是1位信息,指示存储在有效载荷中的像素数据的行是否是有效像素的行。用于发送有效像素区域A1中一行的像素数据的分组的报头的有效行值被设置为1,并且用于发送另一行的像素数据的分组的报头的有效行值被设置为0。

[0068] 行号是13位信息,指示包括存储在有效载荷中的像素数据的行的行号。

[0069] 有效行和行号用作与行相关的信息的行信息。

[0070] 嵌入行是指示分组是否是用于发送包括插入的嵌入式数据的行的分组的1位信息。例如,用于发送包括嵌入式数据的分组的报头的嵌入行值被设置为1,并且用于发送另一行的分组的报头的嵌入行值被设置为0。如上所述,关于与成像相关的设置值的信息作为嵌入式数据插入在前虚拟区域A3或后虚拟区域A4的预定行中。

[0071] 数据ID是指示存储在有效载荷中的像素数据的数量的P-位信息。P位表示等于或大于1位的预定数量的位。

[0072] 保留是用于扩展的31-P位的区域。整个报头信息的数据量是6字节。

[0073] 如图4所示,在报头信息之后布置的报头ECC包括循环冗余校验(CRC)码,其是基于6字节报头信息计算的2字节错误检测码。此外,报头ECC在循环冗余校验码之后包括两条与8字节信息相同的信息,即一组报头信息和循环冗余校验码。

[0074] 也就是说,一个分组的报头包括三组相同的报头信息和循环冗余校验码。整个报头的的数据量是8个字节的的第一组报头信息和循环冗余校验码,8个字节的第二组报头信息和循环冗余校验码,以及8个字节第三组报头信息和循环冗余校验码,即总共24个字节。

[0075] [发送单元22和接收单元31的配置]

[0076] 图6示出了传输系统1中的发送单元22的配置示例。图7示出了传输系统1中的接收单元31的配置示例。

[0077] 发送单元22和接收单元31均包括链路层的配置和物理层的配置。在图6和图7中,实线L2上方示出的配置是链路层的配置,实线L2下方示出的配置是物理层的配置。

[0078] 需要注意的是,在实线L1上方示出的配置是应用层的配置。该应用层包括系统控制器51、帧数据输入部52和寄存器53,并包括帧数据输出部141、寄存器142和系统控制器143。例如,帧数据输入部52设置在成像单元21中。例如,帧数据输出部141设置在图像处理单元32中。

[0079] 系统控制器51与发送单元22的LINK-TX协议管理器61通信,并通过例如提供与帧格式相关的信息来控制图像数据的发送。

[0080] 帧数据输入部52响应于用户的指令等执行成像,并将包括在通过执行成像获得的图像中的每个像素的数据提供给发送单元22的像素至字节转换器62。

[0081] 寄存器53存储诸如像素至字节转换的位数和通道数量的信息。根据存储在寄存器53中的信息执行图像数据发送处理。

[0082] 帧数据输出部141基于从接收单元31提供的每行的像素数据生成一帧图像,并输出该图像。使用从帧数据输出部141输出的图像进行各种类型的处理。

[0083] 寄存器142存储与图像数据的接收相关的相应类型的设置值,例如字节至像素转换的位数和通道数量。根据存储在寄存器142中的信息执行图像数据接收处理。

[0084] 系统控制器143与LINK-RX协议管理器121通信,并控制模式改变的顺序等。

[0085] [发送单元22的链路层的配置]

[0086] 如图6所示,作为链路层的配置,发送单元22设置有LINK-TX协议管理器61、像素至字节转换器62、有效载荷ECC插入器63、分组生成器64和通道分配器65。LINK-TX协议管理器61包括状态控制器71、报头生成器72、数据插入器73和脚注生成器74。

[0087] LINK-TX协议管理器61的状态控制器71管理发送单元22的链路层的状态。

[0088] 报头生成器72生成要添加到存储有与一行相对应的像素数据的有效载荷的报头,并将该报头输出到分组生成器64。图4中示出了报头的一个例子。

[0089] 报头生成器72在系统控制器51的控制下生成报头信息。例如,从系统控制器51,将指示由帧数据输入部52输出的像素数据的行号的信息和指示帧的开始和结束的信息提供给报头生成器72。

[0090] 此外,报头生成器72通过将报头信息应用于生成多项式来计算循环冗余校验码。要添加到报头信息的循环冗余校验码的生成多项式例如由以下表达式(1)表示:

$$[0091] \quad CRC16 = X^{16} + X^{15} + X^2 + 1 \cdots \cdots (1)$$

[0092] 报头生成器72通过将循环冗余校验码添加到报头信息来生成一组报头信息和循环冗余校验码,并且通过重复布置三组相同的报头信息和循环冗余校验码来生成报头。报头生成器72将生成的报头输出到分组生成器64。

[0093] 数据插入器73生成用于填充(stuffing)的数据,并将该数据输出到像素至字节转换器62和通道分配器65。作为提供给像素至字节转换器62的填充数据的有效载荷填充数据被添加到经过像素至字节转换的像素数据,并且用于调整要存储在有效载荷中的像素数据的数据量。此外,作为提供给通道分配器65的填充数据的通道填充数据被添加到经过通道分配的数据,并且用于调整通道之间的数据量。

[0094] 脚注生成器74在系统控制器51的控制下,通过将有效载荷数据应用于生成多项式来适当地计算32位循环冗余校验码,并将通过计算确定的循环冗余校验码输出到分组生成器64作为脚注。作为脚注添加的循环冗余校验码的生成多项式例如由以下表达式(2)表示:

$$[0095] \quad CRC32 = X^{32} + X^{31} + X^4 + X^3 + X + 1 \cdots \cdots (2)$$

[0096] 像素至字节转换器62获取从帧数据输入部52提供的像素数据,并且执行将每个像素的数据转换为以1字节为单位的数据的像素至字节转换。例如,由成像单元21拍摄的图像的每个像素的像素值(RGB)由8位、10位、12位、14位和16位中的任意数量的位表示。

[0097] 像素至字节转换器62例如按照从行左端的像素开始的顺序对每个像素执行像素至字节转换。此外,像素至字节转换器62通过将数据插入器73提供的有效载荷填充数据添加到通过像素至字节转换获得的以字节为单位的像素数据来生成有效载荷数据,并将该有效载荷数据输出到有效载荷ECC插入器63。

[0098] 按照通过转换获得像素数据的顺序,将经过像素至字节转换的像素数据分组为预定数量的组。在发送单元22的链路层中,以这种方式进行分组之后,对于由时钟信号定义的每个周期,对每个组中相同位置的像素数据并行地进行处理。例如,在像素数据被分配到16个组的情况下,像素数据的处理通过处理在相同周期内排列在每行中的16条像素数据来执行。

[0099] 如上所述,一个分组的有效载荷包括一行的像素数据。虽然图3中的有效像素区域A1的像素数据的处理在此描述,另一区域的像素数据,例如边缘区域A2,也与有效像素区域A1的像素数据一起被处理。

[0100] 将一行对应的像素数据分组后,添加有效载荷填充数据,使每组具有相同的数据长度。有效载荷填充数据是1字节数据。

[0101] 具有这种配置的有效载荷数据从像素至字节转换器62提供给有效载荷ECC插入器63。

[0102] 有效载荷ECC插入器63基于从像素至字节转换器62提供的有效载荷数据来计算将用于有效载荷数据的纠错的纠错码,并将作为由计算确定的纠错码的奇偶校验码插入有效载荷数据。例如,使用里德所罗门(Reed-Solomon)码作为纠错码。需要注意的是,纠错码的插入是可选的。例如,可以仅执行有效载荷ECC插入器63的奇偶校验码的插入和脚注生成器74的脚注的添加中的任何一个。

[0103] 在有效载荷ECC插入器63中,基本上,例如基于224条像素数据生成2字节奇偶校验码,并且在224条像素数据之后插入。

[0104] 有效载荷ECC插入器63将已插入有奇偶校验码的有效载荷数据输出到分组生成器64。在不执行奇偶校验码插入的情况下,从像素至字节转换器62提供给有效载荷ECC插入器63的有效载荷数据原样输出到分组生成器64。

[0105] 分组生成器64通过将由报头生成器72生成的报头添加到从有效载荷ECC插入器63提供的有效载荷数据来生成分组。在脚注已经由脚注生成器74生成的情况下,分组生成器64还将脚注添加到有效载荷数据中。

[0106] 分组生成器64向通道分配器65输出分组数据,该分组数据是包括在所生成的一个分组中的数据。通道分配器65设置有:包括报头数据和有效载荷数据的分组数据;包括报头数据、有效载荷数据和脚注数据的分组数据;或者包括报头数据和已插入奇偶校验码的有效载荷数据的分组数据。图4中的分组结构是逻辑结构,在链路层和物理层,具有图4中结构的分组的数据以字节为单位进行处理。

[0107] 通道分配器65将从分组生成器64提供的分组数据按从开始时的数据开始的顺序分配给通道0至7中要用于数据发送的每个通道。

[0108] 通道分配器65将分配给每个通道的分组数据输出到物理层。虽然下面以使用0到7的八个通道来发送数据的情况进行说明,但即使在用于数据发送的通道数量为其他数的情况下,也进行同样的处理。

[0109] [发送单元22的物理层的配置]

[0110] 如图6所示,发送单元22设置有PHY-TX状态控制器81、时钟发生器82和信号处理器83-0至83-N,作为物理层的配置。信号处理器83-0包括控制码插入器91、8B10B符号编码器92、同步器93和发送器94。在从通道分配器65输出的分组数据中,分配给通道0的分组数据输入到信号处理器83-0,并且分配给通道1的分组数据被输入到信号处理器83-1。此外,分配给通道N的分组数据被输入到信号处理器83-N。

[0111] 以这种方式,发送单元22的物理层设置有与通道数量相同数量的信号处理器83-0至83-N,并且在信号处理器83-0到83-N中的每一个中并行地执行使用每个通道要发送的分组数据的处理。虽然描述了信号处理器83-0的配置,但是信号处理器83-1至83-N也具有类似的配置。

[0112] PHY-TX状态控制器81控制信号处理器83-0至83-N的每个单元。例如,信号处理器83-0至83-N执行的每个处理的时序由PHY-TX状态控制器81控制。

[0113] 时钟发生器82生成时钟信号,并将该时钟信号输出到信号处理器83-0至83-N中的每一个的同步器93。

[0114] 信号处理器83-0的控制码插入器91将控制码添加到从通道分配器65提供的分组数据中。控制码是由从预先准备的多种类型的符号中选择的一种符号或由多种类型的符号的组合表示的代码。控制码插入器91插入的每个符号是8位数据。通过在后级电路中进行8B10B转换,由控制码插入器91插入的一个符号变为10位数据。另一方面,如后面所述,接收数据在接收单元31中进行10B8B转换;接收数据中包含的10B8B转换前的每个符号为10位数据,10B8B转换后的每个符号变为8位数据。

[0115] 控制码包括图4中示出的开始码、结束码等。此外,控制码包括空闲码、填充码、同步码、校正码和待机码。

[0116] 图8示出了由控制码插入器91添加的控制码的示例。

[0117] 空闲码是在分组数据发送期间以外的时段中重复发送的符号组。空闲码由D字符D00.0(00000000)表示,即8B10B码。

[0118] 起始码是指示分组开始的符号组。如上所述,在分组之前添加起始码。起始码由K28.5、K27.7、K28.2、K27.7四个符号表示,是三种K字符的组合。图9示出了每个K字符的值的示例。

[0119] 结束码是指示分组的结束的符号组。如上所述,在分组之后添加结束码。结束码由K28.5、K29.7、K30.7、K29.7四个符号表示,是三种K字符的组合。

[0120] 填充码是称为填充(Padding)码的符号组,插入到有效载荷数据中以填充像素数据带与物理层(PHY)发送带之间的差。像素数据带是从成像单元21输出的像素数据输入到发送单元22的发送速率,并且PHY发送带是从发送单元22发送的像素数据输入到接收单元31的发送速率。填充码由K23.7、K28.4、K28.6、K28.7四个符号表示,是四种K字符的组合。

[0121] 图10示出了一个填充码插入示例。

[0122] 图10的上级示出了在填充码插入之前分配给每个通道的有效载荷数据,并且该图10的下级示出了在填充码插入之后的有效载荷数据。在图10的例子中,填充码从开始插入在第三条像素数据和第四条像素数据之间、第六条像素数据和第七条像素数据之间、以及第十二条像素数据和第十三条像素数据之间。以这种方式,填充码插入在通道0到7的每个

通道上的有效载荷数据的相同位置。

[0123] 由信号处理器83-0的控制码插入器91执行将填充码插入分配给通道0的有效载荷数据。在信号处理器83-1至83-N中的每一个中,也以相同的时序类似地执行将填充码插入分配给其他通道的有效载荷数据中。基于像素数据带和物理层发送带之间的差、时钟发生器82生成的时钟信号的频率等来确定填充码的数量。

[0124] 以这种方式,在像素数据带较窄而物理层发送带较宽的情况下,插入填充码以调整两个频带之间的差。例如,通过插入填充码,将像素数据带与物理层发送带的差调整到一个恒定范围内。

[0125] 同步码是用于实现发送单元22与接收单元31之间的比特同步和符号同步的符号组。同步码由K28.5和任何\*\* (Any\*\*) 两个符号表示。任何\*\*表示可以使用任何类型的符号。例如,在开始在发送单元22与接收单元31之间发送分组数据之前的训练模式期间,同步码被重复发送。

[0126] 校正码(deskew code)是用于校正通道之间的数据偏移的符号组,即,通过接收单元31的每个通道接收的数据的接收时序的差。校正码由K28.5和任何\*\*两个符号表示。后面将描述使用校正码来校正通道之间的数据偏移。

[0127] 待机码是用于向接收单元31通知发送单元22的输出进入诸如高阻抗(High-Z)的状态,不再进行数据发送的符号组。即,当发送单元22结束分组数据的发送并进入待机状态时,待机码被发送到接收单元31。待机码由K28.5和任何\*\*两个符号表示。

[0128] 图11示出了插入有控制码的分组数据的示例。

[0129] 如图11所示,在信号处理器83-0至83-N的每一个中,在分组数据之前添加起始码,并且将填充码插入到有效载荷数据中。分组数据之后添加结束码,该结束码之后添加校正码。在图11的例子中,在校正码之后添加空闲码。

[0130] 控制码插入器91将添加有控制码的分组数据输出到8B10B符号编码器92。

[0131] 8B10B符号编码器92对从控制码插入器91提供的分组数据(已添加控制码的分组数据)执行8B10B转换,并且输出转换为10位单元的数据的分组数据到同步器93。

[0132] 同步器93根据时钟发生器82生成的时钟信号将从8B10B符号编码器92提供的分组数据的每一位输出到发送器94。

[0133] 发送器94经由包括在通道0中的发送信道将从同步器93提供的分组数据发送到接收单元31。在通过使用八个通道执行数据发送的情况下,还使用包括在通道1至7中的发送信道将分组数据发送到接收单元31。

[0134] [接收单元31的物理层的配置]

[0135] 如图7所示,作为物理层的配置,接收单元31设置有PHY-RX状态控制器101和信号处理器102-0至102-N。信号处理器102-0包括接收器111、时钟发生器112、同步器113、符号同步器114、10B8B符号解码器115、偏移校正器116和控制码去除器117。经由包括在通道0中的发送信道发送的分组数据被输入到信号处理器102-0,并且经由包括在通道1中的发送信道发送的分组数据被输入到信号处理器102-1。此外,经由包括在通道N中的发送信道发送的分组数据被输入到信号处理器102-N。

[0136] 以这种方式,接收单元31的物理层设置有与通道数量相同数量的信号处理器102-0至102-N,并且在信号处理器102-0到102-N中的每一个中并行地执行使用每个通道发送的

分组数据的处理。虽然描述了信号处理器102-0的配置,但是信号处理器102-1至102-N也具有类似的配置。

[0137] 接收器111经由包括在通道0中的发送信道接收表示从发送单元22发送的分组数据的信号,并将该信号输出到时钟发生器112。

[0138] 时钟发生器112通过检测从接收器111提供的信号的边缘来实现比特同步,并基于边缘检测周期产生时钟信号。时钟发生器112将从接收器111提供的信号与时钟信号一起输出到同步器113。

[0139] 同步器113根据时钟发生器112产生的时钟信号对接收器111接收到的信号进行采样,并将通过采样获得的分组数据输出到符号同步器114。时钟发生器112和同步器113实现时钟数据恢复(CDR)功能。

[0140] 符号同步器114通过检测分组数据中包含的控制码,或者通过检测控制码中包括的部分符号来实现符号同步。例如,符号同步器114检测包括在起始码、结束码和校正码中的K28.5符号以实现符号同步。符号同步器114以代表每个符号的10位单位将分组数据输出到10B8B符号解码器115。

[0141] 此外,符号同步器114通过检测包括在同步码中的符号边界来实现符号同步,该同步码在开始分组数据的发送之前的训练模式期间从发送单元22重复发送。

[0142] 10B8B符号解码器115对从符号同步器114提供的以10位为单位的分组数据执行10B8B转换,并将转换为以8位为单位的数据的分组数据输出到偏移校正器116。

[0143] 偏移校正器116从10B8B符号解码器115提供的分组数据中检测校正码。由偏移校正器116提供的关于校正码的检测时序的信息被提供给PHY-RX状态控制器101。

[0144] 此外,偏移校正器116通过将校正码的时序与由PHY-RX状态控制器101提供的信息指示的时序相匹配来校正通道之间的数据偏移。从PHY-RX状态控制器101提供的信息指示在信号处理器102-0到102-N的每一个中检测到的校正码的时序的最新时序。

[0145] 偏移校正器116将其数据偏移已经被校正的分组数据输出到控制码去除器117。

[0146] 控制码去除器117去除添加到分组数据的控制码,并将从起始码到结束码的数据作为分组数据输出到链路层。

[0147] PHY-RX状态控制器101控制信号处理器102-0至102-N的每个单元,并使每个单元执行通道之间的数据偏移的校正等。此外,在预定通道上发生发送错误并且控制码丢失的情况下,PHY-RX状态控制器101通过添加经由另一通道发送的控制码代替丢失的控制码来执行控制码的纠错。

[0148] [接收单元31的链路层的配置]

[0149] 如图7所示,作为链路层的配置,接收单元31设置有链路接收(LINK-RX)协议管理器121、通道集成器122、分组分离器123、有效载荷纠错器124和字节至像素转换器125。LINK-RX协议管理器121包括状态控制器131、报头错误校正器132、数据去除器133和脚注错误检测器134。

[0150] 通道集成器122通过以与由发送单元22的通道分配器65分配到每个通道的顺序相反的顺序重新排列分组数据来集成从物理层的信号处理器102-0到102-N提供的分组数据。

[0151] 当每个通道的分组数据被集成时,通道填充数据在数据去除器133的控制下被通道集成器122去除。通道集成器122将集成的分组数据输出到分组分离器123。

[0152] 分组分离器123将与由通道集成器122集成的一个分组相对应的分组数据分离成包括在报头数据中的分组数据和包括在有效载荷数据中的分组数据。分组分离器123将报头数据输出到报头纠错器132,并将有效载荷数据输出到有效载荷纠错器124。

[0153] 此外,在分组包括脚注的情况下,分组分离器123将与一个分组相对应的数据分离成包括在报头数据中的分组数据、包括在有效载荷数据中的分组数据、和包括在脚注数据中的分组数据。分组分离器123将报头数据输出到报头纠错器132,并将有效载荷数据输出到有效载荷纠错器124。此外,分组分离器123将脚注数据输出到脚注错误检测器134。

[0154] 在从分组分离器123提供的有效载荷数据中插入奇偶校验码的情况下,有效载荷纠错器124通过基于奇偶校验码执行纠错计算来检测有效载荷数据中的错误,并执行纠正检测到的错误。

[0155] 有效载荷纠错器124向字节至像素转换器125输出经过了通过对基本块和额外块中的每一个执行纠错而获得的纠错的像素数据。在从分组分离器123提供的有效载荷数据中未插入奇偶校验码的情况下,从分组分离器123提供的有效载荷数据原样输出到字节至像素转换器125。

[0156] 字节至像素转换器125在数据去除器133的控制下去除包括在从有效载荷纠错器124提供的有效载荷数据中的有效载荷填充数据。

[0157] 此外,字节至像素转换器125执行字节到像素转换,将通过去除有效载荷填充数据获得的以字节为单位的每个像素的数据转换为以例如8位、10位、12位、14位或16位为单位的像素数据。字节至像素转换器125中执行的转换与发送单元22的像素至字节转换器62进行的像素到字节转换相反。

[0158] 字节至像素转换器125将通过字节到像素转换获得的例如以8位、10位、12位、14位或16位为单位的像素数据输出到帧数据输出部141。在帧数据输出部141中,例如,根据由字节至像素转换器125获得的像素数据生成由报头信息的有效行标识的每行有效像素,并且通过按照报头信息的行号排列的每一行生成一帧图像。

[0159] LINK-RX协议管理器121的状态控制器131管理接收单元31的链路层的状态。

[0160] 报头纠错器132基于从分组分离器123提供的报头数据获取三组报头信息和循环冗余校验码。报头纠错器132通过使用与报头信息相同组的循环冗余校验码,针对每组报头信息和循环冗余校验码执行检错计算,该检错计算是用于检测报头信息中的错误的计算。

[0161] 此外,报头纠错器132基于每组的报头信息的错误检测结果和通过检错计算确定的数据的比较结果中的至少一个来估计正确的报头信息,并且输出估计正确的报头信息和解码结果。通过检错计算确定的数据是通过将循环冗余校验生成多项式应用于报头信息而确定的值。此外,解码结果是表示解码成功或解码失败的信息。

[0162] 假设三组报头信息和循环冗余校验码各自为组1、组2和组3。在这种情况下,报头纠错器132通过对组1的检错计算,获取组1的报头信息是否包括错误(检错结果)和作为由检错计算确定的数据的数据1。此外,报头纠错器132通过对组2的检错计算,获取组2的报头信息是否包括错误和作为由检错计算确定的数据的数据2。报头纠错器132通过对组3的检错计算,获取组3的报头信息是否包括错误和作为由检错计算确定的数据的数据3。

[0163] 此外,报头纠错器132确定数据1和数据2是否匹配、数据2和数据3是否匹配、以及数据3和数据1是否匹配中的每一者。

[0164] 例如,在对组1、组2、组3的所有检错计算均未检测到错误,且检错计算确定的数据的比较结果全部匹配的情况下,报头纠错器132选择表示解码成功的信息作为解码结果。此外,报头纠错器132估计所有的报头信息都是正确的,并选择组1的报头信息、组2的报头信息和组3的报头信息中的任一者作为输出信息。

[0165] 另一方面,在仅通过对组1的检错计算未检测到错误的情况下,报头纠错器132选择指示成功解码的信息作为解码结果。另外,报头纠错器132估计组1的报头信息是正确的,并且选择组1的报头信息作为输出信息。

[0166] 此外,在仅通过对组2的检错计算未检测到错误的情况下,报头纠错器132选择指示成功解码的信息作为解码结果。另外,报头纠错器132估计组2的报头信息是正确的,并且选择组2的报头信息作为输出信息。

[0167] 在仅通过对组3的检错计算未检测到错误的情况下,报头纠错器132选择指示成功解码的信息作为解码结果。另外,报头纠错器132估计组3的报头信息是正确的,并且选择组3的报头信息作为输出信息。

[0168] 报头纠错器132将按照上述方式选择的解码结果和输出信息输出到寄存器142,并使寄存器142存储解码结果和输出信息。以这种方式,通过使用循环冗余校验码从多条报头信息中检测没有错误的报头信息并输出检测到的报头信息来执行报头纠错器132的报头信息纠错。

[0169] 数据去除器133控制通道集成器122去除通道填充数据,并控制字节至像素转换器125去除有效载荷填充数据。

[0170] 基于从分组分离器123提供的脚注数据,脚注错误检测器134获取存储在脚注中的循环冗余校验码。脚注错误检测器134通过使用获取的循环冗余校验码来执行检错计算以检测有效载荷数据中的错误。脚注错误检测器134输出错误检测结果,并使寄存器142存储该错误检测结果。

[0171] [传感器模块11和数字信号处理器12的操作概述]

[0172] 接下来,描述传感器模块11和数字信号处理器12的操作的概述。作为示例描述包括传输系统1的成像装置的操作。

[0173] 传感器模块11的成像单元21在通过例如设置在成像装置中的快门按钮被按下来给出开始成像的指令的情况下执行成像。成像单元21的帧数据输入部52(图6)通过依次输出每个像素的数据,将包括在通过成像获得的一帧图像中的像素数据输出到发送单元22。

[0174] 通过发送单元22的数据发送处理,生成包括存储有与一行相对应的像素数据的有效载荷的分组,并且将包括在该分组中的分组数据发送到接收单元31。

[0175] 接收单元31进行数据接收处理。通过数据接收处理,接收从发送单元22发送的分组数据,并将存储在有效载荷中的像素数据输出到图像处理单元32。

[0176] 由发送单元22执行的数据发送处理和由接收单元31执行的数据接收处理针对与一行相对应的像素数据交替执行。也就是说,如果通过数据发送处理发送给定的一行的像素数据,则执行数据接收处理。如果通过数据接收处理接收到一行的像素数据,则对下一行的像素数据进行数据发送处理。发送单元22的数据发送处理和接收单元31的数据接收处理可以适当地在时间上并行执行。

[0177] 包括在一帧图像中的所有行的像素数据的发送和接收结束的情况下,图像处理单

元32的帧数据输出部141基于从接收单元31提供的像素数据生成一帧图像。

[0178] [1.3根据一个实施例的传输系统1的改进示例]

[0179] 如图8到图11所描述,在根据一实施例的传输系统1中,可以将填充码插入有效载荷数据中,以填充从成像单元21输入到发送单元22的像素数据的发送速率(像素数据带)与从发送单元22发送以输入到接收单元31的像素数据的发送速率(物理层发送带)之间的差。填充码插入率由作为发送侧的传感器模块11的操作决定,但作为接收侧的数字信号处理器12没有找到填充码插入率的手段,必须配置为能够接收包括插入的任何类型的填充码的数据。

[0180] 因此,作为根据一个实施例的传输系统1的改进示例,以下描述的是使得能够在接收侧找到填充码插入率的技术。

[0181] 需要注意的是,在物理层发送带大于像素数据带并且满足预定条件的情况下,填充码插入到有效载荷中。例如,在满足以下条件表达式(A)的情况下插入填充码。

[0182]  $CIS\_Bandwidth \times (57/56) \times (5/4) < PHY\_Bandwidth \cdots \cdots (A)$

[0183] 这里,在条件表达式(A)中,CIS\_Bandwidth对应于从成像单元21输入到发送单元22的像素数据带,并且由以下条件表达式(B)表示。

[0184]  $CIS\_Bandwidth = pixel\_clock\_rate * PIXEL\_BIT \cdots \cdots (B)$ ,其中

[0185] pixel\_clock\_rate:像素输入速率[百万像素/秒],和

[0186] PINXEL\_BIT:每个像素的位数。

[0187] 此外,在条件表达式(A)中,PHY\_Bandwidth对应于从发送单元22发送以输入到接收单元31的像素数据的物理层发送带,并由以下条件表达式(C)表示。

[0188]  $PHY\_Bandwidth = output\_bit\_rate * Lane\_NUM \cdots \cdots (C)$ ,其中

[0189] Output\_bit\_rate:输出比特率[位/秒],和

[0190] Lane\_NUM:输出通道的通道数量。

[0191] 此外,在条件表达式(A)中,(57/56)是当添加4位奇偶校验位时的数据发送效率,并且以如下方式计算。

[0192]  $(224+4)/224 = 57/56$

[0193] 此外,在条件表达式(A)中,(5/4)是经过8B10B转换的数据的发送效率,并且以如下方式计算。

[0194]  $10/8 = 5/4$

[0195] 图12示出了根据一个实施例的传输系统1中的发送单元22的改进示例的第一示例。

[0196] 在图12所示的第一示例中,图6所示的配置另外包括在发送单元22的LINK-TX协议管理器61中计算填充码插入率的插入率计算器75。

[0197] 需要注意的是,填充码插入率表示填充码长度相对于有效载荷长度的比率。如上所述,在将数据分配到通道之后,由控制码插入器91插入填充码。

[0198] 图13示出了将表示填充码插入率的数据添加到报头的示例。

[0199] 例如,指示由插入率计算器75计算的填充码插入率的数据可以被添加到报头中的保留区域,如图13所示。报头生成器72生成例如将指示填充码插入率的数据添加到保留区域的报头。

[0200] 在这种情况下,接收单元31能够经由通道接收包括在报头中指示填充码插入率的数据的分组。因此,在接收侧,例如,帧数据输出部141和系统控制器143能够找到填充码插入率。

[0201] 图14示出了根据一个实施例的传输系统1中的发送单元22的改进示例的第二示例。

[0202] 例如,可以使发送侧的寄存器53存储指示由插入率计算器75计算的填充码插入率的数据,如图14所示。寄存器53能够经由与作为分组发送路径的通道不同的路径向接收侧输出指示填充码插入率的数据。与通道不同的路径例如可以是图1和图2所示的控制线13。在接收侧,可以经由与分组发送路径不同的路径接收指示填充码插入率的数据,并且可以使接收侧的寄存器142存储该数据。因此,在接收侧,例如,帧数据输出部141和系统控制器143能够找到填充码插入率。应当注意,除了寄存器142之外的部分可以存储指示填充码插入率的数据。例如,帧数据输出部141或系统控制器143可以存储指示插入率的数据。

[0203] 图15示出了根据一个实施例的传输系统1中的发送单元22的改进示例的第三示例。

[0204] 此外,例如,可以将指示由插入率计算器75计算的填充码插入率的数据添加到嵌入式数据区域,如图15所示。需要注意的是,虽然图15示出了一个示例,其中前虚拟区域A3包括嵌入式数据区域,但嵌入式数据区域可以插入在后虚拟区域A4中。分组生成器64生成例如将指示填充码插入率的数据添加到嵌入式数据区域的分组。

[0205] 在这种情况下,接收单元31能够经由通道接收包括指示虚拟区中的填充码插入率的数据的分组。因此,在接收侧,例如,帧数据输出部141和系统控制器143能够找到填充码插入率。

[0206] [1.3效果]

[0207] 如上所述,根据一个实施例的传输系统1的改进示例使得可以找到填充码插入率。这种配置使得执行最佳数据处理成为可能。在接收侧,例如,帧数据输出部141和系统控制器143能够找到填充码插入率和有效载荷长度。

[0208] 需要注意的是,本说明书中描述的效果仅是示例而非限制性的,并且可以实现其他效果。这同样适用于以下其他实施例的效果。

[0209] <2.其他实施例>

[0210] 根据本公开的技术不限于上述一个实施例的描述,并且可以进行各种修改。

[0211] 例如,本技术可以具有以下配置。

[0212] 根据具有以下配置的本技术,可以找到填充码插入率。这种配置使得执行最佳数据处理成为可能。

[0213] (1)

[0214] 一种发送装置,包括:

[0215] 发送单元,被配置为向发送信道输出多个分组,每个分组包括有效载荷和添加到有效载荷的报头,该有效载荷包括与包括在一帧图像中的一行相对应的像素数据;以及

[0216] 插入率计算器,被配置为计算填充码的插入率,该填充码插入到有效载荷中以填充输入到发送单元的像素数据的发送率与从发送单元输出到发送信道的像素数据的发送率之间的差。

- [0217] (2)
- [0218] 根据(1)所述的发送装置,还包括:
- [0219] 报头生成器,被配置为向报头添加指示由插入率计算器计算出的填充码的插入率的数据。
- [0220] (3)
- [0221] 根据(1)所述的发送装置,还包括:
- [0222] 寄存器,被配置为存储指示由插入率计算器计算出的填充码的插入率的数据。
- [0223] (4)
- [0224] 根据(3)所述的发送装置,其中,寄存器被配置为向被配置为经由发送信道接收分组的接收装置经由与分组的发送路径不同的路径输出指示填充码的插入率的数据。
- [0225] (5)
- [0226] 根据(1)所述的发送装置,还包括:
- [0227] 分组生成器,被配置为有效载荷中生成在包括代替像素数据的虚拟区域的分组,并且将指示填充码的插入率的数据添加到虚拟区域。
- [0228] (6)
- [0229] 根据(1)至(5)中任一项所述的发送装置,其中,在从发送单元输出到发送信道的像素数据的发送率大于输入到发送单元的像素数据的发送率,并且满足预定条件的情况下,填充码插入到有效载荷中。
- [0230] (7)
- [0231] 一种接收装置,包括:
- [0232] 接收单元,被配置为经由发送信道从发送装置的发送单元接收多个分组,每个分组包括有效载荷和添加到有效载荷的报头,有效载荷包括与包括在一帧图像中的一行相对应的像素数据,其中
- [0233] 接收装置被配置为从发送装置接收关于填充码的插入率的数据,填充码插入到有效载荷中,以填充输入到发送单元的像素数据的发送率与从发送单元输出到发送信道的像素数据的发送率之间的差。
- [0234] (8)
- [0235] 根据(7)所述的接收装置,其中,接收单元被配置为经由发送信道接收包括关于填充码的插入率的数据的分组。
- [0236] (9)
- [0237] 根据(7)所述的接收装置,其中,接收装置被配置为经由与分组的发送路径不同的路径接收指示填充码的插入率的数据。
- [0238] (10)
- [0239] 一种传输系统,包括:
- [0240] 发送装置;以及
- [0241] 接收装置,其中,
- [0242] 发送装置包括:
- [0243] 发送单元,被配置为向发送信道输出多个分组,每个分组包括有效载荷和添加到有效载荷的报头,该有效载荷包括与包括在一帧图像中的一行相对应的像素数据,以及

[0244] 插入率计算器,被配置为计算填充码的插入率,该填充码插入到有效载荷中,以填充输入到发送单元的像素数据的发送率与从发送单元输出到发送信道的像素数据的发送率之间的差。

[0245] (11)

[0246] 根据(10)所述的传输系统,其中,接收装置

[0247] 包括接收单元,该接收单元被配置为经由发送信道从发送装置的发送单元接收多个分组,并且

[0248] 被配置为从发送装置接收关于填充码的插入率的数据。

[0249] 本申请要求于2019年11月20日向日本专利局提交的日本优先权专利申请号2019-209580的权益,其全部内容通过引用并入本文。

[0250] 本领域技术人员应当理解,在所附权利要求或其等同物的范围内,可以根据设计要求和因素进行各种修改、组合、子组合和变更。

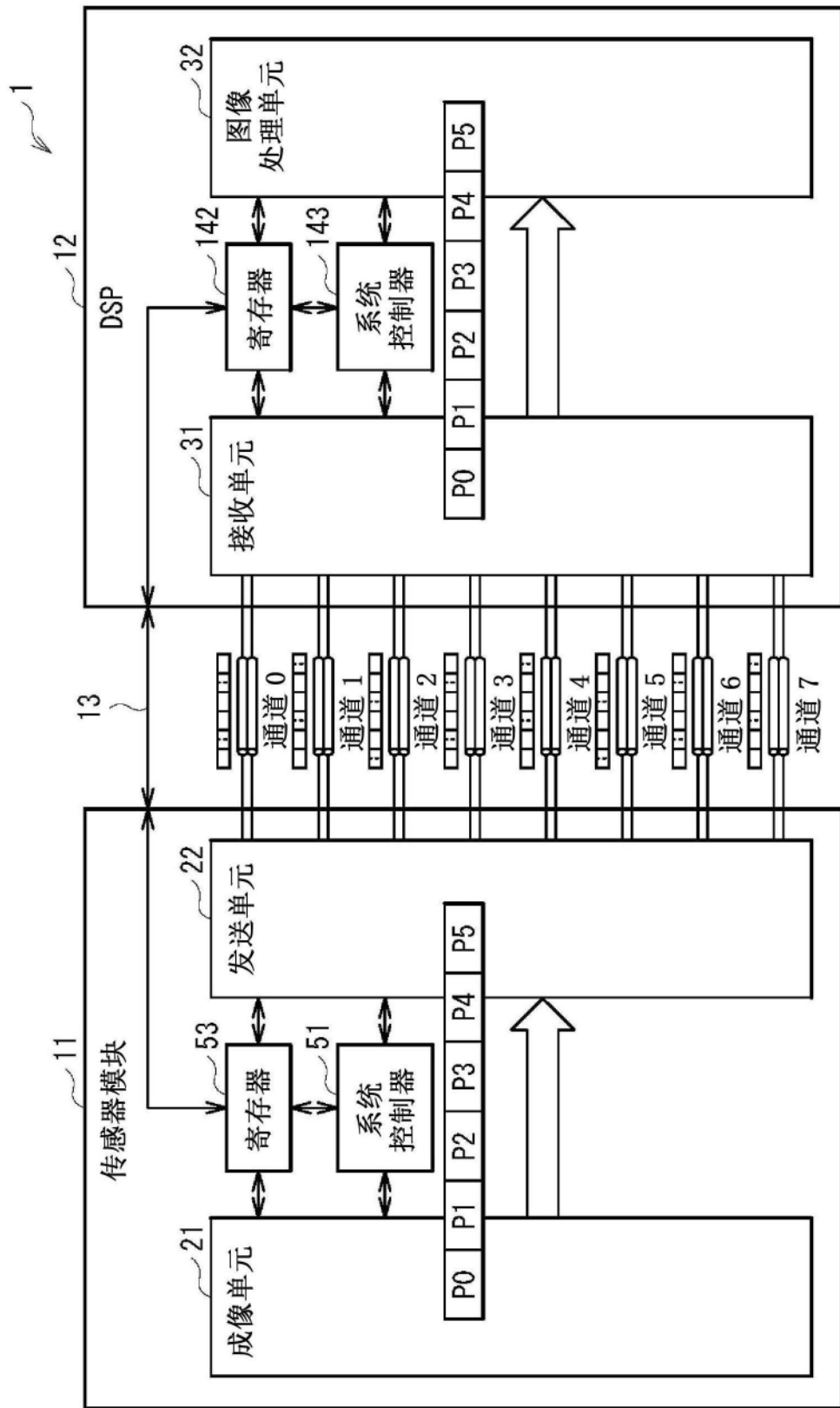


图1

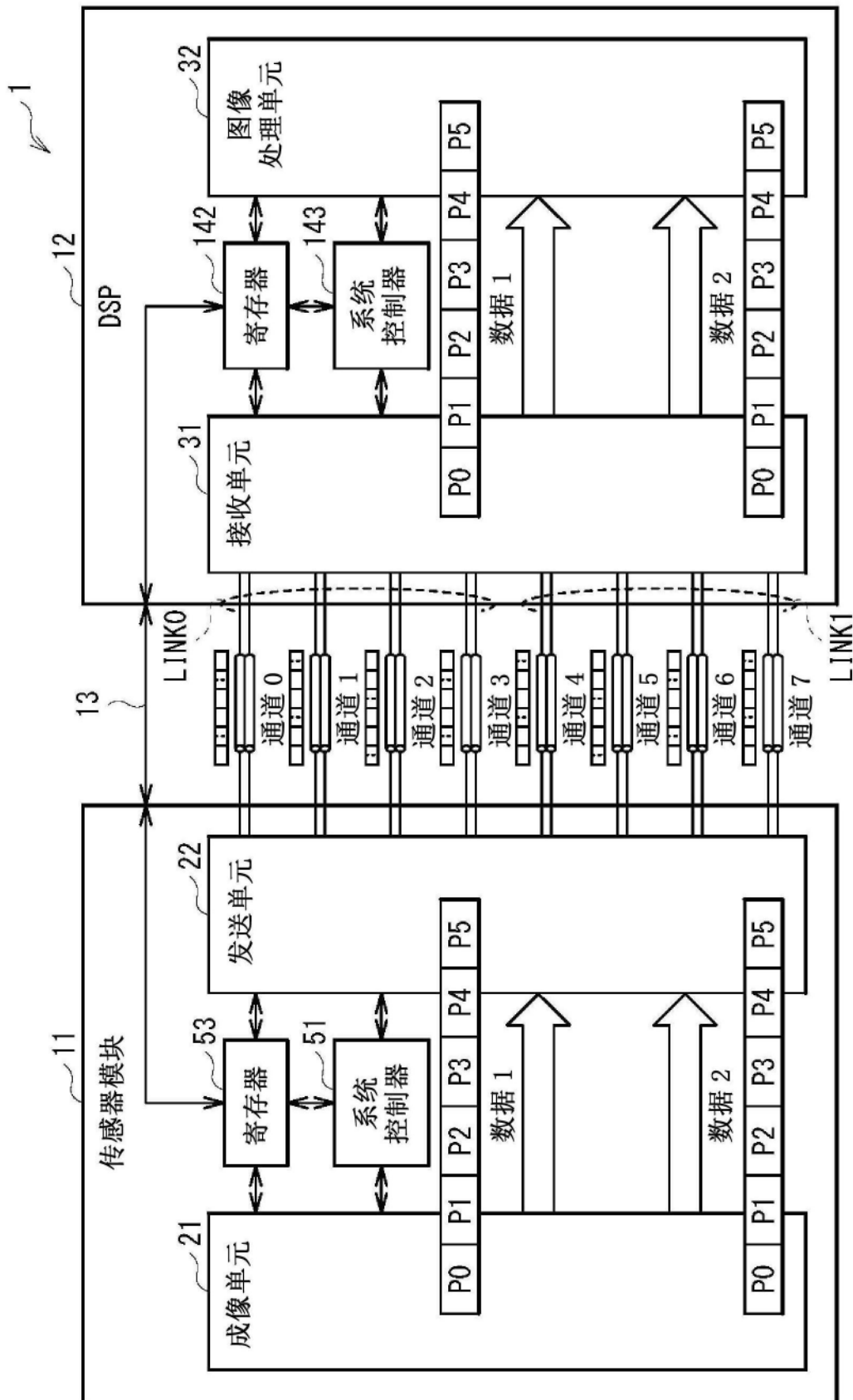


图2

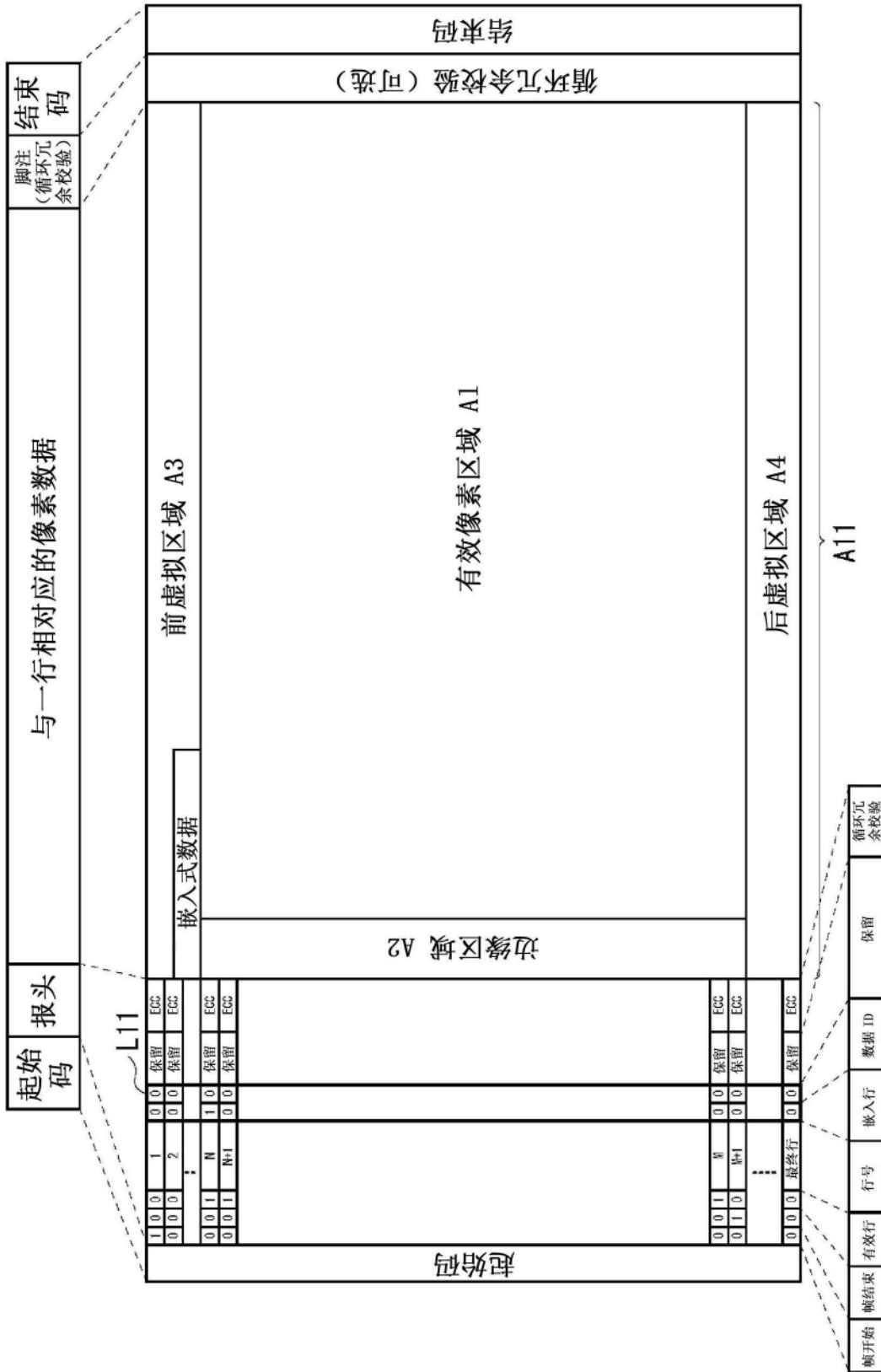


图3

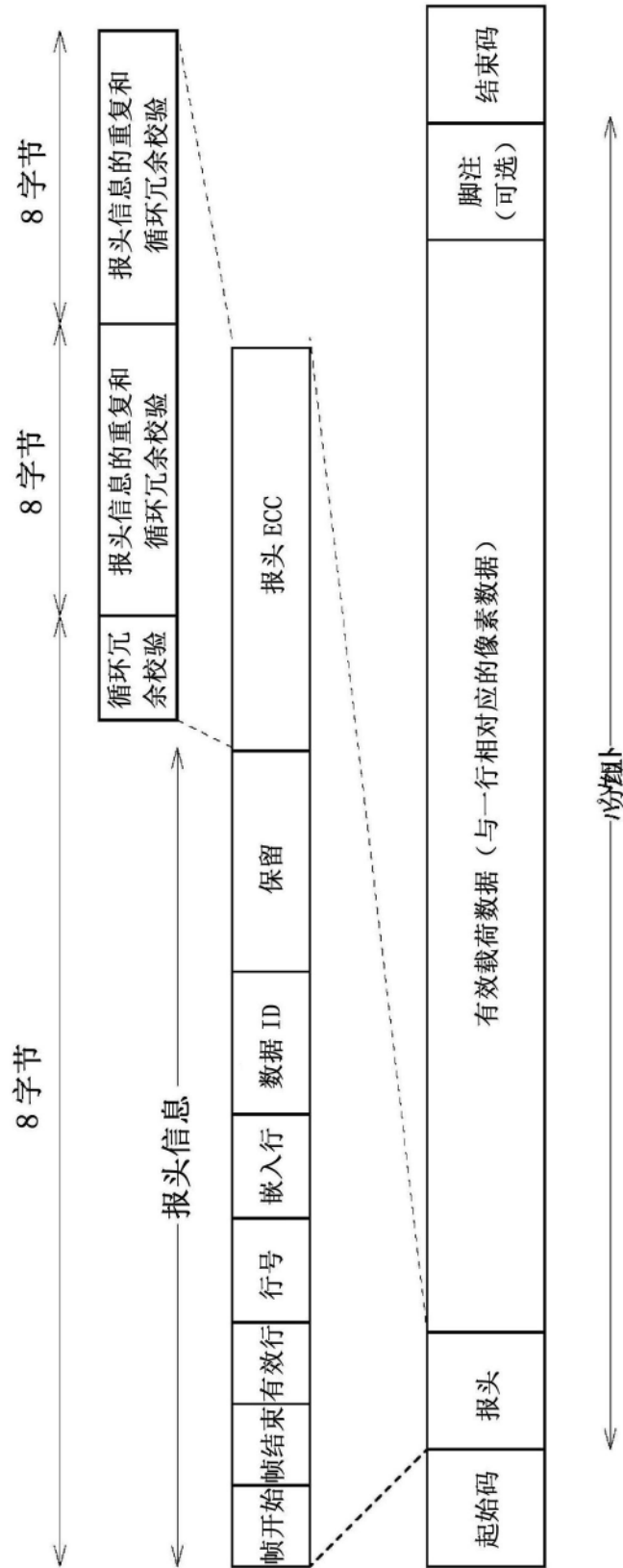


图4

主要项	次要项	信息量	内容
帧信息	帧开始	1 位	指示帧的开始 (例如, 第一行)
	帧结束	1 位	指示帧的结束 (例如, 在后虚拟之前的行)
	有效行	1 位	指示行是有效还是无效
行信息	行号	13 位	指示行号
	嵌入行	1 位	指示嵌入行号
数据信息	数据 ID	P 位	指示数据 ID
其他	保留	31-P 位	为将来的可扩展性的保留
	报头 ECC	18 字节	报头信息的 ECC

图5

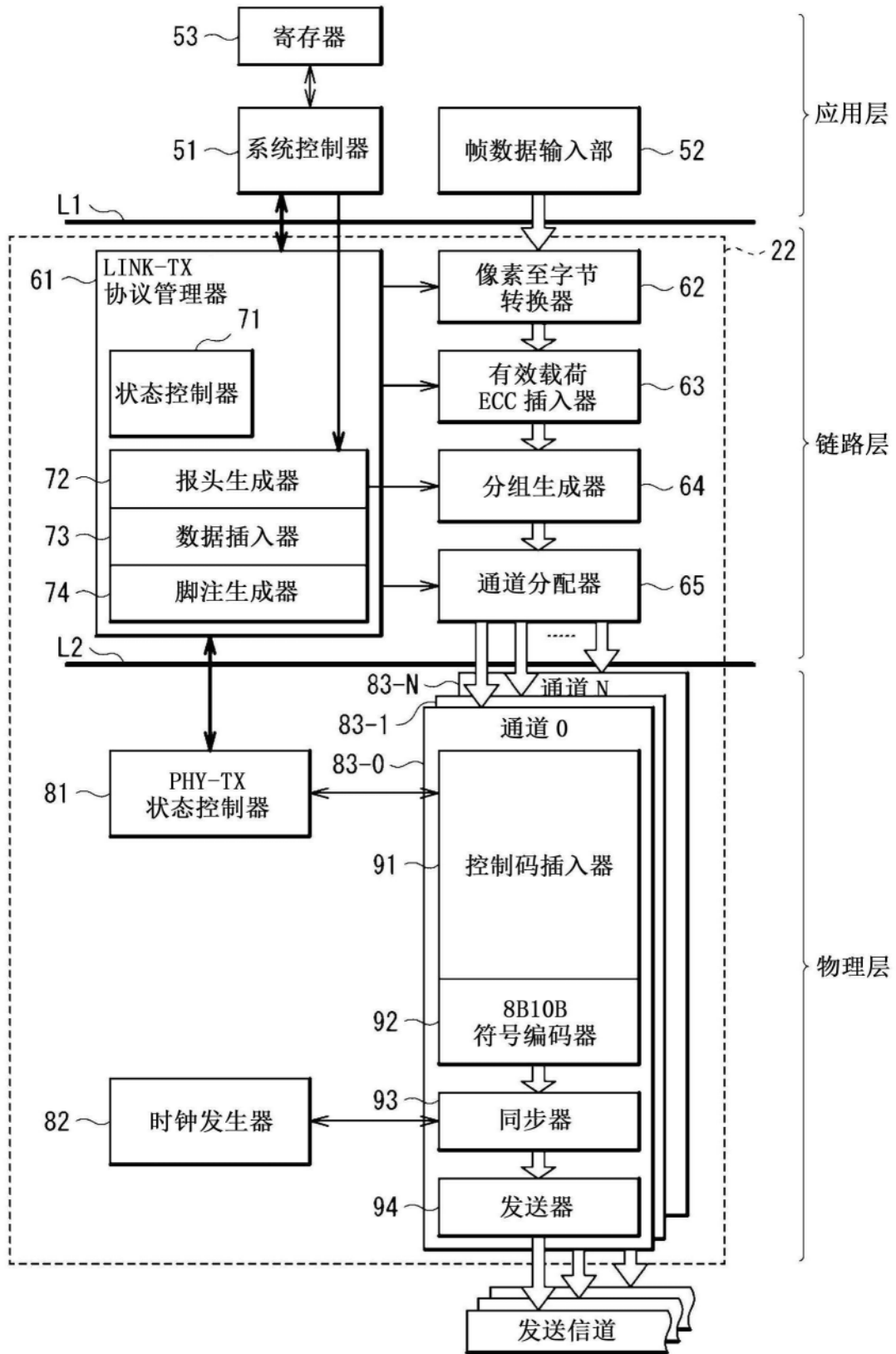


图6

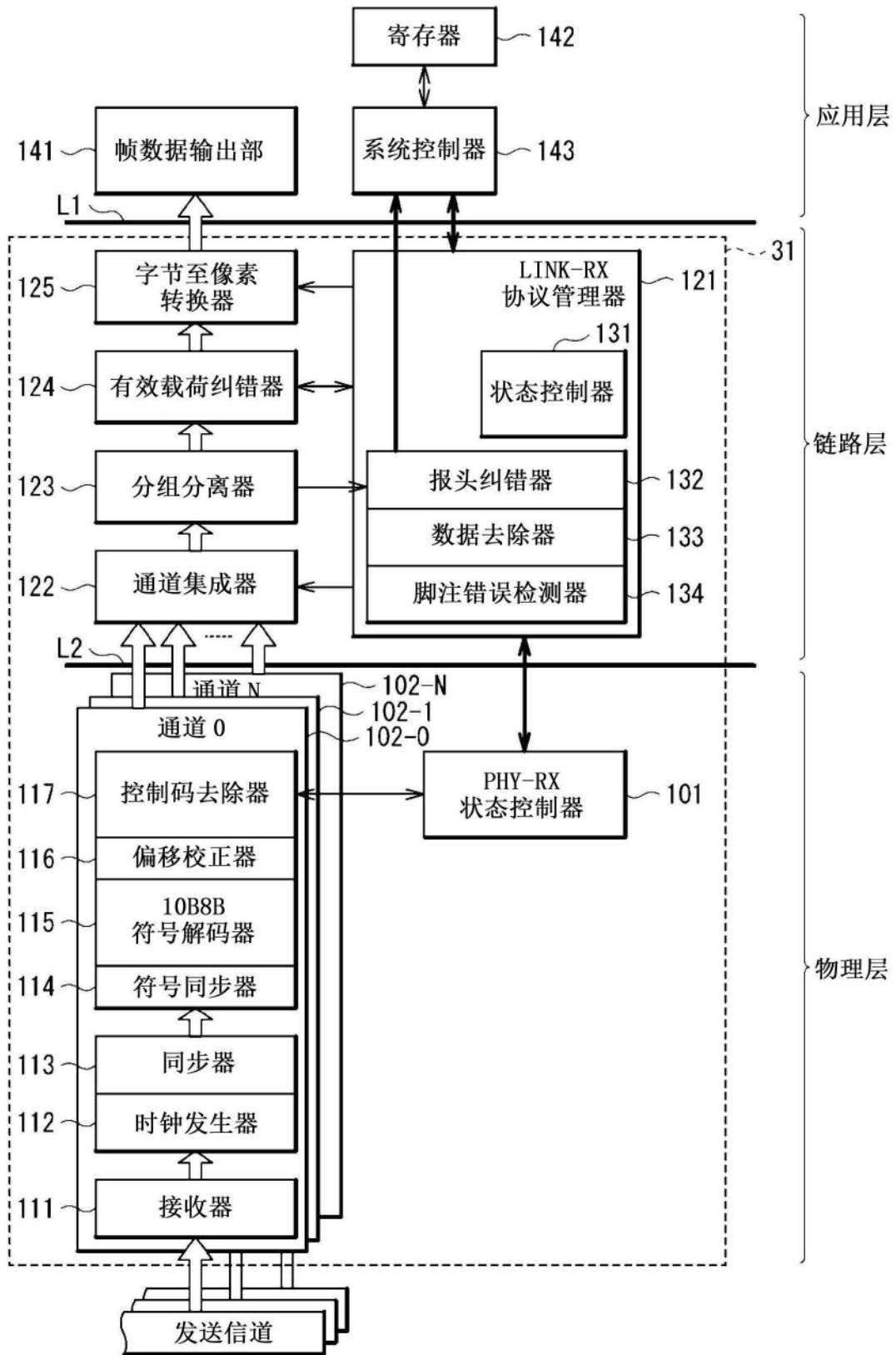


图7

PHY 控制码	应用	8B10B 符号配置			
空闲码	用于在分组发送期间以外的时间段（例如，空闲时段）中保持切换输出信号的符号组	D00.0			
起始码	指示分组的开始（行/H）	K28.5	K27.7	K28.2	K27.7
结束码	指示分组的结束（行/H）	K28.5	K29.7	K30.7	K29.7
填充码	插入填充符号组以填充像素数据（有效载荷数据）带与 PHY 发送带之间的差	K23.7	K28.4	K28.6	K28.7
同步码	用于实现位同步和 I/F 的 8B10B 符号同步的符号组	K28.5	任何**	↓	↓
校正码	用作标记以匹配通道之间的数据偏移的符号组	K28.5	任何**	↓	↓
待机码	用于向 RX 侧通知 TX 输出变为高阻抗的符号组	K28.5	任何**	↓	↓

图8

控制符号

代码	8B HGF_EDCBA	10B abcdei_fghj		备忘录
		RD-	RD+-	
K23.7	11110111	1110101000	0001010111	在填充码中使用
K27.7	11111011	1101101000	0010010111	在起始码中使用
K28.0	00011100	0011110100	1100001011	保留
K28.1	00111100	0011111001	1100000110	保留
K28.2	01011100	0011110101	1100001010	在起始码中使用
K28.3	01111100	0011110011	1100001100	保留
K28.4	10011100	0011110010	1100001101	在填充码中使用
K28.5	10111100	0011111010	1100000101	逗号字符
K28.6	11011100	0011110110	1100001001	在填充码中使用
K28.7	11111100	0011111000	1100000111	在填充码中使用
K29.7	11111101	1011101000	0100010111	在结束码中使用
K30.7	11111110	0111101000	1000010111	在结束码中使用

图9

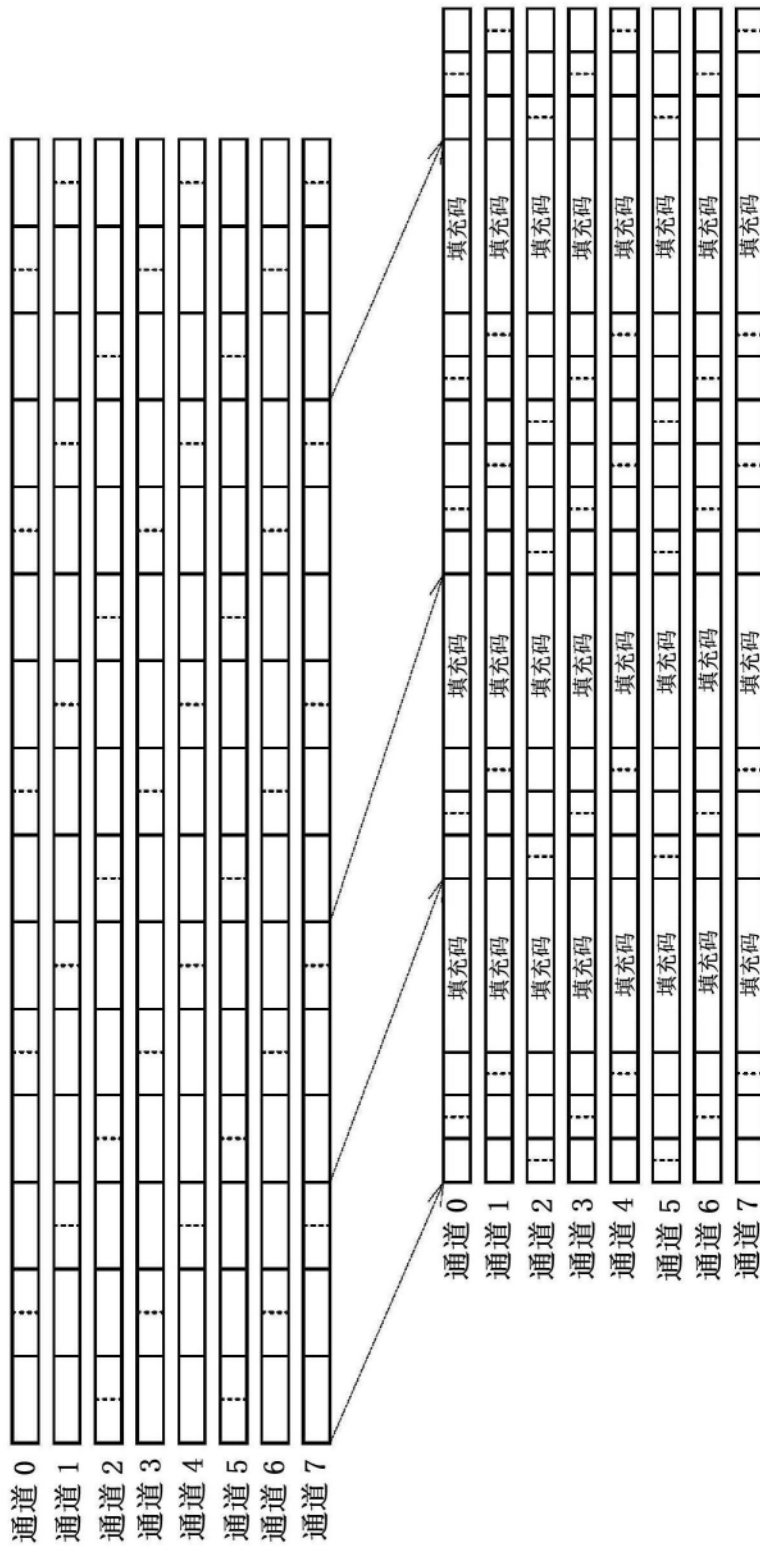


图10

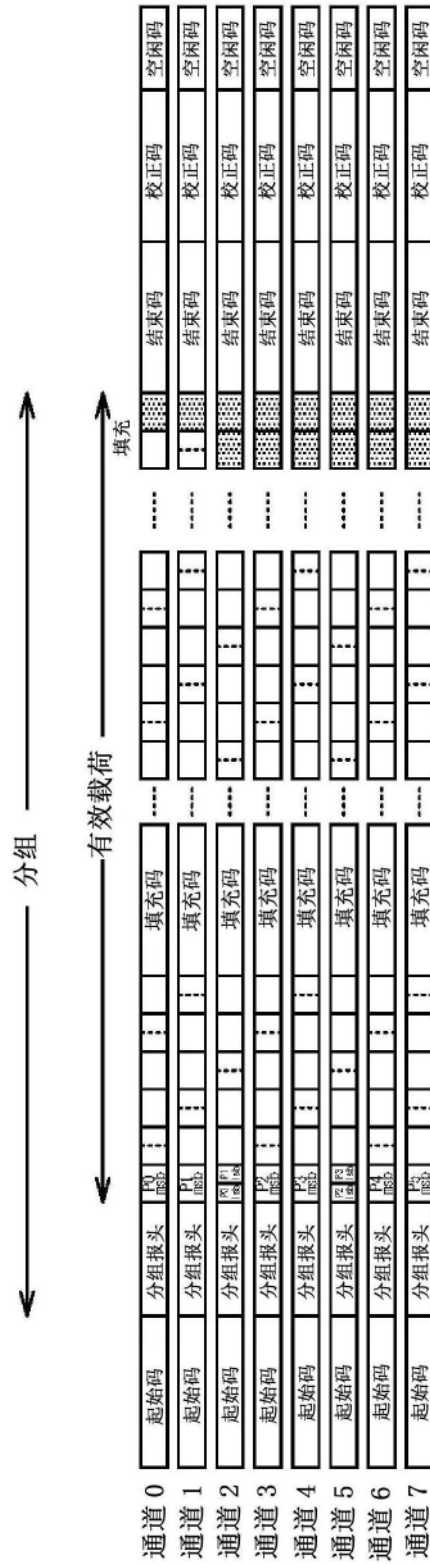


图11

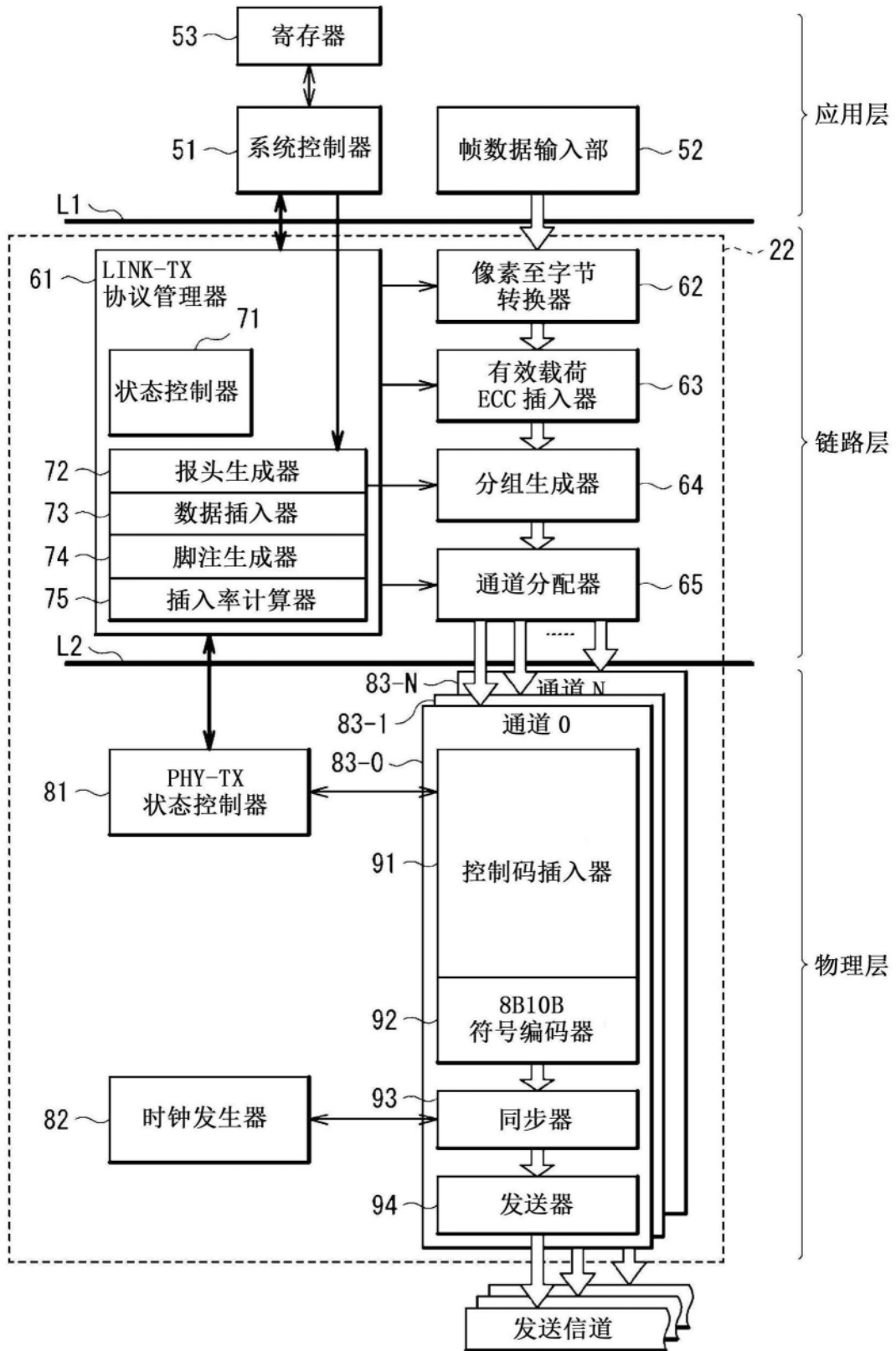


图12

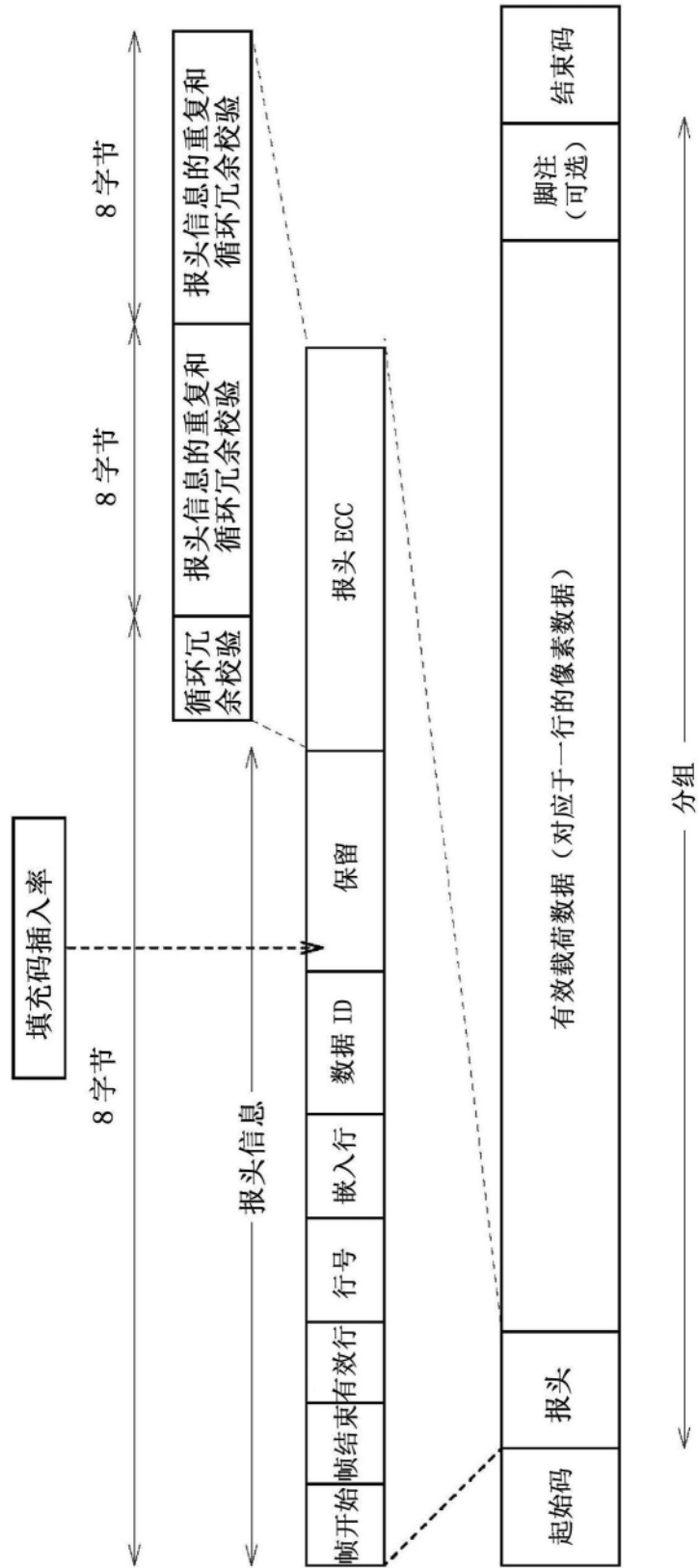


图13

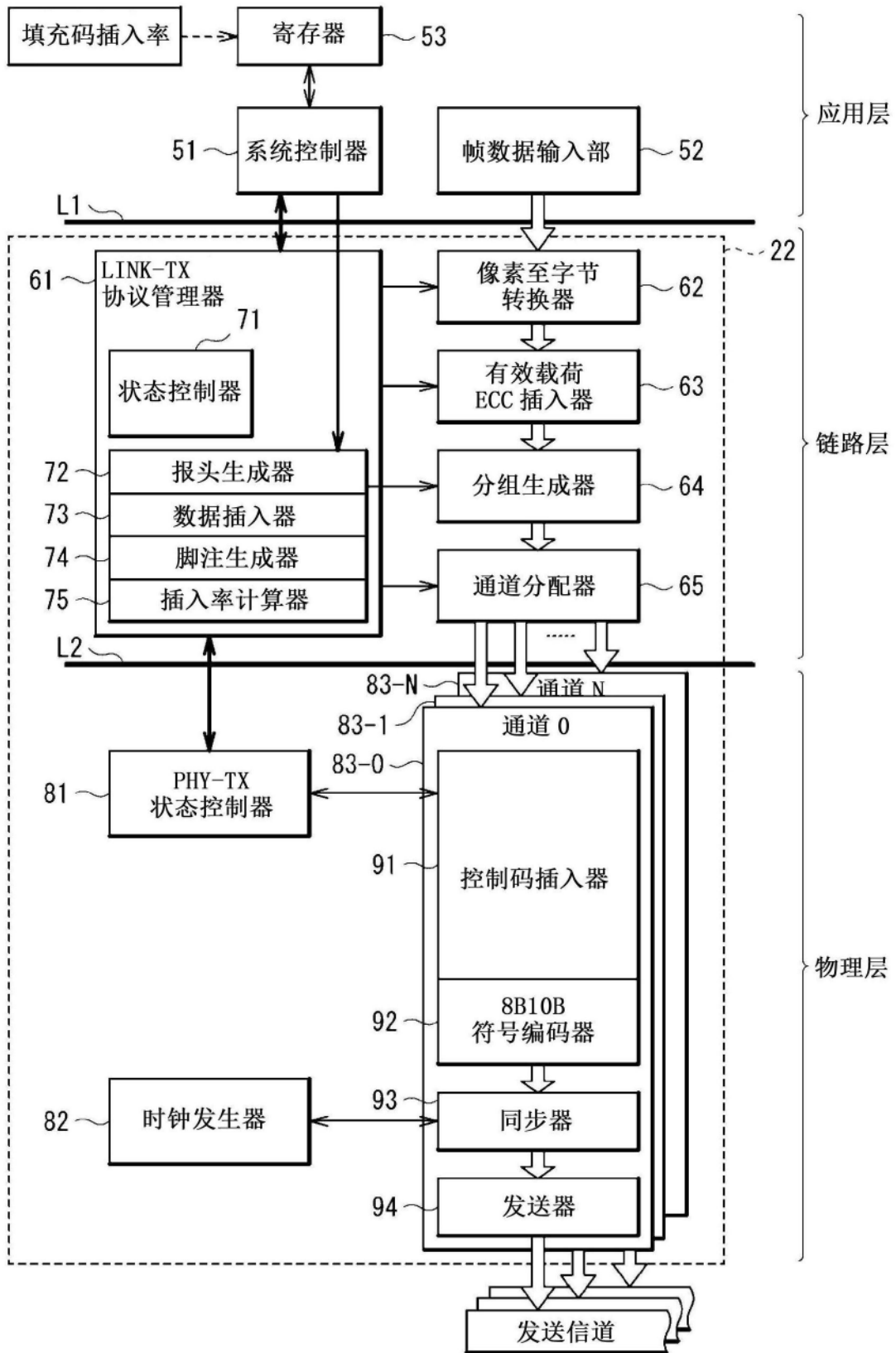


图14

