



Patent dodatkowy
do patentu nr _____

Zgłoszono: 17.01.78 (P. 204037)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 09.04.79

Opis patentowy opublikowano: 31.01.1983

Int. Cl.²

G06F 9/00

CZYTELNIA

Urząd Patentowy
Polskiej Rzeczypospolitej L.S. i J.

Twórcy wynalazku: Janusz Starosta, Jan Broda, Mieczysław Ziółkowski,
Piotr Treliński, Jan Hajduk, Andrzej Kołodziejak,
Andrzej Socha, Jan Matraś, Edward Siekierski,
Franciszek Szawłowski

Uprawniony z patentu: Ośrodek Badawczo-Rozwojowy Urządzeń Infor-
matyki „Mera-Błonie”, Błonie k/Warszawy
(Polska)

Sposób zbierania i przetwarzania danych

1

Przedmiotem wynalazku jest sposób zbierania i przetwarzania danych, zwłaszcza danych finansowo-księgowych.

Znany jest sposób zbierania i przetwarzania danych w układzie sterowanym przez jednostkę centralną składającym się z pamięci operacyjnej, asortymentu, urządzeń zewnętrznych i układu odmierzania czasu oraz jednostek sterujących pamięcią operacyjną, arytmometrem i urządzeniami zewnętrznymi polegający na tym, że przy współpracy rejestru buforowego pamięci informacja z pamięci operacyjnej podawana jest na szyny danych wspólne dla rozkazów i operandów. Informacja z szyn danych jest dostępna dla jednostek sterujących urządzeniami zewnętrznymi za pośrednictwem rejestru wejścia-wyjścia.

Jeżeli informacja na szynach danych jest rozkazem, zostaje on zapisany w rejestrze rozkazów. Operacyjna część rozkazu zostaje zdekodowana i wykorzystana w celu generowania sygnałów sterujących dla rejestrów. Natomiast część adresowa rozkazu jest używana do odczytywania operandu z pamięci lub innych funkcji podanych w definicji rozkazu. W tym celu część adresowa rozkazu jest podawana na rejestr adresu rozkazu lub rejestr adresowy pamięci. Gdy z pamięci operacyjnej odczytywany jest rozkaz, rejestr adresowy pamięci otrzymuje informację z rejestru adresu rozkazu, natomiast, gdy z pamięci operacyjnej odczytywany jest operand, rejestr adresowy pamięci

2

otrzymuje informację bezpośrednio z części adresowej rejestru rozkazów. Informacja z szyn danych jest dostępna również dla akumulatora tworzącego wraz z rejestrem buforowym pamięci arytmometr układu, z którego dane wynikowe podawane są na szyny danych. Informacja pobierana z szyn danych jest przekodowywana z postaci znaku graficznego do przedstawienia wewnętrznego arytmometru do postaci znaku graficznego.

Znany sposób zbierania i przetwarzania danych w praktycznym stosowaniu wymaga układów różniących różne rodzaje informacji przesyłanych na szyny danych oraz powoduje złożoność takowania oraz programowania układu zbierającego i przetwarzającego dane. Wymaga również prowadzenia operacji nad adresami.

Sposób zbierania i przetwarzania danych w układzie sterowanym przez jednostkę centralną, który składa się z współpracujących z sobą pamięci operacyjnej, arytmometru, urządzeń zewnętrznych i układu odmierzania czasu oraz z jednostek sterujących pamięcią operacyjną, arytmometrem i urządzeniami zewnętrznymi według wynalazku polega na tym, że sygnał operandów z pamięci operacyjnej, arytmometru, i jednostek sterujących urządzeniami zewnętrznymi podaje się przy współpracy akumulatora jednostki centralnej na szyny informacyjne. Informacja z szyn informacyjnych jest bezpośrednio dostępna dla wszystkich jednostek sterujących urządzeniami ze-

wewnętrzny lub dla urządzeń zewnętrznych oraz dla pamięci operacyjnej i arytmometru. Natomiast sygnały rozkazów podaje się z pamięci operacyjnej za pośrednictwem rejestru rozkazów jednostki centralnej na szyny rozkazowe. Informacja ta jest bezpośrednio dostępna dla dekodów wszystkich jednostek sterujących.

Dzięki temu osiągnięto, że w układzie stosującym sposób według wynalazku akumulator jednostki centralnej jest uniwersalnym rejestrem buforowym dla wszystkich bloków układu. Zbędne są również układy rozróżniające różne rodzaje informacji na szynach danych.

W korzystnym uzupełnieniu wynalazku jednostka sterująca pamięci operacyjnej adresuje pamięć operacyjną za pomocą licznika adresowego pamięci i licznika adresowego bufora, które są niezależne i realizują operacje zwiększania lub zmniejszania zawartości o 1.

Dzięki temu zbędne jest stosowanie specjalnego urządzenia arytmetycznego do modyfikacji adresu lub stosowanie układu, który umożliwiałby modyfikację adresu w arytmetrze układu. Uzyskuje się również oszczędności czasowe w pracy układu.

W dalszym korzystnym uzupełnieniu wynalazku realizację podprogramów prowadzi się wykorzystując licznik adresowy programu, którego stan zapamiętywany jest w stosie adresowym podprogramów z dekodorem posiadającym bezpośredni dostęp do szyn rozkazowych. Ostatni z zapamiętanych w stosie programowych adresów może być programowo modyfikowany.

Dzięki temu możliwe jest modyfikowanie adresu powrotu z podprogramu. Pozwala to realizować podprogramy decyzyjne, gdyż możliwe jest zakończenie realizacji danego podprogramu z wyjściem na określoną kolejną instrukcję za instrukcją wywołania podprogramu. Dzięki temu uzyskuje się uproszczenie programowania.

W innym korzystnym uzupełnieniu wynalazku do obydwu rejestrów wejściowych arytmometru podaje się jedynie tą część bajtu z szyn informacyjnych, która stanowi kod binarny cyfry, zaś wynik z arytmometru podaje się na szyny informacyjne uzupełniając kod cyfry do pełnego bajtu i wprowadzając korektę dziesiętną w układzie pamięci PROM.

Dzięki temu osiągnięto, że zbędny jest rejestr rezultatu w arytmetrze. Zbędne jest również przekodowywanie cyfry z przedstawienia graficznego do przedstawienia wewnętrznego arytmometru oraz przekodowywanie wyniku z przedstawienia wewnętrznego arytmometru do przedstawienia graficznego.

Wynalazek został przedstawiony w przykładzie wykonania układu realizującego sposób według wynalazku na rysunku, w którym fig. 1 i fig. 2 przedstawia schemat ideowy układu, a fig. 3 przedstawia przebiegi czasowe generatora jednostki centralnej.

W opisie przykładu oznaczono dwa występujące poziomy napięć: L odpowiadający niskiemu przedziałowi napięć i poziom H odpowiadający wysokiemu przedziałowi napięć. Sygnały, które są traktowane jako ważne gdy mają poziom L ozna-

czone z kreską nad odpowiednim symbolem, na przykład **ZER**.

Układ ma stan początkowy w momencie włączenia, ponieważ jednostka centralna **JC** generuje wtedy sygnał **ZER** o poziomie L. Możliwe jest zerowanie w każdym momencie przez naciśnięcie klawisza **ZERKL** zerowania w drukarce **DRUK**. Praca układu jest synchronizowana generatorem jednostki centralnej **JC** przez sygnały tego generatora **GEN**, zegarowymi **ZEG** i strobującymi **STB**. Sygnał zegarowy **ZEG** może być blokowany przez podawanie przez jedną, z jednostek sterujących poziomowi L na linię blokady zegara **BLOCZ**. Sygnał strobujący **STB** jest blokowany podobnie jak sygnał zegarowy **ZEG**.

Zależności czasowe tych sygnałów przedstawione są na fig. 3 rysunku. Sygnał strobujący **STB** jednostki centralnej **JC** po przejściu przez jednostkę sterującą pamięci operacyjnej **JSPA** wysłany zostaje do układu jako sygnał strobujący systemu **STROB**.

Praca każdej z jednostek sterujących możliwa jest po jej odpowiednimysterowaniu poprzez szyny rozkazowe **SZR** oznaczone cyframi od 0 do 7. Każda jednostka sterująca wyposażona jest w dekodery **DEK** rozkazów, którego działanie jest możliwe jeżeli indentyfikator blokady rozkazu **BLOCR** ma poziom H. W przeciwnym przypadku rozkaz nie będzie dekodowany.

Kombinacja sygnałów szyn rozkazowych **SZR** wysyłana przez jednostkę centralną **JC** odpowiada odpowiedniemu rozkazowi, który jest dekodowany tylko przez jedną z jednostek sterujących **JSDK**, **JSKL**, **JSLs**, **JSAT**, **JSPA**, **JSPK**, albo układ transmisji danych **ONLINE**, układ odmierzania czasu I lub stos programowy **LA**. Jednostka sterująca pamięci operacyjnej **JSPA** po odebraniu odpowiedniego sygnału może wysłać na linię indentyfikatora **BLOCR** poziomowi L, co powoduje, że stany szyn rozkazowych **SZR** nie będą dekodowane jako rozkazy, lecz potraktowane jako adresy strony i komórki pamięci operacyjnej.

Na specjalny rozkaz z szyn **SZR** układ powodujeysterowanie linii blokady zegara **BLOCZ** poziomem L na określony czas, czyli zablokowanie zegara systemu **ZEG** na ten czas. Czas ten może być w znacznym zakresie regulowany w zależności od potrzeb.

Obieg informacji w układzie odbywa się za pośrednictwem szyn informacyjnych **SZI** oznaczonych cyframi od 0 do 7, które są dostępne dla wszystkich jednostek sterujących lub urządzeń zewnętrznych. Każda z jednostek sterujących może wymuszać na tych szynach swoje stany i są one wówczas traktowane jako stany wyjściowe danej jednostki sterującej. Każda wymiana informacji między poszczególnymi jednostkami sterującymi odbywa się za pośrednictwem rejestru **R1** w jednostce centralnej **JC**. Wpisanie bajtu informacji z szyn informacyjnych **SZI** do rejestru **R1** odbywa się przezysterowanie linii wejściowej rejestru **WER1** przy współdziałaniu sygnału strobującego **STROB**. Wystawienie tej informacji na szyny informacyjne **SZI** następuje przezysterowanie linii wyjściowej rejestru **WYR1** poziomem L. Obie linie

rejestru **WER1** i **WYR1** są dostępne dla wszystkich jednostek sterujących jako linie typu otwarty kolektor.

Jeżeli jednostka sterująca drukarki **JSDK** odbierze odpowiedni sygnał z szyn rozkazowych **SZR** to zablokuje zegar **ZEG** wysyłając sygnał blokady zegara **BLOCZ** o poziomie L, otworzy rejestr **R1** przez sygnał **WYR1** o poziomie L, co spowoduje wystawienie jego wartości na szyny informacyjne **SZI** i wyśle sygnał akceptacji **SE** o poziomie L do drukarki **DRUK**. Jeżeli drukarka **DRUK** przyjmuje informacje z szyn informacyjnych **SZI** do swego bufora to wyśle sygnał akceptacji **ACK** o poziomie L co powoduje zdjęcie sygnału linii wyjściowej rejestru **WYR1** oraz odblokowanie zegara **ZEG** przez zdjęcie z linii blokady zegara **BLOCZ** poziomu L. Układ może wykonywać dalsze rozkazy.

Jeżeli jednostka sterująca klawiatury **JSKL** odbierze odpowiednie sygnały z szyn rozkazowych **SZR** to zablokuje zegar **ZEG** system wysyłając poziom L na linię blokady zegara **BLOCZ** i wyśle sygnał żądania kodu **AC** o poziomie L do klawiatury **KLAW**. Po naciśnięciu klawisza klawiatura wystawia kod danego znaku na szyny informacyjne **SZI** oraz wysła sygnał potwierdzenia kodu — znaku **SC** o poziomie L. Jednostka sterująca klawiatury **JSKL** wystawia ten kod na szyny informacyjne **SZI** i przez podanie poziomu L na linię wejściową rejestru **WER1** spowoduje jej wpisanie przez najbliższy sygnał strobuujący **STROB** do rejestru **R1**. Odebranie sygnału potwierdzenia kodu znaku **SC** przez jednostkę sterującą klawiatury **JSKL** powoduje zdjęcie sygnału L z linii blokady zegara **BLOCZ** i odblokowanie zegara.

Sygnał blokady klawiatury **AO** zależny jest od sygnału zerującego **ZER**. Jeżeli sygnał **ZER** na poziomie L to sygnał blokady klawiatury **AO** ma poziom H i klawiatura **KLAW** jest zablokowana. Stan pracy układu może być kontrolowany przez zespół lampek sygnalizacyjnych **ZLS**, których zapalenie i zgaszenie można uzyskać przez podanie na szyny rozkazowe **SZR** odpowiednich rozkazów dekodowanych przez jednostkę sterującą lampkę sygnalizacyjnych **JLSL**. Wszystkie lampki gaszone są podaniem na linię zerowania **ZER** poziomu L.

Odebranie odpowiednich rozkazów przez jednostkę sterującą pamięci kasetowej **JSPK** umożliwia współpracę z pamięcią kasetową **PK**. W zależności od potrzeb jednostka sterująca pamięci kasetowej **JSPK** może wymuszać blokadę zegara **ZEG** przez podanie poziomu L na linię **BLOCZ**, wpisanie stanu szyn informacyjnych **SZI** do rejestru **R1** w jednostce centralnej **JC** przez występowanie poziomem L linii wejściowej rejestru **WER1**, co ma miejsce przy odczycie taśmy lub też wystawienie zawartości rejestru **R1** na szyny informacyjne **SZI** przez występowanie linii wyjściowej rejestru **WYR1** poziomem L. Jednostka sterująca pamięci kasetowej **JSPK** zamienia informację szeregową podaną z pamięci kasetowej **PK** linią odczytu **IO** na informację równoległą i wystawia ją na szyny informacyjne **SZI** na informację szeregową podaną do pamięci kasetowej **PK** linią zapisu **IZ**. Jednostka sterująca pamięci kasetowej **JSPK** umożliwia realizację wszystkich koniecznych dla pracy

pamięci kasetowej **PK** sygnałów **PR2**, **RE2**, **CZYT**, **RP**, **RW**, **PS2**, **PO**, **RS** związanych ze sterowaniem pamięci i ruchu taśmy.

Działanie arytmometru **A** przebiega następująco: odrębny rozkaz zakodowany przez jednostkę sterującą arytmometru **JSAT** decyduje o tym, czy zrealizowane będzie dodawanie czy odejmowanie. Kolejny rozkaz z szyn rozkazowych **SZR** powoduje wpisanie stanu szyn informacyjnych **SZI** do pierwszego rejestru arytmometru **RA**. Stan czterech najmłodszych bitów na tych szynach jest traktowany jako cyfra od 0 do 9. Kolejny rozkaz wpisuje stan szyn informacyjnych **SZI** do drugiego rejestru arytmometru **RB**. Wystawiona powinna być na nich druga cyfra, którą dodaje się do pierwszej. Zawartość obu rejestrów arytmometru jest porównywana i wynik porównania podawany jest na wyjścia $X < B$; $X = B$; lub $X > B$. Równocześnie wykonana zostaje odpowiednia operacja arytmetyczna.

Specjalnym rozkazem wynik zostaje wystawiony na szyny informacyjne **SZI**, przy czym przez podawanie poziomu L na linię wejściową rejestru **WER1** stan tych szyn zostaje wpisany przez arytmometr **A** do rejestru **R1**. Stan tych szyn **SZI** odpowiada cyfrze wyniku operacji arytmetycznej wykonanej w systemie dziesiętnym, przy czym arytmometr **A** pamięta przeniesienie. Zmiana 4-bitowego kodu cyfry na 8-bitowy kod znaku dziesiętnego wraz z korektą dziesiętną jest przeprowadzona w układzie pamięci **PROM** stanowiącej integralną część arytmometru. Przez posłużenie się pamięcią operacyjną **PAO** i zastosowanie odpowiedniego ciągu rozkazów możliwe jest dodawanie lub odejmowanie liczb o wielkości ograniczonej tylko wielkością pamięci. Operacja odbywa się w systemie dziesiętnym i możliwe jest wprowadzenie liczb na przykład z klawiatury **KLAW** i drukowanie wyniku przez drukarkę **DRUK**.

Jednostka sterująca pamięci operacyjnej **JSPA** umożliwia współpracę z pamięcią operacyjną **PAO** o maksymalnej pojemności 64 kilobajty. Jednostka **JSPA** zawiera dwa liczniki: licznik adresowy pamięci i licznik adresowy bufora. Liczniki te mogą być ładowane w sposób następujący: przyjęcie przez dekodery jednostki sterującej pamięci operacyjnej **JSPA** odpowiedniego rozkazu, określającego czy ładowany będzie licznik adresowy pamięci czy licznik adresowy bufora, jednostka sterująca pamięci operacyjnej **JSPA** wysła na linię identyfikatora **BLOCR** poziom L i w dwu następnych tempach zegara **ZEG** stan szyn rozkazowych **SZR** traktowany jest jako adres strony i komórki pamięci lub bufora. Po załadowaniu liczników blokada rozkazów **BLOCR** zostaje zdjęta i system może przejść do następnych rozkazów.

Jednostka sterująca pamięci operacyjnej **JSPA** umożliwia adresowanie pamięci **PAO** z szyn adresowych programowanych **SZAN** i **SZAA**, przy czym szyny adresowe **SZAN** określają stronę pamięci, zaś szyny **SZAA** odpowiednią komórkę. W takim stanie informacja z wyjścia pamięci operacyjnej **PAO** podawana jest na szyny promowe **SZPO**. Realizowane jest to przez podanie poziomu H na linię przełączania **IP** do pamięci.

Adresowanie pamięci z obydwu liczników adresowych odbywa się na specjalny rozkaz z szyn rozkazowych **SZR** zakodowany przez **DEK** jednostki sterującej pamięci operacyjnej **JSPA**. Odebranie przez tę jednostkę osobnego rozkazu z szyn rozkazowych **SZR** powoduje wystawienie komórki pamięci **PAO** określonej stanem jednego z liczników adresowych na szyny informacyjne **SZI** i wpisanie stanu do rejestru **R1**. W tym stanie linia „czytaj-pisz” — **R/W** pozostaje w stanie L, również linia przełączania **IP** wystawiana jest poziomem L.

Osobny rozkaz powoduje załadowanie stanem z szyn informacyjnych **SZI** komórki pamięci wybranej stanem licznika adresowego pamięci lub licznika adresowego bufora przez wystawienie linii „czytaj-pisz” — **R/W** poziomem H. Upřednio zostaje wystawiana poziomem L linia wyjściowa rejestru **WYR1**, czyli do pamięci **PAO** zostaje zapisana zawartość rejestru **R1**. Jednostka sterująca pamięci **JSPA** umożliwia zwiększenie lub zmniejszenie zawartości licznika adresowego pamięci i licznika adresowego bufora i 1 dowolną ilość razy przez podanie odpowiednich rozkazów na szyny rozkazowe **SZR**. Adresowanie pamięci **PAO** odbywa się przez podanie na szyny adresowe pamięci **SAS** adresu stron pamięci i na szyny adresowe **SPA** adresu komórki pamięci. Pamięć **PAO** może być organizowana w ten sposób, że część może stanowić pamięć typu stałego — tylko odczyt ROM, zaś reszta może stanowić pamięć typu odczyt-zapis (RAM). Skład pamięci **PAO** zależy od potrzeb wymaganych od układu. W pamięci stałej ROM zapisane są stałe powtarzalne programy. Wybieralność stron pamięci może być blokowana podaniem poziomu L na linię blokady promów **BLOCP**.

W urządzeniu możliwa jest realizacja złożonych podprogramów, gdyż w stosie adresowym **LA** możliwe jest zapamiętanie pięciu kolejnych stanów z szyn adresowych **SZAN** i **SZAA** na specjalny rozkaz zdekodowany z szyn rozkazowych **SZR**. Na inny specjalny rozkaz możliwe jest wystawienie tych zapamiętanych stanów na szyny promowe **SZP** w dwu tempach zegara — najpierw strony a potem komórki. Przez ten czas na linię blokady promów **BLOCP** wysyłany jest poziom L. W trakcie tych operacji każdorazowo stan zapamiętany z szyn adresowych **SZAA** może być zwiększony o jeden zadaną ilość razy. Gdy stan szyn adresowych komórek **SZAA** przekroczy liczbę stanowiącą pojemność strony to zwiększy się o jeden stan szyn adresowych stron **SZAN**.

Układ ma również blok transmisji szeregową w linię **ON LINE**. Transmisja odbywa się na specjalne rozkazy zdekodowane z szyn rozkazowych **SZR**. Blok **ON LINE** zamienia informację szeregową z linii na informację równoległą wystawioną

na szyny informacyjne **SZI** i odpowiednio przekodowuje stan szyn informacyjnych **SZI** na szeregową i wysyła ją na linię. Blok **ON LINE** zawiera również programowany interfejs transmitujący informacje z różnymi prędkościami określonymi generatorem wewnętrznym lub zewnętrznym.

Zastrzeżenia patentowe

1. Sposób zbierania i przetwarzania danych w układzie sterowanym przez jednostkę centralną składającym się z współpracujących z sobą pamięci operacyjnej, arytmometru, urządzeń zewnętrznych i układu odmierzania czasu oraz z jednostek sterujących pamięcią operacyjną, arytmometrem i urządzeniami zewnętrznymi, **znamienny tym**, że przy współpracy akumulatora (**R1**) jednostki centralnej (**JC**) sygnały operandów z pamięci operacyjnej (**PAO**), arytmometru (**A**) i jednostek sterujących urządzeniami zewnętrznymi (**JSKL**, **JSPK**, **ON LINE**) podaje się na szyny informacyjne (**SZI**), z których sygnały te są bezpośrednio dostępne dla wszystkich jednostek sterujących urządzeniami zewnętrznymi (**JSPK**) lub urządzeń zewnętrznych (**DRUK**) oraz dla arytmometru (**A**) pamięci operacyjnej (**PAO**), natomiast sygnały rozkazów podaje się z pamięci operacyjnej (**PAO**) za pośrednictwem rejestru rozkazów jednostki centralnej (**JC**) na szyny rozkazowe (**SZR**), z których sygnały te są bezpośrednio dostępne dla dekodów (**DEK**) wszystkich jednostek sterujących (**JSDK**, **JSKL**, **JSLS**, **JSAT**, **JSPA**, **JSPK**, **ON LINE**).

2. Sposób według zastrz. 1, **znamienny tym**, że jednostka sterująca pamięci operacyjnej (**JSPA**) adresuje się pamięć operacyjną (**PAO**) za pomocą licznika adresowego pamięci i licznika adresowego bufora, które są niezależne i realizują operacje zwiększania lub zmniejszania zawartości o 1.

3. Sposób według zastrz. 1, **znamienny tym**, że realizację podprogramów prowadzi się wykorzystując licznik adresowy programu jednostki centralnej (**JC**), którego stan zapamiętywany jest w stosie adresowym podprogramów (**LA**) z dekodorem (**DEK**) posiadającym bezpośredni dostęp do szyn rozkazowych (**SZR**), przy czym ostatni z adresów zapamiętanych w stosie adresowym podprogramów (**LA**) może być programowo modyfikowany.

4. Sposób według zastrz. 1, **znamienny tym**, że do obydwu rejestrów wejściowych (**RA**, **RB**) arytmometru (**A**) podaje się jedynie tę część bajtu z szyn informacyjnych (**SZI**), która stanowi kod binarny cyfry, zaś wynik z arytmometru (**A**) podaje się na szyny informacyjne (**SZI**) uzupełniając kod cyfry do pełnego bajtu i wprowadzając korektę dziesiętną w układzie pamięci **PROM**.

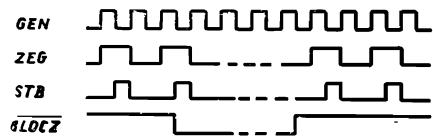
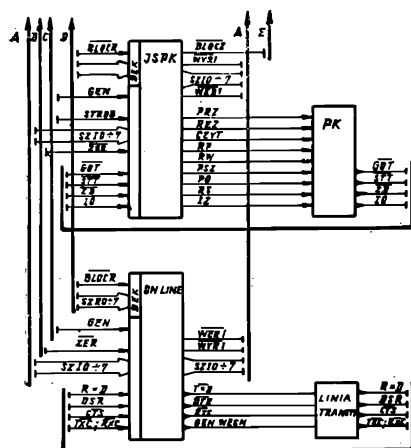
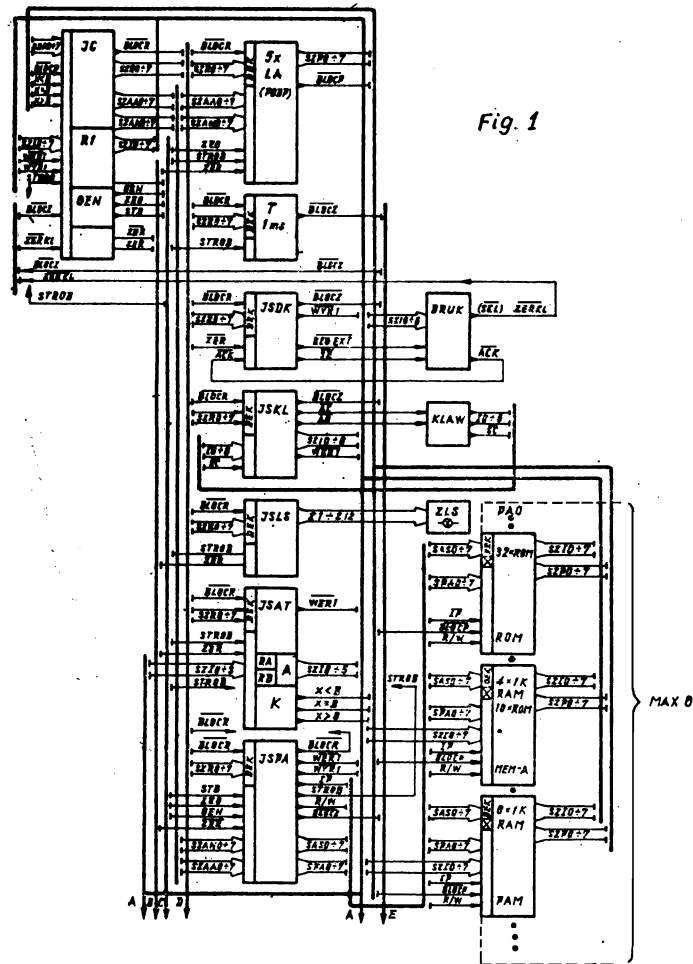


Fig. 3