(19) 대한민국특허청(KR)
(12) 국제특허출원의 출원공개공보(A)

(51) Int. Cl.[6]
H02M 7/538

(11) 공개번호 특1997-0704264
(43) 공개일자 1997년08월09일

(21) 출원번호	특1996-0707121		
(22) 출원일자	1996년12월10일		
번역문제출일자	1996년12월10일		
(86) 국제출원번호	PCT/EP 95/006969	(87) 국제공개번호	WO 95/034941
(86) 국제출원출원일자	1995년06월01일	(87) 국제공개일자	1995년12월21일
(81) 지정국	EP 유럽특허 : 오스트리아 벨기에 스위스 리히텐스타인 서독 덴마크 스페인 프랑스 영국 그리스 이탈리아 룩셈부르크 네덜란드 국내특허 : 스웨덴 캐나다 일본 한국 모나코 포루트칼 중국 아일랜드 멕시코		
(30) 우선권주장	08/258,305 1994년06월10일 미국(US)		
(71) 출원인	노스롭 그루맨 코포레이션 서트클립 월터 지. 미국,캘리포니아 90067-2199, 로스앤젤레스, 센튜리파트이스트-90/110 씨씨 1840		
(72) 발명자	문로, 제임스, 엘. 미국, 메릴랜드 21146, 세번나 파크, 베렌스대일 드라이브 93 랜스버리, 지오프레이, 비. 미국, 메릴랜드 21045, 보우이, 채펠 포지 드라이브 3809 허만, 베스, 에이. 미국, 메릴랜드 21045, 칼럼비아, 리틀 폭스 런 6124		
(74) 대리인	김용인 , 심창섭		

심사청구 : 없음

(54) 집적된 테스트 및 컨트롤을 갖는 디지탈 펄스폭 변조기

요약

변조될 N비트 디지타이즈된 입력신호를 입력하기 위한 입력부와 연속적으로 0부터 소정 수까지 또는 반대로 0까지 카운팅하기 위한, 소정 수에 대응하는 N비트 해상력을 갖는 다지타이즈된 삼각파를 발생하는 PWM 카운터를 구비한, 전자모터용 한쌍의 스위칭회로를 구동하는 드라이버 컨트롤 유닛을 인에이블시키기 위한 펄스를 발생하는 펄스폭 변조기(PWM), 비교유닛은 디지타이즈된 입력신호와 티지타이즈된 삼각파를 입력하고 비교하여 출력펄스를 발생하고, 데드타임 발생기 유닛은 비교 유닛으로부터 발생된 출력펄스를 입력하여 제1 및 제2펄스를 발생한다. 제1 및 제2 펄스는 각각 스위칭회로중 대응하는 하나의 스위칭회로를 구동하고, 제1 및 제2펄스는 상대적으로 서로 다른 전이시간을 갖는다. PWM회로보다 높은 집적레벨을 갖는 드라이버 컨트롤 유닛으로부터 피이드백 패스를 구비한 PWM회로이 동작을 증명하기 위하여 빌트-인(BIT) 테스트회로는 각 PWM 신호의 개별 컨트롤을 제공하는 제1 및 제2펄스에 대응하는 BIT 입력신호를 제공한다.

대표도

도2

명세서

[발명의 명칭]

집적된 테스트 및 컨트롤을 갖는 디지탈 펄스폭 변조기

[도면의 간단한 설명]

제2도는 도1의 전자차량 추진시스템의 배전도

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

전자모터용 한쌍의 스위칭회로를 구동시키는 드라이버 컨트롤 유닛을 인에이블시키기 위한 펄스를 발생하는 펄스폭 변조기회로에 있어서, 변조될 N비트 디지타이즈된 입력신호를 입력하기 위한 입력부와; 0부터 소정 수까지 그리고 거꾸로 0까지 연속적으로 카운팅하는, 소정 수에 대응하는 N비트의 해상력을 갖는 다지타이즈된 삼각파를 발생하는 PWM 카운터와; 디지타이즈된 입력신호와 디지타이즈된 삼각파를 입력하고 비교하여 출력펄스를 발생하는 비교 유닛과; 스위칭회로중 대응하는 하나를 각각 구동시키고, 상대적으로 서로 다른 전이 시간을 갖는 제1 및 제2펄스를 비교 유닛으로부터 발생된 출력펄스로부터 발생하는 데드타임 발생기를 포함하는 펄스폭 변조기(PWM)회로

청구항 2

제1항에 있어서, 각각 제1 및 제2펄스를 입력하여 제1 및 제2펄스에 따라서 드라이브 컨트롤 유닛을 인에이블시키기 위한 로직회로를 더 포함하는 것을 특징으로 하는 펄스폭 변조기(PWM)회로

청구항 3

제1항에 있어서, 제1펄스는 제1딜레이를 갖으며, 제2펄스는 제2딜레이를 갖으며, 제1 및 제2딜레이는 비교 유닛으로부터 출력펄스와 동기되는 것을 것을 특징으로 하는 펄스폭 변조기(PWM)회로

청구항 4

제1항에 있어서, PWM 카운터를 컨트롤하고, 디지타이즈된 삼각파의 피이크와 골에 PWM 회로의 동작을 동기시키기 위한 동기신호를 제공하기 위한 펄스폭 변조기 컨트롤을 더 포함하는 것을 특징으로 하는 펄스폭 변조기(PWM)회로

청구항 5

제4항에 있어서, 펄스폭 변조기 컨트롤은 PWM 카운터와 동기되어 디지타이즈된 입력신호를 로딩하기 위한 동기신호를 입력부에 제공하는 것을 특징으로 하는 펄스폭 변조기(PWM)회로

청구항 6

제2항에 있어서, PWM회로보다 고집적레벨을 갖는 드라이버 컨트롤 유닛으로 부터 피이드백 패스를 구비한 PWM 회로의 정확한 동작을 증명하기 위하여 제1 및 제2펄스에 대응하는, PWM 신호 각각의 개별적인 컨트롤을 제공하는 BIT 입력신호를 제공하기 위한 빌트인 테스트회로를 더 포함하는 것을 특징으로 하는 펄스폭 변조기(PWM)회로

청구항 7

제6항에 있어서, 데드타임 발생기 유닛과 BIT 회로를 PWM 회로는 독립적으로, 단일칩, 디지탈 로직 어레이로 구현되는 것을 특징으로 하는 펄스폭 변조기(PWM)회로

청구항 8

제1항에 있어서, 디지타이즈된 삼각파는 연속적으로 0부터 511까지 그리고 511부터 0까지 카운트하며, 0부터 511까지의 카운트 또는 511부터 0까지 카운트가 1주기를 나타내는 9비트 카운터로서 구현되는 것을 특징으로 하는 펄스폭 변조기(PWM)회로

청구항 9

제8항에 있어서, 입력부는 PWM 카운터와 동기되어 디지타이즈된 입력신호를 로딩하기 위한 레지스터와, 9비트 PWM 카운터로부터 디지타이즈된 삼각파에 입력신호의 9비트 디지탈값을 비교하여 출력펄스를 발생하는 비교 유닛을 구비하는 것을 특징으로 하는 펄스폭 변조기(PWM)회로

청구항 10

제9항에 있어서, 출력펄스는 삼각파의 1주기동안 오직 한번 로드된 입력 레지스터에 의해 발생되는 것을 특징으로 하는 펄스폭 변조기(PWM)회로

청구항 11

제9항에 있어서, 출력펄스는 0부터 511까지의 업카운트 주기동안 한번 511부터 0까지의 다운 카운트 주기동안 한번 로드된 입력 레지스터에 의해 발생되는 것을 특징으로 하는 펄스폭 변조기(PWM)회로

청구항 12

제9항에 있어서, 삼각파 카운터가 디지탈 입력값보다 작을 때 출력펄스는 로직 로우상태이고, 삼각파 카운터가 디지탈 입력값보다 클때 출력펄스는 로직 하이상태인 것을 특징으로 하는 펄스폭 변조기(PWM)회로

청구항 13

제9항에 있어서, 삼각파 카운터가 디지탈 입력값보다 작을 때 출력펄스는 로직 하이상태이고, 삼각파 카운터가 디지탈 이력값보다 클때 출력펄스는 로직 로우 상태인 것을 특징으로 하는 펄스폭 변조기(PWM)회로

청구항 14

제9항에 있어서, 입력레지스터는 9비트 카운터의 업카운트와 다운 카운트이전에 로드되는 것을 특징으로

하는 펄스폭 변조기(PWM)회로

청구항 15

제1항에 있어서, 삼각파의 피이크 및 골에 대응하는 입력신호가 삼각파에 비교되는 것을 방지하기 위한 수단을 더 포함하는 것을 특징으로 하는 펄스폭 변조기(PWM)회로

청구항 16

제1항에 있어서, PWM 회로를 테스트하기 위하여 PWM 회로의 입력신호를 테스트신호로 대체하고, 테스트신호에 대응하는 알려진 출력펄스와 테스트입력신호에 대응하는 PWM 회로로부터 발생된 실제 PWM 출력펄스를 비교하기 위한 테스트 컨트롤 유닛을 더 포함하는 것을 특징으로 하는 펄스폭 변조기(PWM)회로

청구항 17

제16항에 있어서, 테스트 신호는 0부터 소정수까지의 모든 디지탈 값을 포함하는 것을 특징으로 하는 펄스폭 변조기(PWM)회로

도면

도면2

