



⑩ A **Terinzagelegging** ⑪ **8205034**

Nederland

⑲ NL

- ⑤4 **Verbeteringen van of betrekking hebbende op drie-status logische ketens.**
- ⑤1 Int.Cl.³: H03K 19/088.
- ⑦1 Aanvrager: Western Electric Company, Incorporated te New York.
- ⑦4 Gem.: Ir. H.M. Urbanus c.s.
Vereenigde Octrooibureaux
Nieuwe Parklaan 107
2587 BP 's-Gravenhage.

-
- ②1 Aanvraag Nr. 8205034.
- ②2 Ingediend 29 december 1982.
- ③2 Voorrang vanaf 30 december 1981.
- ③3 Land van voorrang: Ver. St. v. Am. (US).
- ③1 Nummer van de voorrangsaanvraag: 335624 .
- ⑥2 - -

-
- ④3 Ter inzage gelegd 18 juli 1983.

De aan dit blad gehechte stukken zijn een afdruk van de oorspronkelijk ingediende beschrijving met conclusie(s) en eventuele tekening(en).

Titel: Verbeteringen van of betrekking hebbende op drie-status logische ketens.

De onderhavige uitvinding heeft betrekking op drie-status logische ketens.

Drie-status TTL-ketens die behalve de toestanden corresponderende met respectievelijk een binaire "1" en een binaire "0", een derde toestand, waarin een hoge impedantie wordt aangeboden, kunnen aannemen, zijn bekend. Dergelijke ketens worden meestal gebruikt voor toepassingen waarbij een aantal ketens zijn gekoppeld met een gemeenschappelijke busleiding en slechts één van de ketens tegelijk data (een binaire "1" of "0") aanbiedt aan de busleiding, terwijl de andere ketens in de derde, hoge-impedantietoestand verkeren.

Met de uitvinding is nu beoogd dergelijke bekende drie-statusketens te verbeteren.

De uitvinding zal in het onderstaande nader worden toegelicht met verwijzing naar de tekening waarin:

fig. 1 een schema weergeeft van een bekende drie-status TTL-keten; en

fig. 2 een schema weergeeft van een uitvoeringsvoorbeeld van een drie-status logische keten volgens de onderhavige uitvinding.

In deze figuren zijn soortgelijke onderdelen door dezelfde verwijzingssymbolen aangeduid.

Zoals uit fig. 1 blijkt omvat een keten 100 een logische poort 110 met een data-ingangsaansluiting 101 voor het ontvangen van een data-signaal, een uitgangsaansluiting 102, een eerste energievoedingsaansluiting 104 voor het ontvangen van een voedingsspanning V_{CC} (een typerende waarde is 5 V) en een tweede energievoedingsaansluiting 105 voor het ontvangen van een tweede voedingsspanning, die in dit geval is gegeven als aardpotentiaal. Tussen de uitgangsaansluiting en de voedingsaansluiting voor het ontvangen van de voedingsspanning V_{CC} is een "optrek" netwerk aangesloten dat is samengesteld uit de transistors T4 en T5 die een gemodificeerde Darlington keten vormen, een weerstand R6 die is aangesloten tussen de voedingsaansluiting 104 en het knooppunt van de collectors van de transistors T4 en T5, een weerstand R5 en een diode D3 die

in serie is aangesloten tussen de emitter van de transistor T4 en de uitgangsaansluiting. Wanneer de transistors T4 en T5 in hun geleidende toestanden zijn gedreven, wordt het optrek netwerk geactiveerd om als "bron" te fungeren waardoor stroom vanaf de voedingsaansluiting 104 vloeit naar de uitgangsaansluiting. Tussen de uitgangsaansluiting en de aardaansluiting is een "omlaagtrekkend" netwerk aangesloten dat een transistor T1 omvat. Wanneer de transistor T1 in zijn geleidende toestand is gedreven, wordt het omlaagtrekkend netwerk geactiveerd om te fungeren als een "afvoer" waardoor een belastingsstroom vanaf de uitgangsaansluiting naar de aardaansluiting wordt afgevoerd. Het omhoogtrekkend en het omlaagtrekkend netwerk worden naar keuze geactiveerd door een fase-splitsend netwerk waarvan deel uitmaken een fase-splitsende transistor T2 waarvan de basis is verbonden met de data-ingangsaansluiting en waarvan de collector en de emitter respectievelijk zijn verbonden met de bases van de transistor T4 respectievelijk T1, een collectorweerstand R1 die is aangesloten tussen de collector van de transistor T2 en de voedingsaansluiting 104, en een conventioneel kwadraterend netwerk dat is samengesteld uit een transistor T3 en de weerstand R3 en R4, die tussen de emitters van de transistor T2 en de aardaansluiting zijn aangesloten. Een weerstand R2 is aangesloten tussen de basis van de transistor T2 en de voedingsaansluiting 104.

Wanneer het via de basis van de transistor T2 ontvangen datasignaal een laag niveau heeft, zodat de transistor T2 in de niet-geleidende toestand verkeert, wordt de basis van de transistor T4 via de weerstand R1 opgetrokken tot een spanning van ongeveer V_{CC} , als gevolg waarvan de transistors T4 en T5 in de geleidende toestand geraken en basisstroom voor de transistor T1 verdwijnt, als gevolg waarvan de transistor T1 in de niet-geleidende toestand geraakt. In deze situatie is het omhoogtrekkend netwerk actief en het omlaagtrekkend netwerk is non-actief, als gevolg waarvan de uitgangsaansluiting een spanningsniveau aanneemt, indicatief voor een logisch "1", en dat groter is dan 2,5 V (ervan uitgaand dat van positieve logica sprake is).

Wanneer het datasignaal een hoog niveau heeft, zodat de transistor T2 door de via de weerstand R2 vloeiende basisstroom in de geleidende toestand wordt gedreven, wordt de basis van de transistor T4 omlaag ge-

trokken naar een lage spanning, als gevolg waarvan de transistors T4 en T5 in de niet-geleidende toestand geraken, en de transistor T1 door de basisstroom die geleverd wordt door de transistor T2 in de geleidende toestand wordt gedreven. In deze situatie is het omhoogtrekkend netwerk non-actief en het omlaagtrekkend netwerk is actief, als gevolg waarvan de uitgangsaansluiting een niveau aanneemt, dat indicatief is voor een logische "0", en dat lager is dan 0,4 V (ervan uitgaande dat van positieve logica sprake is).

De in fig. 1 weergegeven keteninrichting omvat tevens een schakelnetwerk 106 dat is samengesteld uit een besturingsingangaansluiting 103 en een transistor T11 waarvan de basis is ingericht om een vanaf de besturingsingangaansluiting afkomstig besturingssignaal te ontvangen, waarvan de collector is verbonden met de kathodes van de koppeldiodes D1 en D2 en waarvan de emitter is verbonden met de aardaansluiting. De anodes van de diodes D1 en D2 zijn respectievelijk verbonden met de basis en de collector van de transistor T2.

Wanneer het besturingssignaal een laag niveau heeft, zodat de transistor T11 zich in de niet-geleidende toestand bevindt, is het schakelnetwerk non-actief en heeft vrijwel geen invloed op de in het voorafgaande beschreven twee-status werking van de poort. Wanneer echter het besturingssignaal een hoog niveau heeft, zodat de transistor T11 in de geleidende toestand is gedreven, is het schakelnetwerk actief om vanaf de bases van de transistors T2 en T4 stroom af te voeren, als gevolg waarvan al de transistors T1, T2, T4 en T5 de niet-geleidende toestand aannemen. In deze situatie zijn zowel het omhoogtrekkend netwerk als wel het omlaagtrekkend netwerk non-actief, omgeacht het data-signaal, en de uitgangsaansluiting neemt een derde toestand aan waarbij deze ten opzichte van de voedingsaansluitingen respectievelijk 104 en 105 is geïsoleerd door de met de niet-geleidende toestand corresponderende impedanties van respectievelijk de transistors T5 en T1.

Via de diodes D1 en D2 die een koppeling vormen tussen de poort en het schakelnetwerk, kan slechts stroom in één richting vloeien vanaf de poort naar dit schakelnetwerk. Daardoor kunnen meerdere poorten via soortgelijke diodes worden gekoppeld met het schakelnetwerk.

Teneinde voor de keten volgens fig. 1 hogere schakelsnelheden te

verkrijgen zijn de transistors T1, T2 en T3 van de poort en de transistor T11 van het schakelnetwerk als regel uitgevoerd als Schottky-geklemden transistors, en de diodes D1, D2 en D3 van de poort zijn R Schottky diodes. Het is algemeen bekend dat een Schottky-geklemd transistor
5 een kortere uitschakeltijd heeft dan een conventionele transistor en dat een Schottky diode een kortere ladingsoverladingstijd heeft dan een conventionele diode. Bovendien hebben de weerstanden R1, R2, R5 en R6 van de poort betrekkelijk geringe waarden, zodat hoge inwendige aandrijfstromen voor de transistors van de poort beschikbaar zijn. Typerende
10 waarden voor de weerstanden R1, R2, R5 en R6 van de keten volgens fig. 1 zijn bijvoorbeeld respectievelijk 900 ohm, 2,8 Kohm, 400 ohm en 60 ohm.

Bij de conventionele drie-status TTL keten bestaat het probleem dat wanneer het schakelnetwerk actief is, tussen de V_{CC} -voedingsaansluiting en de aardaansluiting, via de weerstand R1, de diode D2 en de transistor T11 een stroompad is gevormd met een betrekkelijk lage impedantie. Zulks betekent dat de vermogensdissipatie van de keten betrekkelijk hoog is wanneer deze in de hoge-impedantietoestand verkeert. Typerend voor de keten van fig. 1 is bijvoorbeeld dat in de logische
20 "1" toestand 7,5mW wordt gedissipeerd, terwijl in de logische "0" toestand respectievelijk de hoge-impedantietoestand respectievelijk 27,5 mW en 30 mW wordt gedissipeerd. Bij de in het voorafgaande beschreven toepassing op het gebied van de gemeenschappelijke busleiding, verkeren al de met een busleiding gekoppelde ketens met uitzondering van een, in de
25 hoge-impedantietoestand op elke willekeurige tijd. Zulks betekent dat de bij de hoge-impedantietoestand geldende vermogensdissipatie van conventionele drie-status logische ketens een aanzienlijke bijdrage kan leveren aan de totale vermogensdissipatie van een in sterke mate busleiding-georiënteerd systeem, zoals een dataprocessor. In het algemeen
30 is het gewenst om de vermogensdissipatie van een systeem tot een minimum terug te brengen teneinde de systeemkosten met betrekking tot voeding, koeling en ruimtevereisten tot een minimum terug te brengen.

Een ander probleem dat bij de conventionele drie-status TTL keten bestaat betreft de hoge vermogensdissipatie die ontstaat wanneer het
35 schakelnetwerk een betrekkelijk grote stroom moet afvoeren voor elke

poort waarmee dit netwerk samenwerkt. Een voor de soort kenmerkend schakelnetwerk dat een stroomafvoercapaciteit heeft van 20 mA, kan slechts drie poorten van de soort zoals weergegeven in fig. 1 bedienen. Zulks betekent dat een systeem waarbij gebruik is gemaakt van talrijke
5 drie-status logische poorten een overmatig groot aantal schakelnetwerken kan vereisen. In die gevallen waarin het systeem geheel of gedeeltelijk is geïntegreerd op een enkele chip, is het van bijzonder groot belang om het aantal schakelnetwerken dat voor het systeem nodig is tot een minimum terug te brengen teneinde het benodigde chip-oppervlak tot een
10 minimum terug te brengen.

De in de hoge-impedantietoestand geldende vermogensdissipatie van een drie-status TTL keten kan worden verminderd door de waarde van de collectorweerstand R_1 te vergroten, teneinde de impedantie van het stroompad dat leidt naar het schakelnetwerk te vergroten. Het vergroten
15 van de waarde van de weerstand R_1 heeft echter het bezwaar dat tevens de aandrijfstroom voor de omhoogtrekkende en de omlaagtrekkende netwerken die gedurende de twee-status werking beschikbaar is wordt vermindert, waardoor de schakelsnelheid van de keten zowel voor de overgang van de logische "1" naar de logische "0" (1-0) alswel de overgang van
20 de logische "0" naar de logische "1" (0-1) wordt vermindert.

Volgens een bekende techniek dienende om de bij een hoge-impedantie toestand optredende vermogensdissipatie van een drie-status TTL keten, te verminderen, zodanig dat de schakelsnelheid van de keten in mindere mate wordt verlaagd, wordt de waarde van de collectorweerstand vergroot,
25 terwijl een hulpstroomtransistor wordt toegevoegd die een parallelketen vormt voor de als fasesplitser fungerende transistor. Van deze hulpstroomtransistor is de basis respectievelijk de emitter verbonden met respectievelijk de basis en de emitter van de als fasesplitser fungerende transistor T2. De collector van de hulpstroomtransistor is verbonden
30 ofwel rechtstreeks met de V_{CC} -voedingsaansluiting, ofwel indirect via een betrekkelijk laagwaardige weerstand. Aldus wordt de bij de hoge-impedantietoestand optredende vermogensdissipatie verminderd door de hogere waarde van de collectorweerstand waardoor de impedantie van het stroompad leidende naar het schakelnetwerk wordt vergroot, terwijl extra
35 aandrijfstroom voor het omlaagtrekkend netwerk wordt geleverd door de

hulpstroomtransistor die niet is gekoppeld met het schakelnetwerk. Door deze bekende techniek wordt aldus de vermogensdissipatie die optreedt bij de hoge-impedantietoestand verminderd, terwijl de schakelsnelheid van de 1-0 overgang in sterke mate is verbeterd in vergelijking met die van de conventionele TTL keten.

Deze techniek heeft echter het bezwaar dat de aandrijfstroom voor het omhoogtrekkend netwerk niet wordt opgevoerd, en de keten daardoor het bezwaar heeft dat de schakelsnelheid van de 0-1 overgang als gevolg van de betrekkelijk grote waarde van de collectorweerstand betrekkelijk laag is.

Aldus bestaat de behoefte aan een drie-status TTL keten met een geringe vermogensdissipatie bij de hoge-impedantietoestand in vergelijking tot de bekende techniek, terwijl de schakelsnelheden voor zowel de 0-1 als wel de 1-0 overgangen in vergelijking met die van de conventionele drie-status TTL keten vrijwel volledig bewaard zijn gebleven.

Een drie-status logische keten waarop de onderhavige uitvinding betrekking heeft omvat eerste en tweede aansluitingen voor het ontvangen van respectievelijk eerste en tweede werkspanningen, omhoogtrekkende middelen die zijn gekoppeld tussen de eerste aansluiting en een uitgangsaansluiting en dienende om als bron te fungeren voor een stroom die vloeit vanaf de eerste aansluiting naar de uitgangsaansluiting wanneer deze middelen zijn geactiveerd, omlaagtrekkende middelen die zijn gekoppeld tussen de tweede aansluiting en de uitgangsaansluiting en dienende om te fungeren als afvoer voor een stroom vanaf de uitgangsaansluiting naar de tweede aansluiting wanneer deze middelen zijn geactiveerd, als fasesplitser fungerende middelen die zijn gekoppeld tussen de eerste en tweede aansluitingen en die reageren op een datasignaal afkomstig van de data-ingangsmiddelen teneinde de omhoogtrekkende of de omlaagtrekkende middelen naar keuze te activeren, schakelmiddelen die zijn gekoppeld met de als fasesplitser dienende middelen en die worden geactiveerd door een besturingssignaal teneinde als afvoer te fungeren voor een stroom, afkomstig van de als fasesplitser fungerende middelen, teneinde zowel de omhoogtrekkende middelen als wel de omlaagtrekkende middelen in de non-actieve toestand te brengen; een dergelijke keten is volgens de uitvinding gekenmerkt door vermogenreducerende middelen die in serie met de als fasesplitser fungerende middelen zijn gekoppeld met de schakel-

middelen en die dienen om stroom die vloeit vanaf de als fasesplitser fungerende middelen te onderbreken, als ook om een stroompad met een betrekkelijk hoge impedantie aan te bieden aan de schakelmiddelen in afhankelijkheid daarvan of deze schakelmiddelen zijn geactiveerd.

5 In een voorkeursuitvoeringsvorm van de uitvinding omvat het als fasesplitser fungerende netwerk een fasesplitsende transistor waarvan de collector is gekoppeld met het omhoogtrekkend netwerk, de emitter is gekoppeld met het omlaagtrekkend netwerk en de basis is gekoppeld met een data-ingangsaansluiting, waarbij een collectorweerstand met zijn
10 ene uiteinde is gekoppeld met de V_{CC} -voedingsaansluiting, welke weerstand in serie is verbonden met de collector van de fasesplitsende transistor. De basis en de collector van deze fasesplitsende transistor zijn tevens gekoppeld met het schakelnetwerk en wel via respectieve diodes, terwijl een kwadraterend netwerk is aangesloten tussen de emitter van de fase-
15 splitsende transistor en de tweede energievoedingsaansluiting.

Een tweede weerstand met een aanzienlijk grotere waarde dan die van de collectorweerstand, is aangesloten tussen de basis van de fase- splitsende transistor en de eerste energievoedingsaansluiting. De vermogenreducerende middelen omvatten een vermogenreducerende transistor
20 waarvan de basis via een diode is gekoppeld met het schakelnetwerk, de collector is gekoppeld met het andere uiteinde van de collectorweerstand en de emitter is gekoppeld met de collector van de fasesplitsende transistor. Verder omvatten de vermogenreducerende middelen een derde weerstand die is aangesloten tussen de eerste energievoedingsaansluiting en
25 de basis van de vermogenreducerende transistor, van welke weerstand de waarde aanzienlijk groter is dan die van de collectorweerstand. Tevens is aangebracht een vierde weerstand die is aangesloten tussen de eerste energievoedingsaansluiting en de omhoogtrekkende middelen, van welke weerstand de waarde aanzienlijk groter is dan die van de collector-
30 weerstand. Wanneer het schakelnetwerk actief is, zijn het omlaagtrekkend en het omhoogtrekkend netwerk beide non-actief doordat de aandrijfstromen die worden toegevoerd door respectievelijk de fasesplitsende transistor en zijn collectorweerstand, zijn weggenomen, waarbij de uitgangsaansluiting een potentiaal aanneemt die correspondeert met de hoge-
35 impedantietoestand. Bovendien geraakt de vermogenreducerende transistor

in de niet-geleidende toestand teneinde de stroom die door de collector-
weerstand vloeit te onderbreken, waarbij het stroompad met betrekkelijk
lage impedantie en dat vanaf de eerste energievoedingsaansluiting via
de collectorweerstand verloopt naar het schakelnetwerk, wordt geëlimi-
5 neerd en vervangen door stroompaden die via de derde en vierde weerstand
verlopen en die een betrekkelijk hoge impedantie bezitten. Aldus is het
door de vermogenreducerende middelen mogelijk om gebruik te maken van
een betrekkelijk laagwaardige collectorweerstand zodat hogere schakel-
snelheden mogelijk zijn voor zowel de 0-1, als wel de 1-0 overgangen,
10 waarbij echter het via de collectorweerstand verlopende stroompad met
betrekkelijk lage impedantie dat bestaat gedurende de hoge-impedantie-
toestand is geëlimineerd, zodat de vermogensdissipatie van de keten is
verminderd en het mogelijk is geworden dat het schakelnetwerk meerdere
poorten bedient.

15 Thans wordt verwezen naar fig. 2 waarin een keten 200 is weerge-
geven waarvan deel uitmaken een logische poort 201 met een data-ingangs-
aansluiting 101 voor het ontvangen van een datasignaal, een uitgangs-
aansluiting 102, een eerste aansluiting 104 voor het ontvangen van een
energievoedingsspanning V_{CC} en een tweede aansluiting 105 voor het ont-
20 vangen van een tweede energievoedingsspanning, welke in dit voorbeeld
is gegeven als aardpotentiaal. Tussen de uitgangsaansluiting en de V_{CC} -
voedingsaansluiting is een conventioneel omhoogtrekkend netwerk aan-
gesloten welk netwerk is samengesteld uit een gemodificeerde Darlington-
keten met de transistors T4 en T5 en de weerstanden R5 en R6, als ook
25 een diode D3. Tussen de uitgangsaansluiting en de aardaansluiting is een
conventioneel omlaagtrekkend netwerk aangesloten welk netwerk een tran-
sistor T1 omvat. Het omhoogtrekkend en het omlaagtrekkend netwerk worden
naar keuze geactiveerd door een conventioneel fasesplitsend netwerk en
in responsie op een datasignaal dat wordt ontvangen via de data-ingangs-
30 aansluiting. Het fasesplitsend netwerk omvat een fasesplitsende tran-
sistor T2, een collectorweerstand R1 waarvan het ene uiteinde is verbonden
met de V_{CC} -voedingsaansluiting en die in serie is verbonden met de col-
lector van de transistor T2 en een conventioneel kwadraterend netwerk
dat bestaat uit een transistor T3 en de weerstanden R3 en R6 die zijn
35 aangesloten tussen de emitter van de transistor T2 en de aardaansluiting.

De fasesplitsende transistor T2 is tevens met zijn basis verbonden met de data-ingangsaansluiting, terwijl van deze transistor de collector is verbonden met de basis van de transistor T4 en de emitter is verbonden met de basis van de transistor T1. Tussen de V_{CC} -aansluiting en de basis van de transistor T2 is een weerstand R2 aangesloten.

De poort omvat verder kenmerken van een vermogenreducerend netwerk dat is samengesteld uit een transistor T6, waarvan de collector is verbonden met het andere uiteinde van de weerstand R1, de emitter is verbonden met de collector van de transistor T2, alsook met de basis van de transistor T4, en een weerstand R7 die is aangesloten tussen de V_{CC} -voedingsaansluiting en de basis van de transistor T6. Een weerstand R8 is verbonden tussen de V_{CC} -voedingsaansluiting en de basis van de transistor T4.

De keten omvat tevens een conventioneel schakelnetwerk 106 dat is samengesteld uit een besturingsingangsaansluiting 103 voor het ontvangen van een besturingssignaal, en een transistor T11 waarvan de basis is verbonden met de besturingsingangsaansluiting en waarvan de collector is verbonden met respectievelijk de basis van de collector van de transistor T2, alsook de basis van de transistor T6 en wel via de diodes respectievelijk D1, D2 en D4, en waarvan de emitter is verbonden met de aardaansluiting. Elk van de diodes D1, D2 en D4 is zodanig aangesloten dat slechts stroom in één richting naar het schakelnetwerk kan vloeien.

Wanneer het besturingssignaal dat wordt aangeboden aan de basis van de transistor T11 een laag niveau heeft, zodat de transistor T11 zich in de niet-geleidende toestand bevindt, is het schakelnetwerk non-actief. In deze situatie wordt de transistor T6 als gevolg van de via de weerstand R7 toegevoerde basisaandrijfstroom in zijn geleidende toestand gedreven, en de poort is werkzaam in een twee-statusmodus een en ander zoals in het voorafgaande werd beschreven voor de conventionele TTL keten.

Wanneer het besturingssignaal een hoog niveau heeft, zodat de transistor T11 in de geleidende toestand is gedreven, wordt het schakelnetwerk geactiveerd teneinde als afvoer werkzaam te zijn voor een stroom vanaf de bases van de transistors T2, T6 en T4. In deze situatie zijn

al de transistors T1, T2, T4, T5 en T6 in de niet-geleidende toestand en de uitgangsaansluiting neemt een spanning aan die indicatief is voor de derde, hoge-impedantietoestand.

De stroom die vanaf de V_{CC} -voedingsaansluiting via de weerstand R1 naar de collector van de transistor T2 vloeit, wordt onderbroken wanneer de transistor T6 zich in de niet-geleidende toestand bevindt. De tijdens de hoge-impedantietoestand optredende vermogensdissipatie is daardoor in sterke mate bepaald door de stroom die door de weerstanden R2, R7 en R8 vloeit, waarbij elk van deze weerstanden een waarde heeft, die aanzienlijk groter is dan die van de weerstand R1. In een voorkeursuitvoeringsvorm zijn de waarden van de weerstanden R1, R2, R7 en R8 respectievelijk gegeven als 900 ohm, 2,8 Kohm, 5 Kohm en 10 Kohm. De bij de hoge-impedantietoestand optredende vermogensdissipatie van de voorkeursuitvoeringsvorm heeft een typerende waarde van 11 mW, hetgeen sterk contrasteert met de 30 mW geldend voor de conventionele TTL keten. Bij de logische "1" en logische "0" toestanden is de vermogensdissipatie van de voorkeursuitvoeringsvorm in hoofdzaak gelijk aan die welke geldend is voor de conventionele TTL keten van fig. 1.

Voor dezelfde waarden van de weerstanden R1, R3, R4, R5 en R6 zijn de schakelsnelheden van de keten volgens fig. 1, voor zowel de O-1 als wel de 1-0 overgangen, in vergelijking met die van de conventionele TTL ketens in hoofdzaak bewaard gebleven. Bij de keten volgens fig. 2 veroorzaakt de inschakeltijd van de transistor T6 een geringe vergroting in de vertraging van de 1-0 overgang en de aan de collector van de transistor T2 toegevoegde capaciteit die is ontstaan doordat de transistor T6 en de weerstand R8 daarmee zijn verbonden, veroorzaakt een geringe toename van de vertraging van de O-1 overgang. Het vermogen-reducerend netwerk introduceert tevens een toename van de tijd die de keten nodig heeft om vanaf de hoge-impedantietoestand over te gaan in een van de binaire toestanden, met andere woorden de activeringstijd wordt enigszins vergroot. Een enigszins langere activeringstijd heeft normaliter echter geen nadelige invloed op de systeemprestatie aangezien volgens een voorkeurswerkmodus van een naar de tijd verdeelde busleiding, de ene drie-statusketen buiten werking wordt gesteld met betrekking tot de busleiding alvorens een andere keten wordt geactiveerd.

Het biedt voordeel om aan de keten volgens fig. 2 de weerstand R8 toe te voegen teneinde een goed gedefiniëerd logisch "1" niveau aan de uitgangsaansluiting te verzekeren.

De waarden van de weerstanden R7 en R8 kunnen worden vergroot teneinde de vermogensdissipatie van de keten wanneer deze in de hoge-impedantietoestand verkeert verder te verminderen. Een dergelijke vergroting zal echter een verdere verslechtering van de schakelsnelheden van de keten meebrengen.

Teneinde hoge schakelsnelheden voor de keten te verkrijgen zijn al de transistors T1, T2, T3, T4, T6 en T11 Schottky-geklemden transistors en de diodes D1, D2, D3 en D4 zijn Schottky diodes. Voor toepassing van de onderhavige uitvinding is het gebruik van dergelijke Schottky-geklemden transistors en Schottky diodes niet nodig.

Doordat bij toepassing van de uitvinding de per poort naar het schakelnetwerk vloeiende stroom wordt verminderd, kan elk schakelnetwerk in vergelijking met conventionele TTL poorten een groter aantal van dergelijke poorten bedienen. Een schakelnetwerk met een stroomafvoercapaciteit van 20 mA kan bijvoorbeeld negen poorten van de in fig. 2 weergegeven soort bedienen.

Het schakelnetwerk kan in plaats van de enkele transistor zoals toegepast in de keten volgens fig. 2, worden uitgevoerd in de vorm van een twee-status TTL logische poort, zoals een inverter.

Het datasignaal dat wordt ontvangen door de fasesplitsende transistor kan worden afgeleverd door de collector van een uitgangstransistor met meerdere emitters voor het ontvangen van desbetreffende ingangssignalen, en met een basis die met de V_{CC} -voedingsaansluiting is verbonden via een geleigende weerstand in plaats van de data-ingangsaansluiting en de weerstand R2 die zijn gebruikt in de keten volgens fig. 2.

Alhoewel de onderhavige uitvinding is beschreven met verwijzing naar een speciale drie-status Schottky-geklemden TTL keten zal het voor de gemiddelde vakman op dit gebied duidelijk zijn dat de bovenvermelde en andere wijzigingen in de keten kunnen worden aangebracht. Bijvoorbeeld kan het vermogenreducerend netwerk bestaande uit de transistor T6 en de weerstand R7 en dat in de voorkeursuitvoeringsvorm is gebruikt, worden vervangen door andere uitvoeringen van vermogenreducerende net-

werken die reageren op de activering van het schakelnetwerk en wel door-
dat de stroom die vanaf de collectorweerstand vloeit, wordt onderbroken
en die een stroompad leidend naar het schakelnetwerk vormen met een
betrekkelijk hoge impedantie; de onderhavige uitvinding is toepasbaar
5 op alle mogelijke vormen van TTL ketens en niet alleen op Schottky-
gekleemde TTL ketens voor hoog vermogen.

CONCLUSIES

1. Drie-status logische keten omvattende eerste en tweede aansluitingen voor het ontvangen van respectievelijk eerste en tweede bedrijfs-
spanningen; omhoogtrekkende middelen die zijn gekoppeld tussen de eerste
aansluiting en een uitgangsaansluiting en dienende om in de geactiveerde
5 toestand te fungeren als bron voor een stroom die vloeit vanaf de eerste
aansluiting naar de uitgangsaansluiting; omlaagtrekkende middelen die
zijn gekoppeld tussen de tweede aansluiting en de uitgangsaansluiting
en dienende om wanneer zij zijn geactiveerd te fungeren als afvoer voor
een stroom die vloeit vanaf de uitgangsaansluiting naar de tweede aan-
10 sluiting; fasesplitsende middelen die zijn gekoppeld tussen de eerste en
de tweede aansluitingen en die in responsie op een datasignaal afkomstig
van de data-ingangsmiddelen werkzaam zijn om de omhoogtrekkende middelen
of de omlaagtrekkende middelen naar keuze te activeren; schakelmiddelen
die zijn gekoppeld met de fasesplitsende middelen en door een besturings-
15 signaal kunnen worden geactiveerd om te fungeren als een afvoer voor
stroom die vloeit vanaf de fasesplitsende middelen, teneinde zowel de
omhoogtrekkende middelen als wel de omlaagtrekkende middelen in de non-
actieve toestand te brengen, gekenmerkt door vermogenreducerende middelen
(T6, R7, R8) die in serie met de fasesplitsende middelen (T2, T3, R1-R4)
20 zijn gekoppeld met de schakelmiddelen (106) en die zijn ingericht om
een door de fasesplitsende middelen vloeiende stroom te onderbreken,
als ook om een naar de schakelmiddelen leidend stroompad met een betrekke-
lijk hoge impedantie te vormen in afhankelijkheid daarvan of de schakel-
middelen zijn geactiveerd.
- 25 2. Keten volgens conclusie 1, met het kenmerk dat van de fasesplitsende
middelen deel uitmaken een fasesplitsende transistor (T2) waarvan een
basiselektrode is gekoppeld met de data-ingangsmiddelen (101), waarvan
een collectorelektrode is gekoppeld met de omhoogtrekkende middelen (T4,
T5, R5, R6, D3) en waarvan een emitterelektrode is gekoppeld met de
30 omlaagtrekkende middelen (T1), een eerste weerstand (R1) waarvan het ene
uiteinde is gekoppeld met de eerste aansluiting (104), en die in serie
is verbonden met de collectorelektrode van de fasesplitsende transistor,
en middelen (T3, R3, R4) die een koppeling vormen tussen de emitterelek-

trode van de fasesplitsende transistor en de tweede aansluiting (105); van de schakelmiddelen deel uitmaken een eerste transistor (T11) waarvan een basiselektrode is gekoppeld met besturingssignaal-ingangsmiddelen (103) en waarvan een emitterelektrode is gekoppeld met de tweede aansluiting; verder zijn aangebracht eerste (D1) en tweede (D2) diodes, die elk met een elektrode zijn gekoppeld respectievelijk met de basis en de collectorelektrodes van de fasesplitsende transistor en die met de andere elektrodes zijn gekoppeld met de collectorelektrode van de eerste transistor; en van de vermogenreducerende middelen deel uitmaken een tweede transistor (T6) waarvan een collectorelektrode is gekoppeld met het andere uiteinde van de eerste weerstand en waarvan een emitterelektrode is gekoppeld met de collectorelektrode van de fasesplitsende transistor, een tweede weerstand (R7) die is gekoppeld tussen de eerste aansluiting en de basiselektrode van de tweede transistor, en een derde diode (D4) die is gekoppeld tussen de basiselektrode van de tweede transistor en de collectorelektrode van de eerste transistor.

3. Keten volgens conclusie 2, met het kenmerk, dat de omlaagtrekkende middelen een derde transistor (T1) omvatten waarvan een basiselektrode is gekoppeld met de emitterelektrode van de fasesplitsende transistor, waarvan een collectorelektrode is gekoppeld met de uitgangsaansluiting (102) en waarvan een emitterelektrode is gekoppeld met de tweede aansluiting; en van de omhoogtrekkende middelen deel uitmaken een vierde transistor (T5) waarvan een emitterelektrode is gekoppeld met de uitgangsaansluiting, een vijfde transistor (T4) waarvan een basiselektrode is gekoppeld met de collectorelektrode van de fasesplitsende transistor, waarvan een collectorelektrode is gekoppeld met de collectorelektrode van de vierde transistor en waarvan een emitterelektrode is gekoppeld met de basiselektrode van de vierde transistor, een derde weerstand (R6) die is gekoppeld tussen de eerste aansluiting en de collectorelektrode van de vierde transistor, en een vierde weerstand (R8) die is gekoppeld tussen de eerste aansluiting en de basiselektrode van de vijfde transistor, waarbij de weerstandswaarde van de vierde transistor aanzienlijk groter is dan die van de eerste weerstand.

4. Keten volgens conclusie 3, met het kenmerk, dat de keten verder omvat een vijfde weerstand (R5) waarvan het ene uiteinde is gekoppeld

met de emitterelektrode van de vijfde transistor, en een vierde diode (D3) die is gekoppeld tussen het andere uiteinde van de vijfde weerstand en de emitterelektrode van de vierde transistor; waarbij de middelen die een koppeling vormen tussen de emitterelektrode van de fasesplitsende transistor en de tweede aansluiting, omvatten een zesde transistor (T3) 5 waarvan een emitterelektrode is gekoppeld met de tweede aansluiting, een zesde weerstand (R4), die is gekoppeld tussen de emitterelektrode van de fasesplitsende transistor en de basiselektrode van de zesde transistor, en een zevende weerstand (R3) die is gekoppeld tussen de 10 emitterelektrode van de fasesplitsende transistor en de collectorelektrode van de zesde transistor.

5. Keten volgens de conclusies 2, 3 of 4, met het kenmerk, dat de data-ingangsmiddelen een data-ingangsaansluiting (101) omvatten, die is verbonden met de basiselektrode van de fasesplitsende transistor, waarbij 15 een weerstand (R2) is gekoppeld tussen de eerste aansluiting en de basiselektrode van de fasesplitsende transistor waarbij de weerstandswaarde van deze weerstand aanzienlijk groter is dan die van de eerste weerstand.

FIG. 1

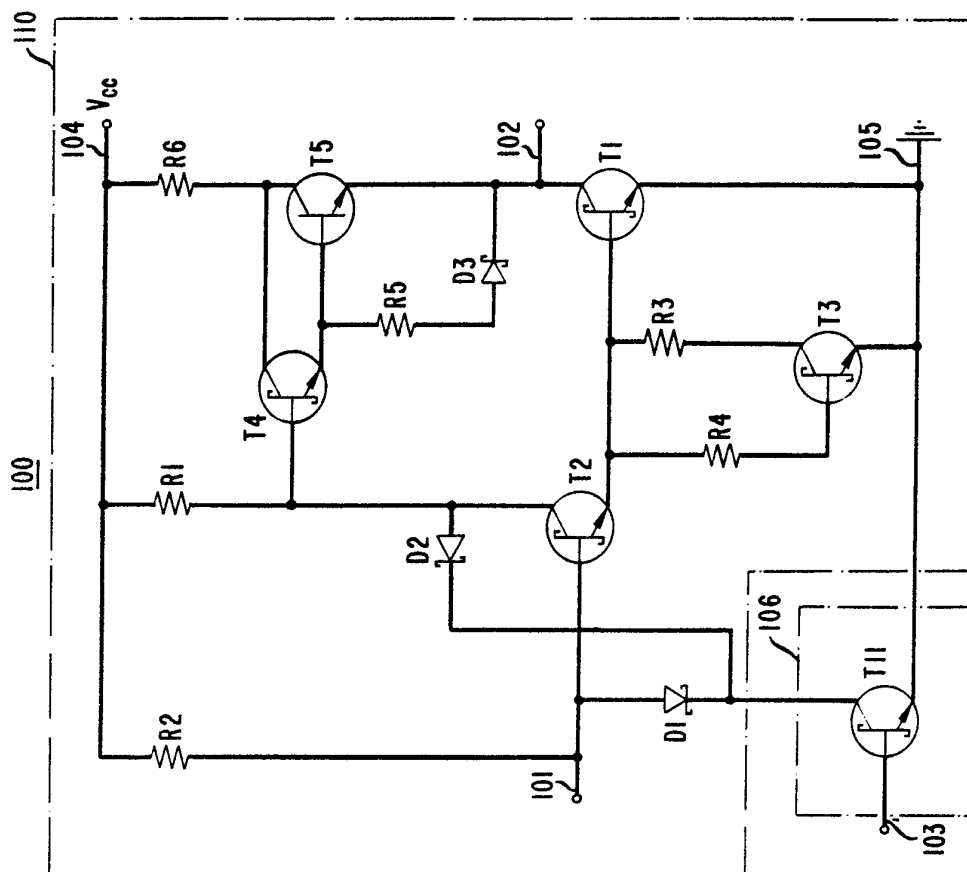


FIG. 2

